

TPS255x 可调限流配电开关

1 特性

- 可调节电流限制, 100mA 至 1100mA
- 快速过流响应 - 2 μ s (典型值)
- 94m Ω 高侧 MOSFET (DBV 封装)
- 反向输入-输出电压保护
- 工作电压范围: 2.5V 至 6.5V
- 抗尖峰脉冲故障报告
- 最大待机电源电流 1 μ A
- 结温范围: -40°C 至 125°C
- 内置软启动
- 15kV ESD 保护 (采用外部电容)
- UL 认证 - 文件号 E169910
- 限流电阻器计算器 - [SLVC163](#)

2 应用

- [USB 端口/集线器](#)
- [手机](#)
- [便携式计算机](#)
- [大电容负载](#)
- [反向电压保护](#)

3 说明

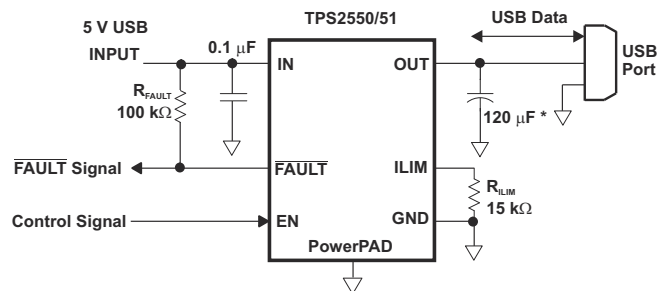
TPS2550/51 配电开关适用于可能遇到重容性负载和短路的应用, 在单个封装中集成了一个 100m Ω N 沟道 MOSFET。用户可以通过外部电阻器在 100mA 和 1.1A 之间调节电流限制阈值。电源开关的上升和下降次数受到控制, 以尽可能降低开关期间的电流浪涌。

当输出负载超过电流限制阈值或出现短路时, 该器件通过切换至恒定电流模式来将输出电流限制在所需的水平。当输出电压被驱动至高于输入电压时, 内部反向电压比较器将禁用电源开关以保护开关输入侧的器件。在过流和反向电压情况下, **FAULT** 逻辑输出被置为低电平。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 (标称值)
TPS255x	SOT-23 (6)	2.90mm × 1.60mm
	WSON (6)	2.00mm × 2.00mm

(1) 如需了解所有可用封装, 请参阅数据表末尾的可订购产品附录。



* USB Requirement that downstream-facing ports are bypassed with at least 120 μ F per hub

图 3-1. 作为 USB 电源开关的典型应用



内容

1 特性	1	9.2 功能方框图	12
2 应用	1	9.3 特性说明	12
3 说明	1	9.4 编程	13
4 修订历史记录	2	10 应用和实施	15
5 器件比较表	3	10.1 应用信息	15
6 引脚配置和功能	4	10.2 典型应用	15
7 规格	5	10.3 电源相关建议	19
7.1 绝对最大额定值	5	10.4 布局	20
7.2 ESD 等级	5	11 器件和文档支持	21
7.3 建议运行条件	6	11.1 接收文档更新通知	21
7.4 热性能信息	6	11.2 支持资源	21
7.5 电气特性	6	11.3 商标	21
7.6 典型特性	8	11.4 静电放电警告	21
8 参数测量信息	11	11.5 术语表	21
9 详细说明	12	12 机械、封装和可订购信息	22
9.1 概述	12		

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (November 2008) to Revision C (October 2023)	Page
• 在标题开头添加了 GPN	0
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 将高侧 MOSFET 电阻更改为 94mΩ	1
• 移动了“器件比较”表	1
• 添加了“封装信息”表，并删除了“通用开关目录”表	1
• 将本节标题更改为“器件比较表”并进行了重新编排，使其位于“修订历史记录”一节后面	3
• 将此节标题更改为“引脚配置和功能”，并在“引脚功能”表之前添加了引脚分配图	4
• 更新了“ESD 内容”和标记消息	5
• 添加了“ESD 等级”部分	5
• 将主题移到“ESD 等级”一节后面	6
• 将本节标题更改为“热性能信息”	6
• 将主题移到“热指标”一节后面	6
• 添加了“功能方框图”部分	12
• 添加了“器件功能模式”部分	13
• 删除了“设计要求”部分	15
• 添加了“电源相关建议”部分	19
• 添加了“布局”部分	20

5 器件比较表

器件	环境温度 ⁽¹⁾	ENABLE	SON ⁽²⁾ (DRV)	SOT23 ⁽²⁾ (DBV)	建议的最大 持续负载电流
TPS2550	- 40°C 至 85°C	低电平有效	TPS2550DRV	TPS2550DBV	1.1A
TPS2551		高电平有效	TPS2551DRV	TPS2551DBV	1.1A

- (1) 最高环境温度是器件结温和系统级注意事项（诸如功率耗散和电路板布局布线）的函数。与这些器件相关的特定信息请参阅 *耗散评级表* 和 *建议运行条件*。
- (2) 在管状或卷状包装类型的器件后添加一个 R 后缀。

6 引脚配置和功能

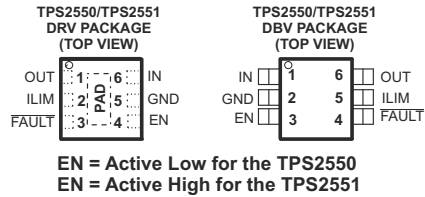


表 6-1. 引脚功能

名称	引脚				I/O	说明
	TPS2550DBV	TPS2551DBV	TPS2550DRV	TPS2551DRV		
EN	3	-	4	-	I	使能输入，逻辑低电平接通电源开关
EN	-	3	-	4	I	使能输入，逻辑高电平接通电源开关
GND	2	2	5	5		将接地连接外部连接至电源板
IN	1	1	6	6	I	输入电压；在 IN 和 GND 之间尽可能靠近集成电路 (IC) 的位置连接一个 0.1 μ F 或更大的陶瓷电容器。
FAULT	4	4	3	3	O	低电平有效开漏输出，在过流、过热或反向电压条件下被置为有效。
OUT	6	6	1	1	O	电源开关输出
ILIM	5	5	2	2	I	用于设定限流阈值的外部电阻器；建议 $14.3\text{k}\Omega \leq R_{\text{ILIM}} \leq 80.6\text{k}\Omega$ 。
PowerPAD™	-	-	PAD	PAD		在内部连接至 GND；用于将器件热量散发至电路板引线，连接至 GND 引脚。

7 规格

7.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾ ⁽²⁾

	值	单位
IN, OUT, EN 或 \overline{EN} , ILIM, \overline{FAULT} 上的电压	-0.3 至 7	V
IN 至 OUT 的电压范围	-7 至 7	V
I_{OUT} 持续输出电流	受内部限制	
持续总功率耗散	请参阅“热性能信息”	
\overline{FAULT} 灌电流	25	mA
ILIM 拉电流	1	mA
T_J 最大结温	-40 至 150	°C
T_{Sgt} 贮存温度	-65 至 150	°C
从距离外壳 1.6mm (1/16 英寸) 处并且测量时间超过 10 秒的焊接温度	300	°C

- (1) 超出绝对最大额定值运行可能会对器件造成损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 以接地 (GND) 为基准的电压，除非另外注明。

7.2 ESD 等级

		值	单位
$V_{(ESD)}$ 静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
	充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±500	

- (1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

7.3 建议运行条件

			最小值	最大值	单位
V_{IN}	输入电压, IN		2.5	6.5	V
V_{EN}	使能电压	TPS2550	0	6.5	V
$V_{/EN}$		TPS2551	0	6.5	
I_{OUT}	持续输出电流, OUT		0	1.1	A
R_{ILIM}	在 ILIM 至 GND 之间连接限流设置电阻器		14.3	80.6	k Ω
$I_{/FAULT}$	\overline{FAULT} 灌电流		0	10	mA
T_J	工作等效结温		-40	125	$^{\circ}\text{C}$
		DRV 和 DBV			

7.4 热性能信息

电路板	封装	热阻 θ_{JA}	热阻 θ_{JC}	$T_A \leq 25^{\circ}\text{C}$ 时的 功率 等级	高于 $T_A = 25^{\circ}\text{C}$ 时的 降额 因子	$T_A = 70^{\circ}\text{C}$ 时 的 功率 等级	$T_A = 85^{\circ}\text{C}$ 时的 功率 等级	$T_A = 110^{\circ}\text{C}$ 时 的 功率 等级
低 K ⁽¹⁾	DBV	350 $^{\circ}\text{C}/\text{W}$	55 $^{\circ}\text{C}/\text{W}$	285mW	2.85mW/ $^{\circ}\text{C}$	155mW	114mW	42mW
高 K ⁽²⁾	DBV	160 $^{\circ}\text{C}/\text{W}$	55 $^{\circ}\text{C}/\text{W}$	625mW	6.25mW/ $^{\circ}\text{C}$	340mW	250mW	93mW
低 K ⁽¹⁾	DRV	140 $^{\circ}\text{C}/\text{W}$	20 $^{\circ}\text{C}/\text{W}$	715mW	7.1mW/ $^{\circ}\text{C}$	395mW	285mW	107mW
高 K ⁽²⁾	DRV	75 $^{\circ}\text{C}/\text{W}$	20 $^{\circ}\text{C}/\text{W}$	1330mW	13.3mW/ $^{\circ}\text{C}$	730mW	530mW	200mW

(1) 用于推导这些数据的 JEDEC 低 K (1s) 板是一个 3 英寸 x 3 英寸的双层电路板, 该电路板顶部具有 2 盎司铜迹线。

(2) 用于推导这些数据的 JEDEC 高 K (2s2p) 电路板是一个 3 英寸 x 3 英寸的多层电路板, 该电路板具有 1 盎司的内部电源层和接地层, 顶层和底层上有 2 盎司的铜迹线。

7.5 电气特性

在建议的工作结温范围内, $2.5\text{V} \leq V_{IN} \leq 6.5\text{V}$, $R_{ILIM} = 14.3\text{k}\Omega$, $V_{/EN} = 0\text{V}$, 或 $V_{EN} = 5.0\text{V}$ (除非另有说明)

参数		测试条件 ⁽¹⁾	最小值	典型值	最大值	单位
电源开关						
$r_{DS(on)}$	静态漏源导通状态电阻	DBV 封装, $T_J = 25^{\circ}\text{C}$		94	100	m Ω
		DBV 封装, $40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$			140	
		DRV 封装, $T_J = 25^{\circ}\text{C}$		100	115	
		DRV 封装, $-40^{\circ}\text{C} \leq T_J \leq 105^{\circ}\text{C}$			145	
		DRV 封装, $40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$			150	
t_r	上升时间, 输出	$V_{IN}=6.5\text{V}$	$C_L = 1\mu\text{F}$, $R_L = 100\Omega$, (请参阅图 8-1)	1.0	1.5	ms
		$V_{IN}=2.5\text{V}$		0.65	1.0	
t_f	下降时间, 输出	$V_{IN}=6.5\text{V}$		0.2	0.5	
		$V_{IN}=2.5\text{V}$		0.2	0.5	
使能输入 EN 或 \overline{EN}						
V_{IH}	高电平输入电压		1.1			V
V_{IL}	低电平输入电压			0.66		
I_{EN}	输入电流	$V_{EN} = 0\text{V}$ 或 6.5V , $V_{/EN} = 0\text{V}$ 或 6.5V	-0.5		0.5	μA
t_{on}	开通时间	$C_L = 1\mu\text{F}$, $R_L = 100\Omega$ (请参阅图 8-1)			3	ms
t_{off}	关闭时间				3	ms
电流限制						

7.5 电气特性 (续)

在建议的工作结温范围内, $2.5V \leq V_{IN} \leq 6.5V$, $R_{ILIM} = 14.3k\Omega$, $V_{EN} = 0V$, 或 $V_{EN} = 5.0V$ (除非另有说明)

参数		测试条件 ⁽¹⁾	最小值	典型值	最大值	单位		
I_{OS}	短路电流, OUT 连接到 GND	$R_{ILIM}=80.6k\Omega$	160	265	350	mA		
		$R_{ILIM}=38.3k\Omega$	350	550	700			
		$R_{ILIM}=15k\Omega$	1100	1450	1700			
I_{OC}	限流阈值 (输送到负载的最大直流输出电流 I_{OUT})	$R_{ILIM}=80.6k\Omega$	340	365	390	mA		
		$R_{ILIM}=38.3k\Omega$	670	715	755			
		$R_{ILIM}=15k\Omega$	1600	1700	1800			
t_{IOS}	对短路的响应时间	$V_{IN} = 5.0V$ (请参阅图 8-2)	2			μs		
反向电压保护								
	反向电压比较器跳闸点 ($V_{OUT} - V_{IN}$)		95	135	190	mV		
	反向电压情况到 MOSFET 关闭的时间	$V_{IN} = 5.0V$	3	5	7	ms		
电源电流								
I_{IN_off}	电源电流, 低电平输出	$V_{IN} = 6.5V$, OUT 上无负载, $V_{EN} = 6.5V$ 或 $V_{EN} = 0V$, $14.3k\Omega \leq R_{ILIM} \leq 80.6k\Omega$	0.1			1	μA	
I_{IN_on}	电源电流, 高电平输出	$V_{IN} = 6.5V$, OUT 上无负载, $V_{EN} = 0V$ 或 $V_{EN} = 6.5V$	$R_{ILIM}=15k\Omega$			150	μA	
			$R_{ILIM}=80.6k\Omega$			130		μA
I_{REV}	反向泄漏电流	$V_{OUT}=6.5V$, $V_{IN}=0V$	$T_J = 25^\circ C$			0.01	1	μA
欠压锁定								
V_{UVLO}	低电平输入电压, IN	V_{IN} 上升	2.35	2.45	V			
	滞后, IN	$T_J = 25^\circ C$	25			mV		
FAULT 标志								
V_{OL}	输出低电压, FAULT	$I_{FAULT}=1mA$	180			mV		
	关闭状态泄漏	$V_{FAULT}=6.5V$	1			μA		
	FAULT 去毛刺脉冲	由过流情况引起的 FAULT 置位或不置位	5	7.5	10	ms		
		由反向电压情况引起的 FAULT 置位或不置位	2	4	6	ms		
热关断								
	热关断阈值		155			$^\circ C$		
	热关断限流阈值		135			$^\circ C$		
	迟滞		15			$^\circ C$		

(1) 脉冲测试技术将结温保持在接近环境温度的水平上; 必须单独考虑热效应。

7.6 典型特性

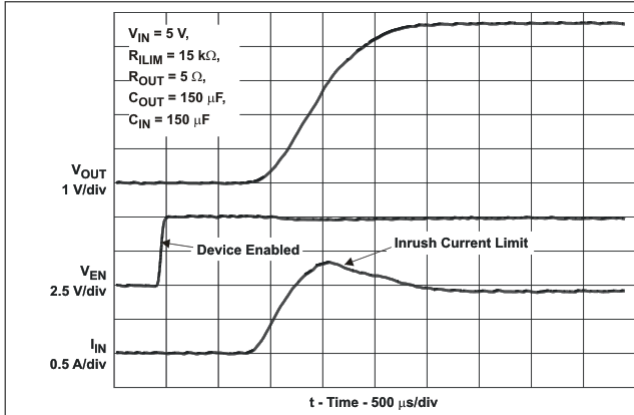


图 7-1. 接通延迟和上升时间

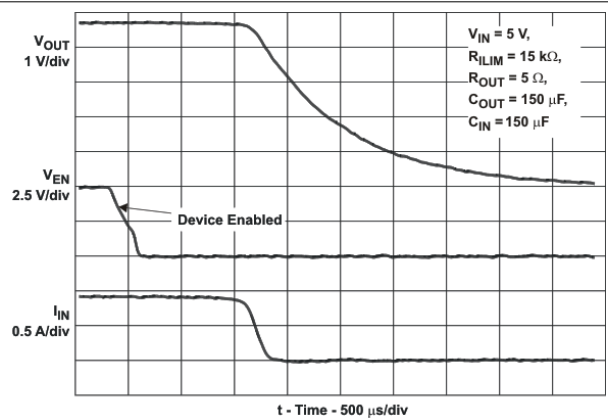


图 7-2. 关闭延迟和下降时间

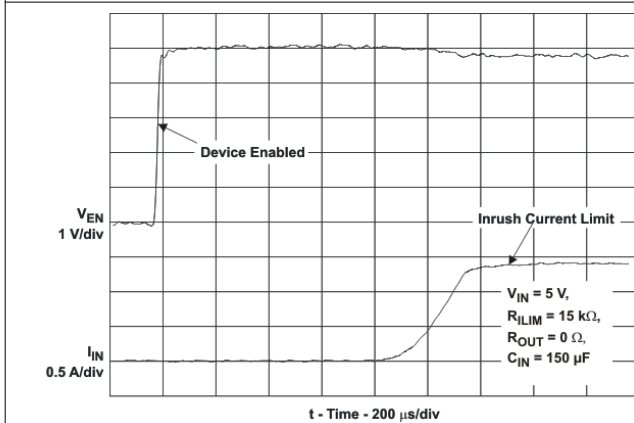


图 7-3. 被启用进入短路的器件

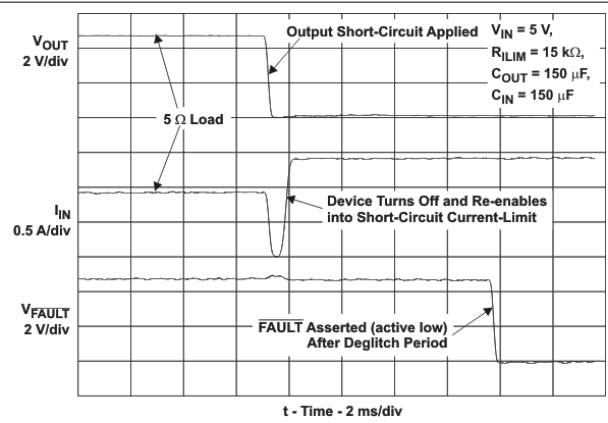


图 7-4. 满负载到短路瞬态响应

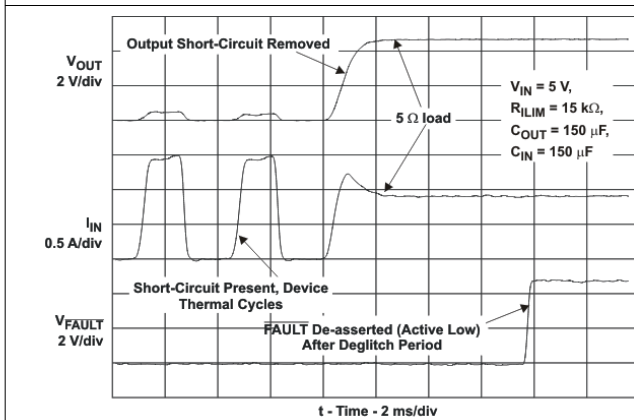


图 7-5. 短路至满负载恢复响应

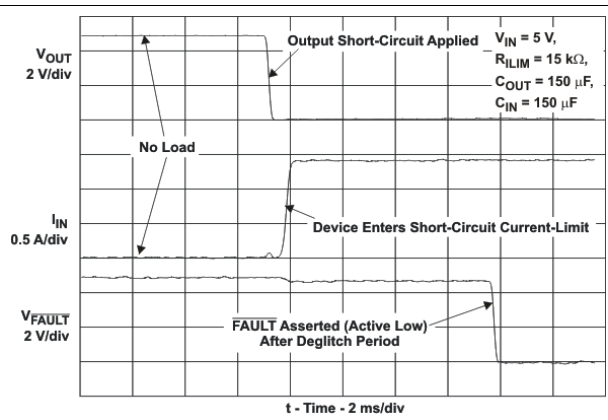


图 7-6. 无负载至短路瞬态响应

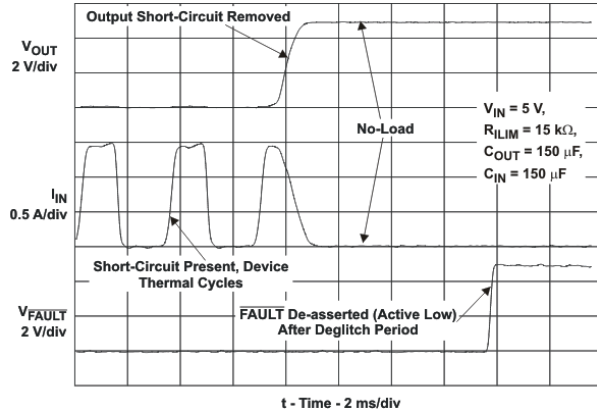


图 7-7. 短路至无负载恢复响应

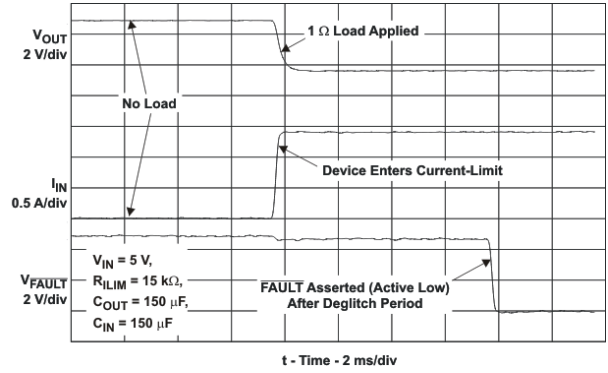


图 7-8. 无负载至 1Ω 瞬态响应

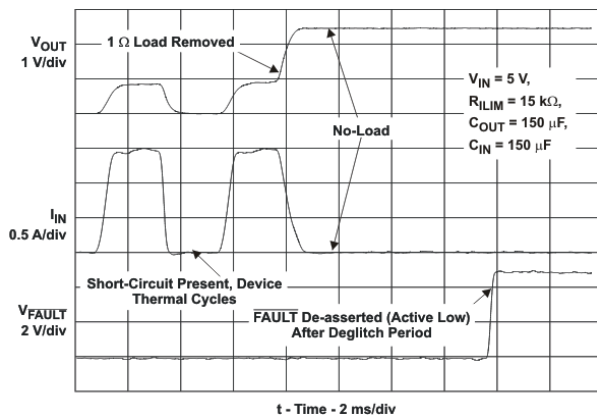


图 7-9. 1Ω 至无负载瞬态响应

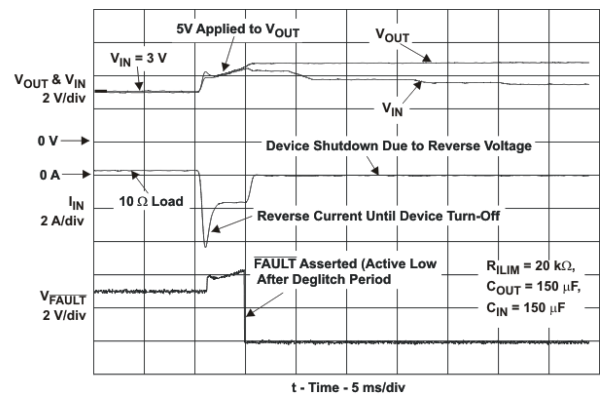


图 7-10. 反向电压保护响应

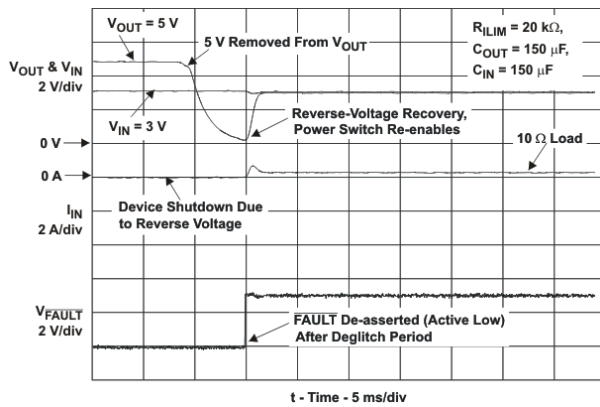


图 7-11. 反向电压保护恢复

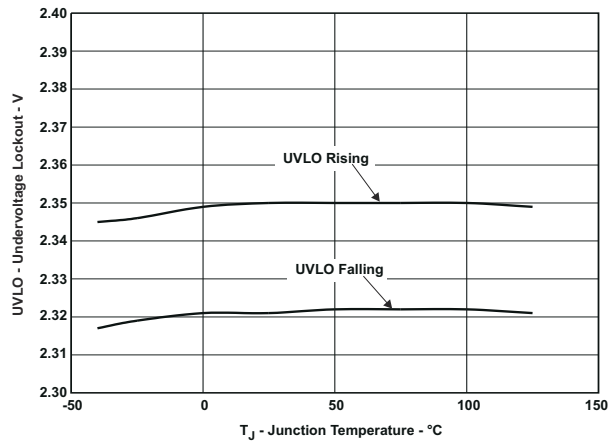


图 7-12. UVLO - 欠压闭锁 - V

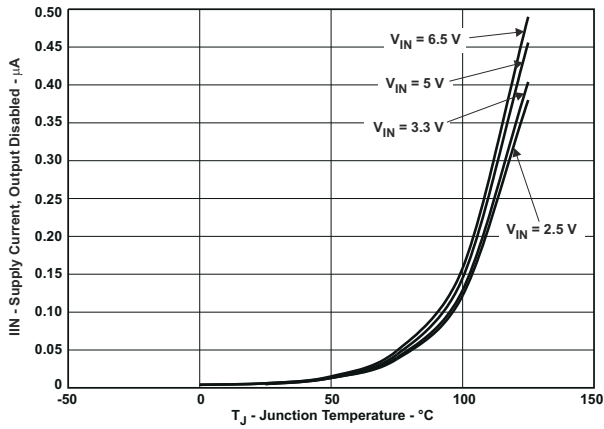


图 7-13. I_{IN} - 电源电流、输出被禁用 - μA

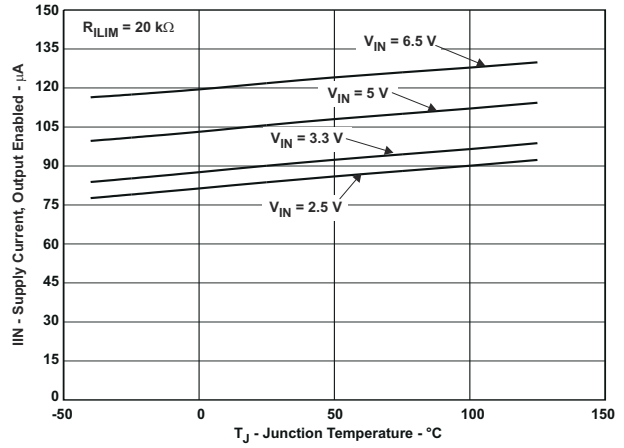


图 7-14. I_{IN} - 电源电流、输出被启用 - μA

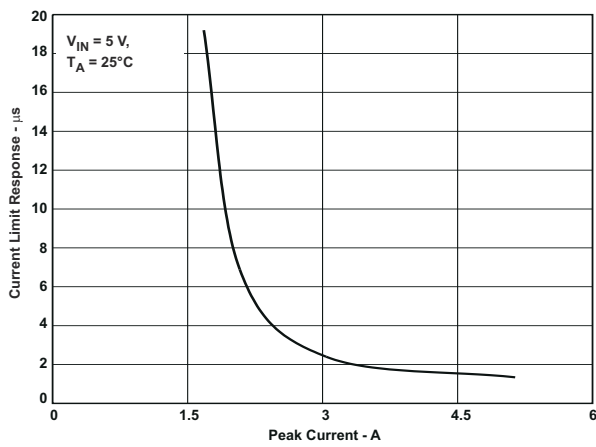


图 7-15. 电流限制响应 - μs

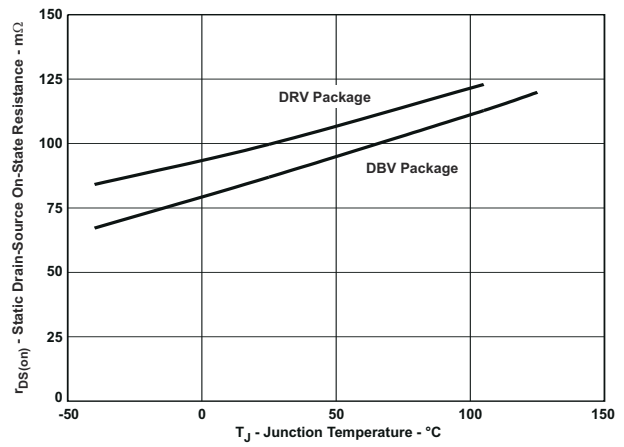


图 7-16. MOSFET $r_{DS(on)}$ 结温间的关系

8 参数测量信息

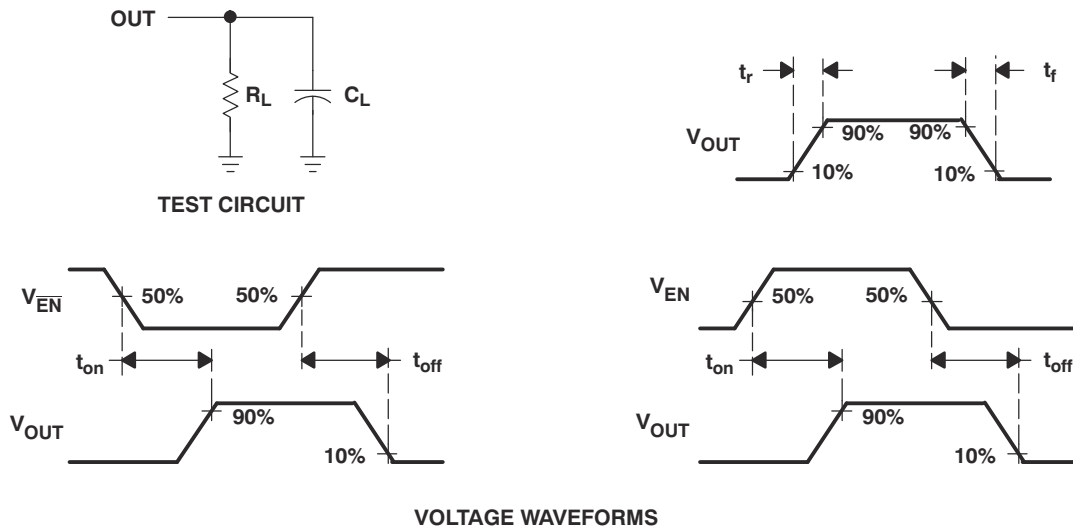


图 8-1. 测试电路和电压波形

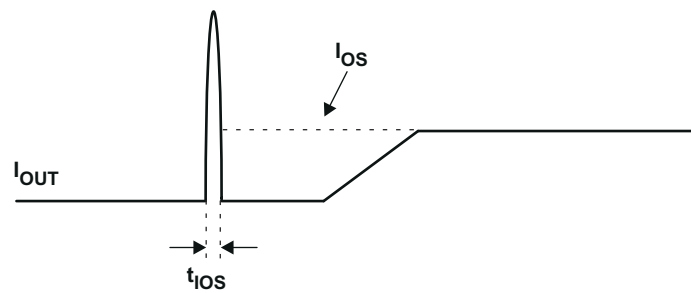


图 8-2. 短路波形的响应时间

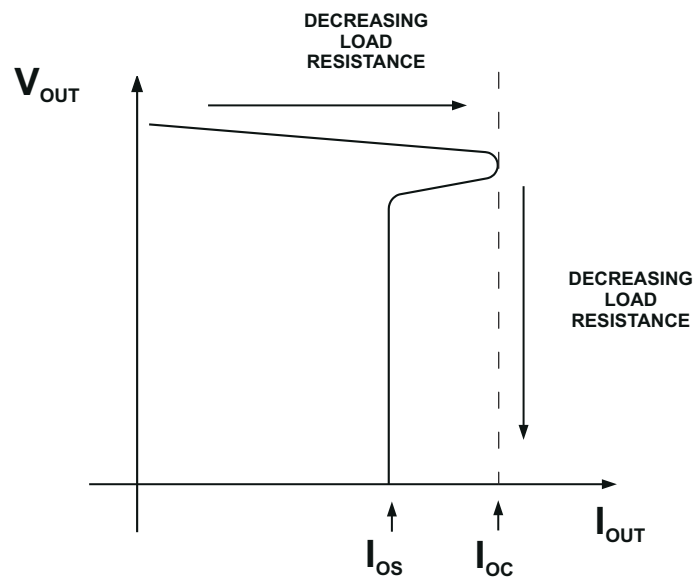


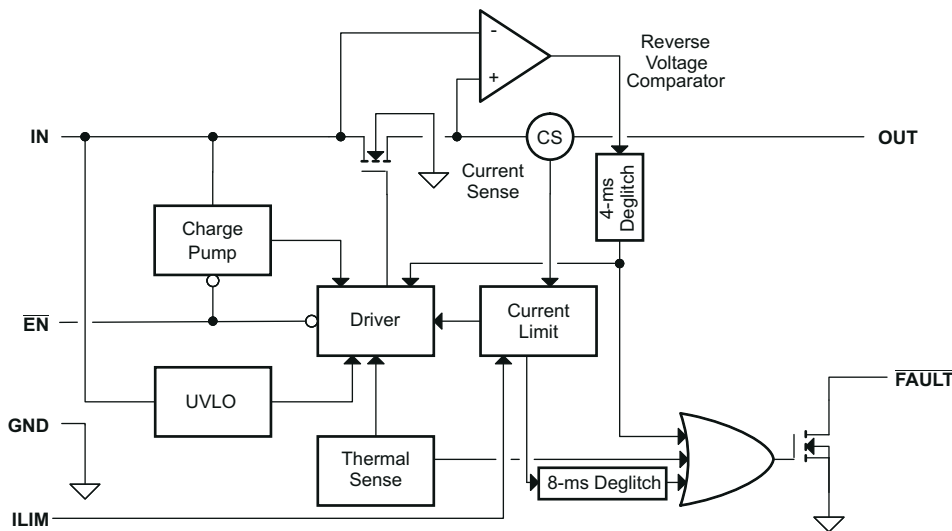
图 8-3. 输出电压与限流阈值间的关系

9 详细说明

9.1 概述

TPS2550/51 是使用 N 沟道 MOSFET 的限流配电开关，适用于遇到短路或高容性负载的应用。这些器件使得用户能够借助外部电阻器将限流阈值设定在 100mA 至 1.1A 之间。附加的器件关断特性包括过热保护和反向电压保护。此器件组合有一个驱动 N 通道 MOSFET 所必需的内部电荷泵和栅极驱动电路。电荷泵为驱动器电路供电并提供所需的电压将 MOSFET 的栅极拉高到源电压以上。电荷泵的工作输入电压低至 2.5V 并需要很少的电源电流。驱动器控制电源开关的栅极电压。该驱动器包含可控制输出电压上升和下降时间的电路，以限制大电流和电压浪涌，并提供内置软启动功能。

9.2 功能方框图



9.3 特性说明

9.3.1 过流

TPS2550/51 通过将其输出电流限制为 I_{OC} 和 I_{OS} 水平来响应过流情况，如图 9-1 所示。根据负载条件，可能有三种响应曲线，图 8-3 对此进行了总结。

如果 TPS2550/51 在启用时短路，则会出现一种响应曲线。相对于接地，输出电压被保持在零电位附近，而 TPS2550/51 将输出电流斜升至 I_{OS} (请参阅图 7-3)。

如果在启用 TPS2550/51 后对输出施加短路，则会出现第二种响应曲线。此器件会在时间 t_{IOS} 内响应过流情况 (请参阅图 8-2)。电流检测放大器在此期间被过度驱动，并暂时禁用内部限流 MOSFET。电流检测放大器逐渐恢复并将输出电流限制为 I_{OS} 。

如果负载电流逐渐增加，则会出现第三种响应曲线。此器件首先将负载电流限制在 I_{OC} 。如果负载需要大于 I_{OC} 的电流，TPS2550/51 会将电流折返至 I_{OS} ，对于电阻负载，输出电压会降至 $I_{OS} \times R_{LOAD}$ ，如图 8-3 所示。

如果一种过载情况的时间足够长到启用上述任一情况中的热限制，TPS2550/51 会进行热循环。当结温超过 135°C (典型值) 时，此器件关闭。此器件保持关闭，直到结温冷却至 15°C (典型值)，然后重新启动。在过载情况被清除前，TPS2550/51 会循环打开/关闭 (参阅图 7-5 和图 7-7)。

9.3.2 反向电压保护

只要输出电压超过输入电压 135mV (典型值) 且持续时间达到 4ms，反向电压保护特性就会关闭 N 沟道 MOSFET。这一特性可防止大电流灌入输入电容，从而避免对 TPS2550/51 输入端上的器件造成损坏。一旦输出电压下降至低于输入电压且持续时间同样为 4ms 抗尖峰脉冲时间，即允许 N 沟道 MOSFET 导通。4ms 后，反向电压比较器还会将 \overline{FAULT} 输出置位 (低电平有效)。

9.3.3 FAULT 响应

FAULT 开漏输出在过流、过热或反向电压情况下被置位（低电平有效）。在故障条件消失前，输出保持有效状态。TPS2550/51 旨在消除错误的 FAULT 报告，方法是使用内部延迟“抗尖峰脉冲”电路来应对过流 (7.5ms) 和反向电压 (4ms) 条件，而无需外部电路。这种“抗尖峰脉冲”电路可确保 FAULT 不会因正常运行（例如启动进入重容性负载）而被意外地置位。去尖峰脉冲电路延迟进入和离开故障条件。不会对过热情况进行去尖峰脉冲处理并立即将 FAULT 信号置为有效。

9.3.4 欠压锁定 (UVLO)

在输入电压达到 UVLO 接通阈值前，欠压闭锁 (UVLO) 电路禁用电源开关。内置滞后避免了大电流冲击产生的输入电压下降所导致的有害接通/关闭循环。

9.3.5 ENABLE (\overline{EN} 或 EN)

此逻辑使能控制电源开关、针对电荷泵的偏置、驱动器和其它电路以减少电源电流。当 \overline{EN} 上出现一个逻辑高电平或者在 EN 上出现一个逻辑低电平时，电源电流被减少到少于 1 μ A。 \overline{EN} 上的逻辑低电平输入或 EN 上的逻辑高电平输入将启用驱动器、控制电路和电源开关。使能输入与 TTL 和 CMOS 逻辑电平都兼容。

9.3.6 热检测

TPS2550/51 通过两个独立的热检测电路进行自我保护，这两个电路会监测电源开关的工作温度，并在温度超过建议的工作条件时禁用操作。该器件在过流情况下以恒流模式运行，这会增加电源开关上的压降。封装内的功率耗散与电源开关上的压降成正比，因此在过流情况下结温会升高。当芯片温度超过 135°C 且器件处于限流状态时，第一个热传感器会关闭电源开关。当芯片温度超过 155°C 时，无论电源开关是否处于限流状态，第二个热传感器都会关闭电源开关。这两个热传感器都内置了迟滞，在器件已冷却至大约 15°C 后，开关会打开。在故障消除之前，开关会持续关闭和打开。在过热关断条件下，开漏故障报告输出 FAULT 被立即置位（低电平有效）。

9.3.7 器件功能模式

没有任何其他功能模式。

9.4 编程

9.4.1 设定限流阈值

用户可通过一个外部电阻器来设定过流阈值。很多应用要求最小电流限值高于一个特定的电流值或者最大电流限值低于一个特定的电流值，所以当为 R_{ILIM} 选择一个电阻值的时候有必要考虑过流阈值的容差。可使用以下公式和图 9-1 来计算根据给定外部电阻值 (R_{ILIM}) 得出的过流阈值。图 9-1 包括由温度和工艺引起的变化而导致的限流容差。为了减少对限流精度的寄生效应，应使将 R_{ILIM} 电阻器路由至 TPS2550/51 的布线尽可能短。

该器件有两个重要的限流阈值，它们之间的关系由图 8-3 确定。第一个阈值是短路电流阈值 I_{OS} 。 I_{OS} 是在器件被短路启用或在正常运行期间施加短路时输送给负载的电流。第二个阈值是过流阈值 I_{OC} 。 I_{OC} 是在器件开始限制电流之前可以输送到负载的峰值直流电流。如果斜升负载或慢速瞬态对于应用而言很常见，则 I_{OC} 很重要。选择 R_{ILIM} 时，务必考虑 I_{OS} 和 I_{OC} 。当 1) 高于最小负载电流或者 2) 低于最大负载电流情况出现时， R_{ILIM} 可被选择用来提供一个限流阈值。

要设计成高于最小限流阈值，请在 I_{OS} (最小值) 曲线上找到 R_{ILIM} 和所需最大负载电流的交叉点并且为 R_{ILIM} 选择一个低于这个值的电阻值。必须将限流设定为高于最小阈值，以确保启动进入满负载或重容性负载。在所选 R_{ILIM} 值和 $I_{OC(max)}$ 曲线的交点处，产生的直流负载电流最大。

要设计成低于最大直流电流电平，请在 $I_{OC(max)}$ 曲线上找到 R_{ILIM} 和所需最大负载电流的交点，并为 R_{ILIM} 选择一个高于此值的电阻值。有必要将限流设定为低于最大阈值以避免限流上游电源导致的输入电压总线下降。产生的最小短路电流是所选 R_{ILIM} 值和 $I_{OS(min)}$ 曲线的交点。

过流阈值公式 (I_{OC}) :

- $I_{OC(max)} (mA) = (24500V) / (R_{ILIM} k\Omega)^{0.975} + 50$

- $I_{OC(typ)} (mA) = (23800V) / (R_{ILIM} k\Omega)^{0.985} + 50$
- $I_{OC(min)} (mA) = (23100V) / (R_{ILIM} k\Omega)^{0.996} + 50$

短路电流公式 (I_{OS}) :

- $I_{OS(max)} (mA) = (25500V) / (R_{ILIM} k\Omega)^{1.013} + 50$
- $I_{OS(typ)} (mA) = (28700V) / (R_{ILIM} k\Omega)^{1.114} + 50$
- $I_{OS(min)} (mA) = (39700V) / (R_{ILIM} k\Omega)^{1.342} + 50$

在这里 $14.3k\Omega \leq R_{ILIM} \leq 80.6k\Omega$ 。为了提高图形清晰度，未绘制 $I_{OS(typ)}$ 和 $I_{OS(max)}$ 。

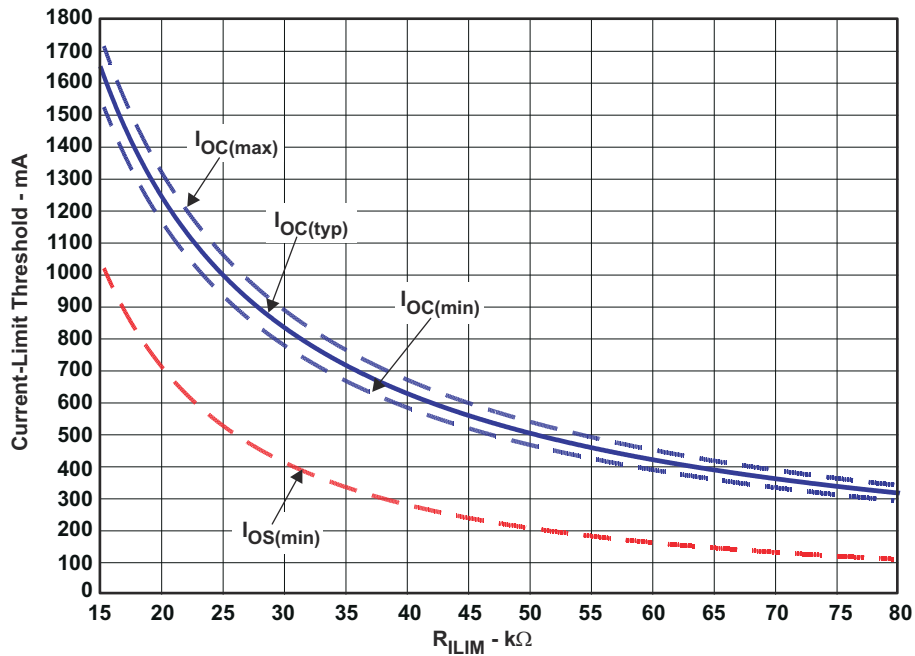


图 9-1. 限流阈值与 R_{ILIM} 间的关系

10 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规范，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计实现，以确认系统功能。

10.1 应用信息

TPS255x 限流电源开关在需要持续负载电流的应用中使用 N 沟道 MOSFET。当负载超过电流限制阈值时，器件进入恒流模式。

10.2 典型应用

10.2.1 两级限流电路

根据外部系统条件，某些应用需要不同的限流阈值。图 10-1 显示了针对外部控制、两级限流电路的实现方法。限流阈值由 ILIM 到 GND 的总电阻设置（请参阅前面讨论的“设定限流阈值”部分）。一个逻辑电平输入启用/禁用 MOSFET Q1 并且通过修改 ILIM 至 GND 间的总电阻值来改变限流阈值。额外的 MOSFET/电阻器组合可与 Q1/R2 并联使用，以增加额外电流限制级别的数量。

备注

请勿使用外部信号直接驱动 ILIM。

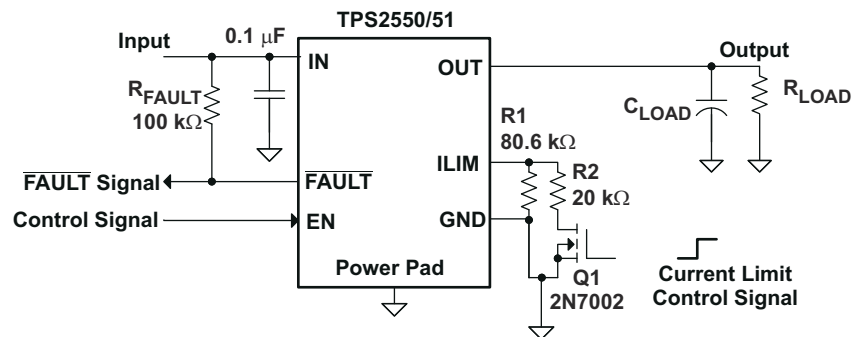


图 10-1. 两级限流电路

10.2.2 设计要求

对于此示例，请使用表 10-1 中显示的参数。

表 10-1. 设计要求

参数	值
输入电压	5V
输出电压	5V
高于最小电流限制	1000mA
低于最大电流限制	1250mA

10.2.3 详细设计过程

10.2.3.1 高于最小电流限制的设计

某些应用要求电流限值不能低于一个特定的阈值。对于这个示例，假定必须将 1A 传送给负载，这样所需最小限流阈值为 1000mA。使用 I_{OS} 等式并图 9-1 选择 R_{ILIM} 。

- $I_{OS(min)} (mA) = 1000mA$
- $I_{OS(min)} (mA) = (39700V) / (R_{ILIM} (k\Omega))^{1.342} + 50$
- $R_{ILIM} (k\Omega) = [(39700V) / (I_{OS(min)} (mA) - 50)]^{1/1.342}$
- $R_{ILIM} = 16.14k\Omega$

选择小于计算所得值的最接近 1% 电阻： $R_{ILIM} = 16k\Omega$ 。这样可将最小限流阈值设定为 1A。使用 I_{OC} 公式 图 9-1 和之前计算得出的 R_{ILIM} 值来计算生成的最大限流阈值。

- $R_{ILIM} = 16k\Omega$
- $I_{OC(max)} (mA) = (24500V) / (R_{ILIM} (k\Omega))^{0.975} + 50$
- $I_{OC(max)} (mA) = (24500V) / (16 (k\Omega))^{0.975} + 50$
- $I_{OC(max)} = 1691mA$

在电阻器的值为 $16k\Omega$ 时，得出的最大限流阈值为 1.69A。

10.2.3.2 低于最大电流限制的设计

某些应用要求电流限值必须低于一个特定的阈值。对于这个示例，假定所需的电流上限阈值必须低于 1.25A 以保护上流电源。根据 I_{OC} 公式和图 9-1 选择 R_{ILIM} 。

- $I_{OC(max)} (mA) = 1250mA$
- $I_{OC(max)} (mA) = (24500V) / (R_{ILIM} (k\Omega))^{0.975} + 50$
- $R_{ILIM} (k\Omega) = [(24500V) / (I_{OC(max)} (mA) - 50)]^{1/0.975}$
- $R_{ILIM} = 22.05k\Omega$

选择大于计算所得值的最接近 1% 电阻： $R_{ILIM} = 22k\Omega$ 。这样可将最大限流阈值设定为 1.25A。使用 I_{OS} 公式，图 9-1，和之前经计算得出的 R_{ILIM} 值来计算生成的最小限流阈值。

- $R_{ILIM} = 22k\Omega$
- $I_{OS(min)} (mA) = (39700V) / (R_{ILIM} (k\Omega))^{1.342} + 50$
- $I_{OS(min)} (mA) = (39700V) / (22 (k\Omega))^{1.342} + 50$
- $I_{OS(min)} = 677mA$

在电阻器的值为 $22k\Omega$ 时，得出的最小限流阈值为 677mA。

10.2.3.3 输入和输出电容

输入和输出电容提升了器件的性能；务必针对特定的应用对实际电容进行优化。对于所有应用，为了实现本地噪声去耦，建议在 IN 和 GND 之间尽可能靠近器件的位置上安装一个 $0.01 \mu F$ 至 $0.1 \mu F$ 的陶瓷旁路电容器。这个预防措施减少了输入上由电源瞬态而导致的振铃。输入端可能需要额外的输入电容，以减少在严重瞬变期间超过器件的绝对最大电压而导致的电压过冲，这在基准测试期间尤其重要，此时使用长电感电缆将评估板连接到工作台电源。

当输出端预计会出现大瞬态电流时，建议将一个高值电解电容器放置在输出引脚上。此外，使用 $0.01 \mu F$ 至 $0.1 \mu F$ 陶瓷电容器绕过输出可提高器件对短路瞬态的抗扰度。

10.2.4 自动重试功能

某些应用要求过流情况在故障条件下暂时禁用此器件并在预先设定的时间之后重新启用。可使用一个外部电阻器和电容器来执行这个自动重试功能。故障条件下， \overline{FAULT} 下拉至低电平来禁用此器件。当 EN 被拉至低电平时，器件被禁用，并且 \overline{FAULT} 变为高阻抗，使得 C_{RETRY} 开始充电。当 EN 上的电压达到接通阈值时，此器件重新启用，而自动重试时间由电阻器/电容器时间常数确定。在故障条件消失前，此器件将以这种方式持续循环运行。

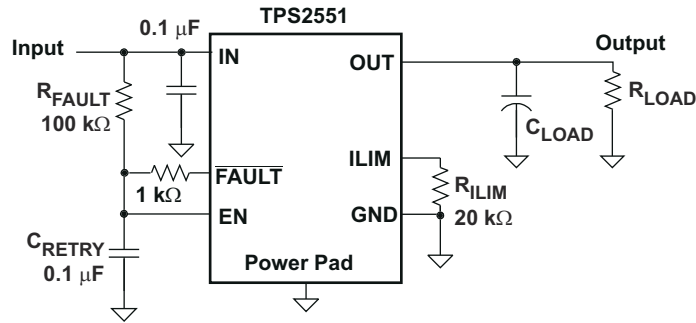


图 10-2. 自动重试功能

某些应用要求自动重试功能以及使用外部逻辑信号启用/禁用的能力。下面的图表显示了一个外部逻辑信号是如何通过 R_{FAULT} 来驱动 EN 并保持自动重试功能的。电阻器/电容器时间常数确定自动重试超时周期。

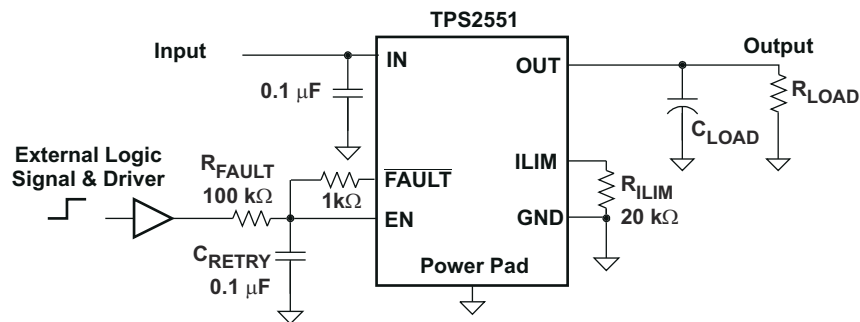


图 10-3. 具有外部 EN 信号的自动重试功能

10.2.5 锁存功能

图 10-4 中的电路使用 SN74HC00 四路与非门来实现过流闭锁。之所以选择 SN74HC00 高速 CMOS 逻辑门，是因为它可在 TPS2550/51 的 2.5V 至 6.5V 范围内运行。

该电路旨在与高电平有效 TPS2551 配合使用。在启动期间 ENABLE 必须为逻辑低电平，直到 V_{IN} 稳定为止，以确保开关在关断状态下进行初始化。 V_{IN} 稳定后，ENABLE 上的逻辑高电平将打开开关。FAULT 在过流情况下会短暂拉至低电平，这会将 STAT 锁存为逻辑低电平并禁用此开关。主机可以监测 STAT 是否存在过流情况。切换启用可复位 STAT 并重新启用开关。

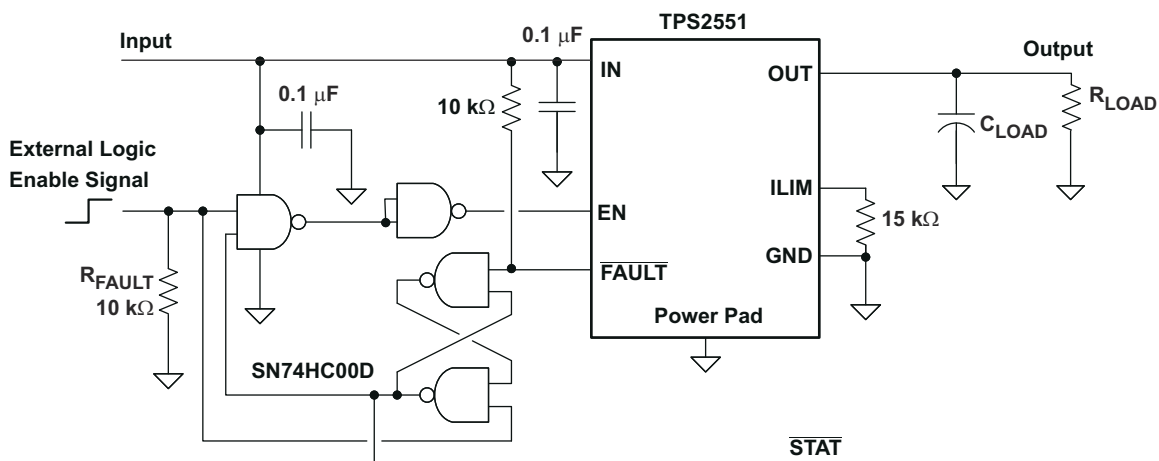


图 10-4. 使用四路与非门实现过流闭锁

10.2.6 作为 USB 电源开关的典型应用

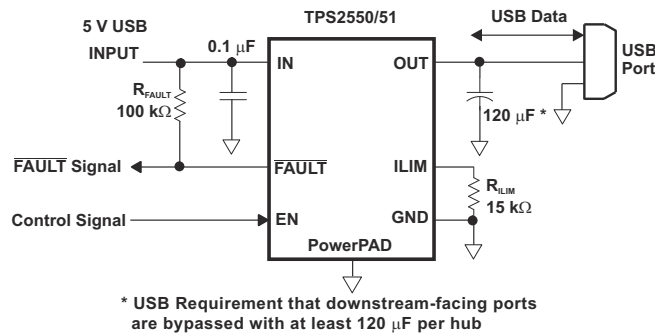


图 10-5. 作为 USB 电源开关的典型应用

10.2.6.1 设计要求

对于此示例，请使用表 10-2 中显示的参数。

表 10-2. 设计要求

参数	值
输入电压	5V
输出电压	5V
电流	1250mA

10.2.6.1.1 USB 配电要求

无论 USB 器件的类型是什么，USB 的执行方式为以下几种。有几个配电特性必须被执行。

- 必须为 SPH：
 - 限流下游端口
 - 报告过流情况
- 必须为 BPH：
 - 启用/禁用到下游端口的电源
 - 在 <100mA 时加电
 - 限制涌入电流 (<44Ω 和 10 μ F)
- 必须为功能器件：
 - 限制涌入电流
 - 在 <100mA 时加电

TPS2550/51 的特性集满足所有这些要求。自供电集线器需要集成电流限制功能和过流报告。逻辑电平使能和受控上升时间满足总线供电集线器上输入和输出端口以及总线供电功能的输入端口的要求。

10.2.6.2 详细设计过程

10.2.6.2.1 通用串行总线 (USB) 配电要求

这个器件的一个应用是针对通用串行总线 (USB) 应用中的电流限制。最初的 USB 接口是设计用于中低带宽 PC 外设 (例如，键盘、打印机、扫描仪和鼠标) 的 12Mb/s 或 1.5Mb/s 多路复用串行总线。由于所需的带宽增加，引入了 USB 2.0 标准，从而将最大数据速率增加至 480Mb/s。四线制 USB 接口被设计成用于外设的动态连接-分离 (热插拔)。提供两条线路用于差分数据，而另外两条线路用于 5V 配电。

USB 数据是 3.3V 电平信号，而配电电压为 5V 以允许在长电缆上通过不止一个集线器进行配电所造成的压降。每个功能必须从 5V 输入或其自身的内部电源提供经稳压的 3.3V 电压。根据它的最大汲取电流，USB 技术规格分为两个不同类别的器件。根据标准的定义，被归入低功耗的器件汲取的电流最高为 100mA。被列为高功耗的器件可

汲取的最高电流为 500mA。限流电源开关的最小限流阈值必须超过目标应用的最大限流值。在考虑限流阈值时，请始终参考最新的 USB 标准

USB 技术规范将器件定义为集线器和功能器件两类。USB 集线器包含用于不同 USB 器件连接的多个端口并且可自供电 (SPH) 或由总线供电 (BPH)。功能器件是能够在总线上发送或接收数据或控制信息的 USB 器件。一个 USB 功能器件可以嵌入 USB 集线器中。一个 USB 功能器件可以是以下三类功能器件中的一种。

- 低功耗、总线供电功能器件
- 高功耗、总线供电功能器件
- 自供电功能器件

SPH 和 BPH 将数据和电能发送至下游的功能器件。TPS2550/51 具有比单 USB 端口所需的电流能力更高的电流能力，从而使其能够为多个下游端口供电。

10.3 电源相关建议

10.3.1 自供电和总线供电集线器

SPH 有一个为嵌入式功能器件和下游端口供电的本地电源。在满负载和无负载条件下，这个电源必须为下游目标器件提供介于 4.75V 至 5.25V 之间的电压。SPH 需要有限流保护功能并且将过流情况报告给 USB 控制器。典型 SPH 为台式 PC，显示器，打印机和独立集线器。

BPH 包含所有来自上游端口的电能并通常含有一个嵌入式功能器件。它的加电电流必须小于 100mA。BPH 通常有一个嵌入式功能器件，并且集线器控制器的电源一直可用。如果嵌入式功能器件和集线器在加电时需要大于 100mA 的电流，那么在枚举完成前，也许需要将嵌入式功能器件的电源保持关闭状态，这是通过移除电源或关闭嵌入式功能器件的时钟来实现的。如果功能器件和控制器的总功耗少于 100mA，那么无需打开嵌入式功能器件的电源开关。总线供电器件的总体流耗是控制器、嵌入式功能器件和下游端口的电流总和，而上游端口的电流被限制在 500mA。

10.3.2 低功耗总线供电和高功耗总线供电功能

低功耗和高功耗总线供电功能器件的电能都来自上游端口。低功耗功能器件汲取的电流始终少于 100mA；高功耗功能期间按加电时汲取的电流必须少于 100mA，枚举后，最大汲取电流可达 500mA。如果功能器件的负载在上电时超出 44Ω 和 10 μF 的并联组合，那么器件必须实现涌入电流限制。

10.3.3 功率耗散和结温

N 通道 MOSFET 的低导通电阻支持小型表面贴装封装以导通大电流。这是一个估算功率耗散和结温的良好设计方法。下面的分析给出了根据封装内功率耗散而计算得出的结温近似值。然而，请注意，散热分析在很大程度上取决于额外的系统级因素。此类因素包括气流、电路板布局布线、铜覆区厚度和表面积以及与其它发热器件的接近程度。良好的散热设计做法必须包括除单独组件分析之外的所有系统级因素。

从确定与输入电压和运行温度相关的 N 通道 MOSFET 的 $r_{DS(导通)}$ 开始。开始估算时，使用感兴趣的最高运行环境温度并从典型特征图中读取 $r_{DS(导通)}$ 值。使用这个值，功率耗散的计算放大方法如下：

$$P_D = r_{DS(on)} \times I_{OUT}^2$$

其中：

P_D = 总功率耗散 (W)

$r_{DS(导通)}$ = 电源开关导通电阻 (Ω)

I_{OUT} = 最大限流阈值 (A)

这一步骤计算 N 通道 MOSFET 的总功率耗散。

最后，计算结温：

$$T_J = P_D \times R_{\Theta JA} + T_A$$

其中：

T_A = 环境温度 ($^{\circ}\text{C}$)

$R_{\theta JA}$ = 热阻 ($^{\circ}\text{C}/\text{W}$)

P_D = 总功率耗散 (W)

将计算得出的结温与最初的估算相比较。如果它们间的差异较大，使用之前计算中得到的“精确” $r_{DS(导通)}$ 作为全新的估算值进行重复计算。一般通过两次或三次叠代运算即可获得所需的结果。最终的结温在很大程度上取决于热阻 $R_{\theta JA}$ ，而热阻在很大程度上取决于独立封装和电路板布局布线。本文档开头的“功耗额定值”表提供了特定封装和电路板布局布线的示例热阻。

10.4 布局

10.4.1 布局指南

- TI 建议将 100nF 旁路电容器放置在 IN 和 GND 引脚附近，并使用低电感引线进行连接。
- 当输出端预计会出现大瞬态电流时，TI 建议将一个高值电解电容器和一个 100nF 旁路电容器放置在输出引脚上。
- 为了减少对限流精度的寄生效应，应使将 RILIM 电阻器连接该器件的布线尽可能短。
- 必须使用宽而短的铜线迹将 PowerPAD 直接连接到 PCB 接地层。

10.4.2 布局示例

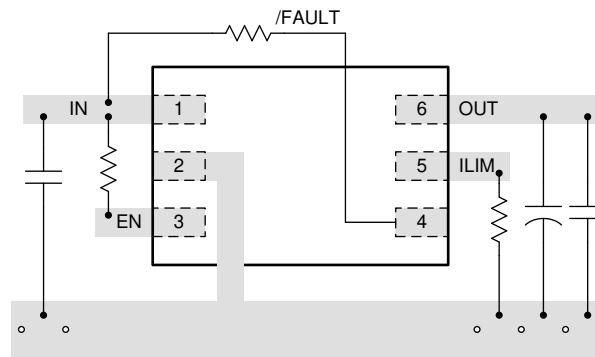


图 10-6. 布局建议

11 器件和文档支持

TI 提供大量的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

11.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [订阅更新](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

11.3 商标

PowerPAD™ and TI E2E™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

11.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

11.5 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

12 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TPS2550DBVR	NRND	SOT-23	DBV	6	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	2550	
TPS2550DBVT	NRND	SOT-23	DBV	6	250	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	2550	
TPS2550DRVR	NRND	WSON	DRV	6	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	CKJ	
TPS2550DRVT	NRND	WSON	DRV	6	250	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	CKJ	
TPS2551DBVR	NRND	SOT-23	DBV	6	3000	RoHS & Green	NIPDAU SN	Level-1-260C-UNLIM	-40 to 85	2551	
TPS2551DBVT	NRND	SOT-23	DBV	6	250	RoHS & Green	NIPDAU SN	Level-1-260C-UNLIM	-40 to 85	2551	
TPS2551DRVR	NRND	WSON	DRV	6	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	CKK	
TPS2551DRVT	NRND	WSON	DRV	6	250	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	CKK	

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSELETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TPS2551 :

- Automotive : [TPS2551-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS2550DBVR	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS2550DBVT	SOT-23	DBV	6	250	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS2550DRVR	WSON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS2550DRVT	WSON	DRV	6	250	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS2551DBVR	SOT-23	DBV	6	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS2551DBVT	SOT-23	DBV	6	3000	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS2551DBVT	SOT-23	DBV	6	250	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS2551DBVT	SOT-23	DBV	6	250	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS2551DRVR	WSON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS2551DRVT	WSON	DRV	6	250	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS2550DBVR	SOT-23	DBV	6	3000	200.0	183.0	25.0
TPS2550DBVT	SOT-23	DBV	6	250	200.0	183.0	25.0
TPS2550DRVR	WSON	DRV	6	3000	200.0	183.0	25.0
TPS2550DRVT	WSON	DRV	6	250	200.0	183.0	25.0
TPS2551DBVR	SOT-23	DBV	6	3000	180.0	180.0	18.0
TPS2551DBVR	SOT-23	DBV	6	3000	200.0	183.0	25.0
TPS2551DBVT	SOT-23	DBV	6	250	203.0	203.0	35.0
TPS2551DBVT	SOT-23	DBV	6	250	180.0	180.0	18.0
TPS2551DRVR	WSON	DRV	6	3000	200.0	183.0	25.0
TPS2551DRVT	WSON	DRV	6	250	200.0	183.0	25.0

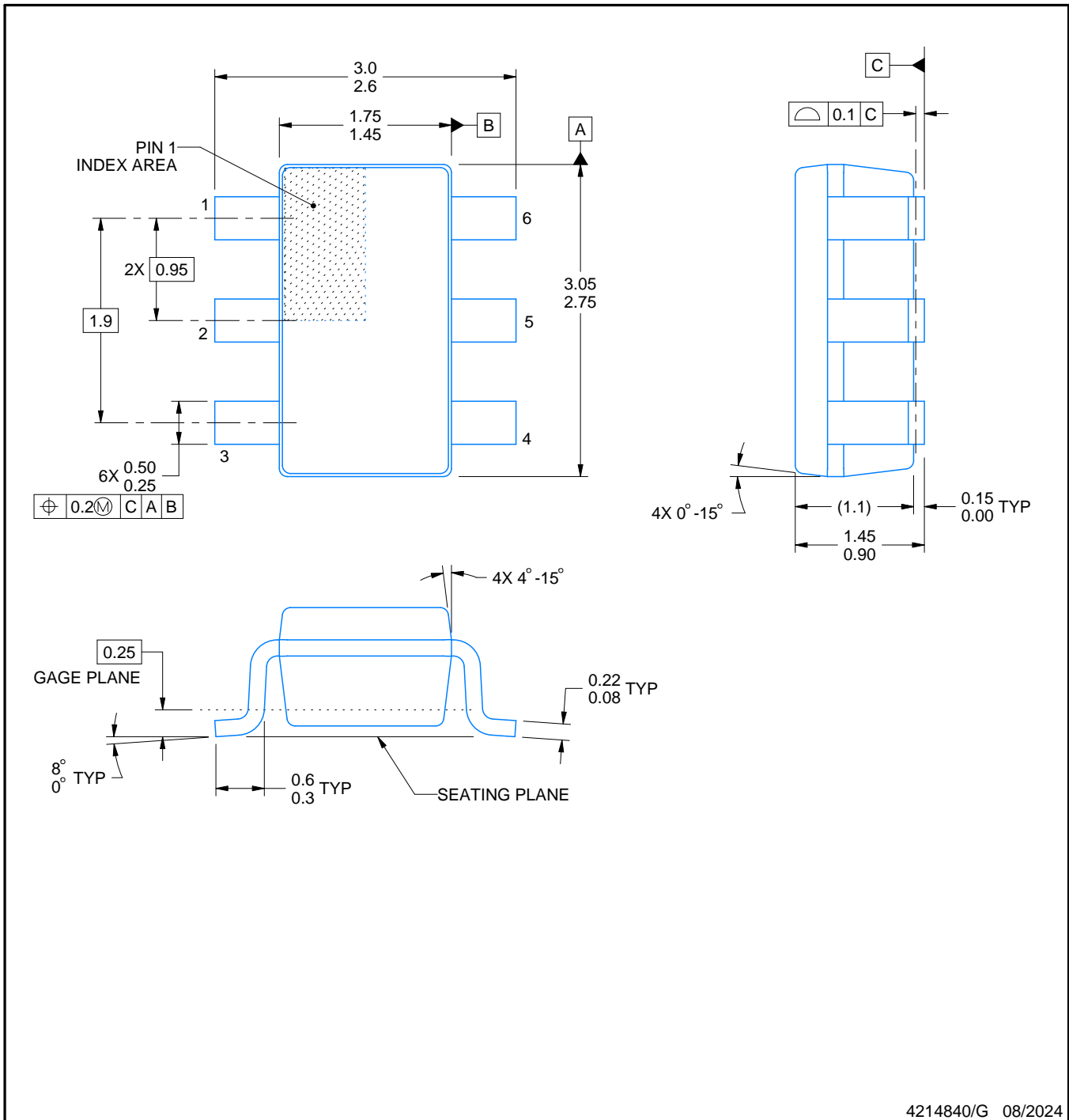


DBV0006A

PACKAGE OUTLINE

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



4214840/G 08/2024

NOTES:

- All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.25 per side.
- Leads 1,2,3 may be wider than leads 4,5,6 for package orientation.
- Reference JEDEC MO-178.

EXAMPLE BOARD LAYOUT

DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214840/G 08/2024

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214840/G 08/2024

NOTES: (continued)

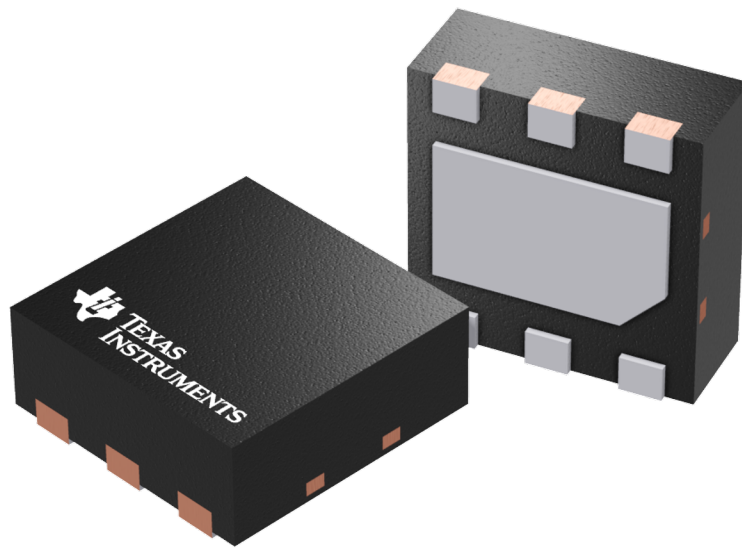
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

GENERIC PACKAGE VIEW

DRV 6

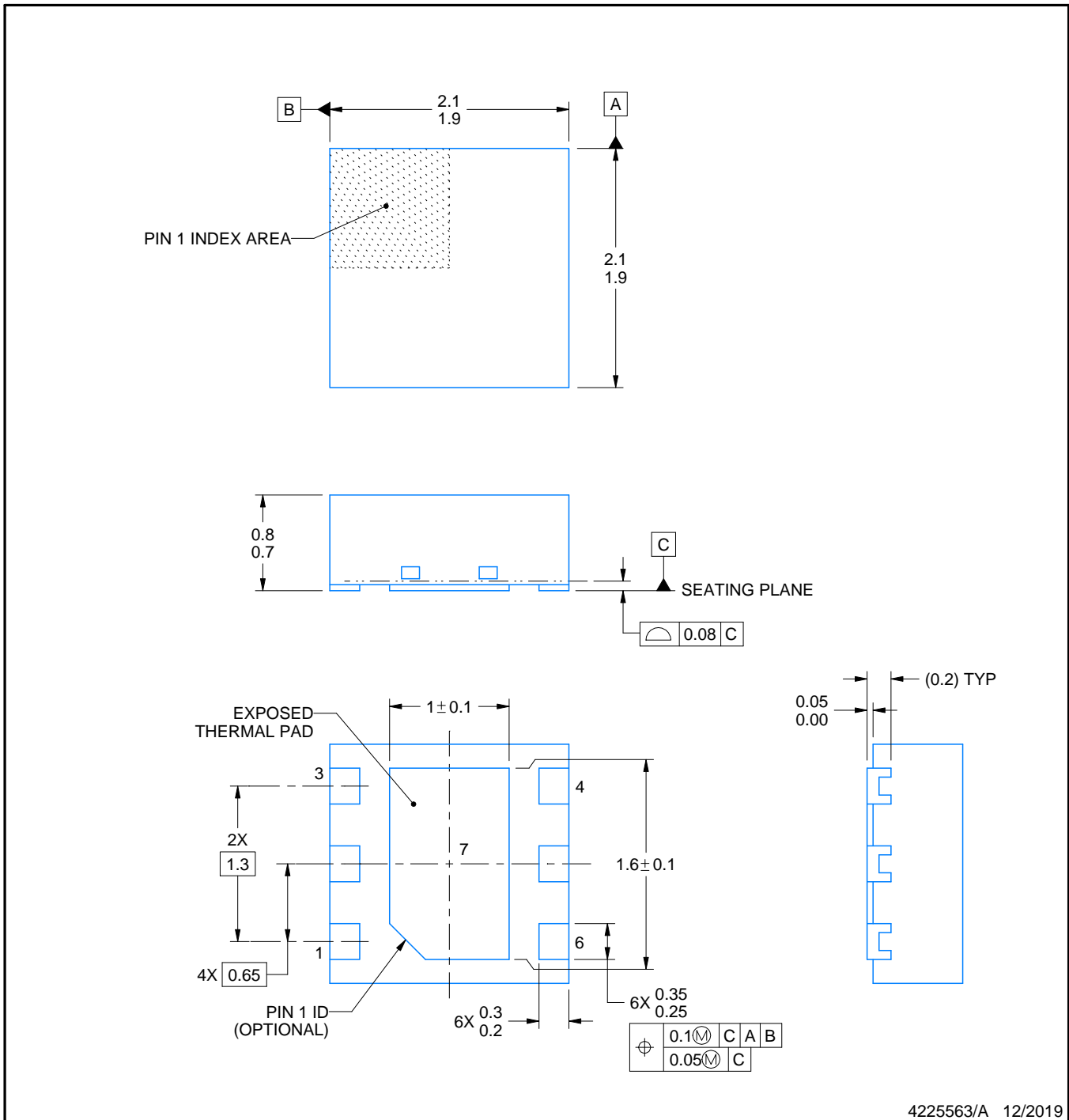
WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4206925/F



4225563/A 12/2019

NOTES:

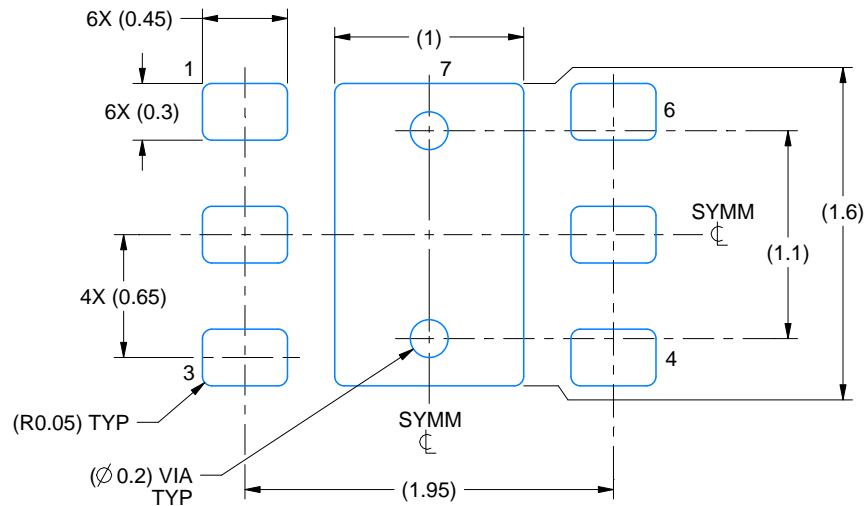
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

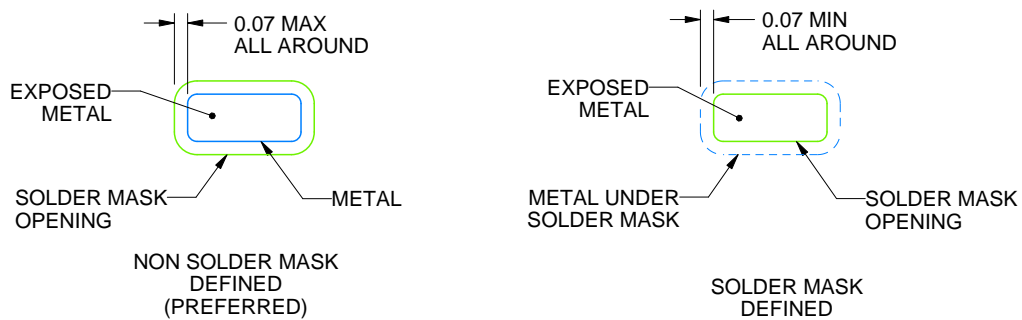
DRV0006D

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:25X



SOLDER MASK DETAILS

4225563/A 12/2019

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If some or all are implemented, recommended via locations are shown.

EXAMPLE STENCIL DESIGN

DRV0006D

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD #7
88% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:30X

4225563/A 12/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司