

UCCx808A 低功率电流模式推挽式 PWM

1 特性

- 采用推挽式配置的双路输出驱动级
- 用于改善动态响应的电流检测放电晶体管
- 130 μ A 典型启动电流
- 1mA 典型运行电流
- 可达 1MHz 的工作频率
- 内部软启动
- 具有 2MHz 增益带宽积的片上误差放大器
- 片上 VDD 钳位
- 输出驱动级能够提供 500mA 峰值拉电流和 1A 峰值灌电流

2 应用

- 高效开关模式电源
- 电信直流/直流转换器
- 负载点电源模块
- 低成本推挽式和半桥应用

3 说明

UCCx808A 器件是 BiCMOS 推挽式高速低功耗脉宽调制器系列。UCCx808A-x 包含离线或直流/直流固定频率电流模式开关电源所需的所有控制和驱动电路，且所需器件数最少。

UCCx808A 双路输出驱动级以推挽式配置排列。两个输出都使用切换触发器以振荡器频率的一半进行切换。两个输出之间的死区时间通常为 60ns 至 200ns，具体取决于计时电容器和电阻器的值，从而将每个输出级占空比限制为小于 50%。

UCCx808A 系列提供了多种封装选项、温度范围选项以及欠压锁定电平选择。该系列具有适用于离线和电池供电系统的 UVLO 阈值和迟滞选项。

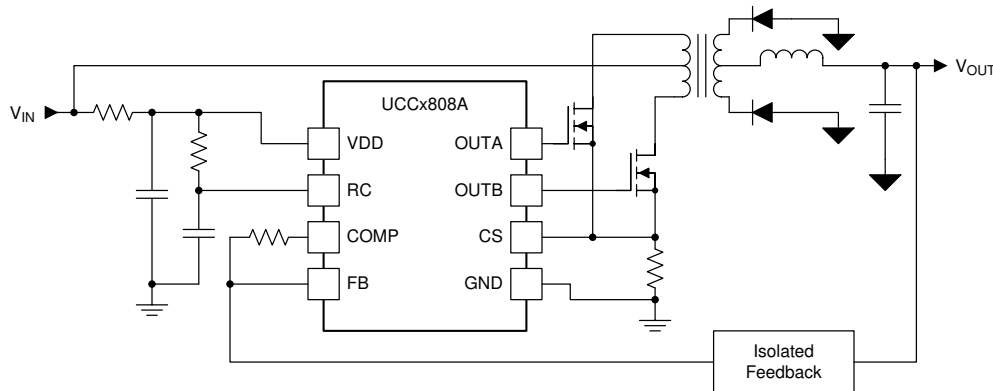
UCCx808A 是 UCC3808 系列的增强版本。显著区别在于，A 版本在 CS 引脚与接地之间配备一个内部放电晶体管，该晶体管在振荡器死区时间内的每个时钟周期激活。该功能可在每个周期内使 CS 引脚上的任何滤波电容放电，并有助于更大限度地减小滤波电容值和电流检测延迟。

器件信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
UCC2808A-1、 UCC2808A-2、 UCC3808A-2	D (SOIC, 8)	4.9mm × 6mm
	PW (TSSOP, 8)	3mm × 6.4mm
UCC3808A-1	D (SOIC, 8)	4.9mm × 6mm

(1) 有关更多信息，请参阅节 10。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



简化版应用



内容

1 特性	1	7 应用和实施	12
2 应用	1	7.1 应用信息.....	12
3 说明	1	7.2 典型应用.....	12
4 引脚配置和功能	3	7.3 电源相关建议.....	14
5 规格	5	7.4 布局.....	14
5.1 绝对最大额定值.....	5	8 器件和文档支持	15
5.2 ESD 等级.....	5	8.1 器件支持.....	15
5.3 建议运行条件.....	5	8.2 文档支持.....	15
5.4 热性能信息.....	5	8.3 接收文档更新通知.....	15
5.5 电气特性.....	6	8.4 支持资源.....	15
5.6 典型特性.....	7	8.5 商标.....	15
6 详细说明	9	8.6 静电放电警告.....	15
6.1 概述.....	9	8.7 术语表.....	15
6.2 功能方框图.....	9	9 修订历史记录	15
6.3 特性说明.....	10	10 机械、封装和可订购信息	16
6.4 器件功能模式.....	11		

4 引脚配置和功能

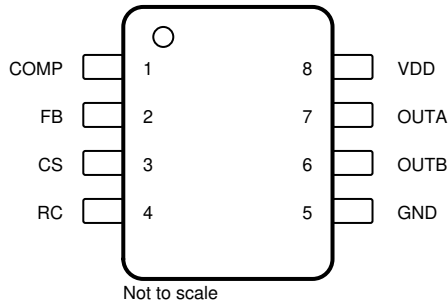


图 4-1. UCCx808A :
D 封装, 8 引脚 SOIC (顶视图)

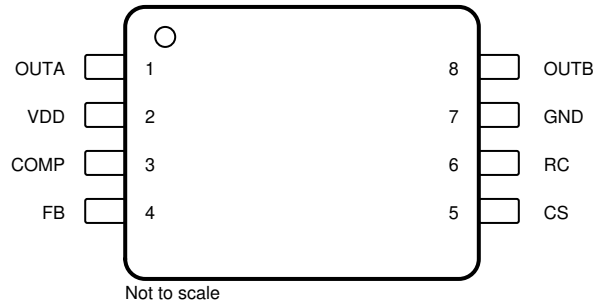


图 4-2. UCC2808A-x、UCC3808A-2 :
PW 封装, 8 引脚 TSSOP (顶视图)

表 4-1. 引脚功能

名称	引脚		类型 ⁽¹⁾	说明
	D (SOIC)	PW (TSSOP)		
COMP	1	3	O	COMP 是误差放大器的输出,也是 PWM 比较器的输入。UCCx808A 误差放大器是真正的、低输出阻抗的 2MHz 运算放大器。因此,COMP 引脚既可以拉电流,也可以灌电流。不过,误差放大器具有内部电流限制,因此,可以通过将 COMP 拉至 GND 在外部强制指定零占空比。UCCx808A 系列产品内置全周期软启动功能。软启动是通过钳制最大 COMP 电压实现的。
CS	3	5	I	PWM 输入、峰值电流和过流比较器。过流比较器仅适用于故障检测。超出过流阈值会导致软启动循环。内部 MOSFET 使电流检测滤波电容器放电,以提高电源转换器的动态性能。
FB	2	4	I	误差放大器的反相输入。为了获得最佳的稳定性,使 FB 引线长度保持尽可能短,并使 FB 杂散电容保持尽可能小。
GND	5	7	G	所有功能的参考接地和电源接地。由于 UCC3808A 具有高电流和高频运行,因此强烈建议使用低阻抗电路板接地平面。
OUTA	7	1	O	交替高电流输出级。两个输出级都能够驱动功率 MOSFET 的栅极。每个输出级都能够提供 500mA 峰值拉电流和 1A 峰值灌电流。在推挽式配置中,输出级以振荡器频率的一半进行切换。当 RC 引脚上的电压上升时,两个输出之一为高电平,但在下降时间内,两个输出均关断。两个输出之间的这一死区时间,以及比下降时间更慢的输出上升时间,可阻止两个输出同时活动。该死区时间通常为 60ns 至 200ns,具体取决于计时电容器和电阻器的值。高电流输出驱动器由从 VDD 切换到 GND 的 MOSFET 输出器件组成。每个输出级还可为过冲和欠冲提供非常低的阻抗。此配置意味着在许多情况下,无需使用外部肖特基钳位二极管。
OUTB	6	8	O	交替高电流输出级。两个输出级都能够驱动功率 MOSFET 的栅极。每个输出级都能够提供 500mA 峰值拉电流和 1A 峰值灌电流。在推挽式配置中,输出级以振荡器频率的一半进行切换。当 RC 引脚上的电压上升时,两个输出之一为高电平,但在下降时间内,两个输出均关断。两个输出之间的这一死区时间,以及比下降时间更慢的输出上升时间,可阻止两个输出同时活动。该死区时间通常为 60ns 至 200ns,具体取决于计时电容器和电阻器的值。高电流输出驱动器由从 VDD 切换到 GND 的 MOSFET 输出器件组成。每个输出级还可为过冲和欠冲提供非常低的阻抗。此配置意味着在许多情况下,无需使用外部肖特基钳位二极管。
RC	4	6	O	振荡器编程引脚。UCC3808A 振荡器在内部走线 VDD 和 GND,因此电源轨的变化可以更大限度地降低对频率稳定性的影响。 节 6.2 显示振荡器方框图。只需两个元件即可对振荡器进行编程:一个电阻器(连接到 VDD 和 RC)和一个电容器(连接到 RC 和 GND)。近似振荡器频率由 方程式 1 中的简单公式确定。计时电阻器阻值的建议范围为 10kΩ 到 200kΩ,计时电容器值的建议范围为 100pF 到 1000pF。避免使用小于 10kΩ 的计时电阻器。为了获得最佳性能,应使 GND 的计时电容器引线尽可能短,使 VDD 的计时电阻引线尽可能短,并使计时元件与 RC 之间的引线尽可能短。建议对外部计时网络使用单独的接地和 VDD 走线。

表 4-1. 引脚功能 (续)

引脚			类型 ⁽¹⁾	说明
名称	编号			
	D (SOIC)	PW (TSSOP)		
VDD	8	2	P	<p>该器件的电源输入连接。尽管静态 VDD 电流极低，但总电源电流较高，具体取决于 OUTA 和 OUTB 电流，以及编程的振荡器频率。总 VDD 电流是静态 VDD 电流和平均 OUT 电流的总和。已知工作频率和 MOSFET 栅极电荷 (Qg)，根据 方程式 2 计算平均 OUT 电流。</p> <p>为了防止出现噪声问题，使用尽可能靠近芯片的陶瓷电容器以及电解电容器将 VDD 旁路至 GND。建议使用 1μF 去耦电容器。</p>

(1) P = 电源, G = 地, I = 输入, O = 输出

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) (1) (2)

		最小值	最大值	单位
	电源电压 (IDD ≤ 10mA)		15	V
	电源电流		20	mA
	OUTA/OUTB 拉电流 (峰值)		-0.5	A
	OUTA/OUTB 灌电流 (峰值)		1	A
	模拟输入 (FB, CS)	-0.3	VDD + 0.3 (不超过 6)	V
T _A = 25°C 时的功率耗散	P 封装		1	W
	D 封装		650	mW
	PW 封装		400	mW
T _J	结温	-55	150	°C
T _{stg}	贮存温度	-65	150	°C

- (1) 应力超出绝对最大额定值下面列出的值时可能会对器件造成永久损坏。这些列出的值仅仅是应力等级，并不表示器件在这些条件下以及在建议工作条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- (2) 电流是指定端子的正输入、负输出。有关封装的热限制和注意事项，请参阅 [电源控制产品数据手册](#) 的“封装”部分。

5.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2500	V
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±1500	

- (1) JEDEC 文档 JEP155 指出：500V HBM 可通过标准 ESD 控制流程实现安全生产。
- (2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

			最小值	最大值	单位
V _{DD}	电源电压	UCCx808-1	13	14	V
		UCCx808-2	5	14	
T _J	结温	UCC2808-x	-40	85	°C
		UCC3808-x	0	70	

5.4 热性能信息

热指标 ⁽¹⁾		D (SOIC)	PW (TSSOP)	单位
		8 引脚	8 引脚	
R _{θJA}	结至环境热阻	118.7	157.7	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	66	67.8	°C/W
R _{θJB}	结至电路板热阻	63.5	97.4	°C/W
ψ _{JT}	结至顶部特征参数	14.7	9.1	°C/W
ψ _{JB}	结至电路板特征参数	62.5	95.9	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	不适用	不适用	°C/W

- (1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用报告。

5.5 电气特性

对于 UCC3808A-x, $T_A = 0^\circ\text{C}$ 到 70°C , 对于 UCC2808A-x, 为 -40°C 到 $+85^\circ\text{C}$; $V_{DD} = 10\text{V}^{(1)}$, 从 VDD 到 GND 的 $1\mu\text{F}$ 电容器, $R = 22\text{k}\Omega$, $C = 330\text{pF}$ 且 $T_A = T_J$ (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
振荡器					
振荡器频率		175	194	213	kHz
振荡器振幅/VDD ⁽²⁾		0.44	0.5	0.56	V/V
误差放大器					
输入电压	COMP = 2V	1.95	2	2.05	V
输入偏置电流		-1		1	μA
开放式环路电压增益		60	80		dB
COMP 灌电流	FB = 2.2 V, COMP = 1 V	0.3	2.5		mA
COMP 源电流	FB = 1.3 V, COMP = 3.5 V	-0.2	-0.5		mA
PWM					
最大占空比	在 OUTA 或 OUTB 处测得	48%	49%	50%	
最小占空比	COMP = 0V			0%	
电流检测					
增益 ⁽³⁾		1.9	2.2	2.5	V/V
最大输入信号	COMP = 5V ⁽⁴⁾	0.45	0.5	0.55	V
CS 至输出延迟	COMP = 3.5V, CS 从 0mV 至 600mV		100	200	ns
CS 源电流		-200			nA
CS 灌电流	CS = 0.5V, RC = 5.5V ⁽⁵⁾	5	10		mA
过流阈值		0.7	0.75	0.8	V
COMP 至 CS 失调电压	CS = 0V	0.35	0.8	1.2	V
输出					
OUT 低电平	I = 100mA		0.5	1	V
OUT 高电平	I = -50mA, VDD - OUT		0.5	1	V
上升时间	$C_L = 1\text{nF}$		25	60	ns
下降时间	$C_L = 1\text{nF}$		25	60	ns
欠压锁定					
启动阈值	UCCx808A-1 ⁽¹⁾	11.5	12.5	13.5	V
	UCCx808A-2	4.1	4.3	4.5	
启动后的最小工作电压	UCCx808A-1	7.6	8.3	9	V
	UCCx808A-2	3.9	4.1	4.3	
迟滞	UCCx808A-1	3.5	4.2	5.1	V
	UCCx808A-2	0.1	0.2	0.3	
软启动					
COMP 上升时间	FB = 1.8V, 从 0.5V 上升至 4V		3.5	20	ms
总计					
启动电流	VDD < 启动阈值		130	260	μA
工作电源电流	FB = 0V, CS = 0V ^{(1) (6)}		1	2	mA
VDD 齐纳分流电压	IDD = 10mA ⁽⁷⁾	13	14	15	V

(1) 对于 UCCx808A-1, 将 VDD 设置为高于启动阈值, 然后再设置为 10V。

(2) 在 RC 处测得。信号幅度随 VDD 变化。

(3) 增益定义为: $A = \Delta V_{\text{COMP}} / \Delta V_{\text{CS}}$, $0\text{V} \leq V_{\text{CS}} \leq 0.4\text{V}$ 。

(4) 当 FB 为 0V 时在门锁跳变点测得的参数。

(5) CS 引脚上的内部灌电流设计为使外部滤波电容器放电, 不适合用作直流灌电流路径。

(6) 不包括外部振荡器网络中的电流。

(7) 启动阈值和齐纳分流阈值也随之变化。

5.6 典型特性

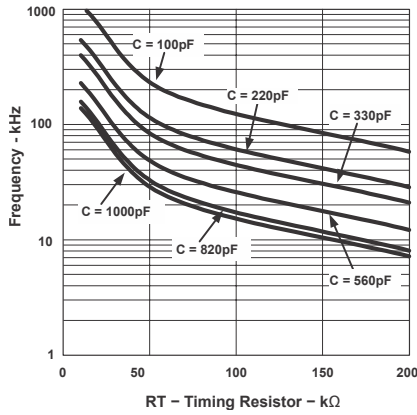


图 5-1. 振荡器频率与外部 RC 值间的关系

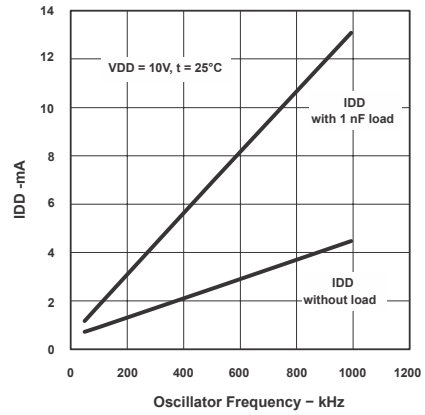


图 5-2. IDD 与振荡器频率间的关系

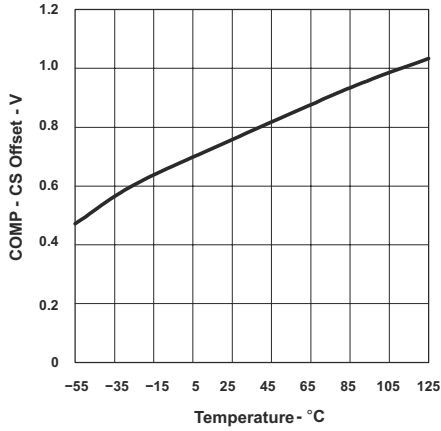


图 5-3. COMP 至 CS 失调电压与温度间的关系

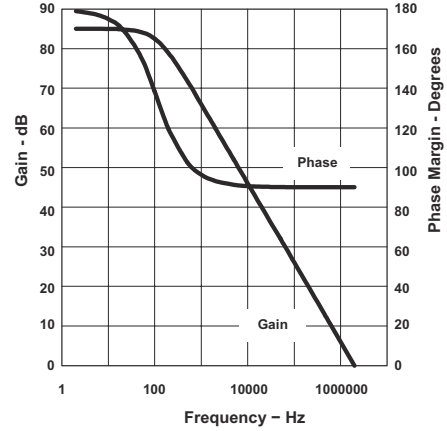


图 5-4. 误差放大器增益和相位响应与频率间的关系

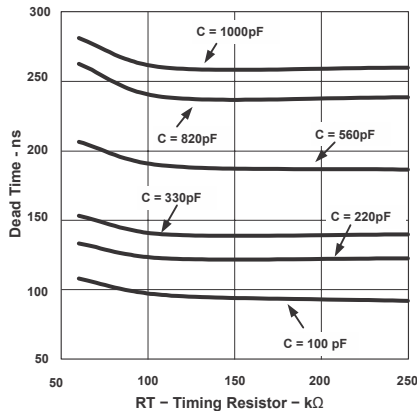


图 5-5. 输出死区时间与外部 RC 值间的关系

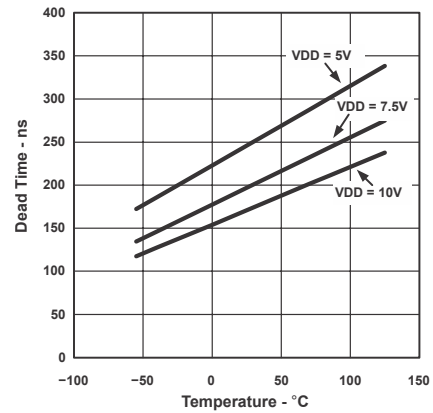


图 5-6. 死区时间与温度间的关系

5.6 典型特性 (续)

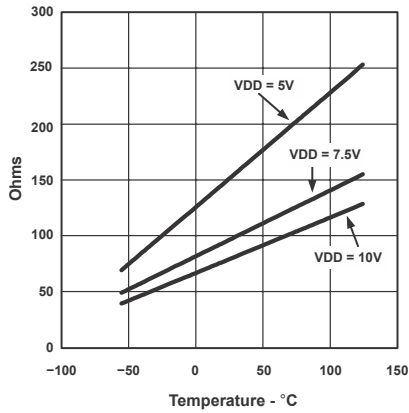


图 5-7. RC R_{DS(on)} 与温度间的关系

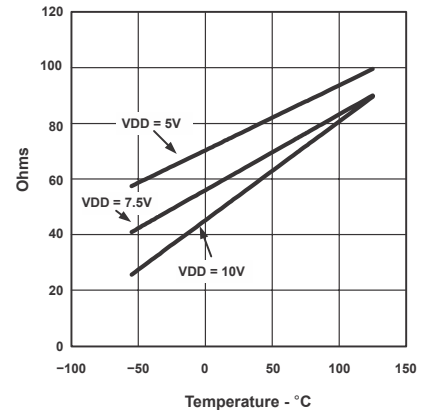


图 5-8. CS R_{DS(on)} 与温度间的关系

6 详细说明

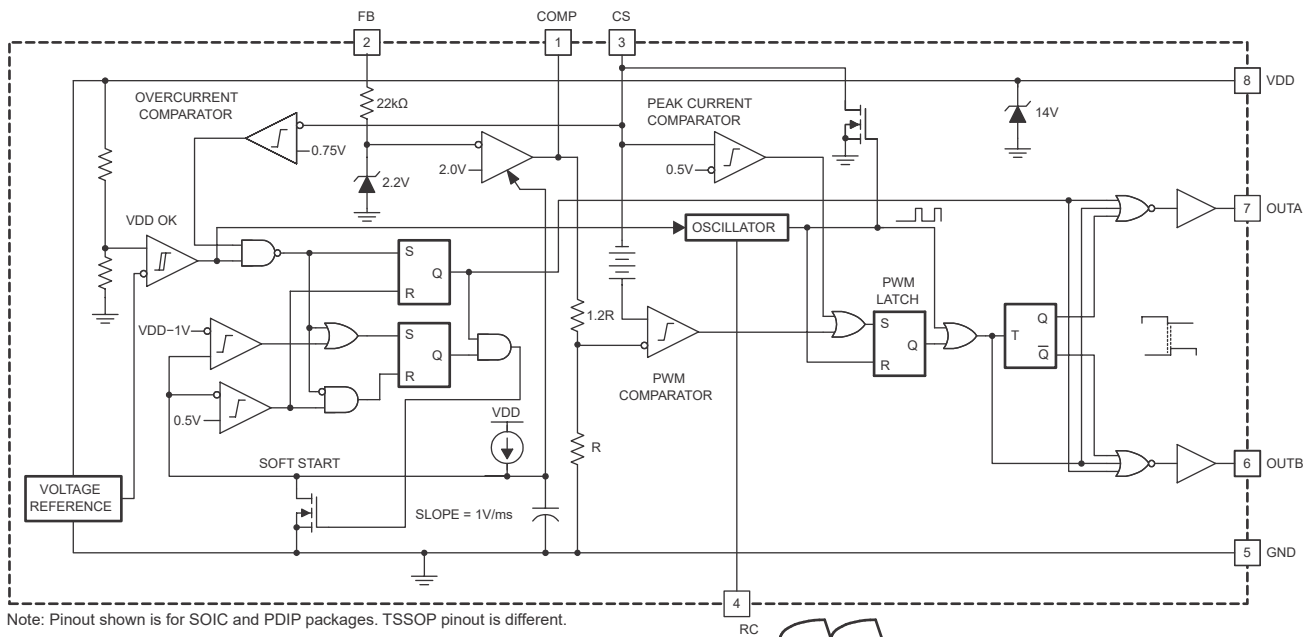
6.1 概述

UCCx808A-x 器件是一款高度集成的低功耗电流模式推挽式 PWM 控制器。该控制器采用低启动电流和内部控制算法，可在线路和负载变化时提供精确的输出电压调节。UCCx808A-x 系列器件具有适用于离线和电池供电系统的 UVLO 阈值和迟滞选项。

表 6-1. 欠压锁定电平

器件型号	导通阈值	关断阈值
UCCx808A-1	12.5	8.3
UCCx808A-2	4.3	4.1

6.2 功能方框图



注意：振荡器在 RC 上生成锯齿波形。在 RC 上升时间内，输出级交替导通，但在 RC 下降时间内，两个输出级均关断。输出级以振荡器频率的一半切换，且两个输出端的指定占空比均小于 50%。

图 6-1. 方框图

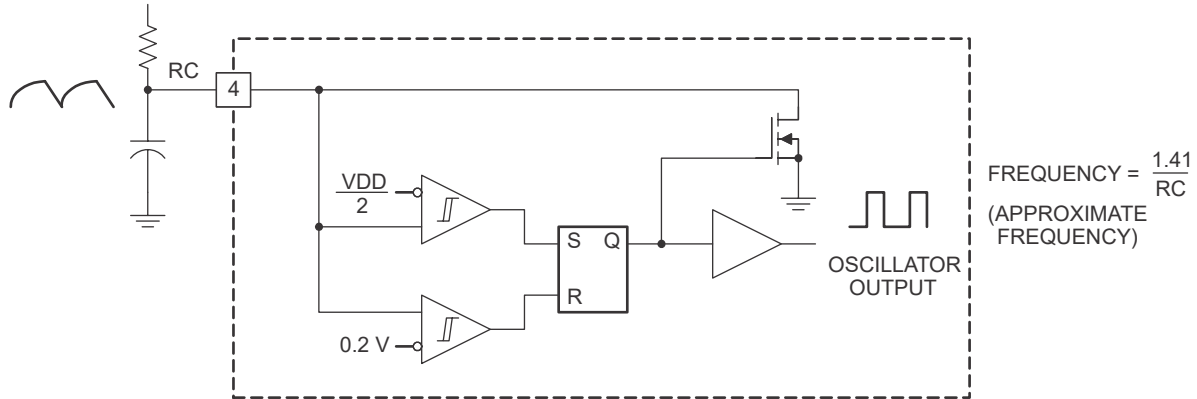


图 6-2. 振荡器的方框图

6.3 特性说明

6.3.1 引脚说明

6.3.1.1 COMP

COMP 引脚是误差放大器的输出，也是 PWM 比较器的输入。UCC3808 误差放大器是真正的、低输出阻抗的 2MHz 运算放大器。因此，COMP 引脚既可以拉电流，也可以灌电流。不过，误差放大器具有内部电流限制，因此，可通过将 COMP 拉至 GND 在外部强制指定零占空比。

UCC3808 系列产品内置全周期软启动功能。软启动是通过钳制最大 COMP 电压实现的。

6.3.1.2 CS

PWM 输入、峰值电流和过流比较器。过流比较器仅适用于故障检测。超出过流阈值会导致软启动循环。

6.3.1.3 FB

误差放大器的反相输入。为了获得最佳的稳定性，使 FB 引线长度保持尽可能短，并使 FB 杂散电容保持尽可能小。

6.3.1.4 GND

所有功能的参考接地和电源接地。由于 UCC3808 具有高电流和高频运行，因此强烈建议使用低阻抗印刷电路板接地平面。

6.3.1.5 OUTA 和 OUTB

交替高电流输出级。两个输出级都能够驱动功率 MOSFET 的栅极。每个输出级都能够提供 500mA 峰值拉电流和 1A 峰值灌电流。

在推挽式配置中，输出级以振荡器频率的一半进行切换。当 RC 引脚上的电压上升时，两个输出之一为高电平，但在下降时间内，两个输出均关断。两个输出之间的这一死区时间，以及比下降时间更慢的输出上升时间，可确保两个输出无法同时导通。该死区时间通常为 60ns 至 200ns，具体取决于计时电容器和电阻器的值。

高电流输出驱动器由从 VDD 切换到 GND 的 MOSFET 输出器件组成。每个输出级还可为过冲和欠冲提供非常低的阻抗。此配置意味着在许多情况下，无需使用外部肖特基钳位二极管。

6.3.1.6 RC

振荡器编程引脚。UCC3808-x 的振荡器在内部走线 VDD 和 GND，因此电源轨的变化可以更大限度地降低对频率稳定性的影响。图 6-2 显示振荡器方框图。

只需两个元件即可对振荡器进行编程：一个电阻器（连接到 VDD 和 RC）和一个电容器（连接到 RC 和 GND）。方程式 1 确定近似的振荡器频率。

$$f_{\text{OSCILLATOR}} = \frac{1.41}{RC} \quad (1)$$

其中

- 频率的单位为 Hz
- 电阻的单位为 Ω
- 电容的单位为法拉

计时电阻器阻值的建议范围为 10k Ω 到 200k Ω ，计时电容器值的建议范围为 100pF 到 1000pF。避免使用小于 10k Ω 的计时电阻器。

为了获得最佳性能，应使 GND 的计时电容器引线尽可能短，使 VDD 的计时电阻引线尽可能短，并使计时元件与 RC 之间的引线尽可能短。建议对外部计时网络使用单独的接地和 VDD 走线。

6.3.1.7 VDD

该器件的电源输入连接。尽管静态 VDD 电流极低，但总电源电流较高，具体取决于 OUTA 和 OUTB 电流，以及编程的振荡器频率。总 VDD 电流是静态 VDD 电流和平均 OUT 电流的总和。已知工作频率和 MOSFET 栅极电荷 (Qg)，[方程式 2](#) 可以计算平均 OUT 电流。

$$I_{\text{OUT}} = Q_g \times f \quad (2)$$

其中

- f 是频率

为了防止出现噪声问题，使用尽可能靠近芯片的陶瓷电容器以及电解电容器将 VDD 旁路至 GND。TI 建议使用 1 μ F 去耦电容器。

6.4 器件功能模式

6.4.1 VCC

当 VCC 升至 12.5V 以上 (适用于 UCCx808A-1) 或 4.3V 以上 (适用于 UCCx808-2) 时，会启用该器件。清除任何故障条件后，将启动软启动条件，并且栅极驱动器输出开始切换。

当 VCC 降至 8.3V 以下 (适用于 UCCx808-1) 或 4.1V 以下 (适用于 UCCx808-2) 时，该器件会进入 UVLO 保护模式，并且会主动将两个栅极驱动器拉至低电平。

6.4.2 推挽式或半桥功能

UCCx808A 提供交替的 180° 异相栅极驱动信号 (OUTA 和 OUTB)；因此，这些器件非常适合用作推挽式或半桥拓扑的控制器。对于半桥拓扑，UCCx808A-x 需要在一个或两个 OUTA 和 OUTB 信号上使用外部高侧栅极驱动器或脉冲变压器。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

图 7-1 展示了一个带有全波整流器的 200kHz 推挽式应用电路。输出 V_O 在 50W 最大功率时提供 5V 电压，并与输入实施电气隔离。由于 UCC3808A 是峰值电流模式控制器，因此 2N2907 发射极跟随放大器（缓冲 CT 波形）可提供占空比大于 50% 时所需的斜率补偿。使用单接地 IC 控制器时，电容器去耦非常重要；因此，应使用尽可能靠近器件放置的 $1\mu\text{F}$ 电容器。控制器电源是一个用于启动的串联 RC，与稳态运行时使用的输出电感器上的偏置绕组并联。

隔离由光耦合器提供，并使用 TL431 可调精密并联稳压器在次级侧进行稳压。在次级侧使用此器件可实现具有严格稳压功能的小信号补偿。输出电感器有许多选择，具体取决于成本、体积和机械强度。几种设计方案包括铁粉、钕坡莫合金 (MPP) 或带气隙的铁氧体磁芯；另请参阅图 7-1。主电源变压器采用 P 材料制成的 Magnetics Inc. ER28 规格磁芯，可在此频率和温度下高效运行。输入电压范围为 36Vdc 至 72Vdc。

7.2 典型应用

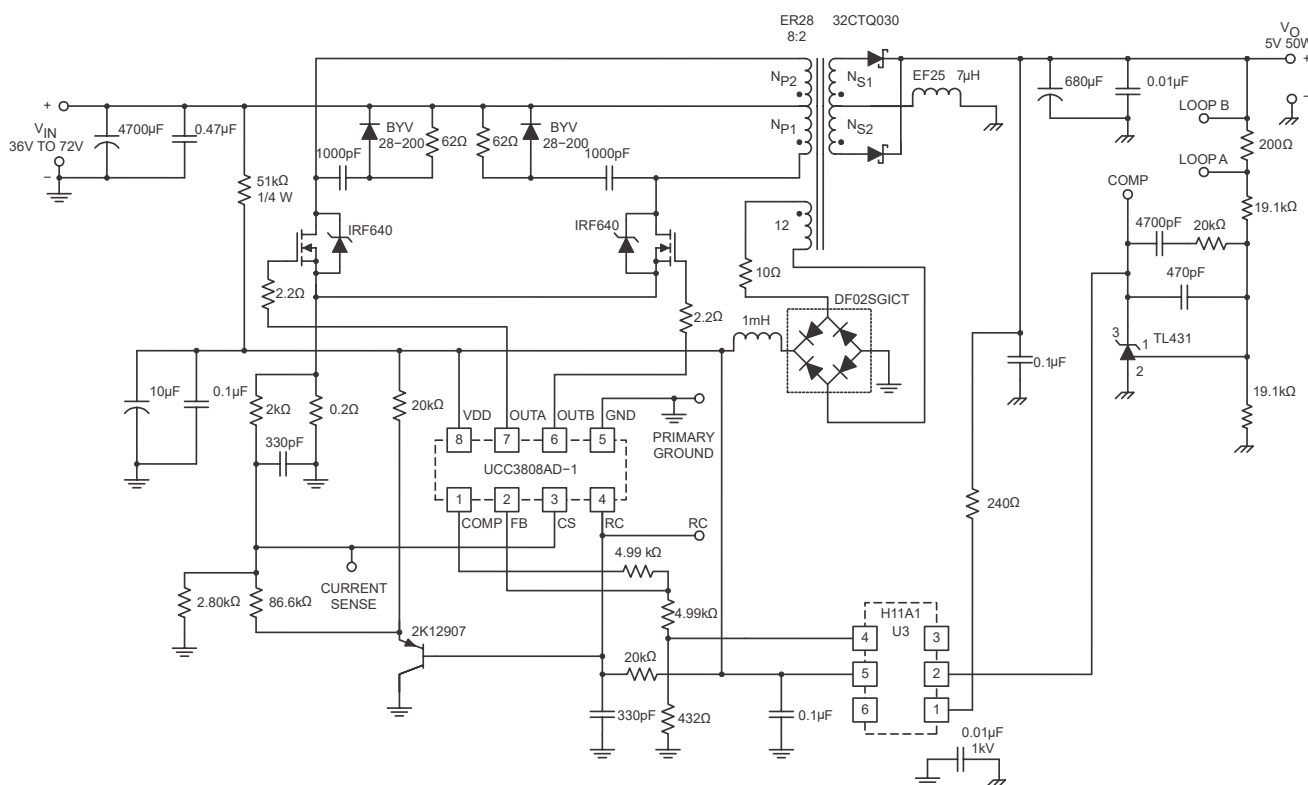


图 7-1. 典型应用图：48Vin、5V、50W 输出

7.2.1 设计要求

表 7-1 列出了 UCC3808A-x 的设计参数。

表 7-1. 设计参数

参数	值
输出电压	5V
额定输出功率	50W
输入直流电压范围	36V 至 72V
开关频率	210kHz

7.2.2 详细设计过程

输出 V_O 在 50W 最大功率时提供 5V 电压，并与输入实施电气隔离。由于 UCC3808A 是峰值电流模式控制器，因此 2N2907 发射极跟随器放大器可缓冲振荡器波形 (RC 引脚)，并为电流检测 (CS) 输入提供斜率补偿。当占空比大于 50% 时，需要进行此补偿。

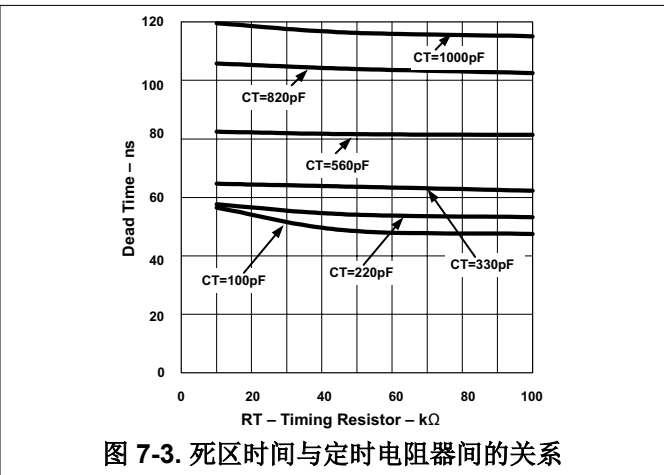
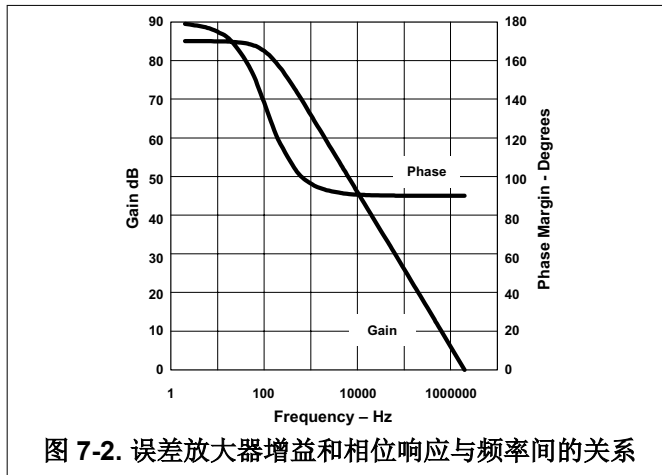
VDD 引脚上提供了电容器去耦。TI 建议使用 10 μ F 电解电容器和 0.1 μ F 陶瓷电容器的最小去耦电容。将陶瓷电容器尽可能靠近 VDD 引脚放置。UCC3808A 最初由 36V 至 72V 输入电源供电。电源启动后，偏置电源由主电源变压器上的辅助绕组供电。

隔离由光耦合器提供，并使用 TL431 精密可编程基准在次级侧进行稳压。UCC3808A 的内部误差放大器设置为单位增益放大器，并在次级侧提供补偿网络。

输出电感器有许多选择，具体取决于成本和尺寸限制。设计方案包括铁粉、钕坡莫合金或此设计中使用的铁氧体磁芯方案。电源变压器采用薄型设计，具有 EFD25 尺寸，采用 Magnetics Inc. P 材料。这种材料是在高开关频率下实现低功率损耗的理想选择。

开关频率通过 RC 引脚上的 RC 网络设置为 210kHz。

7.2.3 应用曲线



7.3 电源相关建议

由于 UCCx808A-x 控制器具有 1A 的驱动能力，因此这些器件的 VDD 电源引脚需要放置电解电容器作为储能电容器。还需要一个低 ESR 噪声去耦电容器；将此电容器尽可能靠近 VDD 和 GND 引脚放置。推荐使用在整个温度范围内具有稳定电介质特性的陶瓷电容器。X7R 是一种适合在此处使用的良好电介质材料。TI 建议使用 10 μ F、25V 的电解电容器。

7.4 布局

7.4.1 布局指南

1. 将 VDD 电容器放置在尽可能靠近 UCCx808A-x 的 VDD 引脚和 GND 之间的位置，并直接与这两个引脚相连。
2. 建议在 CS 引脚上使用小型外部滤波电容器。尽可能直接地从 CS 到 GND 引脚走线滤波电容器。
3. FB 引脚和连接元件的走线和布局对于更大限度地降低噪声拾取和干扰至关重要。将 FB 网络上走线的总表面积降至最低。
4. OUTA 和 OUTB 引脚具有高拉电流和灌电流能力。建议使用外部栅极电阻器来抑制振荡。建议使用约几欧姆的值。如果栅极驱动路径中存在开路故障，建议在栅极到源极使用一个下拉电阻器，以防止 MOSFET 栅极悬空导通。

7.4.2 布局示例

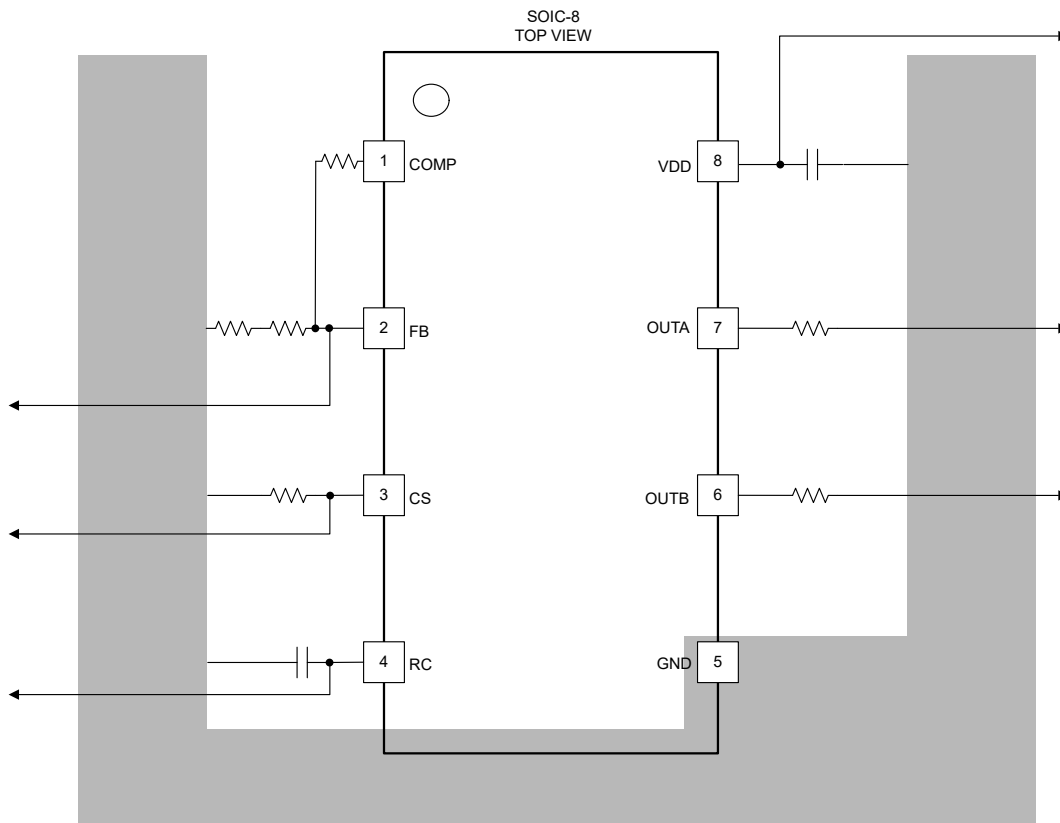


图 7-4. 建议布局

8 器件和文档支持

8.1 器件支持

8.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

8.2 文档支持

8.2.1 相关文档

请参阅以下相关文档：[电源控制产品数据手册](#)

8.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.5 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.7 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision F (July 2018) to Revision G (July 2025)	Page
• 删除了 PDIP 相关信息.....	1
• 将 ESD 等级更新为新的限值.....	5
• 更新了热性能信息.....	5

Changes from Revision E (December 2016) to Revision F (July 2018)	Page
• 更改了简化应用.....	1
• 将 N 封装引用更改为 P 封装 (PDIP).....	5

Changes from Revision D (August 2002) to Revision E (October 2016)

Page

• 添加了 ESD 等级表、特性说明部分、器件功能模式、应用和实现部分、电源相关建议部分、布局部分、器件和文档支持部分以及机械、封装和可订购信息部分.....	1
• 删除了引线温度，焊接 (10s) : 300°C (最大值)	5

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
UCC2808AD-1	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	2808A-1
UCC2808AD-2	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	2808A-2
UCC2808ADTR-1	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	2808A-1
UCC2808ADTR-1.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	2808A-1
UCC2808ADTR-1G4	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	2808A-1
UCC2808ADTR-2	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	2808A-2
UCC2808ADTR-2.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	2808A-2
UCC2808ADTR-2G4	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	2808A-2
UCC2808APW-1	Obsolete	Production	TSSOP (PW) 8	-	-	Call TI	Call TI	-40 to 85	2808A1
UCC2808APW-2	Obsolete	Production	TSSOP (PW) 8	-	-	Call TI	Call TI	-40 to 85	2808A2
UCC2808APWTR-2	Active	Production	TSSOP (PW) 8	2000 LARGE T&R	Yes	Call TI Nipdau	Level-2-260C-1 YEAR	-40 to 85	2808A2
UCC2808APWTR-2.A	Active	Production	TSSOP (PW) 8	2000 LARGE T&R	Yes	Call TI	Level-2-260C-1 YEAR	-40 to 85	2808A2
UCC3808AD-1	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	0 to 70	3808A-1
UCC3808AD-2	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	0 to 70	3808A-2
UCC3808ADTR-1	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	3808A-1
UCC3808ADTR-1.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	3808A-1
UCC3808ADTR-1G4	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	3808A-1
UCC3808ADTR-2	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	3808A-2
UCC3808ADTR-2.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	3808A-2
UCC3808APW-2	Obsolete	Production	TSSOP (PW) 8	-	-	Call TI	Call TI	0 to 70	3808A2
UCC3808APWTR-2	Active	Production	TSSOP (PW) 8	2000 LARGE T&R	Yes	Call TI Nipdau	Level-2-260C-1 YEAR	0 to 70	3808A2
UCC3808APWTR-2.A	Active	Production	TSSOP (PW) 8	2000 LARGE T&R	Yes	Call TI	Level-2-260C-1 YEAR	0 to 70	3808A2
UCC3808APWTR-2G4	Active	Production	TSSOP (PW) 8	2000 LARGE T&R	Yes	Call TI	Level-2-260C-1 YEAR	0 to 70	3808A2

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
UCC2808ADTR-1	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
UCC2808ADTR-2	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
UCC2808APWTR-2	TSSOP	PW	8	2000	330.0	12.4	7.0	3.6	1.6	8.0	12.0	Q1
UCC3808ADTR-1	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
UCC3808ADTR-2	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
UCC3808APWTR-2	TSSOP	PW	8	2000	330.0	12.4	7.0	3.6	1.6	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
UCC2808ADTR-1	SOIC	D	8	2500	353.0	353.0	32.0
UCC2808ADTR-2	SOIC	D	8	2500	340.5	338.1	20.6
UCC2808APWTR-2	TSSOP	PW	8	2000	353.0	353.0	32.0
UCC3808ADTR-1	SOIC	D	8	2500	353.0	353.0	32.0
UCC3808ADTR-2	SOIC	D	8	2500	340.5	338.1	20.6
UCC3808APWTR-2	TSSOP	PW	8	2000	353.0	353.0	32.0



D0008A

PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed $.006$ [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
 EXPOSED METAL SHOWN
 SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

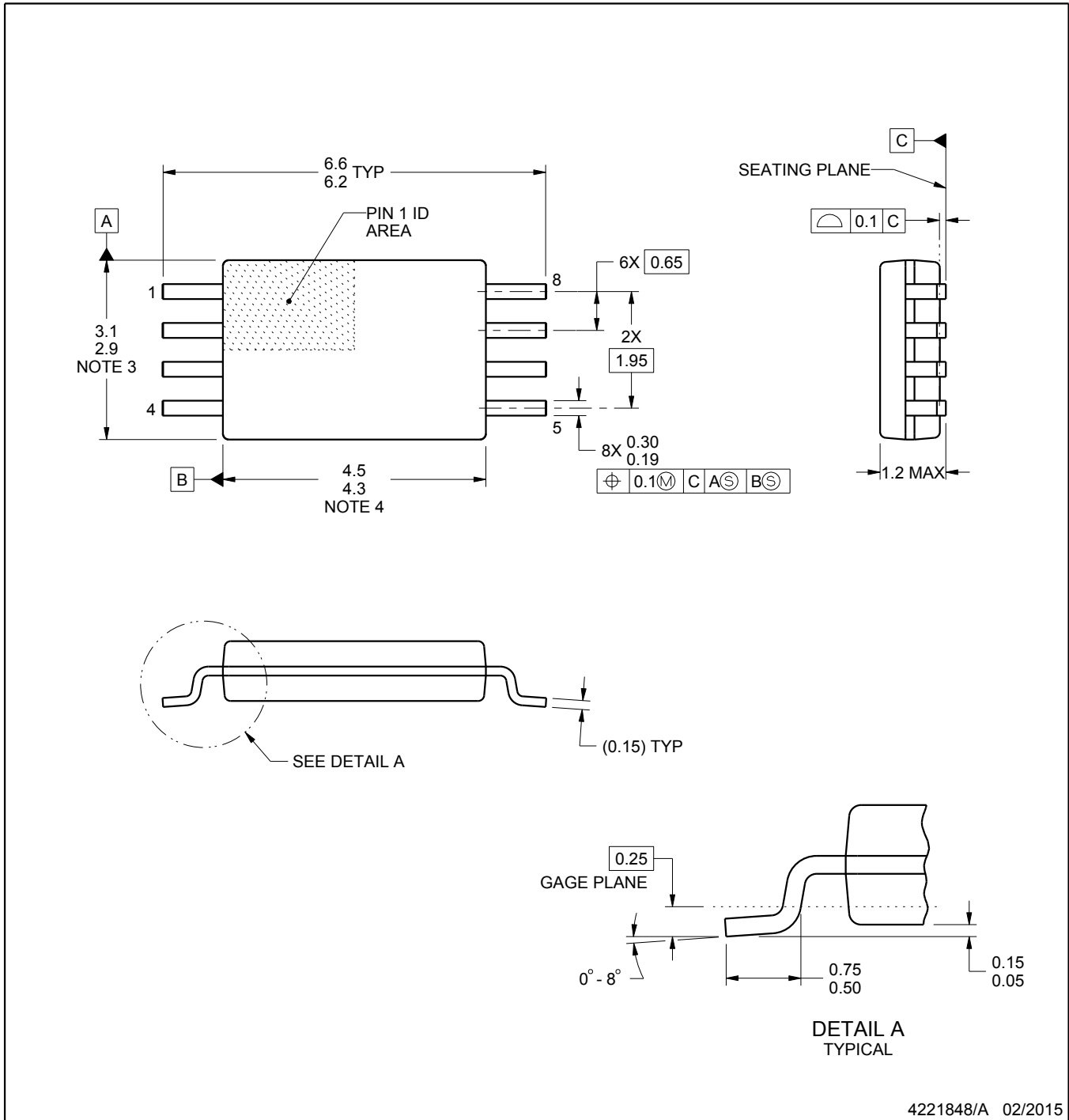
PW0008A



PACKAGE OUTLINE

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



4221848/A 02/2015

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153, variation AA.

EXAMPLE BOARD LAYOUT

PW0008A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
SCALE:10X



SOLDER MASK DETAILS
NOT TO SCALE

4221848/A 02/2015

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0008A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:10X

4221848/A 02/2015

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月