

Markus Zehendner

이 토폴로지 시리즈의 2부에서는 전원 공급 장치 사양의 매개 변수에서 최적의 토폴로지를 선택하는 방법을 설명합니다. 이 애플리케이션 요약에서는 벅, 부스트 및 벅 부스트 토폴로지에 대한 여러 가지 심층적인 측면을 설명합니다.

### 벅 컨버터

그림 1에서는 비동기 벅 컨버터의 회로도를 보여줍니다. 벅 컨버터는 입력 전압을 더 낮은 출력 전압으로 스텝 다운합니다. 스위치 Q1이 전도될 때 에너지는 출력으로 전달됩니다.

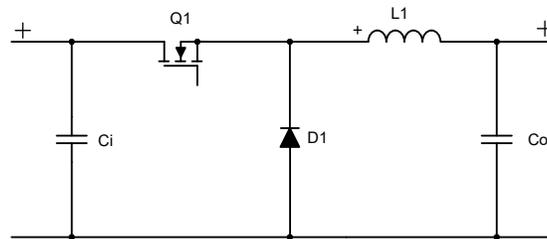


그림 1. 비동기식 벅 컨버터 회로도

방정식 1에서는 다음과 같이 듀티 사이클을 계산합니다.

$$D = \frac{V_{OUT} + V_F}{V_{IN} + V_F} \quad (1)$$

방정식 2에서는 최대 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET) 응력을 다음과 같이 계산합니다.

$$V_{Q1} = V_{IN} + V_F \quad (2)$$

방정식 3에서는 다음과 같이 최대 다이오드 응력을 제공합니다.

$$V_{D1} = V_{IN} \quad (3)$$

여기서

- $V_{IN}$ 은 입력 전압입니다.
- $V_{OUT}$ 은 출력 전압입니다.
- $V_F$ 는 다이오드 순방향 전압입니다.

입력 전압과 출력 전압의 차이가 클수록 선형 레귤레이터 또는 저손실 레귤레이터(LDO)에 비해 벅 컨버터의 효율도 높아집니다.

벅 컨버터는 입력에 펄스 전류가 있는 반면, 컨버터 출력에 위치한 LC(인덕터-커패시터) 필터로 인해 출력 전류가 연속적으로 발생합니다. 결과적으로 입력에 반사된 전압 리플이 출력의 리플보다 큼니다.

듀티 사이클 및 3A를 초과하는 출력 전류가 낮은 벅 컨버터의 경우 동기 정류기를 사용하십시오. 전원 공급 장치에 30A 이상의 출력 전류가 필요한 경우 부품에 대한 응력을 최소화하고 여러 전력 단계 간에 생성된 열을 분산시키고 컨버터 입력에서 반영 리플을 감소하기 때문에 다상 또는 인터리브 전력 단계를 사용하십시오.

N-FET를 사용할 때는 부스트스트랩 커패시터가 스위칭 사이클마다 충전되어야 하기 때문에 듀티 사이클 제한이 발생할 수 있습니다. 이 경우 최대 듀티 사이클의 범위는 95% - 99%입니다.

벽 컨버터는 일반적으로 포워드 토폴로지를 나타내기 때문에 좋은 동적 동작을 가지고 있습니다. 달성 가능한 대역폭은 오류 증폭기의 품질과 선택한 스위칭 주파수에 따라 달라집니다.

그림 2 ~ 그림 7에서는 비동기 벽 컨버터의 FET, 다이오드 및 인덕터에 대한 연속 전도 모드(CCM)에서 전압 및 전류 파형을 보여줍니다.

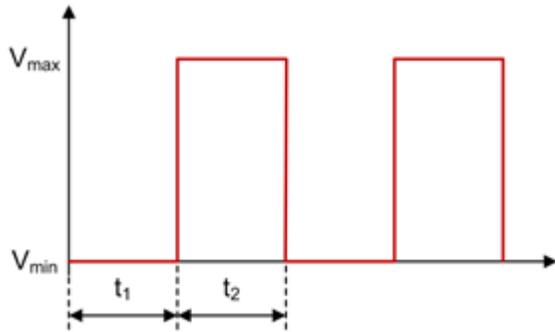


그림 2. CCM의 벽 FET 전압 파형

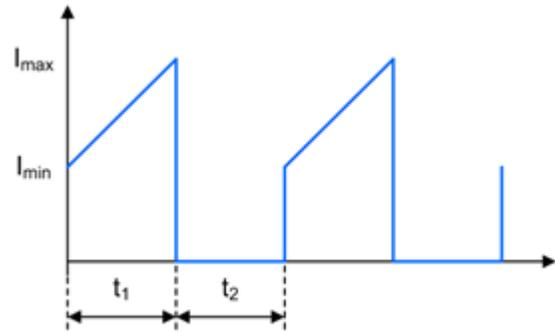


그림 3. CCM의 벽 FET 전류 파형

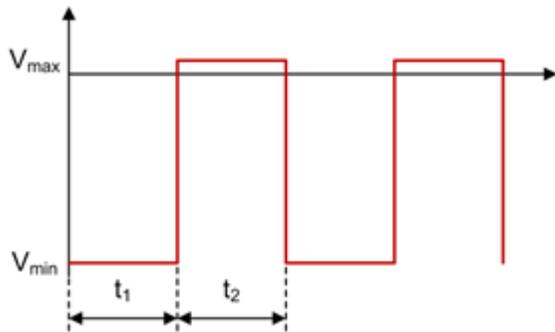


그림 4. CCM의 벽 다이오드 전압 파형

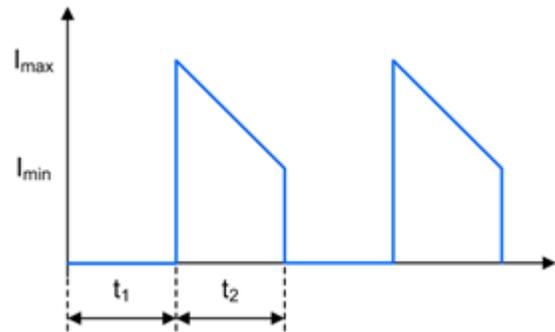


그림 5. CCM의 벽 다이오드 전류 파형

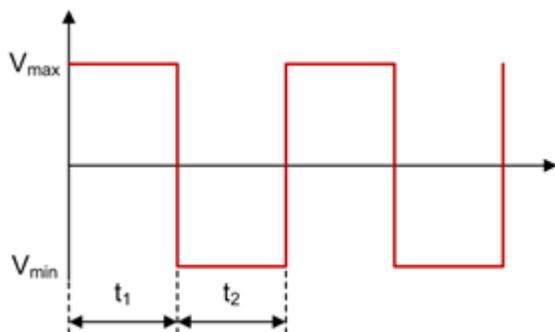


그림 6. CCM의 벽 인덕터 전압 파형

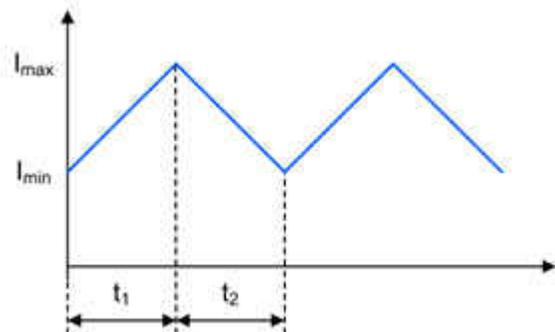


그림 7. CCM의 벽 인덕터 전류 파형

## 부스트 컨버터

부스트 컨버터는 입력 전압을 더 큰 출력 전압으로 스텝 업합니다. 스위치 Q1이 전도되지 않을 때 에너지는 출력으로 전달됩니다. 그림 8은(는) 비동기 부스트 컨버터의 회로도입니다.

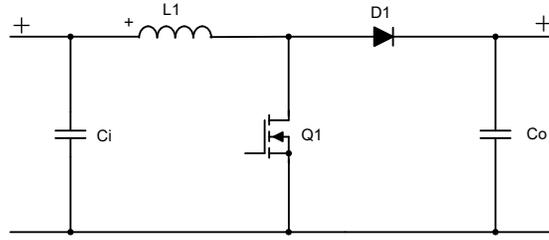


그림 8. 비동기식 부스트 컨버터 회로도

방정식 4에서는 다음과 같이 듀티 사이클을 계산합니다.

$$D = \frac{V_{OUT} + V_F - V_{IN}}{V_{OUT} + V_F} \quad (4)$$

방정식 5에서는 최대 MOSFET 응력을 다음과 같이 계산합니다.

$$V_{Q1} = V_{OUT} + V_F \quad (5)$$

방정식 6에서는 다음과 같이 최대 다이오드 응력을 제공합니다.

$$V_{D1} = V_{OUT} \quad (6)$$

여기서

- $V_{IN}$ 은 입력 전압입니다.
- $V_{OUT}$ 은 출력 전압입니다.
- $V_F$ 는 다이오드 순방향 전압입니다.

부스트 컨버터의 경우 LC 필터가 입력에 위치해 있기 때문에 펄스 출력 전류가 표시됩니다. 따라서 입력 전류는 연속적이며 출력 전압 리플이 입력 전압 리플보다 큼니다.

부스트 컨버터를 설계할 때는 컨버터가 전환되지 않은 경우에도 입력에서 출력까지 영구적인 연결이 있음을 알아야 합니다. 출력에서 짧은 이벤트가 발생할 수 있는 경우 예방 조치를 취하십시오.

출력 전류가 4A보다 큰 경우 다이오드를 동기 정류기로 교체하십시오. 전원 공급 장치가 10A보다 높은 출력 전류를 공급해야 하는 경우 다중 위상 또는 인터리브 전력계 접근 방식이 권장됩니다.

CCM에서 작동하는 경우 부스트 컨버터의 동적 동작은 전송 기능의 오른쪽 반평면 0(RHPZ)으로 인해 제한됩니다. RHPZ를 보상할 수 없기 때문에 달성 가능한 대역폭은 일반적으로 RHPZ 주파수의 5분의 1~10분의 1 미만입니다. [방정식 7](#) 참조:

$$F_{RHPZ} = \frac{V_{OUT} \times (1 - D)^2}{2 \times \pi \times L_1 \times I_{OUT}} \quad (7)$$

여기서

- $V_{OUT}$ 은 출력 전압입니다.
- $D$ 는 듀티 사이클입니다.
- $I_{OUT}$ 은 출력 전류입니다.
- $L_1$ 은 부스트 컨버터의 인덕턴스입니다.

그림 9 ~ 그림 14에서는 비동기 부스트 컨버터의 FET, 다이오드 및 인덕터를 위한 CCM에서 전압 및 전류 파형을 보여줍니다.

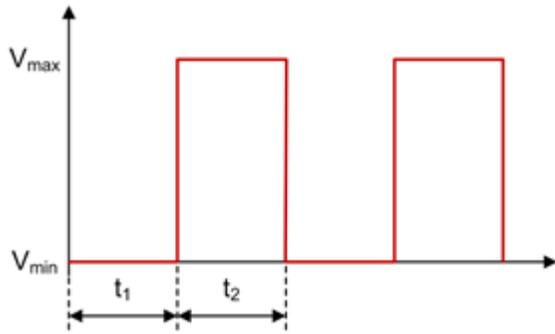


그림 9. CCM의 부스트 FET 전압 파형

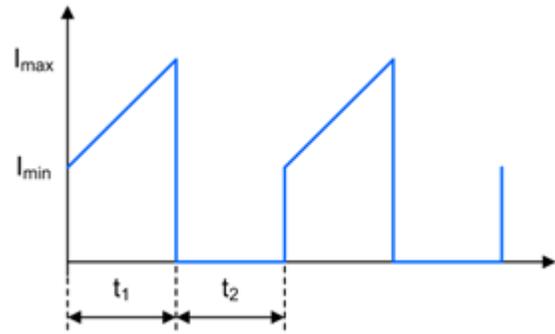


그림 10. CCM의 FET 전류 파형

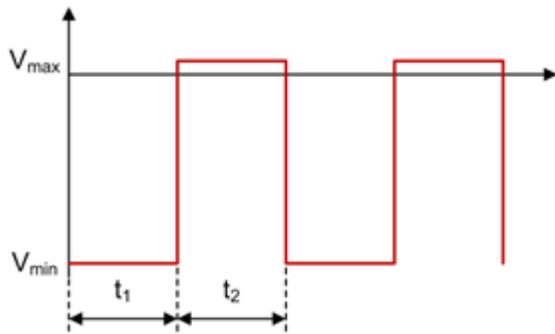


그림 11. CCM의 부스트 다이오드 전압 파형

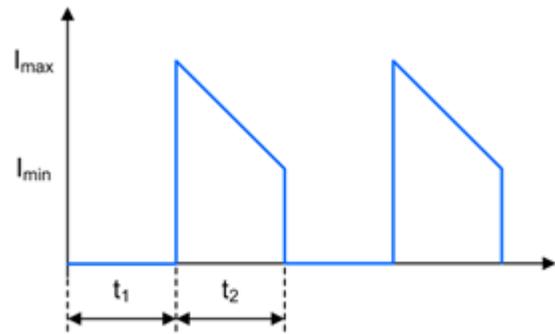


그림 12. CCM의 부스트 다이오드 전류 파형

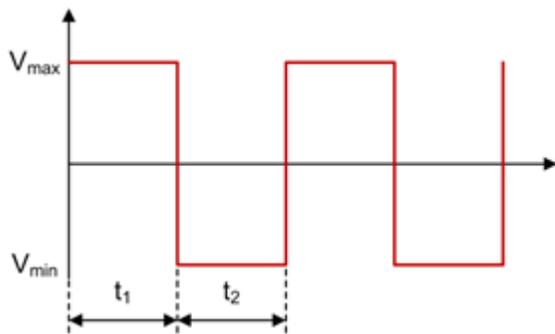


그림 13. CCM의 부스터 인덕터 전압 파형

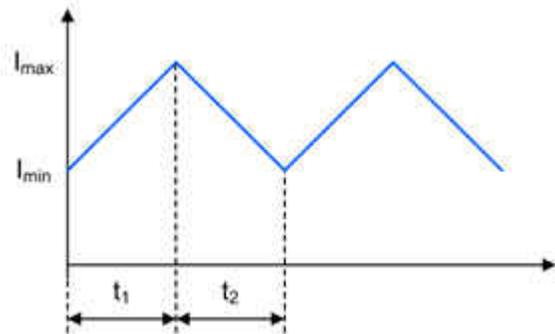
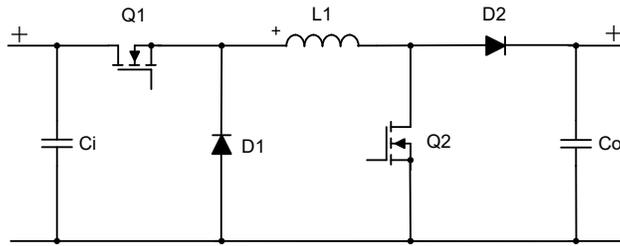


그림 14. CCM의 부스터 인덕터 전류 파형

## 벽 부스트 컨버터

벽 부스트 컨버터는 동일한 인덕터를 공유하는 부스트 전력계(참조 [그림 15](#))와 벽의 조합입니다.



**그림 15. 2스위치 벽-부스트 컨버터 회로도**

벽-부스트 토폴로지는 입력 전압이 출력 전압과 같거나 그보다 작고, 더 크거나, 같을 수 있고, 필요한 출력 전력이 50W보다 크므로 유용합니다.

50W보다 작은 출력 전력의 경우 단일 종단 1차 인덕턴스 컨버터(SEPIC)는 더 적은 부품을 사용하기 때문에 더 비용 효율적인 선택입니다.

벽 부스트 컨버터는 입력 전압이 출력 전압보다 클 때 벽 모드로 작동하고, 출력 전압보다 작은 입력 전압의 경우 부스트 모드로 작동합니다. 컨버터가 입력 전압이 출력 전압 범위에 있는 전송 영역에서 작동하는 경우 두 가지 개념을 다룰 수 있습니다. 벽 단계와 부스트 단계는 동시에 활성 상태이거나 벽 단계와 부스트 단계 사이에서 스위칭 사이클이 전환되어 보통 일반 스위칭 주파수의 절반으로 실행됩니다. 두 번째 개념은 출력에서 하위 고조파 잡음을 일으킬 수 있고 출력 전압 정확도는 일반 벽 또는 부스트 작동에 비해 약간 더 정확할 수 있지만, 컨버터는 첫 번째 개념에 비해 훨씬 더 효율적입니다.

벽-부스트 토폴로지는 한쪽 방향을 가리키는 LC 필터가 없기 때문에 입력 및 출력에 펄스 전류가 있습니다.

벽-부스트 컨버터에 벽 및 부스트 전력계 계산을 각각 사용할 수 있습니다.

스위치 2개가 있는 벽 부스트 컨버터는 50W~100W(예: [LM5118](#)) 전력 범위를 위해 설계되었으며 최대 400W의 동기 정류를 지원합니다([LM5175](#) 사용). 비결합 벽 및 부스트 전력계와 전류 제한이 동일한 동기 정류기를 사용하는 것이 좋습니다.

RHPZ가 레귤레이터의 대역폭의 제한 요소이기 때문에 부스트 단계를 위한 벽-부스트 컨버터의 보상 네트워크를 설계하십시오.

4부에서는 SEPIC 및 제타 컨버터의 기능과 단점에 대해 설명합니다.

### 추가 리소스

- 다음 TI 교육 비디오 시청:
  - [토폴로지 지침: 벽이란?](#)
  - [토폴로지 지침: 부스트란 무엇입니까?](#)
  - [토폴로지 지침: 벽 부스트란 무엇입니까?](#)

## IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATA SHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#) or other applicable terms available either on [ti.com](https://www.ti.com) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

TI objects to and rejects any additional or different terms you may have proposed.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2023, Texas Instruments Incorporated