

# LMV831 单路/LMV832 双路/LMV834 四路 3.3MHz 低功耗 CMOS、抗电磁干扰 (EMI) 运算放大器

## 1 特性

- 除非另有说明，否则  
 $T_A = 25^\circ\text{C}$  时的典型值为  $V^+ = 3.3\text{V}$
- 电源电压为 2.7V 至 5.5V
- 电源电流（每通道）为 240 $\mu\text{A}$
- 最大输入偏移电压为 1mV
- 输入偏置电流为 0.1pA
- GBW 为 3.3MHz
- 1.8GHz 时的 EMIRR 为 120dB
- 1kHz 时的输入噪声电压为  $12\text{nV}/\sqrt{\text{Hz}}$
- 压摆率为 2V/ $\mu\text{s}$
- 轨到轨输出电压摆幅
- 输出电流驱动为 30mA
- 工作环境温度范围为  $-40^\circ\text{C}$  至  $125^\circ\text{C}$

## 2 应用

- 光电二极管前置放大器
- 压电式传感器
- 便携式/电池供电类电子设备
- 滤波器和缓冲器
- PDA 和手机配件

## 3 说明

TI 的 LMV83x 器件是 CMOS 输入、低功耗运算放大器 IC，可提供低输入偏置电流、 $-40^\circ\text{C}$  至  $125^\circ\text{C}$  的宽温度范围以及出色的性能，这些特性使其成为稳定可靠的通用器件。此外，LMV83x 具有抗电磁干扰 (EMI) 功能，能够最大程度地降低任何干扰，从而使其成为 EMI 敏感型应用的理想之选。

单位增益稳定的 LMV83x 具有 3.3MHz 的带宽，同时每通道仅消耗 0.24mA 的电流。这些器件还对高达 200pF 的电容负载保持稳定。LMV83x 在功耗和空间利用方面具有卓越的性能和经济性。

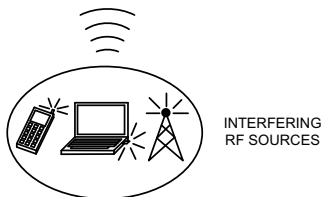
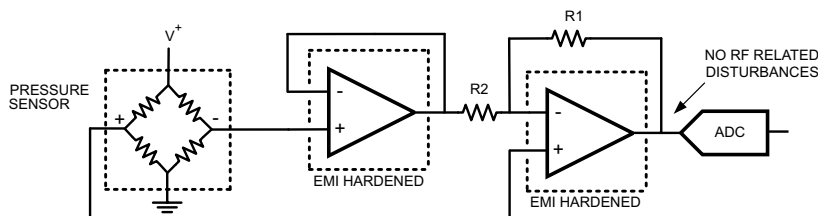
该系列器件具有 1mV 的最大输入偏移电压、轨至轨输出级以及包括接地端在内的输入共模电压范围。在 2.7V 至 5.5V 的工作电压范围内，LMV83x 可提供 93dB 的 PSRR 和 91dB 的 CMRR。LMV831 采用节省空间的 5 引脚 SC70 封装，LMV832 采用 8 引脚 VSSOP 封装，LMV834 采用 14 引脚 TSSOP 封装。

### 器件信息<sup>(1)</sup>

器件编号	封装	封装尺寸 (标称值)
LMV831	SC70 (5)	1.25mm × 2.00mm
LMV832	VSSOP (8)	3.00mm × 3.00mm
LMV834	TSSOP (14)	4.40mm × 5.00mm

(1) 如需了解所有可用封装，请参阅产品说明书末尾的可订购产品附录。

### 典型应用



## 目录

<b>1</b>	特性 .....	<b>1</b>	<b>7.4</b>	器件功能模式 .....	<b>20</b>
<b>2</b>	应用 .....	<b>1</b>	<b>8</b>	应用和实现 .....	<b>22</b>
<b>3</b>	说明 .....	<b>1</b>	<b>8.1</b>	应用信息 .....	<b>22</b>
<b>4</b>	修订历史记录 .....	<b>2</b>	<b>8.2</b>	典型应用 .....	<b>22</b>
<b>5</b>	引脚配置和功能 .....	<b>3</b>	<b>9</b>	电源相关建议 .....	<b>24</b>
<b>6</b>	规格 .....	<b>4</b>	<b>10</b>	布局 .....	<b>25</b>
	6.1 绝对最大额定值 .....	<b>4</b>	<b>10.1</b>	布局指南 .....	<b>25</b>
	6.2 ESD 额定值 .....	<b>4</b>	<b>10.2</b>	布局示例 .....	<b>25</b>
	6.3 建议运行条件 .....	<b>4</b>	<b>11</b>	器件和文档支持 .....	<b>26</b>
	6.4 热性能信息 .....	<b>4</b>	<b>11.1</b>	器件支持 .....	<b>26</b>
	6.5 电气特性, 3.3V .....	<b>5</b>	<b>11.2</b>	文档支持 .....	<b>26</b>
	6.6 电气特性, 5V .....	<b>7</b>	<b>11.3</b>	相关链接 .....	<b>26</b>
	6.7 典型特性 .....	<b>10</b>	<b>11.4</b>	社区资源 .....	<b>26</b>
<b>7</b>	详细 说明 .....	<b>17</b>	<b>11.5</b>	商标 .....	<b>26</b>
	7.1 概述 .....	<b>17</b>	<b>11.6</b>	静电放电警告 .....	<b>27</b>
	7.2 功能框图 .....	<b>17</b>	<b>11.7</b>	术语表 .....	<b>27</b>
	7.3 特性 说明 .....	<b>18</b>	<b>12</b>	机械、封装和可订购信息 .....	<b>27</b>

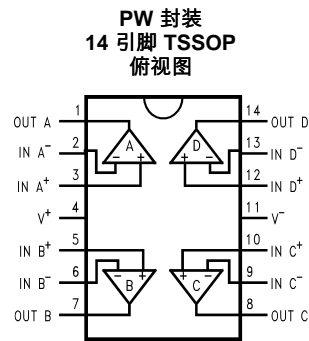
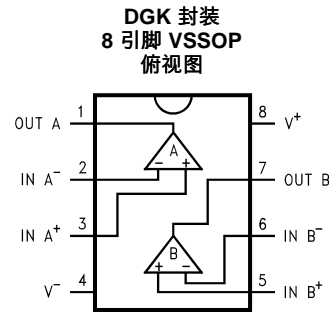
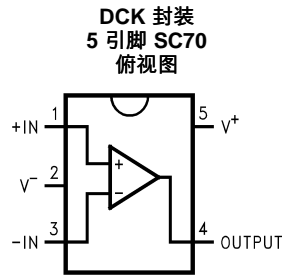
## 4 修订历史记录

注：之前版本的页码可能与当前版本有所不同。

<b>Changes from Revision B (March 2013) to Revision C</b>	<b>Page</b>
<ul style="list-style-type: none"> <li>• 添加了 ESD 额定值表、特性说明部分、器件功能模式、应用和实现部分、电源相关建议部分、布局部分、器件和文档支持部分以及机械、封装和可订购信息部分。 .....</li> </ul>	<b>1</b>

<b>Changes from Revision A (March 2013) to Revision B</b>	<b>Page</b>
<ul style="list-style-type: none"> <li>• Changed 将美国国家半导体产品说明书的布局更改成了 TI 格式 .....</li> </ul>	<b>22</b>

## 5 引脚配置和功能



### 引脚功能

名称	引脚			类型	说明
	SC70	VSSOP	TSSOP		
IN+	1	—	—	I	同相输入
IN-	3	—	—	I	反相输入
IN A <sup>+</sup>	—	3	3	I	同相输入, 通道 A
IN A <sup>-</sup>	—	2	2	I	反相输入, 通道 A
IN B <sup>+</sup>	—	5	5	I	同相输入, 通道 B
IN B <sup>-</sup>	—	6	6	I	反相输入, 通道 B
IN C <sup>+</sup>	—	—	10	I	同相输入, 通道 C
IN C <sup>-</sup>	—	—	9	I	反相输入, 通道 C
IN D <sup>+</sup>	—	—	12	I	同相输入, 通道 D
IN D <sup>-</sup>	—	—	13	I	反相输入, 通道 D
OUT A	—	1	1	O	输出, 通道 A
OUT B	—	7	7	O	输出, 通道 B
OUT C	—	—	8	O	输出, 通道 C
OUT D	—	—	14	O	输出, 通道 D
OUTPUT	4	—	—	O	输出
V <sup>+</sup>	5	8	4	P	正电源 (最高)
V <sup>-</sup>	2	4	11	P	负电源 (最低)

## 6 规格

### 6.1 绝对最大额定值

 请参阅 <sup>(1)(2)</sup>

	最小值	最大值	单位
V <sub>IN</sub> 差分电压	正负电源电压		V
电源电压 (V <sub>S</sub> = V <sup>+</sup> - V <sup>-</sup> )	6		V
输入/输出引脚电压	V <sup>-</sup> - 0.4	V <sup>+</sup> + 0.4	V
结温 <sup>(3)</sup>	150		°C
焊接信息	红外或对流 (20 秒)		260
贮存温度, T <sub>stg</sub>	-65	150	°C

- (1) 应力超出绝对最大额定值下列的值可能会对器件造成永久损坏。这些仅为在极端额定值下的工作情况，这不表示在这些条件下以及其它在超出推荐的操作条件下的任何其它操作时，器件能够功能性运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- (2) 如果需要军用/航天专用器件，请与德州仪器 (TI) 销售办事处/分销商联系以了解供货情况和技术规格。
- (3) 最大功率耗散是 T<sub>J(MAX)</sub>、R<sub>θJA</sub> 和 T<sub>A</sub> 的函数。任何环境温度下允许的最大功率耗散为 P<sub>D</sub> = (T<sub>J(MAX)</sub> - T<sub>A</sub>)/R<sub>θJA</sub>。所有数字均适用于直接焊接到 PCB 的封装。

### 6.2 ESD 额定值

	值	单位
V <sub>(ESD)</sub> 静电放电 <sup>(1)</sup>	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001	±2000
	充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101	±1000
	机器模型 (MM)	±200

- (1) 人体放电模型，适用标准 MIL-STD-883, Method 3015.7。机器模型，适用标准 JESD22-A115-A (JEDEC 的 ESD MM 标准) 电场诱导充电器件模型，适用标准 JESD22-C101-C (JEDEC 的 ESD FICDM 标准)。

### 6.3 建议运行条件

	最小值	最大值	单位
温度范围 <sup>(1)</sup>	-40	125	°C
电源电压 (V <sub>S</sub> = V <sup>+</sup> - V <sup>-</sup> )	2.7	5.5	V

- (1) 最大功率耗散是 T<sub>J(MAX)</sub>、θ<sub>JA</sub> 和 T<sub>A</sub> 的函数。任何环境温度下允许的最大功率耗散为 P<sub>D</sub> = (T<sub>J(MAX)</sub> - T<sub>A</sub>)/θ<sub>JA</sub>。所有数字均适用于直接焊接到 PCB 的封装。

### 6.4 热性能信息

热指标 <sup>(1)</sup>	LMV831	LMV832	LMV834	单位
	DCK (SC70)	DGK (VSSOP)	PW (TSSOP)	
	5 引脚	8 引脚	14 引脚	
R <sub>θJA</sub> 结至环境热阻 <sup>(2)</sup>	267.7	177.1	118.2	°C/W
R <sub>θJC(top)</sub> 结至外壳 (顶部) 热阻	96.6	67.1	44.4	°C/W
R <sub>θJB</sub> 结至电路板热阻	48.8	97.5	60.5	°C/W
ψ <sub>JT</sub> 结至顶部特征参数	2.5	9.9	4.5	°C/W
ψ <sub>JB</sub> 结至电路板特征参数	47.9	96.1	59.9	°C/W

- (1) 有关传统和新热指标的更多信息，请参阅《半导体和 IC 封装热指标》应用报告，SPRA953。
- (2) 最大功率耗散是 T<sub>J(MAX)</sub>、R<sub>θJA</sub> 和 T<sub>A</sub> 的函数。任何环境温度下允许的最大功率耗散为 P<sub>D</sub> = (T<sub>J(MAX)</sub> - T<sub>A</sub>)/R<sub>θJA</sub>。所有数字均适用于直接焊接到 PCB 的封装。

## 6.5 电气特性，3.3V

除非另有说明，否则所有限值均基于以下条件： $T_A = 25^\circ\text{C}$ ， $V^+ = 3.3\text{V}$ ， $V^- = 0\text{V}$ ， $V_{\text{CM}} = V^+/2$ ，且  $R_L = 10\text{k}\Omega$ （连接至  $V^+ / 2$ ）。(1)

参数	测试条件		最小值(2)	典型值(3)	最大值(2)	单位
$V_{\text{OS}}$ 输入偏移电压(4)	$T_A = 25^\circ\text{C}$			$\pm 0.25$	$\pm 1$	mV
	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$				$\pm 1.23$	
$\text{TCV}_{\text{OS}}$ 输入偏移电压 温度漂移(4)(5)	LMV831、 LMV832			$\pm 0.5$	$\pm 1.5$	$\mu\text{V}/^\circ\text{C}$
	LMV834			$\pm 0.5$	$\pm 1.7$	
$I_B$ 输入偏置电流(5)	$T_A = 25^\circ\text{C}$			0.1	10	pA
	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$				500	
$I_{\text{OS}}$ 输入偏移电流				1		pA
CMRR 共模 抑制比(4)	$0.2\text{V} \leq V_{\text{CM}} \leq V^+ - 1.2\text{V}$	$T_A = 25^\circ\text{C}$	76	91		dB
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	75			
PSRR 电源 抑制比(4)	$2.7\text{V} \leq V^+ \leq 5.5\text{V}$ ， $V_{\text{OUT}} = 1\text{V}$	$T_A = 25^\circ\text{C}$	76	93		dB
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	75			
EMIRR EMI 抑制比 IN+ 和 IN-(6)	$V_{\text{RF\_PEAK}} = 100\text{mV}_P (-20\text{dB}_P)$ ， $f = 400\text{MHz}$			80		dB
	$V_{\text{RF\_PEAK}} = 100\text{mV}_P (-20\text{dB}_P)$ ， $f = 900\text{MHz}$			90		
	$V_{\text{RF\_PEAK}} = 100\text{mV}_P (-20\text{dB}_P)$ ， $f = 1800\text{MHz}$			110		
	$V_{\text{RF\_PEAK}} = 100\text{mV}_P (-20\text{dB}_P)$ ， $f = 2400\text{MHz}$			120		
CMVR 输入共模 电压范围	CMRR $\geq 65\text{dB}$		-0.1		2.1	V
$A_{\text{VOL}}$ 大信号 电压增益(7)	$R_L = 2\text{k}\Omega$ ， $V_{\text{OUT}} = 0.15\text{V}$ 至 $1.65\text{V}$ ， $V_{\text{OUT}} = 3.15\text{V}$ 至 $1.65\text{V}$	LMV831、 LMV832	102	121		dB
		LMV831、 LMV832， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	102			
		LMV834	102	121		
		LMV834 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	102			
	$R_L = 10\text{k}\Omega$ ， $V_{\text{OUT}} = 0.1\text{V}$ 至 $1.65\text{V}$ ， $V_{\text{OUT}} = 3.2\text{V}$ 至 $1.65\text{V}$	LMV831、 LMV832	104	126		
		LMV831、 LMV832， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	104			
		LMV834	104	123		
		LMV834 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	103			

- (1) 电气表的值仅适用于指示温度下的工厂测试条件。工厂测试条件会使器件的自发热大受限制，使得  $T_J = T_A$ 。电气表中未显示  $T_J > T_A$  内部自发热条件下的参数性能规格。
- (2) 限值均在  $25^\circ\text{C}$  下经过 100% 生产检测。使用统计质量控制 (SQC) 方法通过关联指定工作温度范围的限值。
- (3) 典型值表示评定特性时确定的最有可能达到的参数标准。实际典型值可能会随时间推移而变化，而且还取决于应用和配置。已发货生产材料未进行这些典型值测试，无法确保符合这些典型值。
- (4) 通过对分布应用绝对值变换，然后获取产生的分布的统计平均值，来计算典型值。
- (5) 此参数根据设计和/或特征指定，而未经生产测试。
- (6) EMI 抑制比被定义为  $\text{EMIRR} = 20\log(V_{\text{RF\_PEAK}}/\Delta V_{\text{OS}})$ 。
- (7) 指定的限值表示每种输出范围条件下的测量值中的较低值。

**电气特性，3.3V (continued)**

除非另有说明，否则所有限值均基于以下条件： $T_A = 25^\circ\text{C}$ ， $V^+ = 3.3\text{V}$ ， $V^- = 0\text{V}$ ， $V_{\text{CM}} = V^+/2$ ，且  $R_L = 10\text{k}\Omega$ （连接至  $V^+/2$ ）。(1)

参数		测试条件		最小值 <sup>(2)</sup>	典型值 <sup>(3)</sup>	最大值 <sup>(2)</sup>	单位
$V_{\text{OUT}}$	输出电压 摆幅高位	$R_L = 2\text{k}\Omega$ (连接至 $V^+/2$ )	LMV831、 LMV832	29	36	mV (相 对于任一 电源轨)	
			LMV831、 LMV832、 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		43		
			LMV834	31	38		
			LMV834 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		44		
		$R_L = 10\text{k}\Omega$ (连接至 $V^+/2$ )	LMV831、 LMV832	6	8		
			LMV831、 LMV832、 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		9		
			LMV834	7	9		
			LMV834 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		10		
	输出电压 摆幅低位	$R = 2\text{k}\Omega$ (连接至 $V^+/2$ )	$T_A = 25^\circ\text{C}$	25	34		
			$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		43		
$R_L = 10\text{k}\Omega$ (连接至 $V^+/2$ )		$T_A = 25^\circ\text{C}$	5	8			
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		10			
$I_{\text{OUT}}$	输出短路 电流	拉电流， $V_{\text{OUT}} = V_{\text{CM}}$ ， $V_{\text{IN}} = 100\text{mV}$	LMV831、 LMV832	27	28	mA	
			LMV831、 LMV832、 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	22			
			LMV834	24	28		
			LMV834 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	19			
	灌电流， $V_{\text{OUT}} = V_{\text{CM}}$ ， $V_{\text{IN}} = -100\text{mV}$	$T_A = 25^\circ\text{C}$	27	32			
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	21				
$I_S$	电源电流	LMV831	0.24	0.27	mA		
		LMV831、 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		0.3			
		LMV832	0.46	0.51			
		LMV832、 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		0.58			
		LMV834	0.9	1			
		LMV834、 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		1.16			
SR	压摆率 <sup>(8)</sup>	$A_V = +1$ ， $V_{\text{OUT}} = 1V_{\text{PP}}$ ， 10% 至 90%	2		$\text{V}/\mu\text{s}$		
GBW	增益带宽 积		3.3		MHz		
$\Phi_m$	相位裕度		65		度		
$e_n$	输入基准 电压噪声	$f = 1\text{kHz}$	12		$\text{nV}/\sqrt{\text{Hz}}$		
		$f = 10\text{kHz}$	10				
$i_n$	输入基准 电流噪声	$f = 1\text{kHz}$	0.005		$\text{pA}/\sqrt{\text{Hz}}$		
$R_{\text{OUT}}$	闭环 输出阻抗	$f = 2\text{MHz}$	500		$\Omega$		

(8) 指定的数字是正压摆率和负压摆率中较低的值。

### 电气特性，3.3V (continued)

除非另有说明，否则所有限值均基于以下条件： $T_A = 25^\circ\text{C}$ ， $V^+ = 3.3\text{V}$ ， $V^- = 0\text{V}$ ， $V_{\text{CM}} = V^+/2$ ，且  $R_L = 10\text{k}\Omega$  (连接至  $V^+/2$ )。(1)

参数		测试条件	最小值(2)	典型值(3)	最大值(2)	单位
$C_{\text{IN}}$	共模输入电容			15		pF
	差分模式输入电容			20		
THD+N	总谐波失真 + 噪声	$f = 1\text{kHz}$ ， $A_V = 1$ ， $\text{BW} \geq 500\text{kHz}$		0.02%		

### 6.6 电气特性，5V

除非另有说明，否则所有限值均基于以下条件： $T_A = 25^\circ\text{C}$ ， $V^+ = 5\text{V}$ ， $V^- = 0\text{V}$ ， $V_{\text{CM}} = V^+/2$ ，且  $R_L = 10\text{k}\Omega$  (连接至  $V^+/2$ )。(1)

参数		测试条件	最小值(2)	典型值(3)	最大值(2)	单位	
$V_{\text{OS}}$	输入偏移电压(4)	$T_A = 25^\circ\text{C}$		$\pm 0.25$	$\pm 1$	mV	
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			$\pm 1.23$		
$\text{TCV}_{\text{OS}}$	输入偏移电压温度漂移(4)(5)	LMV831, LMV832		$\pm 0.5$	$\pm 1.5$	$\mu\text{V}/^\circ\text{C}$	
		LMV834		$\pm 0.5$	$\pm 1.7$		
$I_B$	输入偏置电流(5)	$T_A = 25^\circ\text{C}$		0.1	10	pA	
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			500		
$I_{\text{OS}}$	输入偏移电流			1		pA	
CMRR	共模抑制比(4)	$0\text{V} \leq V_{\text{CM}} \leq V^+ - 1.2\text{V}$	$T_A = 25^\circ\text{C}$	77	93	dB	
			$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	77			
PSRR	电源抑制比(4)	$2.7\text{V} \leq V^+ \leq 5.5\text{V}$ ， $V_{\text{OUT}} = 1\text{V}$	$T_A = 25^\circ\text{C}$	76	93	dB	
			$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	75			
EMIRR	EMI 抑制比， $\text{IN}^+$ 和 $\text{IN}^-$ (6)	$V_{\text{RF\_PEAK}} = 100\text{mV}_\text{P}$ (-20dBp)， $f = 400\text{MHz}$		80		dB	
			$V_{\text{RF\_PEAK}} = 100\text{mV}_\text{P}$ (-20dBp)， $f = 900\text{MHz}$		90		
			$V_{\text{RF\_PEAK}} = 100\text{mV}_\text{P}$ (-20dBp)， $f = 1800\text{MHz}$		110		
			$V_{\text{RF\_PEAK}} = 100\text{mV}_\text{P}$ (-20dBp)， $f = 2400\text{MHz}$		120		
CMVR	输入共模电压范围	CMRR $\geq 65\text{dB}$	-0.1		3.8	V	

- (1) 电气表的值仅适用于指示温度下的工厂测试条件。工厂测试条件会使器件的自发热大受限制，使得  $T_J = T_A$ 。电气表中未显示  $T_J > T_A$  内部自发热条件下的参数性能规格。
- (2) 限值均在  $25^\circ\text{C}$  下经过 100% 生产检测。使用统计质量控制 (SQC) 方法通过关联指定工作温度范围的限值。
- (3) 典型值表示评定特性时确定的最有可能达到的参数标准。实际典型值可能会随时间推移而变化，而且还取决于应用和配置。已发货生产材料未进行这些典型值测试，无法确保符合这些典型值。
- (4) 通过对分布应用绝对值变换，然后获取产生的分布的统计平均值，来计算典型值。
- (5) 此参数根据设计和/或特征指定，而未经生产测试。
- (6) EMI 抑制比被定义为  $\text{EMIRR} = 20\log(V_{\text{RF\_PEAK}}/\Delta V_{\text{OS}})$ 。

**电气特性，5V (continued)**

 除非另有说明，否则所有限值均基于以下条件： $T_A = 25^\circ\text{C}$ ， $V^+ = 5\text{V}$ ， $V^- = 0\text{V}$ ， $V_{\text{CM}} = V^+/2$ ，且  $R_L = 10\text{k}\Omega$ （连接至  $V^+/2$ ）。  
 (1)

参数		测试条件	最小值 <sup>(2)</sup>	典型值 <sup>(3)</sup>	最大值 <sup>(2)</sup>	单位	
$A_{\text{VOL}}$	大信号电压增益 <sup>(7)</sup>	$R_L = 2\text{k}\Omega$ ， $V_{\text{OUT}} = 0.15\text{V}$ 至 $2.5\text{V}$ ， $V_{\text{OUT}} = 4.85\text{V}$ 至 $2.5\text{V}$	LMV831、 LMV832	107	127	dB	
			LMV831、 LMV832， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	106			
			LMV834	104	127		
			LMV834， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	104			
		$R_L = 10\text{k}\Omega$ ， $V_{\text{OUT}} = 0.1\text{V}$ 至 $2.5\text{V}$ ， $V_{\text{OUT}} = 4.9\text{V}$ 至 $2.5\text{V}$	LMV831、 LMV832	107	130		
			LMV831、 LMV832， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	107			
			LMV834	105	127		
			LMV834， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	104			
$V_{\text{OUT}}$	输出电压 摆幅高位	$R_L = 2\text{k}\Omega$ (连接至 $V^+/2$ )	LMV831、 LMV832		32	42	
			LMV831、 LMV832， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			49	
			LMV834		35	45	
		LMV834， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			52		
		$R_L = 10\text{k}\Omega$ (连接至 $V^+/2$ )	LMV831、 LMV832		6	9	
			LMV831、 LMV832， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			10	
	LMV834			7	10		
	输出电压 摆幅低位	$R_L = 2\text{k}\Omega$ (连接至 $V^+/2$ )	$T_A = 25^\circ\text{C}$		27	43	
			$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			52	
		$R_L = 10\text{k}\Omega$ (连接至 $V^+/2$ )	$T_A = 25^\circ\text{C}$		6	10	
			$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			12	
		$I_{\text{OUT}}$	输出短路 电流	拉电流 $V_{\text{OUT}} = V_{\text{CM}}$ $V_{\text{IN}} = 100\text{mV}$	LMV831、 LMV832	59	66
LMV831、 LMV832， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$					49		
LMV834	57				63		
LMV834， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	45						
灌电流 $V_{\text{OUT}} = V_{\text{CM}}$ $V_{\text{IN}} = -100\text{mV}$	LMV831、 LMV832		50	64			
	LMV831、 LMV832， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		41				
	LMV834		53	63			
	LMV834， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		41				

(7) 指定的限值表示每种输出范围条件下的测量值中的较低值。



**电气特性，5V (continued)**

 除非另有说明，否则所有限值均基于以下条件： $T_A = 25^\circ\text{C}$ ， $V^+ = 5\text{V}$ ， $V^- = 0\text{V}$ ， $V_{\text{CM}} = V^+/2$ ，且  $R_L = 10\text{k}\Omega$  (连接至  $V^+/2$ )。

(1)

参数		测试条件	最小值 <sup>(2)</sup>	典型值 <sup>(3)</sup>	最大值 <sup>(2)</sup>	单位
$I_S$	电源电流	LMV831		0.25	0.27	mA
		LMV831， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			0.31	
		LMV832		0.47	0.52	
		LMV832， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			0.6	
		LMV834		0.92	1.02	
		LMV834， $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			1.18	
SR	压摆率 <sup>(8)</sup>	$A_V = +1$ ， $V_{\text{OUT}} = 2V_{\text{PP}}$ ， 10% 至 90%		2		V/ $\mu\text{s}$
GBW	增益带宽积			3.3		MHz
$\Phi_m$	相位裕度			65		度
$e_n$	输入基准 电压噪声	$f = 1\text{kHz}$		12		nV/ $\sqrt{\text{Hz}}$
		$f = 10\text{kHz}$		10		
$i_n$	输入基准 电流噪声	$f = 1\text{kHz}$		0.005		pA/ $\sqrt{\text{Hz}}$
$R_{\text{OUT}}$	闭环 输出阻抗	$f = 2\text{MHz}$		500		$\Omega$
$C_{\text{IN}}$	共模 输入电容			14		pF
	差分模式 输入电容			20		
THD+N	总谐波失真 + 噪声	$f = 1\text{kHz}$ ， $A_V = 1$ ， $\text{BW} \geq 500\text{kHz}$		0.02%		

(8) 指定的数字是正压摆率和负压摆率中较低的值。

### 6.7 典型特性

除非另有说明，否则  $T_A = 25^\circ\text{C}$ ， $R_L = 10\text{k}\Omega$ ， $V^+ = 3.3\text{V}$ ， $V^- = 0\text{V}$ 。

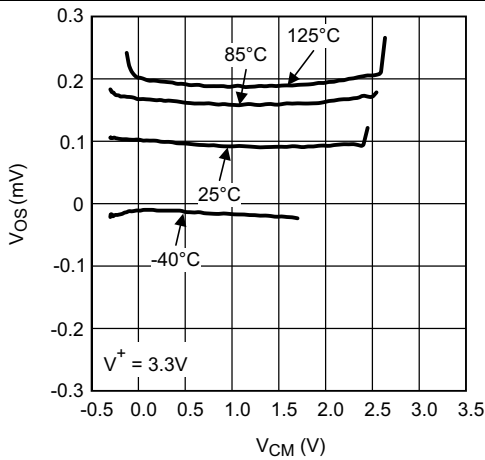


Figure 1.  $V^+ = 3.3\text{V}$  时  $V_{OS}$  与  $V_{CM}$  间的关系

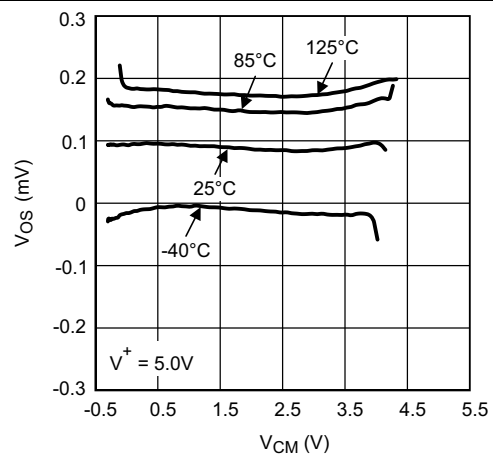


Figure 2.  $V^+ = 5\text{V}$  时  $V_{OS}$  与  $V_{CM}$  间的关系

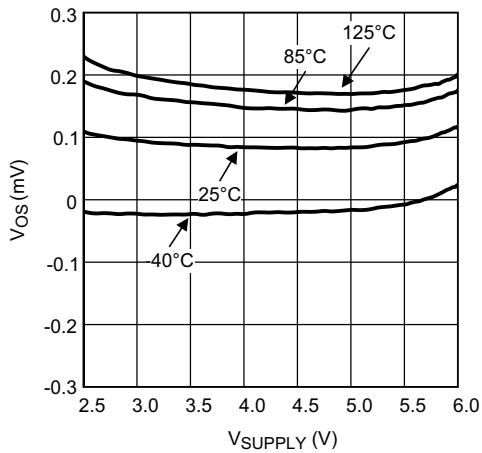


Figure 3.  $V_{OS}$  与电源电压间的关系

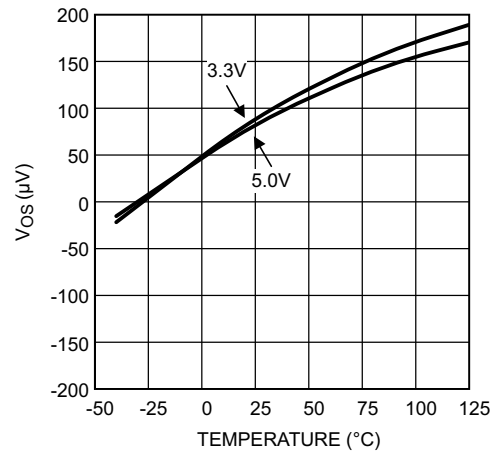


Figure 4.  $V_{OS}$  与温度间的关系

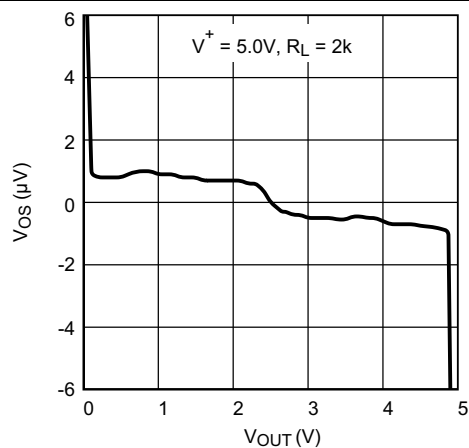


Figure 5.  $V_{OS}$  与  $V_{OUT}$  间的关系

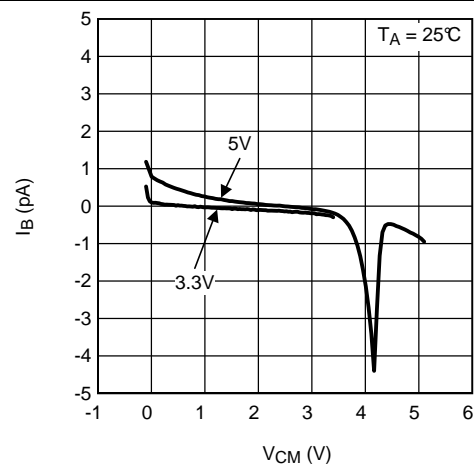


Figure 6.  $25^\circ\text{C}$  下输入偏置电流与  $V_{CM}$  间的关系

典型特性 (continued)

除非另有说明，否则  $T_A = 25^\circ\text{C}$ ， $R_L = 10\text{k}\Omega$ ， $V^+ = 3.3\text{V}$ ， $V^- = 0\text{V}$ 。

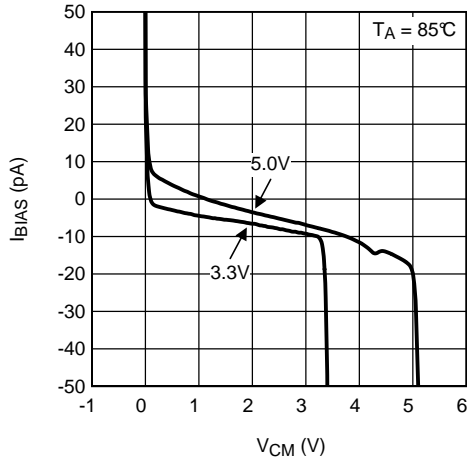


Figure 7. 85°C 下输入偏置电流与  $V_{CM}$  间的关系

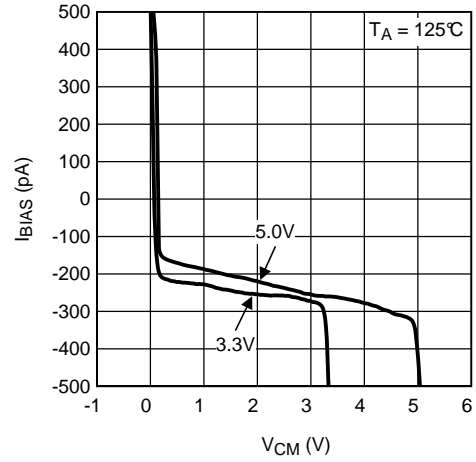


Figure 8. 125°C 下输入偏置电流与  $V_{CM}$  间的关系

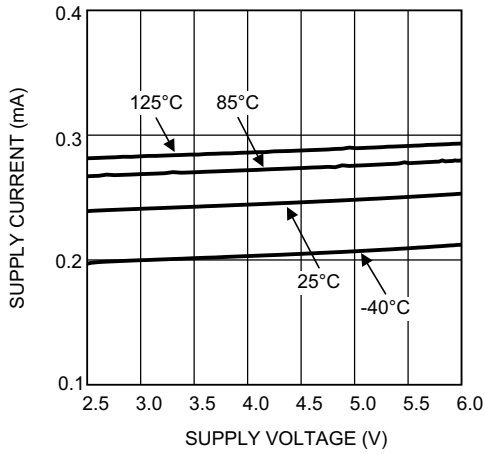


Figure 9. 电源电流与电源电压间的关系 (单路 LMV831)

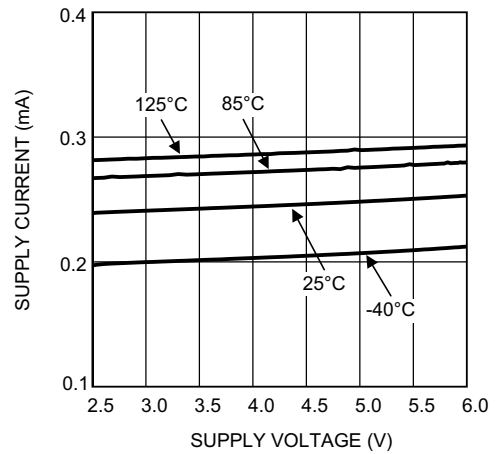


Figure 10. 电源电流与电源电压间的关系 (双路 LMV832)

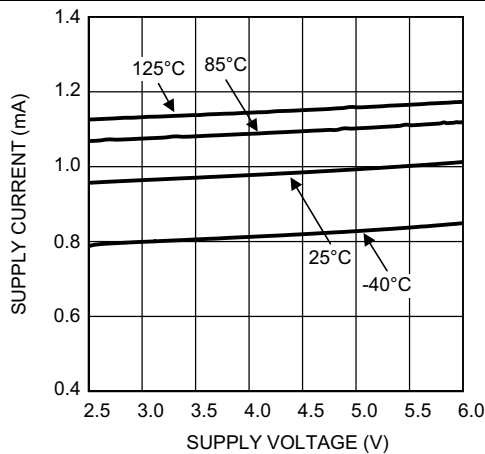


Figure 11. 电源电流与电源电压间的关系 (四路 LMV834)

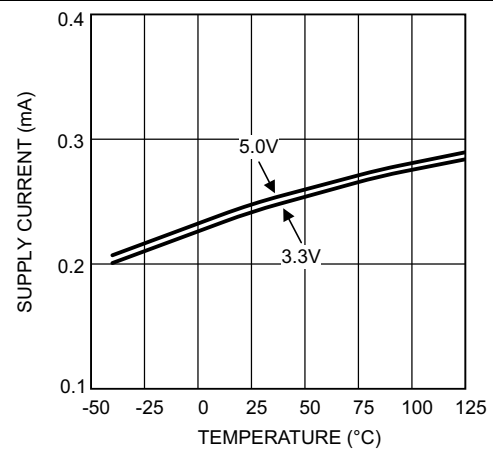
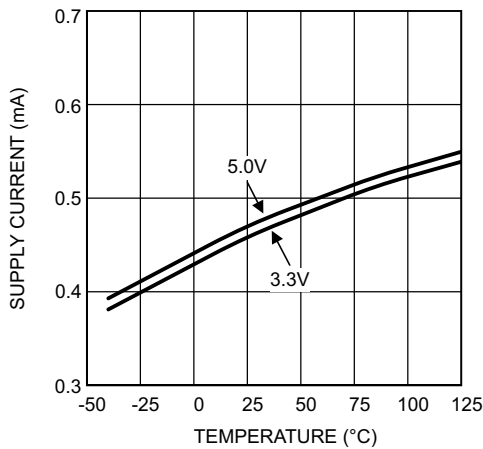
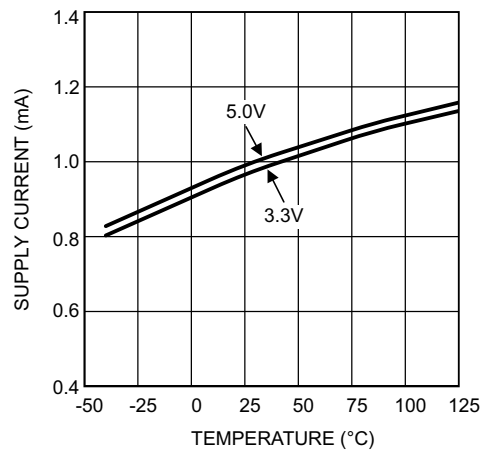
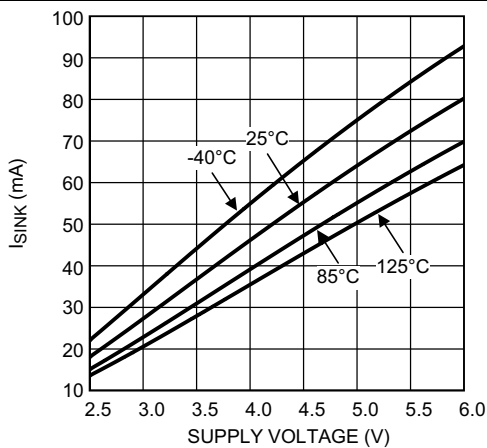
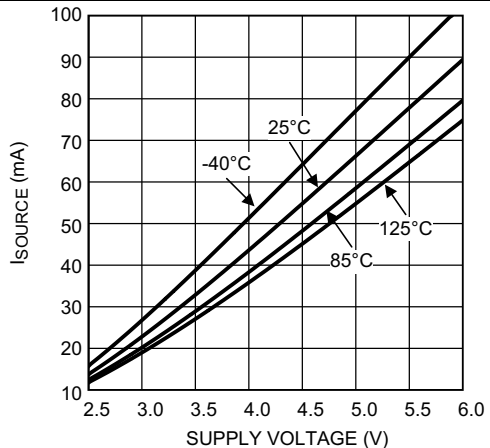
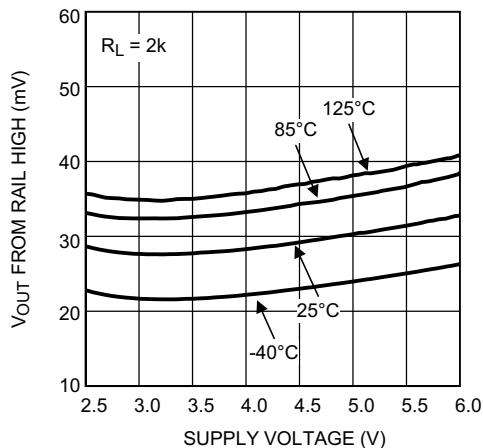
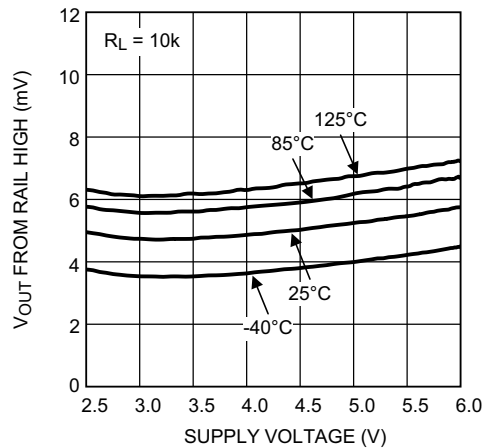


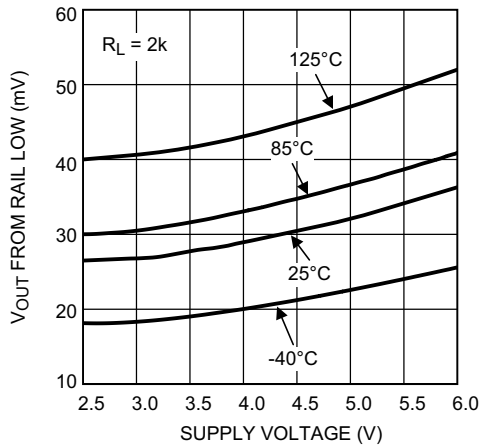
Figure 12. 电源电流与温度间的关系 (单路 LMV831)

**典型特性 (continued)**

 除非另有说明，否则  $T_A = 25^\circ\text{C}$ ， $R_L = 10\text{k}\Omega$ ， $V^+ = 3.3\text{V}$ ， $V^- = 0\text{V}$ 。

**Figure 13. 电源电流与温度间的关系 (双路 LMV832)**

**Figure 14. 电源电流与温度间的关系 (四路 LMV834)**

**Figure 15. 灌电流与电源电压间的关系**

**Figure 16. 拉电流与电源电压间的关系**

 $R_L = 2\text{k}\Omega$ 
**Figure 17. 输出摆幅高位与电源电压间的关系**

 $R_L = 10\text{k}\Omega$ 
**Figure 18. 输出摆幅高位与电源电压间的关系**

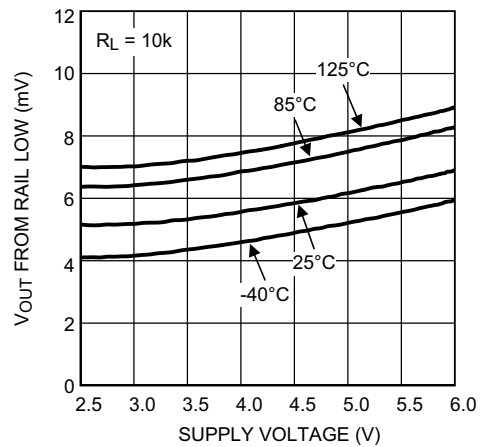
典型特性 (continued)

除非另有说明, 否则  $T_A = 25^\circ\text{C}$ ,  $R_L = 10\text{k}\Omega$ ,  $V^+ = 3.3\text{V}$ ,  $V^- = 0\text{V}$ 。



$R_L = 2\text{k}\Omega$

Figure 19. 输出摆幅低位与电源电压间的关系



$R_L = 10\text{k}\Omega$

Figure 20. 输出摆幅低位与电源电压间的关系

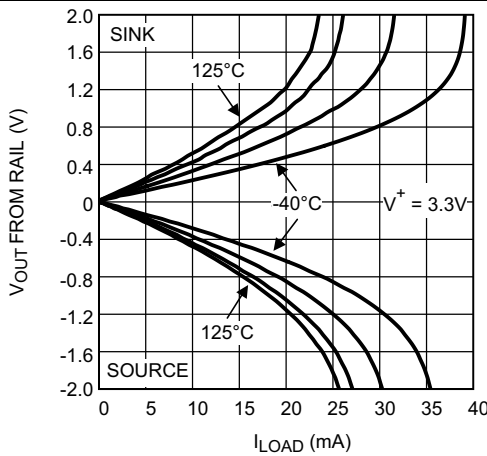


Figure 21.  $V^+ = 3.3\text{V}$  时输出电压摆幅与负载电流间的关系

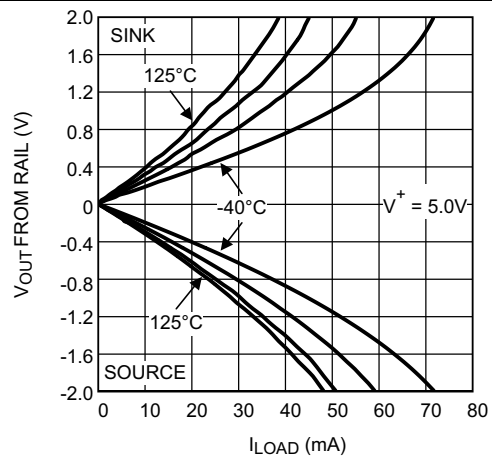


Figure 22.  $V^+ = 5.0\text{V}$  时输出电压摆幅与负载电流间的关系

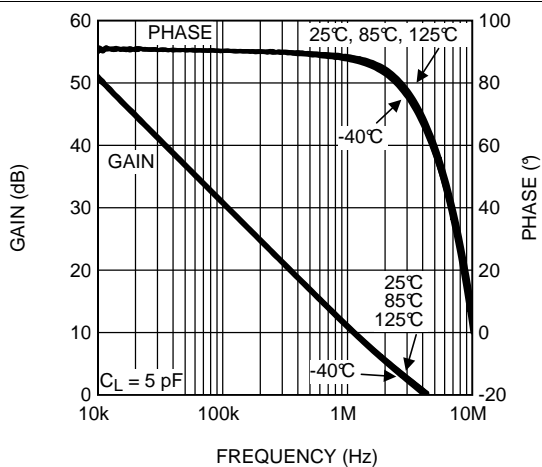


Figure 23. 开环频率响应与温度间的关系

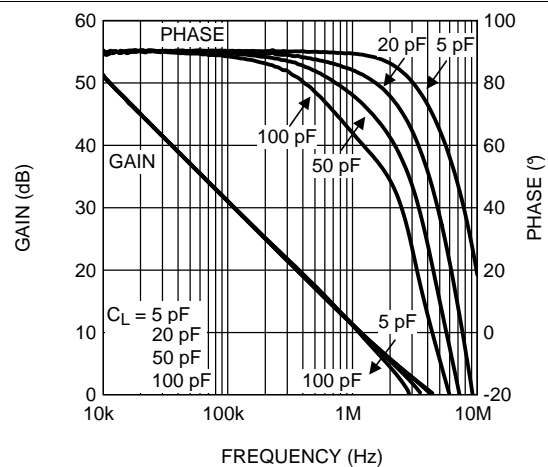


Figure 24. 开环频率响应与负载条件的关系

典型特性 (continued)

除非另有说明, 否则  $T_A = 25^\circ\text{C}$ ,  $R_L = 10\text{k}\Omega$ ,  $V^+ = 3.3\text{V}$ ,  $V^- = 0\text{V}$ 。

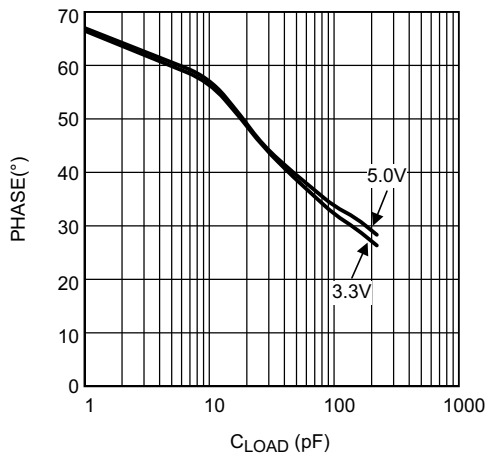


Figure 25. 相位裕度与容性负载间的关系

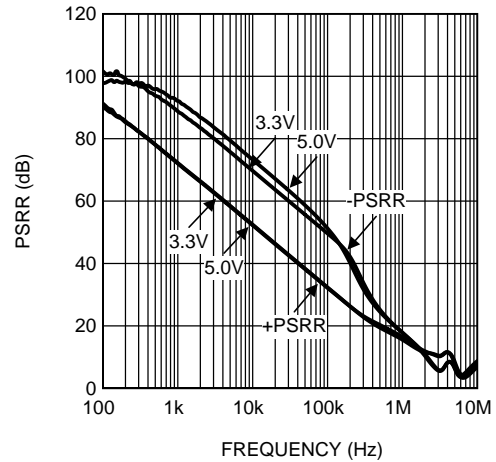


Figure 26. PSRR 与频率间的关系

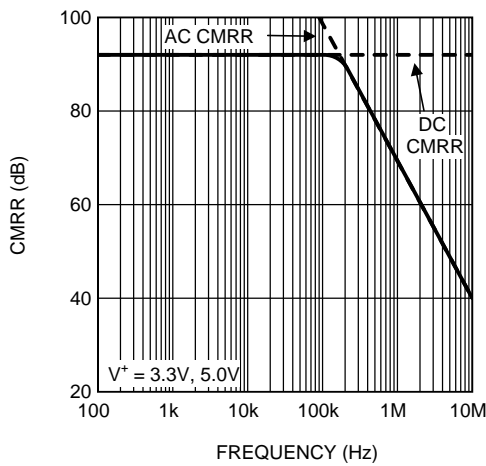


Figure 27. CMRR 与频率间的关系

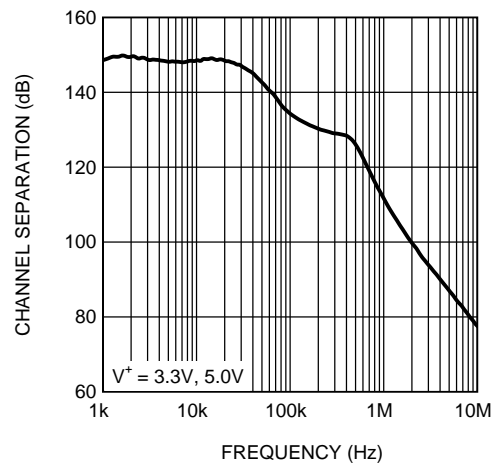


Figure 28. 通道分离与频率间的关系

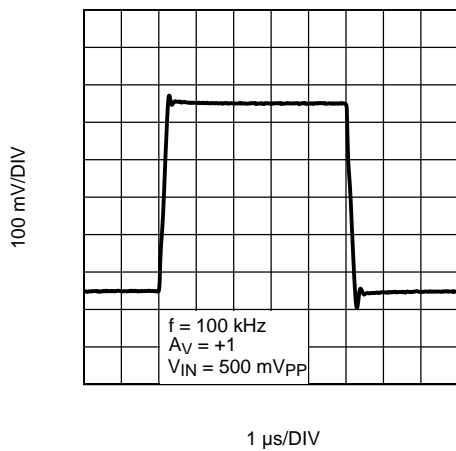


Figure 29. 增益 = 1 时的大信号阶跃响应

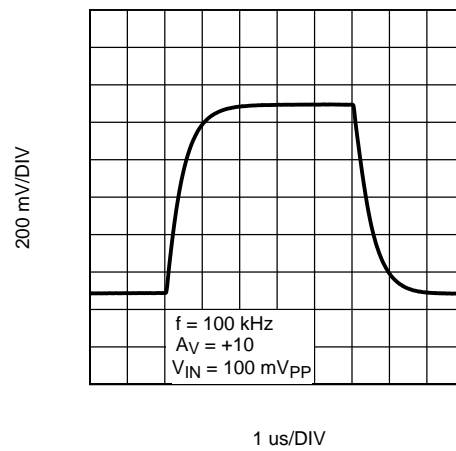


Figure 30. 增益 = 10 时的大信号阶跃响应

典型特性 (continued)

除非另有说明, 否则  $T_A = 25^\circ\text{C}$ ,  $R_L = 10\text{k}\Omega$ ,  $V^+ = 3.3\text{V}$ ,  $V^- = 0\text{V}$ 。

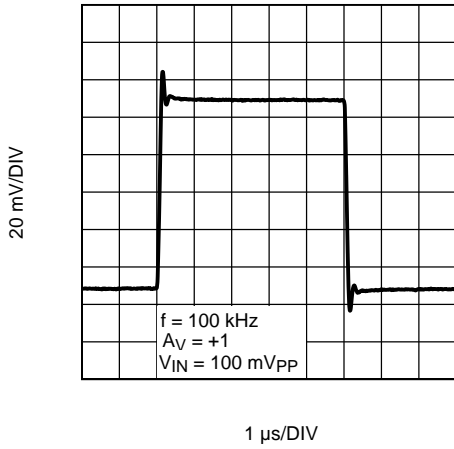


Figure 31. 增益 = 1 时的小信号阶跃响应

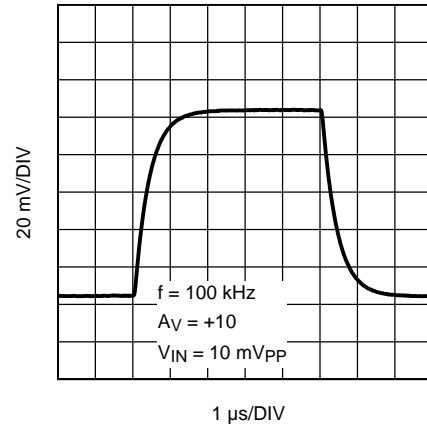


Figure 32. 增益 = 10 时的小信号阶跃响应

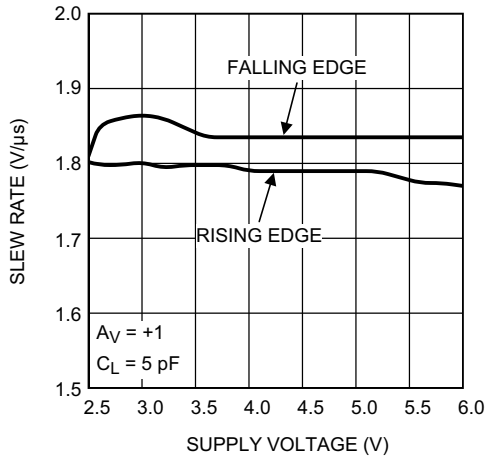


Figure 33. 压摆率与电源电压间的关系

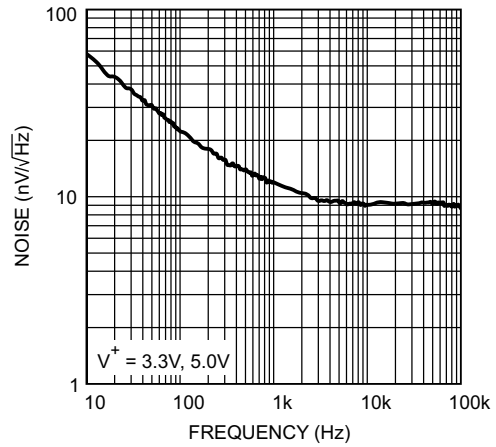


Figure 34. 输入电压噪声与频率间的关系

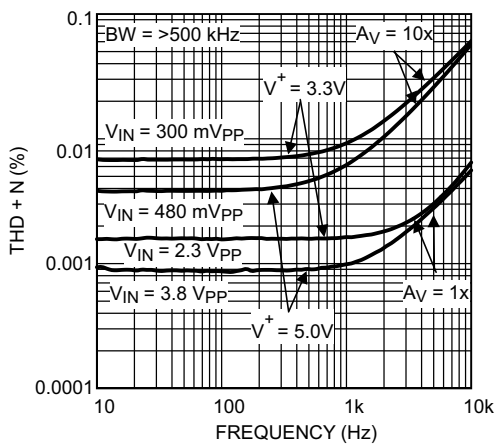


Figure 35. THD+N 与频率间的关系

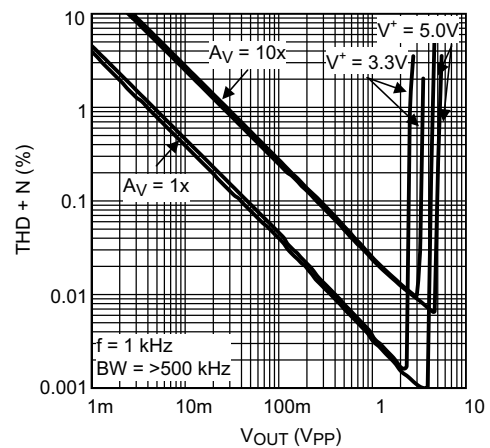


Figure 36. THD+N 与振幅间的关系

典型特性 (continued)

除非另有说明, 否则  $T_A = 25^\circ\text{C}$ ,  $R_L = 10\text{k}\Omega$ ,  $V^+ = 3.3\text{V}$ ,  $V^- = 0\text{V}$ .

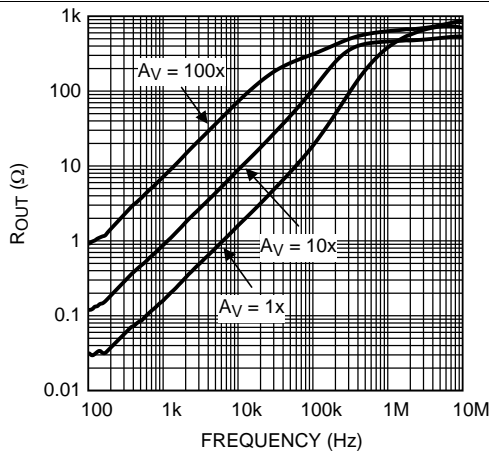


Figure 37.  $R_{OUT}$  与频率间的关系

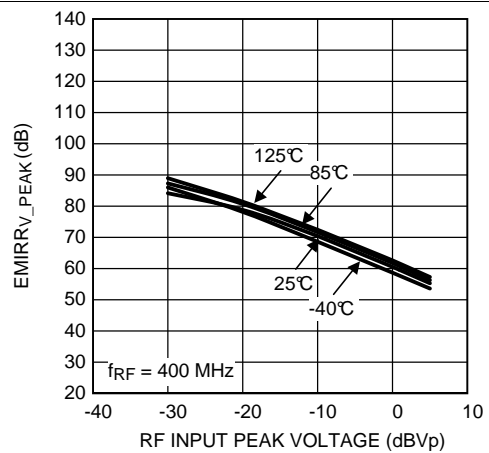


Figure 38. 400MHz 下 EMIRRV\_IN+ 与功率间的关系

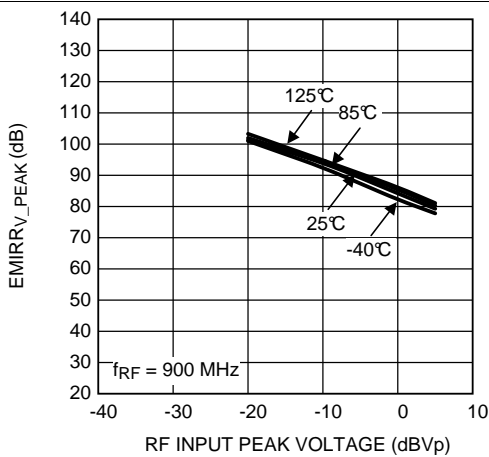


Figure 39. 900MHz 下 EMIRRV\_IN+ 与功率间的关系

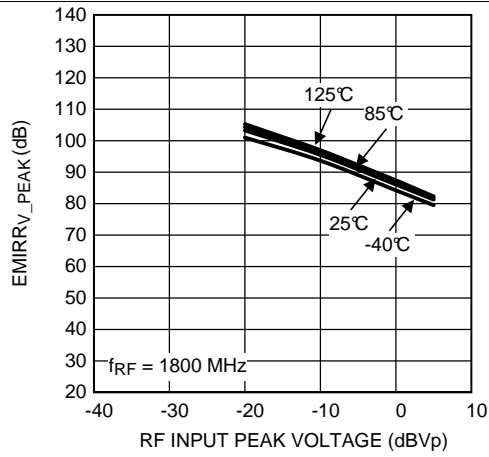


Figure 40. 1800MHz 下 EMIRRV\_IN+ 与功率间的关系

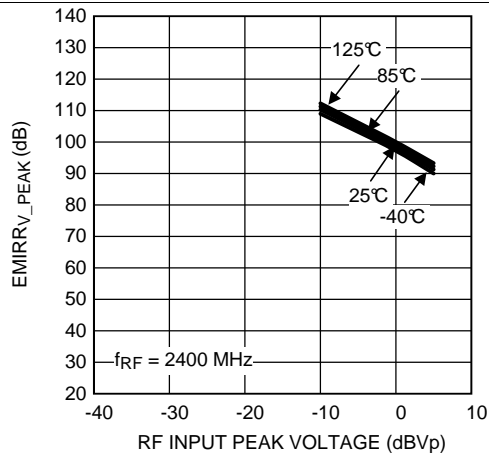


Figure 41. 2400MHz 下 EMIRRV\_IN+ 与功率间的关系

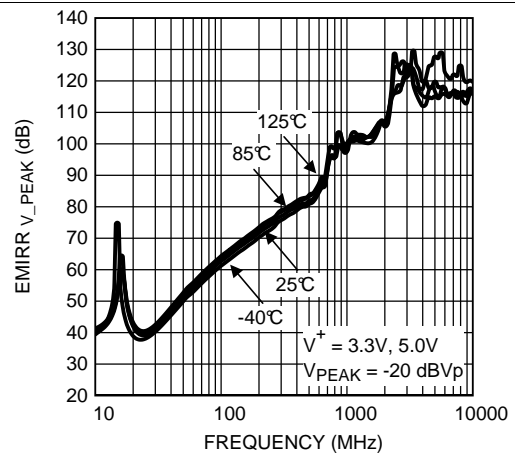


Figure 42. EMIRRV\_IN+ 与频率间的关系

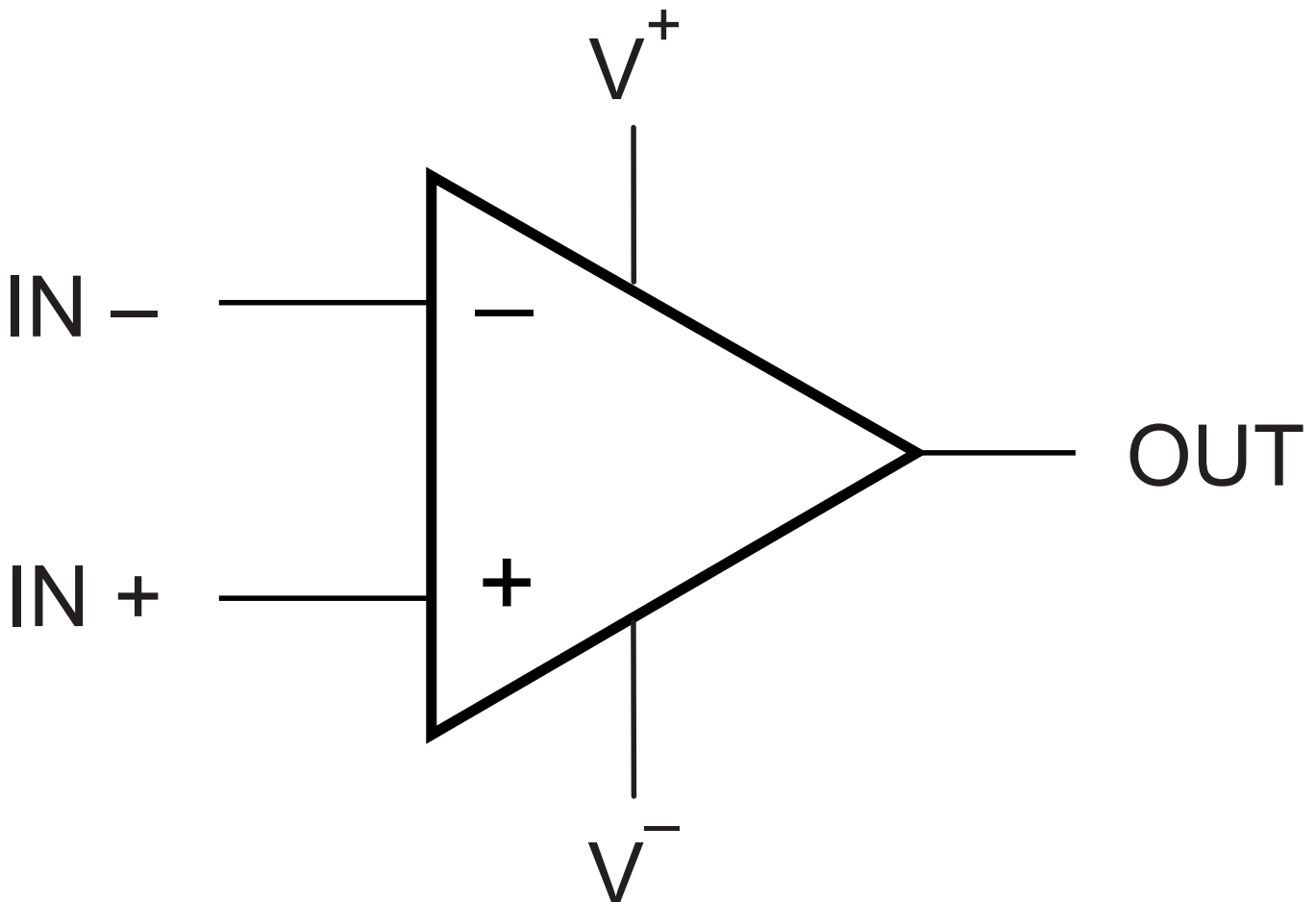


## 7 详细 说明

### 7.1 概述

LMV831、LMV832 和 LMV834 是具有出色规格（如低偏移、低噪声和轨至轨输出）的运算放大器。抗电磁干扰 (EMI) 功能使 LMV831、LMV832 或 LMV834 成为几乎所有接触射频 (RF) 信号（如手机或无线计算机外设发射的信号）的运算放大器应用的必备器件。LMV831、LMV832 和 LMV834 会有效地将射频信号导致的干扰降低至几乎觉察不到的水平。这还会减少对额外滤波和屏蔽的需求。因此，使用该抗电磁干扰 (EMI) 系列运算放大器可减少受 EMI 影响的 应用 所需的组件数量和空间，并且能够帮助尚未被确定为可能对 EMI 敏感的应用具有更高的 EMI 稳定性。

### 7.2 功能框图



Copyright © 2016,  
Texas Instruments Incorporated

### 7.3 特性说明

#### 7.3.1 输入特性

LMV831、LMV832 和 LMV834 的输入共模电压范围包括接地，甚至能够感应远低于接地的电压。对于低于电源电压高达 1.2V 的输入电平，CMRR 水平不会降低。因此，对于 5V 的电源电压，为实现最佳的 CMRR 性能，应向输入施加的最大电压为 3.8V。

在未配置为单位增益时，该输入限制通常不会降低有效信号范围。输出是轨至轨输出，因此不会对信号范围产生限制。

典型偏移仅为 0.25mV，TCV<sub>OS</sub> 为 0.5μV/°C，这些规格接近于精密运算放大器。

#### 7.3.2 EMIRR

随着全球射频发射设备的不断增加，这些设备与其他设备之间的电磁干扰 (EMI) 成为一项愈加严重的挑战。LMV831、LMV832 和 LMV834 是抗电磁干扰 (EMI) 运算放大器，专为克服电磁干扰而设计。随抗电磁干扰 (EMI) 运算放大器一起引入了 EMIRR 参数，以便无歧义地指定运算放大器的 EMI 性能。本节概述 EMIRR。如需获取有关该抗电磁干扰 (EMI) 运算放大器规格的详细说明，请参阅 AN-1698 (SNOA497)。

与干扰射频信号的波长相比，运算放大器 IC 的尺寸较小。因此，运算放大器本身几乎不会受到任何干扰。对运算放大器的射频信号干扰主要由 PCB 以及连接到运算放大器的线路接收。因此，运算放大器引脚上的射频信号可能表示为电压和电流。这种表示能够极大地简化运算放大器的 EMI 性能无歧义测量和规格。

射频信号通过运算放大器电路的非线性干扰运算放大器。该非线性会导致对所谓的带外信号进行检测。实现的效果是带外信号的调幅会下变频至基带。该基带能够很容易地与运算放大器电路的频带进行重叠。作为一个示例，Figure 43 展示了在存在干扰射频信号的情况下单位增益连接运算放大器的典型输出信号。显然，输出电压随着射频载波的开关键控节奏而变化。

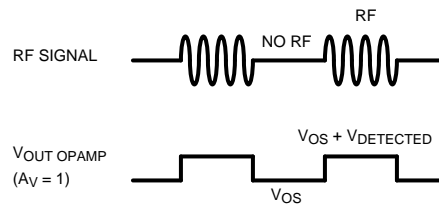


Figure 43. 由于干扰射频信号而导致的偏移电压变化

#### 7.3.3 EMIRR 定义

要确定抗电磁干扰 (EMI) 运算放大器，需要使用能够定量描述运算放大器的 EMI 性能的参数。利用定量测量，可以根据运算放大器的 EMI 抗扰度对运算放大器进行比较和排序。因此，引入了 EMI 抑制比 (EMIRR)。该参数描述由于施加的具有特定频率和电平的射频载波 (干扰) 而导致的运算放大器输入参考偏移电压漂移。Equation 1 给出了 EMIRR 的定义：

$$EMIRR_{V_{RF\_PEAK}} = 20 \log \left( \frac{V_{RF\_PEAK}}{\Delta V_{OS}} \right)$$

其中

- $V_{RF\_PEAK}$  是施加的未调制射频信号的振幅 (V)
  - $\Delta V_{OS}$  是产生的输入参考偏移电压漂移 (V)
- (1)

偏移电压以二次形式依赖于施加的射频电平，因此，应指定确定 EMIRR 的射频电平。射频信号的标准电平是 100mV<sub>p</sub>。AN-1698 (SNOA497) 讨论了针对 100mV<sub>p</sub> 以外的信号电平测量的 EMIRR 转换。EMIRR 参数解释非常简单。当两个运算放大器具有相差 20dB 的 EMIRR 时，在以相同的配置使用时所产生的误差信号也会相差 20dB。因此，EMIRR 越高，运算放大器就越稳定可靠。

## 特性说明 (continued)

### 7.3.3.1 将射频信号耦合到 IN+ 引脚

可以单独针对每个运算放大器引脚测试 EMIRR。本节讨论在 IN+ 引脚上进行的测试（考虑到对称性，这些测试也适用于 IN- 引脚）。在 AN-1698 (SNOA497) 中，还讨论了运算放大器的其他引脚。要测试 IN+ 引脚，应以单位增益配置连接运算放大器。施加射频信号非常简单，因为可以直接将其连接到 IN+ 引脚。因此，射频信号路径具有最少可能影响该引脚上的射频信号电平的组件。Figure 44 显示了电路参数。RF<sub>IN</sub> 至 IN+ 引脚的 PCB 迹线应是 50Ω 带状线，以便匹配布线和射频发生器的射频阻抗。在 PCB 使用 50Ω 的终端。该 50Ω 电阻器还用于将 IN+ 引脚的偏置电平设置为接地电平。要确定 EMIRR，需要进行两次测量：一次是在射频信号关闭时测量直流输出电平；另一次是在射频信号打开时测量直流输出电平。这两个直流电平的差值是射频信号导致的输出电压漂移。在运算放大器处于单位增益配置的情况下，输出参考偏移电压漂移与测量的输出电压漂移一一对应。

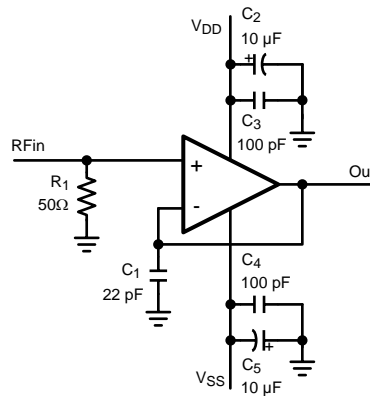


Figure 44. 用于将射频信号耦合到 IN+ 的电路

### 7.3.3.2 手机呼叫

手机干扰压力传感器应用的设置说明了电磁干扰的影响。Figure 49 显示了该应用。

该应用需要两个运算放大器，因此使用了一个双路运算放大器。配置为缓冲器并连接在压力传感器的负输出端的运算放大器可防止使用电阻器 R2 为电桥添加负载。该缓冲器还可以防止传感器的电阻器影响随后的增益级的增益。运算放大器处于单电源配置。

在两个不同的双路运算放大器上执行该实验：一个典型的标准运算放大器和一个抗电磁干扰 (EMI) 双路运算放大器 LMV832。手机位于与传感器电路中的运算放大器相距几厘米的固定位置。

当呼叫手机时，连接到运算放大器的 PCB 和线路会接收射频信号。然后，运算放大器会检测在其引脚上最终产生的射频电压和电流。Figure 45 显示了对第二个运算放大器产生的影响。

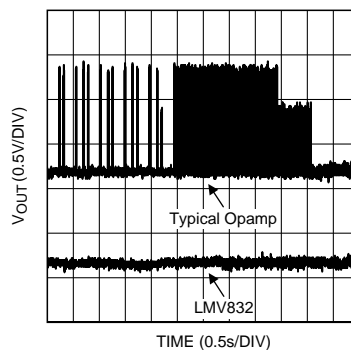


Figure 45. 比较 EMI 抗扰度

## 特性说明 (continued)

两种类型的双路运算放大器之间的差异清晰可见。由于手机发射的射频信号的影响，典型的标准双路运算放大器具有大于 1V 的输出漂移（受干扰信号）。抗电磁干扰 (EMI) 运算放大器 LMV832 未显示任何明显的干扰。这意味着在使用 LMV832 时射频信号不会干扰进入 ADC 的信号。

## 7.4 器件功能模式

### 7.4.1 输出特性

正如已经提到的，输出是轨至轨输出。在使用 10kΩ 电阻器为输出添加负载时，输出的最大摆幅通常为与正电源轨和负电源轨相差 6mV。

LMV83x 的输出可以在 3.3V 电压下驱动高达 30mA 的电流，在 5V 电压下甚至可以驱动高达 65mA 的电流。

可将 LMV83x 作为同相单位增益放大器进行连接。此配置对容性负载最敏感。放置在放大器输出端的容性负载与放大器的输出阻抗相结合，可导致相位滞后，从而减小放大器的相位裕度。如果相位裕度明显减小，则响应将欠阻尼，这会导致传输中产生峰化，如果峰化过多，运算放大器可能会开始振荡。LMV83x 可以直接驱动高达 200pF 的容性负载，而不会存在任何稳定性问题。为了驱动更大型的容性负载，应该使用隔离电阻器  $R_{ISO}$ ，如 Figure 46 所示。通过使用该隔离电阻器，容性负载将与放大器的输出相隔离，因此反馈环路中不再存在由  $C_L$  导致的极点。 $R_{ISO}$  的值越大，放大器越稳定。如果  $R_{ISO}$  的值足够大，则反馈环路将保持稳定，不受  $C_L$  值的影响。但是，较大的  $R_{ISO}$  值会导致输出摆幅减小和输出电流驱动降低。

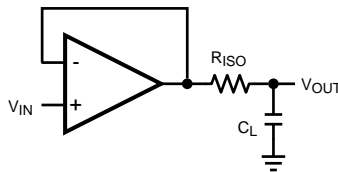


Figure 46. 隔离容性负载

大约 150Ω 的电阻器值就足够了。作为一个示例，Table 1 中针对 5V 的电压提供了一些值。

Table 1. 电阻器值

$C_{LOAD}$	$R_{ISO}$
300pF	165Ω
400pF	175Ω
500pF	185Ω

### 7.4.2 CMRR 测量

可能需要对 CMRR 测量结果进行一些阐释。这是因为使用了不同的设置来测量交流 CMRR 和直流 CMRR。

可以通过  $\Delta V_{OS}$  与  $\Delta V_{CM}$  得出直流 CMRR。该值在表中进行了显示，并且在生产测试期间进行了测试。使用 Figure 47 中所示的测试电路来测量交流 CMRR。

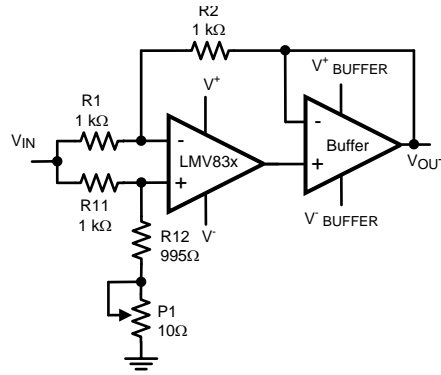


Figure 47. 交流 CMRR 测量设置

该配置在很大程度上是通常应用的平衡配置。利用电位器 P1，可以调节该平衡，以补偿 DUT 中的直流偏移。主要区别在于添加了缓冲器。该缓冲器可防止 DUT 的开环输出阻抗影响反馈网络的平衡。现在该缓冲器的闭环输出阻抗是平衡的一部分。由于闭环输出阻抗要小得多，并且通过仔细选择，该缓冲器也具有更大的带宽，因此总体效果是能够准确得多地测量 DUT 的 CMRR。交流 CMRR 的更大测量带宽的差异很明显。

该测试电路的一个问题是低频 CMRR 结果看起来比预期结果要高。这是因为在交流 CMRR 测试电路中，使用了电位计来补偿直流失配。因此，基本上只剩下交流失配。因此，从该交流 CMRR 测试电路获取的直流 CMRR 往往会高于基于直流测量的实际直流 CMRR。

Figure 48 中的 CMRR 曲线显示了交流 CMRR 和直流 CMRR 的组合。

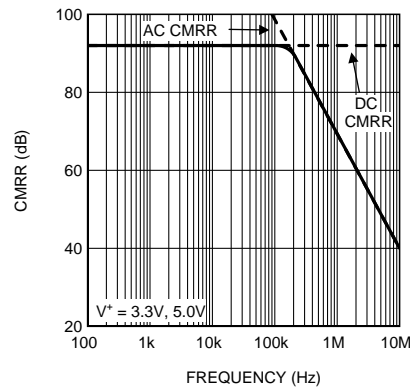


Figure 48. CMRR 曲线

## 8 应用和实现

### NOTE

以下应用部分中的信息不属于 TI 组件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定组件是否适用于其应用。客户应验证并测试其设计实现，以确认系统功能。

### 8.1 应用信息

LMV83x 系列放大器的额定工作电压范围为 2.7V 至 5.5V ( ±1.35V 至 ±2.25V )。 [典型特性](#) 中介绍了可能会随工作电压或温度的变化而明显变化的参数。

### 8.2 典型应用

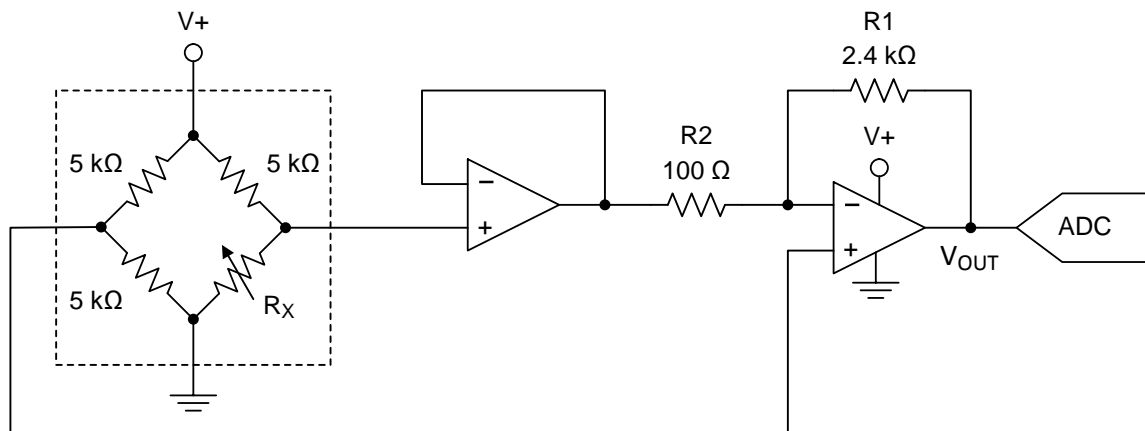


Figure 49. 压力传感器应用

#### 8.2.1 设计要求

LMV83x 可用于压力传感器应用。由于其低功耗，LMV83x 是便携式应用（如血压测量设备或便携式气压计）的理想之选。该示例说明了可用作不同类型的传感器和应用起点的通用压力传感器。

该示例中使用的压力传感器用作惠斯通电桥。在向该传感器施加压力时，电桥中电阻器的值会变化。该电阻器值变化将导致一个差动输出电压，具体取决于该传感器的灵敏度和施加的压力。

#### 8.2.2 详细设计流程

满量程压力下的输出与零压力下的输出之间的差值被定义为压力传感器的范围。该范围的典型值是 100mV。电桥中电阻器的典型值是 5kΩ。为电阻桥添加负载可能会导致传感器输出电压错误。因此，在选择电路配置（连接到传感器）时，应考虑传感器的最小负载。

Figure 49 中显示的配置很简单，但对于读出压力传感器值而言很有用。考虑到该应用中采用两个运算放大器，双路 LMV832 非常适用。配置为缓冲器并连接在压力传感器的负输出端的运算放大器可防止使用电阻器 R2 为电桥添加负载。该缓冲器还可以防止传感器的电阻器影响随后的增益级的增益。在给定压力传感器的差动输出电压  $V_S$  的情况下，该运算放大器配置的输出信号  $V_{OUT}$  等于 Equation 2：

$$V_{OUT} = \frac{V_{DD}}{2} - \frac{V_S}{2} \left( 1 + 2 \times \frac{R1}{R2} \right) \quad (2)$$

要使压力范围与 ADC 的满量程保持一致，需要电源电压和压力传感器的范围。在此示例中，使用了 5V 电源，传感器的范围为 100mV。当针对 R2 使用 100Ω 电阻器并针对 R1 使用 2.4kΩ 电阻器时，输出端的最大电压是 4.95V，最小电压是 0.05V。该信号几乎会涵盖 ADC 的整个输入范围。可能会在 ADC 之后在微处理器中执行进一步的处理。

#### 8.2.3 应用曲线

Figure 50 显示了当  $R_x$  在 4.5kΩ 至 5.5kΩ 的范围内变化时产生的输出电压。

典型应用 (continued)

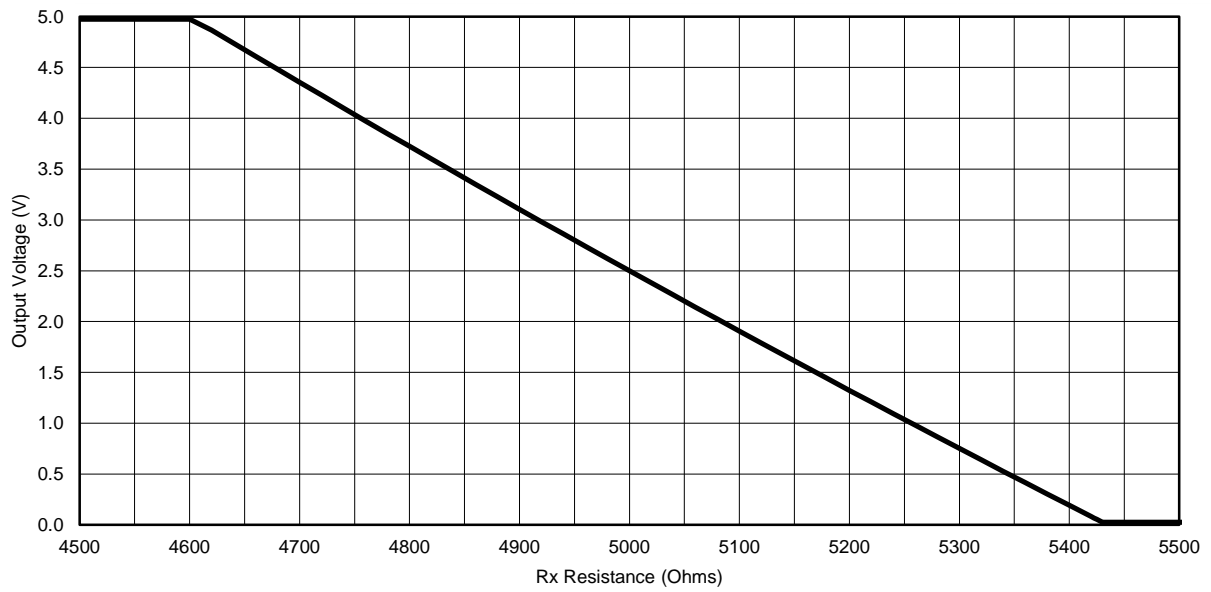


Figure 50. 输出电压与  $R_x$  间的关系

## 9 电源相关建议

为实现正常运行，必须对电源进行适当的去耦。为了对电源线进行去耦，TI 建议将 10nF 电容器尽可能靠近运算放大器电源引脚放置。对于单电源，应在 V+ 和 V- 电源引线之间放置一个电容器。对于双电源，应在 V+ 和接地之间放置一个电容器，并在 V- 和接地之间放置一个电容器。

### CAUTION

电源电压超过 6V 可能会对器件造成永久损坏。

内部 RFI 滤波器会将接收到的 EMI 能量转移到电源引脚。要最大程度地提高内置 EMI 滤波器的效率，电源引脚旁路应具有到射频接地端的低阻抗、低电感路径。

通常建议的 0.1 $\mu$ F 及更大的电容器往往会在 EMI 滤波器的有效频率范围内产生感应，并且在滤波高频率 (> 50MHz) 下无效。应将具有接近 1GHz 范围的高自谐振频率的电容器放置在电源引脚上。可以通过将小型 (0805 或更小) 10pF 至 100pF SMT 陶瓷电容器直接放置在连接到固态射频接地层的电源引脚来实现这一点。这些电容器将为高频 EMI 提供到接地层的直接交流路径。这些电容器是在建议的低频电源旁路电容器之外添加的电容器，而不是用于替代它们。



## 10 布局

### 10.1 布局指南

- 在每个电源引脚和接地端之间连接低 ESR 0.1 $\mu$ F 陶瓷旁路电容器，放置位置尽量靠近器件。从 V+ 到接地端的单个旁路电容器适用于单电源应用。
- 对于单电源，应在 V+ 和 V- 之间放置一个电容器。
- 对于双电源，应在 V+ 和电路板接地端之间放置一个电容器，并在接地端和 V- 之间放置另一个电容器。
- 噪声可通过全部电路电源引脚以及运算放大器自身传入模拟电路。旁路电容器为局部模拟电路提供低阻抗电源，用于降低耦合噪声。
- 将电路的模拟和数字部分单独接地是最简单和最有效的噪声抑制方法之一。多层 PCB 中通常将一层或多层专门作为接地层。接地平面有助于散热和降低 EMI 噪声拾取。确保对数字接地和模拟接地进行物理隔离，同时应注意接地电流。有关更多详细信息，请参阅《电路板布局技巧》，[SLOA089](#)。
- 为降低寄生耦合，输入迹线应尽量远离电源或输出迹线。如果这些迹线不能保持分离，那么使敏感迹线与有噪声迹线垂直相交比保持平行要好很多。
- 将外部组件放置在尽可能靠近该器件的位置，使射频和 RG 接近反相输入可最大限度地减小寄生电容。
- 尽可能缩短输入迹线。切记：输入迹线是电路中最敏感的部分。

尽管采用具有固有抗电磁干扰 (EMI) 功能的 LMV83x，TI 仍建议缩短输入迹线的长度并使其尽量远离射频源。这样一来，进入芯片的射频信号就会尽可能低，而 LMV83x 的 EMI 减低功能几乎可以完全消除剩余的 EMI。

### 10.2 布局示例

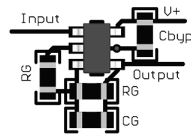


Figure 51. SOT-23 同相布局示例

## 11 器件和文档支持

### 11.1 器件支持

#### 11.1.1 开发支持

LMV831 PSPICE 模型, [SNOM049](#)

LMV832 PSPICE 模型, [SNOM050](#)

LMV834 PSPICE 模型, [SNOM038](#)

TINA-TI 基于 SPICE 的模拟仿真程序, <http://www.ti.com.cn/tool/cn/tina-ti>

TI Filterpro 软件, <http://www.ti.com.cn/tool/cn/filterpro>

DIP 适配器评估模块, <http://www.ti.com.cn/tool/cn/dip-adapter-evm>

TI 通用运算放大器评估模块, <http://www.ti.com.cn/tool/cn/opampevm>

### 11.2 文档支持

#### 11.2.1 相关文档

请参阅如下相关文档:

- [AN-028](#) 《反馈曲线图定义运算放大器交流性能》, [SBOA015](#)
- 《电路板布局布线技巧》, [SLOA089](#)
- 《采用隔离电阻器的容性负载驱动解决方案》, [TIPD128](#)
- 《运算放大器应用手册》, [SBOA092](#)
- 《用于实现稳定可靠的电路设计的抗电磁干扰 (EMI) 运算放大器》, [SNOA817](#)
- [AN-1698](#) 《抗电磁干扰 (EMI) 运算放大器规范》, [SNOA497](#)
- [AN-1867](#) 《用于 LMV831/LMV832/LMV834 的 EMIRR 评估板》 (不再提供板 - 仅供参考), [SNOA530](#)

### 11.3 相关链接

下表列出了快速访问链接。类别包括技术文档、支持和社区资源、工具和软件以及申请样片或购买产品的快速访问链接。

表 2. 相关链接

器件	产品文件夹	样片与购买	技术文档	工具和软件	支持和社区
LMV831	<a href="#">单击此处</a>	<a href="#">单击此处</a>	<a href="#">单击此处</a>	<a href="#">单击此处</a>	<a href="#">单击此处</a>
LMV832	<a href="#">单击此处</a>	<a href="#">单击此处</a>	<a href="#">单击此处</a>	<a href="#">单击此处</a>	<a href="#">单击此处</a>
LMV834	<a href="#">单击此处</a>	<a href="#">单击此处</a>	<a href="#">单击此处</a>	<a href="#">单击此处</a>	<a href="#">单击此处</a>

### 11.4 社区资源

下列链接提供到 TI 社区资源的连接。链接的内容由各个分销商“按照原样”提供。这些内容并不构成 TI 技术规范, 并且不一定反映 TI 的观点; 请参阅 TI 的《使用条款》。

**TI E2E™ 在线社区** *TI 的工程师对工程师 (E2E) 社区*。此社区的创建目的在于促进工程师之间的协作。在 [e2e.ti.com](http://e2e.ti.com) 中, 您可以咨询问题、分享知识、拓展思路并与同行工程师一道帮助解决问题。

**设计支持** *TI 参考设计支持* 可帮助您快速查找有帮助的 E2E 论坛、设计支持工具以及技术支持的联系信息。

### 11.5 商标

E2E is a trademark of Texas Instruments.

All other trademarks are the property of their respective owners.

## 11.6 静电放电警告



这些装置包含有限的内置 ESD 保护。存储或装卸时，应将导线一起截短或将装置放置于导电泡棉中，以防止 MOS 门极遭受静电损伤。

## 11.7 术语表

[SLYZ022](#) — *TI* 术语表。

这份术语表列出并解释术语、缩写和定义。

## 12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此产品说明书的浏览器版本，请参阅左侧的导航栏。

**PACKAGING INFORMATION**

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
LMV831MG/NOPB	ACTIVE	SC70	DCK	5	1000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	AFA	<a href="#">Samples</a>
LMV831MGE/NOPB	ACTIVE	SC70	DCK	5	250	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	AFA	<a href="#">Samples</a>
LMV831MGX/NOPB	ACTIVE	SC70	DCK	5	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	AFA	<a href="#">Samples</a>
LMV832MM/NOPB	ACTIVE	VSSOP	DGK	8	1000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	AU5A	<a href="#">Samples</a>
LMV832MME/NOPB	ACTIVE	VSSOP	DGK	8	250	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	AU5A	<a href="#">Samples</a>
LMV832MMX/NOPB	ACTIVE	VSSOP	DGK	8	3500	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	AU5A	<a href="#">Samples</a>
LMV834MT/NOPB	ACTIVE	TSSOP	PW	14	94	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	LMV834 MT	<a href="#">Samples</a>
LMV834MTX/NOPB	ACTIVE	TSSOP	PW	14	2500	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	LMV834 MT	<a href="#">Samples</a>

(1) The marketing status values are defined as follows:

**ACTIVE:** Product device recommended for new designs.

**LIFEBUY:** TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

**NRND:** Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

**PREVIEW:** Device has been announced but is not in production. Samples may or may not be available.

**OBSELETE:** TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

**RoHS Exempt:** TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

**Green:** TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

<sup>(6)</sup> Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**

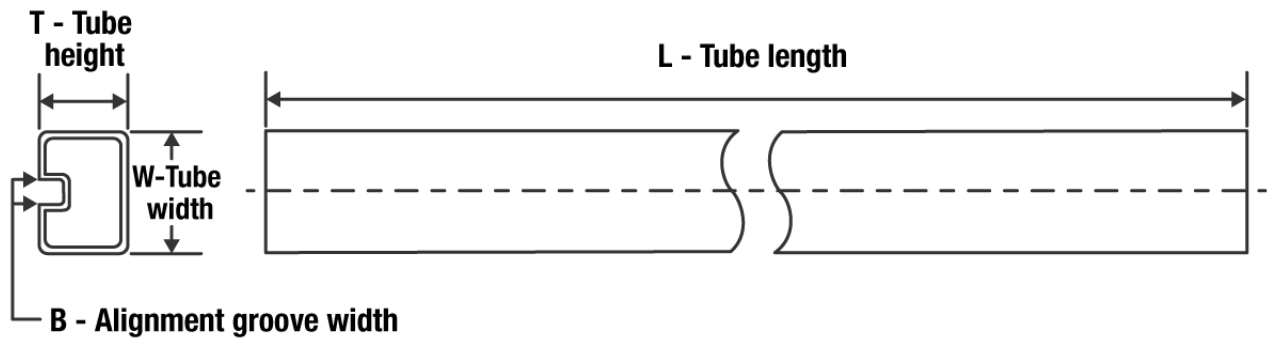

\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LMV831MG/NOPB	SC70	DCK	5	1000	178.0	8.4	2.25	2.45	1.2	4.0	8.0	Q3
LMV831MGE/NOPB	SC70	DCK	5	250	178.0	8.4	2.25	2.45	1.2	4.0	8.0	Q3
LMV831MGX/NOPB	SC70	DCK	5	3000	178.0	8.4	2.25	2.45	1.2	4.0	8.0	Q3
LMV832MM/NOPB	VSSOP	DGK	8	1000	178.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LMV832MME/NOPB	VSSOP	DGK	8	250	178.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LMV832MMX/NOPB	VSSOP	DGK	8	3500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LMV834MTX/NOPB	TSSOP	PW	14	2500	330.0	12.4	6.95	5.6	1.6	8.0	12.0	Q1

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LMV831MG/NOPB	SC70	DCK	5	1000	208.0	191.0	35.0
LMV831MGE/NOPB	SC70	DCK	5	250	208.0	191.0	35.0
LMV831MGX/NOPB	SC70	DCK	5	3000	208.0	191.0	35.0
LMV832MM/NOPB	VSSOP	DGK	8	1000	208.0	191.0	35.0
LMV832MME/NOPB	VSSOP	DGK	8	250	208.0	191.0	35.0
LMV832MMX/NOPB	VSSOP	DGK	8	3500	367.0	367.0	35.0
LMV834MTX/NOPB	TSSOP	PW	14	2500	367.0	367.0	35.0

**TUBE**


\*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
LMV834MT/NOPB	PW	TSSOP	14	94	495	8	2514.6	4.06



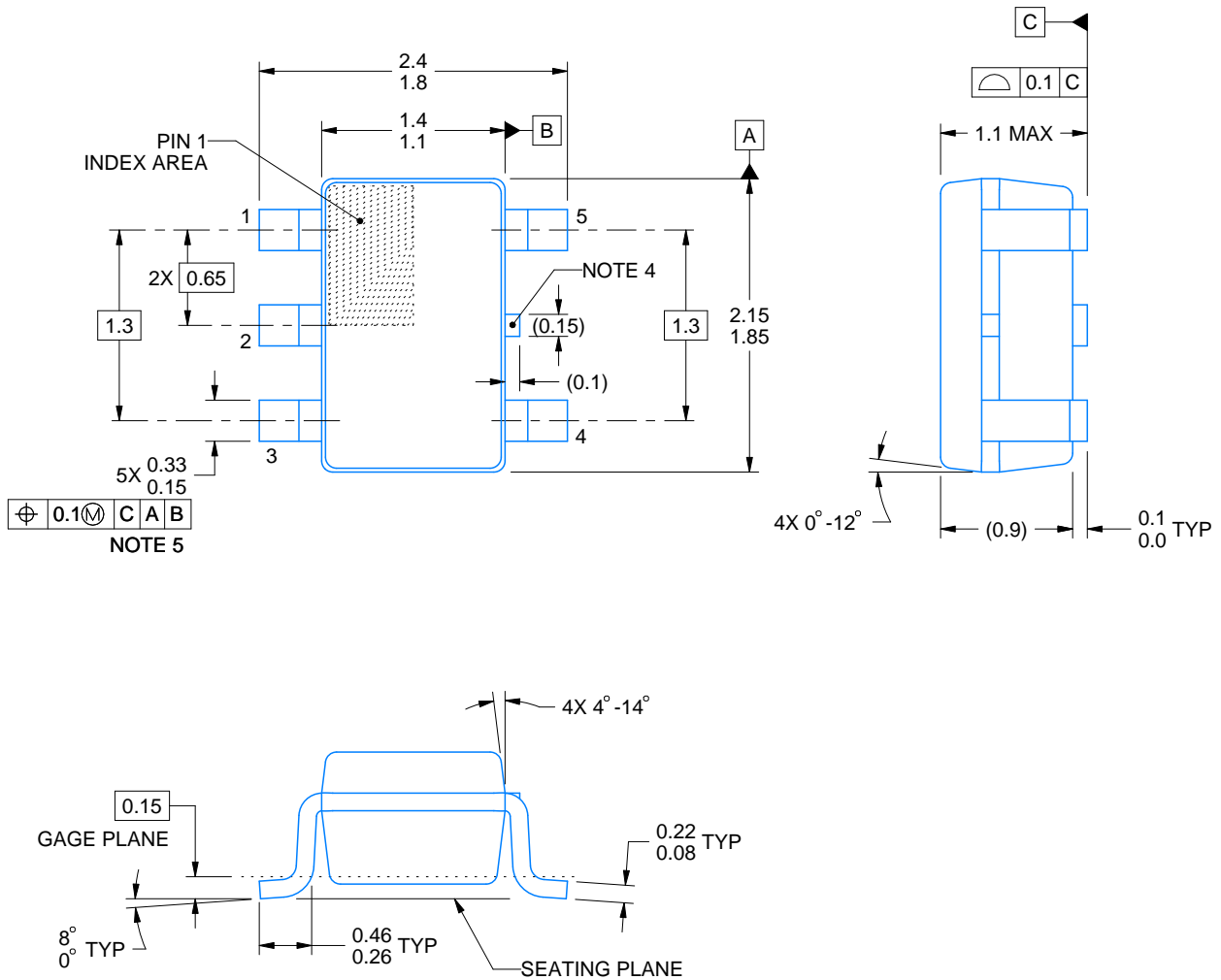
# DCK0005A



# PACKAGE OUTLINE

SOT - 1.1 max height

SMALL OUTLINE TRANSISTOR



4214834/F 08/2024

**NOTES:**

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC MO-203.
4. Support pin may differ or may not be present.
5. Lead width does not comply with JEDEC.
6. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25mm per side

# EXAMPLE BOARD LAYOUT

DCK0005A

SOT - 1.1 max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE:18X



SOLDER MASK DETAILS

4214834/F 08/2024

NOTES: (continued)

- 7. Publication IPC-7351 may have alternate designs.
- 8. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

# EXAMPLE STENCIL DESIGN

DCK0005A

SOT - 1.1 max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE  
BASED ON 0.125 THICK STENCIL  
SCALE: 18X

4214834/F 08/2024

NOTES: (continued)

9. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
10. Board assembly site may have different recommendations for stencil design.



4220202/B 12/2023

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

# EXAMPLE BOARD LAYOUT

PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE: 10X



4220202/B 12/2023

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

# EXAMPLE STENCIL DESIGN

PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE  
BASED ON 0.125 mm THICK STENCIL  
SCALE: 10X

4220202/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

# DGK0008A



# PACKAGE OUTLINE

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4214862/A 04/2023

**NOTES:**

PowerPAD is a trademark of Texas Instruments.

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187.

# EXAMPLE BOARD LAYOUT

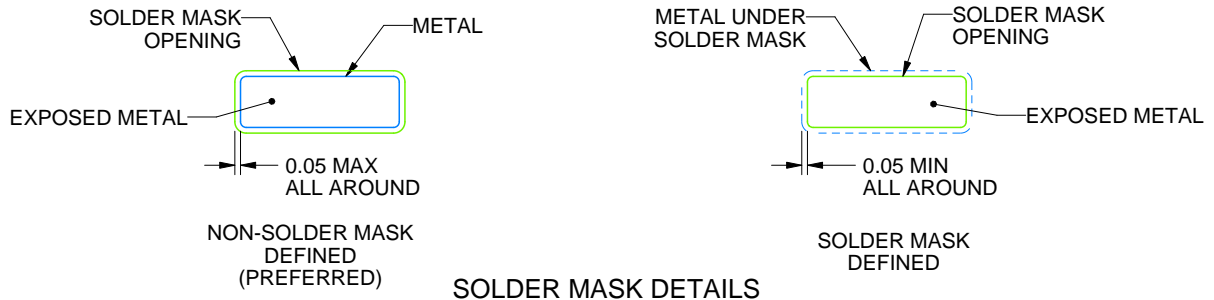
DGK0008A

™ VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE: 15X



4214862/A 04/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.
9. Size of metal pad may vary due to creepage requirement.



# EXAMPLE STENCIL DESIGN

DGK0008A

<sup>TM</sup> VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE  
SCALE: 15X

4214862/A 04/2023

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司