

具有 OOK 调制功能、适用于电力线通信的 THVD8000 RS-485 收发器

1 特性

- 3V 至 5.5V 电源电压
- 半双工通信
 - $f_0/\text{bps} = 10$ 时数据速率高达 500Kbps
 - $f_0/\text{bps} < 10$ 时可实现更高数据速率
- 具有开关键控 (OOK) 调制功能的 RS-485 电气信号
- 引脚可选载波频率：125kHz - 5MHz
- 展频时钟，可实现出色的 EMI 性能
- 无极性
- TX 超时，以避免出现总线阻塞情况
- 运行共模范围：-7V 至 12V
- 总线 I/O 保护
 - $\pm 18\text{V}$ 直流故障保护
 - $\pm 16\text{kV}$ HBM ESD
 - $\pm 8\text{kV}$ IEC 61000-4-2 接触放电
 - $\pm 15\text{kV}$ IEC 61000-4-2 空气间隙放电
 - $\pm 4\text{kV}$ IEC 61000-4-4 快速瞬变脉冲
- 工作温度范围：-40°C 至 125°C
- 适用于空间受限的应用的 8 引脚 SOT-23 封装

2 应用

- HVAC 系统
- 楼宇自动化
- 工厂自动化与控制
- 电器
- 照明
- 电网基础设施
- 电力输送

3 说明

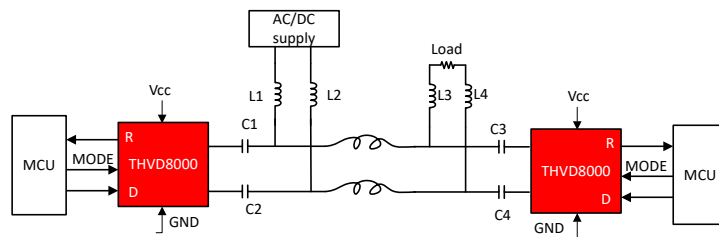
THVD8000 是具有内置开关键控 (OOK) 调制和解调功能的 RS-485 收发器，用于实现电力线通信。通过将数据调制到现有电力线上，可实现在同一对导线中同时进行电力输送和数据通信，从而显著降低系统成本。

引脚可编程接口可简化系统设计。可以通过更改 F_SET 引脚上的外部电阻器来调节载波频率。宽范围载波频率使系统设计人员能够灵活地选择外部电感器和电容器。此外，OOK 调制不受数据极性的影响，可简化系统安装。

器件信息

器件型号	封装 ⁽¹⁾	封装尺寸 (标称值)
THVD8000	SOT-23 (8)	2.90mm × 1.60mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



简化版原理图



内容

1 特性	1	8.2 功能方框图	14
2 应用	1	8.3 特性说明	14
3 说明	1	8.4 器件功能模式	16
4 修订历史记录	2	9 应用信息免责声明	17
5 引脚配置和功能	3	9.1 应用信息.....	17
6 规格	4	9.2 典型应用 (OOK 模式).....	17
6.1 绝对最大额定值.....	4	10 电源相关建议	19
6.2 ESD 等级.....	4	11 布局	20
6.3 ESD 等级 - IEC 规格.....	4	11.1 布局指南.....	20
6.4 建议工作条件.....	4	11.2 布局示例.....	20
6.5 热性能信息.....	5	12 器件和文档支持	21
6.6 电气特性.....	5	12.1 器件支持.....	21
6.7 功率耗散特性.....	7	12.2 接收文档更新通知.....	21
6.8 开关特性.....	7	12.3 支持资源.....	21
6.9 典型特性.....	8	12.4 商标.....	21
7 参数测量信息	9	12.5 静电放电警告.....	21
8 详细说明	14	12.6 术语表.....	21
8.1 概述.....	14		

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (May 2020) to Revision A (March 2021)

Page

• 将数据表状态从 <i>预告信息</i> 更改为 <i>量产数据</i>	1
---	---

5 引脚配置和功能

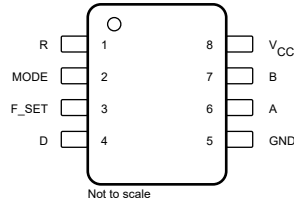


图 5-1. DRL 封装，8 引脚 SOT-23，顶视图

表 5-1. 引脚功能

引脚		I/O	说明
名称	编号		
R	1	数字输出	接收数据输出
模式	2	数字输入	发送/接收模式选择。低电平 = 接收模式；高电平 = 发送模式。2M Ω 下拉至 GND
F_SET	3	模拟输入	载波频率选择。使用连接到 GND 的电阻器来选择频率。
D	4	数字输入	驱动器数据输入，2M Ω 上拉至 V _{CC}
GND	5	接地	器件接地
A	6	总线输入/输出	总线 I/O 端口 A (与 B 互补)
B	7	总线输入/输出	总线 I/O 端口 B (与 A 互补)
V _{CC}	8	电源	3.3V 至 5V 器件电源

6 规格

6.1 绝对最大额定值

请参阅⁽¹⁾

		最小值	最大值	单位
V _{CC}	电源电压	- 0.5	7	V
V _L	任何逻辑引脚 (D、MODE 或 F_SET) 的输入电压	- 0.3	5.7	V
V _A 、V _B	A 或 B 输入端的电压 (差分或相对于 GND)	- 18	18	V
I _O	接收器输出电流	- 24	24	mA
T _J	结温		170	°C
T _{STG}	存储温度	- 65	150	°C

(1) 应力超出绝对最大额定值下列出的值可能会对器件造成永久损坏。这些仅为应力额定值，并不表明器件在这些条件下或在 6.4 以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

6.2 ESD 等级

			值	单位	
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	A 和 B 引脚至 GND	±16,000	V
			所有引脚	±4,000	
		充电器件模式 (CDM)，符合 JEDEC 规范 JESD22-C101 ⁽²⁾	所有引脚	±1,500	

(1) JEDEC 文件 JEP155 指出：500V HBM 可实现在标准 ESD 控制流程下安全生产。

(2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 ESD 等级 - IEC 规格

			值	单位
V _(ESD)	静电放电	IEC 61000-4-2 ESD 接触放电，A 和 B 引脚至 GND	±8,000	V
		IEC 61000-4-2 ESD 空气间隙放电，A 和 B 引脚至 GND	±15,000	
		IEC 61000-4-4 电气快速瞬变，A 和 B 引脚至 GND	±4,000	

6.4 建议工作条件

			最小值	标称值	最大值	单位
V _{CC}	电源电压		3		5.5	V
V _{ID}	输入差分电压 (A 和 B 引脚)		- 7		12	V
V _{CM}	运行共模电压 (A 和 B 引脚)		- 7		12	V
V _{IH}	高电平输入电压 (D 和 MODE 引脚)		2		V _{CC}	V
V _{IL}	低电平输入电压 (D 和 MODE 引脚)		0		0.8	V
I _O	输出电流	驱动器	-60		60	mA
		接收器	-4		4	
R _{F_SET}	载波频率选择电阻器		1.5		80	kΩ
ΔR _{F_SET}	载波频率选择电阻器容差		-2		2	%
1/t _{UI}	数据速率	调制模式 ⁽¹⁾			f ₀ /10	bps
C _{F_SET}	F_SET 引脚上的建议负载电容				100	pF
T _A	工作环境温度		-40		125	°C

(1) f₀ 是由 F_SET 和 GND 引脚之间的外部电阻器设置的载波频率 (以 Hz 为单位)。

6.5 热性能信息

热指标 ⁽¹⁾		THVD8000	
		DDF (SOT-23)	
		8 引脚	
			单位
$R_{\theta JA}$	结至环境热阻	106.6	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	38.4	°C/W
$R_{\theta JB}$	结至电路板热阻	29.9	°C/W
ψ_{JT}	结至顶部特征参数	29.5	°C/W
ψ_{JB}	结至顶部特征参数	29.5	°C/W

(1) 有关新旧热指标的更多信息，请参阅《半导体和 IC 封装热指标》应用报告。

6.6 电气特性

在自然通风条件下的工作温度范围内 (除非另有说明) 所有典型值均在温度为 25°C 且电源电压 $V_{CC} = 5V$ 时测得。

参数		测试条件		最小值	典型值	最大值	单位
驱动器							
$ V_{OD} $	驱动器差分输出电压幅度	$R_L = 60 \Omega$, $-7V \leq V_{test} \leq 12V$, 在第二个脉冲处测得	参阅图 7-1	1.5	3.5		V
		$R_L = 100 \Omega$, $C_L = 50pF$, 在第二个脉冲处测得	参阅图 7-1	2	4		
		$R_L = 54 \Omega$, $C_L = 50pF$, 在第二个脉冲处测得	参阅图 7-1	1.5	3.5		
V_{OC}	稳态共模输出电压	$R_L = 60 \Omega$, $C_L = 50pF$	请参见图 7-2	1	$V_{CC}/2$	3	V
ΔV_{OC}	差分驱动器共模输出电压的变更	$R_L = 60 \Omega$, $C_L = 50pF$	参阅图 7-2	-160		160	mV
$V_{OC(PP)}$	峰值到峰值驱动器共模输出电压	$R_L = 60 \Omega$, $C_L = 50pF$, $V_{CC} = 3.3V$ 且 $V_{CC} = 5V$	参阅图 7-2		425		mV
I_{OS}	驱动器短路输出电流	MODE = V_{CC} , $-7V \leq [V_A \text{ 或 } V_B] \leq 12V$		-250		250	mA
f_0	最小载波频率 ⁽¹⁾	$R_{F_SET} = 77k\Omega$	参阅图 7-3		125		kHz
	最大载波频率 ⁽¹⁾	$R_{F_SET} = 1.5k\Omega$			5		
DCD_{f_0}	载波频率占空比失真	在 f_0 整个工作范围内测得		-2		2	%
Δf_0	载波频率容差	在容差为 $\pm 2\%$ 的 R_{F_SET} 下测得		-25		25	%
Δf_{SSC}	展频时钟的载波频率变化	在整个载波频率范围内测得			± 5		%
f_{SSC}	展频时钟速率				30		

在自然通风条件下的工作温度范围内（除非另有说明）所有典型值均在温度为 25°C 且电源电压 $V_{CC} = 5V$ 时测得。

参数		测试条件		最小值	典型值	最大值	单位
接收器							
I_I	接收模式下的总线输入电流	MODE = GND, $V_{CC} = 0V$ 或 $5.5V$	$V_I = 12V$		75	125	μA
			$V_I = -7V$	-97	-70		
V_{MAG_ZERO}	检测 R 输出端逻辑 0 的 OOK 信号差分摆幅 (幅度)	MODE = GND, 在整个共模范围内	125kHz			225	mV
			1MHz			150	
			5MHz			115	
V_{MAG_ONE}	检测 R 输出端逻辑 1 的 OOK 信号差分摆幅 (幅度)		125kHz		20		mV
			1MHz		10		
			5MHz		10		
V_{MAG_HYS}	接收器差分输入电压阈值迟滞		125kHz		40		mV
			1MHz		20		
			5MHz		20		
逻辑/控制引脚							
I_{IN}	输入电流 (D、MODE)	$V_O = 0V$ 或 V_{CC}		-5		5	μA
I_{IN}	输入电流 (F_SET)	$V_O = V_{CC}$				55	μA
V_O	输出电压 (F_SET)	$I_O = 0mA$			1.4		V
		$1.5k\Omega \leq R_{PD} \leq 78k\Omega$			785		mV
V_{OH}	接收器高电平输出电压	$I_{OH} = -4mA$		$V_{CC} - 0.4$	$V_{CC} - 0.2$		V
V_{OL}	接收器低电平输出电压	$I_{OL} = 4mA$			0.2	0.4	V
I_{OZ}	接收器高阻抗输出电流	$V_O = 0V$ 或 V_{CC} , MODE = 0		-1		1	μA
器件							
I_{CC}	电源电流 (静态)	传输模式	D = V_{CC} , MODE = V_{CC} , 在 F_SET 和 GND 之间使用电阻器, 空载		3.1	5	mA
		接收模式	D = V_{CC} , MODE = GND, 在 F_SET 和 GND 之间使用电阻器, 空载		4	6	
T_{SD}	热关断温度			160	170	185	$^{\circ}C$
T_{HYS}	热关断迟滞				11	15	$^{\circ}C$

(1) 有关完整的载波频率范围, 请参阅 OOK 调制部分

6.7 功率耗散特性

在自然通风条件下的工作温度范围内（除非另有说明）所有典型值均在温度为 25°C 且电源电压 $V_{CC} = 5V$ 时测得。

参数		测试条件	最小值	典型值	最大值	单位
PD _{OOK}	芯片功耗	MODE = V _{CC} , R _L = 60Ω, 无 C _L , 请参阅图 2		60	80	mW
				90	125	mW

6.8 开关特性

在自然通风条件下的工作温度范围内（除非另有说明）所有典型值均在温度为 25°C 且电源电压 $V_{CC} = 5V$ 时测得。

参数		测试条件	最小值	典型值	最大值	单位
驱动器						
t _r , t _f	驱动器差分输出上升和下降时间	R _L = 60Ω, C _L = 50pF, 请参阅图 7-4		10	30	ns
t _{PHL} , t _{PLH}	驱动器传播延迟			1.2	2.5	时钟
t _{SK(P)}	驱动器脉冲偏差, t _{PHL} - t _{PLH}			0.3	2.5	时钟
接收器						
t _r , t _f	接收器输出上升和下降时间	C _L = 15pF, 请参阅图 7-5		1.5	16	ns
t _{PHL} , t _{PLH}	接收器传播延迟时间			4	6.5	时钟
t _{SK(P)}	接收器脉冲偏差, t _{PHL} - t _{PLH}			1.1	3	
器件						
t _{TX-RX_OOK}	发送到接收模式更改延迟, OOK 模式	适用于所有 R _{FSET}			14	时钟
t _{RX-TX_OOK}	接收到发送模式更改延迟, OOK 模式	适用于所有 R _{FSET}			12	时钟
t _{TX_TIMEOUT}	发送超时延迟		60	110		s

7 参数测量信息

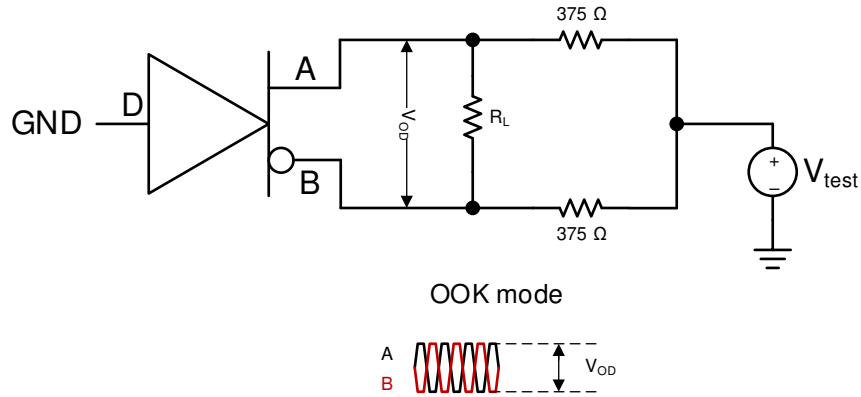


图 7-1. 带有共模负载的驱动器差分输出电压的测量

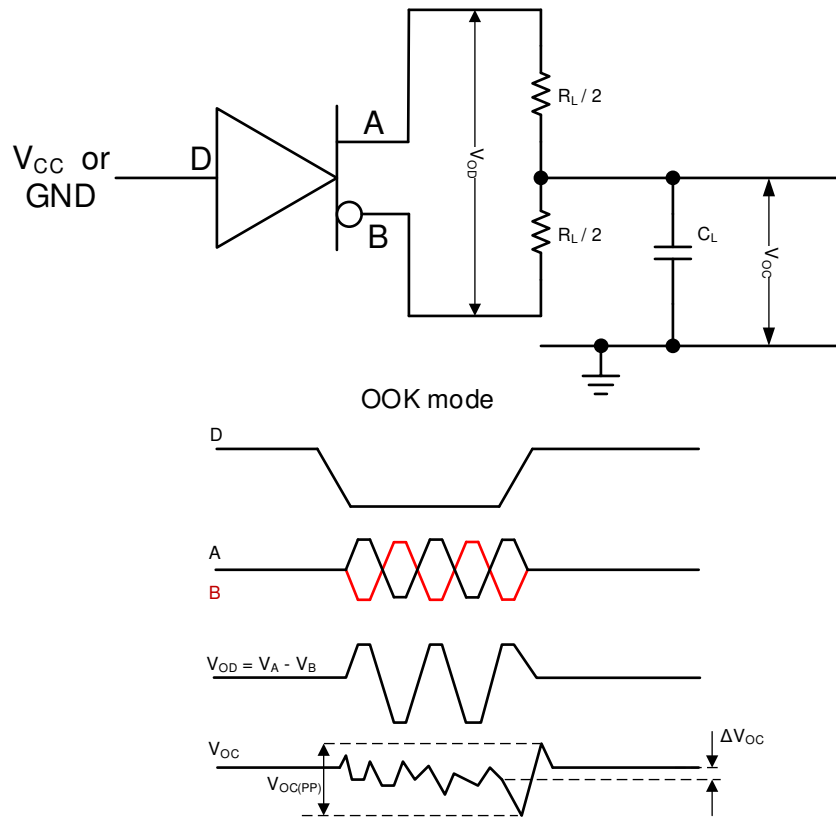


图 7-2. 驱动器差分 and 共模输出的测量

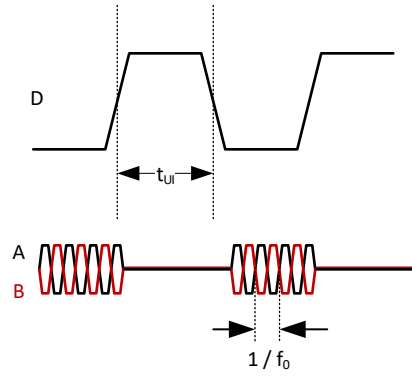


图 7-3. 载波频率测量

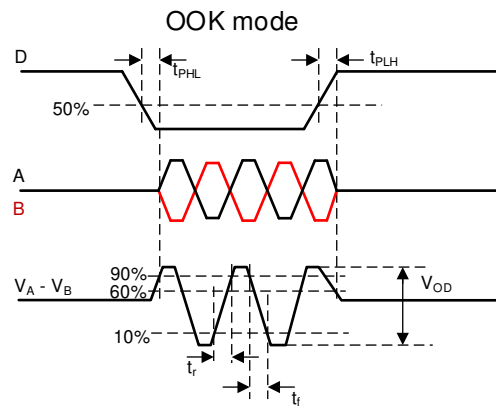
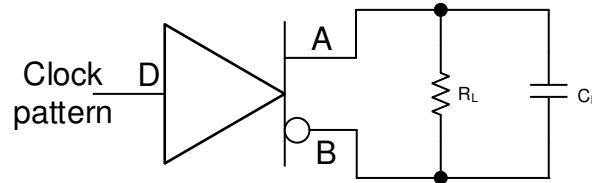


图 7-4. 驱动器开关特性的测量

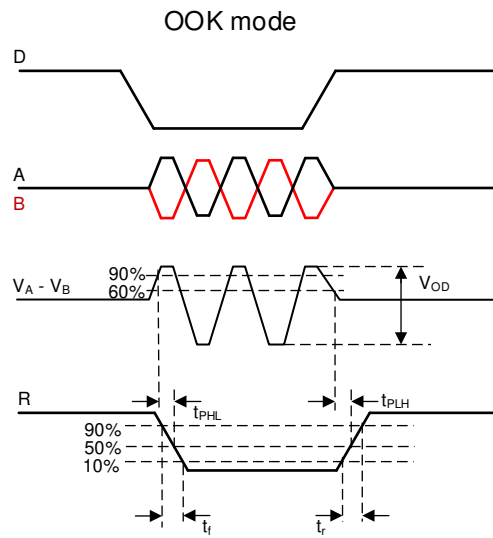
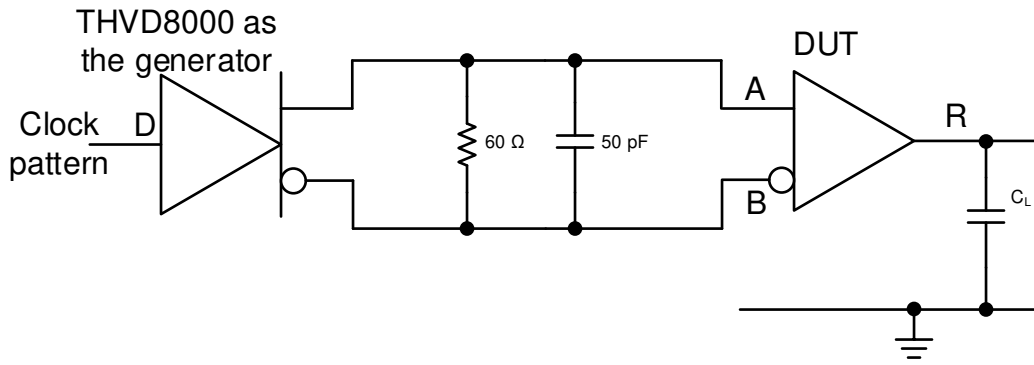


图 7-5. 接收器特性的测量

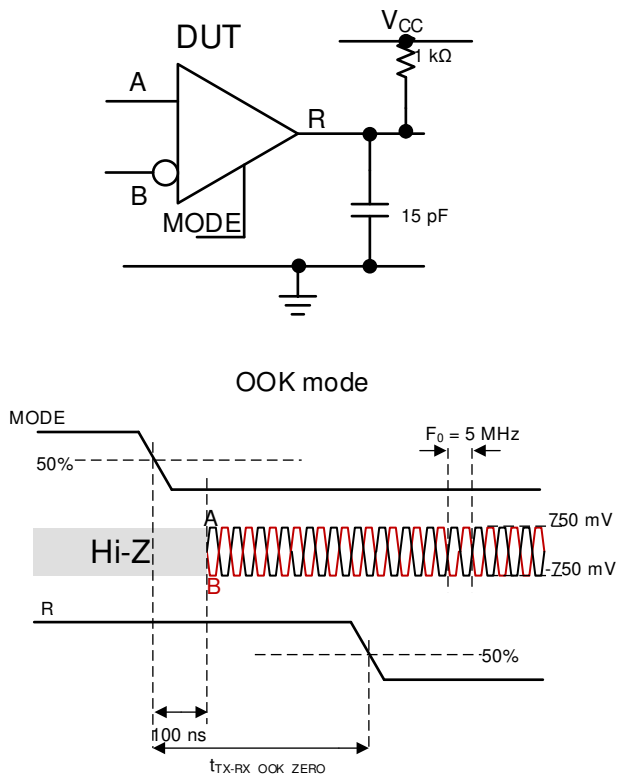


图 7-6. 低输出时发送到接收模式更改

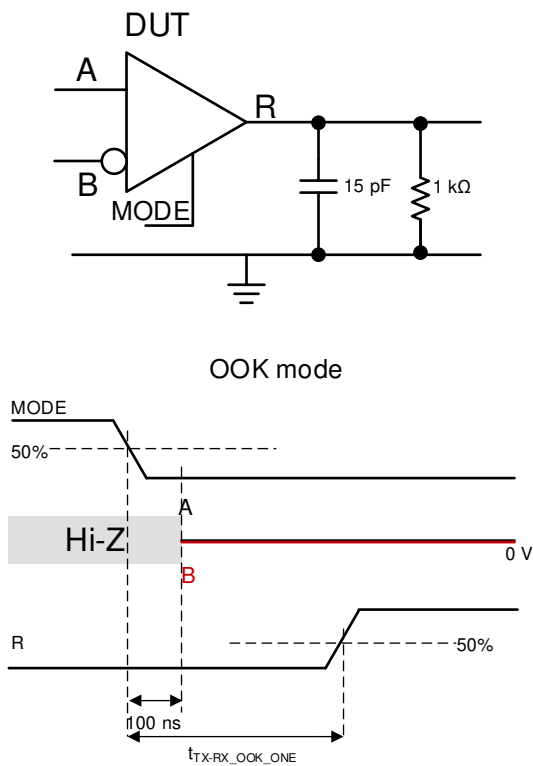


图 7-7. 高输出时发送到接收模式更改

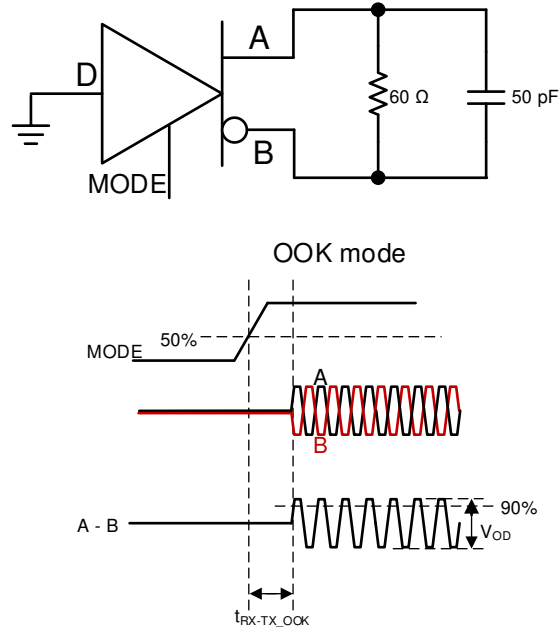


图 7-8. 接收到发送模式更改

表 8-1. OOK f_0 与 R_{F_SET} (continued)

R_{F_SET} (k Ω)	OOK f_0 (kHz)
4.4	2000
1.5	5000

用于生成载波频率的振荡器采用展频时钟来减少辐射。

8.3.2 OOK 解调

在 A 和 B 输入端接收到的 OOK 信号经过带通滤波器和峰值检测器，以重新生成原始数据流。图 8-2 显示了 OOK 输入和 R 输出波形。带通滤波器特性将根据载波频率（通过 R_{F_SET} 设置）自动调整为最佳设置。

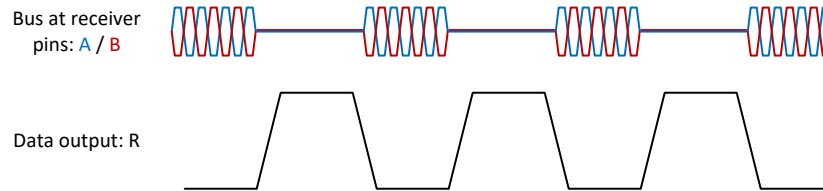


图 8-2. OOK 解调

8.3.3 发送器超时

驱动器路径包含超时特性，以防止故障节点在多点应用中无限期地占用总线。

如果 D 输入端未检测到边沿（上升或下降）的时间超过 $t_{TX_TIMEOUT}$ ，则驱动器停止发送并且输出将变为高阻抗。以下事件之一会使器件恢复正常运行。

- D 输入端的任何边沿
- 切换 MODE 引脚

发送路径在 t_{MODE} 内恢复运行。

8.3.4 无极性操作

在 OOK 模式下，THVD8000 在接收器输入端不受 A 和 B 极性的影响。接收器数据比较器仅检查接收输入信号幅度，忽略极性，以确定其逻辑电平。请注意，反转极性确实会导致脉宽失真降低。

8.3.5 无干扰模式更改

当更改 MODE 引脚的状态时，该器件包含高达 t_{MODE} 的延迟。此特性可确保在发送模式和接收模式之间转换时，A、B 和 R 输出无干扰。

8.3.6 集成 IEC ESD 和 EFT 保护

内部 ESD 保护电路可根据 IEC 61000-4-2 标准（接触放电高达 $\pm 8\text{kV}$ ），保护收发器免受静电放电 (ESD) 的影响，并根据 IEC 61000-4-4 标准（高达 $\pm 4\text{kV}$ ），保护收发器免受电气快速瞬变 (EFT) 的影响。这种集成保护消除了对外部元件的需求，从而减少了系统 BOM。

8.4 器件功能模式

表 8-2. THVD8000 功能模式

F_SET 配置	器件功能模式
R _{F_SET} 介于 F_SET 和 GND 之间	OOK 模式, f ₀ 由 R _{F_SET} 值设置
F_SET 处于高阻抗状态	无效, 不建议用于正常运行
F_SET 处于 V _{CC}	
F_SET 短接至 GND	

8.4.1 OOK 模式

当器件进行发送 (MODE = V_{CC}) 时, D 输入端的数据通过由 R_{F_SET} 值设置的载波频率进行调制。有关更多详细信息, 请参阅节 8.3.1。在接收 (MODE = GND) 时, 器件预计 A 和 B 输入端有 OOK 调制信号。数据进行解调并通过 R 引脚发送出去。有关更多详细信息, 请参阅节 8.3.2。

表 8-3. OOK 模式的驱动器功能表

F_SET	输入		输出		功能
	模式	D	A	B	
R _{F_SET} (请参阅表 8-1)	H	H 或 Z	偏置至 V _{CM}	偏置至 V _{CM}	驱动器在总线上主动偏置至 V _{CM}
	高电平	低电平	振荡	振荡	以载波频率主动驱动总线
	L 或 Z	X	Z	Z	驱动器被禁用, 器件处于接收模式

表 8-4. OOK 模式的接收器功能表

F_SET	输入		输出	功能
	模式	输入	R	
R _{F_SET} (请参阅表 8-1)	L 或 Z	在 F_SET 和 V _{ID} > V _{MAG_ZERO} 时振荡	L	接收有效总线低电平
	L 或 Z	在 F_SET 和 V _{MAG_ONE} < V _{ID} < V _{MAG_ZERO} 时振荡	?	接收无效总线, 输出不确定
	L 或 Z	在 F_SET 和 V _{ID} < V _{MAG_ONE} 时振荡	H	接收有效总线高电平
	L 或 Z	Z/不振荡	H	接收有效总线高电平
	L 或 Z	开路、短路、空闲 (V _{ID} = 0V)	H	失效防护高电平输出
	H	X	Z	接收器被禁用, 器件处于发送模式

8.4.2 热关断 (TSD)

THVD8000 具有称为热关断的保护特性。当结温达到 T_{SD} 时, 器件进入热关断保护模式。此模式禁用驱动器和接收器输出, 这将停止通过器件的所有通信。一旦结温下降到脱离热关断状态 (通常为 T_{SD} - T_{HYS}), 就会恢复正常运行。

9 应用信息免责声明

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

THVD8000 能够使用开关键控 (OOK) 通过交流耦合电源线对传输数据。

9.2 典型应用 (OOK 模式)

为了在一对导线上组合数据和电源，可以将电容器和电感器按偏置 T 型配置使用。高频差分数据通过串联电容交流耦合到总线上，而电源通过串联电感实现直流耦合。这些元件的值将取决于载波频率、总线上的节点数以及功率传输要求（即，给定节点提供或消耗的电压和总电流）。

发送的差分通信信号交流耦合到电源总线上，如下所示。这种配置的优点是，总线上传输的功率对差分数据几乎没有影响，因此能广泛应用于各种电压和电流场景。通过 THVD8000 以 100mA 至 1A 的电流在 24VDC 或 24VAC 电源总线上传输，可实现典型应用。但是，由于采用交流耦合，THVD8000 无法直接使用这些电压。有关更多信息，请参阅 [THVD8000 设计指南](#)。

在图 9-1 中，总线上有一个可选的整流器网络。这个二极管网络可以确保节点从总线正确地接收电源，即使线路已交换也是如此。

端接电阻 R_T 不是器件功能所必需的，但可以通过减少电缆端部可能出现的反射来改善某些应用中的信号完整性。

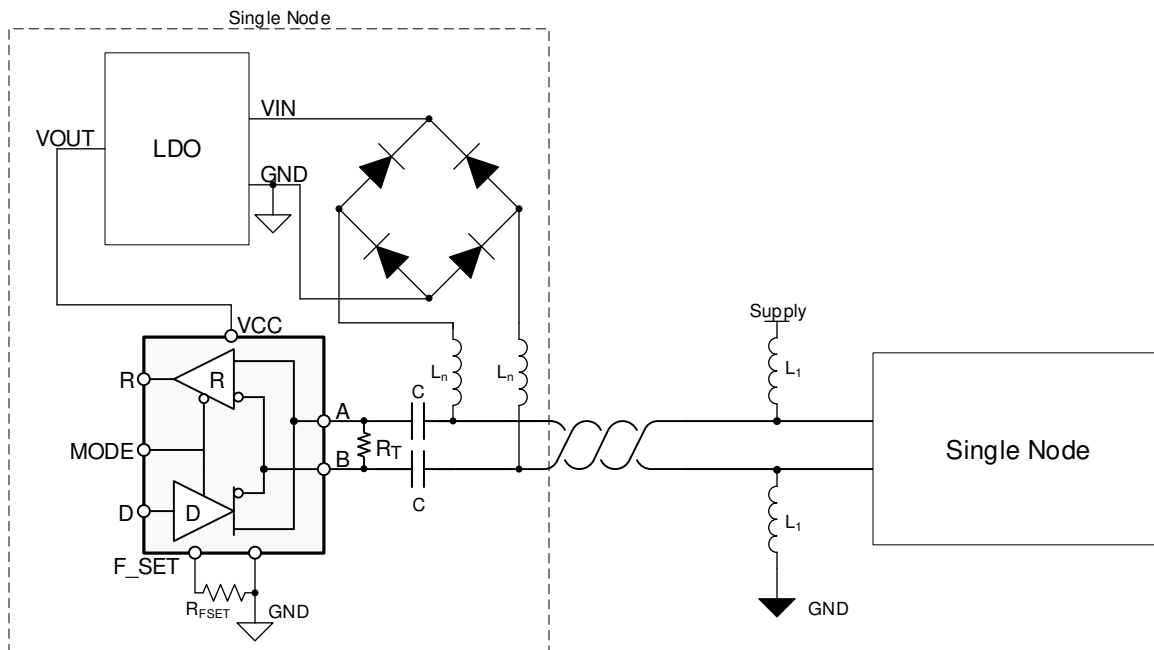


图 9-1. 具有 2 个节点的典型电力线网络

9.2.1 设计要求

主要要求是总线电容器和功率电感器的值。这两个值都取决于所选的载波频率。

9.2.1.1 载波频率

该器件使用开关键控在总线上传输二进制数据。请阅读节 8.3.1 以了解详细信息。数据的调制和解调可能会由于低到高和高到低转换时间不对称而导致脉宽失真。这些不对称是由于发送路径中数据与内部载波振荡器的同步以及

接收路径中带通滤波器的响应时间等因素造成的。通过选择远高于所需数据速率的载波频率，可以尽可能地减少这些因素的影响。建议频率比至少为 10:1。

9.2.2 详细设计过程

9.2.2.1 电感器值选择

务必要注意的是，选择的电感器还必须考虑功耗。除电感值外，电感器的尺寸应能处理最大预期电流。

选择的并联总阻抗应使载波频率下的总等效阻抗为 $Z \geq 375 \Omega$ 。因此，假设 RS-485 负载为 60Ω 端接电阻。如果应用中不使用端接，则载波频率下的总等效阻抗可降至 $Z \geq 60 \Omega$ 。这些示例假设使用了端接。方程式 1 显示了电感器 L_1 到 L_n 的并联总阻抗公式。由于每个节点的电感值应该相同，因此很容易确定每个节点的阻抗应该是总等效阻抗的 n 倍。例如，如果有 4 个节点连接到总线，等效阻抗为 375Ω ，那么每个节点的阻抗应该为 $1,500 \Omega$ 。

$$Z = Z_1 || Z_2 || \dots || Z_n \quad (1)$$

要确定建议的电感值，可以重新排列方程式 2 以确定 L_n ，如方程式 3 所示。

$$Z_n = 2\pi f_0 L_n \quad (2)$$

$$L_n = \frac{Z_n}{2\pi f_0} \quad (3)$$

f_0 是使用的载波频率 (OOK 频率)。如果假设之前每个节点的阻抗为 $1.5k \Omega$ 、载波频率为 $1MHz$ ，则所得的电感限值为每个节点约 $240\mu H$ 。请注意，这是每个节点的最小建议值。将图 9-2 作为最小电感值的快速参考，获得 375Ω 的总阻抗。该值乘以总线上的节点数，可获得每个节点的最小电感。参考前面的示例，如果有 4 个节点，载波频率为 $1MHz$ ，则最小总电感约为 $60\mu H$ ，乘以 4 即为 $240\mu H$ 。

9.2.2.2 电容器值选择

电容器选择比电感器选择更容易，主要是因为电容阻抗对于允许更高频率的信号通过很重要。但是，必须仔细选择电容器的电压额定值以满足应用要求。应特别考虑热插拔节点，以确保热插拔期间的电压瞬变不超过绝对最大值。请参考节 6.1。

总线上的节点数量不会影响电容计算。电容器的阻抗如方程式 4 所示。

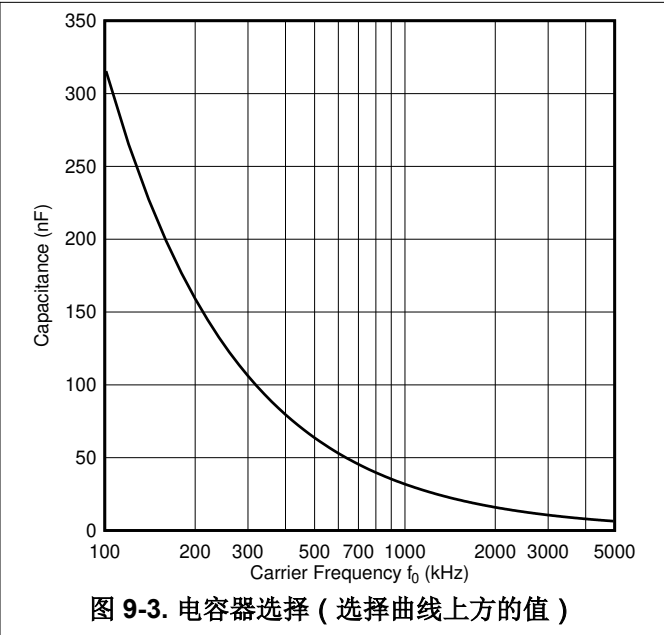
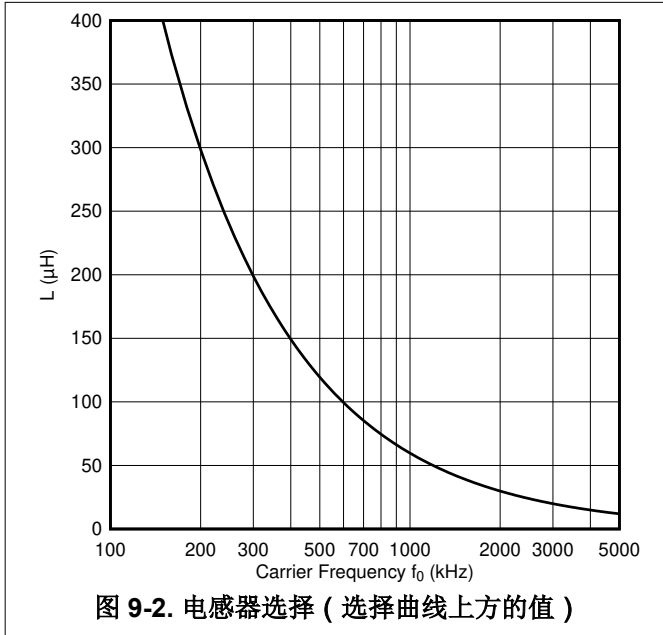
$$Z = \frac{1}{2\pi f_0 C} \quad (4)$$

保持 $Z \leq 5 \Omega$ 可使载波频率下的阻抗足够低，以允许数据通过。如果重新排列公式以计算 C ，则结果如方程式 5 所示。

$$C = \frac{1}{2\pi f_0 Z} \quad (5)$$

如果使用前面的 $1MHz$ 载波频率示例，则最小电容值约为 $32nF$ 。有关快速参考，请参阅图 9-3。

9.2.3 应用曲线



10 电源相关建议

为确保在所有数据速率和电源电压下可靠运行，应使用 100nF 至 220nF 的陶瓷电容器和 1μF 电容器 (用于 ESD 敏感型设计) 对电源进行去耦，且这些电容器应尽可能靠近电源引脚。这样有助于减少开关模式电源输出中出现的电源电压波纹，并且有助于补偿 PCB 电源层的电阻和电感。

11 布局

11.1 布局指南

稳健而可靠的总线节点设计通常需要使用外部瞬态保护器件，以抑制工业环境中可能出现的浪涌瞬变。这些瞬变的频率带宽较宽（大概 3MHz 至 300MHz），因此在 PCB 设计过程中应该应用高频布局技术。

1. 将保护电路放置在靠近总线连接器的位置，以防止噪声瞬变在电路板上传播。
2. 使用 V_{CC} 和接地平面来提供低电感。请注意，高频电流倾向于沿阻抗最小的路径流动，而非电阻最小的路径。
3. 将 F_SET 元件放置在引脚附近，使电容负载保持在低于推荐值的状态
4. 在模式下使用上拉或下拉电阻器以设置默认状态
5. 在尽可能靠近电路板上收发器、UART 和/或控制器 IC 的 V_{CC} 引脚的位置应用 100nF 至 220nF 去耦电容器。
6. 当去耦电容器和保护器件连接 V_{CC} 和接地时，应至少使用两个过孔以更大限度降低有效过孔电感。
7. 将 $1k\Omega$ 至 $10k\Omega$ 的上拉和下拉电阻器用于使能线路，以在瞬态事件期间限制这些线路中的噪声电流。
8. 如果 TVS 钳位电压高于收发器总线引脚的指定最大电压，则在 A 和 B 总线中插入防脉冲电阻器。这些电阻器可限制进入收发器的剩余钳位电流并防止其锁存。
9. 虽然纯 TVS 保护足以应对高达 1kV 的浪涌瞬态，但如果出现的瞬态更高，则需要使用金属氧化物压敏电阻 (MOV) 将瞬态降低到几百伏的钳位电压，以及使用瞬态阻断单元 (TBU) 将瞬态电流限制在小于 1mA 的状态。

11.2 布局示例

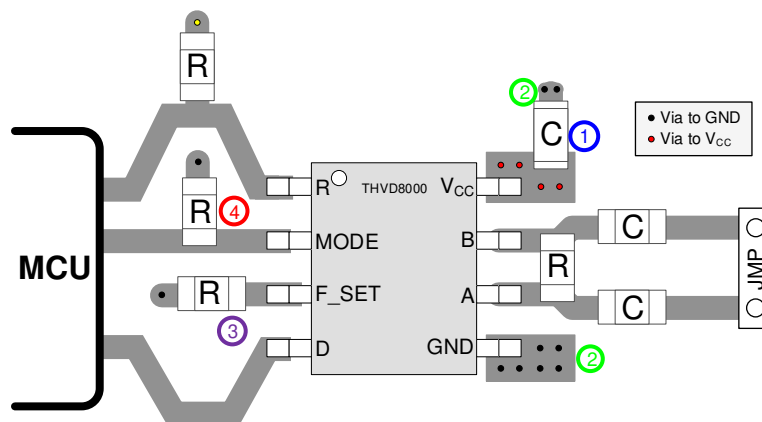


图 11-1. 布局示例 (OOK)

12 器件和文档支持

12.1 器件支持

12.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [订阅更新](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

12.3 支持资源

[TI E2E™ 支持论坛](#) 是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [《使用条款》](#)。

12.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

12.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

12.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
THVD8000DDFR	ACTIVE	SOT-23-THIN	DDF	8	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	8000	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
THVD8000DDFR	SOT-23-THIN	DDF	8	3000	180.0	9.5	3.17	3.1	1.1	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
THVD8000DDFR	SOT-23-THIN	DDF	8	3000	184.0	184.0	19.0

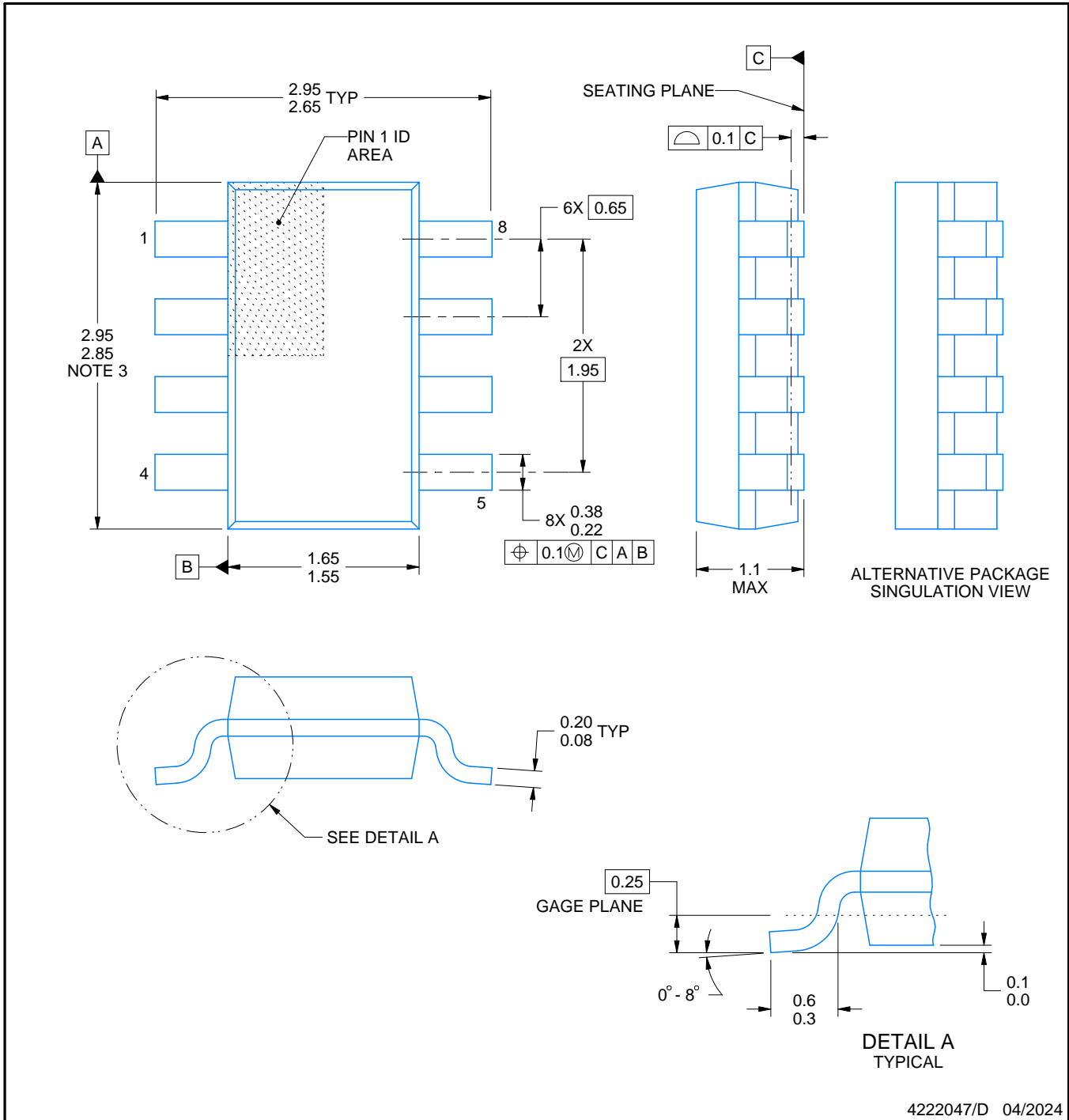
DDF0008A



PACKAGE OUTLINE

SOT-23 - 1.1 mm max height

PLASTIC SMALL OUTLINE



4222047/D 04/2024

NOTES:

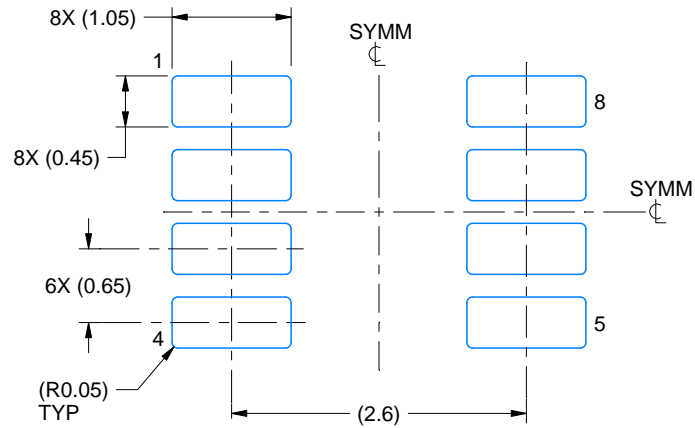
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.

EXAMPLE BOARD LAYOUT

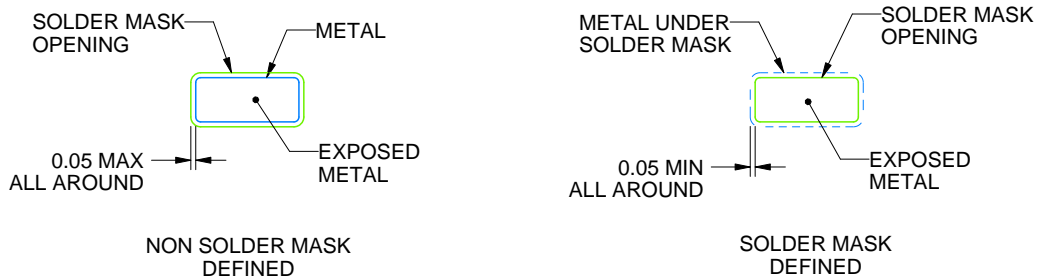
DDF0008A

SOT-23 - 1.1 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4222047/D 04/2024

NOTES: (continued)

- 4. Publication IPC-7351 may have alternate designs.
- 5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DDF0008A

SOT-23 - 1.1 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4222047/D 04/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司