

具有漏极开路输出的双路低功耗轨到轨输入 CMOS 比较器

1 特性

- 低功耗 (最大值) : $I_S = 10 \mu A$
- 宽电源电压范围 : 2.7V 至 15V
- 轨到轨输入共模电压范围
- 漏极开路输出
- 短路保护 : 40mA
- 传播延迟 ($V_S = 5V$ 、100mV 过驱) : 420ns
- LMC6772Q 符合 AEC-Q 标准
- LMC6772Q 的温度范围为 $-40^\circ C$ 至 $125^\circ C$

2 应用

- 笔记本电脑
- 手机
- 计量系统
- 手持电子设备
- RC 计时器
- 警报和监控电路
- 窗口比较器、多谐振荡器

3 说明

LMC6772 是一款超低功耗双路比较器, 最大电源电流为 $10 \mu A$ 。这款比较器设计用于宽电源电压范围, 最低电源电压为 2.7V。

LMC6772 的共模电压范围超出正负电源轨, 这在单电源应用中是一项显著优势。LMC6772 的开漏输出可实现“线或”配置。开漏输出还具有一项优势: 可将输出上拉至最高 15V 的任意电压轨, 不受 LMC6772 自身电源电压限制。

LMC6772 专为低功耗为关键参数的系统设计。凭借在 2.7V 电源电压下的稳定运行表现及轨到轨性能优势, 该比较器非常适合电池供电应用场景。

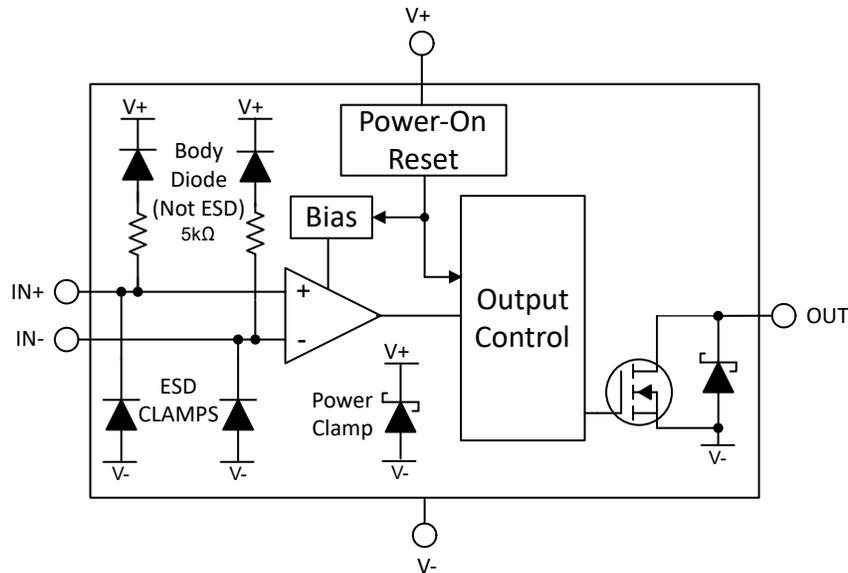
有关该器件的推挽输出级版本, 请参阅 LMC6762 数据表。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
LMC6772x	SOIC (8)	3.91mm × 4.90mm
	VSSOP (8)	3.00mm × 3.00mm

(1) 有关更多信息, 请参阅 节 9。

(2) 封装尺寸 (长 × 宽) 为标称值, 并包括引脚 (如适用)。



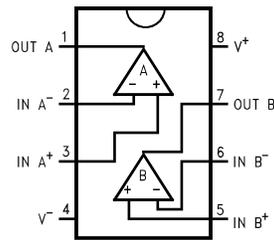
功能方框图



内容

1 特性	1	6.2 输入共模电压范围.....	9
2 应用	1	6.3 低压运行.....	9
3 说明	1	6.4 输出短路电流.....	10
4 引脚配置和功能	3	6.5 迟滞.....	10
5 规格	4	6.6 Spice 精简模型.....	10
5.1 绝对最大额定值.....	4	6.7 典型应用.....	10
5.2 运行额定值.....	4	7 器件和文档支持	14
5.3 2.7V 电气特性.....	5	7.1 文档支持.....	14
5.4 5.0V 和 15.0V 电气特性.....	6	7.2 商标.....	14
5.5 交流电气特性.....	7	7.3 静电放电警告.....	14
5.6 典型特性.....	8	7.4 术语表.....	14
6 应用信息	9	8 修订历史记录	14
6.1 应用信息免责声明.....	9	9 机械、封装和可订购信息	14

4 引脚配置和功能



8 引脚 PDIP/SOIC/VSSOP 顶视图

5 规格

5.1 绝对最大额定值

	值 ⁽¹⁾	单位
ESD 容差 ⁽²⁾	1.5	kV
差分输入电压	(V+) + 0.3V 至 (V-) - 0.3	V
输入/输出引脚上的电压	(V+) + 0.3V 至 (V-) - 0.3	V
电源电压 (V+ - V-)	16	V
输入引脚上的电流 ⁽⁶⁾	±5	mA
输出引脚上的电流 ^{(3) (5)}	±30	mA
电源引脚上的电流, LMC6772	40	mA
引线温度 (焊接时, 10 秒)	260	°C
贮存温度范围	-65°C 至 150	°C
结温 ⁽⁴⁾	150	°C

- (1) 绝对最大额定值表示超过之后可能对器件造成损坏的限值。运行条件额定值表示器件可正常运行的条件, 但无法确保器件的具体性能。有关可确保的规范和测试条件, 请参阅电气特性。
- (2) 人体放电模型, 1.5kΩ 与 100pF 串联。两个比较器的输出引脚 (引脚 1 和引脚 7) 的 ESD 耐受电压为 1.5kV。所有其他引脚的 ESD 耐受电压为 2kV。
- (3) 同时适用于单电源供电和双电源供电。在环境温度升高的情况下, 持续短路运行可能会导致超过允许的最大结温 (150°C)。输出电流长期超过 ±30mA 会损害可靠性。
- (4) 最大功耗是与 T_{J(MAX)}、θ_{JA} 和 T_A 相关的函数。任意环境温度下的最大允许功耗为 PD = (T_{J(MAX)} - T_A) / θ_{JA}。所有数字均适用于直接焊接到 PC 板的封装。
- (5) 当 V+ > 12V 时, 请勿将输出短路至 V+, 否则会对可靠性造成不利影响。
- (6) 只有当输入电压超过绝对最大额定输入电压时才需要限制输入引脚电流。

5.2 运行额定值

	值 ⁽¹⁾	单位
电源电压	2.7 ≤ V _S ≤ 15	V
结温范围		
LMC6772AI、LMC6772BI	-40°C ≤ T _J ≤ 85	°C
LMC6772Q	-40°C ≤ T _J ≤ 125	°C
热阻 (θ _{JA})		
8 引脚 SOIC	136	°C/W

- (1) 绝对最大额定值表示超过之后可能对器件造成损坏的限值。运行条件额定值表示器件可正常运行的条件, 但无法确保器件的具体性能。有关可确保的规范和测试条件, 请参阅电气特性。

5.3 2.7V 电气特性

除非另有说明，否则所有限值均基于以下条件： $T_J = 25^\circ\text{C}$ 、 $V^+ = 2.7\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V^+/2$ 。限值适用于极端温度条件。

符号	参数	条件	典型值 ⁽¹⁾	LMC6772AI 限值 ⁽²⁾	LMC6772BI 限值 ⁽²⁾	LMC6772Q 限值 ⁽²⁾	单位
V_{OS}	输入失调电压		3	5 8	15 18	10 13	mV max
TCV_{OS}	输入失调电压温漂		2.0				$\mu\text{V}/^\circ\text{C}$
I_{B}	输入电流		0.02				pA
I_{OS}	输入失调电流		0.01				pA
CMRR	共模抑制比		75				dB
PSRR	电源抑制比	$\pm 1.35\text{V} < V_{\text{S}} < \pm 7.5\text{V}$	80				dB
A_{V}	电压增益	(有意设计)	100				dB
V_{CM}	输入共模电压范围	CMRR > 55dB	3.0	2.9 2.7	2.9 2.7	2.9 2.7	V min
			-0.3	-0.2 0.0	-0.2 0.0	-0.2 0.2	V max
V_{OL}	输出电压低电平	$I_{\text{LOAD}} = 2.5\text{mA}$	0.2	0.3 0.4	0.3 0.4	0.3 0.45	V max
I_{S}	电源电流	适用于两个比较器(输出低电平)	12	20 25	20 25	20 25	μA max
I_{Leakage}	输出泄漏电流	$V_{\text{IN}(+)} = 0.5\text{V}$, $V_{\text{IN}(-)} = 0\text{V}$, $V_{\text{O}} = 15\text{V}$	0.1	500	500	500 1000	nA

- (1) 典型值表示最可能的参数标准。
 (2) 所有限值均根据测试或统计分析确定。

5.4 5.0V 和 15.0V 电气特性

除非另有说明，否则所有限值均基于以下条件： $T_J = 25^\circ\text{C}$ 、 $V^+ = 5.0\text{V}$ 和 15.0V 、 $V^- = 0\text{V}$ 、 $V_{CM} = V^+/2$ 。限值适用于极端温度条件。

符号	参数	条件	典型值 ⁽¹⁾	LMC6772AI 限值 ⁽²⁾	LMC6772BI 限值 ⁽²⁾	LMC6772Q 限值 ⁽²⁾	单位
V_{OS}	输入失调电压		3	5 8	15 18	10 13	mV max
TCV_{OS}	输入失调电压温漂	$V^+ = 5\text{V}$	2.0				$\mu\text{V}/^\circ\text{C}$
		$V^+ = 15\text{V}$	4.0				
I_B	输入电流	$V = 5\text{V}$	0.04				pA
I_{OS}	输入失调电流	$V^+ = 5\text{V}$	0.02				pA
CMRR	共模抑制比	$V^+ = 5\text{V}$	75				dB
		$V^+ = 15\text{V}$	82				
PSRR	电源抑制比	$\pm 2.5\text{V} < V_S < \pm 5\text{V}$	80				dB
A_V	电压增益	(有意设计)	100				dB
V_{CM}	输入共模电压范围	$V^+ = 5.0\text{V}$ CMRR > 55dB	5.3	5.2 5.0	5.2 5.0	5.2 5.0	V min
			-0.3	-0.2 0.0	-0.2 0.0	-0.2 0.0	V max
		$V^+ = 15\text{V}$ CMRR > 55dB	15.3	15.2 15.0	15.2 15.0	15.2 15.0	V min
			-0.3	-0.2 0.0	-0.2 0.0	-0.2 0.0	V max
V_{OL}	输出电压低电平	$V^+ = 5\text{V}$ $I_{LOAD} = 5\text{mA}$	0.2	0.4 0.55	0.4 0.55	0.4 0.55	V max
		$V^+ = 15\text{V}$ $I_{LOAD} = 5\text{mA}$	0.2	0.4 0.55	0.4 0.55	0.4 0.55	V max
I_S	电源电流	适用于两个比较器 (输出低电平)	12	20 25	20 25	20 25	μA max
I_{SC}	短路电流	$V^+ = 15\text{V}$, 灌电流, $V_O = 12\text{V}$ ⁽³⁾	45				mA

- (1) 典型值表示最可能的参数标准。
- (2) 所有限值均根据测试或统计分析确定。
- (3) 当 $V^+ > 12\text{V}$ 时，请勿将输出短路至 V^+ ，否则会对可靠性造成不利影响。

5.5 交流电气特性

除非另有说明，否则所有限值均基于以下条件： $T_J = 25^\circ\text{C}$ 、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_O = V^+/2$ 。限值适用于极端温度条件。

符号	参数	条件	典型值 ⁽¹⁾	LMC6772AI 限值 ⁽²⁾	LMC6772BI 限值 ⁽²⁾	单位
t_{RISE}	上升时间	$f = 10\text{kHz}$, $C_L = 50\text{pF}$, 过驱 = 10mV ⁽³⁾	15			ns
t_{FALL}	下降时间	$f = 10\text{kHz}$, $C_L = 50\text{pF}$, 过驱 = 10mV ⁽³⁾	15			ns
t_{PHL}	传播延迟 (高电平到低电平)	$f = 10\text{kHz}$, $C_L = 50\text{pF}$ ⁽³⁾	10mV	900		ns
			100mV	450		ns
t_{PLH}	传播延迟 (低电平到高电平)	$f = 10\text{kHz}$, $C_L = 50\text{pF}$ ⁽³⁾	10mV	900		ns
			100mV	420		ns

(1) 典型值表示最可能的参数标准。

(2) 所有限值均根据测试或统计分析确定。

(3) C_L 包括探头和夹具电容。上升时间、下降时间和传播延迟均在 2V 输入阶跃下测量。

5.6 典型特性

$T_A = 25^\circ\text{C}$, $V_S = 12\text{V}$, $R_{\text{PULLUP}} = 2.5\text{k}$, $C_L = 20\text{pF}$, $V_{\text{CM}} = 0\text{V}$, $V_{\text{UNDERDRIVE}} = 100\text{mV}$, $V_{\text{OVERDRIVE}} = 100\text{mV}$ (除非另有说明)。

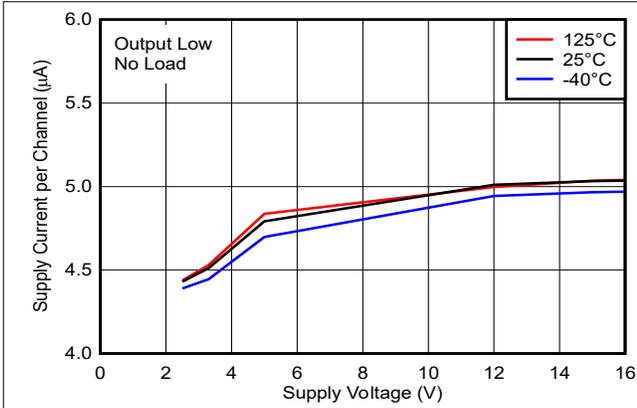


图 5-1. 每通道电源电流与电源电压间的关系，输出低电平

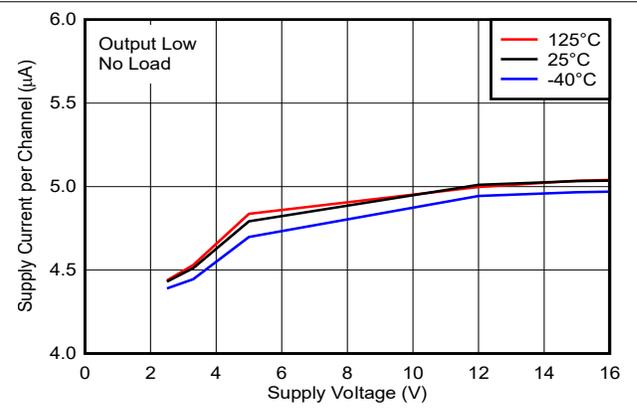


图 5-2. 每通道电源电流与电源电压间的关系，输出高电平

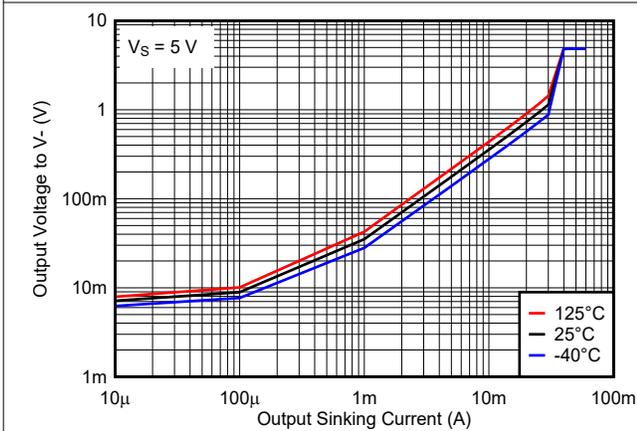


图 5-3. 输出电压与输出灌电流间的关系，5V

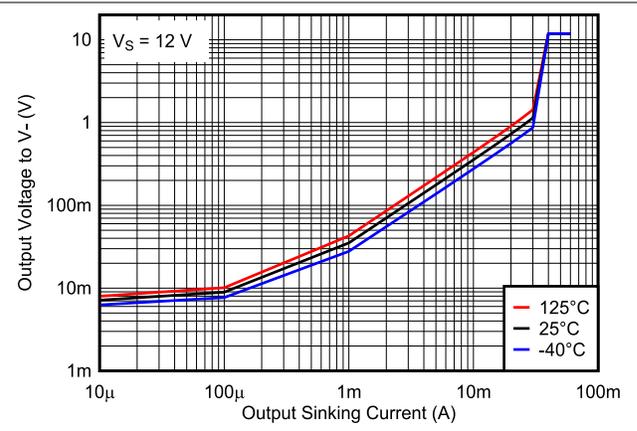


图 5-4. 输出电压与输出灌电流间的关系，12V

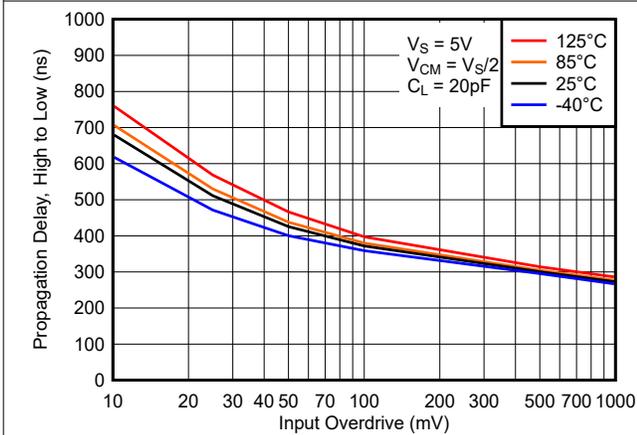


图 5-5. 传播延迟，从高电平到低电平，5V

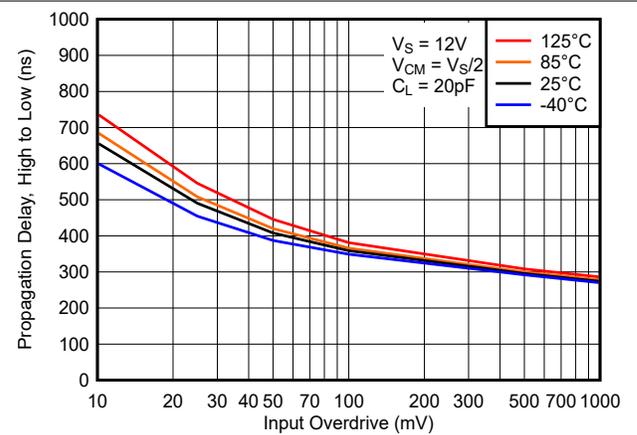


图 5-6. 传播延迟，从高电平到低电平，12V

6 应用信息

6.1 应用信息免责声明

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

6.2 输入共模电压范围

在 2.7V、5V 和 15V 的电源电压下，LMC6772 的输入共模电压范围超过了这两个电源电压。与运算放大器一样，CMVR 由比较器在器件共模范围内的 V_{OS} 变化定义。75dB (典型值) 的 CMRR ($\Delta V_{OS}/\Delta V_{CM}$) 意味着在器件的整个共模范围内偏移小于 1mV。室温下 $V^+ = 5V$ 时，绝对最大输入电压在任一电源轨基础上向外扩展了 200mV。

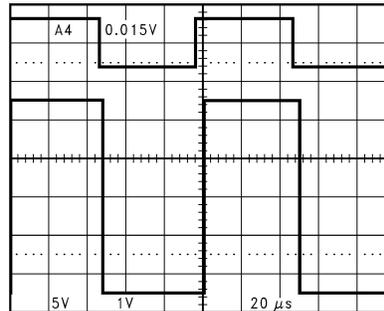


图 6-1. 输入信号超过了 LMC6772 电源电压，但输出中并未产生相位反转

宽输入电压范围意味着比较器可用于检测接近接地的信号，以及接近电源的信号。这是电源监控电路中一项非常实用的功能。

LMC6772 的输入共模电压范围超过电源电压、输入电流为 20fA (典型值)，并且具有高输入阻抗，因此非常适合传感器应用。LMC6772 无需使用放大器或偏置电路即可直接连接到传感器。在产生几十到几百毫伏输出的传感器电路中，LMC6772 可以将传感器信号与适当的小基准电压进行比较。该基准电压可以接近接地或正电源轨。

6.3 低压运行

比较器是模拟信号与数字电路连接的常见器件。LMC6772 设计为在 2.7V 的电源电压下运行，同时不影响性能，可满足 3V 数字系统的需求。

当电源电压为 2.7V 时，共模电压范围扩展至比负电源低 200mV (确保)。除了能够检测正电源轨附近信号的比较器之外，该特性在低压应用中非常有用。

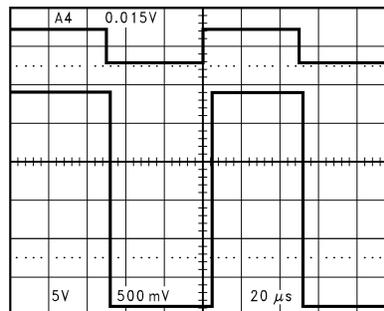


图 6-2. 即使在 2.7V 的低电源电压下，超过电源电压的输入信号也不会输出端产生相位反转

在 $V^+ = 2.7V$ 时，传播延迟为 $t_{PLH} = 420ns$ 且 $t_{PHL} = 450ns$ ，过驱为 $100mV$ 。请参阅性能曲线了解详细的特性信息。

6.4 输出短路电流

LMC6772 具有 $40mA$ 的短路电流保护。然而，该比较器无法承受持续的短路、瞬态电压或电流尖峰，或者对超出电源电压的任何电压的短路。输出端串联一个电阻器可降低短路带来的影响。对于从 PC 板发送信号的输出端，使用额外的保护器件，例如连接到电源轨的二极管和压敏电阻。

6.5 迟滞

如果输入信号有很大的噪声，当输入信号重复通过阈值时，比较器输出可能会跳闸几次。可以通过使用如下所示的迟滞来解决这个问题。

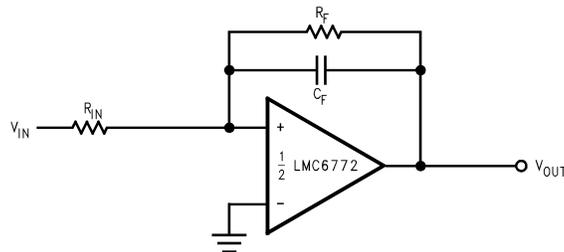


图 6-3. 抵消输入电容的影响

在反馈电阻器上添加的电容会增加开关速度，并提供更多的短期迟滞。这会使电路具有更高的抗噪性能。

6.6 Spice 精简模型

为 LMC6772 提供了一个 Spice 宏模型。该模型包括以下仿真：

- 输入共模电压范围
- 静态和动态电源电流
- 输入过驱特性

以及宏模型磁盘上列出的更多其他特性。

WEBENCH 设计中心团队（网址为 www.ti.com）免费提供了此运算放大器和许多其他运算放大器的 SPICE 宏模型

6.7 典型应用

6.7.1 通用逻辑电平转换器

LMC6772 的输出为输出 NMOS 晶体管的非限定漏极。多个漏极可连接在一起，实现输出或逻辑功能。输出上拉电阻器可连接至允许电源电压范围内的任意可用电源电压。

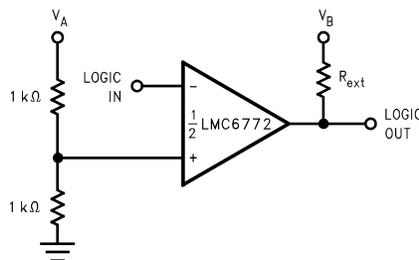


图 6-4. 通用逻辑电平转换器

两个 $1k\Omega$ 电阻器将输入偏置在电源电压的一半。上拉电阻器连接到输出逻辑电源。凭借宽工作范围，LMC6772 非常适合逻辑电平转换应用。

6.7.2 单稳态多谐振荡器

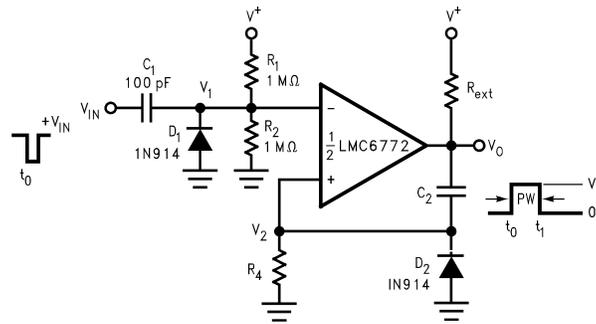


图 6-5. 单稳态多谐振荡器

单稳态多谐振荡器具有一个稳定状态，该状态可无限期保持，直至受到外部触发进入另一个准稳定状态。因此，可以使用单稳态多谐振荡器来生成所需宽度的脉冲。

通过调整 C_2 和 R_4 的值来设置所需的脉冲宽度。可以使用 R_1 和 R_2 的电阻分压器来确定输入触发脉冲的幅度。当 $V_1 < V_2$ 时，LMC6772 将改变状态。二极管 D_2 为电容器 C_2 提供快速放电路径，以便在脉冲结束时复位。二极管还可防止将同相输入驱动至低于接地值。

6.7.3 双稳态多谐振荡器

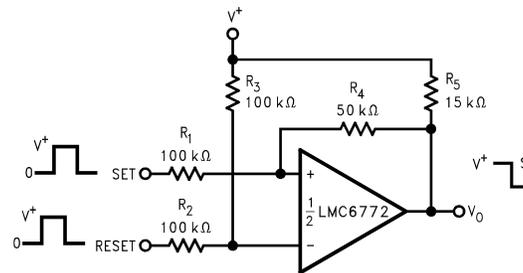


图 6-6. 双稳态多谐振荡器

双稳态多谐振荡器有两个稳定状态。基准电压由 R_2 和 R_3 的分压器设置。施加到 SET 端子的脉冲会将比较器的输出切换为高电平。 R_1 、 R_4 和 R_5 的电阻分压器现在将同相输入钳位到大于基准电压的电压。施加到 RESET 的脉冲现在会将输出切换为低电平。

6.7.4 过零检测器

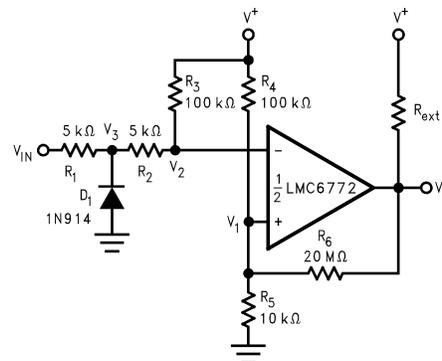


图 6-7. 过零检测器

R_4 和 R_5 的分压器在同相输入端建立基准电压 V_1 。通过使 R_1 和 R_2 的串联电阻等于 R_5 ，比较器将在 $V_{IN} = 0$ 时切换。二极管 D_1 确保 V_3 绝对不会低于 $-0.7V$ 。然后， R_2 和 R_3 的分压器防止 V_2 低于地电平。设置了少量迟滞以确保快速进行输出电压转换。

6.7.5 振荡器

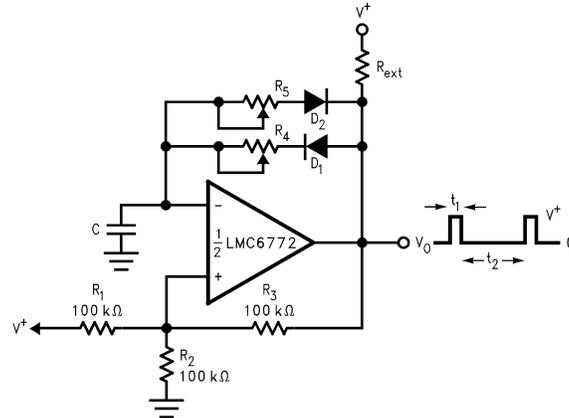


图 6-8. 方波生成器件

图 6-8 显示了 LMC6772 在方波发生器件电路中的应用。环路的总迟滞由 R_1 、 R_2 和 R_3 设置。 R_4 和 R_5 根据输出状态为电容器 C 提供单独的充电和放电路径。充电路径由 R_4 和 D_1 进行设置。因此，脉冲宽度 t_1 由 R_4 和 C 的 RC 时间常数决定。同样，电容器的放电路径由 R_5 和 D_2 设置。因此，脉冲之间的时间 t_2 可以通过改变 R_5 来改变，脉冲宽度可以通过 R_4 来改变。输出的频率可通过改变 R_4 和 R_5 来更改。

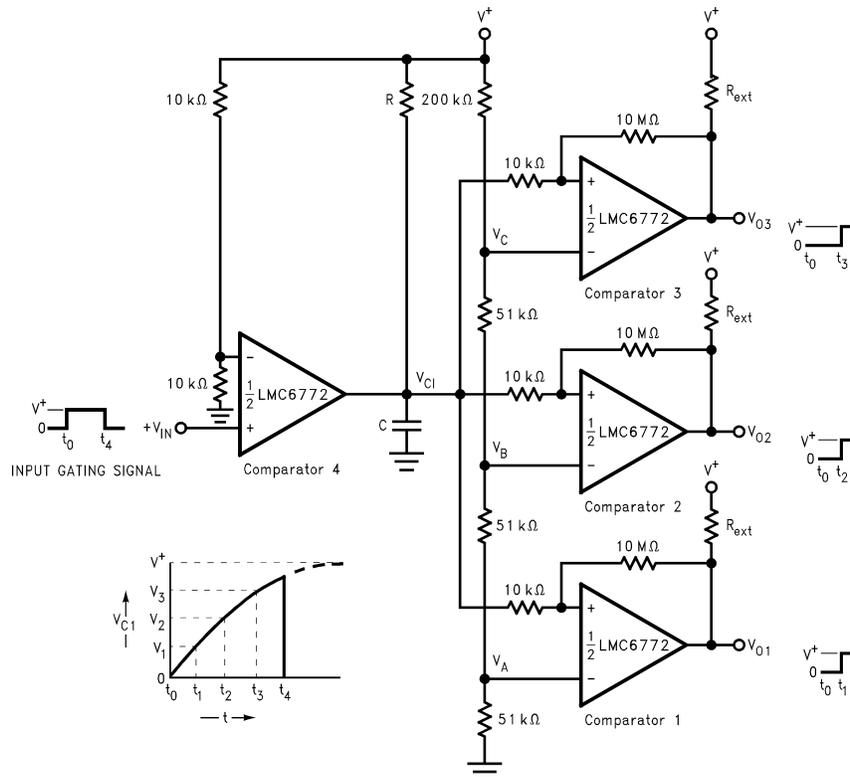


图 6-9. 延时时间生成器

上方所示电路从某个时间基准起以规定的时间间隔提供输出信号，并在输入返回到地时自动将输出复位。考虑 $V_{IN} = 0$ 的情况。比较器 4 的输出也接地。这意味着比较器 1、2 和 3 的输出也接地。施加输入信号后，比较器 4 的输出端将变为高电平，电容 C 将通过电阻 R 呈指数规律充电。上图显示了这一点。当 V_{C1} 高于基准电压 V_A 、 V_B 和 V_C 时，比较器 1、2 和 3 的输出电压切换到高电平状态。提供了少量迟滞，以确保在选择 RC 时间常数以提供长延迟时间时能够快速切换。

7 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

7.1 文档支持

7.2 商标

所有商标均为其各自所有者的财产。

7.3 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

7.4 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

8 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision F (March 2013) to Revision G (November 2025)	Page
• 已根据现行标准更新数据表。添加了 <i>功能方框图</i> 和 <i>封装信息表</i>	1
• 已删除 <i>电气特性</i> 中典型的输入失调电压随时间变化的漂移.....	5
• 更新了 <i>交流电气特性</i>	7
• 更新了典型性能曲线.....	8

Changes from Revision E (March 2013) to Revision F (March 2013)	Page
• 将美国国家通用数据表的版面布局更改为 TI 格式.....	12

9 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMC6772AIM	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	LMC67 72AIM
LMC6772AIM/NOPB	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	LMC67 72AIM
LMC6772AIMM	Obsolete	Production	VSSOP (DGK) 8	-	-	Call TI	Call TI	-40 to 85	C21
LMC6772AIMM/NOPB	Active	Production	VSSOP (DGK) 8	1000 SMALL T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 85	C21
LMC6772AIMM/NOPB.A	Active	Production	VSSOP (DGK) 8	1000 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	C21
LMC6772AIMMX/NOPB	Active	Production	VSSOP (DGK) 8	3500 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 85	C21
LMC6772AIMMX/NOPB.A	Active	Production	VSSOP (DGK) 8	3500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	C21
LMC6772AIMMX/NOPB.B	Active	Production	VSSOP (DGK) 8	3500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	C21
LMC6772AIMX/NOPB	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 85	(6772AI, LMC67) 72AIM
LMC6772AIMX/NOPB.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	(6772AI, LMC67) 72AIM
LMC6772AIMX/NOPB.B	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	(6772AI, LMC67) 72AIM
LMC6772BIM	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	LMC67 72BIM
LMC6772BIM/NOPB	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	LMC67 72BIM
LMC6772BIMX	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	LMC67 72BIM
LMC6772BIMX/NOPB	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	(6772BI, LMC67) 72BIM
LMC6772BIMX/NOPB.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	(6772BI, LMC67) 72BIM
LMC6772BIN/NOPB	Obsolete	Production	PDIP (P) 8	-	-	Call TI	Call TI	-	LMC6772 BIN
LMC6772QMM/NOPB	Active	Production	VSSOP (DGK) 8	1000 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	AX5A
LMC6772QMM/NOPB.A	Active	Production	VSSOP (DGK) 8	1000 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	AX5A
LMC6772QMMX/NOPB	Active	Production	VSSOP (DGK) 8	3500 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	AX5A
LMC6772QMMX/NOPB.A	Active	Production	VSSOP (DGK) 8	3500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	AX5A

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMC6772QMMX/NOPB.B	Active	Production	VSSOP (DGK) 8	3500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	AX5A

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF LMC6772, LMC6772-Q1 :

- Catalog : [LMC6772](#)
- Automotive : [LMC6772-Q1](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LMC6772AIMM/NOPB	VSSOP	DGK	8	1000	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
LMC6772AIMMX/NOPB	VSSOP	DGK	8	3500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LMC6772AIMMX/NOPB	VSSOP	DGK	8	3500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
LMC6772AIMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1
LMC6772AIMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
LMC6772BIMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
LMC6772QMM/NOPB	VSSOP	DGK	8	1000	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
LMC6772QMMX/NOPB	VSSOP	DGK	8	3500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
LMC6772QMMX/NOPB	VSSOP	DGK	8	3500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LMC6772AIMM/NOPB	VSSOP	DGK	8	1000	353.0	353.0	32.0
LMC6772AIMMX/NOPB	VSSOP	DGK	8	3500	367.0	367.0	35.0
LMC6772AIMMX/NOPB	VSSOP	DGK	8	3500	353.0	353.0	32.0
LMC6772AIMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LMC6772AIMX/NOPB	SOIC	D	8	2500	353.0	353.0	32.0
LMC6772BIMX/NOPB	SOIC	D	8	2500	353.0	353.0	32.0
LMC6772QMM/NOPB	VSSOP	DGK	8	1000	353.0	353.0	32.0
LMC6772QMMX/NOPB	VSSOP	DGK	8	3500	353.0	353.0	32.0
LMC6772QMMX/NOPB	VSSOP	DGK	8	3500	367.0	367.0	35.0

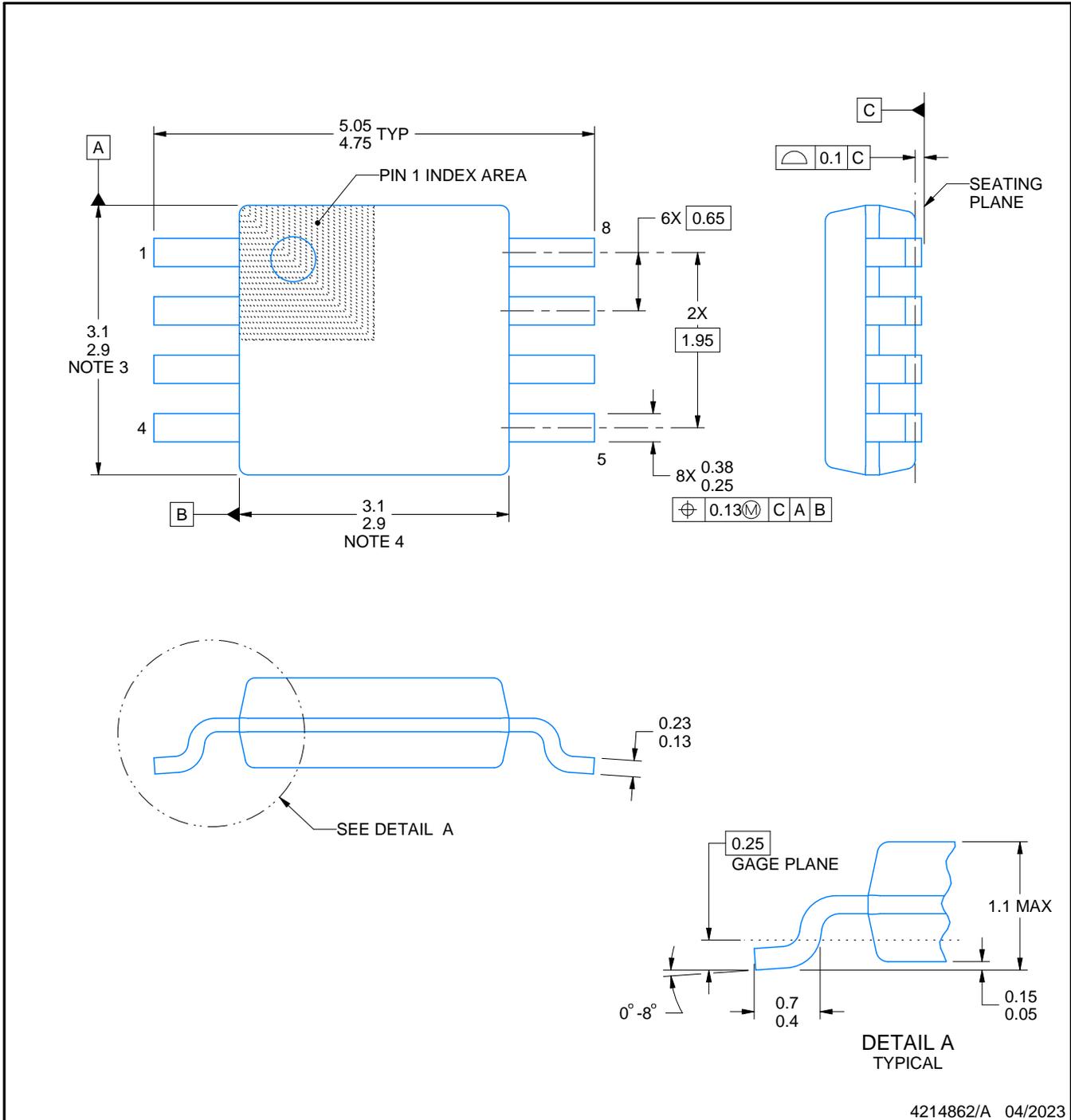
DGK0008A



PACKAGE OUTLINE

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



NOTES:

PowerPAD is a trademark of Texas Instruments.

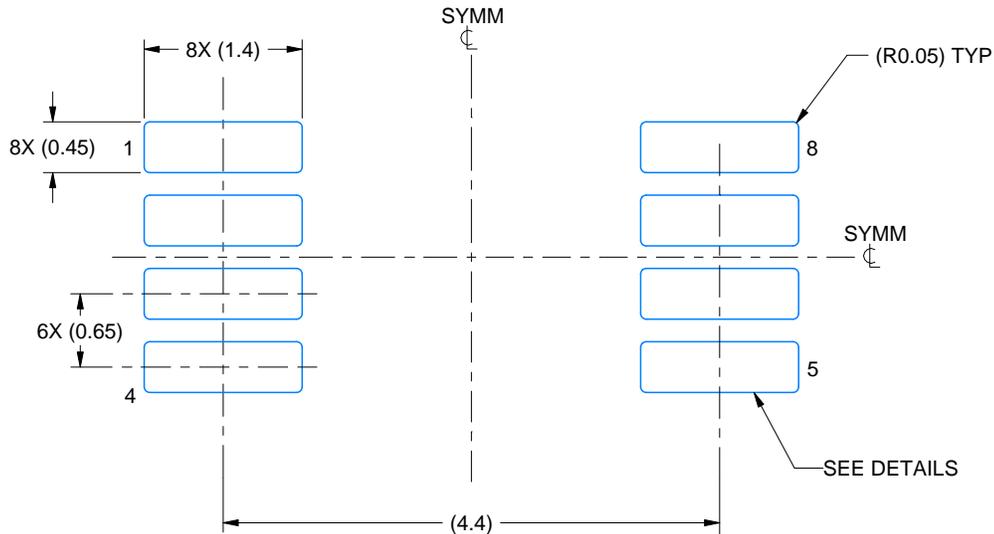
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187.

EXAMPLE BOARD LAYOUT

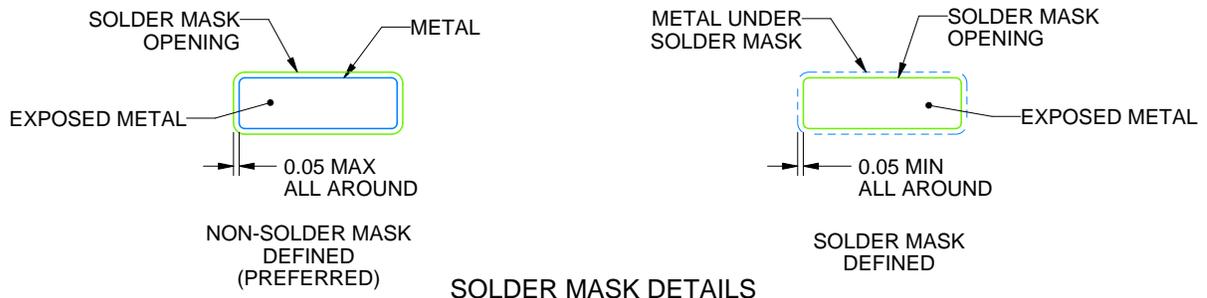
DGK0008A

™ VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



4214862/A 04/2023

NOTES: (continued)

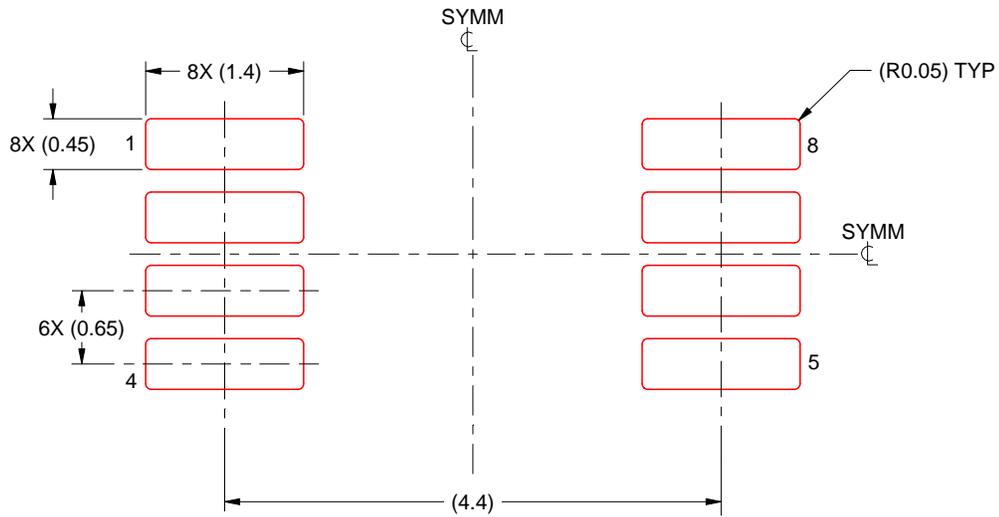
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.
9. Size of metal pad may vary due to creepage requirement.

EXAMPLE STENCIL DESIGN

DGK0008A

™ VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE

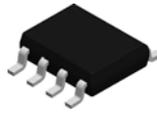


SOLDER PASTE EXAMPLE
SCALE: 15X

4214862/A 04/2023

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

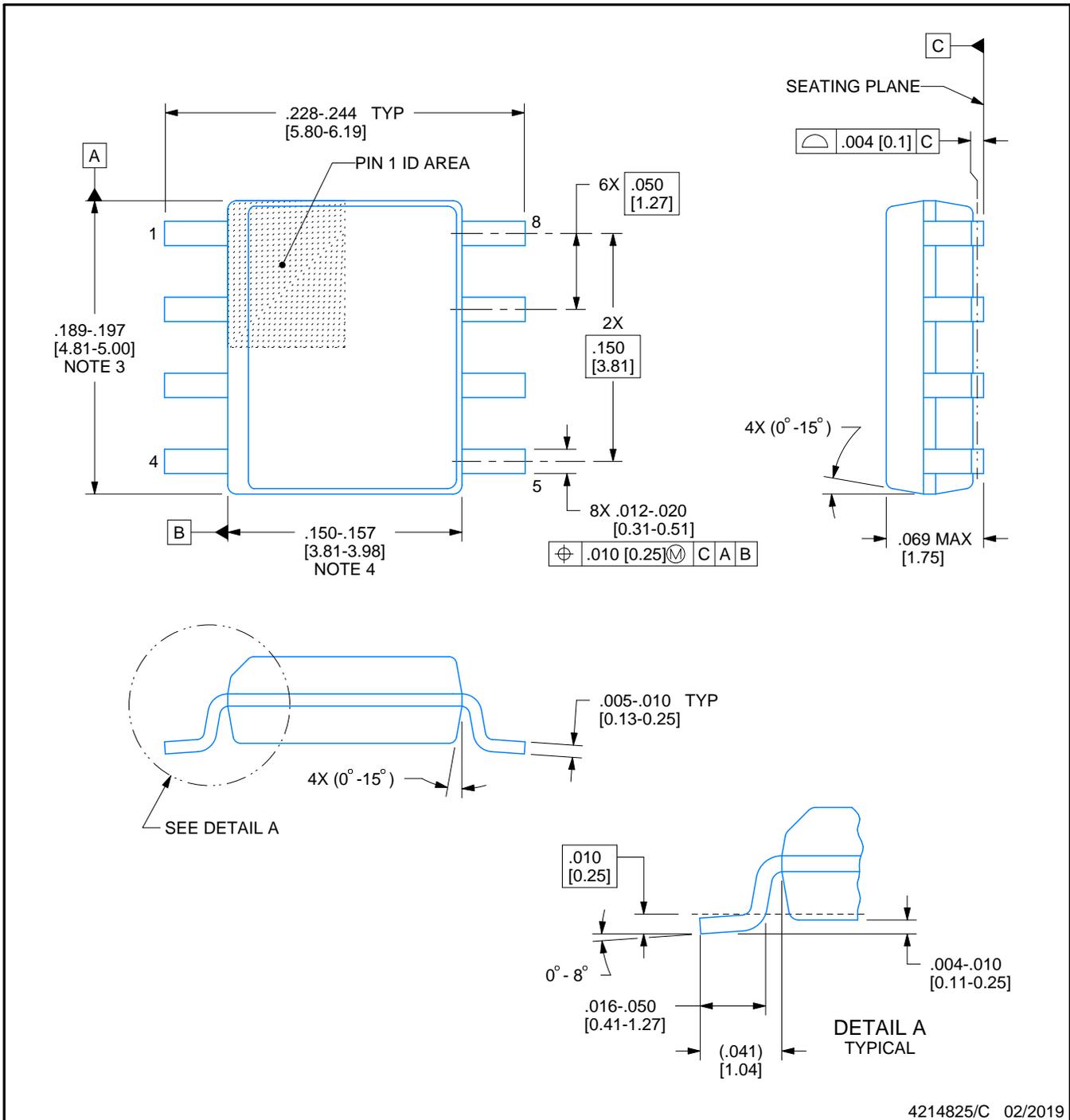


D0008A

PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

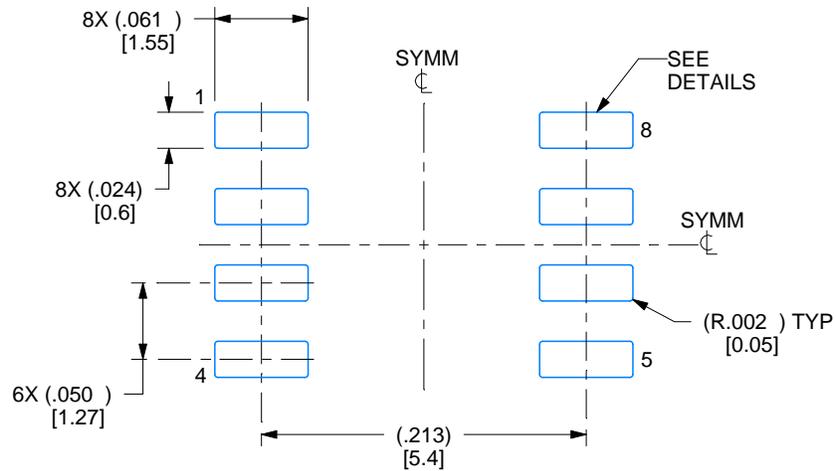
- Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed $.006$ [0.15] per side.
- This dimension does not include interlead flash.
- Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

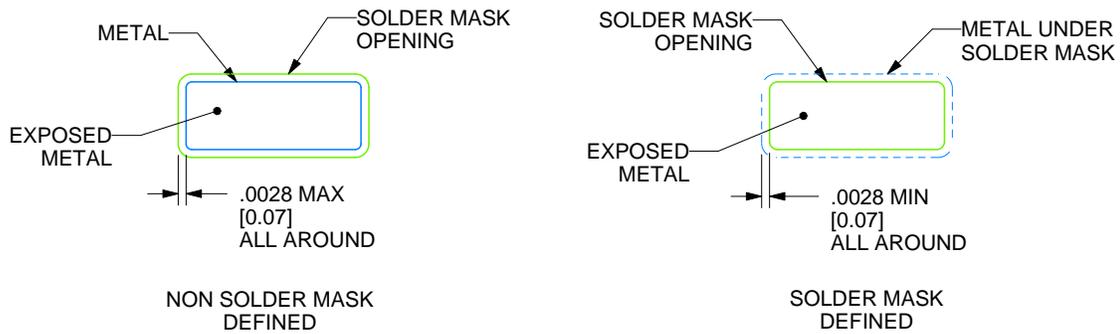
D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

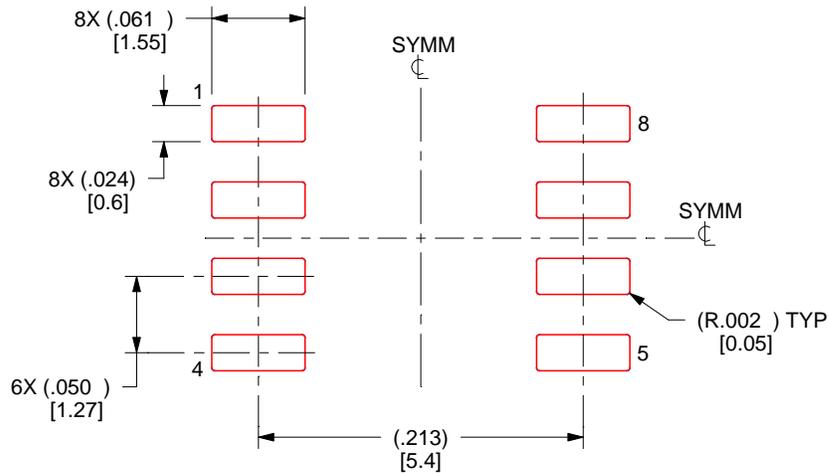
- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

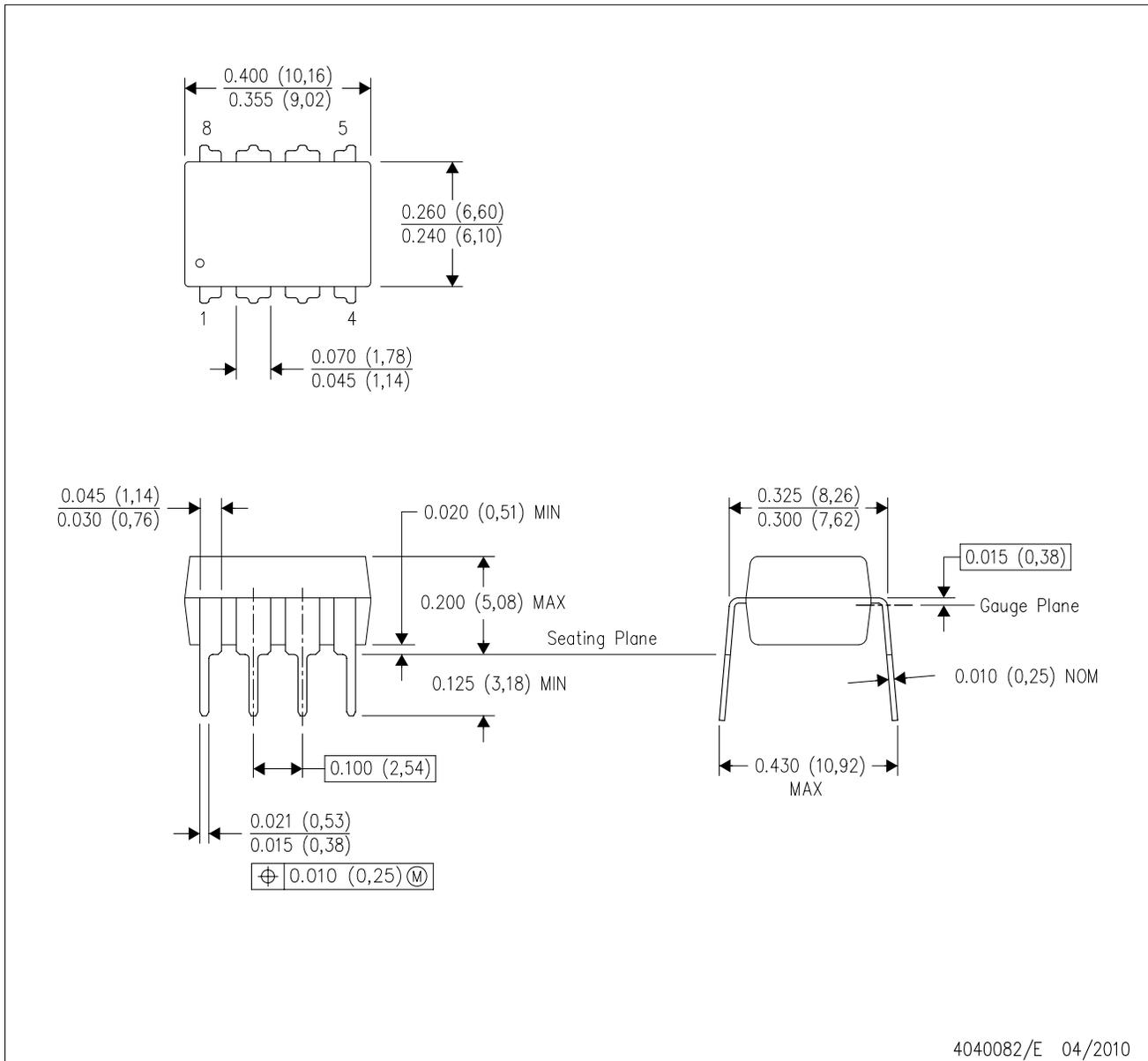
4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

P (R-PDIP-T8)

PLASTIC DUAL-IN-LINE PACKAGE



- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Falls within JEDEC MS-001 variation BA.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月