

SN74AHC1G09 具有开漏输出的单路双输入正与门

1 特性

- 工作范围为 2V 至 5.5V
- 低功耗， I_{CC} 最大值为 10 μ A
- 5V 时， t_{pd} 最大值为 6ns
- 5V 时，输出驱动为 ± 8 mA
- 闩锁性能超过 250mA，符合 JESD 17 规范

2 应用

- 将电源正常信号进行结合
- 使能数字信号

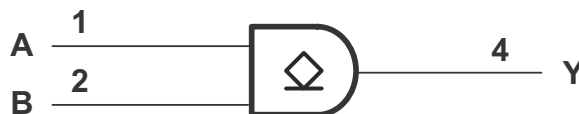
3 说明

SN74AHC1G09 是一款具有开漏输出配置的单路 2 输入正与门。该器件以正逻辑执行布尔逻辑运算 $Y = A \times B$ 。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾	封装尺寸 ⁽³⁾
SN74AHC1G09	DBV (SOT-23 , 5)	2.9mm × 2.8mm	2.9mm × 1.6mm
	DCK (SC70 , 5)	2mm × 2.1mm	2mm × 1.25mm

- 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
- 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。
- 封装尺寸 (长 × 宽) 为标称值，不包括引脚。



逻辑图



内容

1 特性	1	7.2 功能方框图	8
2 应用	1	7.3 特性说明	8
3 说明	1	7.4 器件功能模式	8
4 引脚配置和功能	3	8 应用和实现	9
5 规格	4	8.1 应用信息	9
5.1 绝对最大额定值	4	8.2 典型应用	9
5.2 ESD 等级	4	8.3 电源相关建议	10
5.3 建议运行条件	4	8.4 布局	10
5.4 热性能信息	5	9 器件和文档支持	11
5.5 电气特性	5	9.1 文档支持	11
5.6 开关特性, $V_{CC} = 3.3V \pm 0.3V$	5	9.2 接收文档更新通知	11
5.7 开关特性, $V_{CC} = 5V \pm 0.5V$	6	9.3 支持资源	11
5.8 工作特性	6	9.4 商标	11
5.9 典型特性	6	9.5 静电放电警告	11
6 参数测量信息	7	9.6 术语表	11
7 详细说明	8	10 修订历史记录	11
7.1 概述	8	11 机械、封装和可订购信息	11

4 引脚配置和功能

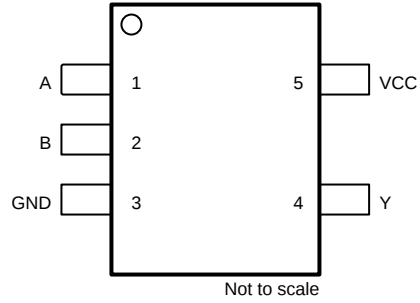


图 4-1. DBV 或 DCK 封装，5 引脚 SOT-23 或 SC70 (顶视图)

表 4-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
A	1	I	输入
B	2	I	输入
GND	3	—	接地
V _{CC}	5	—	电源引脚
支持	4	O	输出

(1) I = 输入，O = 输出

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位	
V _{CC}	电源电压	-0.5	7	V	
V _I	输入电压 ⁽²⁾	-0.5	7	V	
V _O	输出电压 ⁽²⁾	-0.5	V _{CC} 0.7	V	
I _{IK}	输入钳位电流	(V _I < 0)	-20	mA	
I _{OK}	输出钳位电流	(V _O < 0 或 V _O > V _{CC})	-20	mA	
I _O	持续输出电流	(V _O = 0 至 V _{CC})	-25	+25	mA
通过 V _{CC} 或 GND 的持续电流		-50	+50	mA	
T _J	最大结温		150	°C	
T _{stg}	贮存温度	-65	150	°C	

(1) 应力超出绝对最大额定值下列出的值可能会对器件造成永久损坏。这些仅是压力额定值，并不意味着器件在这些条件下以及在 [建议运行条件](#) 以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

(2) 如果遵守输入和输出电流额定值，输入和输出电压可超过额定值。

5.2 ESD 等级

		值	单位
V _(ESD)	静电放电		
	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2500	V
充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±1000		

(1) JEDEC 文档 JEP155 指出: 500V HBM 能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文件 JEP157 指出: 250V CDM 可实现在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
V _{CC}	电源电压	2	5.5	V
V _{IH}	高电平输入电压	V _{CC} = 2 V	1.5	V
		V _{CC} = 3V	2.1	
		V _{CC} = 5.5 V	3.85	
V _{IL}	低电平输入电压	V _{CC} = 2 V	0.5	V
		V _{CC} = 3V	0.9	
		V _{CC} = 5.5 V	1.65	
V _I	输入电压	0	5.5	V
V _O	输出电压	0	5.5	V
I _{OL}	低电平输出电流	V _{CC} = 2 V	50	μA
		V _{CC} =3.3V±0.3V	4	mA
		V _{CC} =5V±0.5V	8	
Δt/Δv	输入转换上升或下降速率	V _{CC} =3.3V±0.3V	100	ns/V
		V _{CC} =5V±0.5V	20	
T _A	自然通风条件下的工作温度范围	-55	125	°C

(1) 器件所有的未使用输入必须保持在 V_{CC} 或 GND 以确保器件正常运行。请参阅 [CMOS 输入缓慢变化或悬空的影响](#), SCBA004。

5.4 热性能信息

热指标 ⁽¹⁾	SN74AHC1G09		单位
	DBV (SOT-23)	DCK (SC70)	
	5 引脚	5 引脚	
R _{θJA} 结至环境热阻	278	289.2	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用报告。

5.5 电气特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	测试条件	V _{CC}	T _A	最小值	典型值	最大值	单位	
V _{OL}	I _{OL} = 50μA	2V				0.1	V	
		3V				0.1		
		4.5V				0.1		
	I _{OL} = 4mA	3V	T _A = 25°C					0.36
			T _A = -40°C 至 +85°C					0.44
			T _A = -55°C 至 +125°C					0.55
	I _{OL} = 8 mA	4.5V	T _A = 25°C					0.36
			T _A = -40°C 至 +85°C					0.44
			T _A = -55°C 至 +125°C					0.55
I _I	V _I = 5.5V 或 GND	0 V 至 5.5 V	T _A = 25°C			±0.1	μA	
			T _A = -40°C 至 +85°C			±1		
			T _A = -55°C 至 +125°C			±2		
I _{CC}	V _I = V _{CC} 或 GND, I _O = 0	5.5V	T _A = 25°C			1	μA	
			T _A = -40°C 至 +85°C			10		
			T _A = -55°C 至 +125°C			20		
C _i	V _I = V _{CC} 或 GND	5V	T _A = 25°C		4	10	pF	
			T _A = -55°C 至 +125°C			10		

5.6 开关特性，V_{CC} = 3.3V ± 0.3V

在建议的自然通风条件下的工作温度范围内测得（除非另有说明）（请参阅图 6-1）

参数	从 (输入)	到 (输出)	输出 电容	T _A	最小 值	典型 值	最大 值	单位
t _{PD}	A 或 B	Y	C _L = 15 pF	T _A = 25°C		3.6	7	ns
				T _A = -40°C 至 +85°C		1	8	
				T _A = -55°C 至 +125°C		1	8.5	
	A 或 B	Y	C _L = 50pF	T _A = 25°C		6.5	11	ns
				T _A = -40°C 至 +85°C		1.5	12	
				T _A = -55°C 至 +125°C		1.5	12.5	

5.7 开关特性, $V_{CC} = 5V \pm 0.5V$

在推荐的自然通风条件下的工作温度范围内测得, $V_{CC} = 5V \pm 0.5V$ (除非另有说明) (请参阅图 6-1)

参数	从 (输入)	到 (输出)	输出 电容	T_A	最小 值	典型 值	最大 值	单位
t_{PD}	A 或 B	Y	$C_L = 15\text{ pF}$	$T_A = 25^\circ\text{C}$		2.5	5	ns
				$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$	1	6		
				$T_A = -55^\circ\text{C}$ 至 $+125^\circ\text{C}$	1	6.5		
	A 或 B	Y	$C_L = 50\text{ pF}$	$T_A = 25^\circ\text{C}$		4.6	7.5	ns
				$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$	1.5	8		
				$T_A = -55^\circ\text{C}$ 至 $+125^\circ\text{C}$	1.5	8.5		

5.8 工作特性

$V_{CC} = 5V$, $T_A = 25^\circ\text{C}$

参数	测试条件	典型值	单位
C_{pd} 功率耗散电容	空载, $f = 1\text{ MHz}$	5	pF

5.9 典型特性

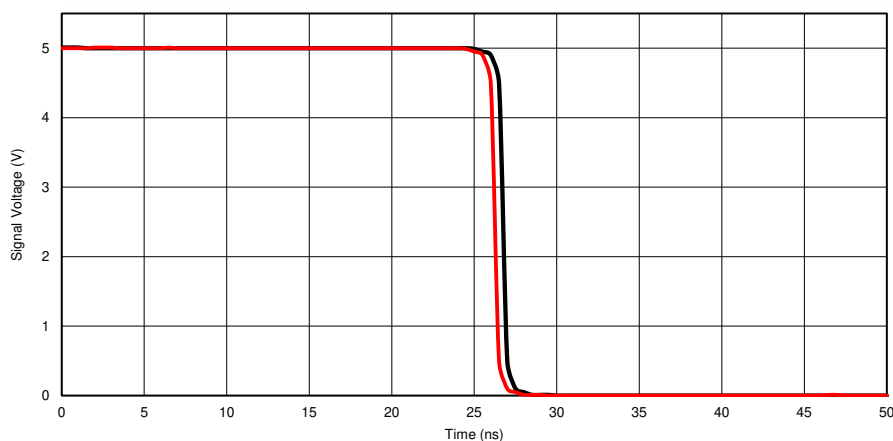
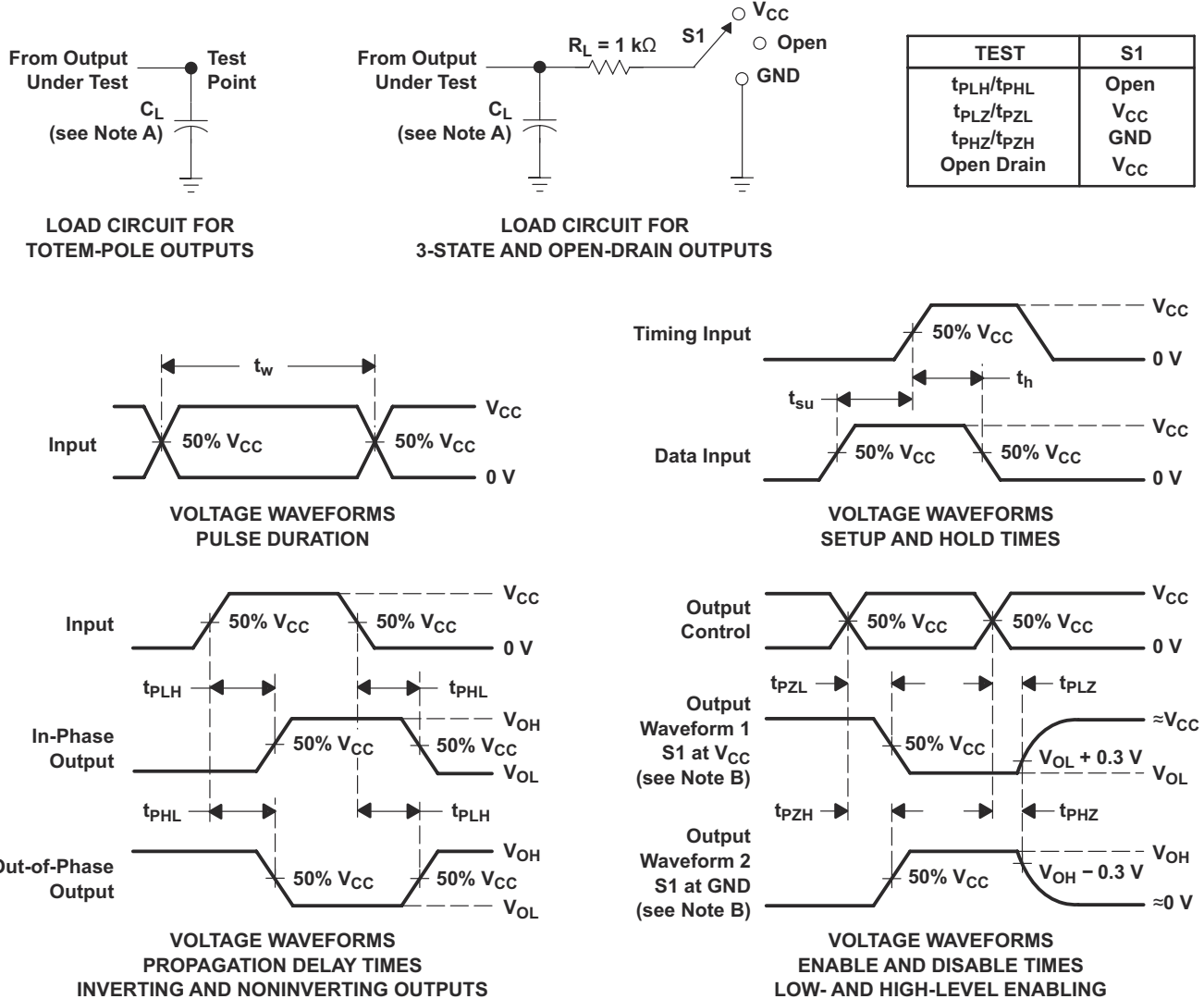


图 5-1. 25°C 时 TPD 与 V_{CC} 间的关系

6 参数测量信息



- A. C_L 包括探头和夹具电容。
- B. 波形 1 用于具有内部条件的输出，使得输出为低电平，除非被输出控制禁用。波形 2 用于具有内部条件的输出，使得输出为高电平，除非被输出控制禁用。
- C. 所有输入脉冲均由具有以下特性的发生器提供： $PRR \leq 1\text{ MHz}$ ， $Z_0 = 50\ \Omega$ ， $t_r \leq 3\text{ ns}$ ， $t_f \leq 3\text{ ns}$ 。
- D. 一次测量一个输出，每次测量一个输入转换。
- E. 并非所有参数和波形都适用于所有器件。
- F. 由于该器件具有开漏输出，因此 t_{PLZ} 和 t_{PZL} 与 t_{PD} 相同。
- G. t_{PZL} 是在 $V_{CC}/2$ 下测量的。
- H. t_{PLZ} 是在 $V_{OL} + 0.3\text{ V}$ 下测量的。

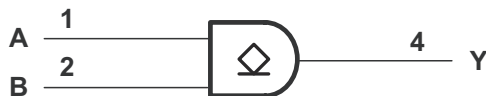
图 6-1. 负载电路和电压波形

7 详细说明

7.1 概述

SN74AHC1G09 器件包含一个最大灌电流为 8mA 的开漏正与门。此器件具有 2V 至 5.5V 的宽工作电压范围，因此可用于多种不同的系统，而低 t_{pd} 使该器件能够用于高速应用。

7.2 功能方框图



7.3 特性说明

2V 至 5V 的宽工作电压范围允许 SN74AHC1G09 用于具有多种不同电压轨的系统。此外，输出端的电压容差允许器件用于反相升压转换或降压转换。该器件还配备了施密特触发输入，可提高器件抑制噪声的能力。

7.4 器件功能模式

表 7-1 列出了 SN74AHC1G09 的功能模式。

表 7-1. 功能表

输入		输出
A	B	是
H	H	H(Z)
L	X	L
X	L	L

8 应用和实现

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

以下示例中的基本电源时序配置中使用了 SN74AHC1G09。电源时序通常用于需要具有特定电压时序要求的处理器或其他精密器件的应用，以保护器件免受故障的影响。

8.2 典型应用

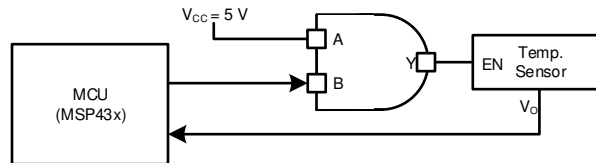


图 8-1. 典型应用图

8.2.1 设计要求

此器件采用 CMOS 技术。注意避免总线争用，因为它可以驱动超过最大限制的电流。高驱动也会在轻负载时产生快速边缘，因此应考虑布线和负载条件以防止振铃。

8.2.2 详细设计过程

1. 建议的输入条件：

- 上升时间和下降时间规格。请参阅 [建议运行条件](#) 中的 ($\Delta t / \Delta V$)。
- 指定了高电平和低电平。请参阅 [建议工作条件](#) 中的 (V_{IH} 和 V_{IL})。
- 输入可耐受过压，允许它们在任何有效 V_{CC} 下高达 [建议运行条件](#) 中的 (V_I 最大值)。

2. 绝对最大条件：

- 每路输出的负载电流不应超过 (I_O 最大值)，该器件的总电流不应超过 (通过 V_{CC} 或 GND 的持续电流)。这些限值位于 [绝对最大额定值](#) 中。
- 输出不应被拉至高于 V_{CC} 。

8.2.3 应用曲线

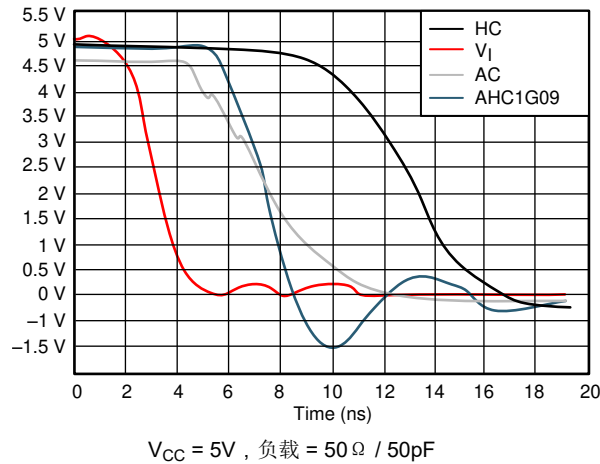


图 8-2. I_{CC} 与输入电压间的关系

8.3 电源相关建议

电源可以是 [建议运行条件](#) 中最小和最大电源电压额定值之间的任何电压。

每个 V_{CC} 引脚应具有一个良好的旁路电容器，以防止功率干扰。对于单电源器件，建议使用 $0.1\mu F$ 电容器；如果有多个 V_{CC} 引脚，则建议为每个电源引脚使用 $0.01\mu F$ 或 $0.022\mu F$ 电容器。可以并联多个旁路电容器以抑制不同的噪声频率。 $0.1\mu F$ 和 $1\mu F$ 电容器通常并联使用。为了获得更佳效果，旁路电容器应尽可能靠近电源引脚安装。

8.4 布局

8.4.1 布局指南

当使用多位逻辑器件时，输入不得悬空。在许多情况下，未使用数字逻辑器件的功能或部分功能（例如，当仅使用三输入与门的两个输入，或仅使用 4 个缓冲门中的 3 个时）。此类输入引脚不得悬空，因为外部连接处的未定义电压会导致未定义的操作状态。

以下是在所有情况下都必须遵守的规则：

- 数字逻辑器件的所有未使用输入必须被连接至一个高或低偏置以防止它们悬空。
- 应用于任何特定未使用输入的逻辑电平取决于器件的功能。通常，未使用输入将连接到 GND 或 V_{CC} ，具体取决于哪种更合理或更方便。

8.4.2 布局示例

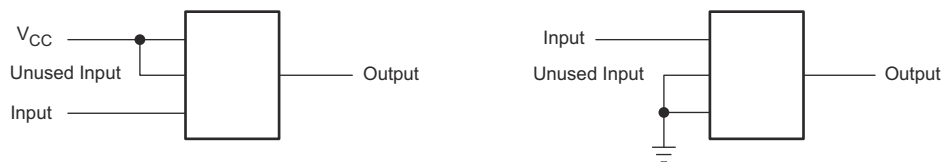


图 8-3. 布局图

9 器件和文档支持

9.1 文档支持

9.1.1 相关文档

请参阅如下相关文档：

- 德州仪器 (TI), [逻辑简介 应用报告](#)
- 德州仪器 (TI), [CMOS 输入缓慢或悬空的影响 应用手册](#)

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision E (October 2023) to Revision F (February 2024)	Page
• 更新了 R _{θJA} 值：DBV = 206 至 278，所有值均以 °C/W 为单位.....	5

Changes from Revision D (September 2016) to Revision E (October 2023)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 更新了 R _{θJA} 值：DCK = 252 至 289.2，所有值均以 °C/W 为单位.....	5

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
SN74AHC1G09DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU SN	Level-1-260C-UNLIM	-55 to 125	(38QH, 3BWF, A093, A09G, A09J)	Samples
SN74AHC1G09DCKR	ACTIVE	SC70	DCK	5	3000	RoHS & Green	NIPDAU SN	Level-1-260C-UNLIM	-55 to 125	(AJ3, AJG, AJJ)	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSELETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF SN74AHC1G09 :

- Automotive : [SN74AHC1G09-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION



QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN74AHC1G09DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.3	3.2	1.4	4.0	8.0	Q3
SN74AHC1G09DCKR	SC70	DCK	5	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
SN74AHC1G09DCKR	SC70	DCK	5	3000	178.0	9.2	2.4	2.4	1.22	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN74AHC1G09DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
SN74AHC1G09DCKR	SC70	DCK	5	3000	180.0	180.0	18.0
SN74AHC1G09DCKR	SC70	DCK	5	3000	180.0	180.0	18.0

DBV0005A



PACKAGE OUTLINE

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.
5. Support pin may differ or may not be present.

4214839/J 02/2024

EXAMPLE BOARD LAYOUT

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214839/J 02/2024

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/J 02/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

DCK0005A



PACKAGE OUTLINE

SOT - 1.1 max height

SMALL OUTLINE TRANSISTOR



4214834/E 06/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC MO-203.
4. Support pin may differ or may not be present.
5. Lead width does not comply with JEDEC.
6. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25mm per side

EXAMPLE BOARD LAYOUT

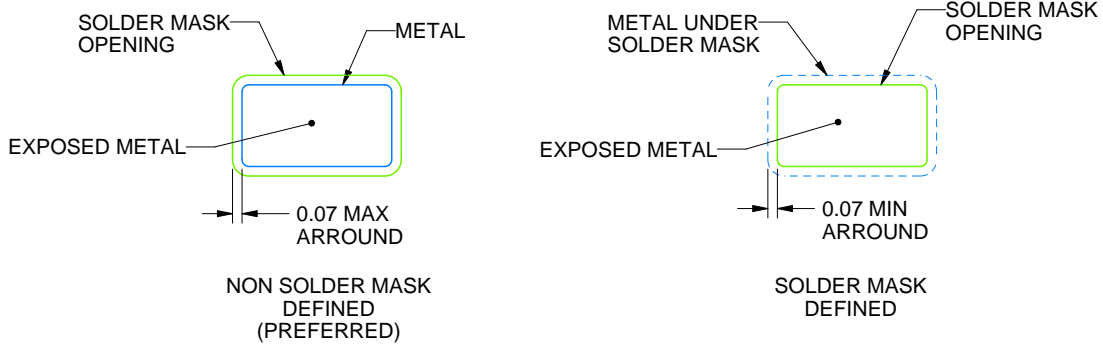
DCK0005A

SOT - 1.1 max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X



SOLDER MASK DETAILS

4214834/E 06/2024

NOTES: (continued)

- 7. Publication IPC-7351 may have alternate designs.
- 8. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DCK0005A

SOT - 1.1 max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE: 18X

4214834/E 06/2024

NOTES: (continued)

9. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
10. Board assembly site may have different recommendations for stencil design.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司