

TAS2781 具有实时集成式扬声器保护和音频处理功能的 24V D 类放大器

1 特性

关键特性

- 适用于音频处理的集成式 DSP
- 适用于 D 类输出级的 24V 电源
- Y 桥多级电源架构
- Hybrid-Pro 外部升压控制算法
- 超声波输出支持高达 40kHz 频率

输出功率：

- 25W, 1% THD+N (4Ω, 18V)
- 30W 最大输出功率, 10% THD+N

效率 (1% THDN) 和功耗

- 1W、4Ω、PVDDH = 12V、PVDDL = 3.8V 时为 82%
- 1W、8Ω、PVDDH = 18V、PVDDL = 5V 时为 83%
- 1W、4Ω、PVDDH = 18V、PVDDL = 5V 时为 84%
- 15W、4Ω、PVDDH = 18V、PVDDL = 5V 时为 90%
- 15W、8Ω、PVDDH = 18V、PVDDL = 5V 时为 93%
- 硬件关断模式下电流低于 0.5 μA

电源和管理：

- AVDD : 1.8V
- IOVDD : 1.8V/3.3V
- PVDDL : 2.7V 至 5.5V
- PVDDH : 3V 至 24V

接口和控制：

- 用于回声消除的 SDOUT
- I²S/TDM : 8 个通道 (32 位), 运行速率达 192KSPS
- 使用超快速模式的 I²C 或 SPI
- 芯片间通信总线
- 16kHz 至 192kHz 采样率

高级 DSP 音频处理：

- 针对扬声器保护的实时 IV 检测
- 动态范围压缩器
- 带功率限制器的欠压保护
- 多通道平衡通信

保护和 EMI：

- 过功率和低电池电量保护
- PVDDH/PVDDL 电源跟踪限制器
- 热保护和过流保护
- 热折返
- 后置滤波器反馈和压摆率控制

2 应用

- 笔记本电脑和台式机
- 智能扬声器
- 平板电脑和手持设备
- 无线扬声器

3 说明

TAS2781 是一款单声道、数字输入 D 类音频放大器，专为将峰值功率高效率驱动到扬声器进行了优化。D 类放大器在 18V 电源电压下可向 4Ω 负载提供 25W 的连续功率，且 THD+N 小于 1%。宽输入电压范围和高输出功率使该放大器具有出色的通用性，能够与电池或线路供电系统搭配使用。

片上 DSP 支持德州仪器 (TI) 的智能放大器扬声器保护算法。集成式扬声器电压和电流检测可实时监控扬声器。

Y 桥电源架构可通过在内部选择电源来实现理想余量，从而提高放大器效率。具有可调整阈值的欠压预防方案能够在电源出现压降时减少信号路径中的增益。

Hybrid-Pro 算法允许用户通过控制外部电源来优化效率并延长电池寿命。

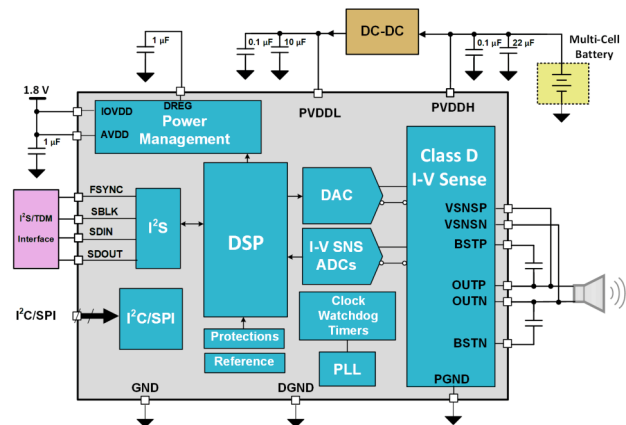
多达八个 TAS2781 器件可通过 I²S/TDM 和 I²C/SPI 接口共用一根公共总线。

TAS2781 器件采用 30 引脚 HR-QFN 封装，可实现紧凑的 PCB 尺寸。

器件信息(1)

器件型号	封装	封装尺寸 (标称值)
TAS2781	HR QFN	4mm x 3.5mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



原理图



内容

1 特性	1	8.10 SDOOUT 公式.....	68
2 应用	1	9 应用和实现	69
3 说明	1	9.1 应用信息.....	69
4 修订历史记录	2	9.2 典型应用.....	69
5 引脚配置和功能	3	9.3 设计要求.....	71
6 规格	4	9.4 详细设计过程.....	71
6.1 绝对最大额定值.....	4	9.5 应用曲线.....	72
6.2 ESD 等级.....	5	10 初始化设置	73
6.3 建议运行条件.....	5	10.1 初始器件配置 - 上电和软件复位.....	73
6.4 热性能信息.....	5	10.2 初始器件配置 - PWR_MODE0.....	73
6.5 电气特性.....	5	10.3 初始器件配置 - PWR_MODE1.....	74
6.6 I ² C 时序要求.....	11	10.4 初始器件配置 - PWR_MODE2.....	74
6.7 TDM 端口时序要求.....	12	10.5 初始器件配置 - PWR_MODE3.....	75
6.8 SPI 时序要求.....	13	11 电源相关建议	76
6.9 典型特性.....	14	11.1 电源模式.....	76
7 参数测量信息	19	12 布局	77
8 详细说明	19	12.1 布局指南.....	77
8.1 概述.....	19	12.2 布局示例.....	77
8.2 功能模块图.....	20	13 器件和文档支持	79
8.3 特性说明.....	20	13.1 接收文档更新通知.....	79
8.4 器件功能模式.....	21	13.2 社区资源.....	79
8.5 工作模式.....	31	13.3 商标.....	79
8.6 TAS2781 中的故障和状态.....	32	14 机械、封装和可订购信息	80
8.7 电源时序要求.....	34	14.1 封装选项附录.....	81
8.8 数字输入下拉.....	34	14.2 卷带封装信息.....	82
8.9 寄存器映射.....	34		

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (November 2022) to Revision B (July 2023)	Page
• 在绝对最大额定值和建议运行条件中，将具有 -20°C 温度条件脚注的 PVDD 更新为 24V.....	4
• 阐释边沿速率寄存器说明。.....	34
• 铁氧体磁珠滤波器的 PFFB 功能建议。.....	69
• 添加了启动配置脚本以解决上电时的噪音问题。.....	73

Changes from Revision * (July 2022) to Revision A (November 2022)	Page
• 将器件状态从“预告信息”更改为“量产数据”.....	1

5 引脚配置和功能

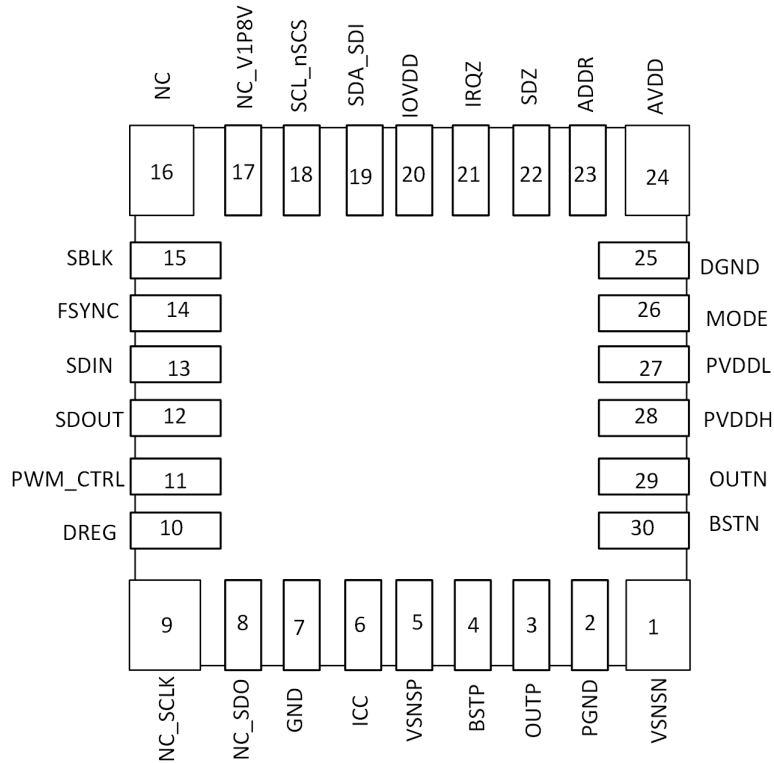


图 5-1. 封装 30 引脚 HR-QFN 底视图

表 5-1. 引脚功能

引脚		I/O	说明
名称	编号		
ADDR	23	I	地址检测引脚。此引脚处的电阻器值选择 I ² C 地址。请参阅节 8.3.2。
AVDD	24	P	模拟电源输入。连接至 1.8 V 电源，并使用电容器去耦至 GND。
BSTN	30	P	D 类负自举。在 BSTN 和 OUTN 之间连接一个电容器。
BSTP	4	P	D 类正自举。在 BSTP 和 OUTP 之间连接一个电容器。
DGND	25	P	器件基板接地。连接至 PCB 接地平面。避免在这个引脚和 GND 引脚之间使用任何公共路由电感。
DREG	10	P	数字内核稳压器输出。使用一个电容器旁路至 GND。不要连接至外部负载。
FSYNC	14	I	帧同步时钟。
GND	7	P	模拟接地。连接至 PCB 接地平面。
ICC	6	IO	芯片间通信引脚用于传输增益调整。不使用时连接至 GND。
IOVDD	20	P	数字 IO 电源。连接至 1.8 V 或 3.3 V IO 电源，并使用电容器去耦至 GND。
IRQZ	21	O	开漏、低电平有效、中断引脚。如果未使用可选内部上拉电阻，则使用电阻器上拉至 IOVDD。
MODE	26	I	外部配置定义了运行模式。
NC	16	-	连接至 GND。
NC_SCLK	9	I	I ² C 模式：NC = 连接至 GND， SPI 模式：时钟引脚。
NC_SDO	8	O	I ² C 模式：NC = 连接至 GND， SPI 模式：串行数据输出引脚。

表 5-1. 引脚功能 (continued)

引脚		I/O	说明
名称	编号		
NC_V1P8V	17	P	NC_V1P8V = 当不使用 ICC 和不需要 SPI 接口时, 连接到 GND, NC_V1P8V = 当使用 ICC 和需要 SPI 接口时, 连接至 1.8V 电源,
OUTN	29	O	D 类负输出。
OUTP	3	O	D 类正输出。
PGND	2	P	D 类接地。连接至 PCB 接地平面。
PVDDH	28	P	D 类电源输入。使用电容器去耦。
PVDDL	27	P	单节电池电源输入。使用电容器去耦。
PWM_CTRL	11	O	用于外部升压转换器的控制引脚。
SBCLK	15	I	TDM 串行位时钟。
SCL_nSCS	18	I	I ² C 模式: 时钟引脚; 使用电阻器上拉至 IOVDD。 SPI 模式: 低电平有效芯片选择引脚。
SDA_SDI	19	IO	I ² C 模式: 数据引脚; 使用电阻器上拉至 IOVDD。 SPI 模式: 串行数据输入引脚。
SDIN	13	I	TDM 串行数据输入。
SDOUT	12	IO	TDM 串行数据输出。
SDZ	22	I	低电平有效硬件关断。
VSNSN	1	I	电压检测负输入。连接至 D 类负输出或在铁氧体磁珠滤波器之后。
VSNP	5	I	电压检测正输入。连接至 D 类正输出或在铁氧体磁珠滤波器之后。

6 规格

6.1 绝对最大额定值

		最小值	最大值	单位
电源电压	AVDD	-0.3	2	V
	IOVDD	-0.3	5	V
	NC_V1P8V	-0.3	2	V
	PVDDH	-0.3	26	V
	PVDDL	-0.3	6	V
	PVDDH - PVDDL	-0.3	22	V
	DREG	-0.3	1.5	V
内部电源电压	DREG	-0.3	1.5	V
IO 电压 ⁽¹⁾	SBLK、FSYNK、SDIN、SDOUT、IRQZ、SDA_SDI、SCL_nSCS、PWM_CTRL、SDZ	-0.3	5	V
	NC_SCLK、NC_SDO、ICC、ADDR	-0.3	2	V
自然通风条件下的工作温度范围, T _A ; 器件功能正常且可靠, 某些性能特征可能会降级。	PVDD 为 23V 或更低	-40	85	°C
	PVDD 高于 23V	-20	85	°C
自然通风条件下的性能稳定温度范围, T _P ; 可实现所有性能特征。		-20	70	°C
工作结温, T _J	PVDD 为 23V 或更低	-40	150	°C
	PVDD 高于 23V	-20	150	°C
贮存温度, T _{stg}		-65	150	°C

(1) 所有数字输入和 IO 都具有失效防护功能。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±500	

- (1) JEDEC 文档 JEP155 指出: 500V HBM 可实现在标准 ESD 控制流程下安全生产。
 (2) JEDEC 文件 JEP157 指出: 250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

			最小值	标称值	最大值	单位
AVDD	电源电压		1.65	1.8	1.95	V
IOVDD	电源电压		3	3.3	3.6	V
			1.65	1.8	1.95	
NC_V1P8V	ICC 引脚的电源电压		1.65	1.8	1.95	V
PVDDH ⁽²⁾	电源电压 (功能) ⁽¹⁾	自然通风条件下的最小工作温度和 -20°C 的最小工作结温	3		24	V
		自然通风条件下的最小工作温度和 -40°C 的最小工作结温	3		23	
	电源电压 (性能)	自然通风条件下的最小工作温度和 -20°C 的最小工作结温	4.5		24	
		自然通风条件下的最小工作温度和 -40°C 的最小工作结温	4.5		23	
PVDDL	电源电压 (功能) ⁽¹⁾		2.7		5.5	V
	电源电压 (禁用 Y 桥时的性能)		3.5		5.5	
	电源电压 (启用 Y 桥时的性能)		2.7		5.5	
R _{SPK}	扬声器阻抗		3.2			Ω
L _{SPK}	扬声器电感		5			μH

- (1) 器件将保持正常运行, 但性能可能会下降。
 (2) PVDDH 电源电压应大于 PVDDL-0.7V。

6.4 热性能信息

热指标 ⁽¹⁾		HR_QFN	单位
		30 引脚	
R _{θJA}	结至环境热阻	44.2	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	22.4	°C/W
R _{θJB}	结至电路板热阻	12.3	°C/W
ψ _{JT}	结至顶部特征参数	0.6	°C/W
ψ _{JB}	结至电路板特征参数	12.1	°C/W

- (1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标应用报告](#), [SPRA953](#)。

6.5 电气特性

T_A = 25°C, PVDDH = 18V, PVDDL = 3.8V, AVDD = 1.8V, IOVDD = 1.8V, R_L = 4 Ω + 15 μH, f_{in} = 1kHz, f_s = 48kHz, 增益 = 21dBV, SDZ = 1, NG_EN=0, EN_LLSR=0, PWR_MODE1, 测量时无滤波器, 如第 7 节中所示 (除非另有说明)。

参数	测试条件	最小值	典型值	最大值	单位
数字输入和输出					
V _{IH}	高电平数字输入逻辑电压阈值	SBLK、FSYNC、SDIN、SCL_nSCS、SDA_SDI		0.7xIOVDD	V
V _{IL}	低电平数字输入逻辑电压阈值	SBLK、FSYNC、SDIN、SCL_nSCS、SDA_SDI		0.3 x IOVDD	V
V _{IH(SDZ)}	高电平数字输入逻辑电压阈值	SDZ		0.7xAVDD	V

TAS2781

ZHCSQZ6B - JULY 2022 - REVISED JULY 2023

$T_A = 25^\circ\text{C}$, $PVDDH = 18\text{V}$, $PVDDL = 3.8\text{V}$, $AVDD = 1.8\text{V}$, $IOVDD = 1.8\text{V}$, $R_L = 4\ \Omega + 15\ \mu\text{H}$, $f_{in} = 1\text{kHz}$, $f_s = 48\text{kHz}$, 增益 = 21dBV, $SDZ = 1$, $NG_EN=0$, $EN_LLSR=0$, PWR_MODE1 , 测量时无滤波器, 如第 7 节中所示 (除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
$V_{IL(SDZ)}$	低电平数字输入逻辑电压阈值	SDZ			$0.3 \times AVDD$	V
$V_{IH(1P8V)}$	高电平数字输入逻辑电压阈值	ICC、NC_SCLK	$0.7 \times NC_V1P$ 8V			V
$V_{IL(1P8V)}$	低电平数字输入逻辑电压阈值	ICC、NC_SCLK			$0.3 \times NC_V1P8$ V	V
V_{OH}	高电平数字输出电压	SDOUT ; $I_{OH} = 100\ \mu\text{A}$	$IOVDD - 0.2\text{V}$			V
V_{OL}	低电平数字输出电压	SDOUT ; $I_{OH} = 100\ \mu\text{A}$			0.2	V
$V_{OL(I^2C)}$	低电平数字输出电压	SDA_SDI ; $I_{OL} = -1\text{mA}$			$0.2 \times IOVDD$	V
$V_{OH(1P8V)}$	高电平数字输出电压	NC_SDO	$0.8 \times NC_V1P$ 8V			V
$V_{OL(1P8V)}$	低电平数字输出电压	NC_SDO			$0.2 \times NC_V1P8V$	V
I_{IH}	数字输入的输入逻辑高电平泄漏电流	所有数字引脚; 输入 = 电源轨。	-1		1	μA
I_{IL}	数字输入的输入逻辑低电平泄漏电流	所有数字引脚; 输入 = GND。	-1		1	μA
C_{IN}	数字输入的输入电容	所有数字引脚		5		pF
R_{PD}	置位时 IO 引脚的下拉电阻			18		k Ω
R_{OS}	OUT 至 VSNS 电阻器	负载已断开		10		k Ω
IO	输出电流强度	在 0.4V (低于电源电压) 和 0.4V (高于 GND) 时测得。		8		mA
放大器性能						
P_{OUT}	峰值输出功率	THD+N = 10%, $PWR_MODE0^{(1)}$, $PWR_MODE1^{(2)}$		30		W
	最大持续输出功率	THD+N = 1%, $PVDDL = 5\text{V}$, PWR_MODE0 , PWR_MODE1		25		
系统效率		$P_{OUT} = 1\text{W}$, $PVDDL = 5\text{V}$, PWR_MODE1		84		%
		$P_{OUT} = 1\text{W}$, $PVDDL = 5\text{V}$, PWR_MODE0		79		
		$P_{OUT} = 3\text{W}$, $PVDDL = 5\text{V}$, PWR_MODE0 和 PWR_MODE1		85		
		$P_{OUT} = 8\text{W}$, $PVDDL = 5\text{V}$, PWR_MODE0 和 PWR_MODE1		88		
THD+N	总谐波失真和噪声	$P_{OUT} = 1\text{W}$, $f_{in} = 1\text{kHz}$		-84		dB
		$P_{OUT} = 1\text{W}$, $f_{in} = 6.667\text{kHz}$		-84		
IMD	互调失真	ITU-R, 19kHz/20kHz, 1:1 : 12.5W		-83		dB
V_N	空闲声道噪声	A 加权, 20Hz - 20kHz, PWR_MODE0		42		μV
		A 加权, 20Hz - 20kHz, $PWR_MODE2^{(3)}$		34		
		A 加权, 20Hz - 20kHz, PWR_MODE1		32		
	带有超声波线性调频脉冲的空闲声道噪声 (100us 占空比, 25ms 周期)	A 加权, 20Hz - 20kHz, $PWR_MODE3^{(4)}$, $1V_{Peak}$, 寄存器 0x73 设为 E0h		34		
F_{PWM}	D 类 PWM 开关频率	展频模式下的平均频率, $CLASSD_SYNC=0$		384		kHz
		固定频率模式, $CLASSD_SYNC=0$		384		
		固定频率模式, $CLASSD_SYNC=1$, $f_s = 44.1\text{kHz}$ 和 88.2kHz		352.8		
		固定频率模式, $CLASSD_SYNC=1$, $f_s = 48\text{kHz}$ 和 96kHz		384		
V_{OS}	输出失调电压	空闲模式	-1.3	± 0.3	1.3	mV
DNR	动态范围	A 加权, -60dBFS		110		dB
		A 加权, -60dBFS, PWR_MODE2		109		
		A 加权, -60dBFS, PWR_MODE0		109		

$T_A = 25^\circ\text{C}$, $PVDDH = 18\text{V}$, $PVDDL = 3.8\text{V}$, $AVDD = 1.8\text{V}$, $IOVDD = 1.8\text{V}$, $R_L = 4\ \Omega + 15\ \mu\text{H}$, $f_{in} = 1\text{kHz}$, $f_s = 48\text{kHz}$, 增益 = 21dBV, $SDZ = 1$, $NG_EN=0$, $EN_LLSR=0$, PWR_MODE1 , 测量时无滤波器, 如第 7 节中所示 (除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
SNR	信噪比	A 加权, 以 1% THD+N 输出电平为基准		110		dB
		A 加权, 以 1% THD+N 输出电平为基准, $PWR_MODE2^{(1)}$		110		
		A 加权, 以 1% THD+N 输出电平为基准, PWR_MODE0		109		
K_{CP}	噗声与啁啾声	空闲模式, 进入和退出关断模式, A 加权		0.8		mV
	满量程输出电压	$f_s \leq 48\text{kHz}$		21		dBV
	最小可编程增益	$f_s \leq 48\text{kHz}$		11		dBV
	最大可编程增益	$f_s \leq 48\text{kHz}$		21		
	可编程输出电平步长			0.5		dB
	静音衰减	器件处于软件关断状态或在正常运行中静音		108		dB
	芯片间群延迟		-1		1	μs
PVDDH 交流电源抑制比		$PVDDH = 18\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 217\text{Hz}$		118		dB
		$PVDDH = 18\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 1\text{kHz}$		110		
		$PVDDH = 18\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 20\text{kHz}$		98		
PVDDL 交流电源抑制比		$PVDDL = 5\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 217\text{Hz}$		114		dB
		$PVDDL = 5\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 1\text{kHz}$		109		
		$PVDDL = 5\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 20\text{kHz}$		93		
AVDD 电源抑制比		$AVDD = 1.8\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 217\text{Hz}$		105		dB
		$AVDD = 1.8\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 1\text{kHz}$		103		
		$AVDD = 1.8\text{V} + 200\text{mV}_{pp}$, $f_{ripple} = 20\text{kHz}$		88		
电源互调		$PVDDH$, 217Hz, 100mVpp, 输入 $f = 1\text{kHz} @ 400\text{mW}$		-120		dB
		$PVDDL$, 217Hz, 100mVpp, 输入 $f = 1\text{kHz} @ 400\text{mW}$		-120		
		$AVDD$, 217Hz, 100mVpp, 输入 $f = 1\text{kHz} @ 400\text{mW}$		-80		
		$IOVDD$ 217Hz, 100mVpp, 输入 $f = 1\text{kHz} @ 400\text{mW}$		-117		
	从释放软件关断状态的开通时间	无音量斜坡		1.13		ms
		音量斜坡		6.73		
	从开始软件关断到放大器高阻态的关断时间	无音量斜坡		0.56		ms
		音量斜坡		6		
	退出硬件关断到首个 I ² C 命令		1			ms
	SDZ 超时	退出硬件关断	2	6	23.8	ms
	软件关断时的关断时间	$f_s = 48\text{ksps}$, $DVC_RMP_RT[3:2] = 3\text{h}$ (禁用)。对于不同采样率乘以 $48/f_s$ 。		1		ms
		$f_s = 48\text{ksps}$, $DVC_RMP_RT[3:2] = 0\text{h}$ (启用)。对于不同采样率乘以 $48/f_s$ 。		12.5		
内核温度传感器						
	分辨率			8		位
	最小温度测量范围			-40		$^\circ\text{C}$
	最大温度测量范围			150		$^\circ\text{C}$
	内核温度分辨率			1		$^\circ\text{C}$
	内核温度精度		-5		5	$^\circ\text{C}$
电压监测器						
	分辨率			12		位
	PVDDH 测量范围	最小电平		2		V
		最大电平		23		
	PVDDH 分辨率			22.5		mV
	PVDDH 精度	$2\text{V} \leq PVDDHV \leq 23\text{V}$		± 60		mV
	PVDDL 测量范围	最小电平		2.3		V
		最大电平		6		

TAS2781

ZHCSQZ6B - JULY 2022 - REVISED JULY 2023

$T_A = 25^\circ\text{C}$, $PVDDH = 18\text{V}$, $PVDDL = 3.8\text{V}$, $AVDD = 1.8\text{V}$, $IOVDD = 1.8\text{V}$, $R_L = 4\ \Omega + 15\ \mu\text{H}$, $f_{in} = 1\text{kHz}$, $f_s = 48\text{kHz}$, 增益 = 21dBV, $SDZ = 1$, $NG_EN = 0$, $EN_LLSR = 0$, PWR_MODE1 , 测量时无滤波器, 如第 7 节中所示 (除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
	PVDDL 分辨率			20		mV
	PVDDL 精度	$2.3\text{V} \leq PVDDL \leq 6\text{V}$		± 20		mV
TDM 串行音频端口						
	最小 PCM 采样率和 FSYNC 输入频率			14.7		kHz
	最大 PCM 采样率和 FSYNC 输入频率			192		
	最小 SBCLK 输入频率	I ² S/TDM 运行		0.512		MHz
	最大 SBCLK 输入频率	I ² S/TDM 运行		24.576		
	SBCLK 最大输入抖动	RMS 抖动低于 40kHz, 能够耐受而不会降低性能			0.5	ns
		RMS 抖动高于 40kHz, 能够耐受而不会降低性能			1	
	I ² S 和 TDM 模式下每个 FSYNC 的最小 SBCLK 周期数	其他值: 24、32、48、64、96、125、128、192、250、256、384、500		16		周期数
	I ² S 和 TDM 模式下每个 FSYNC 的最大 SBCLK 周期数	其他值: 24、32、48、64、96、125、128、192、250、256、384、500		512		
PCM 播放 特征 $f_s \leq 48\text{kHz}$						
f_s	最小采样率			14.7		kHz
	最大采样率			48		
	通带频率满足纹波			0.454		f_s
	通带纹波	20Hz 到 LPF 截止频率	-0.5		0.5	dB
	阻带衰减	$\geq 0.55 f_s$		60		dB
		$\geq 1 f_s$		65		
	群延迟 (包括噪声门)	直流至 $0.454f_s$, 禁用直流阻断器, 禁用 H 类		31		$1/f_s$
		直流至 $0.454f_s$, 禁用直流阻断器, 启用 H 类		221		
PCM 播放 特征 $f_s > 48\text{kHz}$						
f_s	最小采样率			88.2		kHz
	最大采样率			192		
	通带波纹的频率	$f_s = 96\text{kHz}$		0.437		f_s
	通带 3dB 频率	$f_s = 96\text{kHz}$		0.459		f_s
	通带纹波	DC 到 LPF 截止频率	-0.5		0.5	dB
	阻带衰减	$\geq 0.56 f_s$		60		dB
		$\geq 1 f_s$		65		
	群延迟 (包括噪声门)	直流至 $0.375f_s$, 禁用直流阻断器, 禁用 H 类		51		$1/f_s$
		直流至 $0.375 f_s$, 禁用直流阻断器, 启用 H 类		242		
扬声器电流检测						
	分辨率			16		位
DNR	动态范围	未加权, 相对于 0dBFS		70		dB
THD+N	总谐波失真和噪声	$P_{out} = 15\text{W}$		-61		dB
	满量程输入电流	在 -6dBFS 下测量。0dBFS 下重新调节。		5		A)
	差分模式增益	$P_{out} = 1\text{W}$, 使用 40Hz - 40dBFS 导频音	0.98		1.02	
	频率响应	20Hz - 20kHz	-0.1		0.1	dB
	组延迟			22		$1/f_s$
扬声器电压检测						
	分辨率			16		位
DNR	动态范围	未加权, 相对于 0dBFS		73		dB

$T_A = 25^\circ\text{C}$, $PVDDH = 18\text{V}$, $PVDDL = 3.8\text{V}$, $AVDD = 1.8\text{V}$, $IOVDD = 1.8\text{V}$, $R_L = 4\ \Omega + 15\ \mu\text{H}$, $f_{in} = 1\text{kHz}$, $f_s = 48\text{kHz}$, 增益 = 21dBV, $SDZ = 1$, $NG_EN=0$, $EN_LLSR=0$, PWR_MODE1 , 测量时无滤波器, 如第 7 节中所示 (除非另有说明)。

参数	测试条件	最小值	典型值	最大值	单位
THD+N	总谐波失真和噪声	Pout = 15W		-68	dB
	满量程输入电压			16	V _{PK}
	差分模式增益	Pout = 1W, 使用 40Hz - 40dBFS 导频音		0.98	1.02
	频率响应	20Hz - 20kHz		-0.1	0.1
	组延迟			22	1/f _s
扬声器电压/电流检测之比					
	增益线性度	Pout ≥ 40mW 至 0.1% THD+N, 使用 40Hz -40dBFS 导频音, PWR_MODE0		-1	1
	增益线性度	Pout ≥ 80mW 至 0.1% THD+N, 使用 40Hz -40dBFS 导频音, PWR_MODE1		-1	1
	不同温度下的增益误差	-20 °C 至 70 °C, Pout = 1W		±0.6	%
	V 和 I 之间的相位误差			300	ns
保护电路					
	首次启动的欠压保护延迟	BOP_SRC=1		400	μs
	热关断温度			145	°C
	热关断重试	OTE_RETRY=1		1.5	s
	PVDDH 的输出过流限值	输出到输出、输出到 GND 或输出到 PVDDH 短路		5.5	6.7
	PVDDL 的输出过流限值	输出到输出、输出到 GND 或输出到 PVDDL 短路		2	2.6
	PVDDL 欠压锁定阈值	UVLO 被置位		2	V
		UVLO 被取消置位		2.16	
	AVDD 欠压锁定阈值	UVLO 被置位		1.45	V
		UVLO 被取消置位		1.51	
	IOVDD 欠压锁定阈值	UVLO 被置位		1.13	V
		UVLO 被取消置位		1.25	
	PVDDL 内部 LDO 欠压锁定阈值	UVLO 被置位		4.1	V
H 类控制器					
	展望时间	采样率 48kHz 和 96kHz		4.8	ms
蜂鸣器引脚发生器					
f _{IN}	SDZ 引脚	输入 PWM 信号频率		25.6	192
f _{IN}	NC_SCLK 引脚	输入 PWM 信号频率		1.6	12
典型电流消耗					
	硬件关断	SDZ = 0, PVDDH		0.05	μA
		SDZ = 0, PVDDL		0.01	
		SDZ = 0, AVDD		0.14	
		SDZ = 0, IOVDD		0.005	
	软件关断	所有时钟均已停止, PVDDH		0.05	μA
		所有时钟均已停止, PVDDL		0.5	
		所有时钟均已停止, AVDD		10	
		所有时钟均已停止, IOVDD		0.52	
	噪声门模式	f _s = 48kHz, PVDDH		0.012	mA
		f _s = 48kHz, PVDDL		0.13	
		f _s = 48kHz, AVDD		8.2	
		f _s = 48kHz, IOVDD		0.01	

TAS2781

ZHCSQZ6B - JULY 2022 - REVISED JULY 2023

$T_A = 25^\circ\text{C}$, $PVDDH = 18\text{V}$, $PVDDL = 3.8\text{V}$, $AVDD = 1.8\text{V}$, $IOVDD = 1.8\text{V}$, $R_L = 4\ \Omega + 15\ \mu\text{H}$, $f_{in} = 1\text{kHz}$, $f_s = 48\text{kHz}$, 增益 = 21dBV, $SDZ = 1$, $NG_EN=0$, $EN_LLSR=0$, PWR_MODE1 , 测量时无滤波器, 如第 7 节中所示 (除非另有说明)。

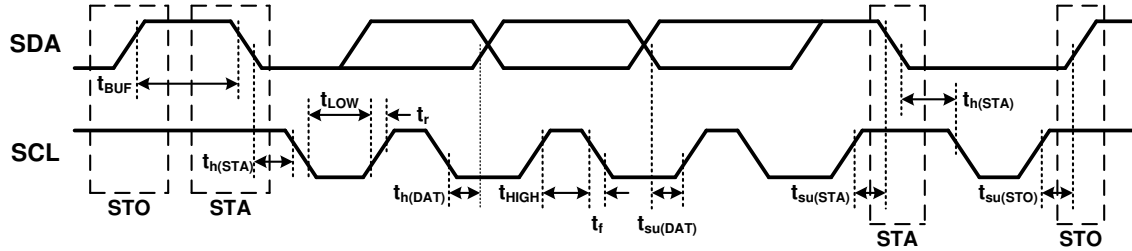
参数	测试条件	最小值	典型值	最大值	单位
空闲模式 - PWR_MODE1	$f_s = 48\text{kHz}$, PVDDH		0.04		mA
	$f_s = 48\text{kHz}$, PVDDL		2.2		
	$f_s = 48\text{kHz}$, AVDD, IV 检测 = 启用		15.5		
	$f_s = 48\text{kHz}$, AVDD, IV 检测 = 禁用		11.8		
	$f_s = 48\text{kHz}$, IOVDD		0.02		
空闲模式 - PWR_MODE2	$f_s = 48\text{kHz}$, PVDDH		3		mA
	$f_s = 48\text{kHz}$, AVDD, IV 检测 = 启用		15.5		
	$f_s = 48\text{kHz}$, AVDD, IV 检测 = 禁用		11.8		
	$f_s = 48\text{kHz}$, IOVDD		0.02		
空闲模式 - PWR_MODE0	$f_s = 48\text{kHz}$, PVDDH		2.3		mA
	$f_s = 48\text{kHz}$, PVDDL		2.1		
	$f_s = 48\text{kHz}$, AVDD, IV 检测 = 启用		15.5		
	$f_s = 48\text{kHz}$, AVDD, IV 检测 = 禁用		11.8		
	$f_s = 48\text{kHz}$, IOVDD		0.02		

- (1) **PWR_MODE0** : CDS_MODE=10, PVDDL_MODE=0
- (2) **PWR_MODE1** : CDS_MODE=00, PVDDL_MODE=0
- (3) **PWR_MODE2** : CDS_MODE=11, PVDDL_MODE=1
- (4) **PWR_MODE3** : CDS_MODE=01, PVDDL_MODE=0

6.6 I²C 时序要求

T_A = 25°C, IOVDD = 1.8V (除非另有说明)

		最小值	最大值	单位
标准模式				
f _{SCL}	SCL 时钟频率	0	100	kHz
t _{HD,STA}	(重复) START 条件后的保持时间。在此时间段之后,生成第一个时钟脉冲。	4		μs
t _{LOW}	SCL 时钟的低电平周期	4.7		μs
t _{HIGH}	SCL 时钟的高电平周期	4		μs
t _{SU,STA}	重复 START 条件的建立时间	4.7		μs
t _{HD,DAT}	数据保持时间: 对于 I ² C 总线器件		3.45	μs
t _{SU,DAT}	数据建立时间	250		ns
t _r	SDA 和 SCL 上升时间		1000	ns
t _f	SDA 和 SCL 下降时间		300	ns
t _{SU,STO}	STOP 条件的建立时间	4		μs
t _{BUF}	STOP 与 START 状态之间的总线空闲时间	4.7		μs
C _b	每个总线的容性负载		400	pF
快速模式				
f _{SCL}	SCL 时钟频率	0	400	kHz
t _{HD,STA}	(重复) START 条件后的保持时间。在此时间段之后,生成第一个时钟脉冲。	0.6		μs
t _{LOW}	SCL 时钟的低电平周期	1.3		μs
t _{HIGH}	SCL 时钟的高电平周期	0.6		μs
t _{SU,STA}	重复 START 条件的建立时间	0.6		μs
t _{HD,DAT}	数据保持时间: 对于 I ² C 总线器件	0	0.9	μs
t _{SU,DAT}	数据建立时间	100		ns
t _r	SDA 和 SCL 上升时间	20 + 0.1 × C _b [pF]	300	ns
t _f	SDA 和 SCL 下降时间	20 + 0.1 × C _b [pF]	300	ns
t _{SU,STO}	STOP 条件的建立时间	0.6		μs
t _{BUF}	STOP 与 START 状态之间的总线空闲时间	1.3		μs
C _b	每个总线的容性负载 (10pF 至 400pF)		400	pF
超快速模式				
f _{SCL}	SCL 时钟频率		1000	kHz
t _{HD,STA}	(重复) START 条件后的保持时间。在此时间段之后,生成第一个时钟脉冲。	0.26		μs
t _{LOW}	SCL 时钟的低电平周期	0.5		μs
t _{HIGH}	SCL 时钟的高电平周期	0.26		μs
t _{SU,STA}	重复 START 条件的建立时间	0.26		μs
t _{HD,DAT}	数据保持时间: 对于 I ² C 总线器件	0		μs
t _{SU,DAT}	数据建立时间	50		ns
t _r	SDA 和 SCL 上升时间		120	ns
t _f	SDA 和 SCL 下降时间		120	ns
t _{SU,STO}	STOP 条件的建立时间	0.26		μs
t _{BUF}	STOP 与 START 状态之间的总线空闲时间	0.5		μs
C _b	每个总线的容性负载		550	pF

图 6-1. I²C 时序图

6.7 TDM 端口时序要求

$T_A = 25^\circ\text{C}$, $\text{IOVDD} = \text{NC_V1P8V} = 1.8\text{V}$, 所有输出上 20pF 负载 (除非另有说明)

		最小值	最大值	单位
$t_{\text{H}}(\text{SBCLK})$	SBCLK 高电平周期	20		ns
$t_{\text{L}}(\text{SBCLK})$	SBCLK 低电平周期	20		ns
$t_{\text{SU}}(\text{FSYNC})$	FSYNC 设置时间	8		ns
$t_{\text{HLD}}(\text{FSYNC})$	FSYNC 保持时间	8		ns
$t_{\text{SU}}(\text{SDIN/ICC})$	SDIN/ICC 建立时间	8		ns
$t_{\text{HLD}}(\text{SDIN/ICC})$	SDIN/ICC 保持时间	8		ns
$t_{\text{d}}(\text{SBCLK_SDOUT/ICC})$	SBCLK 到 SDOUT/ICC 延迟	SBCLK 的 50% 至 SDOUT/ICC 的 50%, $\text{IOVDD} = 1.8\text{V}$	30	ns
$t_{\text{r}}(\text{SBCLK})$	SBCLK 上升时间	10% - 90% 上升时间	8	ns
$t_{\text{f}}(\text{SBCLK})$	SBCLK 下降时间	90% - 10% 下降时间	8	ns

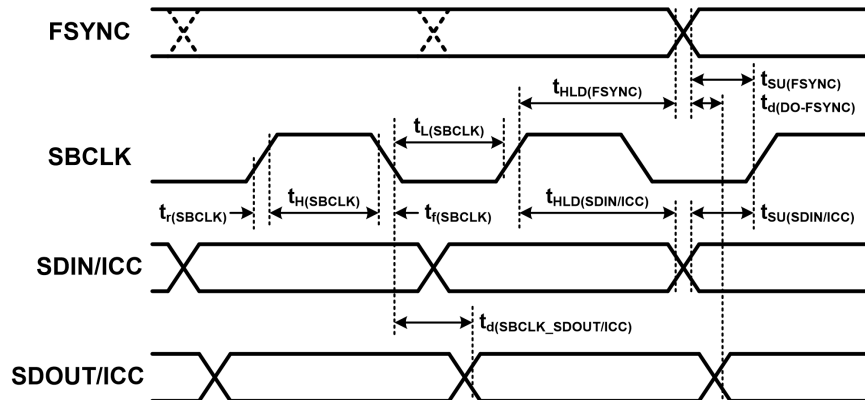


图 6-2. TDM 和 ICC 时序图

6.8 SPI 时序要求

$T_A = 25^\circ\text{C}$, $NC_V1P8V = IOVDD = 1.8\text{V}$

		最小值	标称值	最大值	单位
$t_{\text{HL_nSCS}}$	低电平有效前的 nSCS 最短高电平时间	200			ns
$t_{\text{SU_nSCS}}$	nSCS 输入设置时间	60			ns
$t_{\text{H_nSCS}}$	nSCS 输入保持时间	60			ns
t_{CLK}	SCLK 周期	60			ns
t_{CLKH}	SCL 脉冲宽度, 高电平	30			ns
t_{CLKL}	SCL 脉冲宽度, 低电平	30			ns
$t_{\text{SU_SDI}}$	SDI 输入数据设置时间	10.5			ns
$t_{\text{H_SDI}}$	SDI 输入数据保持时间	8			ns
$t_{\text{D_SDO}}$	SDO 数据输出延迟			25	ns
$t_{\text{DIS_nSCS}}$	nSCS 禁用延迟			25	ns

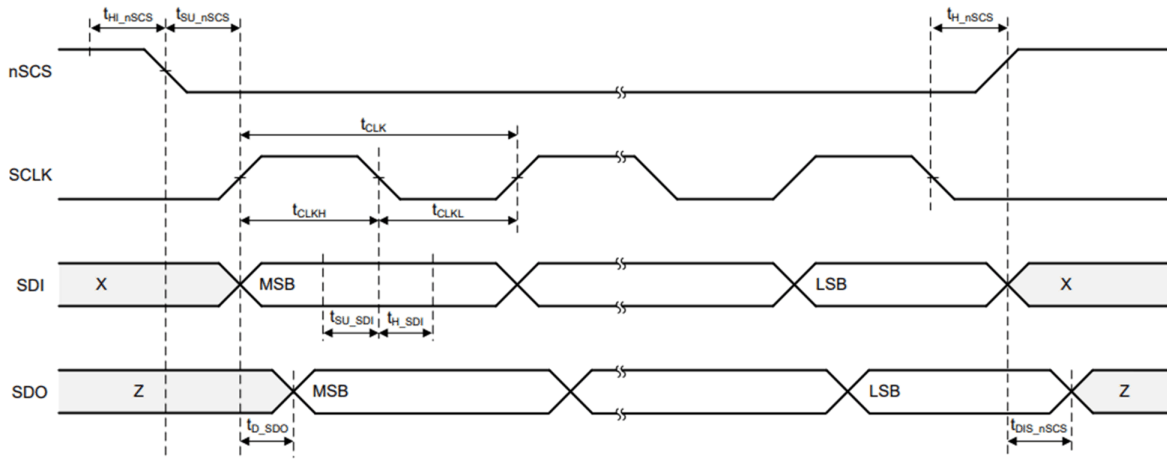


图 6-3. SPI 时序图

6.9 典型特性

测试条件为： $T_A = 25^{\circ}\text{C}$ ， $AVDD = 1.8\text{V}$ ， $IOVDD = 1.8\text{V}$ ， $f_s = 48\text{kHz}$ ，D 类开关频率 = 384kHz ，输入信号 $f_{IN} = 1\text{kHz}$ - 正弦，负载 = $4\Omega + 15\mu\text{H}$ (除非另有说明)。

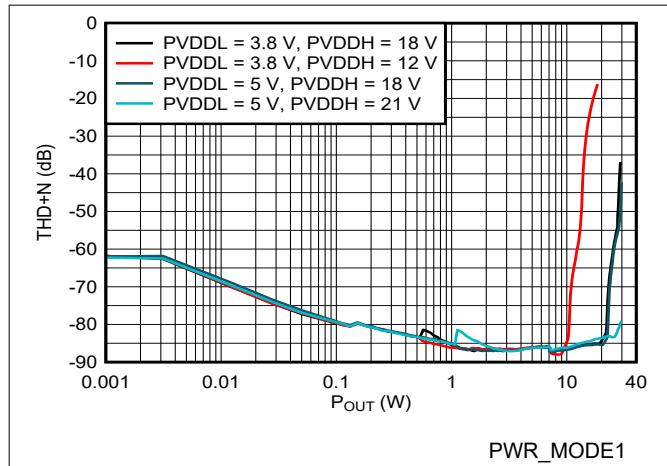


图 6-4. THD+N 与输出功率间的关系

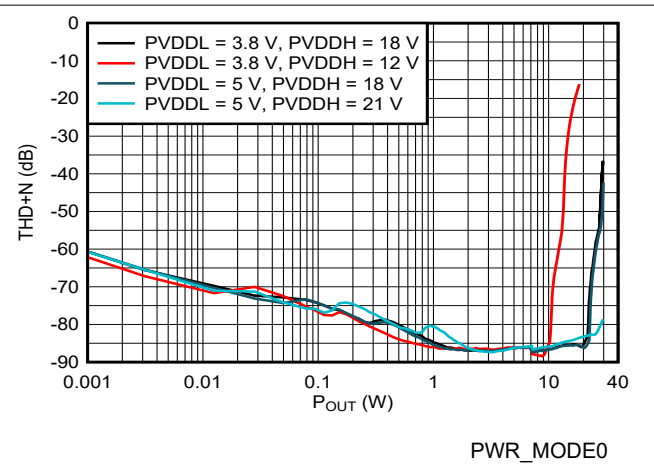


图 6-5. THD+N 与输出功率间的关系

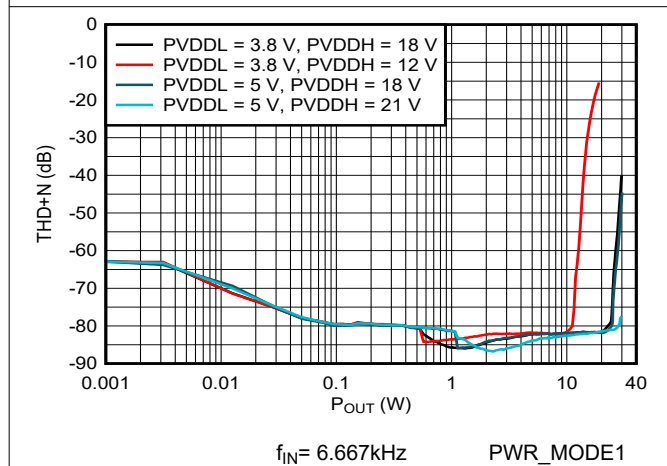


图 6-6. THD+N 与输出功率间的关系

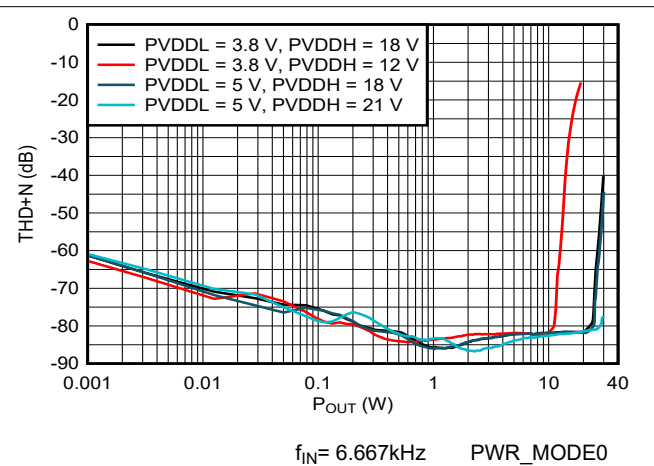


图 6-7. THD+N 与输出功率间的关系

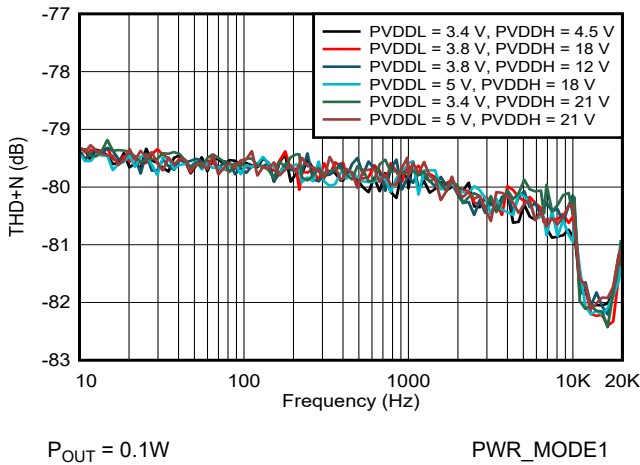


图 6-8. THD+N 与频率间的关系

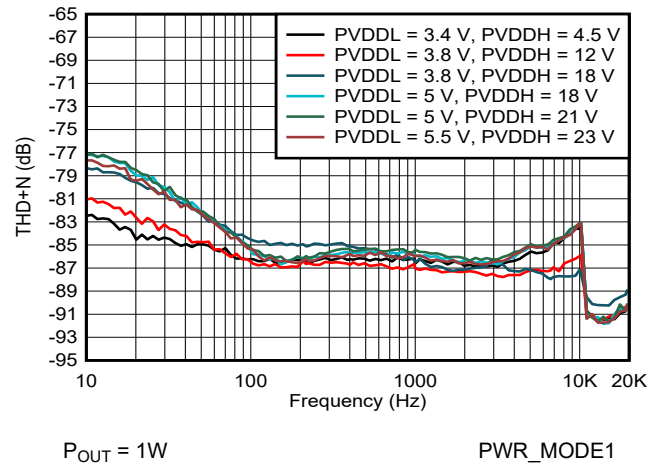


图 6-9. THD+N 与频率间的关系

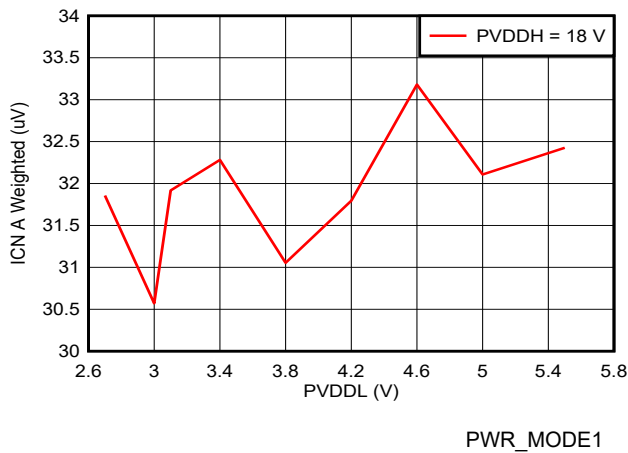


图 6-10. ICN 与 PVDDL 间的关系

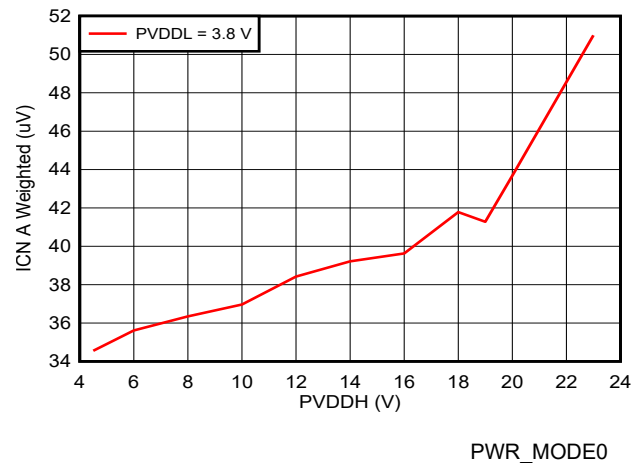


图 6-11. ICN 与 PVDDH 间的关系

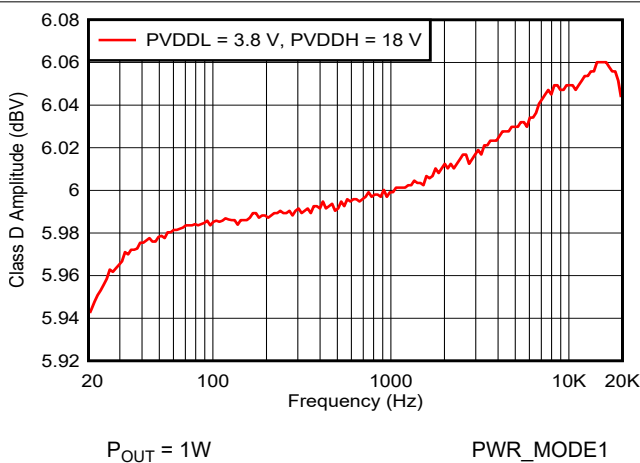


图 6-12. D 类振幅与频率间的关系

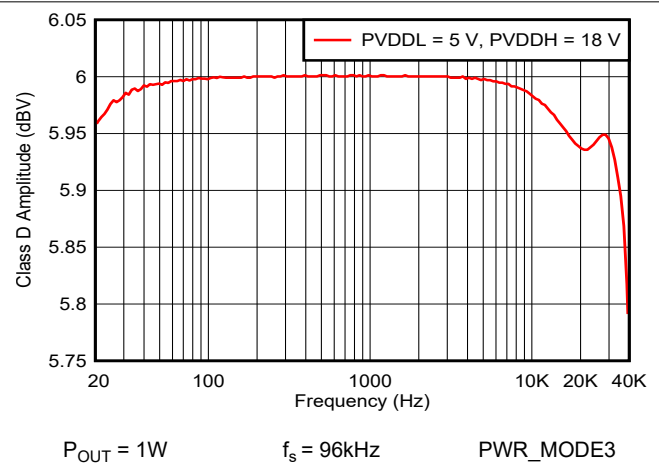


图 6-13. D 类振幅与频率间的关系

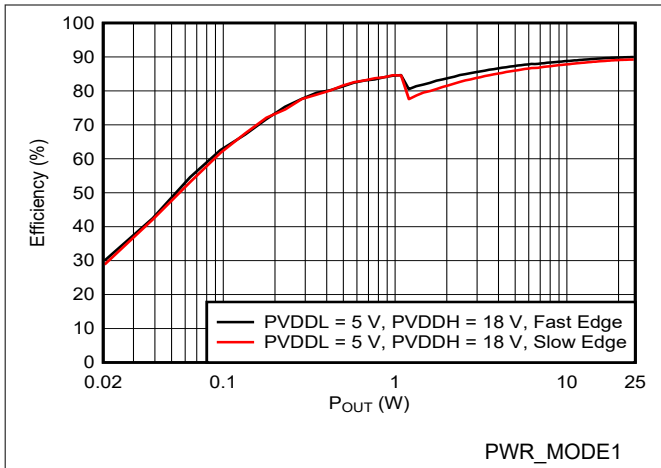


图 6-14. 效率与输出功率间的关系

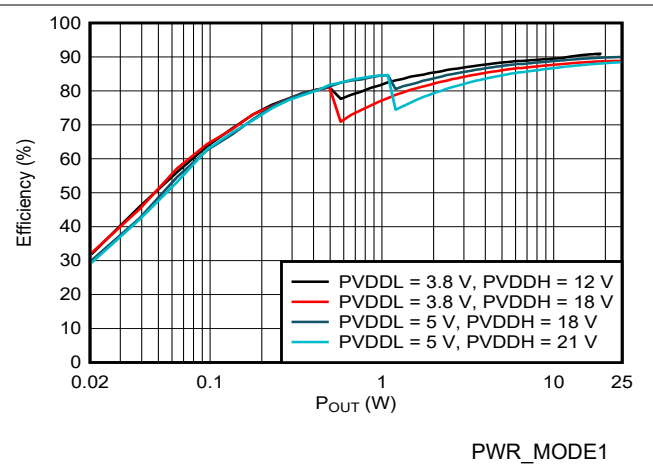


图 6-15. 效率与输出功率间的关系

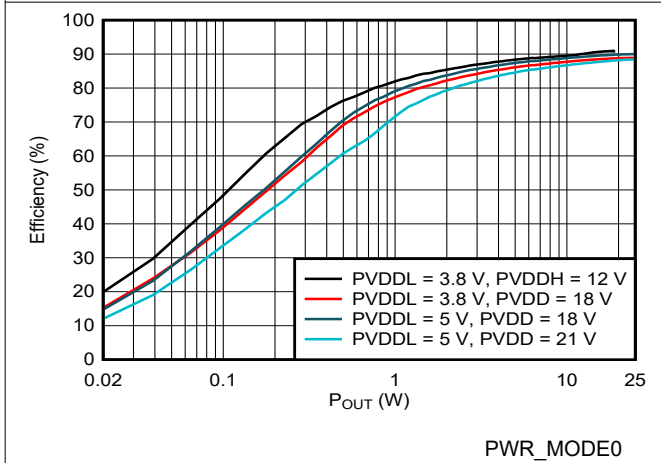


图 6-16. 效率与输出功率间的关系

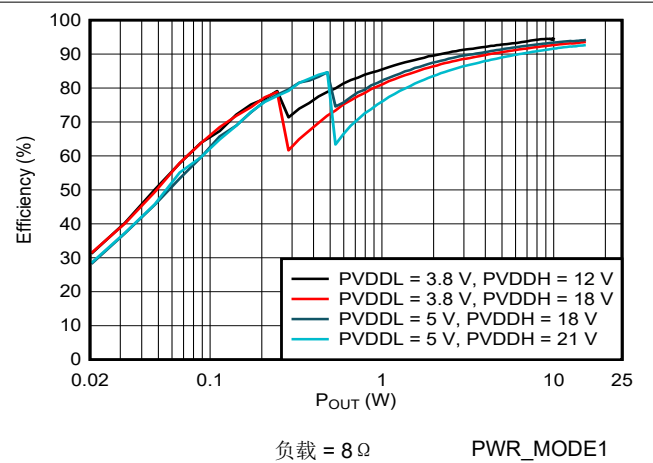


图 6-17. 效率与输出功率间的关系

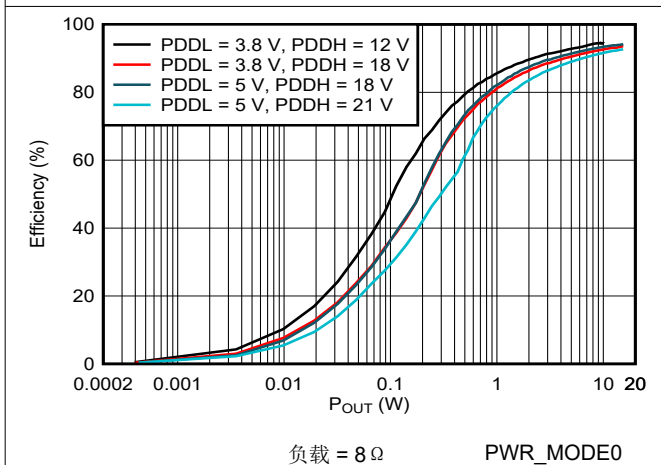


图 6-18. 效率与输出功率间的关系

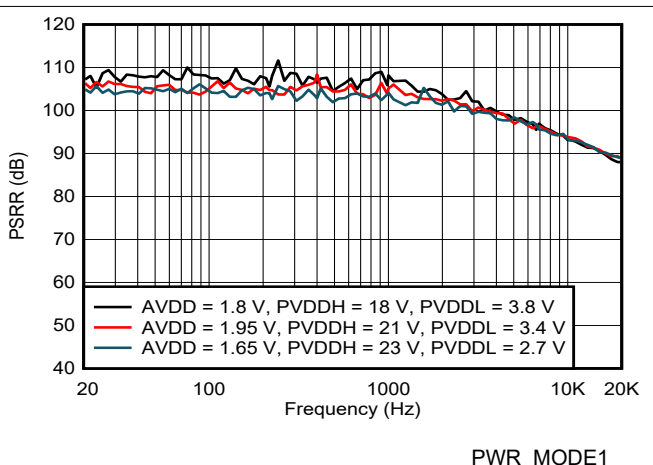


图 6-19. AVDD PSRR 与频率间的关系

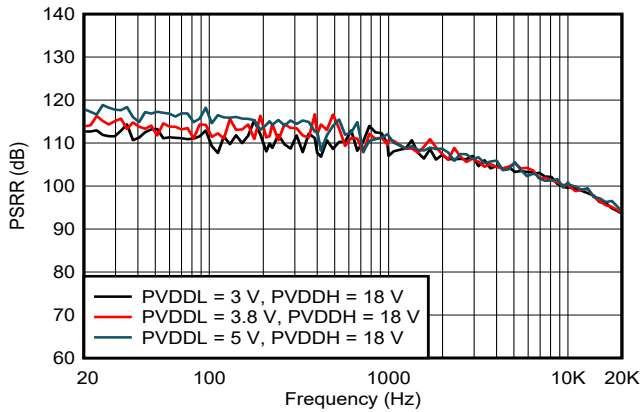


图 6-20. PVDDL PSRR 与频率间的关系

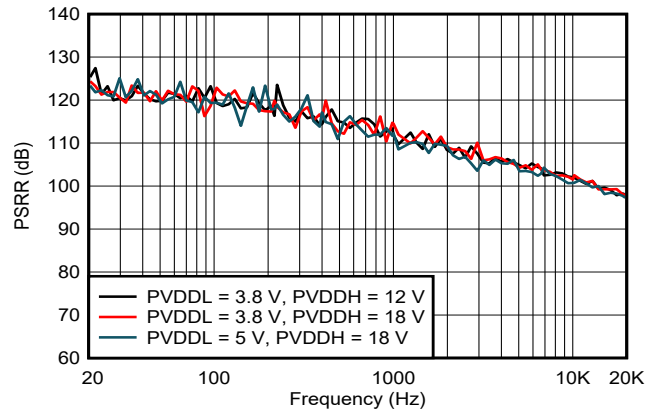


图 6-21. PVDDH PSRR 与频率间的关系

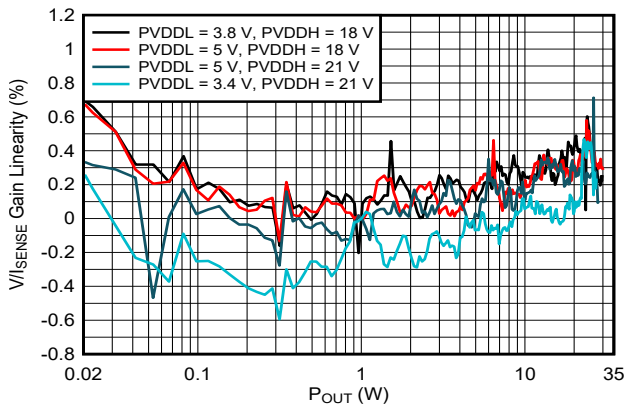


图 6-22. V/I 增益线性度与输出功率间的关系

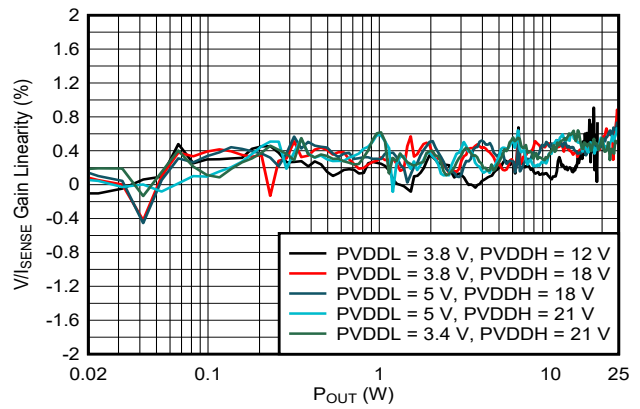


图 6-23. V/I 增益线性度与输出功率间的关系

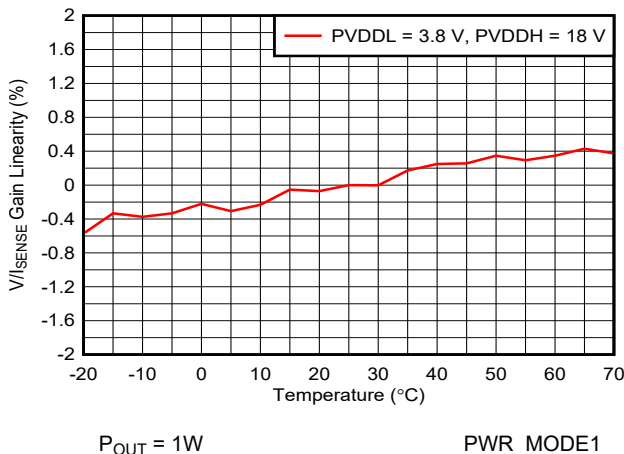


图 6-24. V/I 增益线性度与温度间的关系

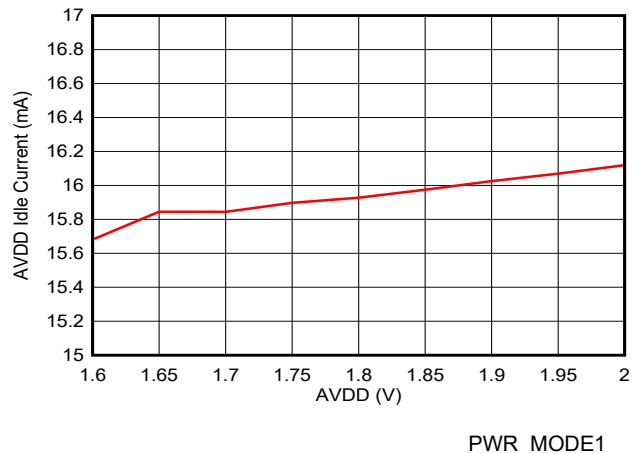
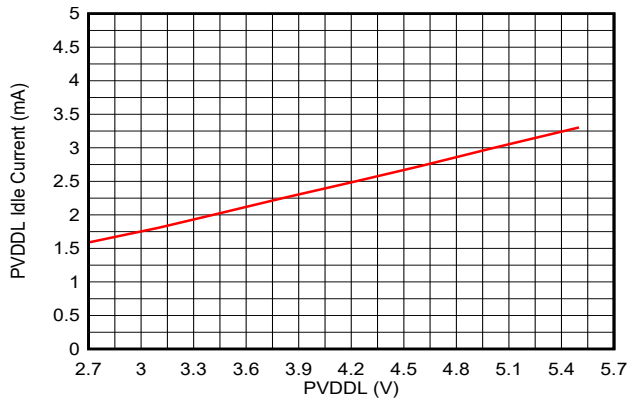
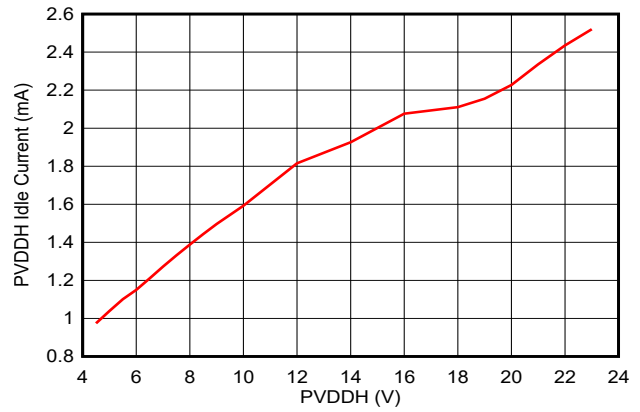


图 6-25. AVDD 空闲电流与 AVDD 间的关系



PWR_MODE1

图 6-26. PVDDL 空闲电流与 PVDDL 间的关系



PWR_MODE0

图 6-27. PVDDH 空闲电流与 PVDDH 间的关系

7 参数测量信息

该器件的典型特性是使用工作台评估模块 (EVM) 和音频精密分析仪进行测量。使用 PSIA 接口以允许 I²S 接口直接驱动至音频精密分析仪。

在某些测量 (THD+N、ICN、DNR 等) 中, D 级输出端子通过差分至单端 (D2S) 滤波器连接至音频精密分析仪模拟输入, 如下所示。D2S 滤波器包含一个 120kHz 的二阶无源极和一个仪表放大器。D2S 滤波器确保 TAS2781 高性能 D 类放大器在处理之前对其输出进行滤波和缓冲。这可以防止由于 D 类输出上的 AUX-00XX 滤波器的负载影响而出现测量误差。

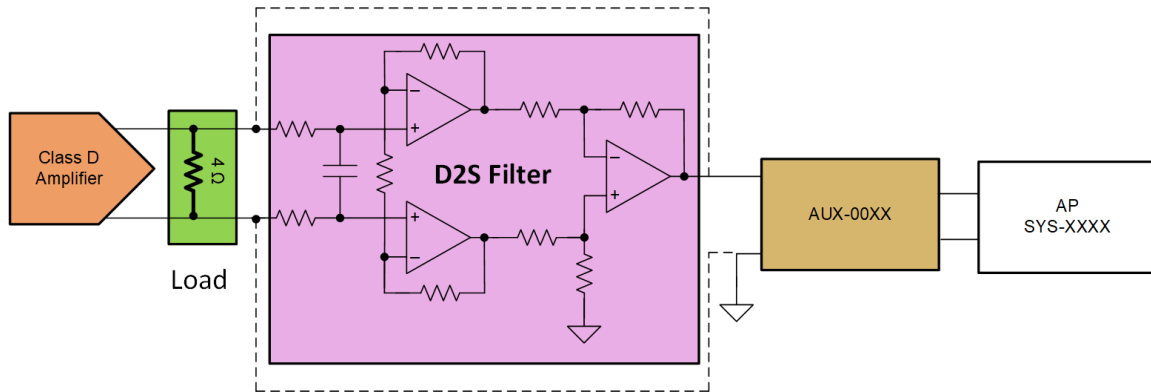


图 7-1. 差分到单端 (D2S) 滤波器

8 详细说明

8.1 概述

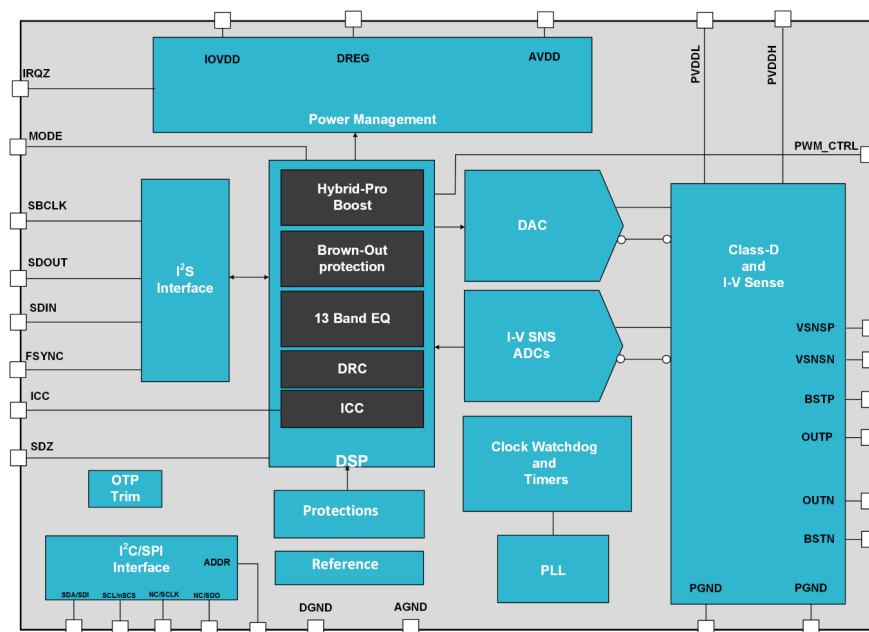
TAS2781 是一个单声道数字输入 D 类放大器, 为注重高效电池供电和小解决方案尺寸的应用而优化。它将扬声器 IV (电流/电压) 检测和电池跟踪限制与欠压保护功能整合在一起。该器件使用 TDM/I²S 和 I²C (或 SPI) 接口运行。

TAS2781 提供了 Hybrid-Pro 算法, 用于控制外部升压转换器以延长电池寿命。

表 8-1. 满标度

输入/输出信号	满标度值
D 类输出	21dBV
电压监测器	23V
电流检测	5A
电压检测	16Vpk

8.2 功能模块图



8.3 特性说明

8.3.1 模式选择

TAS2781 具有两种工作模式，可根据引脚 26 (MODE) 的设置进行选择 - 具体请参见下表。

表 8-2. TAS2781 控制接口

放大器模式	控制接口	引脚 26 (MODE)
智能放大器	I ² C	连接到 GND
智能放大器	SPI	470 Ω 至 GND

8.3.2 器件地址选择

TAS2781 使用 TDM/I²S 接口工作。音频输入和输出通过 FSYNC、SBCLK、SDIN 和 SDOUT 引脚以 I²S、左对齐和 TDM 等格式提供。使用 I²C 协议 (MODE 引脚连接到 GND) 或 SPI 协议 (MODE 引脚通过 470 欧姆连接到 GND) 提供配置和状态。

下表说明了如何配置器件的 I²C 地址。外设地址左移一位，R/W 位设置为 0 (例如，{ADDR[6:0], 1b0})。必须使用容差优于 5% 的电阻器来设置地址配置。

表 8-3. I²C 地址选择

I ² C 地址	0x70	0x72	0x74	0x76	0x78	0x7A	0x7C	0x7E
ADDR 引脚	短接至 GND	470 Ω 至 GND	470 Ω 至 AVDD	2.2kΩ 至 GND	2.2kΩ 至 AVDD	10kΩ 至 GND	10kΩ 至 AVDD	短接至 AVDD

TAS2781 具有全局 7 位 I²C 地址 0x80。无论 ADDR 引脚设置如何，当第 8.9.8 节中寄存器的 I2C_GLB_EN 位设为高电平时，器件将响应此地址的 I²C 命令。这可以在使用多个 TAS2781 器件并在所有器件上对类似设置进行编程时，用于加快器件配置。由于在多器件写入期间，多个器件均响应 I²C 命令，因此无法使用 I²C ACK/NACK。应使用 I²C CRC 功能确保每个器件正确接收 I²C 命令。使用全局地址完成对多个器件的写入后，应根据本地地址检查每个器件上 I2C_CKSUM 寄存器的 CRC 值是否正确。全局 I²C 地址可以使用 I2C_GBL_EN 寄存器位来禁用。当释放 SDZ 引脚时，通过自动采样 ADDR 引脚来检测 I²C 地址。此外，上电后可以通过将 I2C_AD_DET 寄存器位设置为高电平来重新检测地址，并且将对 ADDR 引脚重新采样。

8.3.3 SPI 接口

当引脚 26 (MODE) 通过 470 Ω 电阻器连接到 GND 时, TAS2781 具有 1.8 V SPI 接口。

该器件的引脚 17 (NC_V1P8) 需要连接到 1.8V 电源。

主机控制器应使用 CPHA=1 和 CPOL=0 的模式。TAS2781 SPI 逻辑块在 SPI 时钟的下降沿对 SPI 输入数据进行采样, 并在 SPI 时钟的上升沿传输 SPI 输出数据。

8.3.4 寄存器组织

使用页和簿方案存储器件配置和系数。每页包含 128 个字节, 每个簿包含 256 页。所有器件配置寄存器都存储在簿 0 中, 这是上电时和软件复位后的默认设置。簿和页可以通过第 8.9.70 节中寄存器的 **BOOK[7:0]** 位和第 8.9.1 节中寄存器的 **PAGE[7:0]** 位进行设置。

备注

从簿 0x00 页 0x04、0x05、0x06、0x08 和 0x0A 对寄存器位编程需要以四个寄存器为一组 (32 位格式) 进行, 每个字节对应一个 8 位寄存器, 最低有效字节对应于最高寄存器地址。例如, 当在第 8.9.88 节的寄存器中对限制器最大阈值编程时, MSB 将在寄存器 0x10 中, 而 LSB 在寄存器 0x13 中。

8.4 器件功能模式

8.4.1 TDM 串行音频端口

TAS2781 提供灵活的 TDM 串行音频端口。该端口可配置为支持多种格式, 包括立体声 I²S、左对齐和 TDM。通过 SDIN 引脚提供单音频播放。SDOUT 引脚用于传输样本流, 包括 PVDDL 电压、PVDDH 电压、内核温度、状态以及用于回声消除的音频。

默认情况下, TAS2781 会自动检测 PCM 播放采样率 (**AUTO_RATE=0**)。此功能可以通过将第 8.9.9 节中寄存器的 **AUTO_RATE** 位设为高电平来禁用和手动配置。

TDM 串行音频端口有效的 SBCLK 与 FSYNC 之比显示在第 8.9.55 节的寄存器中。器件会自动检测时隙数, 无需编程。

当 **AUTO_RATE** 寄存器位为高电平时 (禁用 TDM 采样率自动检测), **SAMP_RATE[2:0]** 和 **SBLK_FS_RATIO[5:0]** 寄存器位用于配置 PCM 音频采样率。TAS2781 采用强大的时钟故障检测引擎, 如果 FSYNC 与配置的采样率不匹配 (如果 **AUTO_RATE=1**) 或 SBCLK 与 FSYNC 之比不受支持, 该引擎将自动降低播放路径的音量 (尽可能地减少可闻失真)。一旦检测到时钟在频率和比率上均有效, 器件会自动将播放路径的音量缓慢上升回配置的音量并恢复播放。

使用自动速率检测时, 在 TDM 总线上检测到的采样率和 SBCLK 与 FSYNC 之比会报告给第 8.9.59 节和第 8.9.61 节中寄存器的只读位 **FS_RATIO[5:0]** 和 **FS_RATE[2:0]**。

帧以 FSYNC 从高电平转换到低电平或从低电平转换到高电平 (由 **FRAME_START** 寄存器位设置) 开始。FSYNC 和 SDIN 由 SBCLK 使用上升沿或下降沿 (由 **RX_EDGE** 寄存器位设置) 进行采样。**RX_OFF[4:0]** 寄存器位定义从 FSYNC 转换到时隙 0 开始的 SBCLK 周期数。这通常设置为值 0 (对于左对齐) 和 1 (对于 I²S 格式)。

RX_SLEN[1:0] 寄存器位将 RX 时隙的长度设置为 16、24 或 32 (默认) 位。时隙内音频样本字的长度由 **RX_WLEN[1:0]** 寄存器位配置。默认情况下, RX 端口将使时隙内的音频样本左对齐, 但这可以通过 **RX_JSTF** 寄存器位更改为右对齐。TAS2781 支持单声道和立体声下混音播放 ($[L+R]/2$)。默认情况下, 器件将从等于 I²C 基地址偏移量 (由 ADDR 引脚设置) 的时隙播放单声道。**RX_SCFG[1:0]** 寄存器位可用于将播放源覆盖到左时隙、右时隙或由 **RX_SLOT_R[3:0]** 和 **RX_SLOT_L[3:0]** 寄存器位设置的立体声下混音。

如果时隙选择将接收部分或全部置于帧边界之外, 则接收器将返回一个空样本, 相当于一个数字静音样本。

TDM 端口可以在 SDOUT 引脚上传输多个样本流: 扬声器电压检测、扬声器电流检测、中断和状态、PVDDH 电压和内核温度。

SBCLK 的上升沿或下降沿均可用于在 SDOUT 引脚上传输数据。这可以通过设置 `TX_EDGE` 寄存器位来配置。`TX_OFF[2:0]` 寄存器位定义从帧开始到间隙 0 开始的 SBCLK 周期数。这通常编程为值 0 (对于左对齐) 和 1 (对于 I²S 格式)。TDM TX 可以发送逻辑 0 或高阻态, 具体取决于 `TX_FILL` 寄存器位的设置。当所有器件都驱动高阻态时, 可选的总线保持器将弱保持 SDOUT 引脚的状态。由于 SDOUT 上只需要一个总线保持器, 因此可以通过 `TX_KEEPEEN` 寄存器位禁用此功能。使用 `TX_KEEPLN` 寄存器位可以将总线保持器配置为仅将总线保持 1 个 LSB 或始终保持 (永久)。此外, 可以使用 `TX_KEEPCY` 寄存器位将保持器 LSB 驱动一个完整周期或半个周期。

`TX_FILL` 用于 I²S 总线上只有一个放大器的单声道系统。当 `TX_FILL` 设置为低电平时, 放大器未使用的所有间隙都将用零填充。提及的 TX 位在第 8.9.13 节的寄存器中。

当多个器件位于同一 I²S 总线上时, 页 0x01 的 `SDOUT_HIZ` 寄存器会非常有用。每个器件都不知道总线上其他器件的间隙配置。需要在系统级别对 `SDOUT_HIZ` 寄存器进行适当的编程, 以确保正确完成设置并且不会在内部和外部产生任何争用。

默认情况下, 电流和电压值以完整的 16 位测量值进行传输。第 8.9.11 节中寄存器的 `IVMON_EN[1:0]` 位可用于在一个间隙中仅传输 8 个 MSB 位或跨多个间隙传输 12 个 MSB 位值。当主机处理器只能处理 24 位 I²S/TDM 数据时, 使用特殊的 12 位模式。该器件应配置为将电压感测间隙和电流检测间隙关闭 1 个间隙, 并将消耗 3 个连续的 8 位间隙。在这种模式下, 器件将发送前 12 个 MSB 位, 然后发送由前一个间隙指定的接下来的 12 个 MSB 位。

如果间隙选择将传输置于帧边界之外, 则发送器将在帧边界截断传输。

SAR 测量的间隙 (PVDDL、PVDDH 和温度) 使用 `SAR_DATA_SLOT[5:0]` 寄存器位设置。若要启用样本流, 寄存器位 `SAR_DATA_TX` 必须设为高电平。间隙长度由第 8.9.16 节中寄存器的位 `SAR_DATA_SL` 进行选择。

对于 TDM 最终处理的音频间隙, 使能和长度设置使用 `AUDIO_SLOT[5:0]`、`AUDIO_TX` 和 `AUDIO_SLEN` 寄存器位。

有关间隙状态的信息可以在 `STATUS_SLOT[5:0]` 寄存器位中找到。将 `STATUS_TX` 寄存器位设置为高电平会启用状态发送。

8.4.2 播放信号路径

8.4.2.1 数字信号处理器

片上低延迟 DSP 支持德州仪器 (TI) 的智能放大器扬声器保护算法, 能够在维持扬声器处于安全状态的同时, 尽可能提高扬声器的音量。

DSP 还具有频段均衡器、立体声平衡、超声波, 以及用于 H 类放大器操作的外部升压控制器。

8.4.2.2 高通滤波器

音频播放信号中直流和低频成分过多会损坏扬声器。TAS2781 采用高通滤波器 (HPF) 来防止 PCM 播放路径发生这种情况。`HPF_FREQ_PB[2:0]` 寄存器位会设置 HPF 的转折频率。通过将寄存器位设置为 3'b000, 为该滤波器设置旁路。

8.4.2.3 放大器反转

TAS2781 将向 OUT_P 和 OUT_N 引脚输出非反相信号。通过将 `AMP_INV` 寄存器位设置为高电平, 可以生成与数字输入值反相的输出。

8.4.2.4 数字音量控制和放大器输出电平

通过设置放大器输出电平和数字音量控制 (DVC) 来控制从音频输入到扬声器端子的增益。

使用 `AMP_LVL[4:0]` 寄存器位可对放大器输出电平设置进行编程。放大器电平显示在第 8.9.4 节的寄存器中。数字音量控制 (DVC) 默认设置为 0dB。应该注意的是, 由于放大器中存在模拟削波, 这些电平可能无法实现, 因此它们只能用于传达增益。

公式 (1) 用于计算放大器输出电压:

$$V_{AMP} = INPUT + A_{DVC} + A_{AMP} \quad (1)$$

其中

- V_{AMP} 是以 dBV 为单位的放大器输出电压
- $INPUT$ 是相对于 0dBFS 的数字输入振幅，以 dB 为单位
- A_{DVC} 是数字音量控制设置值，以 dB 为单位
- A_{AMP} 是放大器输出电平设置值，以 dBV 为单位

通过设置 $DVC_LVL[7:0]$ 寄存器位，DVC 可配置为 0dB 到 -100dB，步长为 0.5dB。大于 C8h 的设置值视作静音。当数字音量控制发生变化时，器件会根据第 8.9.87 节中 $DVC_SLEW[31:0]$ 寄存器位的状态将音量斜升到新的设置。第 8.9.8 节中寄存器的 $DVC_RMP_RT[1:0]$ 位可启用或禁用音量斜坡控制

D 类放大器采用闭环架构。公式 (2) 给出了输出信号削波的近似阈值。

$$V_{PK} = V_{SUP} * \frac{R_L}{R_{FET} + R_P + R_L} \quad (2)$$

其中：

- V_{PK} 是最大峰值未削波输出电压 (单位为 V)
- V_{SUP} 是 D 类输出级的电源
- R_L 是扬声器负载 (单位为 Ω)
- R_P 是 PCB (路由、滤波器) 上的寄生电阻 (单位为 Ω)
- R_{FET} 是功率级总电阻 (HS FET、LS FET、检测电阻、键合、封装)，单位为 Ω

当 PVDDL 提供 D 类输出级时， R_{FET} 的典型值为 0.5Ω 。采用 PVDDH 电源时， R_{FET} 的典型值为 0.25Ω 。

8.4.2.5 PVDDL 电源

TAS2781 可在 (也可以不在) PVDDL 电源下工作。在没有 PVDDL 电源的情况下进行配置时，PVDDH 电压将与内部 LDO 一同使用来生成该电源电压。去耦电容仍应按照表 9-1 中的建议进行安装。在本例中，从软件关闭模式转换之前， $PVDDL_MODE$ 位应设置为高电平。有关 PVDDL 电源工作模式的更多详细信息，请参见节 11.1。

8.4.2.6 Y- 桥

TAS2781 D 类输出使用 Y 桥配置来提高播放期间的效率。LVS () 在内部用于在 PVDDH 和 PVDDL 电源之间进行选择。当 PVDDH 和 PVDDL 都提供给器件时，通过将 $CDS_MODE[1:0]$ 位设置为 2'b00 来启用此功能。如果未配置为 Y 桥模式，即使发生削波，该器件也将仅使用选定的 D 类输出电源。该器件可以仅使用 PVDDH 来提供 D 类输出。在此配置中，PVDDL 可以由外部电源提供 (寄存器位 $PVDDL_MODE=0$) 或由内部 LDO 生成 (寄存器位 $PVDDL_MODE[7]=1$)。在这种情况下， $CDS_MODE[7:6]$ 位应设置为 2'b10。在 PVDDL 上具有低功耗的 TAS2781 Y 桥仅可用于在接近空闲时以非常低的功率切换到 PVDDL 电源轨。这将减少接近空闲时的 D 类输出摆幅，并限制 PVDDL 电源的电流要求。对于此模式，将 $CDS_MODE[7:6]$ 寄存器设置为 2'b11。

有关对电源工作模式进行编程的详细信息，请参阅第 11.1 节。

由第 8.4.2.7 节确定的 D 类电源的变化 (PVDDL 到 PVDDH) 相对于输入信号交叉阈值有延迟，可以使用第 8.9.60 节中寄存器的 $CDS_DLY[1:0]$ 位对其进行编程。

在 Y 桥模式下，如果 PVDDH 降至低于 (PVDDL + 2.5V) 电平，那么 Y 桥将停止在电源之间切换，并保持在 PVDDH 电源上。

8.4.2.7 低压信号传输 (LVS)

TAS2781 是一种与 D 类输出级的 Y 桥配置相关的机制，用于监控音频流的绝对值和选择合适的电源 (PVDDH 或 PVDDL)。

当信号最初高于编程的 LVS 阈值时，D 类由 PVDDH 电源轨供电。如果信号电平降至低于该阈值的时间超过由 `LVS_HYS[3:0]` 寄存器位定义的迟滞时间，则 D 类电源将切换到 PVDDL。如果信号恢复到初始电平，D 类电源将切换回 PVDDH。

默认情况下，LVS 阈值配置为与 PVDDL 电压相关的值 ($LVS_DET = 1$)。使用 `LVS_RTH[3:0]` 寄存器位来设置阈值 (默认 = 0.7V)。

如果将 `LVS_DET` 位设置为低电平，则会将 LVS 阈值强制为由 `LVS_FTH[4:0]` 寄存器位定义的固定值。

LVS 阈值是根据输出信号电平设置的，以 dBFS 为单位进行测量。

在 `CDS_MODE[1:0]=11` (PWR_MODE2 来自节 11.1) 的用例下，可以使用寄存器位 `LVS_TH_LOW[1:0]` 来设置 LVS 固定阈值。

8.4.2.8 噪声门模式

TAS2781 具有一个噪声门功能，可以监测输入信号，并在信号低于由 `NG_TH[1:0]` 位设置的阈值长于由第 8.9.28 节中寄存器的 `NG_HYST_TIMER[2:0]` 位设置的时间时，关闭 D 类音频放大器的电源。当信号上升至高于阈值时，D 类音频放大器会使七个采样通道重新通电，然后施加到音频输入接口的采样信号会到达 D 类音频放大器输出。

可通过将 `NG_EN` 位设置为高电平来启用噪声门功能。启用之后，不需要额外的外部控制，即可在器件处理延时范围内使通道上电和断电。通过将 `NG_DVC_RP` 位设置为低电平，也可以在噪声门运行期间使用音量斜坡。

噪声门可以配置为更高的分辨率，代价是要增加 I²C 写入。使用 `NGFR_EN` 位来启用此模式，并使用第 8.9.62 节中寄存器位 `NGFR_LVL[23:0]` 来设置高分辨率。使用第 8.9.63 节和第 8.9.64 节的 `NGFR_HYST[18:3]` 寄存器位设置高分辨率迟滞。

8.4.2.9 电源跟踪限制器

TAS2781 会监控 PVDDH 电源电压和音频信号，以便在音频信号峰值超过可编程阈值时自动降低增益。这有助于防止削波并在电池充电结束的情况下延长播放时间。限制器阈值可配置为以可编程斜率跟踪低于可编程拐点的 PVDDH。最小阈值会限制 PVDDH 跟踪造成的阈值降低。

通过将 `LIM_EN` 寄存器设置为高电平来启用限制器。

提供可配置的启动速率、保持时间和释放速率来控制限制器的动态响应 (第 8.9.22 节和第 8.9.23 节中寄存器的 `LIM_ATK[3:0]`、`LIM_HLD[2:0]` 和 `LIM_RLS[3:0]` 位)。

限制器应用的最大衰减水平可通过第 8.9.20 节中寄存器的 `LIM_MAX_AT[3:0]` 位进行配置。如果限制器正在启动并且达到最大衰减，将不会进一步降低增益。

当输出信号电平大于限制器阈值时，限制器开始降低增益。限制器可配置为以最小阈值跟踪低于可编程拐点的 PVDDH。图 8-1 展示了将限制器配置为限制到一个恒定电平，而不管 PVDDH 电平如何。若要实现此行为，请通过 `LIM_MAX_TH[31:0]` 寄存器位将限制器最大阈值设置为所需水平。将限制器拐点 (寄存器位 `LIM_INF[31:0]`) 设置为低于允许的最小 PVDDH 设置值。由寄存器位 `LIM_MIN_TH[31:0]` 设置的限制器最小阈值不会影响此用例中的限制器行为。

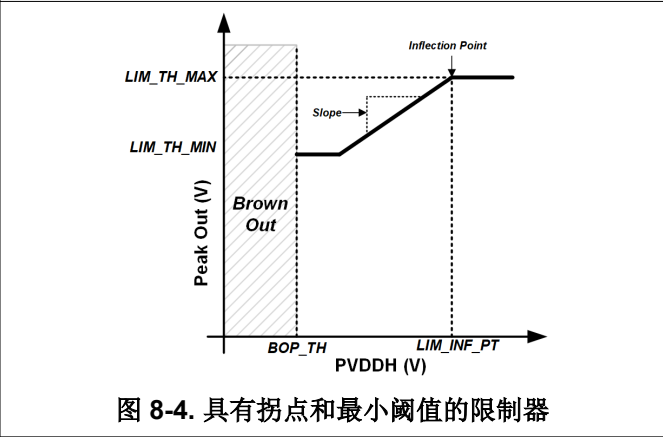
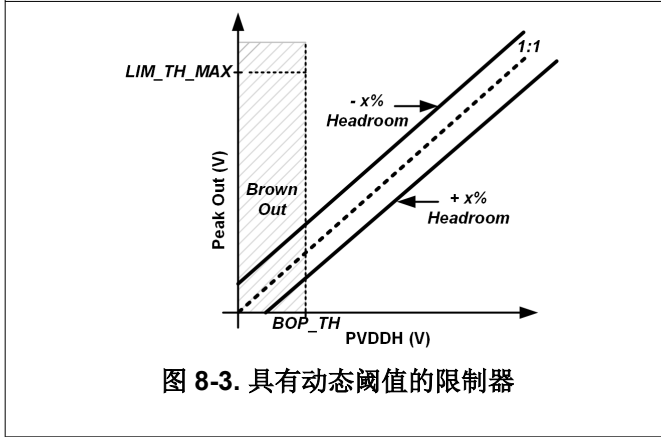
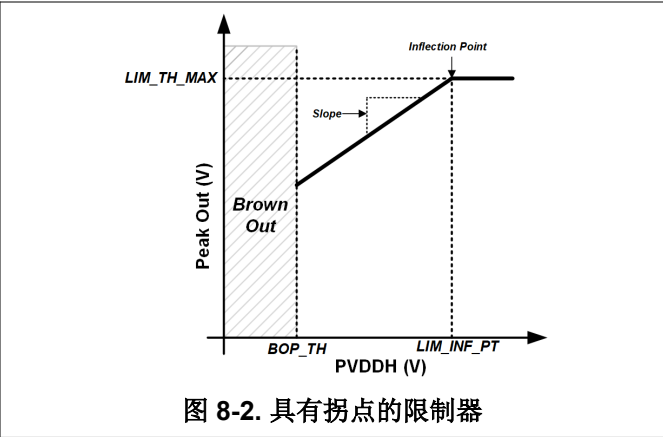
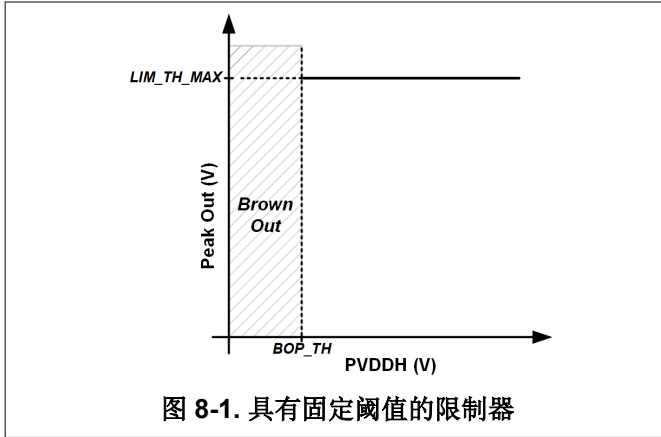


图 8-2 展示了如何配置限制器以跟踪低于阈值的 PVDDH，而无需设置最小阈值。将 `LIM_MAX_TH[31:0]` 寄存器位设置为所需的阈值，并将 `LIM_INF[31:0]` 寄存器位设置为限制器将开始降低 PVDDH 阈值的所需拐点。`LIM_SLP[31:0]` 寄存器位可用于通过 PVDDH 更改限制器跟踪的斜率。PVDDH 电源每下降 1V，默认值 1V/V 就会将阈值降低 1V。如果需要，可以对更激进的跟踪斜率进行编程。将 `LIM_MIN_TH[31:0]` 位编程到低于最小 PVDDH 可防止限制器在跟踪 PVDDH 电源时遇到最小阈值降低的情况。

可以使用其他方式配置具有电源跟踪斜率的限制器。通过将第 8.9.22 节中寄存器的 `LIM_DYHDR` 寄存器位设置为 1'b1，可以通过设置 `LIM_HDR[4:0]` 寄存器位，使用 1V/V 斜率将余量指定为电源电压的百分比。例如，如果指定 -10% 的余量，则峰值输出电压将设置为比 PVDDH 高 10%。在图 8-3 所示的这个用例中，从高于电源电压的信号开始限制，并将产生固定削波。如果指定 +10% 的正余量，则峰值输出电压将动态设置为比当前 PVDDH 低 10%。在这个用例中，将从低于电源电压的信号电平开始限制，并会防止发生削波。

若要实现仅跟踪 PVDDH 达到最小阈值的限制器，请按照前面的示例配置限制器 `LIM_MAX_TH[31:0]` 和 `LIM_SLP[31:0]` 寄存器位。然后，还要将 `LIM_MIN_TH[31:0]` 寄存器位设置为所需的最小阈值。低于此最小阈值的电源电压将不会继续降低信号输出电压。图 8-4 展示了这种情况。

通过将寄存器位 `LIM_DYHDR` 设置为低电平，限制器机制取决于最大和最小阈值、拐点和斜率的设置。默认情况下，该位为高电平，并启用限制器动态余量。

8.4.2.10 欠压保护

欠压保护 (BOP) 功能可为限制器提供优先输入，以对充电结束时会导致系统级欠压的电源电压瞬态骤降产生快速响应。当电源电压降至 BOP 阈值以下时，限制器开始以可配置的启动速率降低增益。当电源电压升至 BOP 阈值以上时，限制器将在已编程保持时间后开始释放。BOP 功能可以通过将 `BOP_EN[0]` 寄存器位设置为高电平来启用。可以使用 `BOP_SRC` 寄存器位将欠压电源设置为 PVDDH 或 PVDDL，具体视应用而定。

默认情况下，BOP 电源设置为 PVDDL 输入，而 SAR 转换器将对 PVDDH 和 PVDDL 电压和温度进行数字化处理。在这种情况下，PVDDH 欠压检测功能将禁用。

当 BOP 电源设置为 PVDDH 输入时，SAR ADC 转换器将对 PVDDH 和 PVDDL 电压和温度进行数字化处理。在这种情况下，将启用 PVDDH 欠压检测。为了减少 BOP 引擎第一次启动的延迟，可以通过将寄存器位 *CNV_PVDDL* 设置为低电平来绕过 PVDDL 转换。

当 BOP 电源设为 PVDDL 输入时，SAR 转换器将对 PVDDH 和 PVDDL 电压和温度进行数字化处理。在这种情况下，PVDDH 欠压检测功能将禁用。

当正在进行 BOP 时，电源跟踪限制器将暂停。

BOP 阈值由第 8.9.92 节中寄存器的 *BOP_TH[31:0]* 位设置。*BOP_MUTE* 位的设置会确定一旦电源低于阈值，器件是静音并关闭，还是只是衰减音频信号但并不静音。

在发生 BOP 事件时，TAS2781 也可以通过达到第 8.9.93 节中寄存器的 *BOPSD_TH[31:0]* 位设置的阈值立即静音，然后关断器件（如果 *BOPSD_EN* 寄存器位设置为高电平）。当 *BOP_MUTE* 设置为高电平时，此关断功能在内部自动禁用。

BOP 具有可编程的启动速率寄存器位 *BOP_ATK[2:0]*、启动步长寄存器位 *BOP_ATK_ST[1:0]* 和保持时间寄存器位 *BOP_HLD[2:0]*。

系统不使用 BOP 功能时，将释放电源跟踪限制器。如果限制器被禁用，增益将根据限制器释放设置进行释放。

保持时间还可以设置为不受限，方法是将 *BOP_INF_HLD* 寄存器位编程为高电平。器件需要在静音或软件/硬件关断状态之间切换，或者寄存器位 *BOP_HLD_CLR* 可以设置为高电平（这会导致器件退出保持状态并开始释放）。

当 *BOP_INF_HLD* 位设置为低电平时，器件将根据 *BOP_HLD[2:0]* 位的编程来保持。

8.4.2.11 ICC 引脚和芯片间通信

TAS2781 在立体声应用中支持双增益平衡。一个器件仅可与系统中的一个其他器件配对。

ICC 引脚将通过总线保持器连接至 ICC 总线。为 ICC 缓冲区供电的引脚 17 (NC_V1P8V) 需要连接到 1.8V 电源。

SDOUT 引脚无法用于增益调整。

第 8.9.18 节中寄存器的 *ICC_CFG[2:0]* 位用于配置 ICC 引脚的功能。

利用第 8.9.24 节中寄存器的各个位，可以启用 ICC 功能并设置器件配对和增益传输时隙。

此操作模式不支持 16kHz 和 24kHz（以及等效的 44.1kHz）的采样率。

8.4.2.12 D 类设置

8.4.2.12.1 输出压摆率控制

输出压摆率可使用第 8.9.73 节中寄存器的 *EDGE_CTRL[1:0]* 位进行编程。

默认情况下，如果 PVDDH 电源电压低于 20V，则输出压摆率将为快速，具体取决于电源和负载。如果 PVDDH 高于 20V，则压摆率会自动变为较慢的速率。

或者，若要提高 EMI 性能，用户可以通过将 *EDGE_CTRL[1:0]* 位设置为 2'b11，在整个 PVDDH 电源范围内将压摆率设置为较低的速率。

8.4.2.12.2 同步

TAS2781 D 类放大器支持展频 PWM 调制，可通过将 *AMP_SS* 寄存器位设置为高电平来启用。这有助于降低系统中的 EMI。

默认情况下，D 类放大器的开关频率基于器件中经过修整的内部振荡器。若要同步切换到音频采样率，请将 *CLASSD_SYNC* 寄存器位设置为高电平。当 D 类与音频采样率同步时，必须根据基于 44.1kHz 或 48kHz（默认）频率的音频采样率设置 *RAMP_RATE* 寄存器位。

8.4.3 SAR ADC

SAR ADC 会监控 PVDDH 电压、PVDDL 电压和内核温度。这些转换的结果可通过寄存器读回功能 (*PVDDH_CNV[11:0]*、*PVDDL_CNV[11:0]* 和 *TMP_CNV[7:0]* 寄存器位) 获得。PVDDH 和 PVDDL 电压转换也被限制器和欠压保护模块使用。

默认情况下, 当 BOP 源为 PVDDL (*BOP_SRC = 0*) 或者 BOP 源为 (*BOP_SRC = 1*) 时, PVDDL 转换与 PVDDH 和温度一同启用。

ADC 以固定的 192kHz 采样率运行, 转换时间为 5.2 μ s。

每 18 次 SAR 转换对温度进行一次采样。温度的采样率近似为 10K 样本/秒。

用户可以使用第 8.9.48 节、第 8.9.50 节和第 8.9.52 节中寄存器的公式来估算 PVDDH 和 PVDDL 电压以及内核温度。

寄存器位内容应始终从 MSB 读取到 LSB。

主机也可以通过 SDOUT 引脚获得 SAR ADC 的电压和温度读数。使用第 8.9.16 节中寄存器的各个位启用此功能并配置时隙。

8.4.4 电流和电压 (IV) 检测

TAS2781 提供扬声器电压和电流检测测量值, 用于实时监控扬声器行为。VSNSP 和 VSNSN 引脚应连接在任何铁氧体磁珠滤波器之后 (如果未使用 EMI 滤波器, 则应直接连接到 OUTP 和 OUTN 接线)。V 检测连接消除了封装、PCB 互连或铁氧体磁珠滤波器电阻引起的压降误差。需要注意的是, 在 VSNS 端子之后的任何互连电阻都不会被校正, 因此建议将检测接线连接到尽可能靠近负载的位置。

电压和电流检测内部 ADC 具有直流阻断滤波器。可以调整此滤波器截止频率, 也可以使用 *HPF_FREQ_REC[2:0]* 寄存器位绕过滤波器。

I 检测和 V 检测模块可以通过将 *ISNS_PD* 和 *VSNS_PD* 寄存器位设为低电平来上电。

8.4.5 后置滤波器反馈 (PFFB)

该器件通过关闭外部滤波器之后的放大器反馈环路来支持后置滤波器反馈。使用器件的 VSNSN 和 VSNSP 端子来应用反馈。可以通过 *PFFB_EN* 寄存器位来禁用此功能 (如果实现了违反放大器环路稳定性的外部滤波器)。禁用 PFFB 时, 反馈将从器件的 OUTN 和 OUTP 引脚实现内部路由。

在 PFFB 运行模式下, 必须满足以下条件: $f_0 > 10\text{MHz}$ 且 $f_0/Q > 2.5\text{MHz}$ (f_0 和 Q 是外部滤波器的截止频率和品质因数)。

8.4.6 热折返

TAS2781 会监控内核温度, 并在内核温度达到设定阈值时自动限制音频信号。建议使用热折返寄存器来配置此保护机制, 因为内部 DSP 将对每个寄存器执行必要的计算。

可以使用 *TFB_EN* 位禁用热折返。如果内核温度达到由第 8.9.97 节中寄存器的 *TF_TMP_TH[31:0]* 位设置的值, 此功能将开始衰减音频信号, 防止器件因过热而关断。它将通过在 *TF_SLP[31:0]* 寄存器位中设置的值来衰减音频信号 (在由 *TF_TMP_TH[31:0]* 寄存器位设置的温度范围内)。使用 *TF_ATK[31:0]* 寄存器位设置热折返启动。可以使用寄存器位 *TF_MAX_ATN[31:0]* 来指定最大衰减。但是, 如果器件继续升温, 最终将触发器件过温。在衰减开始释放之前, 针对由寄存器位 *TF_HLD[31:0]* 设置的多个样本, 衰减将保持。

8.4.7 过功率保护

TAS2781 会监测内部功率 FET 的温度。如果最大持续功率很高且功率 FET 的温度高于阈值, 则内部保护电路会触发热折返, 并且如果温度仍在升高, 则器件会关闭。

该保护机制基于两个阈值 TH1 和 TH2。TH1 阈值设置为比内部带隙测量的温度高 116°C 但不低于 250°C 的温度。TH1 阈值会触发热折返。

TH2 阈值比 TH1 高 40°C, 并会触发热关断。

通过将位 TG_TH2 和 TG_TH1 设置为低电平，可以禁用这两个检测机制。

8.4.8 低电池电量保护

对于低于 3.4V 的 PVDDL 电源，功率 FET 可以在更高的负载电流下进入饱和状态，因此，连接到 PVDDH 的 FET 进入热失控状态会导致器件损坏。

为了防止损坏，需要内部 SAR ADC 测得的 PVDDL 电平来调整 OCP 限制。下表显示了会自动调整 OCP 的 PVDDL 阈值。较低的 PVDDL 电平对应于较低的 OC 限制设置。

表 8-4. PVDDL 范围和阈值

PVDDL 范围
$PVDDL \geq 3.4V$
$3.1V \leq PVDDL < 3.4V$
$2.9V \leq PVDDL < 3.1V$
$2.7V \leq PVDDL < 2.9V$

在 PVDDL 由外部供电的电源模式下，会对 OC 限制进行控制，同时输出打开 PVDDH (PWR_MODE0 , PWR_MODE1) 。

8.4.9 电池功率限制器

TAS2781 集成了一种算法，可通过根据电池电压读数来调节电流，以控制音频功率。

该算法基于两级电池电压提供三级电流。

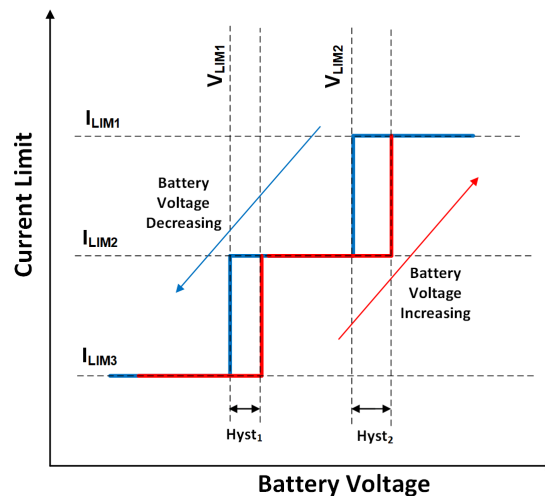


图 8-5. 电流限制与电池电压间的关系

功率限制器可应用于 PVDDL (单节电池) 或 PVDDH (多节电池) 。默认情况下，它在 PVDDL 上设置，可以通过使用位 PWR_LIM_SRC 更改为 PVDDH。

8.4.10 时钟

该器件时钟源自 SBCLK 输入时钟。下面的各表显示了每个采样率和 SBCLK 与 FSYNC 之比的有效 SBCLK 时钟频率。

如果通过 $SAMP_RATE[2:0]$ 寄存器位正确配置了采样率，则只要 SBCLK 与 FSYNC 之比有效，就无需额外配置。该器件将检测不正确的 SBCLK 频率、SBCLK 与 FSYNC 之比以及播放路径上的音量降低，以便最大限度地减少可闻失真。检测到时钟错误后，如果 DIS_CLK_HALT 位为低电平，器件将在由 $CLK_HALT_TIMER[2:0]$ 寄存器位设置的时间后进入低功耗停机模式。此外，如果 CLK_PWRUD 寄存器位设置为高电平，器件可以在有效时

钟信号上自动进行上电和断电。启用此功能时不应更改器件采样率。在此模式下，*DIS_CLK_HALT* 位寄存器应设置为低电平，以使此功能正常运行。

表 8-5. 基于 48kHz 的采样率支持的 SBCLK 频率 [MHz]

采样率 (kHz)	SBCLK 与 FSYNC 之比						
	16	24	32	48	64	96	125
16	不适用	不适用	0.512	0.768	1.024	1.526	2
24	不适用	0.576	0.768	1.152	1.536	2.304	3
32	0.512	0.768	1.024	1.536	2.048	3.072	4
48	0.768	1.152	1.536	2.304	3.072	4.608	6
96	1.536	2.304	3.072	4.608	6.144	9.216	12
192	3.072	4.608	6.144	9.216	12.288	18.432	24
采样率 (kHz)	SBCLK 与 FSYNC 之比						
	128	192	250	256	384	500	512
16	2.048	3.072	4	4.096	6.144	8	8.192
24	3.072	4.608	6	6.144	9.216	12	12.288
32	4.096	6.144	8	8.192	12.288	16	16.384
48	6.144	9.216	12	12.288	18.432	24	24.576
96	12.288	18.432	24	24.576	不适用	不适用	不适用
192	24.576	不适用	不适用	不适用	不适用	不适用	不适用

表 8-6. 基于 44.1kHz 的采样率支持的 SBCLK 频率 [MHz]

采样率 (kHz)	SBCLK 与 FSYNC 之比					
	16	24	32	48	64	96
14.7	不适用	不适用	不适用	0.7056	0.9408	1.4112
22.05	不适用	不适用	0.7056	1.0584	1.4112	2.1168
29.4	不适用	0.7056	0.9408	1.4112	1.8816	2.8224
44.1	0.7056	1.0584	1.4112	2.1168	2.8224	4.2336
88.2	1.4112	2.1168	2.8224	4.2336	5.6448	8.4672
176.4	2.8224	4.2336	5.6448	8.4672	11.2896	16.9344
采样率 (kHz)	SBCLK 与 FSYNC 之比					
	128	192	256	384	512	
14.7	1.8816	2.8224	3.7632	5.6448	7.5264	
22.05	2.8224	4.2336	5.6448	8.4672	11.2896	
29.4	3.7632	5.6448	8.4672	8.192	15.0528	
44.1	5.6448	8.4672	11.2896	16.9344	22.5792	
88.2	11.2896	16.9344	22.5792	33.8688	不适用	
176.4	211.5792	33.8688	不适用	不适用	不适用	

8.4.11 超声波

TAS2781 具有专用电源模式 (PWR_MODE3)，可在存在检测、手势识别等高级超声波应用中播放超声波。

播放超声波时，建议将位 *DEM_CTRL[1:0]* 设置为 3h，将位 *DIS_DITH* 设置为 1h。

在 PWR_MODE3 工作模式下，D 类的输出级将由外部 PVDDL 电源轨供电。

8.4.12 回声基准

TAS2781 可以环回 DSP 输出。

此功能允许用户执行噪声消除或回声校正算法。

方框图如下图所示。

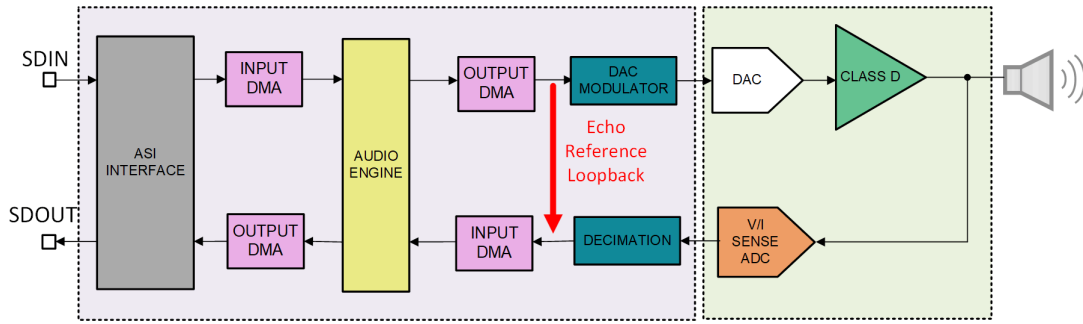


图 8-6. 回声基准环回

可以通过配置 `AUDIO_TX` 寄存器位来启用回声基准。可以使用 `AUDIO_SLEN` 和 `AUDIO_SLOT[5:0]` 寄存器位选择时隙长度和时隙。

8.4.13 Hybrid-Pro 外部升压控制器

该器件实现了内部 Hybrid-Pro 算法，使用户能够通过控制外部电源和保持足够的裕度来优化系统效率，从而提供高动态范围而不会出现削波失真。

Hybrid-Pro 控制的特点：

- 可选 8 步 384kHz PWM 格式或 16 步 192 kHz PWM 格式 Hybrid-Pro 控制波形，用于外部直流/直流转换器。
- 可配置的最大 4ms 超前音频信号延迟缓冲器，能够适应各种应用系统的直流/直流带宽和电源耦合电容。
- 最大 8ms 可编程音频信号峰值保持，可优化从大音频输入到小电平的电源电压轨转换，有助于避免削波失真。
- Hybrid-Pro 自动调整音频信号触发电平和每个步进电平。微调可用于实现效率和包络跟踪速度之间的平衡。

启用后，该控制器会在 `PWM_CTRL` 引脚上生成一个占空比与扬声器峰值电压成比例的信号。使用外部 RC 滤波器，信号被转换为模拟电压，并可用于控制带反馈输入的升压转换器。

下图显示了 `PWM_CTRL` 引脚如何连接到外部升压控制 RC 网络。

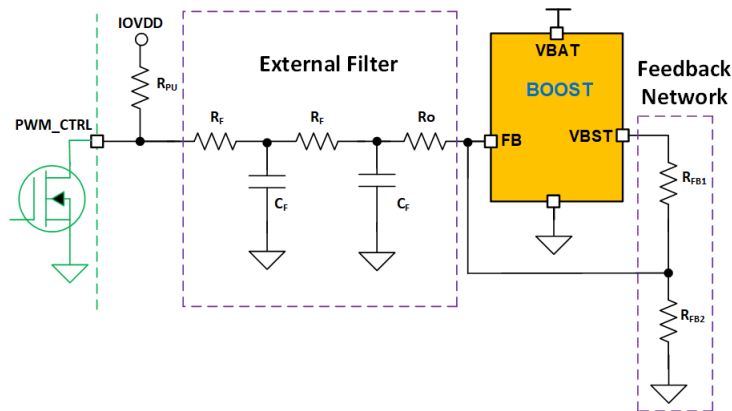


图 8-7. PWM_CTRL 引脚和外部组件

默认情况下，`PWM_CTRL` 引脚具有漏极开路配置，它允许仅使用一个 RC 电路轻松实现多通道控制环路，如下图所示。

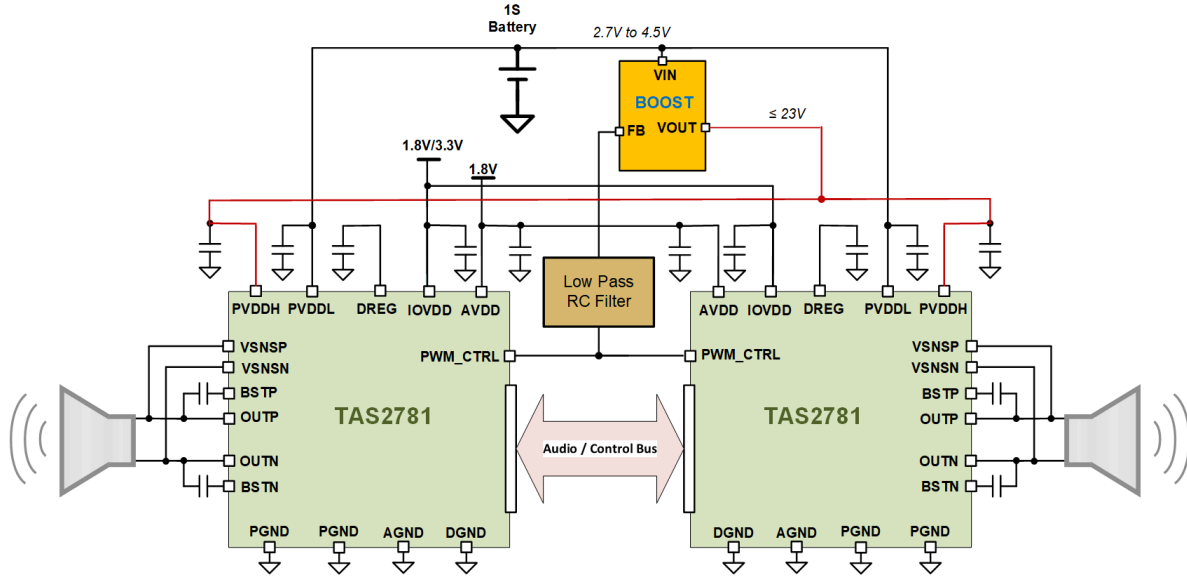


图 8-8. 使用 PWM_CTRL 引脚的多通道配置

当只有一个器件控制升压转换器时，建议将 *PWM_CTRL[6]* 位设为低电平。PWM_CTRL 引脚会将配置更改为推挽式，并且不需要上拉电阻器。

备注

使用外部升压控制器时，应禁用电源跟踪限制器或将阈值编程为高于升压控制器最大输出电压的值。

要对内部 H 类控制器进行编程，请使用来自 0x05 页和 0x06 的寄存器。

有关对升压控制器进行编程的更多详细信息，请参阅 [TAS2781](#) 用户手册和 [SLOA326](#) 应用手册。

8.5 工作模式

8.5.1 蜂鸣发生器

该音调发生器会产生一个直接传送至输出（扬声器）的简单音调（蜂鸣声）。

该发生器依赖于进入 SDZ 或 NC_SCLK 引脚的脉冲信号。

要生成蜂鸣声，只需在这两个引脚中的任何一个上施加在第 6.5 节中指定的输入频率为 f_{IN} 的脉冲。

蜂鸣声输出信号的频率为：

$$f_{BEEP} = f_{IN}/64 \text{ (对于 SDZ 引脚)} ; \quad (3)$$

$$f_{BEEP} = f_{IN}/4 \text{ (对于 NC_SCLK 引脚)}。 \quad (4)$$

例如，如果需要 800Hz 的蜂鸣声，请将 3.2kHz PWM 信号输入到引脚 NC_SCLK。

当器件处于软件关断模式时，通过在引脚上施加脉冲可以产生蜂鸣声。抗尖峰计时器将推迟关断功能，直到音调结束并且抗尖峰计时器到期，在这种情况下，此引脚将恢复为控制器件的硬件关断 (SDZ) 或 SPI 时钟 (NC_SCLK)。

蜂鸣信号的输出功率由输入信号的占空比控制，如下表所述。

表 8-7. 蜂鸣输出功率

负载 (Ω)	占空比 (%)	输出功率 (W)
8	20-30	0.125
8	45-55	0.25

表 8-7. 蜂鸣输出功率 (continued)

负载 (Ω)	占比 (%)	输出功率 (W)
8	70-80	0.5

注意：当 NC_SCLK 引脚用于产生蜂鸣声时，引脚 17 应连接到 1.8V 电源 (AVDD, IOVDD)。

8.5.2 硬件关断

如果 SDZ 引脚为低电平有效，则器件会进入硬件关断模式。在硬件关断模式下，器件会消耗来自 AVDD、IOVDD、PVDDH 和 PVDDL 电源的最小静态电流。在此模式下所有寄存器会丢失状态，且禁用 I²C 或 SPI 通信。

默认情况下，当 SDZ 引脚变为低电平时，在由可配置的关断计时器 (寄存器位 SDZ_TIMEOUT[1:0]) 设置的超时之后，器件会强制进入硬件关断模式。如果在音频播放过程中 SDZ 为低电平有效，则器件会缓慢降低音频的音量，停止 D 类开关，关断模拟和数字块，并最终将器件置于硬件关断模式。器件还可以配置为强制硬件关断模式，在这种情况下，它不会尝试缓慢地禁用音频通道。可以使用 SDZ_MODE[1:0] 寄存器位来控制关断模式。

释放 SDZ 引脚时，器件会对 ADDR 引脚进行采样，并进入软件关断模式。

8.5.3 模式控制和软件复位

TAS2781 模式可以通过写入 MODE[2:0] 寄存器位来配置。

通过将 SW_RESET 寄存器位设置为高电平，可以实现软件复位。此位可自行清除。启用之后，即会将所有寄存器还原为其默认值。

8.5.4 软件关断

软件关断模式会将播放音频所需的所有模拟块关闭，但不会导致器件丢失寄存器状态。

这些寄存器可通过 I²C 或 SPI 接口获得。

通过将 MODE[2:0] 寄存器位设置为 3'b010，可以启用软件关断。如果在软件关断有效时正在播放音频，则 D 类音频放大器将在关断前缓慢降低音量。当软件关断失效后，D 类音频放大器将开始恢复，音量将缓慢升回所设定的数字音量值。

8.5.5 静音模式

TAS2781 会通过将 MODE[2:0] 寄存器位设置为 3'b001，缓慢降低 D 类放大器的音量，以达到静音状态。在静音期间，D 类放大器仍开启，但不传输音频内容。如果取消静音设置，则器件会使音量缓慢升回设定好的数字设置值。

8.5.6 有效运行模式

在有效运行模式下，D 类切换并播放音频。如果启用，扬声器电压和电流感测可正常运行。将 MODE[2:0] 寄存器位设置为 3'b000 可进入有效运行模式。

8.5.7 噪声门模式

在节 8.4.2.8 描述的这种工作模式下，该器件会监测信号，并在信号低于阈值时关闭 D 类音频放大器。

8.6 TAS2781 中的故障和状态

在上电序列期间，监控 AVDD 引脚 (UVLO) 的电路将使器件保持在复位状态 (包括所有配置寄存器)，直到电源有效。在 AVDD 有效且 SDZ 引脚被释放之前，器件不会退出“硬件关断”。一旦 SDZ 被释放，数字内核稳压器将会上电，从而能够检测工作模式。如果 AVDD 低于 UVLO 阈值，系统将立即强制器件进入复位状态。

如果电源低于 UVLO 阈值 (由寄存器位 PVDDH_UV_TH[5:0] 设置)，该器件还监控 PVDDH 电源并将模拟内核保持在断电状态。如果 TAS2781 处于运行状态并发生 UVLO 故障，模拟模块将立即断电以保护器件。这些故障会被锁存，需要通过硬件或软件关断来清除故障。锁存寄存器将报告 UVLO 故障。

当退出软件关断模式而进入运行模式时（例如：MODE[2:0] 位从 010b 到 000b），如果检测到 PVDDH 欠压，则器件将重新进入软件关断模式，并且将标记一个中断 (IL_PUVLO)。若要退出此故障，用户需要使用 MODE[2:0] 位清除中断并在软件关断模式中对器件进行编程，然后再尝试进入运行模式。

如果检测到内部 PVDDL LDO 欠压并标记 IL_LDO_UV 中断，则 PWR_MODE2 中可能会发生类似情况。

如果器件检测到 TDM 时钟出现如下任何故障，则会过渡到软件关断模式：

- 无效的 SBCLK 与 FSYNC 之比
- FSYNC 频率无效
- SBCLK 或 FSYNC 时钟停止

检测到 TDM 时钟错误后，器件会尽快过渡到软件关断模式，以限制音频失真的可能性。一旦修复了所有 TDM 时钟错误，器件音量就会恢复到之前的播放状态。在 TDM 时钟错误期间，如果将时钟错误中断屏蔽寄存器位 IM_TDMCE 设置为低电平，则 IRQZ 引脚将置为低电平。时钟故障也可用于在实时状态或锁存故障状态寄存器（位 IL_TDMCE 和 IR_TDMCE）中进行读回。

备注

在对 I²C 进行编程以进入运行模式之前，必须有可用的 TDM 时钟。在不存在时钟的情况下进入运行模式将触发时钟错误，器件也将进入软件关断状态，并且将引发与时钟错误相关的中断。

TAS2781 还会监控内核温度和 D 类负载电流，如果其中任何一个超过安全值，就将进入软件关断模式。和 TDM 时钟错误一样，如果相应的故障中断屏蔽寄存器位对于过流和过热设置为低电平，则 IRQZ 引脚将置为低电平。与 TDM 时钟错误一样，也可以在锁存的故障寄存器中监视故障状态。

内核过热和 D 类过流错误可以是锁存的（例如，器件将进入“软件关断”，直到应用了硬件或软件关断序列），也可以将它们编程为在规定时间内自动重试。此行为可以在 OTE_RETRY 和 OCE_RETRY 寄存器位中进行配置（分别针对过热和过流）。即使在锁存模式下，D 类在出现过热或过流错误后也不会尝试重试，直到重试时间段（默认值 = 1.5s）结束。这可以防止以快速方式对器件施加重复应力，从而导致器件损坏。如果器件已通过硬件或软件关断循环，它将仅在重试时间段后开始运行。默认情况下，RETRY 功能会被禁用。

状态寄存器（和 IRQZ 引脚，如已启用，以及对于非屏蔽中断）还指示限制器的行为，包括何时激活限制器、何时 PVDDH 低于拐点、何时应用最大衰减、限制器何时处于无限保持状态以及限制器何时静音。

当器件在 PWR_MODE2 下运行时，PVDDL 引脚由内部 LDO 供电。保护电路会监控该模块，并在发生欠压、过压或 LDO 过载时产生故障。如果触发这些故障之一，器件将进入软件关断模式。

IRQZ 引脚是一个漏极开路输出，在未屏蔽的故障条件下置位为低电平，因此必须通过一个电阻器将其上拉至 IOVDD。提供了一个 20kΩ 的内部上拉电阻器。可以通过将寄存器 0x04 的 IRQZ_PU 寄存器位设为高电平来访问它。

IRQZ 中断配置可以使用 0x5C 寄存器中的 IRQZ_CFG[1:0] 寄存器位进行设置。IRQZ_POL 寄存器位会设置中断极性，而 IRQZ_CLR 寄存器位允许清除所有中断锁存寄存器位。

仅当器件处于运行工作模式时，实时标志寄存器才有效。如果器件因 I² 命令或由于下述任何故障情况而处于软件关断状态，则实时标志将被复位。在这种情况下，锁存标志不会被复位，用户可以读取它们的状态。

表 8-8. 故障中断屏蔽

中断	实时寄存器	锁存寄存器	屏蔽寄存器	默认值 (1 = 屏蔽)
温度超过 105°C	IL_TO105	IR_TO105	IM_TO105	1
温度超过 115°C	IL_TO115	IR_TO115	IM_TO115	1
温度超过 125°C	IL_TO125	IR_TO125	IM_TO125	1
温度超过 135°C	IL_TO135	IR_TO135	IM_TO135	1
过热错误	器件处于关断状态	IR_OT	IM_OT	0

表 8-8. 故障中断屏蔽 (continued)

中断	实时寄存器	锁存寄存器	屏蔽寄存器	默认值 (1 = 屏蔽)
过流错误	器件处于关断状态	IR_OC	IM_OC	0
TDM 时钟错误	器件处于关断状态	IR_TDMCE	IM_TDMCE	1
TDM 时钟错误：无效的 SBCLK 比率或 FS 率	-	IR_TDMCEIR	-	-
TDM 时钟错误：FS 发生动态更改	-	IR_TDNCEFC	-	-
TDM 时钟错误：SBCLK FS 之比发生动态更改	-	IR_TDMCERC	-	-
BOP 运行	IL_BOPA	IR_BOPA	IM_BOPA	0
BOP 无限保持	IL_BOPIH	IR_BOPIH	IM_BOPIH	0
BOP 静音	IL_BOPM	IR_BOPM	IM_BOPM	-
检测到 BOP	IL_BOPD	IR_BOPD	IM_BOPD	0
BOP 断电	-	IR_BOPPD	IM_BOPPD	1
PVDDH 低于限制器拐点	IL_PBIP	IR_PBIP	IM_PBIP	1
限制器运行	IL_LIMA	IR_LIMA	IM_LIMA	1
限制器最大衰减	IL_LIMMA	IR_LIMMA	IM_LIMMA	1
PVDDH UVLO	器件处于关断状态	IR_PUVLO	IM_PUVLO	0
PVDDL UVLO	器件处于关断状态	-	-	-
OTP CRC 错误	器件处于关断状态	IR_OTPCRC	IM_OTPCRC	0
PVDDL 增益限制器	IL_VBATLIM	IR_VBATLIM	IM_VBATLIM	1
内部 PLL 时钟错误	器件处于关断状态	IR_PLL_CLK	IM_PLL_CLK	1
噪声门运行	IL_NGA	-	-	-
PVDDH - PVDDL 低于阈值	IL_PVBT	IR_PVBT	IM_PVBT	0
内部 PVDDL LDO 欠压	器件处于关断状态	IR_LDO_UV	IM_LDO_UV	0
热检测器阈值 2	器件处于关断状态	IR_TDTH2	IM_TDTH2	0
热检测器阈值 1	IL_TDTH1	IR_TDTH1	IM_TDTH1	0

8.7 电源时序要求

只要 SDZ 引脚保持低电平，就没有针对斜升或斜降速率级的电源时序要求。

8.8 数字输入下拉

I²S/TDM 接口引脚和 ICC 引脚具有可选的弱下拉电阻器，可防止引脚悬空。中的寄存器位 *DIN_PD[4:0]* 用于启用/禁用下拉电阻器。硬件关断期间不启用下拉电阻器。

8.9 寄存器映射

8.9.1 页面 = 0x00 地址 = 0x00 [复位 = 00h]

位	字段	类型	复位	说明
7-0	PAGE[7:0]	RW	0h	设置器件页。 00h = 页 0 01h = 页 1 ... FFh = 页 255

8.9.2 页面 = 0x00 地址 = 0x01 [复位 = 00h]

位	字段	类型	复位	说明
7-1	保留	RW	0h	保留

位	字段	类型	复位	说明
0	SW_RESET	RW	0h	软件复位 0b = 无效 (默认) 1b = 有效

8.9.3 页面 = 0x00 地址 = 0x02 [复位 = 1Ah]

位	字段	类型	复位	说明
7	BOP_SRC	RW	0h	BOP 输入源和 PVDD UVLO 0b = PVDDL 输入和 PVDDH UVLO 禁用 (默认) 1b = PVDDH 输入和 PVDDH UVLO 启用。
6-5	保留	RW	0h	保留
4	ISNS_PD	RW	1h	电流检测 0b = 运行 1b = 关断
3	VSNS_PD	RW	1h	电压检测 0b = 运行 1b = 关断
2-0	MODE[2:0]	RW	2h	器件工作模式 000b = 运行且不静音 001b = 运行并静音 010b = 软件关断 (默认) 011b -111b = 保留

8.9.4 页面 = 0x00 地址 = 0x03 [复位 = 28h]

位	字段	类型	复位	说明		
7-6	CDS_MODE[1:0]	RW	0h	D 类开关模式 00b = Y 桥, PVDDL 上的大功率 (默认) 01b = D 类的仅 PVDDL 电源 10b = D 类的仅 PVDDH 电源 11b = Y 桥, PVDDL 上的小功率		
5-1	AMP_LEVEL[4:0]	RW	14h	设置		
				@48ksps	@96 ksps	
				00h	11dBV	9dBV
				01h	11.5dBV	9.5dBV
				02h	12.0dBV	10dBV
				03h	12.5dBV	10.5dBV
			
13h	20.5dBV	18.5dBV				
	14h (默认)	21dBV	19dBV			
	其他: 保留					
0	保留	RW	0h	保留		

8.9.5 页面 = 0x00 地址 = 0x04 [复位 = 21h]

位	字段	类型	复位	说明
7	PVDDL_MODE	RW	0h	PVDDL 电源为: 0h = 外部供电 1h = 通过 PVDDH 在内部生成
6	IRQZ_PU	RW	0h	IRQZ 内部上拉 0h = 禁用 1h = 启用

位	字段	类型	复位	说明
5	AMP_SS	RW	1h	展频 0h = 禁用 1h = 启用 *当展频和同步模式都启用时, 同步模式优先
4-3	SAR_FLT[1:0]	RW	0h	SAR 滤波器截止频率 0h = 禁用 (默认) 1h = 300kHz 2h = 150kHz 3h = 50kHz
2-0	HPF_FREQ_PB[2:0]	RW	1h	正向路径直流阻断器截止频率 0h = 禁用 (旁路滤波器) 1h = 2Hz 2h = 50Hz 3h = 100Hz 4h = 200Hz 5h = 400Hz 6h = 800Hz 7h = 保留 * 对于 44.1/88.2kHz 采样率, 将上面的值除以 1.0884

8.9.6 页面 = 0x00 地址 = 0x05 [复位 = 41h]

位	字段	类型	复位	说明
7-4	保留	RW	4h	保留
3	TFB_EN	RW	0h	热折返 0h = 禁用 1h = 启用
2-0	HPF_FREQ_REC[2:0]	RW	1h	录音路径直流阻断器 0h = 禁用 (旁路滤波器) 1h = 2Hz 2h = 50Hz 3h = 100Hz 4h = 200Hz 5h = 400Hz 6h = 800Hz 7h = 保留 * 对于 44.1/88.2kHz 采样率, 将上面的值除以 1.0884

8.9.7 页面 = 0x00 地址 = 0x06 [复位 = 00h]

位	字段	类型	复位	说明
7-6	保留	RW	0h	保留
5	OCE_RETRY	RW	0h	过流事件后重试。 0h = 禁用 1h = 启用, 计时器结束后重试。
4	OTE_RETRY	RW	0h	过热事件后重试。 0h = 禁用 1h = 启用, 计时器结束后重试。
3	PFFB_EN	RW	0h	后置滤波器反馈为 0h = 禁用 (使用 OUT_N 和 OUT_P 引脚) 1h = 启用 (使用 VSNS_N 和 VSNS_P 引脚)
2	SAFE_MODE	RW	0h	安全模式 0h = 禁用 1h = 启用
1-0	保留	RW	0h	保留

8.9.8 页面 = 0x00 地址 = 0x07 [复位 = 20h]

位	字段	类型	复位	说明
7-6	SDZ_MODE[1:0]	RW	0h	关断模式配置。 0h = 超时后关断 (默认) 1h = 立即强制关断 2h - 3h = 保留
5-4	SDZ_TMOUT[1:0]	RW	2h	关断超时 0h = 2ms 1h = 4ms 2h = 6ms (默认值) 3h = 23.8ms
3-2	DVC_RMP_RT[1:0]	RW	0h	数字音量控制斜升速率 0h = 启用音量斜坡 (默认) 1h - 2h = 保留 3h = 禁用音量斜坡
1	I2C_GBL_EN	RW	0h	I ² C 全局地址 0h = 禁用 1h = 启用
0	I2C_AD_DET	RW	0h	重新检测 I ² C 外设地址 (自清零位) 0h = 正常检测 1h = 上电后重新检测地址

8.9.9 页面 = 0x00 地址 = 0x08 [复位 = 09h]

位	字段	类型	复位	说明
7	AMP_INV	RW	0h	反相音频放大器输出 0h = 正常 1h = 反相
6	CLASSD_SYNC	RW	0h	D 类同步模式 0h = 未同步到音频时钟 1h = 已同步到音频时钟 *当展频和同步模式都启用时, 同步模式优先
5	RAMP_RATE	RW	0h	当 CLASSD_SYNC = 1 时, 采样率基于 0h = 48kHz 1bh = 44.1kHz
4	AUTO_RATE	RW	0h	TDM 采样率的自动检测 0h = 启用 1h = 禁用
3-1	SAMP_RATE[2:0]	RW	4h	TDM 总线的采样率 0h = 保留 1h = 14.7/16kHz 2h = 22.05/24kHz 3h = 29.4/32kHz 4h = 44.1/48kHz 5h = 88.2/96kHz 6h = 176.4/192kHz 7h = 保留
0	FRAME_START	RW	1h	TDM 帧开始极性 0h = FSYNC 上低电平到高电平 1h = FSYNC 上高电平到低电平

8.9.10 页面 = 0x00 地址 = 0x09 [复位 = 02h]

位	字段	类型	复位	说明
7	RMP_FREQ_INCR	RW	0h	当 CLASSD_SYNC = 1 时, 斜坡速率为 0h = 352kHz 1h = 376kHz
6	RX_JSTF	RW	0h	时隙内的 TDM RX 样本对齐方式 0h = 左 1h = 右
5-1	RX_OFF[4:0]	RW	1h	TDM RX 帧开始到间隙 0 偏移量 (SBCLK 周期数)
0	RX_EDGE	RW	0h	TDM RX 捕捉时钟极性 0h = SBCLK 的上升沿 1h = SBCLK 的下降沿

8.9.11 页面 = 0x00 地址 = 0x0A [复位 = 0Ah]

位	字段	类型	复位	说明
7-6	IVMON_EN[1:0]	RW	0h	将电流和电压数据长度设为 0h = 16 位 (默认值) 1h = 12 位 2h = 8 位 3h = 保留
5-4	RX_SCFG[1:0]	RW	0h	TDM RX 时隙选择配置 0h = 时隙等于 I ² C 地址偏移的单声道 (默认) 1h = 左单声道 2h = 右单声道 3h = 立体声下混频 (L+R)/2
3-2	RX_WLEN[1:0]	RW	2h	TDM RX 字长 0h = 16 位 1h = 20 位 2h = 24 位 (默认值) 3h = 32 位
1-0	RX_SLEN[1:0]	RW	2h	TDM RX 时隙长度 0h = 16 位 1h = 24 位 2h = 32 位 3h = 保留

8.9.12 页面 = 0x00 地址 = 0x0C [复位 = 10h]

位	字段	类型	复位	说明
7-4	RX_SLOT_R[3:0]	RW	1h	TDM RX 右声道时隙 (默认值 = 1h)
3-0	RX_SLOT_L[3:0]	RW	0h	TDM RX 左声道时隙 (默认值 = 0h)

8.9.13 页面 = 0x00 地址 = 0x0D [复位 = 13h]

位	字段	类型	复位	说明
7	TX_KEEPCY	RW	0h	当 TX_KEEPCY 启用时, TDM TX SDOUT LSB 数据将被驱动 0h = 完整周期 1h = 半个周期
6	TX_KEEPLN	RW	0h	当启用 TX_KEEPCY 时, TDM TX SDOUT 将在以下时间内保持总线: 0h = 1 个 LSB 周期 1h = 始终

位	字段	类型	复位	说明
5	TX_KEEPEM	RW	0h	TDM TX SDOOUT 总线保持器 0h = 禁用 1h = 启用
4	TX_FILL	RW	1h	TDM TX SDOOUT 未使用位字段填充 0h = 发送 0 1h = 发送高阻态
3-1	TX_OFFSET[2:0]	RW	1h	TDM TX 帧开始到间隙 0 的偏移 (默认值 = 1h)
0	TX_EDGE	RW	1h	TDM TX 启动时钟极性 0h = SBCLK 的上升沿 1h = SBCLK 的下降沿

8.9.14 页面 = 0x00 地址 = 0x0E [复位 = C2h]

位	字段	类型	复位	说明
7	CLASSH_RES	RW	1h	H 类分辨率 0h = 8 位 1h = 16 位
6	VSNS_TX	RW	1h	TDM TX 电压检测传输 0h = 禁用 1h = 启用
5-0	VSNS_SLOT[5:0]	RW	2h	TDM TX 电压检测间隙 (默认值 = 02h)

8.9.15 页面 = 0x00 地址 = 0x0F [复位 = 40h]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6	ISNS_TX	RW	1h	TDM TX 电流检测传输 0h = 禁用 1h = 启用
5-0	ISNS_SLOT[5:0]	RW	0h	TDM TX 电流检测间隙 (默认值 = 00h)

8.9.16 页面 = 0x00 地址 = 0x10 [复位 = 04h]

位	字段	类型	复位	说明
7	SAR_DATA_SL	RW	0h	TDM TX SAR 数据间隙长度 0h = 截断至 8 位 1h = 左对齐至 16 位
6	SAR_DATA_TX	RW	0h	TDM TX SAR 数据发送启用 0h = 禁用 1h = 启用
5-0	SR_DATA_SLOT[5:0]	RW	4h	TDM TX SAR 间隙 (默认值 = 4h)
	1.96ksps 的序列 : PVDDL、PVDDH、温度、标记。 2.192ksps 的序列 : PVDDL、PVDDL、PVDDH、PVDDH、温度、温度、标记、标记。			

8.9.17 页面 = 0x00 地址 = 0x13 [复位 = 08h]

位	字段	类型	复位	说明
7	STAT_SLOT_TG	RW	0h	过功率 STATUS 位 - TH1 和 TH2 0h = 禁用 1h = STATUS 中的位 [5] = TH2 与 OTS 进行或运算 1h = STATUS 中的位 [6] = TH1

位	字段	类型	复位	说明
6	STATUS_TX	RW	0h	TDM TX 状态传输 0h = 禁用 1h = 启用
5-0	STATUS_SLOT[5:0]	RW	8h	TDM TX 状态时隙 (默认值 = 08h) 位 [7] - PVDDH 状态 0h = 未检测到 PVDDH UVLO 1h = 检测到 PVDD UVLO 位 [6] - 过流状态 0h = 未检测到过流 1h = 检测到过流 位 [5] - 过热状态 0h = 未检测到过热 1h = 检测到过热 *位 [4] - BOP 状态 0h = 未检测到 BOP 1h = 检测到 BOP *位 [3] - 信号失真限制器状态 0h = 无失真限制器 1h = 因失真限制器而完成增益衰减 位 [2] - 噪声门状态 0h = 器件处于正常模式 1h = 器件处于噪声门模式 位 [1] - D 类功率级状态 0h = D 类电源开关已连接到 PVDDL 1h = D 类电源开关已连接到 PVDDH 位 [0] - 上电状态 0h = 器件处于断电状态 1h = 器件处于运行状态

8.9.18 页面 = 0x00 地址 = 0x15 [复位 = 00h]

位	字段	类型	复位	说明
7-5	LS_OC[2:0]	RW	0h	低侧 OC 阈值 0h = 标称 OC 阈值 (默认) 1h = OC 阈值增加标称值的 10% 2h = OC 阈值增加标称值的 20% 3h = OC 阈值增加标称值的 30% 4h = OC 阈值减少标称值的 40% 5h = OC 阈值减少标称值的 30% 6h = OC 阈值减少标称值的 20% 7h = OC 阈值减少标称值的 10%
4-2	ICC_CFG[2:0]	RW	0h	ICC 引脚功能 0h = 增益时隙传输 (默认) 1h = 保留 2h = ICC 引脚缓冲区已禁用 3h = ICC 引脚是通用输入 4h = ICC 引脚是通用输出 5h - 7h = 保留
1-0	保留	R	0h	保留

8.9.19 页面 = 0x00 地址 = 0x16 [复位 = 12h]

位	字段	类型	复位	说明
7	AUDIO_SLEN	RW	0h	TDM 音频时隙长度 0b = 16 位 1b = 24 位
6	AUDIO_TX	RW	0h	TDM 音频输出发送 0h = 禁用 1h = 启用
5-0	AUDIO_SLOT[5:0]	RW	12h	TDM TX 状态时隙 (默认值 = 12h)

8.9.20 页面 = 0x00 地址 = 0x17 [复位 = 80h]

位	字段	类型	复位	说明
7-4	LIM_MAX_AT[3:0]	RW	8h	限制器最大衰减 (默认值 = 8h) 0h = -1dB 1h = -2dB 2h = -3dB ... 0Eh = -15dB 0Fh = 保留
3-0	保留	R	0h	保留

8.9.21 页面 = 0x00 地址 = 0x1A [复位 = 00h]

位	字段	类型	复位	说明
7-0	DVC_LVL[7:0]	RW	00h	数字音量控制 00h = 0dB 01h = -0.5dB 02h = -1dB ... C8h = -100dB 其他: 静音

8.9.22 页面 = 0x00 地址 = 0x1B [复位 = 62h]

位	字段	类型	复位	说明
	LIMB_SRC	RW	0h	电压限制器输入源 0h = PVDDL 输入 1h = PVDDH 输入
7-6	保留	R	1h	保留
5	LIM_HR_EN	RW	1h	限制器动态余量 0h = 禁用 1h = 启用

位	字段	类型	复位	说明
4-1	LIM_ATK_RT[3:0]	RW	1h	限幅器启动速率 00h = 20 μ s/dB 01h = 40 μ s/dB 02h = 80 μ s/dB 03h = 160 μ s/dB 04h = 320 μ s/dB 05h = 640 μ s/dB 06h = 1280 μ s/dB 07h = 2560 μ s/dB 08h = 5120 μ s/dB 09h = 10240 μ s/dB 10h = 20480 μ s/dB 11h = 40960 μ s/dB 12h = 81920 μ s/dB 13h = 163840 μ s/dB 其他：保留
0	LIM_EN	RW	0h	限制器为 0h = 禁用 1h = 启用

8.9.23 页面 = 0x00 地址 = 0x1C [复位 = 36h]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6-3	LIM_RLS_RT[3:0]	RW	6h	限制器释放速率 0h = 2ms/dB 1h = 4ms/dB 2h = 8ms/dB 3h = 16ms/dB 4h = 32ms/dB 5h = 64ms/dB 6h = 128ms/dB 7h = 256ms/dB 8h = 512ms/dB 9h = 1024ms/dB Ah = 2048ms/dB Bh = 4096ms/dB Ch = 8192ms/dB Ch = 16384ms/dB Eh - Fh = 保留
2-0	LIM_HLD[2:0]	RW	6h	限制器保持时间 0h = 保留 1h = 10ms 2h = 25ms 3h = 50ms 4h = 100ms 5h = 250ms 6h = 500ms (默认值) 7h = 1000ms

8.9.24 页面 = 0x00 地址 = 0x1D [复位 = 00h]

位	字段	类型	复位	说明
7	ICC_EN	RW	0h	ICC 引脚 0h = 禁用 1h = 启用

位	字段	类型	复位	说明
6-3	ICC_PAIR_DEV[3:0]	RW	0h	ICC 器件对编号 (默认值 = 0h) 0h = 器件与器件 0 配对 1h = 器件与器件 1 配对 ... 7h = 器件与器件 7 配对 8h - Fh = 器件未配对
2-0	ICC_DEV[2:0]	RW	0h	ICC 器件型号 (默认值 = 0h) 0h = 器件在 ICC 总线的时隙 0 中传输增益 1h = 器件在 ICC 总线的时隙 1 中传输增益 2h = 器件在 ICC 总线的时隙 2 中传输增益 3h = 器件在 ICC 总线的时隙 3 中传输增益 4h = 器件在 ICC 总线的时隙 4 中传输增益 5h = 器件在 ICC 总线的时隙 5 中传输增益 6h = 器件在 ICC 总线的时隙 6 中传输增益 7h = 器件在 ICC 总线的时隙 7 中传输增益

8.9.25 页面 = 0x00 地址 = 0x1F [复位 = 01h]

位	字段	类型	复位	说明
7-5	HS_OC[2:0]	RW	0h	高侧 OC 阈值 0h = 标称 OC 阈值 (默认) 1h = OC 阈值增加标称值的 10% 2h = OC 阈值增加标称值的 20% 3h = OC 阈值增加标称值的 30% 4h = OC 阈值减少标称值的 40% 5h = OC 阈值减少标称值的 30% 6h = OC 阈值减少标称值的 20% 7h = OC 阈值减少标称值的 10%
4	BOPSD_EN	RW	0h	BOP 关断 0h = 禁用 1h = 启用
0	BOP_HLD_CLR	RW	0h	BOP 无限保持清除 (自行清除) 0h = 不清除 1h = 清除
	BOP_INF_HLD	RW	0h	BOP 事件中的无限保持 0h = 在 BOP 事件后使用 BOP_HLD 1h = 在 BOP_HLD_CLR 设置为高电平有效之前不要释放
	BOP_MUTE	RW	0h	在 BOP 事件中静音 0h = 不静音 1h = 静音后器件关断
	BOP_EN	RW	1h	BOP 0h = 禁用 1h = 启用

8.9.26 页面 = 0x00 地址 = 0x20 [复位 = 2Eh]

位	字段	类型	复位	说明
7-5	BOP_ATK_RT[2:0]	RW	1h	欠压保护启动速率 0h = 1 个样本中的 1 个步长 1h = 2 个样本中的 1 个步长 (默认) 2h = 4 个样本中的 1 个步长 3h = 8 个样本中的 1 个步长 4h = 16 个样本中的 1 个步长 5h = 32 个样本中的 1 个步长 6h = 64 个样本中的 1 个步长 7h = 128 个样本中的 1 个步长
4-3	BOP_ATK_ST[1:0]	RW	1h	欠压保护启动步长 0h = 0.5dB 1h = 1dB (默认) 2h = 1.5dB 3h = 2dB
2-0	BOP_HLD[2:0]	RW	6h	欠压保护保持时间 0h = 0ms 1h = 10ms 2h = 25ms 3h = 50ms 4h = 100ms 5h = 250ms 6h = 500ms (默认) 7h = 1000ms

8.9.27 页面 = 0x00 地址 = 0x34 [复位 = 06h]

位	字段	类型	复位	说明
7-3	保留	R	0h	保留
2-1	LVS_FTH_LOW[1:0]	RW	3h	CDS_MODE = 3h 时 LVS 的阈值 0h = -121.5dBFS 1h = -101.5dBFS (默认) 2h = -81.5dBFS 3h = -71.5dBFS (默认)
0	保留	R	0h	保留

8.9.28 页面 = 0x00 地址 = 0x35 [复位 = BDh]

位	字段	类型	复位	说明
7-5	NG_HYST_TIMER[2:0]	RW	5h	噪声门进入迟滞计时器 0h = 400 μ s 1h = 600 μ s 2h = 800 μ s 3h = 2ms 4h = 10ms 5h = 50ms (默认值) 6h = 100ms 7h = 1s
4-3	NG_TH[1:0]	RW	3h	噪声门音频阈值电平 0h = -90dBFS 1h = -100dBFS 2h = -110dBFS 3h = -120dBFS (默认值)

位	字段	类型	复位	说明
2	NG_EN	RW	1h	噪声门 0h = 禁用 1h = 启用
1-0	保留	R	1h	保留

8.9.29 页面 = 0x00 地址 = 0x36 [复位 = ADh]

位	字段	类型	复位	说明
7-6	保留	RW	2h	保留
5	NG_DVC_RP	RW	1h	噪声门上的音量斜坡 0h = 启用 1h = 禁用
4	保留	R	0h	保留
3-0	LVS_HYS[3:0]	RW	Dh	PVDDH 至 PVDDL 迟滞时间 0h - 9h = 保留 Ah = 1ms Bh = 10ms Ch = 20ms Dh = 50ms (默认值) Eh = 75ms Fh = 100ms *对于采样率 $f_s < 48\text{kps}$, 用上面的值乘以 48/fs

8.9.30 页面 = 0x00 地址 = 0x37 [复位 = A8h]

位	字段	类型	复位	说明
7	LVS_DET	RW	1h	低电压信号传输阈值 0h = 固定 1h = 相对于 PVDDL 电压
6-5	保留	R	1h	保留
4-0	LVS_FTH[4:0]	RW	08h	LVS 的阈值 (CDS_MODE = 0h) 00h = -18.5dBFS 01h = -18.25dBFS (默认) 02h = -18dBFS 03h = -17.75dBFS 04h = -17.5dBFS .. 08h = -16.5dBFS (默认) .. 1Eh = -11dBFS 1Fh = -10.75dBFS

8.9.31 页面 = 0x00 地址 = 0x38 [复位 = 00h]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6	DIN_PD[4]	RW	0h	适用于 ICC 的弱下拉 0h = 禁用 1h = 启用
5	DIN_PD[3]	RW	0h	适用于 SDOUT 的弱下拉 0h = 禁用 1h = 启用
4	DIN_PD[2]	RW	0h	适用于 SDIN 的弱下拉 0h = 禁用 1h = 启用

位	字段	类型	复位	说明
3	DIN_PD[1]	RW	0h	适用于 FSYNC 的弱下拉 0h = 禁用 1h = 启用
2	DIN_PD[0]	RW	0h	适用于 SBCLK 的弱下拉 0h = 禁用 1h = 启用
1-0	保留	R	0h	保留

8.9.32 页面 = 0x00 地址 = 0x3B [复位 = FCh]

位	字段	类型	复位	说明
7	IM_BOPM	RW	1h	BOP 静音中断 0h = 无屏蔽 1h = 屏蔽
6	IM_BOPIH	RW	1h	Bop 无限保持中断。 0h = 无屏蔽 1h = 屏蔽
5	IM_LIMMA	RW	1h	限制器最大衰减中断 0h = 无屏蔽 1h = 屏蔽
4	IM_PBIP	RW	1h	PVDDH 低于限制器拐点中断 0h = 无屏蔽 1h = 屏蔽
3	IM_LIMA	RW	1h	限制器运行中断 0h = 无屏蔽 1h = 屏蔽
2	IM_TDMCE	RW	1h	TDM 时钟错误中断 0h = 无屏蔽 1h = 屏蔽
1	IM_OC	RW	0h	过流错误中断 0h = 无屏蔽 1h = 屏蔽
0	IM_OT	RW	0h	过热错误中断 0h = 无屏蔽 1h = 屏蔽

8.9.33 页面 = 0x00 地址 = 0x3C [复位 = BBh]

位	字段	类型	复位	说明
7	保留	R	1h	保留
6	IM_OTPCRC	RW	0h	OTP_CRC 错误中断 0h = 无屏蔽 1h = 屏蔽
5-1	保留	R	1Dh	保留
0	IM_VBATLIM	RW	1h	增益限制器运行中断 0h = 无屏蔽 1h = 屏蔽

8.9.34 页面 = 0x00 地址 = 0x3D [复位 = DDh]

位	字段	类型	复位	说明
7	IM_PLL_CLK	RW	1h	内部 PLL 衍生时钟错误中断 0h = 无屏蔽 1h = 屏蔽

位	字段	类型	复位	说明
6-0	保留	R	1h	保留

8.9.35 页面 = 0x00 地址 = 0x40 [复位 = F6h]

位	字段	类型	复位	说明
7	IM_TO105	RW	1h	温度超过 105°C 中断。 0h = 无屏蔽 1h = 屏蔽
6	IM_TO115	RW	1h	温度超过 115°C 中断。 0h = 无屏蔽 1h = 屏蔽
5	IM_TO125	RW	1h	温度超过 125°C 中断。 0h = 无屏蔽 1h = 屏蔽
4	IM_TO135	RW	1h	温度超过 135°C 中断。 0h = 无屏蔽 1h = 屏蔽
3	IM_LDO_UV	RW	0h	内部 PVDDL LDO 欠压 0h = 无屏蔽 1h = 屏蔽
2-1	保留	R	3h	保留
0	IM_PUVLO	RW	0h	PVDDH 欠压 0h = 无屏蔽 1h = 屏蔽

8.9.36 页面 = 0x00 地址 = 0x41 [复位 = 14h]

位	字段	类型	复位	说明
7	IM_TDTH2	RW	0h	热检测阈值 2 0h = 无屏蔽 1h = 屏蔽
6	IM_TDTH1	RW	0h	热检测阈值 1 0h = 无屏蔽 1h = 屏蔽
5	IM_PVBT	RW	0h	PVDDH - PVDDL 低于阈值 0h = 无屏蔽 1h = 屏蔽
4	IM_BOPA	RW	1h	BOP 运行中断 0h = 无屏蔽 1h = 屏蔽
3	IM_BOPD	RW	0h	BOP 检测到中断 0h = 无屏蔽 1h = 屏蔽
2	IM_BOPPD	RW	1h	BOP 器件关断启动 0h = 无屏蔽 1h = 屏蔽
1-0	保留	R	0h	保留

8.9.37 页面 = 0x00 地址 = 0x42 [复位 = 00h]

位	字段	类型	复位	说明
7	IL_BOPM	R	0h	BOP 静音导致的中断 0h = 无中断 1h = 中断

位	字段	类型	复位	说明
6	IL_BOPIH	R	0h	BOP 无限保持导致的中断 0h = 无中断 1h = 中断
5	IL_LIMMA	R	0h	限制器最大衰减导致的中断 0h = 无中断 1h = 中断
4	IL_PBIP	R	0h	由于 PVDDH 低于限制器拐点而导致中断 0h = 无中断 1h = 中断
3	IL_LIMA	R	0h	限制器运行导致的中断 0h = 无中断 1h = 中断
2	IL_TDMCE	R	0h	由于 TDM 时钟错误而导致中断 0h = 无中断 1h = 中断 - 器件处于关断状态
1	IL_OC	R	0h	由于过流错误而导致中断 0h = 无中断 1h = 中断 - 器件处于关断状态
0	IL_OT	R	0h	由于过热错误而导致中断 0h = 无中断 1 = 中断 - 器件处于关断状态

8.9.38 页面 = 0x00 地址 = 0x43 [复位 = 00h]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6	IL_OTPCRC	R	0h	由于 OTP CRC 错误标志而导致中断 0h = 无中断 1h = 中断 - 器件处于关断状态
5-3	保留	R	0h	保留
2	IL_NGA	R	0h	噪声门运行标志 0h = 未检测到噪声门 1h = 检测到噪声门
1	保留	R	0h	保留
0	IL_VBATLIM	R	0h	由于增益限制器运行而中断 0h = 无中断 1h = 中断

8.9.39 页面 = 0x00 地址 = 0x44 [复位 = 00h]

位	字段	类型	复位	说明
7	IL_PLL_CLK	R	0h	内部 PLL 时钟错误 0h = 无中断 1h = 中断 - 器件处于关断状态
6	保留	R	0h	保留
5	IL_PVDDL_UV	R	0h	PVDDL 欠压 0h = 无中断 1h = 中断 - 器件处于关断状态
4-0	保留	R	0h	保留

8.9.40 页面 = 0x00 地址 = 0x47 [复位 = 00h]

位	字段	类型	复位	说明
7	IL_TO105	R	0h	温度超过 105°C 0b = 无中断 1b = 中断
6	IL_TO115	R	0h	温度超过 115°C 0b = 无中断 1b = 中断
5	IL_TO125	R	0h	温度超过 125°C 0b = 无中断 1b = 中断
4	IL_TO135	R	0h	温度超过 135°C 0b = 无中断 1b = 中断
3	IL_LDO_UV	R	0h	PVDDL 内部 LDO 欠压 0b = 无中断 1b = 中断 - 器件处于关断状态
2-1	保留	R	0h	保留
0	IL_PUVLO	R	0h	PVDDH 欠压 0b = 无中断 1b = 中断 - 器件处于关断状态

8.9.41 页面 = 0x00 地址 = 0x48 [复位 = 00h]

位	字段	类型	复位	说明
7	IL_TDTH2	R	0h	热检测阈值 2 0h = 无中断 1h = 中断 - 器件处于关断状态
6	IL_TDTH1	R	0h	热检测阈值 1 0h = 无中断 1h = 中断
5	IL_PVBT	R	0h	(PVDDH - PVDDL) 低于阈值 0h = 无中断 1h = 中断
4	IL_BOPA	R	0h	BOP 运行 0h = 无中断 1h = 中断
3	IL_BOPD	R	0h	检测到 BOP 0h = 无中断 1h = 中断
2-0	保留	R	0h	保留

8.9.42 页面 = 0x00 地址 = 0x49 [复位 = 00h]

位	字段	类型	复位	说明
7	IR_BOPM	R	0h	BOP 静音导致的中断 0h = 无中断 1h = 中断
6	IR_BOPIH	R	0h	BOP 无限保持导致的中断 0h = 无中断 1h = 中断
5	IR_LIMMA	R	0h	限制器最大衰减导致的中断 0h = 无中断 1h = 中断

位	字段	类型	复位	说明
4	IR_PBIP	R	0h	由于 PVDDH 低于限制器拐点而导致中断 0h = 无中断 1h = 中断
3	IR_LIMA	R	0h	限制器运行导致的中断 0h = 无中断 1h = 中断
2	IR_TDMCE	R	0h	由于 TDM 时钟错误而导致中断 0h = 无中断 1h = 中断
1	IR_OC	R	0h	由于过流而导致中断 0h = 无中断 1h = 中断
0	IR_OT	R	0h	由于过热而导致中断 0h = 无中断 1h = 中断

8.9.43 页面 = 0x00 地址 = 0x4A [复位 = 00h]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6	IR_OTPCRC	R	0h	由于 OTP CRC 错误而导致中断 0h = 无中断 1h = 中断
5-1	保留	R	00h	保留
0	IR_VBATLIM	R	0h	由于增益限制器而导致中断 0h = 无中断 1h = 中断

8.9.44 页面 = 0x00 地址 = 0x4B [复位 = 00h]

位	字段	类型	复位	说明
7	IR_PLL_CLK	R	0h	内部 PLL 时钟错误 0h = 无中断 1h = 中断
6-0	保留	R	00h	保留

8.9.45 页面 = 0x00 地址 = 0x4F [复位 = 00h]

位	字段	类型	复位	说明
7	IR_TO105	R	0h	温度超过 105°C 0h = 无中断 1h = 中断
6	IR_TO115	R	0h	温度超过 115°C 0h = 无中断 1h = 中断
5	IR_TO125	R	0h	温度超过 125°C 0h = 无中断 1h = 中断
4	IR_TO135	R	0h	温度超过 135°C 0h = 无中断 1h = 中断
3	IR_LDO_UV	R	0h	内部 PVDDL LDO 欠压 0h = 无中断 1h = 中断

位	字段	类型	复位	说明
2-1	保留	R	0h	保留
0	IR_PUVLO	R	0h	PVDDH 欠压 0h = 无中断 1h = 中断

8.9.46 页面 = 0x00 地址 = 0x50 [复位 = 00h]

位	字段	类型	复位	说明
7	IR_TDTH2	R	0h	热检测阈值 2 0h = 无中断 1h = 中断
6	IR_TDTH1	R	0h	热检测阈值 1 0h = 无中断 1h = 中断
5	IR_PVBT	R	0h	由于 (PVDDH - PVDDL) 低于阈值而中断 0h = 无中断 1h = 中断
4	IR_BOPA	R	0h	BOP 运行标志 0h = 无中断 1h = 中断
3	IR_BOPD	R	0h	检测到 BOP 0h = 无中断 1h = 中断
2	IR_BOPPD	R	0h	由于 BOP 触发关断而中断 0h = 无中断 1h = 中断
1-0	保留	R	0h	保留

8.9.47 页面 = 0x00 地址 = 0x51 [复位 = 00h]

位	字段	类型	复位	说明
7-3	保留	R	00h	保留
2	IR_TDMCEIR	R	0h	TDM 时钟误差：SBCLK 比率或采样率无效 0h = 无中断 1h = 中断
1	IR_TDMCEFC	R	0h	TDM 时钟误差：采样率动态变化 0h = 无中断 1h = 中断
0	IR_TDMCERC	R	0h	TDM 时钟错误：SBCLK 与 FSYNC 之比动态变化 0h = 无中断 1h = 中断

8.9.48 页面 = 0x00 地址 = 0x52 [复位 = 00h]

位	字段	类型	复位	说明
7-0	PVDDL_CNV[11:4]	R	00h	返回 SAR ADC PVDDL 转换 MSB $8^{\{hex2dec(PVDDL_CNV[11:0])\}}/4096$

8.9.49 页面 = 0x00 地址 = 0x53 [复位 = 00h]

位	字段	类型	复位	说明
7-4	PVDDL_CNV[11:4]	R	0h	返回 SAR ADC PVDDL 转换 LSB $8^{\{hex2dec(PVDDL_CNV[11:0])\}}/4096$

位	字段	类型	复位	说明
3-0	保留	R	0h	保留

8.9.50 页面 = 0x00 地址 = 0x54 [复位 = 00h]

位	字段	类型	复位	说明
7-0	PVDDH_CNV[11:4]	R	00h	返回 SAR PVDDH 转换 MSB $23 * \{\text{hex2dec}(\text{PVDDH_CNV}[11:0])\} / 4096$

8.9.51 页面 = 0x00 地址 = 0x55 [复位 = 00h]

位	字段	类型	复位	说明
7-4	PVDDH_CNV[3:0]	R	0h	返回 SAR PVDDH 转换 LSB $23 * \{\text{hex2dec}(\text{PVDDH_CNV}[11:0])\} / 4096$
3-0	保留	R	0h	保留

8.9.52 页面 = 0x00 地址 = 0x56 [复位 = 00h]

位	字段	类型	复位	说明
7-0	TEMP_CNV[7:0]	R	00h	返回 SAR 温度传感器转换 $\{\text{hex2dec}(\text{TEMP_CNV}[7:0])\} - 93$

8.9.53 页面 = 0x00 地址 = 0x5C [复位 = 19h]

位	字段	类型	复位	说明
7	CLK_PWRUD	RW	0h	基于时钟的器件上电/断电功能 0h = 禁用 1h = 启用
6	DIS_CLK_HALT	RW	0h	时钟暂停计时器 0h = 在时钟错误之后, 启用时钟暂停检测 1h = 在时钟错误之后, 禁用时钟暂停检测
5-3	CLK_HALT_TIMER[2:0]	RW	3h	时钟暂停计时器值 0h = 820 μ s 1h = 3.27ms 2h = 26.21ms 3h = 52.42ms (默认值) 4h = 104.85ms 5h = 209.71ms 6h = 419.43ms 7h = 838.86ms
2	IRQZ_CLR	RW	0h	清除中断锁存寄存器 0h = 不清除 1h = 清除 (自行清除位)
1-0	IRQZ_CFG[1:0]	RW	1h	IRQZ 中断配置 IRQZ 将有效 0h = 任何未屏蔽的实时中断 1h = 任何未屏蔽、已门锁的中断 (默认) 2h = 任何未屏蔽的实时中断事件, 一次 2ms - 4ms 3h = 任何未屏蔽、已门锁的中断, 每 4ms 中断 2ms - 4ms

8.9.54 页面 = 0x00 地址 = 0x5D [复位 = 80h]

位	字段	类型	复位	说明
7	IRQZ_POL	RW	1h	IRQZ 引脚极性 0h = 高电平有效 1h = 低电平有效
6-0	保留	R	00h	保留

8.9.55 页面 = 0x00 地址 = 0x60 [复位 = 0Dh]

位	字段	类型	复位	说明
7-2	SBLK_FS_RATIO[5:0]	RW	3h	当 AUTO_RATE=1 (禁用) 时的 SBCLK 与 FS 之比。 请参阅表 8-9。
1-0	保留	R	1h	保留

表 8-9. SBCLK 与 FSYNC 之比 (AUTO_RATE=1)

00h = 16	01h = 24	02h = 32	03h = 48 (默认)	04h = 64
05h = 96	06h = 128	07h = 192	08h = 256	09h = 384
0Ah = 512	0Bh = 125	0Ch = 250	0Dh = 500	0Eh - 3Fh = 保留

8.9.56 页面 = 0x00 地址 = 0x63 [复位 = 48h]

位	字段	类型	复位	说明
7	IDLE_IND	RW	0h	空闲通道优化 0h = 用于 15 μ H 及以上的电感器 1h = 用于 5 μ H 电感器
6-0	保留	R	48h	保留

8.9.57 页面 = 0x00 地址 = 0x65 [复位 = 08h]

位	字段	类型	复位	说明
7	PWR_LIM_SRC	RW	0h	限制器电源 0h = PVDDL 1h = PVDDH
6-0	保留	R	08h	保留

8.9.58 页面 = 0x00 地址 = 0x67 [复位 = 00h]

位	字段	类型	复位	说明
7-2	保留	R	00h	保留
1-0	IDCH_HYST[1:0]	RW	0h	空闲通道迟滞计时器 0h = 50ms (默认) 1h = 100ms 2h = 200ms 3h = 1000ms *对于采样率 $f_s < 48\text{ksp}$ s, 用上面的值乘以 $48/f_s$

8.9.59 页面 = 0x00 地址 = 0x68 [复位 = 30h]

位	字段	类型	复位	说明
7-6	保留	R	0h	保留
5-0	FS_RATIO[5:0]	RW	30h	检测到的 SBCLK 与 FSYNK 之比。请参阅表 8-10。

表 8-10. 检测到的 SBCLK 与 FSYNC 之比

00h = 16	01h = 24	02h = 32	03h = 48	04h = 64
05h = 96	06h = 128	07h = 192	08h = 256	09h = 384
0Ah = 512	0Bh = 125	0Ch = 250	0Dh = 500	0Eh - 3Fh = 保留

8.9.60 页面 = 0x00 地址 = 0x6A [复位 = 12h]

位	字段	类型	复位	说明
7-6	CDS_DLY[1:0]	RW	0h	Y 桥开关相对于输入信号的延迟 ($1/f_s$)。请参阅表 8-11。
5-4	LVS_DLY[1:0]	RW	1h	当禁用 H 类时, PWM_CTRL 引脚信号相对于输入信号的延迟 ($1/f_s$)。请参阅表 8-12。
3-0	LVS_RTH[3:0]	RW	2h	低压信号传输的相对阈值 (PVDDL 电压的余量)。 0h = 0.5V 1h = 0.6V 2h = 0.7V ... Eh = 1.9V Fh = 2V

表 8-11. CDS 延迟 ($1/f_s$)

	48ksps		96 ksps	
	NG 启用	NG 禁用	NG 启用	NG 禁用
0h (默认值)	8.1	6.1	12.6	9.6
1h	7.1	5.1	10.6	7.6
2h	6.1	4.1	8.5	5.6
3h	5.6	3.6	7.6	4.6

表 8-12. LVS_Delay ($1/f_s$)

	48 ksps		96 ksps	
	NG 启用	NG 禁用	NG 启用	NG 禁用
0h	7.8	5.8	12.1	9.1
1h (默认值)	6.8	4.8	10.1	7.1
2h	5.8	3.8	8.1	5.1
3h	5.1	3.1	6.6	3.6

8.9.61 页面 = 0x00 地址 = 0x6B [复位 = 7Bh]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6	CNV_PVDDL	RW	1h	当 BOP 源是 PVDDH 时转换 PVDDL 0h = 无 PVDDL 转换 1h = PVDDL 转换
5-3	FS_RATE[2:0]	RW	7h	检测到的 TDM 总线采样率 0h - 3h = 保留 4h = 44.1/48kHz 5h = 88.2/96kHz 6h = 保留 7h = 错误条件 (默认)
2	NGFR_EN	RW	0h	噪声门精细分辨率寄存器模式 0h = 禁用 1h = 启用
1-0	保留	R	3h	保留

8.9.62 页面 = 0x00 地址 = 0x6C - 0x6E [复位 = 00001Ah]

位	字段	类型	复位	说明
23-0	NGFR_LVL[23:0]	RW	00001Ah	将噪声门阈值设置为级别 NGLV(dBFS) dec2hex[round(10^(NGLV/20)*2^31)]

8.9.63 页面 = 0x00 地址 = 0x6F [复位 = 00h]

位	字段	类型	复位	说明
7-0	NGFR_HYST[18:11]	RW	0h	将噪声门迟滞设置为值 NGHYS(ms) dec2bin[(NGHYS*f _s), 19] f _s =采样率以 kHz 为单位 建议设置为高于 1ms。

8.9.64 页面 = 0x00 地址 = 0x70 [复位 = 96h]

位	字段	类型	复位	说明
7-0	NGFR_HYST[10:3]	RW	96h	将噪声门迟滞设置为值 NGHYS(ms) dec2bin[(NGHYS*f _s), 19] f _s =采样率以 kHz 为单位

8.9.65 页面 = 0x00 地址 = 0x71 [复位 = 02h]

位	字段	类型	复位	说明
7	CLASSH_EN	RW	0h	H 类控制器 0h = 禁用 (默认) 1h = 启用
6	PWM_POL	RW	0h	选择 PWM 极性 0h = 正常 1h = 反相
5-0	PVDDH_UV_TH[5:0]	RW	02h	PVDDH 欠压阈值 00h = 1.753V 01h = 2.09V 02h = 2.428V (默认值) 3Fh = 23V

8.9.66 页面 = 0x00 地址 = 0x73 [复位 = 08h]

位	字段	类型	复位	说明
7-6	DEM_CTRL[1:0]	RW	0h	DAC MSB 和 LSB DEM 启用/禁用控制 0h = MSB 启用, LSB = 启用 (默认) 1h = MSB 启用, LSB = 禁用 2h = MSB 禁用, LSB = 启用 3h = MSB 禁用, LSB = 禁用 - 推荐用于超声波使用情形
5	DIS_DITH	RW	0h	DAC MSB 调制器抖动控制 0b = 启用 1b = 禁用 - 推荐用于超声波使用情形

位	字段	类型	复位	说明
4-0	LIM_HDR[4:0]	RW	08h	限制器余量 00h = -20% 01h = -17.5% 02h = -15% 0Fh = 17.5% 10h = 20% 11h - 1F = 保留

8.9.67 页面 = 0x00 地址 = 0x77 [复位 = 00h]

位	字段	类型	复位	说明
7	SPC_PD	RW	0h	SPI 时钟引脚上的弱下拉 (NC_SCLK) 0h = 禁用 1h = 启用
6	SPM_PD	RW	0h	SPI 数据输出引脚上的弱下拉 (NC_SDO) 0h = 禁用 1h = 启用
5-0	保留	R	00h	保留

8.9.68 页面 = 0x00 地址 = 0x7A [复位 = 60h]

位	字段	类型	复位	说明
7	保留	RW	0h	保留
6	PWM_CTRL	RW	1h	PWM_CTRL 引脚配置 0h = 推挽 1h = 开漏
5-0	保留	RW	20h	保留

8.9.69 页面 = 0x00 地址 = 0x7E [复位 = 00h]

位	字段	类型	复位	说明
7-0	I2C_CKSUM[7:0]	RW	00h	返回 I ² C 校验和。写入此寄存器会将校验和复位为写入值。此寄存器在所有器件簿和页上的其他寄存器进行写操作时更新。

8.9.70 页面 = 0x00 地址 = 0x7F [复位 = 00h]

位	字段	类型	复位	说明
7-0	BOOK[7:0]	RW	0h	设置器件 Book。 00h = Book 0 01h = Book 1 ... FFh = Book 255

8.9.71 页面 = 0x01 地址 = 0x17 [复位 = D0h]

位	字段	类型	复位	说明
7-5	保留	R	6h	保留
4	CMP_HYST_LP	RW	1h	D 类比较器对低功耗的依赖性 0h = 禁用 1h = 启用
3	SAR_IDLE	RW	0h	空闲通道与 SAR 的交互作用 0h = 启用 1h = 禁用

位	字段	类型	复位	说明
2-0	保留	R	0h	保留

8.9.72 页面 = 0x01 地址 = 0x19 [复位 = 60h]

位	字段	类型	复位	说明
7	保留	R	0h	保留
6	EN_LLSR	RW	1h	调制 0b = LSR 1b = 线性 LSR
5-0	保留	R	20h	保留

8.9.73 页面 = 0x01 地址 = 0x28 [复位 = 00h]

位	字段	类型	复位	说明
7-6	保留	R	0h	保留
5-4	EDGE_CTRL[1:0]	RW	0h	输出压摆率 0h = 基于 PVDD 范围自动调整压摆率 (默认) 1h = 保留 2h = 保留 3h = 整个 PVDDH 范围的慢速压摆率
3-0	保留	R	0h	保留

8.9.74 页面 = 0x01 地址 = 0x35 [复位 = 75h]

位	字段	类型	复位	说明
7-2	保留	R	1Dh	保留
1-0	BIAS_NOISE[1:0]	RW	1h	用于改善噪声的设置

8.9.75 页面 = 0x01 地址 = 0x36 [复位 = 08h]

位	字段	类型	复位	说明
7-6	INT_LDO[1:0]	RW	0h	内部 LDO 设置 0h = 用户可以使用位 PVDDL_MODE、寄存器 0x04、页 0x00 对器件进行编程 (默认) 1h = 使用外部 PVDDL 2h = 对 PVDDL 电源使用内部 LDO 3h = 保留
5-0	保留	R	08h	保留

8.9.76 页面 = 0x01 地址 = 0x3D [复位 = 00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ1[7:0]	RW	00h	将时隙 7 的“0”输出控制强制降至 0。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求, 则将该寄存器编程为零。

8.9.77 页面 = 0x01 地址 = 0x3E [复位 = 00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ2[7:0]	RW	00h	将时隙 15 的“0”输出控制强制降至 8。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求, 则将该寄存器编程为零。

8.9.78 页面 = 0x01 地址 = 0x3F [复位 = 00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ3[7:0]	RW	00h	将时隙 23 的“0”输出控制强制降至 16。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求，则将该寄存器编程为零。

8.9.79 页面 = 0x01 地址 = 0x40 [复位 = 00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ4[7:0]	RW	00h	将时隙 31 的“0”输出控制强制降至 24。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求，则将该寄存器编程为零。

8.9.80 页面 = 0x01 地址 = 0x41 [复位 = 00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ5[7:0]	RW	00h	将时隙 39 的“0”输出控制强制降至 32。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求，则将该寄存器编程为零。

8.9.81 页面 = 0x01 地址 = 0x42 [复位 = 00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ6[7:0]	RW	00h	将时隙 47 的“0”输出控制强制降至 40。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求，则将该寄存器编程为零。

8.9.82 页面 = 0x01 地址 = 0x43 [复位 = 00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ7[7:0]	RW	00h	将时隙 55 的“0”输出控制强制降至 48。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求，则将该寄存器编程为零。

8.9.83 页面 = 0x01 地址 = 0x44 [复位 = 00h]

位	字段	类型	复位	说明
7-0	SDOUT_HIZ8[7:0]	RW	00h	将时隙 63 的“0”输出控制强制降至 56。如果时隙不符合有效 SBLK 与 FSYNC 之比的要求，则将该寄存器编程为零。

8.9.84 页面 = 0x01 地址 = 0x45 [复位 = 00h]

位	字段	类型	复位	说明
7	SDOUT_FCNT	RW	0h	控制将“0”发送到未使用的时隙 0h = 所有未使用的时隙都将传输“Hi-Z” 1h = 未使用的时隙根据寄存器 0x3D - 0x44 设置传输“0”
6-0	保留	R	00h	保留

8.9.85 页面 = 0x01 地址 = 0x47 [复位 = AB]

位	字段	类型	复位	说明
7-2	保留	R	2Ah	保留
1	TG_TH2	RW	1h	热阈值 2 0h = 禁用 1h = 启用
0	TG_TH1	RW	1h	热阈值 1 0h = 禁用 1h = 启用

8.9.86 页面 = 0x01 地址 = 0x4C [复位 = 00h]

位	字段	类型	复位	说明
7-2	保留	R	0h	保留
1-0	ADC_FLT[1:0]	RW	0h	PVDDL/PVDDH SAR 滤波器频率 0h = 禁用 (默认) 1h = 300kHz 2h = 150kHz 3h = 50kHz

8.9.87 页面 = 0x04 地址 = 0x08 - 0x0B [复位 = 034A516Ch]

位	字段	类型	复位	说明
31-0	DVC_SLEW[31:0]	RW	034A516Ch	将音量控制的压摆率设置为 SR(s) 值： $\text{dec2hex}(\text{round} \{ (1 - \exp[-1 / (0.2 * \text{fs} * \text{SR})]) * 2^{31} \})$ 默认 SR = 28 μ s。

8.9.88 页面 = 0x04 地址 = 0x10 - 0x13 [复位 = 34000000h]

位	字段	类型	复位	说明
31-0	LIM_MAX_TH[31:0]	RW	34000000h	将限制器最大阈值设置为 MAX_TH(V) 值： $\text{dec2hex}[\text{round}(\text{MAX_TH} * 2^{26})]$ 默认 MAX_TH = 13V。

8.9.89 页面 = 0x04 地址 = 0x14 - 0x17 [复位 = 14000000h]

位	字段	类型	复位	说明
31-0	LIM_MIN_TH[31:0]	RW	14000000h	将限制器最小阈值设置为 MIN_TH(V) 值： $\text{dec2hex}[\text{round}(\text{MIN_TH} * 2^{26})]$ 默认 MIN_TH = 5V。

8.9.90 页面 = 0x04 地址 = 0x18 - 0x1B [复位 = 0D333333h]

位	字段	类型	复位	说明
31-0	LIM_INF[31:0]	RW	0D333333h	将限制器拐点设置为 INF(V) 值： $\text{dec2hex}[\text{round}(\text{INF} * 2^{26})]$ 默认 INF = 3.3V。

8.9.91 页面 = 0x04 地址 = 0x1C - 0x1F [复位 = 10000000h]

位	字段	类型	复位	说明
31-0	LIM_SLP[31:0]	RW	10000000h	将限制器斜率设置为 SLP(V/V) 值： $\text{dec2hex}[\text{round}(\text{SLP} * 2^{28})]$ 默认 SLP = 1V/V。

8.9.92 页面 = 0x04 地址 = 0x20 - 0x23 [复位 = 0B999999h]

位	字段	类型	复位	说明
31-0	BOP_TH[31:0]	RW	0B999999h	将 BOP 阈值设置为 BOP_TH(V) 值： $\text{dec2hex}[\text{round}(\text{BOP_TH} * 2^{26})]$ 默认 BOP_TH = 2.9V。

8.9.93 页面 = 0x04 地址 = 0x24 - 0x27 [复位 = 0ACCCCDh]

位	字段	类型	复位	说明
31-0	BOP_TH[31:0]	RW	0ACCCCDh	将 BOP 关闭阈值设置为 BOPSD_TH(V) 值： dec2hex[round(BOPSD_TH*2^26)] 默认 BOPSD_TH = 2.7V。

8.9.94 页面 = 0x04 地址 = 0x40 - 0x43 [复位= 721482C0h]

位	字段	类型	复位	说明
31-0	TF_SLP[31:0]	RW	721482C0h	将热折返限制器斜率设置为 TF_SLP(dB/°C) 值： dec2hex[round((10^TF_SLP/20)*2^31)] 默认 TF_SLP = -1dB/°C。

8.9.95 页面 = 0x04 地址 = 0x44 - 0x47 [复位 = 00000258h]

位	字段	类型	复位	说明
31-0	TF_HLD[31:0]	RW	00000258h	将热折返限制器保持计数设置为 TF_HLD(s) 值： dec2hex[round(TF_HLD*f _s /8)]，f _s ≤ 48kHz dec2hex[round(TF_HLD*6000)]，f _s > 48kHz

8.9.96 页面 = 0x04 地址 = 0x48 - 0x4B [复位 = 40BDB7C0h]

位	字段	类型	复位	说明
31-0	TF_RLS[31:0]	RW	40BDB7C0h	将热折返限制器释放速率设置为 TF_RLS(dB/样本) 值： dec2hex[round(10^(8*TF_RLS/20)*2^30)]，f _s ≤ 48kHz dec2hex[round(10^(16*TF_RLS/20)*2^30)]，f _s > 48kHz

8.9.97 页面 = 0x04 地址 = 0x4C - 0x4F [复位 = 3982607Fh]

位	字段	类型	复位	说明
31-0	TF_TMP_TH[31:0]	RW	3982607Fh	将热折返限制器温度阈值设置为 TF_TH(°C) 值： dec2hex[round(TF_TH*2^23)] 默认 TF_TH = 115°C。

8.9.98 页面 = 0x04 地址 = 0x50 - 0x53 [复位 = 2D6A866Fh]

位	字段	类型	复位	说明
31-0	TF_MAX_ATN[31:0]	RW	2D6A866Fh	将热折返限制器最大增益减少设置为 TF_MAXA(dB) 值： dec2hex[round(10^(TF_MAXA/20)*2^31)] 默认 TF_MAXA = -9dB。

8.9.99 页面 = 0x04 地址 = 0x54 - 0x57 [复位 = 7C5E4E02h]

位	字段	类型	复位	说明
31-0	TF_ATK[31:0]	RW	7C5E4E02h	将热折返限制器启动速率设置为 TF_ATK(dB/样本) 值： dec2hex[round(10^(8*TF_ATK/20)*2^31)]，f _s ≤ 48kHz dec2hex[round(10^(16*TF_ATK/20)*2^31)]，f _s > 48kHz

8.9.100 页面 = 0x05 地址 = 0x14 - 0x17 [复位 = 6CCCCCCh]

位	字段	类型	复位	说明
31-0	CLASSD_EFF[31:0]	RW	6CCCCC Ch	D 类效率设置为 EFF(%) 值： dec2hex[round (EFF*2^31)]

8.9.101 页面 = 0x05 地址 = 0x1C - 0x1F [复位 = 4CCCCCCh]

位	字段	类型	复位	说明
31-0	INF_FCT[31:0]	RW	4CCCCC h	低压信号传输的膨胀系数设置为 IF： dec2hex[round(IF*2^30)]

8.9.102 页面 = 0x05 地址 = 0x20 - 0x23 [复位 = 00000180h]

位	字段	类型	复位	说明
31-0	MAX_HLD_CLH[31:0]	RW	00000180h	将 H 类的保持时间设置为 HT (s)： dec2hex[round(HT*f _s)] , f _s ≤ 48ksps dec2hex[round(HT*48kHz)] , f _s > 48ksps

8.9.103 页面 = 0x05 地址 = 0x24 - 0x27 [复位 = 00000000h]

位	字段	类型	复位	说明
31-0	RLS_WD[31:0]	RW	00000000h	启用后门时，将 H 类的释放窗口时间设置为 RWT (s) (节 8.9.125)： dec2hex[round(RWT*f _s)] , f _s ≤ 48ksps dec2hex[round(RWT*48kHz)] , f _s > 48ksps

8.9.104 页面 = 0x05 地址 = 0x28 - 0x2B [复位 = 79999999h]

位	字段	类型	复位	说明
31-0	PHVD[31:0]	RW	79999999h	将 H 类峰值保持时间衰减设置为 PHV (衰减率/样本)： dec2hex[round(PHV*2^31)]

8.9.105 页面 = 0x05 地址 = 0x2C - 0x2F [复位 = 0538EF34h]

位	字段	类型	复位	说明
31-0	AL_SMTH[31:0]	RW	0538EF34h	H 类配置时间常数 AS (s)： dec2hex[round([1-exp(-1/AS*f _s)]*2^31)] , f _s ≤ 48ksps dec2hex[round([1-exp(-1/AS*48 kHz)]*2^31)] , f _s > 48ksps

8.9.106 页面 = 0x05 地址 = 0x30 - 0x33 [复位 = 40000000h]

位	字段	类型	复位	说明
31-0	NF_FCT_H[31:0]	RW	40000000h	H 类膨胀系数设置为 IF： dec2hex[round(IF*2^30)]

8.9.107 页面 = 0x05 地址 = 0x34 - 0x37 [复位 = 65AC8C2Fh]

位	字段	类型	复位	说明
31-0	CLH_ST1[31:0]	RW	65AC8C2Fh	H 类阶跃电平 1 设置为 ST1 : dec2hex[round(ST1*2^31)] ST1 = margin*(Vm + (15/16)*(VM-Vm))/15.8489 其中 : VM = 最大升压输出 Vm = 最小升压输出 margin = D 类效率

8.9.108 页面 = 0x05 地址 = 0x38 - 0x3B [复位 = 50C335D3h]

位	字段	类型	复位	说明
31-0	CLH_ST2[31:0]	RW	50C335D3h	H 类阶跃电平 2 设置为 ST2 : dec2hex[round(ST2*2^31)] ST2 = margin*(Vm + (14/16)*(VM-Vm))/15.8489

8.9.109 页面 = 0x05 地址 = 0x3C - 0x3F [复位 = 4026E73Ch]

位	字段	类型	复位	说明
31-0	CLH_ST3[31:0]	RW	4026E73Ch	H 类阶跃电平 3 设置为 ST3 : dec2hex[round(ST3*2^31)] ST3 = margin*(Vm + (13/16)*(VM-Vm))/15.8489

8.9.110 页面 = 0x05 地址 = 0x40 - 0x43 [复位 = 32F52CFEh]

位	字段	类型	复位	说明
31-0	CLH_ST4[31:0]	RW	32F52CFEh	H 类阶跃电平 4 设置为 ST4 : dec2hex[round(ST4*2^31)] ST4 = margin*(Vm + (12/16)*(VM-Vm))/15.8489

8.9.111 页面 = 0x05 地址 = 0x44 - 0x47 [复位 = 287A26C4h]

位	字段	类型	复位	说明
31-0	CLH_ST5[31:0]	RW	287A26C4h	H 类阶跃电平 5 设置为 ST5 : dec2hex[round(ST5*2^31)] ST5 = margin*(Vm + (11/16)*(VM-Vm))/15.8489

8.9.112 页面 = 0x05 地址 = 0x48 - 0x4B [复位 = 2026F30Fh]

位	字段	类型	复位	说明
31-0	CLH_ST6[31:0]	RW	2026F30Fh	H 类阶跃电平 6 设置为 ST6 : dec2hex[round(ST6*2^31)] ST6 = margin*(Vm + (10/16)*(VM-Vm))/15.8489

8.9.113 页面 = 0x05 地址 = 0x4C - 0x4F [复位 = 198A1357h]

位	字段	类型	复位	说明
31-0	CLH_ST7[31:0]	RW	198A1357h	H 类阶跃电平 7 设置为 ST7 : dec2hex[round(ST7*2^31)] ST7 = margin*(Vm + (9/16)*(VM-Vm))/15.8489

8.9.114 页面 = 0x05 地址 = 0x50 - 0x53 [复位 = 144960C5h]

位	字段	类型	复位	说明
31-0	CLH_ST8[31:0]	RW	144960C5h	H 类阶跃电平 8 设置为 ST8 : dec2hex[round(ST8*2^31)] ST8 = margin*(Vm + (8/16)*(VM-Vm))/15.8489

8.9.115 页面 = 0x05 地址 = 0x54 - 0x57 [复位 = 101D3F2Dh]

位	字段	类型	复位	说明
31-0	CLH_ST9[31:0]	RW	101D3F2D h	H 类阶跃电平 9 设置为 ST9 : dec2hex[round(ST9*2^31)] ST9 = margin*(Vm + (7/16)*(VM-Vm))/15.8489

8.9.116 页面 = 0x05 地址 = 0x58 - 0x5B [复位 = 0CCCCCCh]

位	字段	类型	复位	说明
31-0	CLH_ST10[31:0]	RW	0CCCCC Ch	H 类阶跃电平 10 设置为 ST10 : dec2hex[round(ST10*2^31)] ST10 = margin*(Vm + (6/16)*(VM-Vm))/15.8489

8.9.117 页面 = 0x05 地址 = 0x5C - 0x5F [复位 = 0A2AADD1h]

位	字段	类型	复位	说明
31-0	CLH_ST11[31:0]	RW	0A2AADD1 h	H 类阶跃电平 11 设置为 ST11 : dec2hex[round(ST11*2^31)] ST11 = margin*(Vm + (5/16)*(VM-Vm))/15.8489

8.9.118 页面 = 0x05 地址 = 0x60 - 0x63 [复位 = 08138561h]

位	字段	类型	复位	说明
31-0	CLH_ST12[31:0]	RW	08138561h	H 类阶跃电平 12 设置为 ST12 : dec2hex[round(ST12*2^31)] ST12 = margin*(Vm + (4/16)*(VM-Vm))/15.8489

8.9.119 页面 = 0x05 地址 = 0x64 - 0x67 [复位 = 081385615h]

位	字段	类型	复位	说明
31-0	CLH_ST13[31:0]	RW	081385615 h	H 类阶跃电平 13 设置为 ST13 : dec2hex[round(ST13*2^31)] ST13 = margin*(Vm + (3/16)*(VM-Vm))/15.8489

8.9.120 页面 = 0x05 地址 = 0x68 - 0x6B [复位 = 08138561h]

位	字段	类型	复位	说明
31-0	CLH_ST14[31:0]	RW	08138561h	H 类阶跃电平 14 设置为 ST14 : dec2hex[round(ST14*2^31)] ST14 = margin*(Vm + (2/16)*(VM-Vm))/15.8489

8.9.121 页面 = 0x05 地址 = 0x6C - 0x6F [复位 = 08138561h]

位	字段	类型	复位	说明
31-0	CLH_ST15[31:0]	RW	08138561h	H 类阶跃电平 15 设置为 ST15 : dec2hex[round(ST15*2^31)] ST15 = margin*(Vm + (1/16)*(VM-Vm))/15.8489

8.9.122 页面 = 0x05 地址 = 0x70 - 0x73 [复位 = 08138561h]

位	字段	类型	复位	说明
31-0	CLH_ST16[31:0]	RW	08138561h	H 类阶跃电平 16 设置为 ST16 : dec2hex[round(ST16*2^31)] ST16 = margin*Vm/15.8489

8.9.123 页面 = 0x05 地址 = 0x74 - 0x77 [复位 = 000000BFh]

位	字段	类型	复位	说明
31-0	CLH_DLY[31:0]	RW	000000BFh	H 类延迟 HDLY (s) dec2hex[round(HDLY*fs) - 1] *应小于 4ms

8.9.124 页面 = 0x05 地址 = 0x78 - 0x7B [复位 = 000000Eh]

位	字段	类型	复位	说明
31-0	LVSPR_DLY[31:0]	RW	000000Eh	将 LVS 延迟设置为 LVDL (s) dec2hex[round(LVDL*96k) - 1], 范围 : 0 -15, 对应于 fs = 48kHz/96kHz round(LVDL* 2*fs) -1, 范围 : 0 -15, fs < 48k

8.9.125 页面 = 0x05 地址 = 0x7C - 0x7F [复位 = 66676869h]

位	字段	类型	复位	说明
31-0	BKD_EN[31:0]	RW	66676869h	为任何非零值启用后门

8.9.126 页面 = 0x06 地址 = 0x08 - 0x0B [复位 = 00000000h]

位	字段	类型	复位	说明
31-0	WVSH_08_01[31:0]	RW	00000000h	8 步进 H 类占空比为 0%

8.9.127 页面 = 0x06 地址 = 0x0C - 0x0F [复位 = 80800000h]

位	字段	类型	复位	说明
31-0	WVSH_08_02[31:0]	RW	80800000h	8 步进 H 类占空比为 12.5%

8.9.128 页面 = 0x06 地址 = 0x10 - 0x13 [复位 = C0C00000h]

位	字段	类型	复位	说明
31-0	WVSH_08_03[31:0]	RW	C0C00000h	8 步进 H 类占空比为 25%

8.9.129 页面 = 0x06 地址 = 0x14 - 0x17 [复位 = E0E00000h]

位	字段	类型	复位	说明
31-0	WVSH_08_04[31:0]	RW	E0E00000h	8 步进 H 类占空比为 37.5%

8.9.130 页面 = 0x06 地址 = 0x18 - 0x1B [复位 = F0F00000h]

位	字段	类型	复位	说明
31-0	WVSH_08_05[31:0]	RW	F0F00000h	8 步进 H 类占空比为 50%

8.9.131 页面 = 0x06 地址 = 0x1C - 0x1F [复位 = F8F80000h]

位	字段	类型	复位	说明
31-0	WVSH_08_06[31:0]	RW	F8F80000h	8 步进 H 类占空比为 62.5 %

8.9.132 页面 = 0x06 地址 = 0x20 - 0x23 [复位 = FCFC0000h]

位	字段	类型	复位	说明
31-0	WVSH_08_07[31:0]	RW	FCFC0000h	8 步进 H 类占空比为 75%

8.9.133 页面 = 0x06 地址 = 0x24 - 0x27 [复位 = FCFC0000h]

位	字段	类型	复位	说明
31-0	WVSH_08_08[31:0]	RW	FCFC0000h	8 步进 H 类占空比为 75% 对于 87.5%，请将寄存器设置为 FEFE0000h

8.9.134 页面 = 0x06 地址 = 0x28 - 0x2B [复位 = FCFC0000h]

位	字段	类型	复位	说明
31-0	WVSH_08_09[31:0]	RW	FCFC0000h	8 步进 H 类占空比为 75% 对于 100%，请将寄存器设置为 FFFF0000h

8.9.135 页面 = 0x06 地址 = 0x2C - 0x2F [复位 = 00000000h]

位	字段	类型	复位	说明
31-0	WVSH_16_01[31:0]	RW	00000000h	16 步进 H 类占空比为 0 %

8.9.136 页面 = 0x06 地址 = 0x30 - 0x33 [复位 = 80000000h]

位	字段	类型	复位	说明
31-0	WVSH_16_02[31:0]	RW	80000000h	16 步进 H 类占空比为 6.25%

8.9.137 页面 = 0x06 地址 = 0x34 - 0x37 [复位 = C0000000h]

位	字段	类型	复位	说明
31-0	WVSH_16_03[31:0]	RW	C0000000h	16 步进 H 类占空比为 12.5%

8.9.138 页面 = 0x06 地址 = 0x38 - 0x3B [复位 = E0000000h]

位	字段	类型	复位	说明
31-0	WVSH_08_04[31:0]	RW	E0000000h	16 步进 H 类占空比为 18.75%

8.9.139 页面 = 0x06 地址 = 0x3C - 0x3F [复位 = F0000000h]

位	字段	类型	复位	说明
31-0	WVSH_16_05[31:0]	RW	F0000000h	16 步进 H 类占空比为 25 %

8.9.140 页面 = 0x06 地址 = 0x40 - 0x43 [复位 = F8000000h]

位	字段	类型	复位	说明
31-0	WVSH_16_06[31:0]	RW	F8000000h	16 步进 H 类占空比为 31.25%

8.9.141 页面 = 0x06 地址 = 0x44 - 0x47 [复位 = FC000000h]

位	字段	类型	复位	说明
31-0	WVSH_16_07[31:0]	RW	FC000000h	16 步进 H 类占空比为 37.5%

8.9.142 页面 = 0x06 地址 = 0x48 - 0x4B [复位 = FE000000h]

位	字段	类型	复位	说明
31-0	WVSH_16_08[31:0]	RW	FE000000h	16 步进 H 类占空比为 43.75%

8.9.143 页面 = 0x06 地址 = 0x4C - 0x4F [复位 = FF000000h]

位	字段	类型	复位	说明
31-0	WVSH_16_09[31:0]	RW	FF000000h	16 步进 H 类占空比为 50 %

8.9.144 页面 = 0x06 地址 = 0x50 - 0x53 [复位 = FF800000h]

位	字段	类型	复位	说明
31-0	WVSH_16_10[31:0]	RW	FF800000h	16 步进 H 类占空比为 56.25%

8.9.145 页面 = 0x06 地址 = 0x54 - 0x57 [复位 = FFC00000h]

位	字段	类型	复位	说明
31-0	WVSH_16_11[31:0]	RW	FFC00000h	16 步进 H 类占空比为 62.5%

8.9.146 页面 = 0x06 地址 = 0x58 - 0x5B [复位 = FFE00000h]

位	字段	类型	复位	说明
31-0	WVSH_16_12[31:0]	RW	FFE00000h	16 步进 H 类占空比为 68.75%

8.9.147 页面 = 0x06 地址 = 0x5C - 0x5F [复位 = FFF00000h]

位	字段	类型	复位	说明
31-0	WVSH_16_13[31:0]	RW	FFF00000h	16 步进 H 类占空比为 75%

8.9.148 页面 = 0x06 地址 = 0x60 - 0x63 [复位 = FFF00000h]

位	字段	类型	复位	说明
31-0	WVSH_16_14[31:0]	RW	FFF00000h	16 步进 H 类占空比为 75% 对于 81.25%，请将寄存器设置为 FF800000h

8.9.149 页面 = 0x06 地址 = 0x64 - 0x67 [复位 = FFF00000h]

位	字段	类型	复位	说明
31-0	WVSH_16_15[31:0]	RW	FFF00000h	16 步进 H 类占空比为 75% 对于 87.5%，请将寄存器设置为 FFFC0000h

8.9.150 页面 = 0x06 地址 = 0x68 - 0x6B [复位 = FFF00000h]

位	字段	类型	复位	说明
31-0	WVSH_16_16[31:0]	RW	FFF00000h	16 步进 H 类占空比为 75% 对于 93.75%，请将寄存器设置为 FFFE0000h

8.9.151 页面 = 0x06 地址 = 0x6C - 0x6F [复位 = FFF00000h]

位	字段	类型	复位	说明
31-0	WVSH_16_17[31:0]	RW	FFF00000h	16 步进 H 类占空比为 75% 对于 100%，请将寄存器设置为 FFFF0000h

8.9.152 页面 = 0x08 地址 = 0x18 - 0x1B [复位 = 9C000000h]

位	字段	类型	复位	说明
31-0	VOL_CVR[31:0]	RW	9C000000h	取消音频通道静音 写入 00 00 00 00 以取消静音

8.9.153 页面 = 0x08 地址 = 0x28 - 0x2B [复位 = 00000000h]

位	字段	类型	复位	说明
31-0	UNMUTE_CVR[31:0]	RW	00000000h	取消音频通道静音 写入 40 00 00 00 以取消静音

8.9.154 页面 = 0x0A 地址 = 0x48 - 0x4B [复位 = 9C000000h]

位	字段	类型	复位	说明
31-0	VOL_NVR[31:0]	RW	9C000000h	取消音频通道静音 写入 00 00 00 00 以取消静音

8.9.155 页面 = 0x0A 地址 = 0x58 - 0x5B [复位 = 00000000h]

位	字段	类型	复位	说明
31-0	UNMUTE_NVR[31:0]	RW	00000000h	取消音频通道静音 写入 40 00 00 00 以取消静音

8.9.156 页面 = 0xFD 地址 = 0x3E [复位 = 4Dh]

位	字段	类型	复位	说明
7-4	保留	R	4h	保留
3-0	OPT_DMIN[3:0]	RW	Dh	DMIN 优化设置

8.10 SDOUT 公式

以下公式可用于转换在 SDOUT 上读取的数据。

$$PVDDH (V) = 23 * [\text{Hex2Dec}(\text{SDOUTdata})] / 2^{\text{PVDDH_SlotLength}} \quad (5)$$

默认情况下，PVDDH_SlotLength = 8。

$$PVDDL (V) = 8 * [\text{Hex2Dec}(\text{SDOUTdata})] / 2^{\text{PVDDL_SlotLength}} \quad (6)$$

默认情况下，PVDDL_SlotLength = 8。

$$\text{TEMP} (^{\circ}\text{C}) = 256 * [\text{Hex2Dec}(\text{SDOUTdata})] / 2^{\text{TEMP_SlotLength}} - 93 \quad (7)$$

TEMP_SlotLength = 8。

9 应用和实现

备注

以下应用部分中的信息不属于 TI 组件规范，TI 不担保其准确性和完整性。TI 的客户应负责确定各组件是否适用于其应用。客户应验证并测试其设计实现，以确保系统功能正常。

9.1 应用信息

TAS2781 是一款具有集成 DSP 的数字输入 D 类音频功率放大器，支持用于扬声器保护的德州仪器 (TI) 智能放大器算法。I²S 音频数据由主机处理器提供。I²C 或 SPI 总线用于配置和控制。用于外部升压转换器的 Hybrid-Pro 控制器可提高效率。

9.2 典型应用

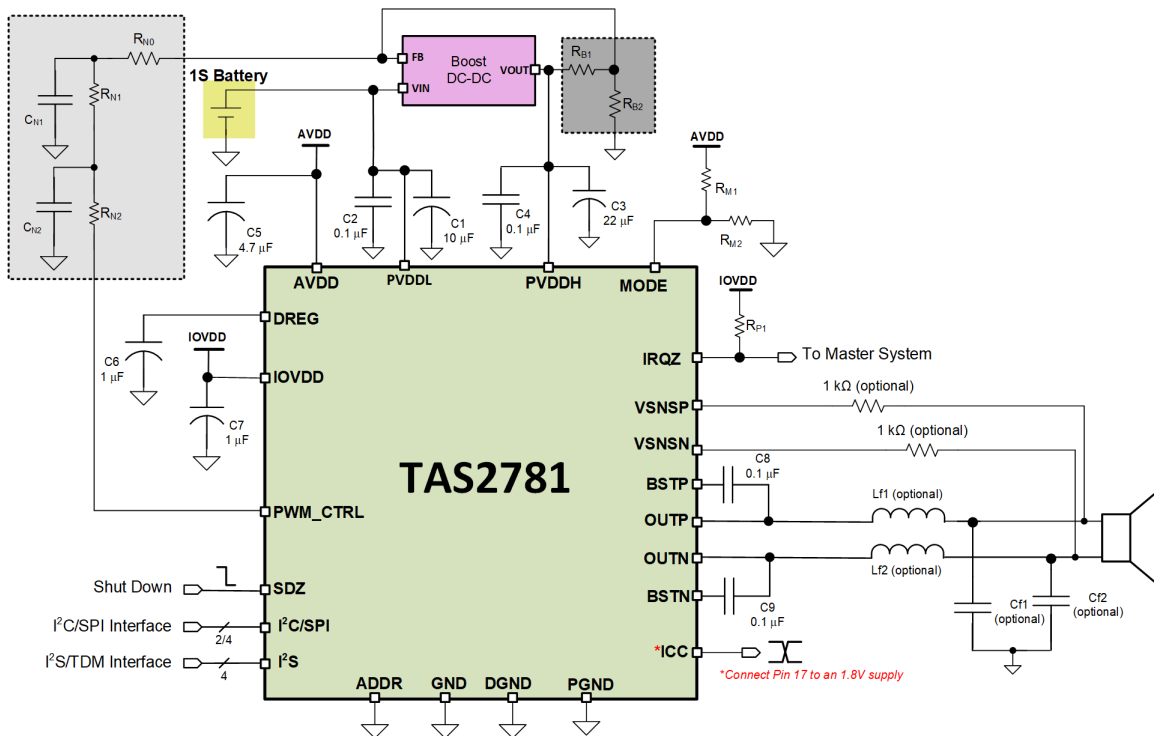


图 9-1. 典型应用 - 1S 电池供电和外部升压控制

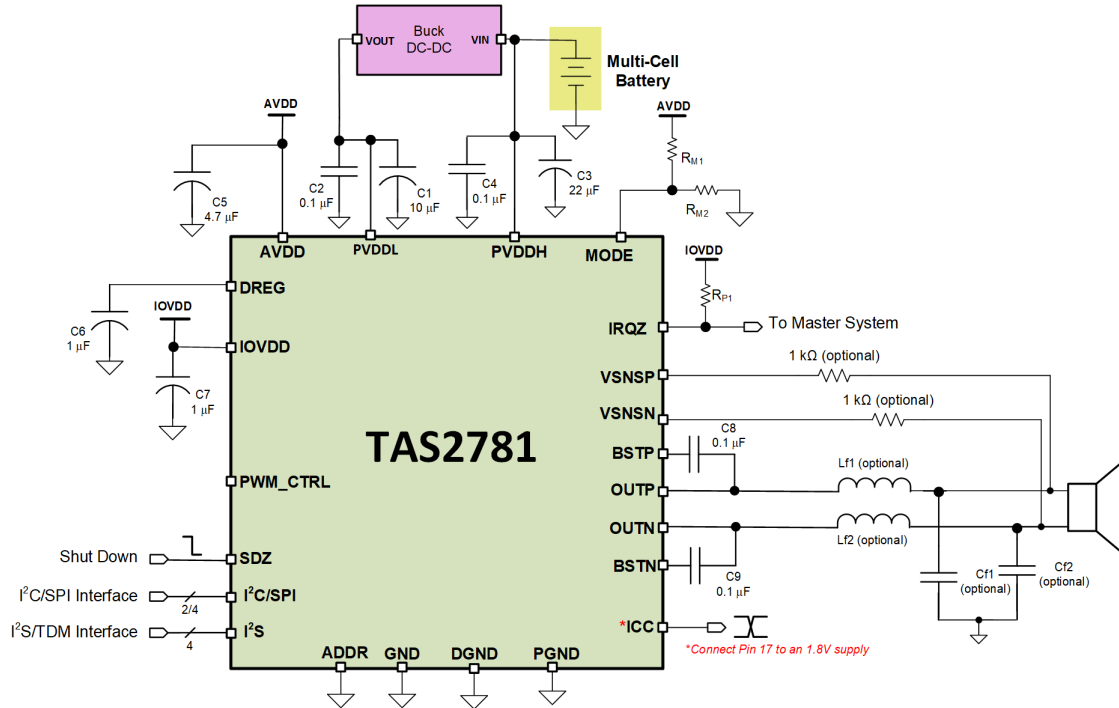


图 9-2. 典型应用 - 多节电池电源

表 9-1. 推荐的外部元件

元件	说明	规格	最小值	典型值	最大值	单位
C1	PVDDL 去耦电容器 - PVDDL 外部电源 (PWR_MODE0/1/3)	类型	X7R			
		电容, 容差为 20%		10		μF
		额定电压		10		V
	PVDDL 去耦电容器 - PVDDL 内部生成 (PWR_MODE2)	类型	X7R			
		电容, 容差为 20%	0.68	1		μF
		额定电压		10		V
C2	PVDDL 去耦电容器	类型	X7R			
		电容, 容差为 20%		100		nF
		额定电压		10		V
C3	PVDDH 去耦电容器	类型	X7R			
		电容, 容差为 20%	22			μF
		额定电压	30			V
C4	PVDDH 去耦电容器	类型	X7R			
		电容, 容差为 20%		100		nF
		额定电压	30			V
C5	AVDD 去耦电容器	类型	X7R			
		电容, 容差为 20% AVDD=1.8V, IOVDD=3.3V	4.7			μF
		电容, 容差为 20% AVDD=1.8V 并连接至 IOVDD	6.8			
		额定电压	6			V
C6	DREG 去耦电容器	类型	X7R			
		电容, 容差为 20%		1		μF
		额定电压	6			V

表 9-1. 推荐的外部元件 (continued)

元件	说明	规格	最小值	典型值	最大值	单位
C7	IOVDD 去耦电容器 IOVDD=3.3V 且未连接至 AVDD	类型	X7R			
		电容, 容差为 20%		1		μF
		额定电压	6			V
C8、C9	自举电容器	类型	X7R			
		电容, 容差为 20%		100		nF
		额定电压	6			V
Lf1、Lf2 (可选)	EMI 滤波电感器是可选的。TAS2781 器件支持无滤波器 D 类运行。如果使用铁氧体磁珠 EMI 滤波器, 则建议使用 PFFB 功能	100MHz 时的阻抗		120		Ω
		直流电阻			0.095	Ω
		直流电流	7			A)
Cf1、Cf2 (可选)	EMI 滤波电容器是可选的。如果使用了 CF1、CF2, 则设计必须使用 Lf2、Lf3	电容		1		nF

9.3 设计要求

对于这个设计示例, 请使用节 9.2 中显示的参数。

表 9-2. 设计参数

设计参数	示例值
音频输入	数字音频, I ² S
电流和电压数据流	数字音频, I ² S
单声道或立体声配置	单声道
1% THD+N、R _L = 4 Ω 时的最大输出功率	25W

9.4 详细设计过程

9.4.1 单声道/立体声配置

在应用中, 假定器件在单声道模式下工作。请参阅节 8.3.2, 了解有关更改 TAS2781 的 I²C 地址的信息, 以便支持立体声运行。单声道或立体声配置不会影响器件性能。

9.4.2 EMI 无源器件

TAS2781 支持展频以最大限度地降低 EMI。它可以在 D 类输出上包含无源器件。必须正确选择无源器件 (LC 滤波器) 以保持输出级的稳定性。详细信息, 请参阅节 8.4.5。

9.5 应用曲线

在 $T_A = 25^\circ\text{C}$, $f_{\text{SPK_AMP}} = 384\text{kHz}$, 输入信号 $f_{\text{IN}} = 1\text{kHz}$ - 正弦波 , 负载 = $4\ \Omega + 15\ \mu\text{H}$ 下测得 , 除非另有说明。

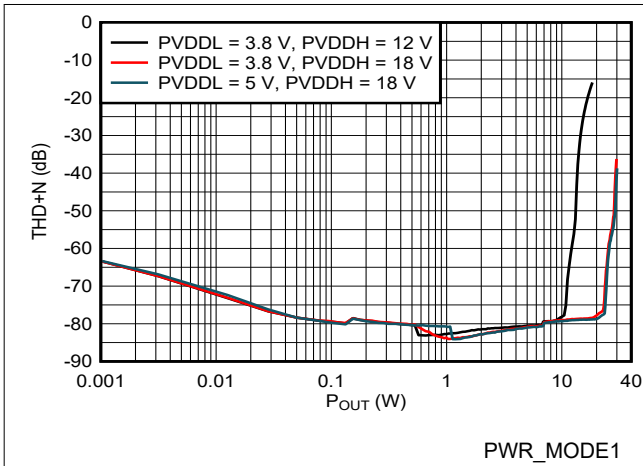


图 9-3. THD+N 与输出功率间的关系

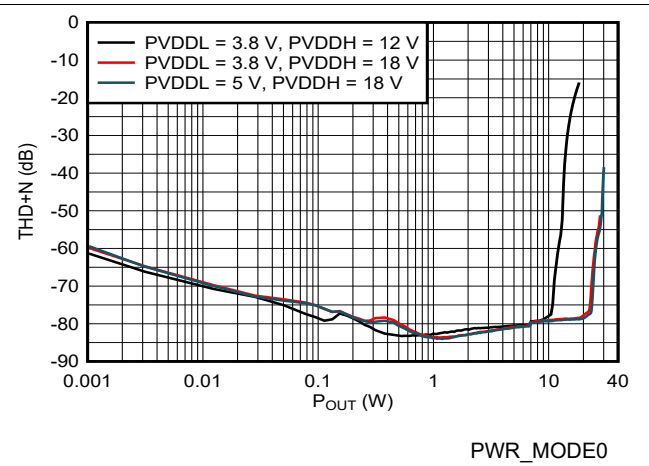


图 9-4. THD+N 与输出功率间的关系

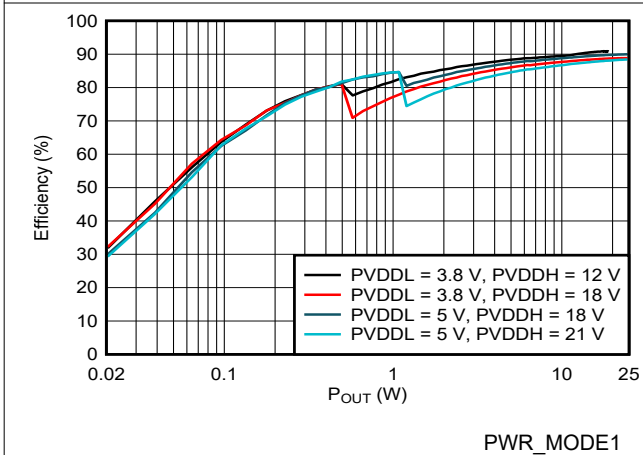


图 9-5. 效率与输出功率间的关系

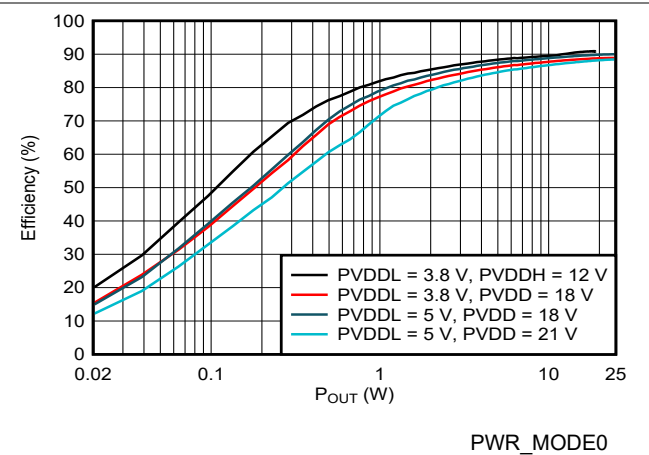


图 9-6. 效率与输出功率间的关系

10 初始化设置

10.1 初始器件配置 - 上电和软件复位

需要使用下面的 I²C 序列：

- 上电时，当 SDZ = 1 时（从硬件关断进入软件关断）；
- 当器件处于软件关断或运行模式并且用户运行软件复位命令时：寄存器 0x01 的位 [0] = 1。

```
##### Pre-Reset Configuration
w 70 00 01 #Page 0x01
w 70 37 3A #Bypass

w 70 00 FD #Page 0xFD
w 70 0D 0D #Access page
w 70 06 C1 #Set Dmin

w 70 00 01 #Page 0x01
w 70 19 E0 #Force modulation
w 70 00 FD #Page 0xFD
w 70 0D 0D #Access page
w 70 06 D5 #Set Dmin

##### Software Reset
w 70 00 00 #Page 0x00
w 70 7F 00 #Book 0x00
w 70 01 01 #Software Reset
d 01 #1 ms Delay

##### Post-Reset Configuration
w 70 00 01 #Page 0x01
w 70 37 3A #Bypass

w 70 00 FD #Page 0xFD
w 70 0D 0D #Access page
w 70 06 C1 #Set Dmin
w 70 06 D5 #Set Dmin
```

10.2 初始器件配置 - PWR_MODE0

以下 I²C 序列是在 PWR_MODE0 中初始化器件的一个示例。

```
w 70 00 00 #Page 0x00
w 70 0E C4 #TDM TX vsns transmit enable with slot 4
w 70 0F 40 #TDM TX isns transmit enable with slot 0

w 70 00 01 #Page 0x01
w 70 17 C8 #SARBurstMask=0
w 70 19 20 #LSR Mode
w 70 35 74 #DC noise minimized

w 70 00 FD #Page 0xFD
w 70 0D 0D #Access Page
w 70 3E 4A #Optimal Dmin
w 70 0D 00 #Remove access

w 70 00 04 #Page 0x04
w 70 30 00 00 00 01 #Merge Limiter and Thermal Foldback gains

w 70 00 08 #Page 0x08
w 70 18 00 00 00 00 #0dB volume
w 70 28 40 00 00 00 #Unmute

w 70 00 0A #Page 0x0A
w 70 48 00 00 00 00 #0dB volume
w 70 58 40 00 00 00 #Unmute

w 70 00 00 #Page 0x00
w 70 03 A8 #PWR_MODE0 selected
w 70 71 03 #PVDDH UVLO set to 2.76V
w 70 02 80 #Play audio, power up with playback, IV enabled
```

10.3 初始器件配置 - PWR_MODE1

以下 I²C 序列是在 PWR_MODE1 中初始化器件的一个示例。

```
w 70 00 00 #Page 0x00
w 70 0E C4 #TDM TX vsns transmit enable with slot 4
w 70 0F 40 #TDM TX isns transmit enable with slot 0

w 70 00 01 #Page 0x01
w 70 17 C8 #SARBurstMask=0
w 70 35 74 #DC noise minimized
w 70 19 20 #LSR Mode

w 70 00 FD #Page 0xFD
w 70 0D 0D #Access Page 0xFD
w 70 3E 4A #Optimal Dmin
w 70 0D 00 #Remove access Page 0xFD

w 70 00 04 #Page 0x04
w 70 30 00 00 00 01 #Merge Limiter and Thermal Foldback gains

w 70 00 08 #Page 0x08
w 70 18 00 00 00 00 #0dB volume
w 70 28 40 00 00 00 #Unmute

w 70 00 0A #Page 0x0A
w 70 48 00 00 00 00 #0dB volume
w 70 58 40 00 00 00 #Unmute

w 70 00 00 #Page 0x00
w 70 02 00 #Play audio, power up with playback, IV enabled
```

10.4 初始器件配置 - PWR_MODE2

以下 I²C 序列是在 PWR_MODE2 中初始化器件的一个示例。

```
w 70 00 00 #Page 0x00
w 70 0E C4 #TDM TX vsns transmit enable with slot 4
w 70 0F 40 #TDM TX isns transmit enable with slot 0

w 70 00 01 #Page 0x01
w 70 17 C0 #SARBurstMask=0
w 70 19 20 #LSR Mode
w 70 35 74 #DC noise minimized

w 70 00 FD #Page 0xFD
w 70 0D 0D #Access Page 0xFD
w 70 3E 4A #Optimal Dmin
w 70 0D 00 #Remove access Page 0xFD

w 70 00 04 #Page 0x04
w 70 30 00 00 00 01 #Merge Limiter and Thermal Foldback gains

w 70 00 08 #Page 0x08
w 70 18 00 00 00 00 #0dB volume
w 70 28 40 00 00 00 #Unmute

w 70 00 0A #Page 0x0A
w 70 48 00 00 00 00 #0dB volume
w 70 58 40 00 00 00 #Unmute

w 70 00 00 #Page 0x00
w 70 03 E8 #PWR_MODE2
w 70 04 A1 #Int LDO mode for internal PVDDL
w 70 71 0E #PVDDH UVLO 6.5V
w 70 02 80 #Power up audio playback with I,V enabled
```

10.5 初始器件配置 - PWR_MODE3

以下 I²C 序列是在 PWR_MODE3 中初始化器件的一个示例，适合超声波应用。

```
w 70 00 00 #Page 0x00
w 70 0E C4 #TDM TX vsns transmit enable with slot 4
w 70 0F 40 #TDM TX isns transmit enable with slot 0

w 70 00 01 #Page 0x01
w 70 17 C8 #SARBurstMask=0
w 70 19 20 #LSR

w 70 00 04 #Page 0x04
w 70 30 00 00 00 01 #Merge Limiter and Thermal Foldback gains

w 70 00 08 #Page 0x08
w 70 18 00 00 00 00 #0dB volume
w 70 28 40 00 00 00 #Unmute

w 70 00 0A #Page 0x0A
w 70 48 00 00 00 00 #0dB volume
w 70 58 40 00 00 00 #Unmute

w 70 00 00 #Page 0x00
w 70 03 68 #PVDDL only mode
w 70 73 E0 #DEM dither disabled
w 70 02 00 #play audio, power up with playback, IV enabled
```

11 电源相关建议

只要 SDZ 引脚保持低电平，电源轨之间的电源序列就可以按任何顺序应用。一旦所有电源稳定，SDZ 引脚就可以设置为高电平以初始化器件。硬件或软件复位后，对器件执行的附加命令应延迟至少 1ms，以允许加载 OTP 存储器（参见节 10）。

当 PVDDL 在内部产生时（见节 11.1），建议器件在进入硬件关断模式之前先进入软件关断模式。这可确保 PVDDL 引脚使用内部 5kΩ 下拉电阻器进行放电（硬件关断模式下不存在）。

11.1 电源模式

TAS2781 可在 PVDDL 和 PVDDH 电源下运行，或仅在 PVDDH 或 PVDDL 电源下运行。下表根据用户需要显示了不同的电源运行模式。

表 11-1. 器件配置和电源模式

电源模式	输出开关模式	供电条件	PVDDL 模式	器件配置	用例和器件功能
PWR_MODE0	PVDDH 上的高功率	PVDDH>PVDDL	外部	PVDDL_MODE=0 CDS_MODE[1:0]=10	PVDDH 是用于提供输出功率的唯一电源。
PWR_MODE1	Y 桥 - PVDDL 上的高功率	PVDDH	外部	PVDDL_MODE=0 CDS_MODE[1:0]=00	PVDDL 用于根据配置的电平和余量提供输出功率。当音频信号超过设定的阈值时，D 类输出切换到 PVDDH。
PWR_MODE2	Y 桥 - PVDDL 上的低功率	PVDDH	内部	PVDDL_MODE=1 CDS_MODE[1:0]=11	PVDDH 是唯一电源。PVDDL 由内部 LDO 提供，用于在接近空闲通道电平的信号下供电。当音频信号电平超过 100dBFS（默认）时，D 类输出切换到 PVDDH。
PWR_MODE3	PVDDL	PVDDL	外部	PVDDL_MODE=0 CDS_MODE[1:0]=01	可以强制器件在低功率电源轨工作模式下运行。例如，这可用于不播放音频时的低功耗超声波线性调频脉冲。

当 PVDDL 在外部时（PWR_MODE0、PWR_MODE1），如果 PVDDH 降至低于（PVDDL + 2.5V）电平，那么 Y 桥将停止在电源之间切换并保持在 PVDDH 电源上。

在 PWR_MODE2 中，用户需要确保 PVDDH 电源电平至少比内部产生的 PVDDL 电压高 2.5V，以便充分利用 Y 桥运行模式。若要启用电压保护，应将 PVDDH 电源的欠压阈值设置为 7.3V 以上（使用寄存器位 PVDD_UVLO[5:0]）。这将确保在内部产生 4.8V 的 PVDDL 时，PVDDH 电源至少比 PVDDL 高 2.5V。

12 布局

12.1 布局指南

所有电源轨都应具有低 ESR 陶瓷电容器旁路，如节 9.2 中所示和所述。

若要创建至 PGND、DGND 和 GND 的低阻抗连接，并最大限度地减小接地噪声，应在布局中使用具有多个填充导热环氧树脂通孔的接地平面。

对于此器件，应遵循特定布局设计建议：

- 为承载大电流的信号使用宽迹线：PVDDH、PVDDL、PGND、DGND、GND 和扬声器 OUTP、OUTN。
- 应直接连接 PGND 引脚并短接到接地平面。
- DGND 引脚应直接连接到接地平面。
- 将 VSNSP 和 VSNSN 连接至尽可能靠近扬声器的位置。
- 如果在输出端使用了 EMI 铁氧体，则 EMI 铁氧体滤波器和扬声器之间应连接 VSNSP 和 VSNSN。
- VSNSP 和 VSNSN 布线应与开关信号（接口信号、扬声器输出、自举引脚）隔开并进行屏蔽。
- 将自举电容器放置在尽可能靠近 BST 引脚的位置。
- 应将 PVDDH 和 PVDDL 的去耦电容器尽可能靠近引脚放置（请参阅节 12.2）。

12.2 布局示例

下面的图 12-1 说明了图 9-1 中指定的关键元件的放置。

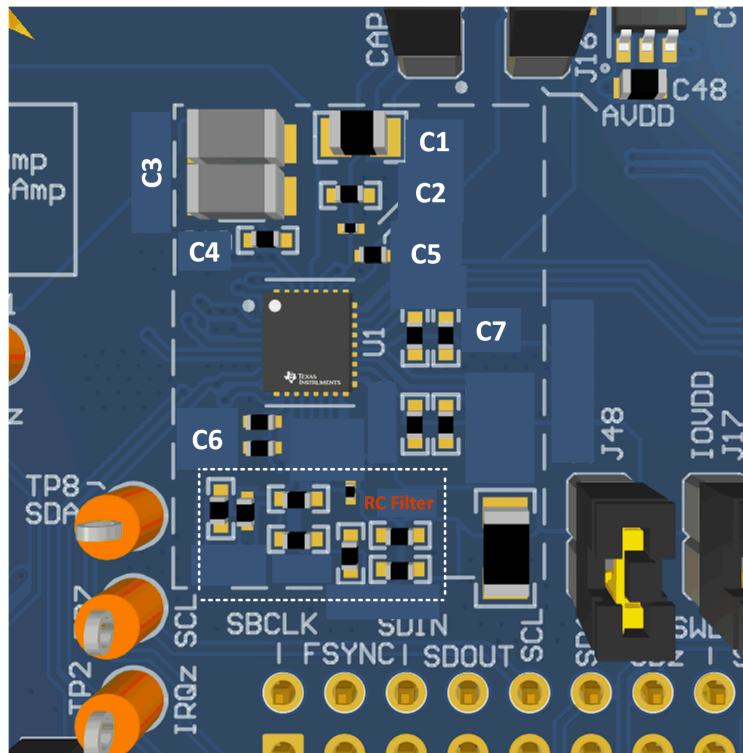


图 12-1. 元件放置

接下来的两张图片中提供了布局设计的示例。

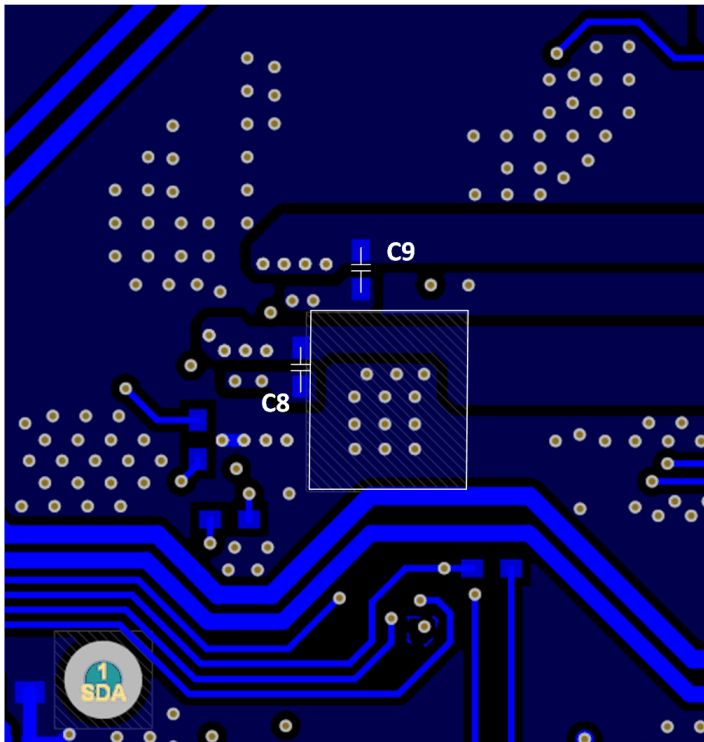
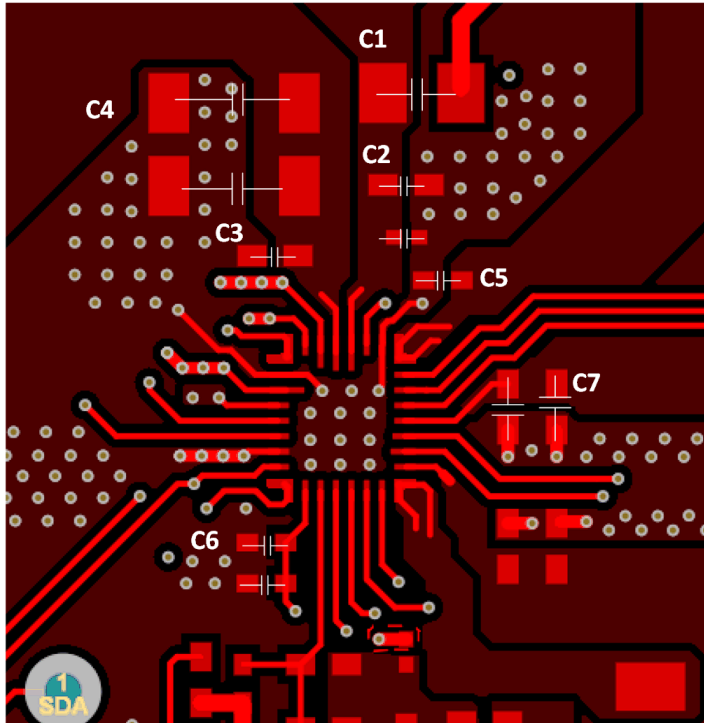


图 12-2. 布局示例 - 顶层和底层

13 器件和文档支持

13.1 接收文档更新通知

若要接收文档更新通知，请导航至 ti.com.cn 上的器件产品文件夹。单击右上角的 *通知我* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

13.2 社区资源

13.3 商标

所有商标均为其各自所有者的财产。

14 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查阅左侧的导航栏。

14.1 封装选项附录

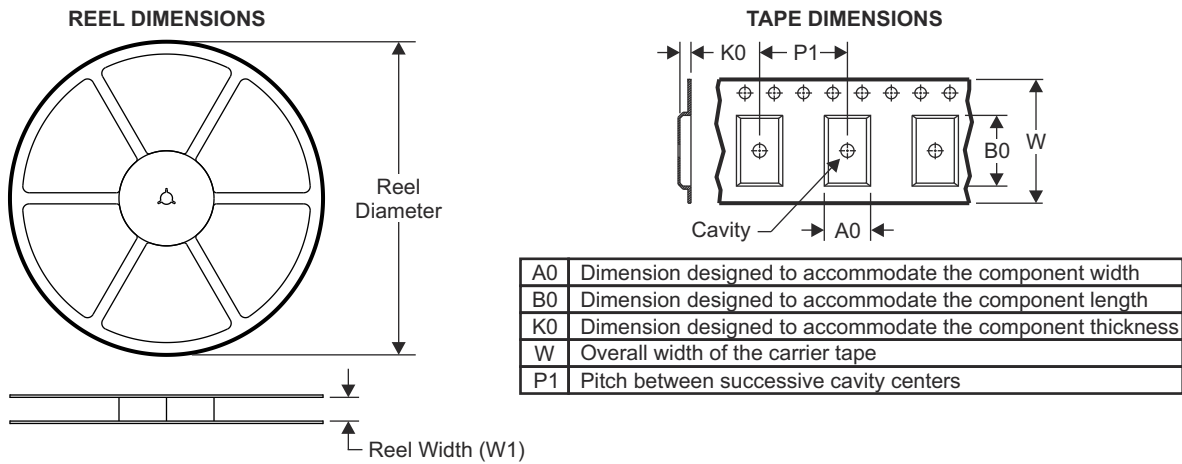
封装信息

可订购器件	状态 (1)	封装类型	封装图	引脚	包装数量	环保计划(2)	铅/焊球镀层(6)	MSL 峰值温度(3)	工作温度 (°C)	器件标识(4/5)
PTAS2781RYYR	ACTIVE	VQFN-HR	RYY	30	3000	RoHS 和绿色 环保	NiPdAu	Level-1-260C -UNLIM	-40 至 85	P278-SA
TAS2781RYYR	ACTIVE	VQFN-HR	RYY	30	3000	RoHS 和绿色 环保	NiPdAu	Level-1-260C -UNLIM	-40 至 85	TAS2781

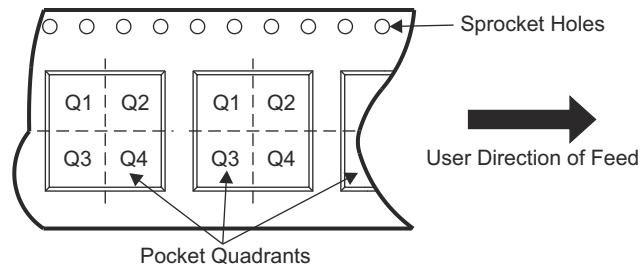
重要信息和免责声明：本页面上提供的信息代表 TI 在提供该信息之日的认知和观点。TI 的认知和观点基于第三方提供的信息，TI 不对此类信息的正确性做任何声明或保证。TI 正在致力于更好地整合第三方信息。TI 已经并将继续采取合理的措施来提供有代表性且准确的信息，但是可能尚未对引入的原料和化学制品进行破坏性测试或化学分析。TI 和 TI 供应商认为某些信息属于专有信息，因此可能不会公布其 CAS 编号及其它受限制的信息。

在任何情况下，TI 对由此类信息产生的责任决不超过本文中发布的 TI 每年销售给客户的 TI 器件总购买价。

14.2 卷带封装信息



QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

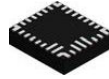


器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
PTAS2781RYYR	VQFN-HR	RYY	30	3000	330	12.4	3.8	4.3	1.5	8	12	Q1
TAS2781RYYR	VQFN-HR	RYY	30	3000	330	12.4	3.8	4.3	1.5	8	12	Q1

TAPE AND REEL BOX DIMENSIONS



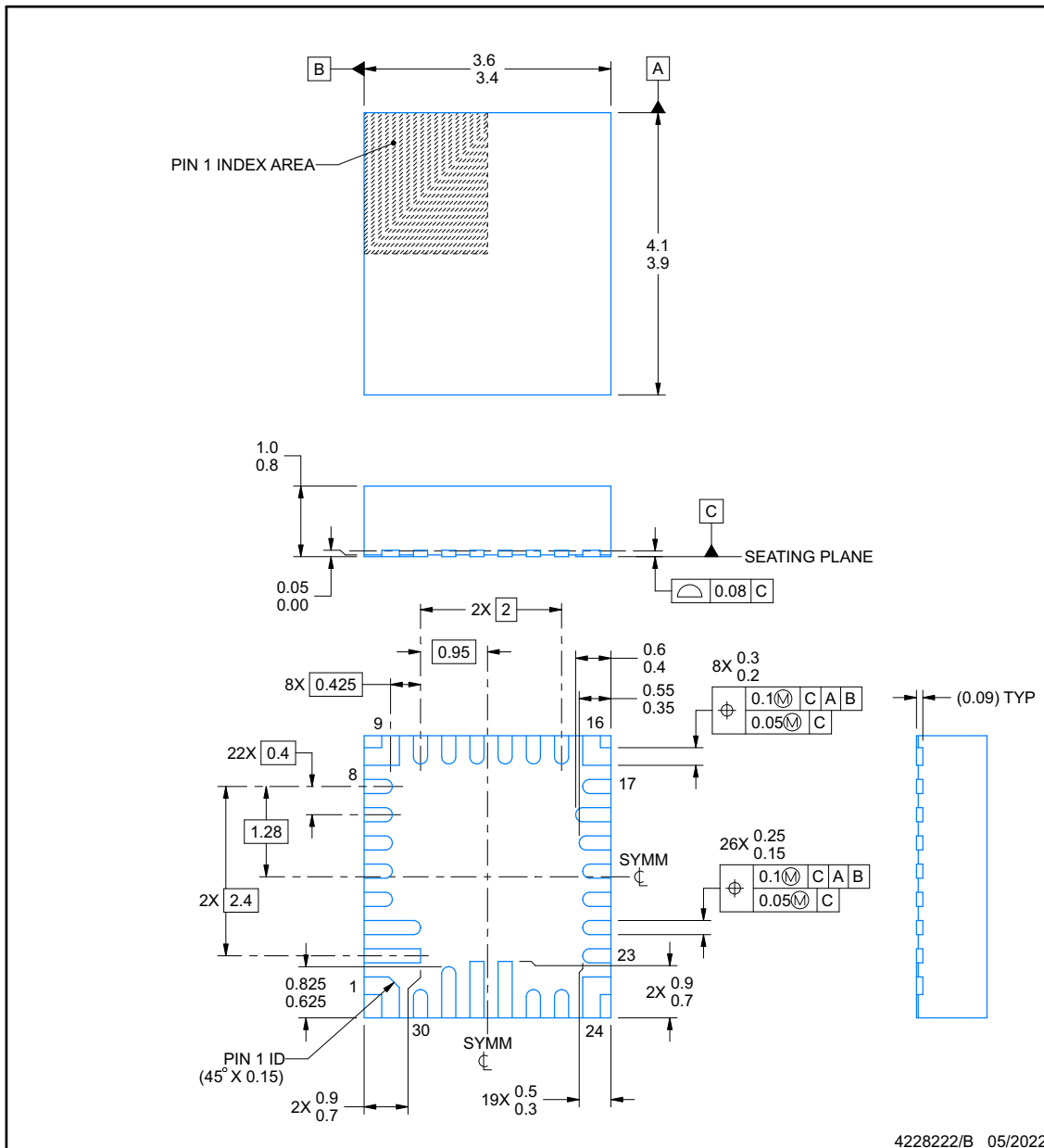
器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
PTAS2781RYYR	VQFN-HR	RYY	30	3000	367	367	35
TAS2781RYYR	VQFN-HR	RYY	30	3000	367	367	35



RYY0030A

PACKAGE OUTLINE
VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

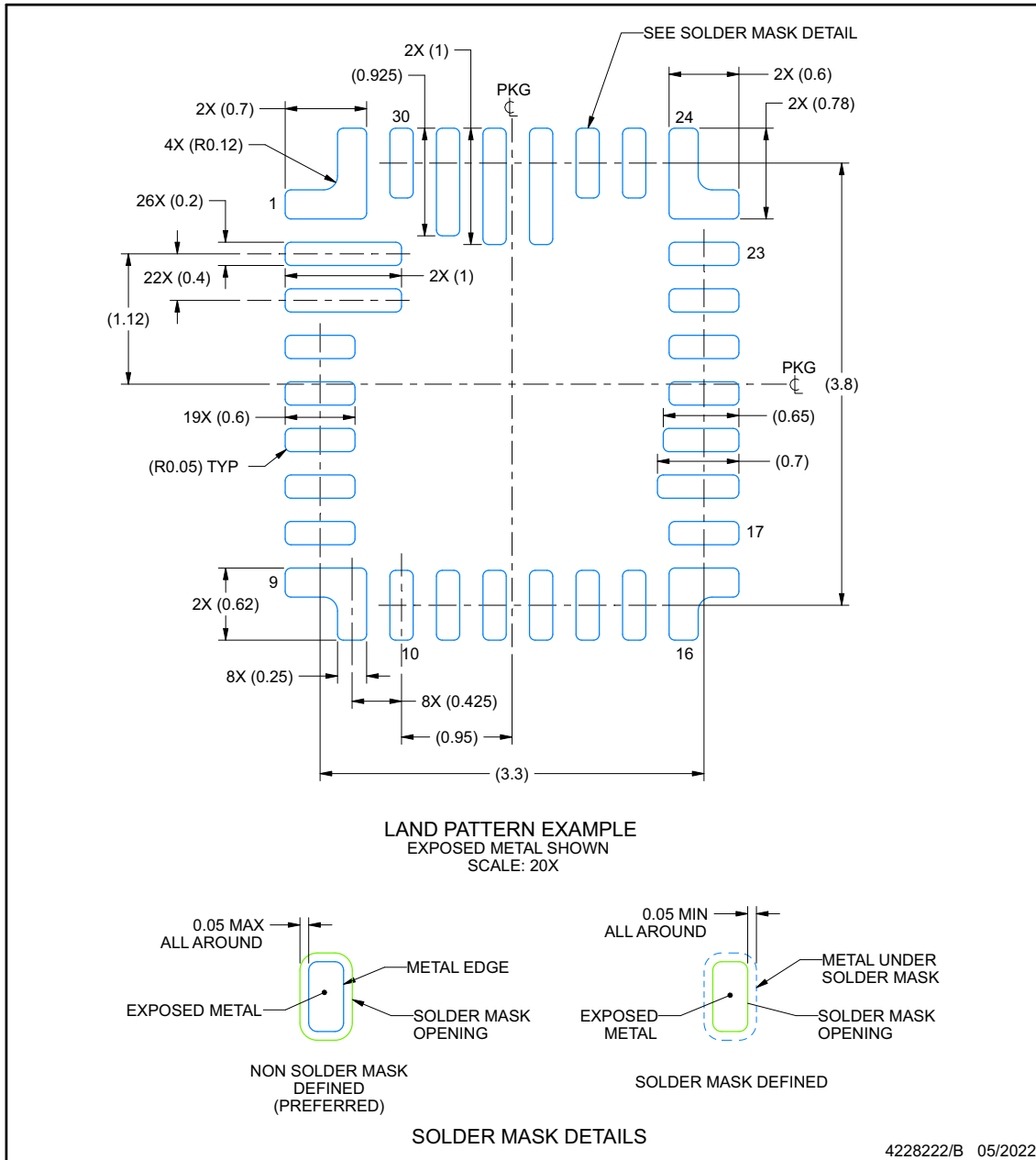
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RYY0030A

VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

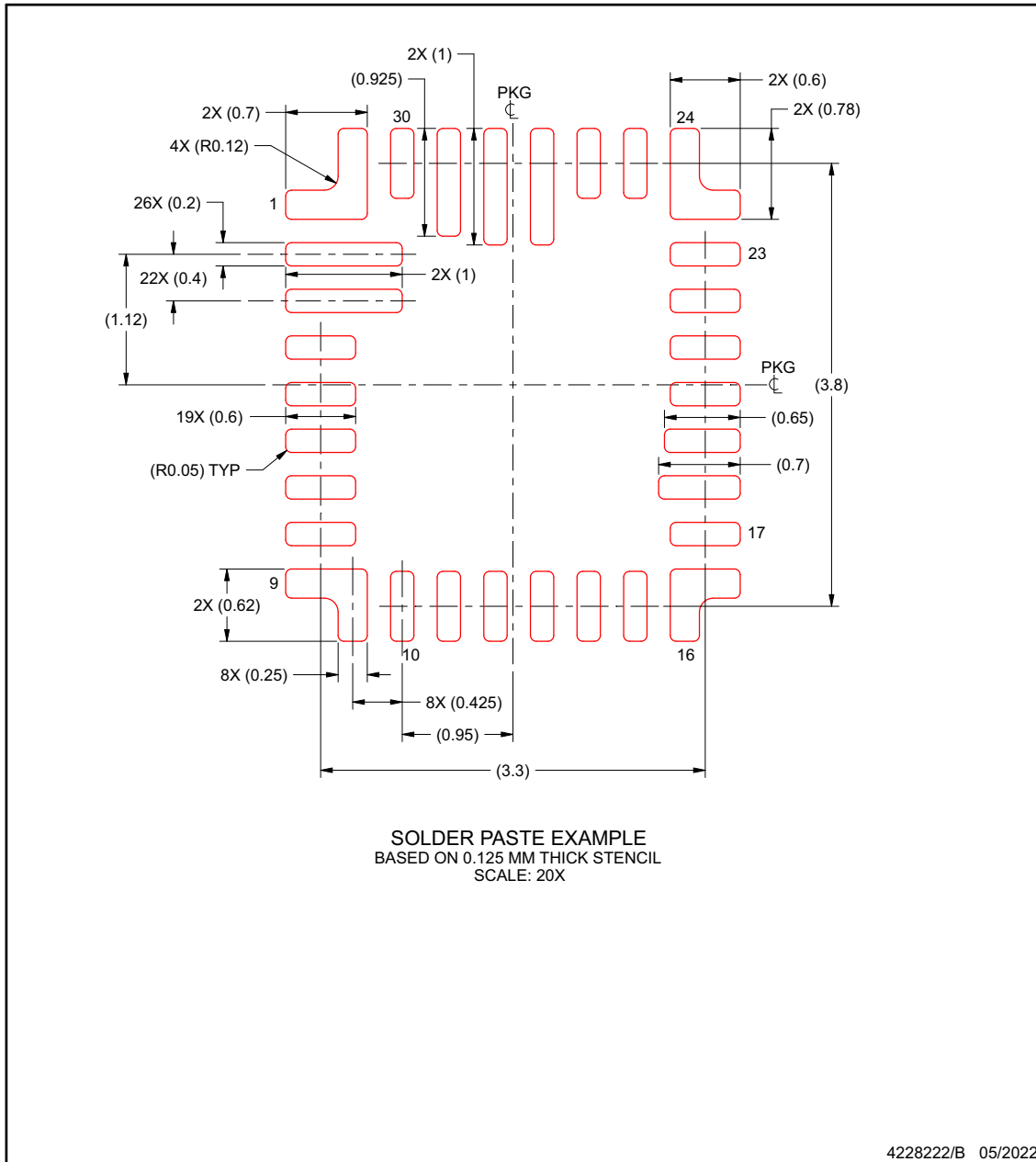
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RYY0030A

VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

- 6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TAS2781RYYR	ACTIVE	VQFN-HR	RYY	30	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TAS2781	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSELETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

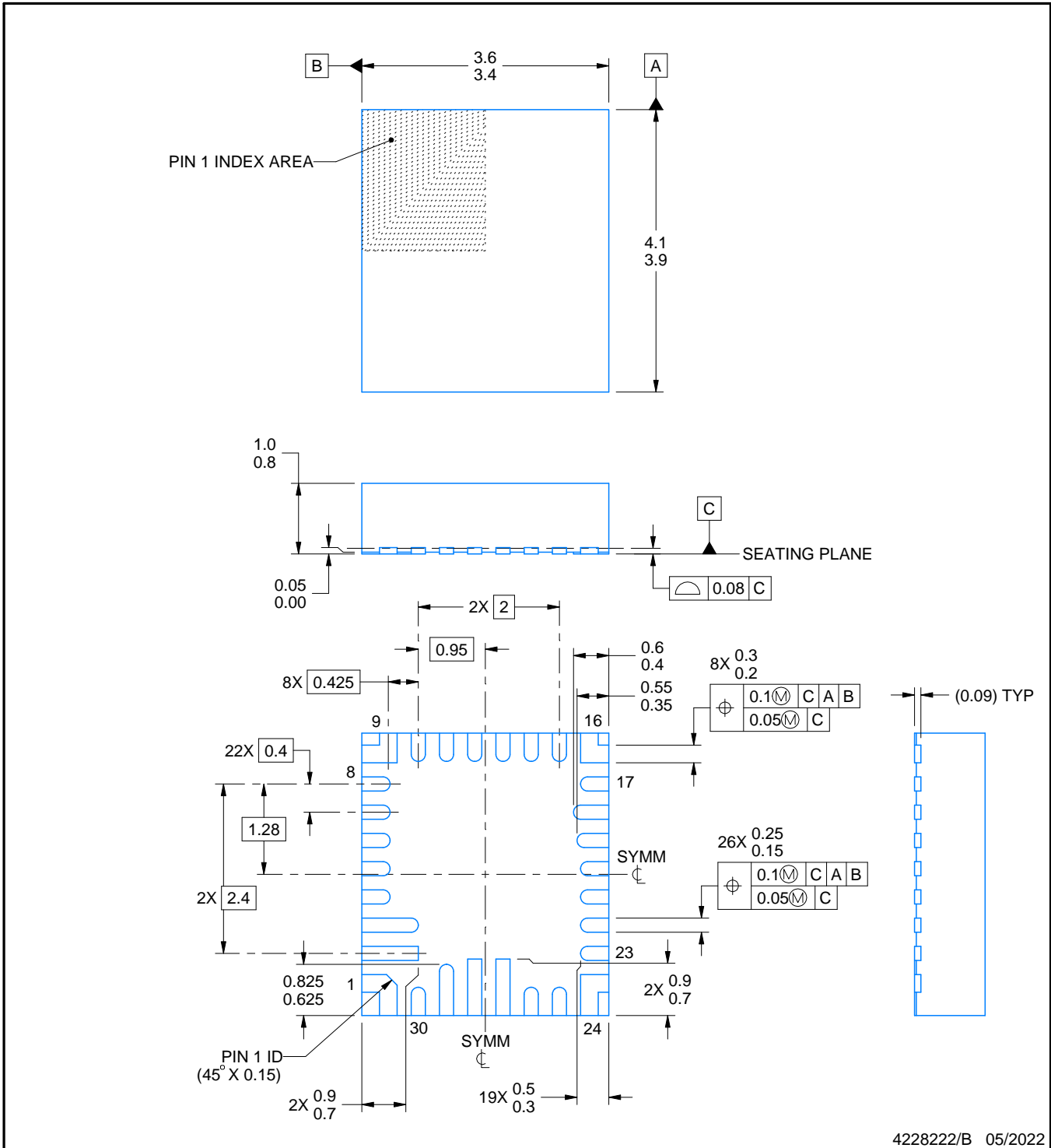
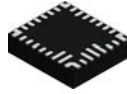
(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



NOTES:

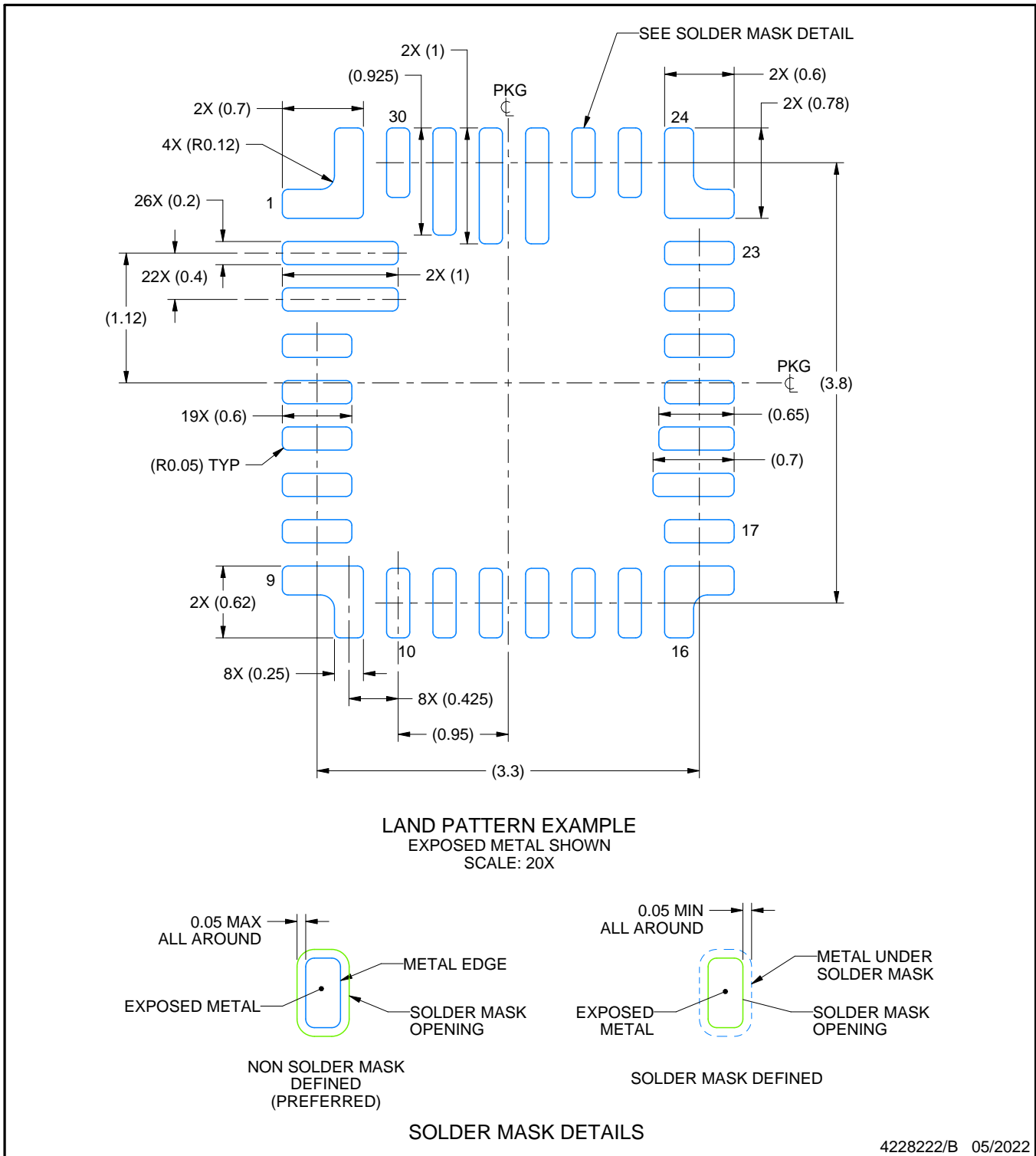
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RYY0030A

VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4228222/B 05/2022

NOTES: (continued)

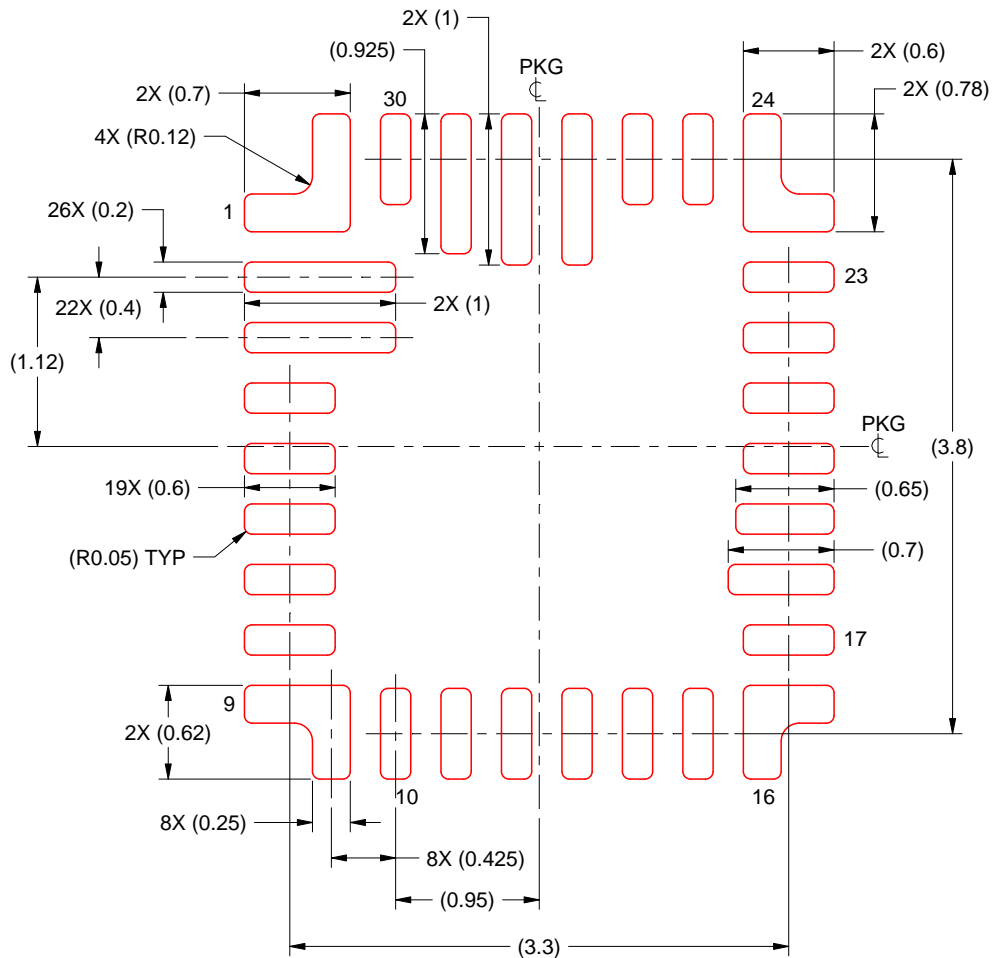
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RYY0030A

VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

4228222/B 05/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司