

Carmen Parisi

摘要

本应用报告涵盖了多相降压稳压器的基础知识。在深入探索一个详细的设计示例之前，先介绍了与单相稳压器的比较，该示例旨在为通用网络 ASIC 的核心轨道供电，并创建了第二份应用报告，讨论了印刷电路板 (PCB) 布局技术和性能测试。

内容

1 简介.....	2
2 多相降压稳压器概述.....	2
3 多相调节器的优点.....	4
4 多相挑战.....	9
5 多相位设计示例 - 元件选择.....	10
6 结论.....	16
7 参考文献.....	17
8 修订历史记录.....	17

1 简介

在当今的计算环境中，CPU、FPGA、ASIC 甚至外围设备都变得越来越复杂。因此，它们的电力输送要求也是如此。为了满足更高的要求，从笔记本电脑、平板电脑到服务器和以太网交换机，多相稳压器在许多计算领域的主板上越来越常见。设计中包含这些稳压器比使用传统的开关和线性稳压器更具挑战性，但对于高性能功率应用来说，多相的好处超过了复杂性。本教程旨在提供必要的公式和指导，以启用全新多相设计，并准备好进行验证。在概述了多相的优势之后，文中给出了一个用于 ASIC 内核电压轨的多相降压稳压器的深入设计实例。本系列的第 1 部分重点介绍了设计规范和元件选择。第 2 部分则介绍了 PCB 布局和基本性能测试。

2 多相降压稳压器概述

图 2-1 图 2-2 多相降压稳压器是一组并联的降压功率级器件，如 和 中所示，每一个都有自己的电感器和功率 MOSFET 组。这些元件合称为相位。这些相位并联在一起，共用输入和输出电容器。在稳定状态运行期间，各个相位在整个切换期间以等于 $360^\circ/n$ 的间隔激活，其中 n 是相位总数。**图 2-2** 显示了 TPS53679 多相控制器演示板和用于六相设计的 TI 功率级。

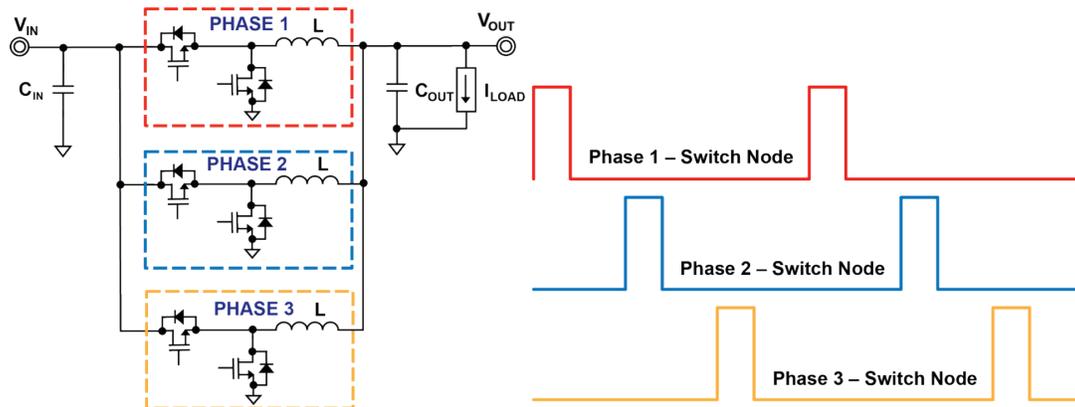


图 2-1. 多相稳压器示例

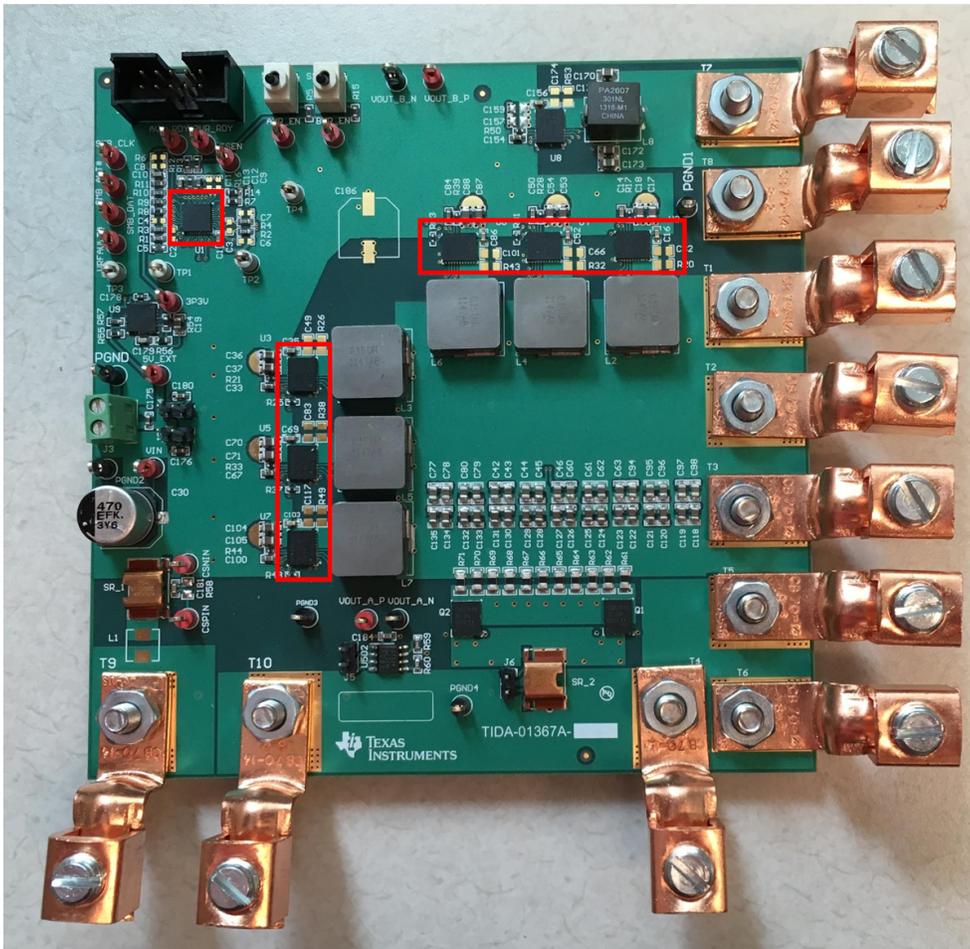


图 2-2. 突出显示了控制器和功率级 IC 的 TPS53679 演示板

现如今的控制器通常支持需要二到八个相位的应用。存在将相位计数扩展到 12 或更多的技术，但这些技术超出了本文的范围。通用准则是，最大相电流应保持在 30A 至 40A 之间。根据预算、效率目标和可用的冷却方法，可以增加最大相电流，但强烈建议在进行设计之前充分研究其影响。

3 多相调节器的优点

与单相降压稳压器相比，多相转换器具有几个关键性能优势，使其成为高功率、高性能应用的默认选择：

- 减小输入电容
- 减小输出电容
- 在高负载电流下提高热性能和效率
- 改善负载瞬态期间的过冲和下冲

3.1 输入电容减小

在设计中添加额外的相位会降低流经去耦电容器的 **RMS** 输入电流，从而降低输入电压 **VIN** 上的纹波。这样一来，只需较少的电容器即可将 **VIN** 纹波保持在规格要求内。由于存在等效串联电阻 (**ESR**)，电容器内部的自热效应也减小了。

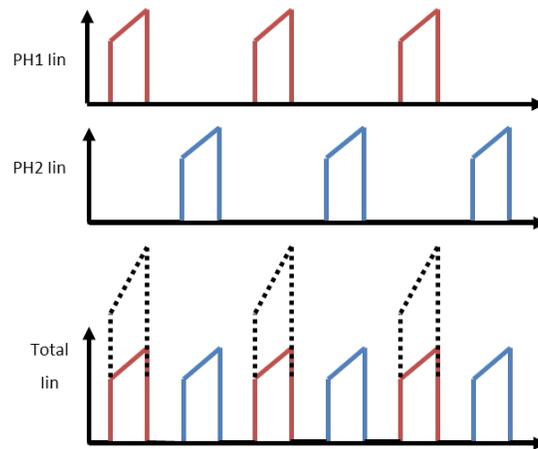


图 3-1. 输入电流波形

图 3-1 显示了与单相设计（虚线）相比，两相降压的输入电流波形。由于添加了第二相，较低的 **RMS** 和峰值电流不仅降低了输入电容 **CIN**，而且对每相的上部 **MOSFET** 提供了较小的应力。

$$I_{CIN_{norm}(RMS)} = \sqrt{\left(D - \frac{m}{n}\right) \times \left(\frac{1+m}{n} - D\right)} \quad (1)$$

其中

- $D = V_{OUT} / V_{IN}$
- $n =$ 相数
- $m = \text{floor}(n \times D)$

方程式 1 可使用中的公式计算调节器的标准化 **RMS** 输入电流。图 3-2 将此公式绘制为占空比和相位数的函数，可得出中的曲线。这些图表显示，较高的相位计数可以将输入电容器必须处理的电流量减少 **50%** 或更多，具体取决于占空比。

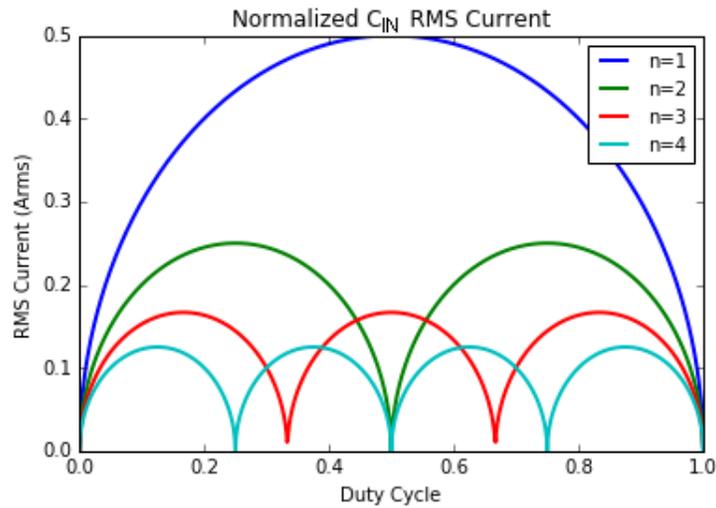


图 3-2. 标准化输入电容 RMS 电流

图 3-2 在中图形上的几个点处，输入 RMS 电流降至零，因为每个相位的单个纹波电流彼此抵消。虽然在数学上可以将设计的相数和占空比设置为在零电流点运行，并完全避开输入电容器，但实际上这是无法实现的。噪声、线路瞬变、负载瞬变和占空比的自然变化使得现实条件下不存在无法实现的输入电流纹波。对于 4+ 相位设计，相位之间的间隔可以达到几英寸，从而使 PCB 电感减少纹波消除的影响，因此必须始终使用电容器。

3.2 输出电容减小

多相设计的所有相位都连接在输出节点上，因此每个相位的电感电流同时对输出电容器进行充电和放电，这取决于给定相位是否处于活动状态。这种充放电产生一个总电流 I_{SUM} ，其交流部分被输出电容 C_{OUT} 吸收。图 3-3 与单个相位的纹波电流相比， I_{SUM} 在稳态下具有较低的峰峰值，如所示。输出电容器中较小的纹波电流会降低总输出电压纹波，从而减少将 V_{OUT} 保持在公差范围内所需的电容量。

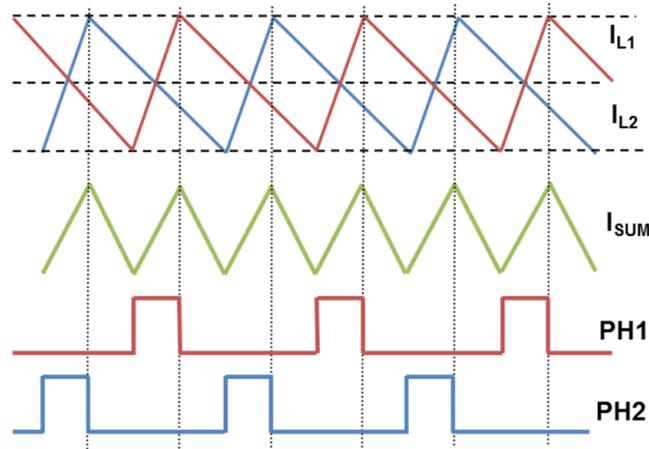


图 3-3. 电感纹波电流波形

方程式 2 图 3-4 使用 计算输出电容器的标准化纹波电流，并在 中绘制两相、三相和四相降压转换器的标准化纹波电流。方程式 2 设置 $n=1$ 给出所有占空比的 $I_{COUTnorm} = 1$ ，从而使 对于单相计算无效。与输入电容器电流非常相似，在不同的占空比下，电感器的电流在数学上相互抵消，表明没有输出电流纹波。即使设计为在其中一个点工作，由于噪声、瞬态和占空比变化，转换器也始终需要一定量的输出电容。然而，对于固定输出应用，在其中一个零点附近工作可以得到输出电容器数量最少的优化设计。

$$I_{COUT_{ripple,norm}} = \frac{n}{D \times (1-D)} \times \left(D - \frac{m}{n}\right) \times \left(\frac{1+m}{n} - D\right) \quad (2)$$

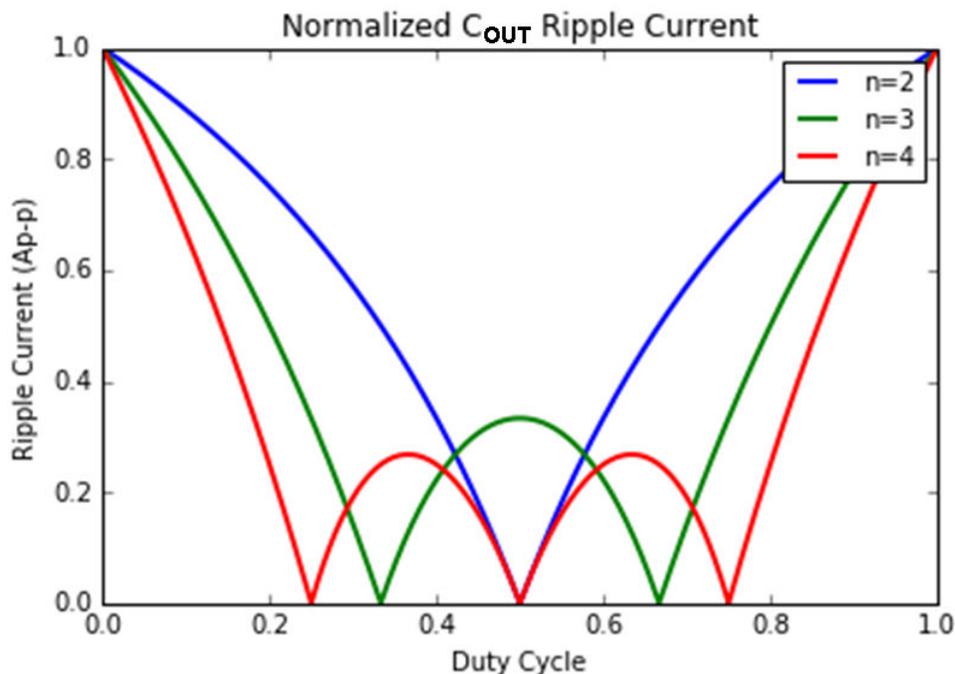


图 3-4. 标准化输出电容纹波

与输入纹波消除不同，输出纹波消除受 PCB 布局的影响较小。通常，相当数量的输出电容器紧密地封装在 CPU 或负载点附近，以减少元件间寄生电感所产生的影响。此外，每个相位的电感器值在除最高频率设计外的所有设计中都主导寄生效应，从而可以在相位之间实现更好的消除。

3.3 热性能和效率改进

根据定义，单相转换器的所有输出功率都流经一个电感器和一对 FET。任何功率损失仅涉及这些组件。对于输出电流大于 100A 的应用，寻找额定电流如此大的 FET 和电感器变得十分困难且成本高昂。将设计的全部损失集中到 PCB 的一小部分区域和一组元件上会导致不必要的效率的降低。

多相调节器会将功率损耗均匀地分布在所有相位上。每个相位只处理总输出电流的一部分，因此选择 FET 和电感器变得更容易，因为在这些元件上施加的热应力更小。与等效单相设计相比，整个负载范围内的调节器效率也更高。由于电容器中较低的纹波电流产生的自热效应更小并使功率损耗更低，因此，通过前面讨论的 CIN 和 COUT 的降低，性能得到进一步改善。

图 3-5 现代直流/直流控制器允许根据负载电流按需添加和删除相位，如 中所示。可以对这些添加和删除的相位进行调整以适应各种 FET 和电感器组合，从而在多种应用和条件下实现更高的效率。

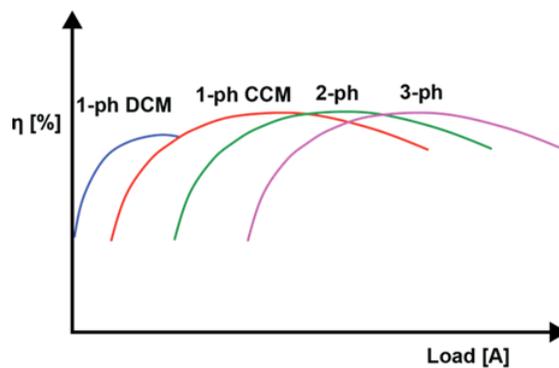


图 3-5. 效率与相数

在低电流下，使用较少的相位，直至单相在非连续导通模式下运行，以尽可能减少 FET 开关损耗以及与每个相位的功率级和栅极驱动器相关的电流消耗。随着负载电流的增加，导通损耗开始主导开关损耗，更多的相位被激活以尽可能保持高效率。开启相位的理想设定点出现在两条效率曲线的交点处。例如，当下降的单相效率曲线与上升的两相效率曲线交叉时，应接通第二相。

图 3-6 描述了采用 TPS53661 控制器和 CSD95372B 功率级的五相设计的效率曲线。此设计要求 $V_{IN} = 12V$ ， $V_{OUT} = 1.8V$ ，使用 600kHz 的开关频率和 150nH 的电感器。从 5A 到 200A，效率保持在 90% 以上，这是一项仅用单相降压器无法实现的优势。

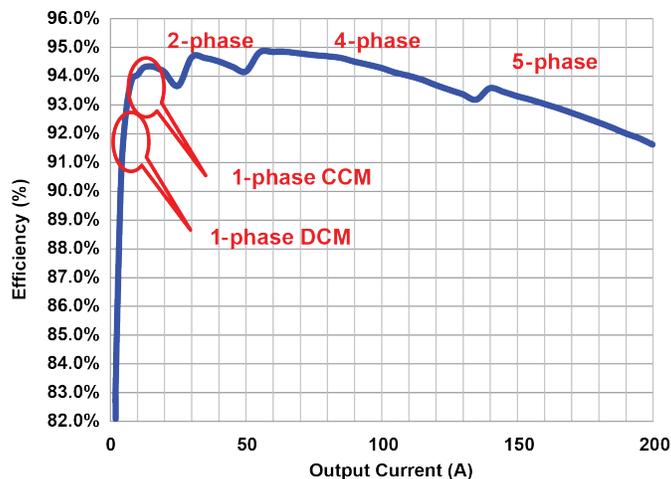


图 3-6. TPS53661 5-PH 效率曲线

3.4 瞬态响应改善

在许多高性能应用中，负载瞬变对电容的要求远远超过了成功实现直流纹波目标的要求。在负载瞬变过程中，多相转换器的优点是只需使用较少的输出电容器，即可使 V_{OUT} 保持在给定设计的规格范围内。

在瞬态过程中，多相控制器在负载阶跃期间重叠相位，或在负载释放期间关闭所有相位，从而有效地将电感器彼此并联。这将输出节点处的等效电感 (LEQ) 减少 n 分之一，其中 n 是相位总数。使用较小的 LEQ，电荷可以从电源快速供应到输出电容，从而减少下冲。类似地，当相位全部关断时，电感器中存储的较少的多余电荷被转移到输出电容器，因此过冲会减小。

4 多相挑战

虽然与单相转换器相比，多相降压转换器有许多优势，但它们确实提出了一些必须克服才能成功实现设计的挑战。向转换器添加额外的相位会增加物料清单 (BOM) 成本和 PCB 面积。增加的电感器和 FET 的价格必须与采购更坚固的元件和需要更高的电容器数量来实现单相稳压器的成本进行权衡。为了最大限度地减小多相解决方案所需的更大的电路板面积，必须在电流能力和热性能与总相数之间找到平衡。

多相转换器的重大挑战或许在于相位管理。为了获得尽可能高的性能，电流必须在有源相位之间均匀平衡，才能避免对任何一个相位产生热应力，并提供出色的纹波消除。此外，在瞬态过程中，必须快速添加或删除相位，才能最大限度地减小输出电压的偏移。保持相位平衡需要一个更复杂的控制器，而不是单相降压。复杂性来自更多的感知线路、信号路由、电流感应元件等，这些必须反馈给控制器，以便精确地平衡相电流。

传统上，通过与每个电感器串联的电流感应电阻器或利用电感器的寄生直流电阻 (DCR) 来确定相电流。这些方法对元件布局和信号路由非常敏感，因此很难实现。每个相位的感应电路需要额外的无源器件来提供滤波，在电阻感应的情况下，会增加额外的功率损失点。然而，智能功率级 (例如 CSD95372B 和 CSD95490) 器件最近在市场上推出，将电流感应功能直接集成到驱动器 MOSFET 封装中。图 4-1 当与兼容控制器配对时，这些 IC 提供了更高的电流感应精度，消除了许多无源器件，并且需要更少的差分信号 (如果有) 通过 PCB 布线，如中所示。

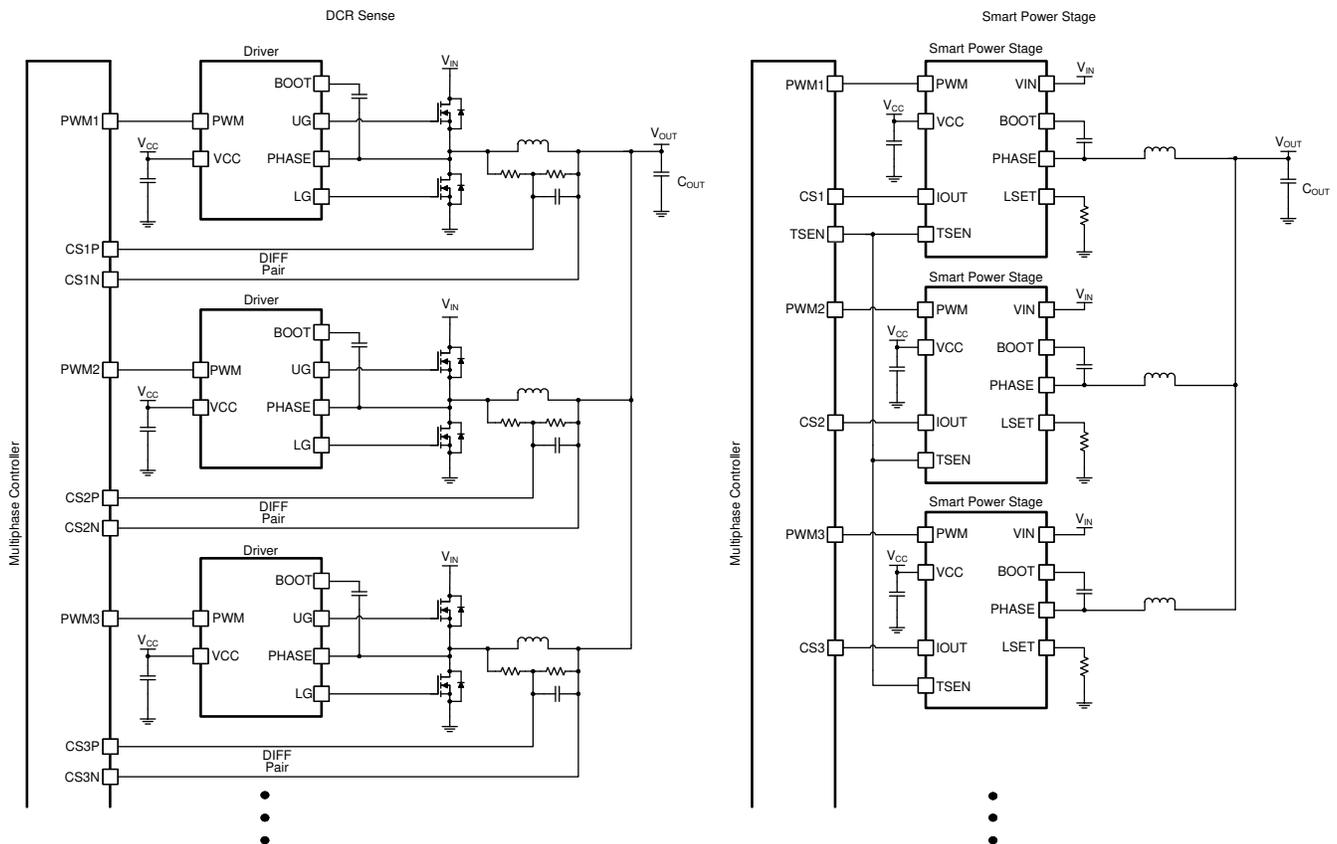


图 4-1. 电流感应方法的简单比较

5 多相位设计示例 - 元件选择

表 5-1 为了说明多相降压稳压器的优势，根据中的规范进行的设计适用于从最初的元件选择到 PCB 布局，再到最后的性能测试这一整个过程。目前只讨论初步设计；布局和测试是未来应用报告的主题。在设计过程中，对元件计数、效率和布局复杂性进行了研究，以在性能和易实现性之间取得平衡。

表 5-1. 多相位设计目标

V_{IN}	12V	输入电压
V_{OUT}	0.9V	标称输出电压
ITDC	200A	热设计电流
IMAX	240A	最大电流
I_{STEP}	150A	最大负载阶跃
DCLL	0.5m Ω	直流负载线
ΔV_{OUT} (直流)	$\pm 1\%$	VOUT 直流纹波
ΔV_{OUT} (交流)	$\pm 5\%$	VOUT 瞬态规格要求
ΔV_{IN} (直流)	240mVpp	VIN 直流纹波
ΔV_{IN} (交流)	$\pm 360mV$	VIN 过冲和下冲
具有遥测功能的 PMBus	是	需要具有 VIN、IIN、VOUT、IOUT 和温度读数的 PMBus 接口

表 5-1 中的要求是企业主板上通用网络 ASIC 内核电压轨的典型规格要求。对于以前做过直流/直流开关设计的任何人而言，可能除了直流负载线和 PMBUS 要求外，大部分这些规格要求对他们来说都是十分简单的。

对于直流负载线，降压稳压器本质上表现为输出负载的固定电阻。从示例数字来看，在 ASIC 拉动 200A 负载的情况下，0.9V 的标称输出电压下降了 $200A \times 0.5m\Omega$ ，即 100mV，降至 0.8V。这将处理器的功耗降低了 20W，减轻了任何散热器或热解决方案的压力。这 20W 的差异并没有被调节器消散，只是没有从输入电源获取。当负载电流降至 200A 以下时，输出电压相应升高。**节 5.5** 负载线还通过减少所需的输出电容器数量，使满足瞬态规格要求变得更加容易，如中所述。

[™]电源管理总线，即 PMBus，是一种基于 I2C 的开放式业界通用接口，可在许多现代单相和多相稳压器上找到。实施时，总线允许轻松调整输出电压、报告负载情况和 FET 温度以及完成故障记录。如果在控制器中使用数字或混合调制器，则在设计验证期间，还可以使用 PMBus 来改变转换器的补偿。

5.1 相位数

对于 200A TDC 和 240A 的最大电流，该设计需要六个相位来将各个相位的电流保持在 40A 以下。四相和五相设计产生的 TDC 电流水平使得通过电感器和 FET 产生的功率损耗难以管理。相反，六相解决方案在使用 ITDC 时每相只有 33A 电流，在 IMAX 时每相只有 40A 电流，提供了一种更易于管理的功率损失方案。**表 5-6** 附加相位还显著减少了在负载瞬态期间维持调节所需的电容器数量，详细内容请参阅设计摘要 部分中的。

5.2 电感器

若要选择电感器，首先要确定开关频率。300kHz 左右的频率可以提供低开关损耗和高效率，但代价是瞬态响应较慢，因为需要更大的电感器，并且必须将控制回路带宽设置为低于较高频率下的带宽。同样，1MHz 左右的更高开关频率会遭受更大的开关损耗，但可使瞬态响应加快。

对于此设计，600kHz 的开关频率可实现瞬态响应和效率之间的平衡。**方程式 3** 按照用于计算电感的标准降压设计公式和 25% 的纹波电流目标，可以使用计算出每相 0.138 μH 的电感。对最接近的标准值四舍五入，得到每相 0.15 μH 的电感。

$$L = \frac{V_{OUT} \times (1 - D)}{f_{SW} \times I_{PP}} = \frac{0.9 \text{ V} \times \left(1 - \frac{0.9 \text{ V}}{12 \text{ V}}\right)}{600 \text{ kHz} \times \left(0.25 \times \frac{240 \text{ A}}{6}\right)} = 0.138 \mu\text{H} \quad (3)$$

用于这种设计的电感器是从 Vishay Dale 提供的常用 IHLF 电感器系列中选择的，特别是 IHLF-5050FD 系列。该系列的 150nH 扼流圈具有 0.53mΩ 的典型 DCR，用于低传导损耗以及最小交流损耗，这些损耗可使用 Vishay 在线计算器进行估算。它的热额定值也高达 55A，预计每相只有 40A，因此提供了裕度。

该电感器上粉末磁芯的软饱和和曲线意味着在缓慢滚动之前，电感器保持相对平坦的饱和电流额定值，从而在预期的工作条件范围内提供可预测的性能。如果发生超过饱和电流额定值的严重过电流事件，粉末磁芯对 FET 和 PCB 造成损坏的可能性要比铁氧体磁芯小得多。使用铁氧体磁芯时，电感在饱和点会迅速下降，电感器基本上会变短路，从而产生破坏性电流。

5.3 驱动器和功率 MOSFET

在进行多相设计时，设计师在决定如何实现控制器、驱动器和功率 MOSFET 时有三种选择。表 5-2 总结了每种方案常见的优缺点。

1. 用于控制器、MOSFET 驱动器和 FET 的分立式 IC
2. 具有集成式驱动器和分立式 FET 的控制器
3. 将 FET 和 IC 集成到一个 IC 封装中的无驱动器控制器

方案 1 具有更大的设计灵活性，前提条件是使用常见的封装尺寸，因为如果需求发生变化，FET 和驱动器可以轻松地进行交换。控制器会向每个驱动器 IC 发送一个 PWM 信号，然后将该信号转换为 MOSFET 的上下栅极驱动信号。此方案也会是价格最实惠的方案，因为单个 IC 本身既不是高度集成，也不复杂。然而，如采用完全分立式解决方案，则对驱动器 FET 组合进行优化是设计者的责任，这会增加设计的复杂性，并且时间受限时可能无法采用该方案。与集成度更高的解决方案相比，性能也更受 PCB 布局的影响，因为有更多的高功率节点、驱动信号和感测线与附加寄生元件一起路由。

方案 2 限制了工程师的设计自由度，因为驱动器与控制器配对，可能不适合驱动所有可行的 FET。它还要求控制器相对靠近相位，因为栅极信号不能长距离运行而不影响性能。与完全分立式解决方案相比，布局面积和复杂性取决于相位计数。随着相位计数的增加，控制器尺寸会膨胀，因为每个相位至少需要四个额外的引脚（上部栅极驱动器、下部栅极驱动器、相位感应和引导）。对于大于两相或三相的设计，如选择此方案要保持适当的布局很困难。可能根本无法找到一个通过集成驱动器支持高相位计数的控制器。将多个控制器堆叠在一起只会增加设计复杂度。

方案 3 提供了更简单的设计和布局，但 IC 的高度集成导致 BOM 成本较高。控制器和驱动器 FET IC 之间只发送 PWM 信号。无需栅极驱动信号路由。此方案还提供了更优的驱动器 FET 组合，具有极低的寄生，从而实现更高的效率并降低击穿机会。如果需要输入电流、输出电流和温度等参数的遥测数据，可以轻松地将这些特性添加到驱动器 FET 功率级中，而不需要额外的离散电路。

表 5-2. 驱动器和 FET 实现概述

设计参数	方案 1 - 分立式解决方案	方案 2 - 控制器+具有 FET 的驱动器	方案 3 - 具有驱动器的控制器 +FET
灵活性	高	平均	平均
BOM 成本	低	取决于相数	高
复杂性	高	高	低
密度	低	取决于相数	高
性能	平均	平均	高

对于电流设计，方案 2 可以直接排除。不存在可以处理六个相位的控制器和驱动器封装，当控制器存在六个 PWM 输出时，堆叠多个控制器会增加不必要的复杂性。方案 1 看起来很有吸引力，因为它有可能降低 BOM 成本，但是布局驱动器、FET 和相关无源器件所需的 PCB 面积乘以六个相位会增加电路板面积，并且会提高其生产和组装成本。

选择方案 3 可减少总体元件数量，并实现更简单的电路板布局。选择了这一方案则无须再烦恼于为每个相位选择一对最优 FET 和驱动器（这个主题在单独的应用手册中有详细介绍，请参阅多相降压稳压器门户网站）。通过在芯片上集成所需的电路，选择一个智能功率级为 PMBus 遥测提供支持。

本设计中需要考虑功率级的两个可能选项是 CSD95372AQ5M 和 CSD95490Q5MC。每一级的额定持续电流分别为 60A 和 75A，并支持所需的输入/输出电压，可在 600kHz 下切换，并具有内置的温度监视器引脚。这两个部分

包含在低电感封装中以减少寄生，这些寄生可以影响稳态开关和瞬态响应。最后，两者都兼容 3.3V 和 5V PWM 信号，从而在选择控制器 IC 时具有更大的灵活性。

经过仔细检查，发现 CSD95490Q5MC 更适合为网络 ASIC 供电。由于集成的双向电流感应能力，无需 DCR 匹配或电阻检测滤波电路，消除了被路由回控制器的六个差分电流感应信号。但返回了一个放大的、单端每相电流感应信号。因为电流感应信号在功率级被放大，所以它不易被噪声和其他开关信号破坏，从而简化了电路布局。正确配置该部件只需要 LSET 引脚上的单个电阻值即可。此外，不再需要最小感应电阻器或 DCR 值来保持感应信号 SNR 足够高以精确平衡相电流，因此消除了少量的功率损耗。

更重要的是，在相同条件下，CSD95490Q5MC 的功耗比 CSD95372AQ5M 低得多。表 5-3 在 33A (TDC) 和 40A (最大值) 下计算功率损耗，并按照中的显示，在以下条件下使用两个数据表中的损耗曲线：VIN = 12V、VOUT = 0.9V、fSW = 600kHz、L = 150nH、TJ = 100°C。由于 TDC 时每相损耗减少 1.4W，最大电流时每相损耗减少 3W，CSD95490Q5MC 是最佳选择。

表 5-3. 每相功率级损耗计算

相电流	CSD95490Q5MC	CSD95372AQ5M
33A (TDC)	3.36W	4.71W
40A (MAX)	4.56W	7.54W

5.4 输入电容器

通常，将多层陶瓷电容器 (MLCC) 和铝或聚合物电解大容量电容器结合在一起，以满足输入电容器的要求。MLCC 的大小可处理稳态条件下的 RMS 电流和直流纹波，而大容量电容用于提供电荷，并在负载瞬态期间将 VIN 保持在公差范围内。

方程式 1 若要计算 MLCC 的数量，只需将根据计算出的 RMS 电流值乘以最大电流，然后除以单个 MLCC 的 RMS 额定电流，再四舍五入到最接近的整数即可。电容器额定电流可从制造商网站获得。此应用的 RMS 输入电流为 19.9Arms。22μF、X5R、1210、16V 电容器的额定值约为 RMS 5A，纹波电流为 600kHz，温度上升 20°C。在这些情况下，总共需要四个电容器来承载电流。

方程式 4 可计算使输入电压纹波保持在其限制范围内所需的每相陶瓷电容量。为了更好地估计所需电容，可用占空比除以最大相电流时的目标效率 η ，得到调整后的占空比项 DADJ。

$$C_{\text{INphase}} = \frac{I_{\text{PHASEmax}} \times D_{\text{ADJ}} \times \eta (1 - D_{\text{ADJ}})}{f_{\text{SW}} \times \Delta V_{\text{IN(DC)}}} = \frac{40\text{A} \times 0.0882 \times (1 - 0.0882)}{600\text{kHz} \times (240\text{mVpp})} = 22.3\mu\text{F} \quad (4)$$

其中

- $D_{\text{ADJ}} = V_{\text{OUT}} / V_{\text{IN}} \times \eta$

假设保守效率为 85%， $\eta = 0.85$ ，在 40A 时，至少需要 22μF 的电容才能使 VIN 保持在公差范围内。最初，您可能会认为每个相位只需要一个陶瓷电容器即可满足纹波和 RMS 电流要求，但每个电容器的降额作为直流偏置电压的函数否定了这种假设。图 5-1 根据，单个 1210、22μF 电容器在 12V 偏置时降额至约 15μF。考虑到这一点，每相需要两个 22μF 电容器来满足输入纹波要求。使用同一供应商提供的相同电容器，但采用较小的 1206 封装，22μF 电容器在 12V 时降额至约 5μF，每相需要四个电容器，而不是两个。

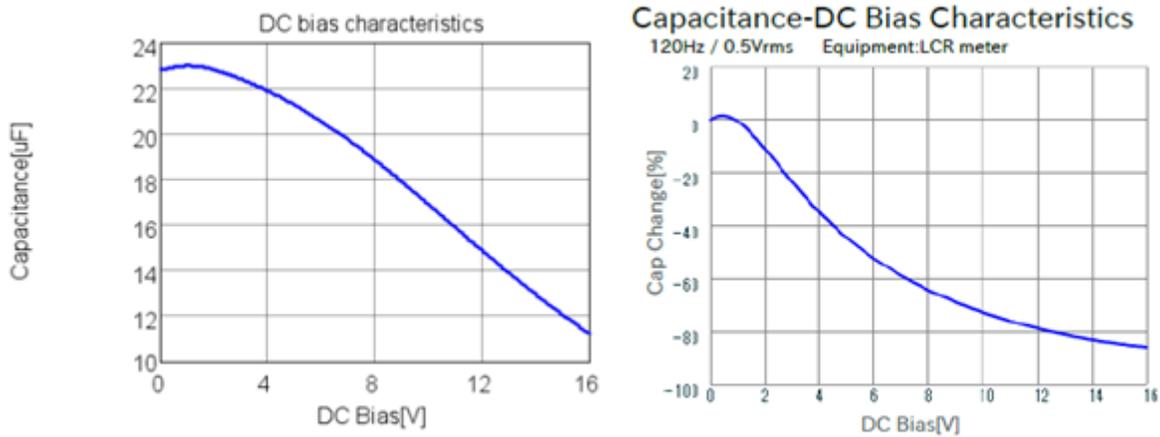


图 5-1. Murata 提供的电容降额曲线。左侧：1210 外壳，GRM32ER61C226ME20L，右侧：1206 外壳，GRM31CR61C226ME15

选择一个大容量电容器来解耦输入电压与其说是一门科学，不如说是一门艺术。公式可以作为工程师进行设计的起点，但最终性能必须在验证期间在电路板上进行验证。必须在以下两者之间进行权衡：最大限度地减小由大容量电容器引起的 ESR 峰值，同时保持足够高的电阻以抑制瞬态期间陶瓷电容器振铃引起的任何振荡。

对于这种设计，使用《如何选择降压转换器的输入电容器》技术简介中概述的过程，假设 12V 总线调节器的带宽为 10kHz，则获得大容量电容的初始值。完成此过程后，550μF 应为最小电容，ESR 小于 27mΩ。两个 330μF、16V、20mΩ 铝聚合物电容器用于在 VIN 上实现大型去耦。

此外，在每个相位上放置一个 0.33μF 的 0603 陶瓷电容器，帮助抑制相位节点上的振铃，并在测试表明有需要时减少对缓冲电路的需求。

5.5 输出电容器

计算输出电容时需要同时考虑应用对直流纹波和交流瞬态规格的要求。如前所述，交流瞬态的要求通常比直流纹波规格更高，并规定了需要的总输出电容量。就像选择输入电容器一样，混合使用 MLCC 和大容量电容器。

陶瓷电容器将转换器的输出阻抗保持在较低水平，这样控制回路才能在快速瞬变期间进行响应，以尽量减少过冲和下冲。大容量电容器为输出电压提供足够的电荷库，以便在控制器将电感电流提升至全新负载电流水平时保持在公差范围内。

方程式 5 假设电容器网络中的 ESR 和 ESL 最小，处理直流纹波所需的输出电容量可使用计算。在这个公式中，IPP 是转换器单相的纹波电流（使用 150nH 电感值计算），由于在单相操作中无法消除电感电流，这是非常糟糕的情况。

$$C_{\text{OUT,Ripple}} = \frac{I_{\text{PP}}}{8 \times f_{\text{sw}} \times \Delta V_{\text{OUT(DC)}}} = \frac{9.25 \text{ A}_{\text{PP}}}{8 \times 600 \text{ kHz} \times (0.01 \times 0.9 \text{ V})} = 214 \mu\text{F} \quad (5)$$

图 5-2 方程式 6 和方程式 9 到解释了计算处理负载瞬变所需的启动电容值的原理。在负载阶跃过程中，电感 L 或 LEQ（取决于总相数）需要一些时间 tUndershoot，才能转换到高电流水平。此时，当 VOUT 低于其设定值时，从输出电容器中拉出的电荷量等于 QUndershoot。负载释放时，电感器中的过量电荷 QOvershoot 在时间 tOvershoot 内倾入输出电容器，导致 VOUT 在其调节点以上摆动。

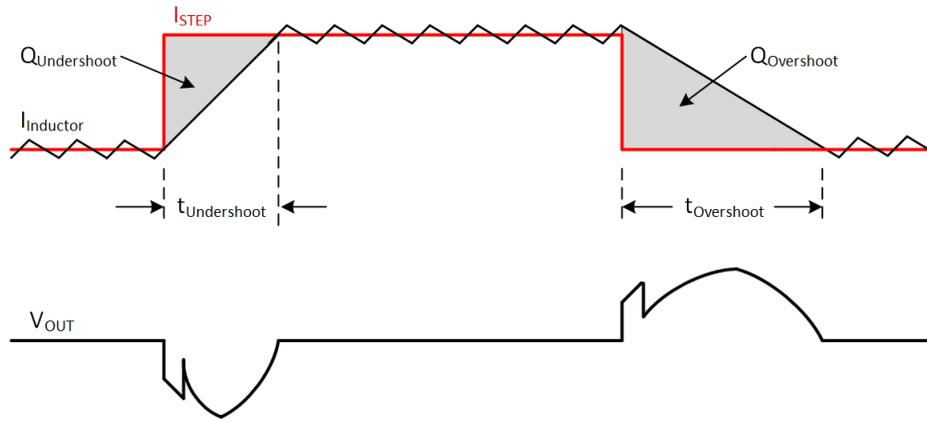


图 5-2. 负载瞬态波形

$$t_{\text{UNDERSHOOT}} = \frac{L_{\text{EQ}} \times I_{\text{STEP}}}{V_{\text{IN}} - V_{\text{OUT}}} = \frac{150 \text{ nH} \times 150 \text{ A}}{12 \text{ V} - 0.9 \text{ V}} = 338 \text{ ns} \quad (6)$$

$$Q_{\text{UNDERSHOOT}} = \frac{1}{2} \times t_{\text{UNDERSHOOT}} \times I_{\text{STEP}} = \frac{1}{2} \times 438 \text{ ns} \times 150 \text{ A} = 25.35 \text{ } \mu\text{C} \quad (7)$$

$$t_{\text{OVERSHOOT}} = \frac{L_{\text{EQ}} \times I_{\text{STEP}}}{V_{\text{OUT}}} = \frac{150 \text{ nH} \times 150 \text{ A}}{0.9 \text{ V}} = 4.16 \text{ } \mu\text{s} \quad (8)$$

$$Q_{\text{OVERSHOOT}} = \frac{1}{2} \times t_{\text{OVERSHOOT}} \times I_{\text{STEP}} = \frac{1}{2} \times 4.3 \text{ } \mu\text{s} \times 150 \text{ A} = 312.5 \text{ } \mu\text{C} \quad (9)$$

在计算出 $Q_{\text{Overshoot}}$ 和 $Q_{\text{Undershoot}}$ 之后，只需将电荷除以 V_{OUT} 上的允许摆幅即可求出输出电容。图 5-3 当前设计规定了必须考虑的直流负载线，如中所示。方程式 10 方程式 11 对于负载阶跃，处理应用最大瞬态所需的总电容在中计算，对于负载释放，则在 中计算。对于没有直流负载线的应用，只需设置 $\text{DCLL} = 0$ 即可。

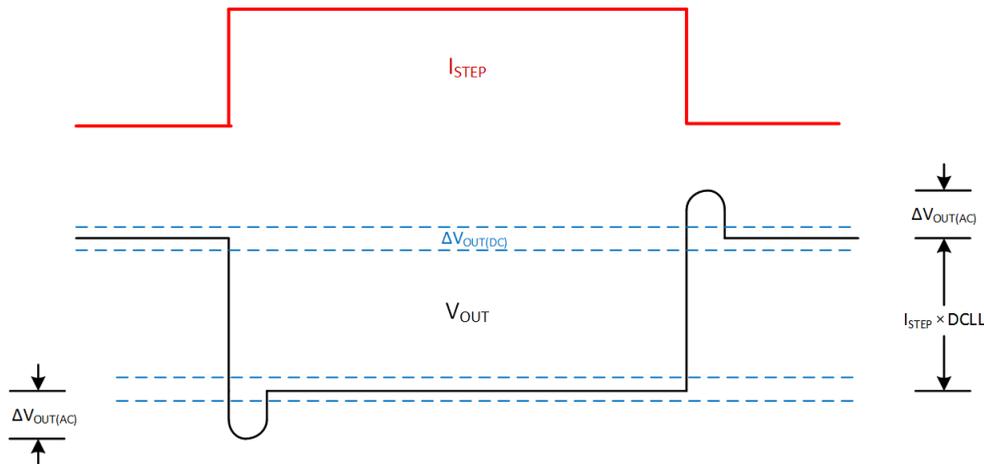


图 5-3. 带直流负载线的负载瞬态

$$C_{\text{UNDERSHOOT}} = \frac{Q_{\text{UNDERSHOOT}}}{\Delta V_{\text{OUT(AC)}} + I_{\text{STEP}} \times \text{DCLL}} = \frac{25.35 \text{ } \mu\text{C}}{0.05 \times 0.9 \text{ V} + 150 \text{ A} \times 0.5 \text{ m}\Omega} = 211.1 \text{ } \mu\text{F} \quad (10)$$

$$C_{\text{OVERSHOOT}} = \frac{Q_{\text{OVERSHOOT}}}{\Delta V_{\text{OUT(AC)}} + I_{\text{STEP}} \times D_{\text{CLL}}} = \frac{312.5 \mu\text{C}}{0.05 \times 0.9 \text{ V} + 150 \text{ A} \times 0.5 \text{ m}\Omega} = 2,604 \mu\text{F} \quad (11)$$

比较 CRipple、CUndershoot 和 COvershoot 的计算值，负载释放决定了将 VOUT 保持在规定范围内所需的电容容量。COvershoot 比 CUndershoot 大得多，因为在负载释放过程中，处理器需要的能量较少，因此存储在电感器中的任何多余能量都会转移至输出电容器，引起 VOUT 过冲。在一个负载阶跃中，处理器从电容器中提取能量，而储存在电感器中的能量会将电容器再填满，这有助于减少下冲。

表 5-4 表 5-5 和 用于提供一个混合输出电容器以满足瞬态要求，同时平衡元件数量和 BOM 成本。表 5-4 表 5-5 比较了几种常用电容器的价格和规格，而 则考察了满足所要求并可作为设计起点的电容器的组合。根据试验结果，可以调整电容器的数量和类型。每个选项的总电容设置为高于 COvershoot，以提供裕度并导致 MLCC 的降额。每个电容器上的直流偏置低于调节器输入侧的直流偏置，因此降额较少，而电容器仍保留大部分标称电容。

表 5-4. 输出电容器选项

电容类型	电容	技术规格	价格/千件
陶瓷	22μF	0805、6.3V、X5R	0.054 美元
陶瓷	47μF	0805、6.3V、X5R	0.131 美元
有机聚合物	470μF	V 形外壳、2.5V、6mΩ	1.357 美元
有机聚合物	680μF	D 形外壳、2.5V、6mΩ	2.537 美元

表 5-5. 输出电容器解决方案比较

电容器组合	总电容	元件数	价格
3 × 470μF + 20 × 47μF + 25 × 22μF	2900μF	48	8.04 美元
1 × 680μF + 32 × 47μF + 35 × 22μF	2950μF	68	8.62 美元
2 × 680μF + 20 × 47μF + 20 × 22μF	2850μF	47	9.04 美元
47 × 47μF + 35 × 22μF	2980μF	82	8.05 美元

表 5-5 根据，470μF 大容量电容器和 MLCC 的组合在元件数量和价格之间实现最佳平衡。对于会需要全陶瓷解决方案的应用，元件数量大幅增加，但 BOM 成本未必增加。

5.6 控制器

SLUSC47 对 TPS53679 双通道多相控制器数据表 (SLUSC47) 的研究证明它非常适合该 ASIC 内核电压轨。D-CAP+ 调制器被优化用于多相控制和保持相位间的电流平衡。六个 PWM 通道提供了极大的设计灵活性，可与各种功率级器件（包括所选的 CSD95490）一起工作，同时最大限度地减小控制器封装的尺寸。支持 PMBus 通信，可检查包装盒是否满足遥测的设计规范要求。PMBus 还支持相位添加点和下降点的调谐功能，以便在整个负载范围内实现更高效率。若要深入了解 D-CAP+ 调制器，请参阅《CSD95372AQ5M 同步降压 NexFET 功率级》数据表和《为内存和 ASIC VR 应用程序启用负载线以保存输出电容器》应用报告。

一个额外的好处是，控制器还支持通过 PMBus 实现全数字补偿，使调整电路板上的设计比在模拟补偿引脚上对元件进行返工更轻松。最后，第二个单相降压稳压器可用于为任何 ASIC 可能需要节省资金和 PCB 面积的辅助轨道供电。

5.7 设计总结

表 5-6 将当前的六相设计与使用具有相同功率级和电感器的一相、二相或四相的替代方案进行了比较。在查看结果时发现，相位较少对这种设计而言是不可行的。通过选择额定电流更高的元件，可以在一定程度上降低功率损耗，但考虑到元件成本、功率损耗强度以及对风扇和散热器的改造，与六相解决方案相比，这些变化带来的任何好处都可能是等效的。

随着相位计数的增加，达到过冲要求的输出电容下降了数千微法拉。输入陶瓷电容器计数也更易于使用较高的相位计数进行管理。

方程式 11 作为一项学术练习，在从设置 DCLL=0 后，通过重新计算 COvershoot 的值来显示直流负载线的优势。在 150A 瞬态期间，如果没有负载线，VOUT 在任何方向上的摆动都不能超过 45mV，5%。ASIC 在其内核

电压轨上处理 $0.5\text{m}\Omega$ 负载线的能力允许 V_{OUT} 在相同瞬态下额外摆动 75 毫伏，总计 120 毫伏，从而大幅降低输出电容。

表 5-6. 多相设计比较

阶段	1	2	4	6	
IIN (Arms)	63.2	42.8	27.5	19.9	RMS 输入电流
IMAX, PH (A)	240.0	120.0	60.0	40.0	每相位最大电流
ITDC, PH (A)	200	100	50	40	每相热设计电流
PFET, TDC (W)	-	-	6.81	3.36	TDC 下的 FET 损耗
PIND, TDC (W)	-	7.04	2.07	1.15	TDC 下的电感器损耗
CIN, MLCC (μF)	134.1	57.0	33.5	22.3	每相陶瓷输入电容
COvershoot (μF)	15 625	7812	3906	2604	达到过冲的输出电容
COvershoot (μF)	41 666	20 833	10 416	6944	达到过冲的输出电容，无负载线路

表 5-7 简单总结了为本案例研究选择的主要设计决策和元件。当在实验室中对 PCB 进行布局和测试时，这些元件用于此多相系列的第 2 部分。

表 5-7. 案例研究设计总结

V_{IN}	12V
V_{OUT}	0.9V
IMAX	240A
TDC	200A
相位数	6
电感器	150nH, $0.53\text{m}\Omega$, 55A ITEM
FET	CSD95490
TDC 功率损耗	FET - 20.1W
	电感器 - 6.87W
TDC 效率估值	86.9%
C_{IN}	2 × 330 μF , 10m Ω , 16V, 聚铝
	12 × 22 μF , 1210, X5R, 16V
C_{OUT}	3 × 470 μF , 6m Ω , 6.3V
	20 × 47 μF , 0805, X5R, 2.5V
	25 × 22 μF , 0805, X5R, 6.3V
控制器	TPS53679

6 结论

在介绍了多相稳压器的优缺点之后，本文完成了一种高性能六相降压的设计。在设计过程中，在元件数量、功耗、设计方便性和 BOM 成本之间进行了权衡，得到更优解决方案。展望教程的下一部分，一个基于此设计的 PCB 已经完成，并根据目标规格要求在测试台上进行了测试。有关 TI 多相控制器（带和不带 PMBus）的更多信息，请访问《适用于可为微处理器供电的多相降压稳压器的 D-CAP+TM 控制》应用报告中提到的门户网站。

7 参考文献

- 德州仪器 (TI), 《多相降压转换器的优势》技术简介 (SLYT449)
- 德州仪器 (TI), 《选择正确的可变频率降压稳压器控制策略》白皮书 (SLUP319)
- 德州仪器 (TI), 《CSD95372AQ5M 同步降压 NexFET 功率级》数据表 (SLPS416)
- 德州仪器 (TI), 《如何选择降压转换器的输入电容器》技术简介 (SLYT670)
- 德州仪器 (TI), 《适用于可为微处理器供电的多相降压稳压器的 D-CAP+™ 控制》应用报告 (SLVA867)
- 德州仪器 (TI), 《为内存和 ASIC VR 应用程序启用负载线以保存输出电容器》应用报告 (SLUA819)
- 德州仪器 (TI), 《CSD95490Q5MC 同步降压 NexFET™ 智能功率级》数据表 (SLPS669)
- 德州仪器 (TI), 《同步降压转换器的功率损耗计算和 CSI 注意事项》应用手册 (SLPA009)
- 多相降压稳压器门户网站
- IHLP 电感器损耗计算器工具
- PMBus 简介
- 直流/直流升压转换器研讨会内幕揭秘
- Vishay Dale, “薄型、高电流 IHLP 电感器”, 数据表 34123, 2016 年

8 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (May 2019) to Revision B (April 2021)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式。.....	2

Changes from Revision * (April 2017) to Revision A (May 2019)	Page
• 已编辑的性能优势列表。.....	4
• 将“输出功耗”更改为“输出功率”.....	7
• 增加了“(使用 150nH 电感器值计算)”。.....	13
• 更改了多相设计比较表中最下面的几行。.....	15

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司