

## 摘要

本用户指南介绍了 Jacinto7 EVM - 网关/以太网交换机/工业 (GESI) 板的硬件架构。GESI 是一种扩展板，应与 Jacinto7 通用处理器板相连。

## 内容

<b>1 引言</b>	3
1.1 关键特性	3
<b>2 GESI 扩展板概述</b>	4
2.1 GESI 扩展板标识	5
2.2 GESI 扩展板元件标识	5
<b>3 GESI 扩展板 - 用户设置/配置</b>	7
3.1 GESI 信息娱乐扩展板与 CP 板	7
3.2 电源要求	9
3.3 EVM 复位/中断按钮	9
3.4 EVM 配置 DIP 开关	9
<b>4 GESI 扩展板硬件架构</b>	10
4.1 GESI 扩展板硬件顶层图	10
4.2 扩展连接器	11
4.3 板 ID EEPROM	14
4.4 以太网接口	15
4.5 PROFIBUS/RS485	16
4.6 LIN 接口	17
4.7 MCAN	18
4.8 多路复用器选择	18
4.9 GESI LaunchPad 与 Booster Pack 的接口	20
4.10 电机控制接口	23
4.11 USS/IMU 接头	24
4.12 测试接头	25
<b>A 接口映射</b>	26
<b>B GESI 板 GPIO 映射</b>	27
<b>C I2C 地址映射</b>	28
<b>D 修订历史记录</b>	28

## 插图清单

图 2-1. 系统架构接口	4
图 2-2. 系统组装图	5
图 2-3. 信息娱乐扩展板元件标识	5
图 3-1. 信息娱乐扩展板正面的扩展连接器	7
图 3-2. Jacinto7 CP 板底面的扩展连接器	7
图 3-3. 电路板组装过程	8
图 3-4. EVM 配置 DIP 开关	9
图 4-1. 信息娱乐扩展板的功能方框图	10
图 4-2. 板 ID EEPROM	14
图 4-3. 以太网接口	15
图 4-4. RGMII PHY 默认参考时钟源	16
图 4-5. 以太网 PHY 参考时钟缓冲器 ( 可选 )	16

图 4-6. PROFIBus 接口.....	17
图 4-7. 双端口 LIN 接口.....	17
图 4-8. MCAN 接口.....	18
图 4-9. MCAN 接头.....	18
图 4-10. EXP_PRG1_RGMII1 信号的电阻器多路复用器.....	19
图 4-11. G1_PWM/MCAN 多路复用器.....	19
图 4-12. MC_PRG1_PWM/BP_PRG1_PWM 多路复用器.....	20
图 4-13. BoosterPack 接头.....	21
图 4-14. BoosterPack I/F LHS 接头.....	22
图 4-15. BoosterPack I/F RHS 接头.....	22
图 4-16. GESI launchpad-Booster Pack 引脚排列.....	22
图 4-17. 电机控制接头.....	23
图 4-18. USS/IMU 接头.....	24
图 4-19. 测试接头.....	25

## 表格清单

表 3-1. EVM 配置开关功能.....	9
表 4-1. J1 扩展连接器引脚排列.....	11
表 4-2. J2 扩展连接器引脚排列.....	12
表 4-3. 板 ID 存储器标头信息.....	14
表 4-4. RGMII PHY 搭接配置.....	15
表 4-5. RGMII 端口 LED 功能.....	16
表 4-6. RMII 端口 LED 功能.....	16
表 4-7. Booster Pack 接口连接器引脚排列.....	21
表 4-8. J24 ( 电机控制接头 ) 连接器的引脚排列.....	23
表 4-9. J19 ( USS/IMU 接头 ) 连接器的引脚排列.....	24
表 4-10. J22 ( 测试接头 ) 连接器的引脚排列.....	25
表 A-1. 接口映射 <sup>(1)</sup> .....	26
表 B-1. GPIO 映射 <sup>(1)</sup> .....	27
表 C-1. J7ES EVM - GESI 扩展 I2C 表.....	28

## 商标

所有商标均为其各自所有者的财产。

## 1 引言

Jacinto7 EVM 开发和评估系统帮助开发人员围绕 Jacinto7 系列处理器编写软件和开发硬件。EVM 基板提供了该系统的主要部分，从而为开发人员提供了与 Jacinto7 处理器相关的大多数通用工程所需的基本资源。

Jacinto7 EVM 由两个板组成：

- Jacinto7 模块上系统 (SOM) - 包括 Jacinto7 处理器及其电源解决方案和非易失性存储器。
- Jacinto7 通用处理器板 (CPB) - 包含 Jacinto7 处理器支持的各种存储器、外设和调试工具。

除了提供的基本资源，还可通过扩展卡增加其他功能。

本技术用户指南介绍了网关/以太网交换机/工业 (GESI) 扩展板的硬件架构和功能。

### 1.1 关键特性

以下是扩展板的主要特性：

- 以太网：
  - 4 个 10/100/1000Mbps - RGMII 端口 (DP83867E)
  - 1 个 10/100Mbps - RMII 端口 (DP83822I)
- 6 个 CAN 接口
- 6 个 LIN 接口
- PROFIBUS/RS485 端口 (DB9)
- USS/IMU 传感器接头
- 电机控制接头
- Booster pack 接口接头
- 板 ID EEPROM

## 2 GESI 扩展板概述

Jacinto7 EVM 可支持不同类型的扩展板，然而，并不是每种 Jacinto7 EVM 都支持所有扩展板。

若要确定哪个版本的 Jacinto7 EVM 支持 GESI 扩展板，请参阅附录 A。

图 2-1 显示了 Jacinto7 EVM 的整体架构。

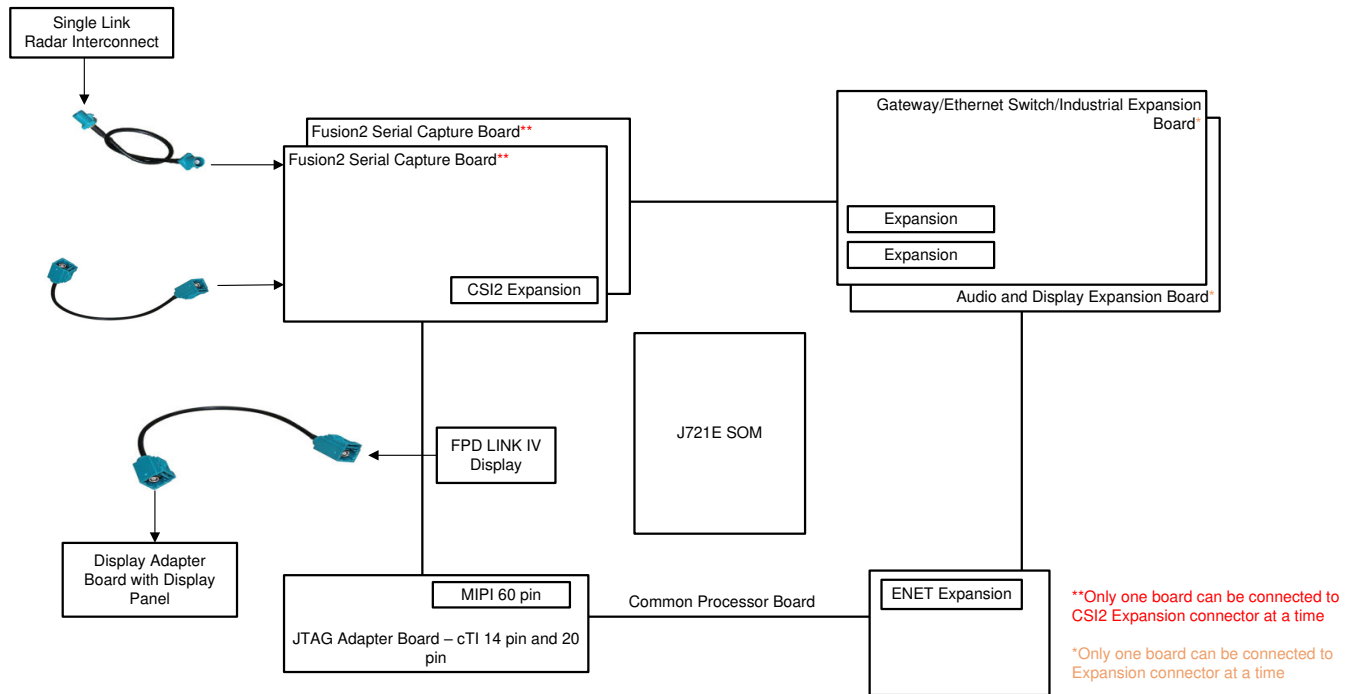


图 2-1. 系统架构接口

## 2.1 GESI 扩展板标识

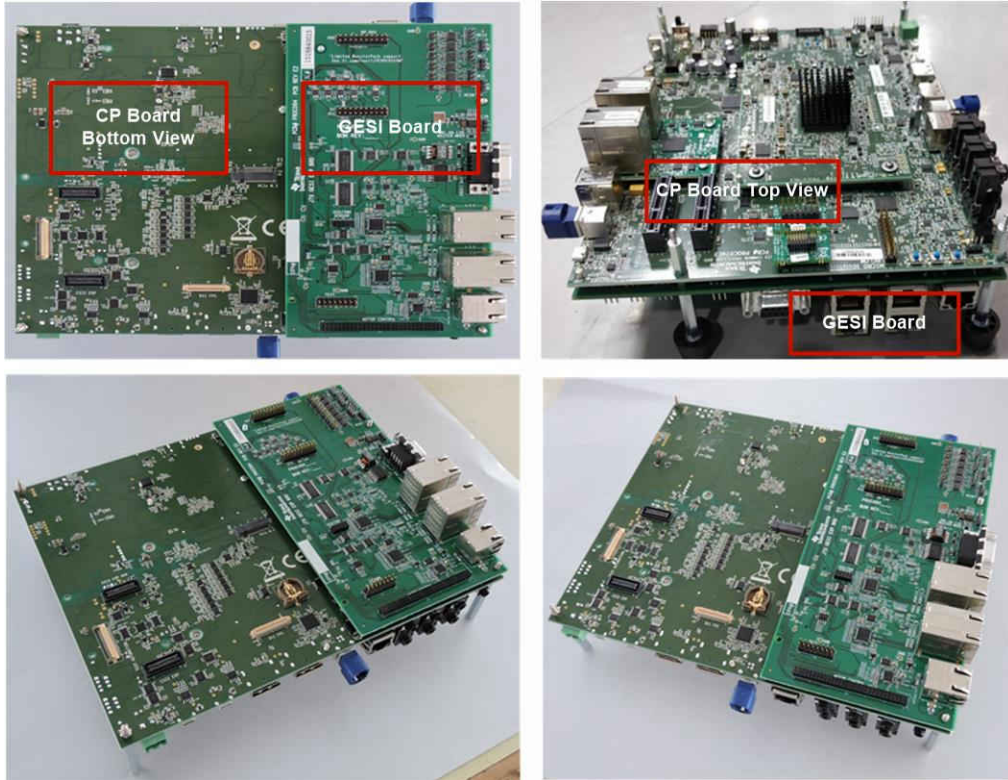
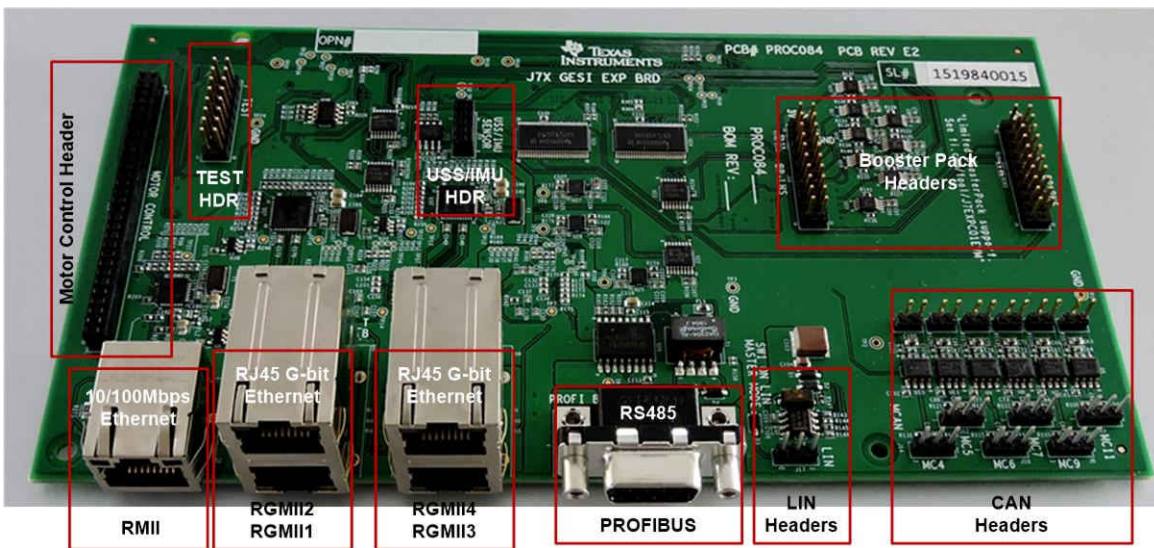


图 2-2. 系统组装图

## 2.2 GESI 扩展板元件标识



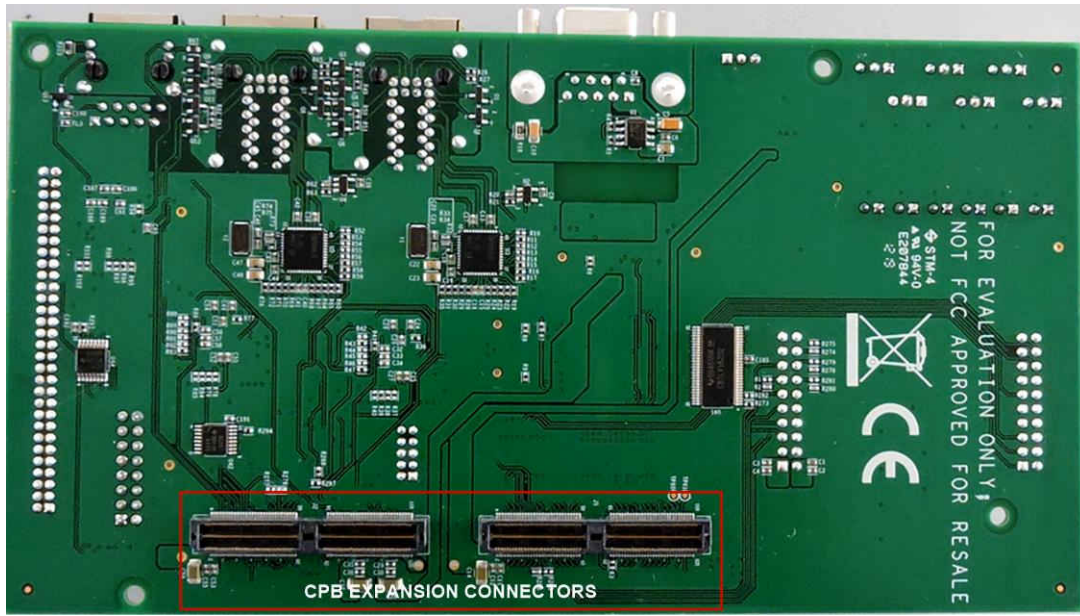


图 2-3. 信息娱乐扩展板元件标识



### 3 GESI 扩展板 - 用户设置/配置

#### 3.1 GESI 信息娱乐扩展板与 CP 板

GESI 扩展板应与 Jacinto7 EVM CP 板在底部接合，GESI 上的两个扩展连接器 J1 和 J2 将与 EVM CPB 扩展连接器 J46 和 J51 进行插接。

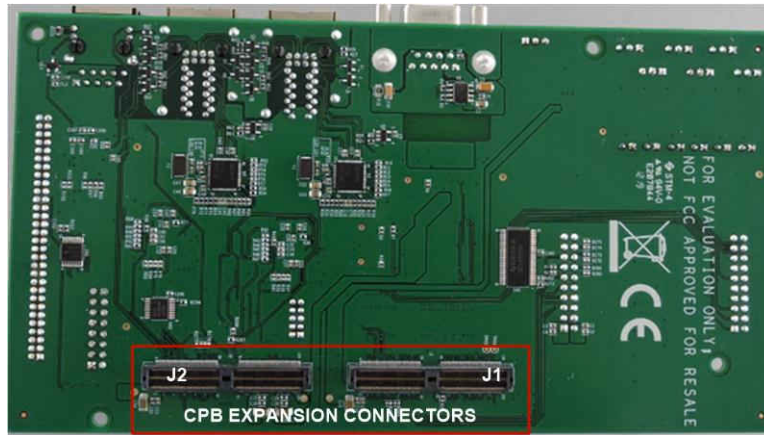


图 3-1. 信息娱乐扩展板正面的扩展连接器

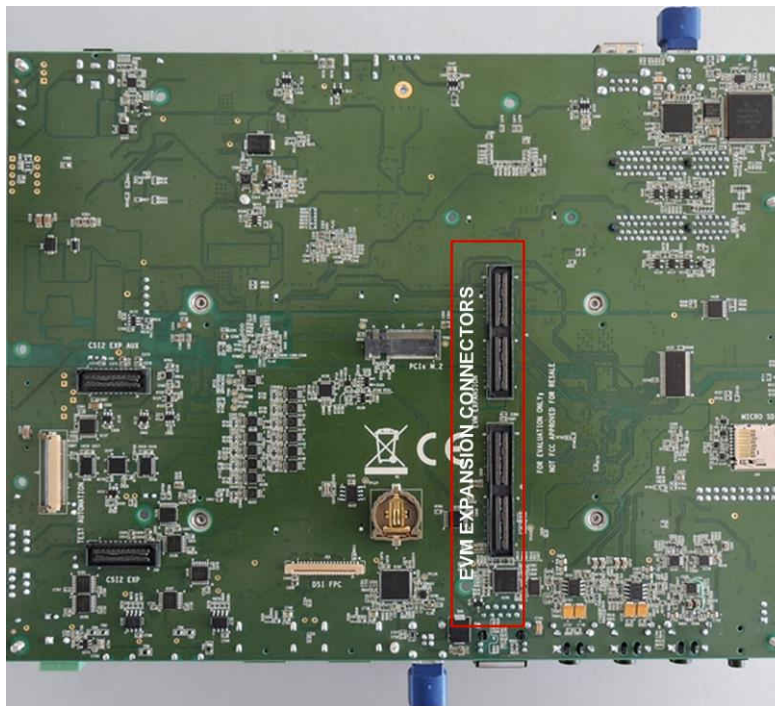


图 3-2. Jacinto7 CP 板底面的扩展连接器

### 3.1.1 电路板组装过程

1. 拿出组装好的 CP 板套件
2. 取下 CP 板上的垫片，将信息娱乐板与 CP 板左侧的 B-B 连接器对准。
3. 如果不连接 CSI 扩展板，则在四个托脚上添加 2mm 厚的垫圈（器件型号：RWM100A）。
4. 固定所有八个托脚。

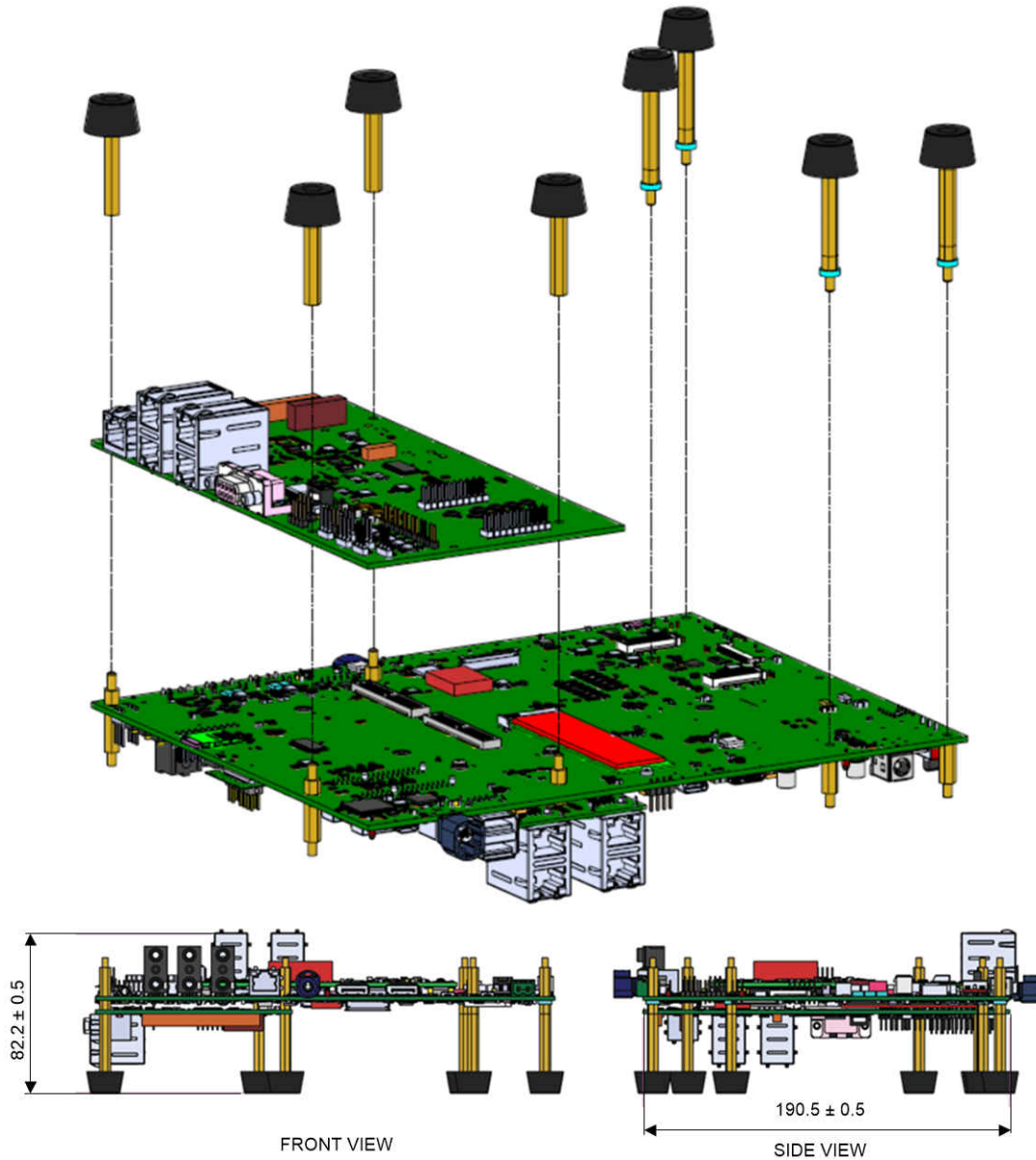


图 3-3. 电路板组装过程



### 3.2 电源要求

无需外部电源，因为 GESI 板从 Jacinto7 EVM 通用处理器板获得电源。12V、5V、3.3V 和 3.3V\_IO 均来自 CPB。

以太网 PHY 的电源为 2.5V、1.8V 和 1V，使用 LDO 电路在 GESI 板上生成。

GESI 扩展板上不提供通电指示 LED。

### 3.3 EVM 复位/中断按钮

Jacinto7 EVM 支持多个用户按钮，可向处理器提供复位输入和用户中断功能。如需了解它们的位置和功能，请参阅器件特定的用户手册。

信息娱乐扩展板上没有特定的复位/中断按钮。

### 3.4 EVM 配置 DIP 开关

如图 3-4 中所示，通用处理器板具有专用的 EVM 配置开关 (SW3)，用于设置 EVM 外设的各种功能。配置 DIP 开关 (SW3) 置于 CPB 顶部 USB Type-C 端口的正下方。

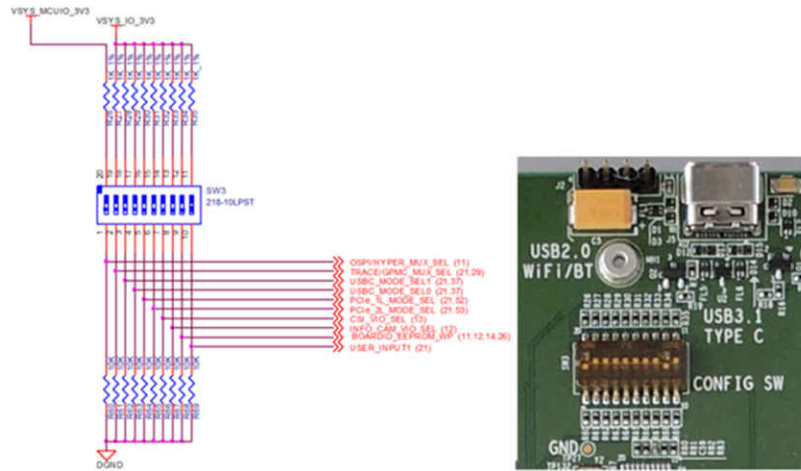


图 3-4. EVM 配置 DIP 开关

此开关包含扩展板的配置选项。EVM 板 ID EEPROM 写保护功能和电机控制/Boosterpack 多路复用器选择分别由 EVM 配置 DIP 开关 SW3 位 9 和 8 进行定义，如表 3-1 中所述。

表 3-1. EVM 配置开关功能

开关名称	默认条件	信号	运行情况
SW3.8	打开	INFO_CAM_VIO_SEL	‘0’ (OFF) = PWM 信号连接到“电机控制接头” ‘1’ (ON) = PWM 信号连接到“Boosterpack 接头”
SW3.9	打开	BOARDID_EEPROM_WP	设置 EVM 的配置 EEPROM 写保护 ‘0’ (OFF) = 配置 EEPROM 可更新 ‘1’ (ON) = 配置 EEPROM 不可更新/受到保护

## 4 GESI 扩展板硬件架构

本节详细介绍了 GESI 扩展板的硬件架构。

### 4.1 GESI 扩展板硬件顶层图

图 4-1 展示了 GESI 扩展板的功能方框图

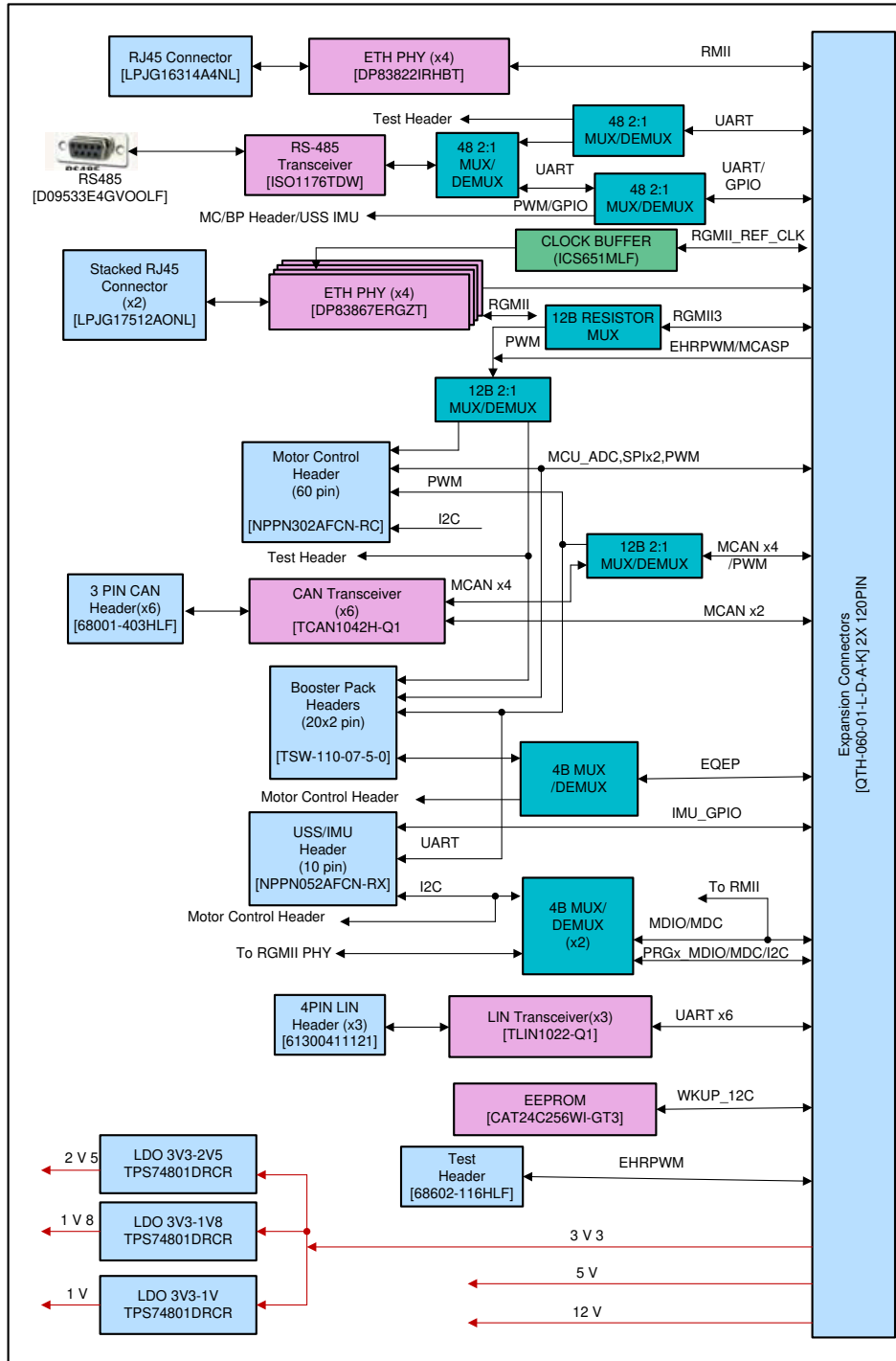


图 4-1. 信息娱乐扩展板的功能方框图

上图中的接口很少依赖于特定的 EVM，并不是所有 Jacinto7 EVM 都支持所有接口。

如需了解特定 EVM 平台支持的接口，请参阅附录 A。

## 4.2 扩展连接器

共有两个扩展连接器 J1 和 J2 ( 120 引脚 Samtec 连接器 ) 用于连接 Jacinto7 EVM 通用处理器板。所有 GESI 接口、电源和控制信号均由这些连接器提供。

表 4-1 和表 4-2 包含 GESI 扩展连接器的引脚排列/信号映射。

**表 4-1. J1 扩展连接器引脚排列**

引脚	网络名称	引脚	网络名称	引脚	网络名称	引脚	网络名称
1	DGND	31	PRG1_PRU1_GPO10	61	PROF1_UART_SEL/IMU_GPIO1	91	PRG0_RGMII2_TX_CTL
2	VCC_12V0	32	SPI6_CS1/ PRG1_PWM3_TZ_IN /PRG1_UART0_CTSn	62	NC	92	EXP_PRG1_RGMII1_RX_CTL
3	DGND	33	SPI6_D0/PRG1_ECAP0_SYNC_IN	63	WKUP_I2C0_SDA	93	PRG0_RGMII2_TD3
4	VCC_12V0	34	SPI6_CLK/PRG1_ECAP0_SYNC_OUT	64	SOC_PORZ_OUT	94	EXP_PRG1_RGMII1_RD2
5	DGND	35	NC	65	WKUP_I2C0_SCL	95	DGND
6	VCC_12V0	36	SPI6_D1/PRG1_ECAP0_IN_APWM_OUT	66	GPIO_PRG1_RGMII_RST	96	DGND
7	PRG0_RGMII2_RXC	37	DGND	67	DGND	97	MDIO0_MDC
8	PRG1_RGMII2_TX_CTL	38	DGND	68	DGND	98	EXP_PRG0_MDIO0_MDC
9	PRG0_RGMII2_RD3	39	PRG1_RGMII2_RD0	69	PRG0_RGMII1_RD0	99	MDIO0_MDIO
10	PRG1_RGMII2_TD3	40	EXP_PRG1_RGMII1_TD3	70	PRG0_RGMII1_TD1	10	EXP_PRG0_MDIO0_MDIO
11	PRG0_RGMII2_RX_CTL	41	PRG1_RGMII2_RD2	71	PRG0_RGMII1_RX_CTL	10	SPI3_D0
12	PRG1_RGMII2_TXC	42	EXP_PRG1_RGMII1_TD0	72	PRG0_RGMII1_TD0	10	CAN_STB
13	PRG0_RGMII2_RD0	43	PRG1_RGMII2_RD1	73	PRG0_RGMII1_RXC	10	SPI3_D1
14	PRG1_RGMII2_TD0	44	EXP_PRG1_RGMII1_TX_CTL	74	PRG0_RGMII1_TX_CTL	10	NC
15	PRG0_RGMII2_RD1	45	PRG1_RGMII2_RD3	75	PRG0_RGMII1_RD2	10	SPI3_CLK
16	PRG1_RGMII2_TD2	46	EXP_PRG1_RGMII1_TD2	76	PRG0_RGMII1_TD3	10	RGMII_REF_CLOCK
17	PRG0_RGMII2_RD2	47	PRG1_RGMII2_RX_CTL	77	PRG0_RGMII1_RD1	10	DGND
18	PRG1_RGMII2_TD1	48	EXP_PRG1_RGMII1_TXC	78	PRG0_RGMII1_TD2	10	DGND
19	DGND	49	PRG1_RGMII2_RXC	79	PRG0_RGMII1_RD3	10	I2C0_SCL
20	DGND	50	EXP_PRG1_RGMII1_TD1	80	PRG0_RGMII1_TXC	110	GPIO_LIN_EN
21	EXP_MCAN6_TX	51	DGND	81	DGND	111	I2C0_SDA
22	EXP_MCAN5_TX	52	DGND	82	DGND	112	SOC_I2C2_SCL
23	EXP_MCAN6_RX	53	MCAN9_TX	83	PRG0_RGMII2_TD1	113	I2C1_SCL
24	EXP_MCAN5_RX	54	EXP_PRG1_MDIO0_MDC	84	EXP_PRG1_RGMII1_RD0	114	SOC_I2C2_SDA
25	EXP_MCAN7_TX	55	MCAN9_RX	85	PRG0_RGMII2_TD0	115	I2C1_SDA
26	EXP_MCAN4_TX	56	EXP_PRG1_MDIO0_MDIO	86	EXP_PRG1_RGMII1_RXC	116	NC
27	EXP_MCAN7_RX	57	SPI3_CS1	87	PRG0_RGMII2_TXC	117	NC
28	EXP_MCAN4_RX	58	MCAN11_TX	88	EXP_PRG1_RGMII1_RD1	118	EXP_RSTZ

**表 4-1. J1 扩展连接器引脚排列 (continued)**

引脚	网络名称	引脚	网络名称	引脚	网络名称	引脚	网络名称
29	PRG1_PRU1_GPO9	59	SPI3_CS2	89	PRG0_RGMII2_TD2	119	DGND
30	PRG1_PRU0_GPO10	60	MCAN11_RX	90	EXP_PRG1_RGMII1_RD3	120	DGND

**表 4-2. J2 扩展连接器引脚排列**

引脚	网络名称	引脚	网络名称	引脚	网络名称	引脚	网络名称
1	DGND	31	NC	61	EHRPWM2_B	91	CON_MCU_ADC1_AIN4
2	VCC_3V3	32	MCAN/PWM_SEL	62	RMII8_TX_EN	92	LIN4_UART_RXD
3	DGND	33	NC	63	RMII8_PHY_RESET	93	CON_MCU_ADC1_AIN5
4	VCC_3V3	34	MDIO_MDC_SEL0	64	RMII8_CRSDV	94	LIN4_UART_TXD
5	DGND	35	NC	65	NC	95	CON_MCU_ADC1_AIN6
6	VCC_3V3	36	MDIO_MDC_SEL1	66	NC	96	LIN5_UART_RXD
7	LIN1_UART_RXD	37	NC	67	DGND	97	CON_MCU_ADC1_AIN7
8	I2C3_SCL	38	NC	68	DGND	98	LIN5_UART_TXD
9	LIN1_UART_TXD	39	DGND	69	NC	99	NC
10	I2C3_SDA	40	DGND	70	NC	100	VSYS_IO_3V3
11	EQEP0_A	41	EHRPWM0_SYNCI/MCASP10_ACLKX	71	NC	101	NC
12	EQEP0_I	42	MAIN_UART4_RTSEN	72	NC	102	VSYS_IO_3V3
13	EQEP0_B	43	EHRPWM0_SYNCO/MCASP10_AFSX	73	NC	103	MCU_ADC_EXT_TRIGGER1
14	EQEP0_S	44	RMII8_RXD0	74	NC	104	VSYS_IO_3V3
15	PRG0_RGMII_INT#	45	EHRPWM_TZN_IN0/MCASP10_AXR0	75	NC	105	DGND
16	NC	46	RMII8_TXD1	76	NC	106	LIN6_UART_RXD
17	PRG1_RGMII_INT#	47	EHRPWM0_A/MCASP10_AXR1	77	DGND	107	I2C6_SCL
18	NC	48	RMII8_RXD1	78	VCC_5V0	108	LIN6_UART_TXD
19	EEPROM_A0	49	EHRPWM0_B	79	DGND	109	I2C6_SDA
20	MUX_MC/BP_SEL	50	MAIN_UART4_TXD	80	VCC_5V0	110	测试点
21	EEPROM_A1	51	EHRPWM1_B	81	DGND	111	NC
22	EXP_REFCLK	52	MAIN_UART4_CTSn/IMU_GPIO0	82	VCC_5V0	112	测试点
23	EEPROM_A2	53	EHRPWM1_A	83	CON_MCU_ADC1_AIN0	113	NC
24	NC	54	MAIN_UART4_RXD	84	LIN2_UART_RXD	114	VSYS_IO_1V8
25	EEPROM_WP	55	EHRPWM2_A	85	CON_MCU_ADC1_AIN1	115	NC
26	PRG1_IEP0_EDIO_OUTVALID	56	RMII8_PHY_INTN	86	LIN2_UART_TXD	116	VSYS_IO_1V8
27	PRG1_PWM3_B2	57	EHRPWM_TZN_IN2	87	CON_MCU_ADC1_AIN2	117	NC
28	PERIPH_RSTZ	58	RMII8_RX_ER	88	LIN3_UART_RXD	118	VSYS_IO_1V8
29	GPIO_PRG0_RGMII_RST	59	EHRPWM_TZN_IN1	89	CON_MCU_ADC1_AIN3	119	DGND

**表 4-2. J2 扩展连接器引脚排列 (continued)**

引脚	网络名称	引脚	网络名称	引脚	网络名称	引脚	网络名称
30	RESETSTATZ	60	RMI18_TXD0	90	LIN3_UART_TXD	120	DGND



### 4.3 板 ID EEPROM

Jacinto7 EVM - GESI 由其版本和序列号进行标识，相关数据存储在板载 EEPROM 中。可以通过 WKUP\_I2C0 I2C 总线的 0x52 地址访问 EEPROM CAT24C256WI-GT3。

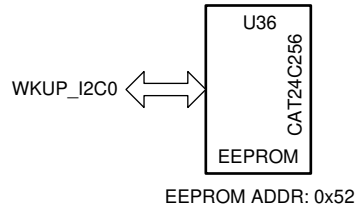


图 4-2. 板 ID EEPROM

表 4-3. 板 ID 存储器标头信息

标头	字段名称	大小 (字节)	说明	写入 EEPROM 的值
	MAGIC	4	幻数	0xEE3355AA
	TYPE	1	定长可变位置板 ID 标头	0x1
		2	有效载荷大小	0xF7
BRD_INFO	TYPE	1	有效载荷类型	0x10
	Length	2	到下一个标头的偏移量	0x002E
	Board_Name	16	板的名称	“J7X-GESI-EXP”
	Design_Rev	2	设计的版本号	变量
	PROC_Nbr	4	PROC 号	“0084”
	Variant	2	设计变体号	变量
	PCB_Rev	2	PCB 的版本号	变量
	SCHBOM_Rev	2	原理图的版本号	变量
	SWR_Rev	2	第一个软件版本号	变量
	VendorID	2	供应商 ID	变量
	Build_Week	2	生产年份的第几周	变量
	Build_Year	2	生产年份	变量
	BoardID	6	保留。未填充任何值	不适用
	Serial_Nbr	4	递增板编号	变量
MAC_ADDR	TYPE	1	有效载荷类型	0x13
	Length	2	有效载荷大小	0xC2
	MAC control	2	MAC 标头控制字	0x20
	MAC_addrs	192	MAC 地址。 包含 5 个有效 MAC 地址。四个 MAC 地址用于 RGMII 端口，一个 MAC 地址用于 RMII 端口。	变量
END_LIST	TYPE	1	结尾标记	0xFE

以上电路板 ID 详细信息将从 EEPROM 的地址 0x0h 开始编程。

## 4.4 以太网接口

Jacinto7 EVM - GESI 扩展板为用户提供了验证 Jacinto7 SoC 的 RGMII 和 RMII 控制器的选项。

GESI 使用四个 DP83867 千兆位以太网，支持 4 个 RGMII 接口。它连接到 2 个堆叠 RJ45 连接器 J20A & J20B 与 J21A & J21B。这些 PHY 的默认配置可由 PHY 配置引脚的电阻器搭接决定。

表 4-4. RGMII PHY 搭接配置

端口	RGMII 端口 1	RGMII 端口 2	RGMII 端口 3	RGMII 端口 4
连接器	J21A	J21B	J20A	J20B
PHY 地址	00000	00011	01100	01111
自动协商	启用	启用	启用	启用
ANEGSel	10/100/1000	10/100/1000	10/100/1000	10/100/1000
RGMII 时钟偏移 TX	0ns	0ns	0ns	0ns
RGMII 时钟偏移 RX	2ns	2ns	2ns	2ns

在这些 RGMII PHY 上，CPSWxG 或 Jacinto7 处理器的主域 RGMII 接口可通过软件配置进行验证，这是处理器特定的特性。

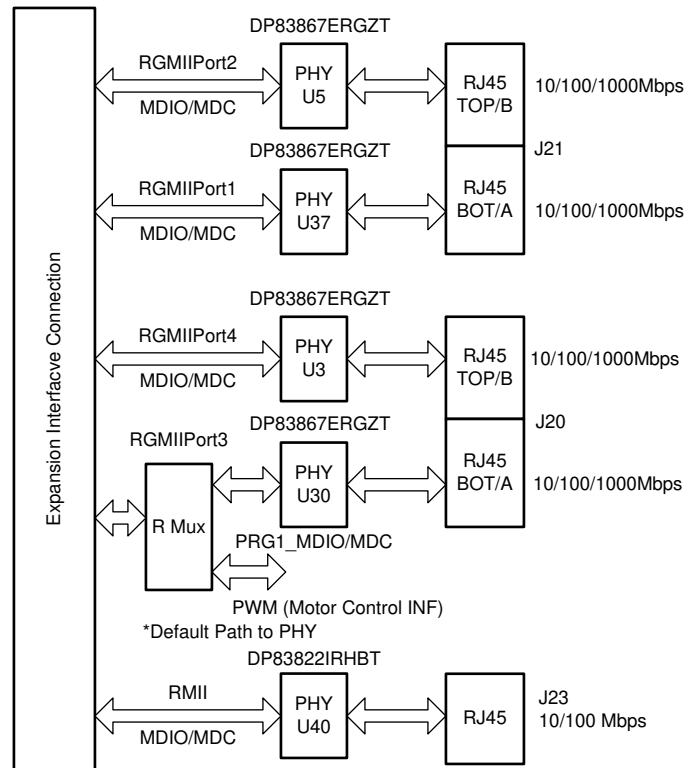


图 4-3. 以太网接口

以太网 PHY 管理总线 MDIO-MDC 通过 2:1 多路复用器 SN74CB3Q3257PWR 进行连接。有关多路复用器选择 GPIO 的详细信息，请参阅附录 B。

DP83822IRHBT 的 RMII 连接提供 10/100Mbps 端口 (J23)。

### 4.4.1 RGMII 时钟方案

与每个 PHY 芯片相连的 25MHz 晶体提供以太网 PHY DP83867 的参考时钟。另外，系统还可以通过 GESI 扩展板上的 CP 板时钟发生器 ( 具有低偏移 1:4 时钟缓冲器 ICS651MLF ) 为以太网 PHY 提供参考时钟。

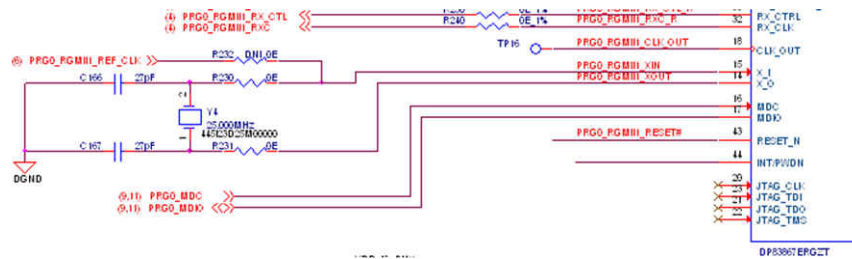


图 4-4. RGMII PHY 默认参考时钟源

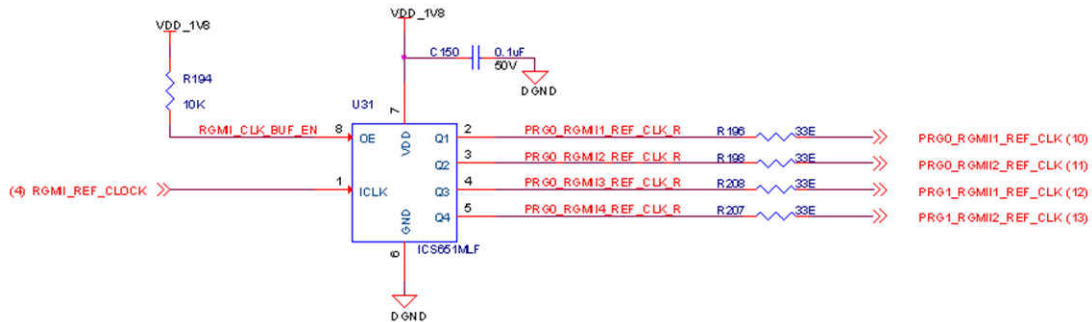


图 4-5. 以太网 PHY 参考时钟缓冲器 ( 可选 )

### 4.4.2 以太网端口 LED 指示

表 4-5 和表 4-6 展示了 RGMII 端口和 RMII 端口 RJ45 连接器的 LED 功能。

表 4-5. RGMII 端口 LED 功能

RGMII 端口 RJ45-LED	功能
右 - 绿色	活动
左 - 绿色	1000Mbps 速度
左 - 黄色	100Mbps 速度

表 4-6. RMII 端口 LED 功能

RMII 端口 RJ45-LED	功能
右 - 绿色	活动
左 - 黄色	100Mbps 速度

### 4.5 PROFIBUS/RS485

GESI 板上提供一个 12Mbps PROFIBUS 端口 (J18 - DB9)。图 4-6 展示了 GESI 扩展板上的 DB-9 (RS485) 连接器。

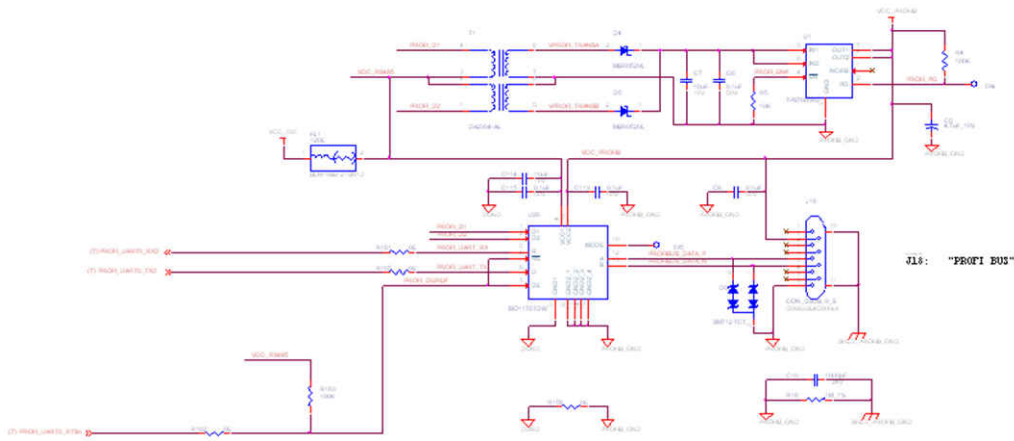


图 4-6. PROFIBus 接口

### 4.6 LIN 接口

GESI 扩展板上有六个 LIN 接口 ( 3 个双端口 LIN ) 。为每个 LIN 端口提供一个双引脚开关 ( SW2、SW3 和 SW4 ) ，以选择对应 LIN 端口的模式：从或主。若要将 LIN 端口设为主端口，应闭合相应的开关，若要将 LIN 端口设为从端口，应打开相应的开关。

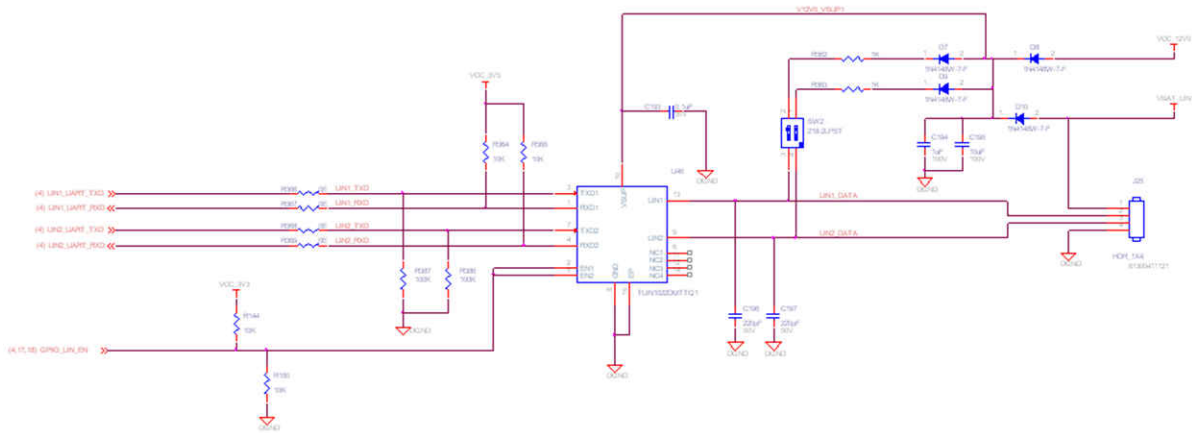


图 4-7. 双端口 LIN 接口

## 4.7 MCAN

GESI 板上提供了 6 个 MCAN 端口。对于每个端口，提供一个 3 引脚接头。J3、J6、J8、J10、J12 和 J14 是 MCAN 接口连接器。将 CAN\_STB 切换至高，可将 MCAN 端口保持为备用状态。如需了解特定的 GPIO 分配，请参阅附录 B。

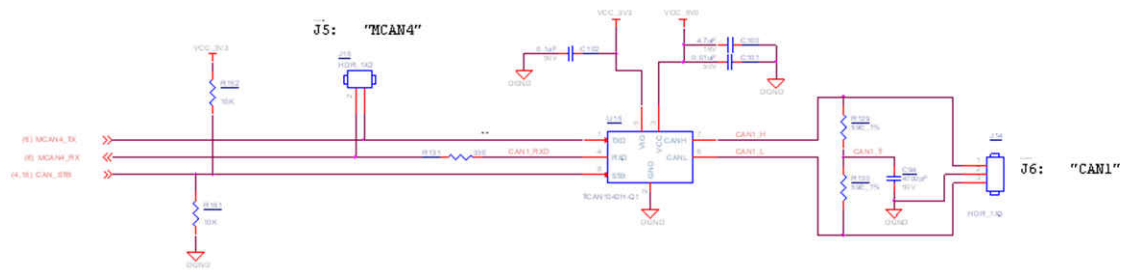


图 4-8. MCAN 接口

图 4-9 展示了 GESI 扩展板上的 MCAN 接头。

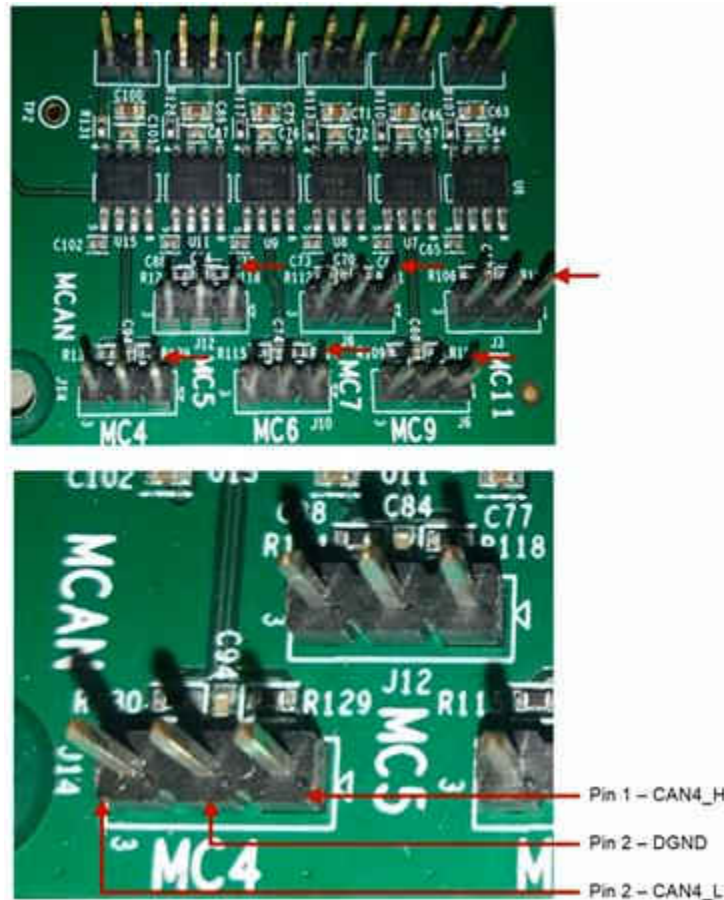


图 4-9. MCAN 接头

## 4.8 多路复用器选择

### 4.8.1 多路复用器 - PRGx\_MDIO/MDC、CPSW9G\_MDIO/MDC

J721E SoC 通过多路复用器 IC U34 和 U35 支持来自 CPSWxG 域的通用 MDIO/MDC 线路和 MAIN\_MDIO/MDC 对 RGMII PHY 的控制。J721E SoC 的 I2C5 接口与 PRG0\_MDIO0\_MDC/MDIO 信号进行多路复用。

切换来自 Jacinto7 EVM CPB IO 扩展器 I2C0/0x20 端口 15 和 16 的 MDIO\_MDC\_SEL0 和 MDIO\_MDC\_SEL1 信号可实现多路复用器通道选择。如需更多信息，请参阅附录 B。



### 4.8.2 多路复用器 - PRG1\_RGMII1/PRG1\_PWM

J721E SoC 的 PRG1\_RGMII1 和 PWM 信号使用电阻器多路复用器连接至 GESI 扩展板，如图 4-10 所示。J721E 信号传输至以太网 PHY 或 GESI 扩展板上的电机控制接口。默认路径为传输至以太网。

如需与电机控制接口 (PWM) 连接，用户需要更改电阻器组装选项。

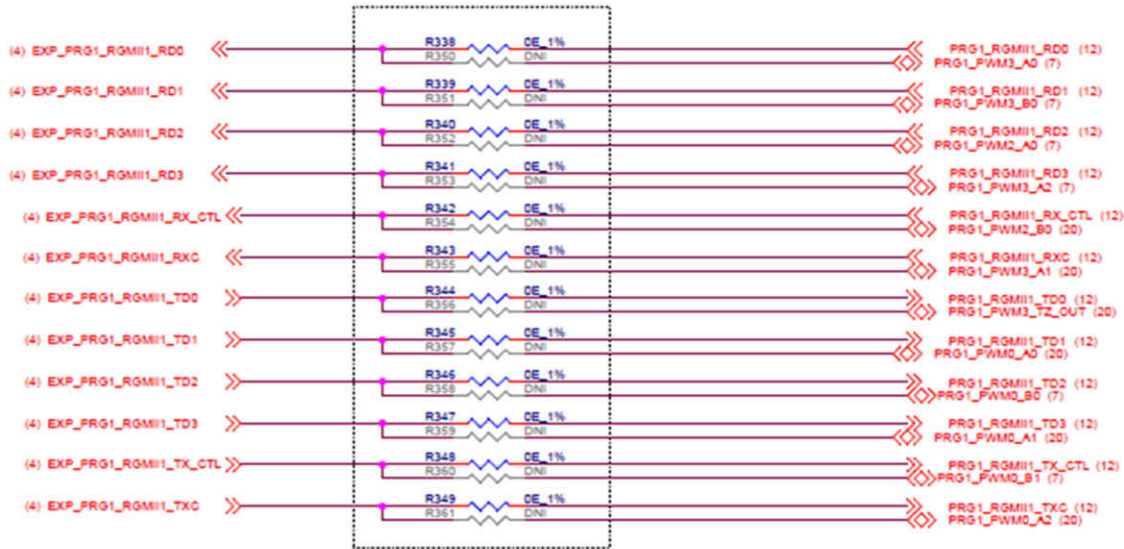


图 4-10. EXP\_PRG1\_RGMII1 信号的电阻器多路复用器

### 4.8.3 多路复用器 - PRG1\_PWM/MCAN

J721E SoC 的 EXP\_MCAN [4:7] 信号连接至 GESI 上的 1:2 多路复用器 U29。切换来自 Jacinto7 EVM CPB I2C0 GPIO 扩展器 ( U126 , P14 ) 的信号 MCAN/PWM\_SEL , EXP\_MCAN [4:7] 信号可连接至 MCAN 接口或电机控制接口。如需更多信息，请参阅 附录 B。

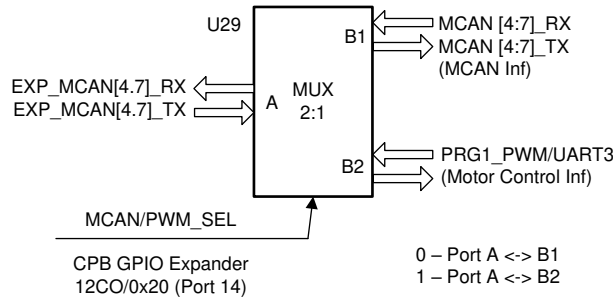


图 4-11. G1\_PWM/MCAN 多路复用器

#### 4.8.4 MUX\_MC/BP\_SEL

信号 PRG1\_PWM ( U29 的输出 ) 和 McASP10 ( 来自扩展连接器 ) 是 2:1 多路复用器 U41 的输入。多路复用器 U41 的控制信号 MUX\_MC/BP\_SE 可将输入信号连接到电机控制接口或 Booster pack 接口。Jacinto7 EVM CP 板配置开关 SW3 位置 8 可将 MUX\_MC/BP\_SE 设为高电平或低电平。

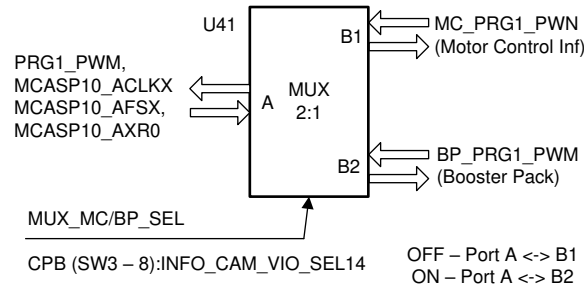


图 4-12. MC\_PRG1\_PWM/BP\_PRG1\_PWM 多路复用器

#### 4.9 GESI LaunchPad 与 Booster Pack 的接口

GESI 板上提供了 GESI Launchpad 连接器 ( J5 和 J16 )，用于连接 Boosterpack 模块。应插入 BoosterPack 插件，以扩展无线连接、电容式触控、温度传感、显示等更多功能。表 4-7 包含两个连接器的引脚排列详情。

除了 BOOST-DRV8848 之外，支持下面列出的所有其他 BP 接口 ( 与 Maxwell EVM 类似 )：

- BOOSTXL-U1N2003
- BOOST-DRV8711
- BOOSTXL-DRV8301
- CC3100BOOST
- BOOST-CC2564MODA

有关支持特定 Boosterpack 模块的电阻器组装选项，请参阅图 4-13。

表 4-7. Booster Pack 接口连接器引脚排列

J16 - LHS			J5 - RHS		
引脚	网络名称	功能	引脚	网络名称	功能
1	VCC_3V3_BP		1	BP_PRG1_PWM3_A0	PWM/GPIO
2	VCC_5V0_BP		2	DGND	
3	MCU_ADC1_AIN7	GPIO/ADC_IN	3	BP_PRG1_PWM3_B0	PWM/GPIO
4	DGND		4	SPI3_CS1	GPIO/SPI_CS
5	BP/MC_PRG1_UART0_RXD	GPIO/UART_RXD	5	BP_PRG1_PWM3_A2	PWM/GPIO
6	MCU_ADC1_AIN0	ADC_IN	6	SPI3_CS2	GPIO/SPI_CS
7	BP/MC_PRG1_UART0_TXD	GPIO/UART_TXD	7	PRG1_PWM2_B1	PWM/UART_RTS
8	MCU_ADC1_AIN1	ADC_IN	8	NC	
9	BP_GPIO2	GPIO	9	BP_PRG1_PWM3_B1	PWM/UART_CTS
10	MCU_ADC1_AIN2	ADC_IN	10	PERIPH_RSTz	重置
11	UART3_RX	GPIO/UART_RXD	11	BP_PRG1_PWM0_B0	PWM/GPIO
12	MCU_ADC1_AIN3	ADC_IN	12	SPI3_D0	SPI_MOSI
13	SPI3_CLK	SPI_CLK/UART_TXD	13	UART3_RTSn	UART_RTS
14	MCU_ADC1_AIN4	ADC_IN/I2S_WCLK	14	SPI3_D1	SPI_MISO
15	BP_GPIO3	GPIO	15	UART3_CTSn	UART_CTS
16	MCU_ADC1_AIN5	ADC_IN/I2S_BCLK	16	BP_PRG1_PWM0_B1	GPIO/PWM
17	BP_PRG1_PWM2_A0	PWM/GPIO	17	NC	
18	MCU_ADC1_AIN6	ADC_IN/I2S_DOUT	18	BP_PRG1_PWM0_B2	GPIO/PWM
19	BP_PRG1_PWM2_A1	PWM/GPIO	19	NC	
20	BP_MCASP10_AXR1	I2S_DIN	20	BP_GPIO4	GPIO

图 4-13 展示了 GESI 扩展板上的 BoosterPack 接头。

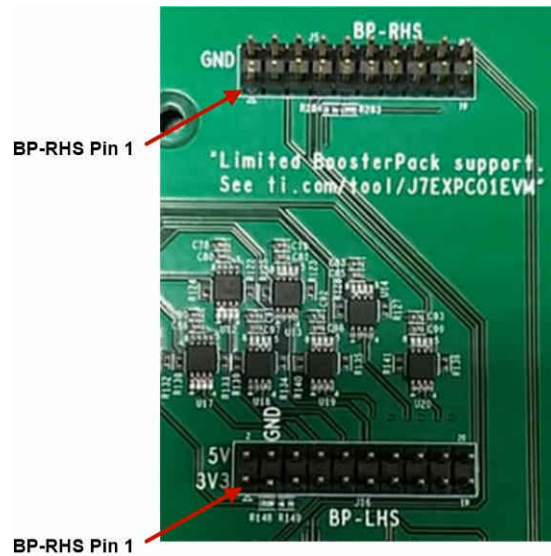


图 4-13. BoosterPack 接头



## 4.10 电机控制接口

电机控制接口信号终止于 2x30 引脚母连接器。图 4-17 展示了 GESI 扩展板上的电机控制接头。



图 4-17. 电机控制接头

表 4-8 包含电机控制接头的引脚排列详情。

表 4-8. J24 (电机控制接头) 连接器的引脚排列

J24 连接器引脚排列			
引脚	网络名称	引脚	网络名称
1	VCC_3V3	31	NC
2	VCC_5V0	32	NC
3	SPI3_CS1	33	NC
4	PRG1_PWM0_A0	34	NC
5	MC_PRG1_PWM0_B0	35	NC
6	PRG1_PWM0_A1	36	SPI6_D1/PRG1_ECAP0_IN_APWM_OUT
7	MC_PRG1_PWM0_B1	37	BP/MC_PRG1_UART0_TXD
8	PRG1_PWM0_A2	38	PRG1_PWM3_B2
9	PRG1_PRU1_GPO5	39	DGND
10	PRG1_PWM0_TZ_OUT	40	DGND
11	PRG1_PWM0_TZ_IN	41	PRG1_IEP0_EDIO_OUTVALID
12	MC_PRG1_PWM0_B2	42	MC_EQEP0_I
13	MC_PRG1_PWM2_A1	43	NC
14	SPI6_D0/PRG1_ECAP0_SYNC_IN	44	MC_EQEP0_S
15	PRG1_PWM3_TZ_OUT	45	NC
16	MC_PRG1_PWM3_B1	46	MC_EQEP0_A
17	PRG1_PWM3_A1	47	I2C5_SCL
18	SPI6_CLK/PRG1_ECAP0_SYNC_OUT	48	MC_EQEP0_B
19	PRG1_PWM2_B0	49	MCU_ADC1_AIN7
20	MC_PRG1_PWM3_A2	50	I2C5_SDA
21	MC_PRG1_PWM2_A0	51	MCU_ADC1_AIN0
22	DGND	52	MCU_ADC1_AIN6
23	MC_PRG1_PWM3_B0	53	MCU_ADC1_AIN1
24	SPI3_CLK	54	MCU_ADC1_AIN5
25	MC_PRG1_PWM3_A0	55	MCU_ADC1_AIN2
26	SPI3_D0	56	MCU_ADC1_AIN4
27	BP/MC_PRG1_UART0_RXD	57	MCU_ADC1_AIN3
28	SPI3_D1	58	MCU_ADC_EXT_TRIGGER1
29	PRG1_PWM2_B1	59	DGND
30	SPI6_CS1/PRG1_PWM3_TZ_IN	60	DGND



## 4.11 USS/IMU 接头

表 4-9 包含 USS/IMU 接头的引脚排列详情。图 4-18 中显示了 GESI 扩展板上的 USS/IMU 接头。

表 4-9. J19 ( USS/IMU 接头 ) 连接器的引脚排列

J19 的引脚排列	
引脚	网络名称
1	I2C5_SDA
2	UART3_TX
3	I2C5_SCL
4	UART3_RX
5	DGND
6	DGND
7	IMU_GPIO0
8	UART3_RTSn
9	IMU_GPIO1
10	UART3_CTSn

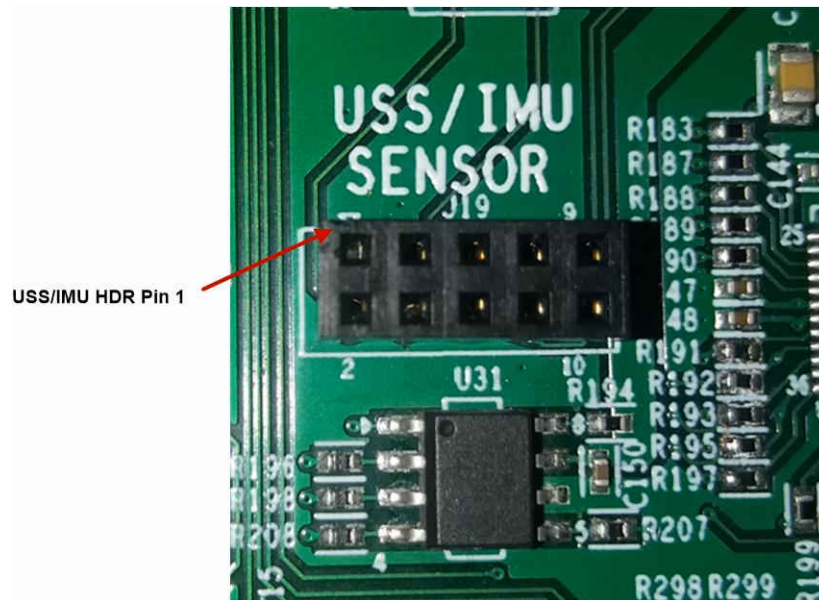


图 4-18. USS/IMU 接头

## 4.12 测试接头

表 4-10 包含测试接头的引脚排列详情。图 4-19 中显示了 GESI 板上的测试接头。

表 4-10. J22 (测试接头) 连接器的引脚排列

J22 连接器引脚排列			
引脚	网络名称	引脚	网络名称
1	TH_EHRPWM0_SYNCI	9	EHRPWM0_B
2	EHRPWM1_B	10	EHRPWM_TZn_IN2
3	TH_EHRPWM0_SYNCO	11	EHRPWM1_A
4	EHRPWM_TZn_IN1	12	TH_UART4_RTSn
5	TH_EHRPWM_TZn_IN0	13	TH_UART4_TXD
6	EHRPWM2_A	14	TH_UART4_RXD
7	EHRPWM0_A	15	TH_UART4_CTSn
8	EHRPWM2_B	16	DGND

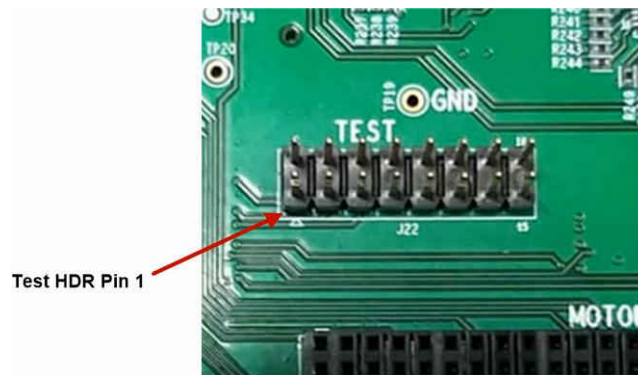


图 4-19. 测试接头

## A 接口映射

表 A-1 中提供了 GESI 扩展板的 J721E EVM 和 J7VCL EVM 接口映射。

表 A-1. 接口映射<sup>(1)</sup>

GESI 外设	GESI 接口	J721E 连接	J7200 连接
RGMII 端口 1 ( U37, J21 底部 )	RGMII 端口 ( 网络名称 PRG0_RGMII1_* )	RGMII3/PRG0_RGMII1	RGMII2
	MDIO ( 网络名称 PRG0_M* )	( 请参阅多路复用器选择 ) MDIO0 或 PRG0_MDIO	MDIO0
RGMII 端口 2 ( U5, J21 顶部 )	RGMII 端口 ( 网络名称 PRG0_RGMII2_* )	RGMII4/PRG0_RGMII2	<不支持>
	MDIO ( 网络名称 PRG0_M* )	( 请参阅多路复用器选择 ) MDIO0 或 PRG0_MDIO	<不支持>
RGMII 端口 3 ( U30, J20 底部 )	RGMII 端口 ( 网络名称 PRG1_RGMII1_* )	RGMII1/PRG1_RGMII1	<不支持>
	MDIO ( 网络名称 PRG1_M* )	( 请参阅多路复用器选择 ) MDIO0 或 PRG1_MDIO	<不支持>
RGMII 端口 4 ( U3, J20 顶部 )	RGMII 端口 ( 网络名称 PRG1_RGMII2_* )	RGMII8/PRG1_RGMII2	<不支持>
	MDIO ( 网络名称 PRG1_M* )	( 请参阅多路复用器选择 ) MDIO0 或 PRG1_MDIO	<不支持>
RMII 端口 ( U40, J23 )	RMII ( 网络名称 RMII8_* )	RMII8	<不支持>
	MDIO ( 网络名称 MDIO0_M* )	MDIO0	<不支持>
CAN 端口 1 ( U15, J14 )	CAN ( 网络名称 MCAN4_* )	MCAN4	MCAN4
CAN 端口 2 ( U11, J12 )	CAN ( 网络名称 MCAN5_* )	MCAN5	MCAN5
CAN 端口 3 ( U9, J10 )	CAN ( 网络名称 MCAN6_* )	MCAN6	MCAN6
CAN 端口 4 ( U8, J8 )	CAN ( 网络名称 MCAN7_* )	MCAN7	MCAN7
CAN 端口 5 ( U7, J6 )	CAN ( 网络名称 MCAN9_* )	MCAN9	MCAN8
CAN 端口 6 ( U6, J3 )	CAN ( 网络名称 MCAN11_* )	MCAN11	MCAN10
LIN 端口 1 ( U45, J25 )	UART ( 网络名称 LIN1_UART_* )	UART8	UART5
LIN 端口 2 ( U45, J25 )	UART ( 网络名称 LIN2_UART_* )	<不支持>	UART6
LIN 端口 3 ( U46, J26 )	UART ( 网络名称 LIN3_UART_* )	<不支持>	UART9
LIN 端口 4 ( U46, J26 )	UART ( 网络名称 LIN4_UART_* )	<不支持>	UART3
LIN 端口 5 ( U47, J27 )	UART ( 网络名称 LIN5_UART_* )	<不支持>	UART7
LIN 端口 6 ( U47, J27 )	UART ( 网络名称 LIN6_UART_* )	<不支持>	UART1
配置 EEPROM (U36)	I2C0 ( 网络名称 WKUP_I2C0_* )	WKUP_I2C0	WKUP_I2C0
ProfiBus ( U26, J18 )	UART ( 网络名称 MAIN_UART4_* )	( 请参阅多路复用器选择 ) UART4 或 PRG1_UART0	UART3
USS/IMU 接头 (J19)	UART4 ( 网络名称 UART3_* )	UART3	<不支持>
	I2C5 ( 网络名称 I2C5_* )	( 请参阅多路复用器选择 ) I2C5	<不支持>
BoosterPack 接头 ( J5, J16 )	UART3 ( 网络名称 UART3_* )	UART3	<不支持>
	SPI3 ( 网络名称 SPI3_* )	SPI3	<不支持>
测试连接器 (J22)	UART4 ( 网络名称 MAIN_UART4_* )	( 请参阅多路复用器选择 ) UART4 或 PRG1_UART0	<不支持>
电机控制接头 (J24)	I2C5 ( 网络名称 I2C5_* )	( 请参阅多路复用器选择 ) I2C5	<不支持>
	SPI3 ( 网络名称 SPI3_* )	SPI3	<不支持>
	SPI6 ( 网络名称 SPI6_* )	SPI6	<不支持>

(1) 接头和扩展接口可支持各种模式和信号，用于测试和连接外部元件。表 B-1 中未记录所有支持的模式。若要确定支持的信号/接口的完整列表，请参阅器件的 DM 和 EVM 原理图。

## B GESI 板 GPIO 映射

GESI GPIO 映射如表 B-1 中所示。

表 B-1. GPIO 映射 (1)

GESI 外设	外设 I/O	方向 (SoC)	默认状态	有效状态	J721E 连接	J7VCL 连接
RGMII 端口 1, 端口 2	中断	输入	PU (2)	低电平有效	GPIO1_23	GPIO0_27
	复位	输出	PU	低电平有效	GPIO0_61	GPIO0_28
RGMII 端口 1, 端口 2	中断	输入	PU	低电平有效	GPIO1_24	<不支持>
	复位	输出	PU	低电平有效	GPIO0_62	下拉
RMII 端口	中断	输入	PU	低电平有效	GPIO0_104	不适用
	复位	输出	PU	低电平有效	GPIO0_96	不适用
CAN 总线 (所有端口)	待机	输出	PD	低电平有效	GPIO0_60	IO 扩展器 P7, ( I2C0 : 0X21, 在 SOM 上 )
LIN 总线 (所有端口)	使能	输出	PD	高电平有效	GPIO0_68	IO 扩展器 P6, ( I2C0 : 0X21, 在 SOM 上 )
IMU 传感器接头	IMU_GPIO0	I/O	不适用	不适用	GPIO0_105	不适用
	IMU_GPIO1	I/O	不适用	不适用	GPIO0_48	不适用
Boosterpack 接头	BP_GPIO1	I/O	不适用	不适用	GPIO1_0	不适用
	BP_GPIO2	I/O	不适用	不适用	GPIO0_127	不适用
	BP_GPIO3	I/O	不适用	不适用	GPIO0_123	不适用
	BP_GPIO4	I/O	不适用	不适用	GPIO0_124	不适用
MCAN/PWM 多路复用器	选择	输出	PD	'0' - MCAN '1' - PWM	I2C0 (0x20), P14	I2C0 (0x20), P14
MDIO PRG0 多路复用器	选择	输出	PU	'0' - PRG0_MDIO '1' - MDIO, I2C5	I2C0 (0x20), P15	I2C0 (0x20), P15
MDIO PRG1 多路复用器	选择	输出	PU	'0' - PRG1_MDIO '1' - MDIO, UART3	I2C0 (0x20), P16	I2C0 (0x20), P16

- (1) 接头和扩展接口可支持各种模式和信号，用于测试和连接外部元件。表 B-1 中未记录所有支持的 GPIO。若要确定支持的信号/GPIO 的完整列表，请参阅器件特定的 DM 和 EVM 原理图。
- (2) “PU”指默认上拉状态。“PD”指默认下拉状态。

## C I2C 地址映射

表 C-1 提供了 GESI 扩展板上的完整 I2C 地址映射详情。

**表 C-1. J7ES EVM - GESI 扩展 I2C 表**

I2C 总线	器件/功能	器件参考编号	I2C 地址
WKUP_I2C0	板 ID EEPROM	U36	0x52
SoC_I2C5	USS/IMU 传感器控制接头	J19 (RECP_2X5)	待定
SoC_I2C5	电机控制接头	J24 (RECP_30X2)	待定
I2C0	保留	TP60, TP61	不适用
I2C1	保留	TP25, TP26	不适用
I2C2	保留	TP22, TP23	不适用
I2C3	保留	TP34, TP35	不适用
I2C6	保留	TP31, TP32	不适用

## D 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (May 2020) to Revision B (November 2020)	Page
• 更新了整个文档中的表、图和交叉参考的编号格式。.....	3
• 对节 1 进行了更新。.....	3
• 对节 1.1 进行了更新。.....	3
• 对节 2 进行了更新。.....	4
• 对节 3.4 进行了更新。.....	9
• 对节 4.2 进行了更新。.....	11
• 对节 4.3 进行了更新。.....	14
• 对节 4.4 进行了更新。.....	15
• 对节 4.8.1 进行了更新。.....	18
• 对附录 A 进行了更新.....	26
• 对附录 B 进行了更新。.....	27



## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司