

絶縁入門: デジタル・アイソレータとは何か? TIプレジジョン・ラボ: アイソレーション

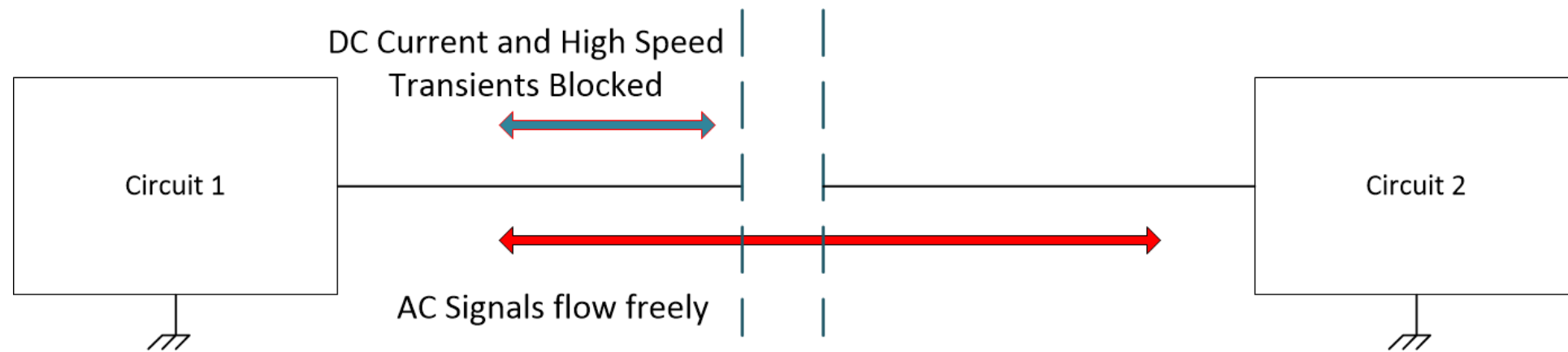
Prepared By: Gina Hann

日本語版講師: 宮崎 仁

デジタル・アイソレータとは何か？

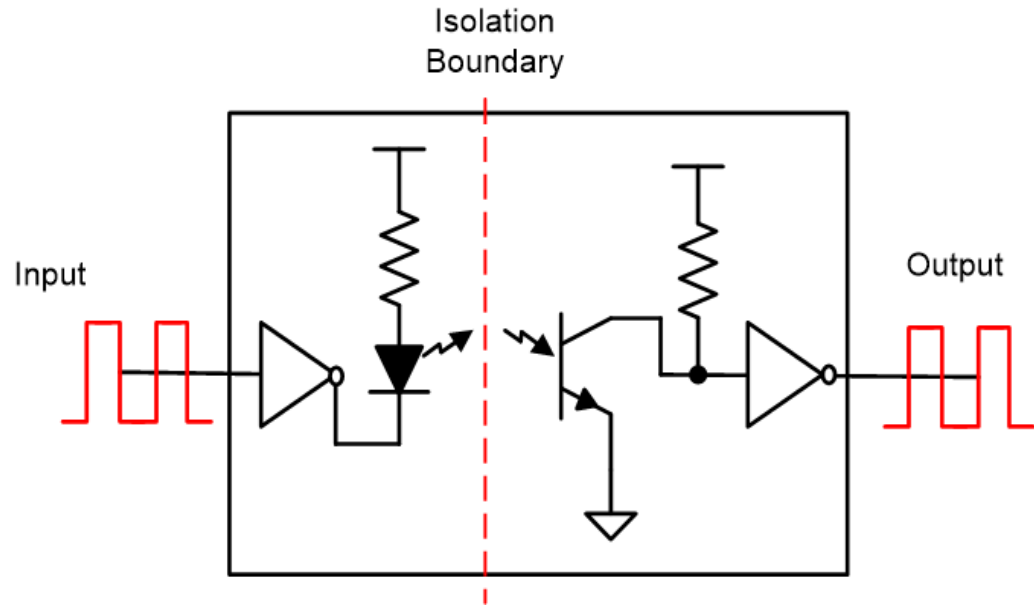
絶縁（ガルバニックアイソレーション）は、2つの回路の間で不要な電気の流れを断ち切り、かつ、必要な信号と電氣的パワーを伝達する技術

- 保安 - 作業者を高電圧から保護する
- グラウンド電位差を防ぐ、またグラウンドループを防ぐ
- ノイズ耐性（イミュニティ）を向上する

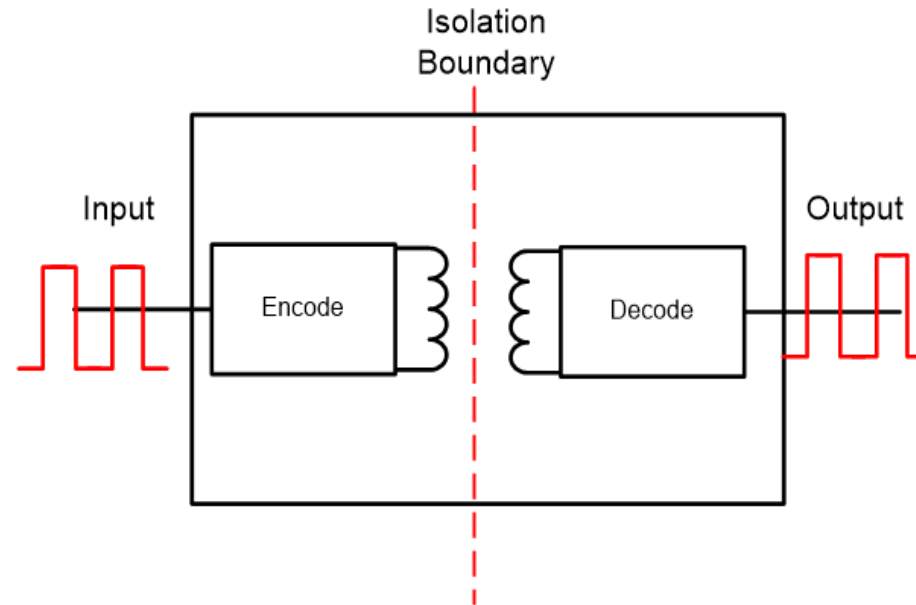


アイソレータの方式

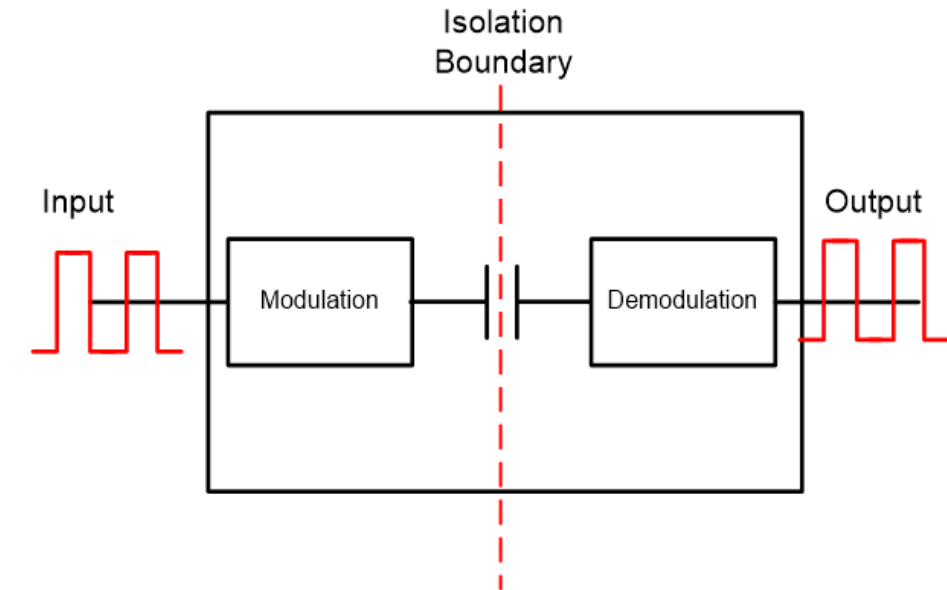
光学方式



トランス方式



静電容量方式



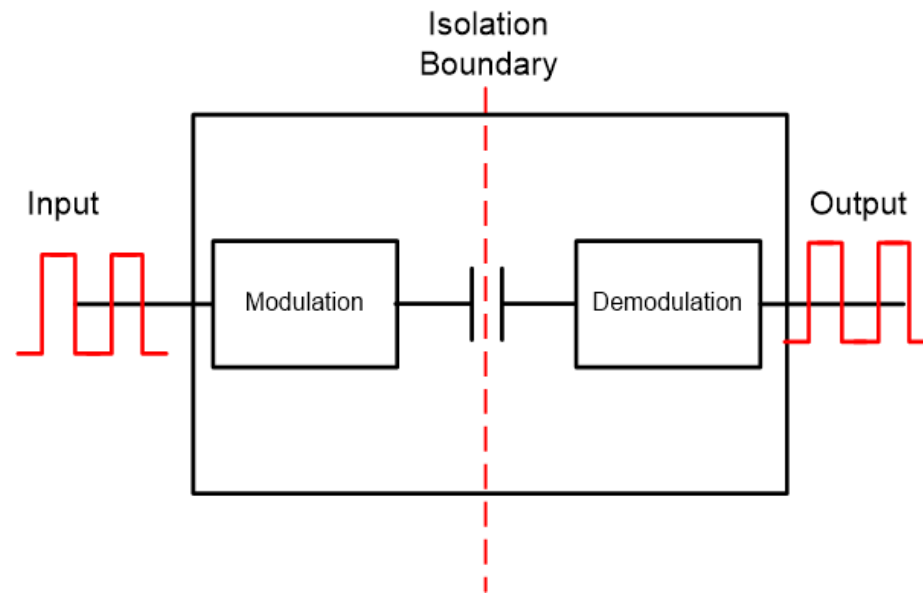
オプトアイソレータ



デジタル・アイソレータ

アイソレータの方式

静電容量方式



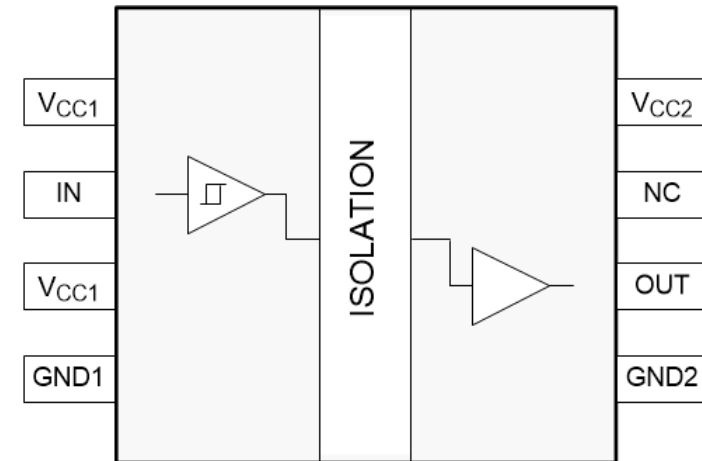
デジタル・アイソレータ

デジタル・アイソレータとは何か？

ここでは、次の問題について解説する：

- デジタル・アイソレータとは何か？
- デジタル・アイソレータはどのように働くか？
- エッジベース・アーキテクチャはどのように働くか？
- オン/オフキーイング(OOK)ベース・アーキテクチャはどのように働くか？
- どちらのアーキテクチャが適しているか？

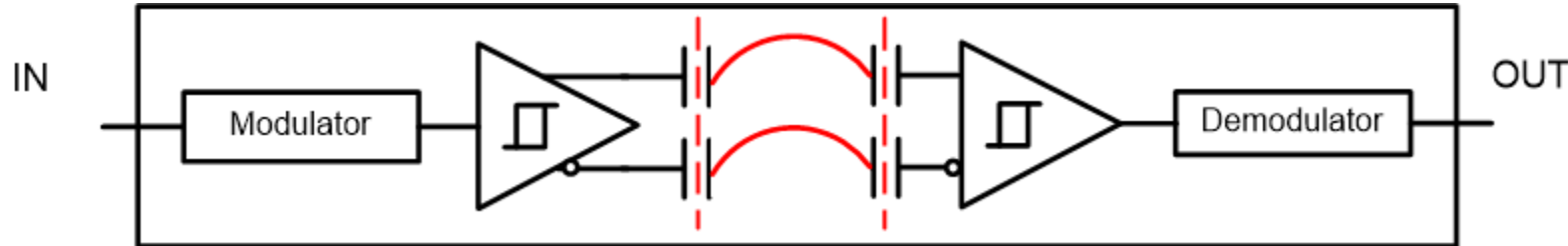
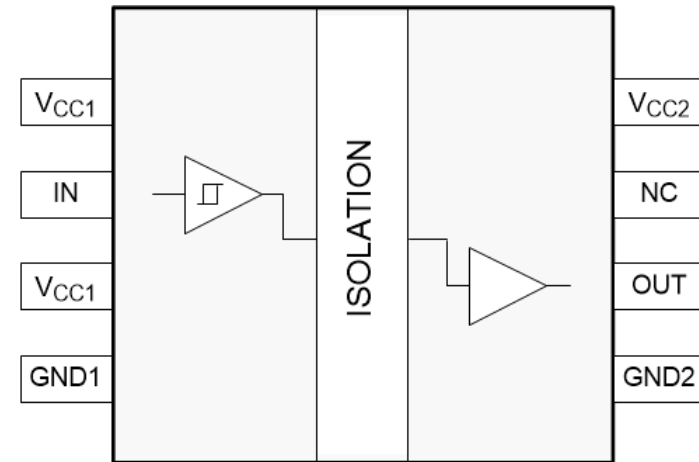
デジタル・アイソレータはどのように働くか？



典型的な静電容量方式のデジタル・アイソレータ

- 絶縁された2つの電源 – VCC1, VCC2
- 2つのグラウンド – GND1, GND2

デジタル・アイソレータはどのように働くか？



Logic input indicates digital state.

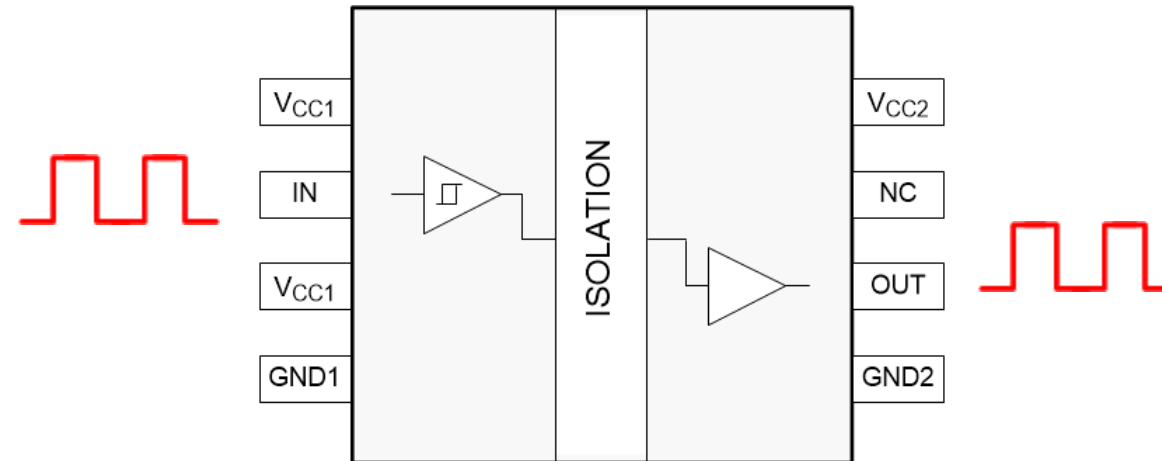


High frequency signal converted and passed through isolation capacitors



Demodulated input signal reconstructed at output with minimal time delay

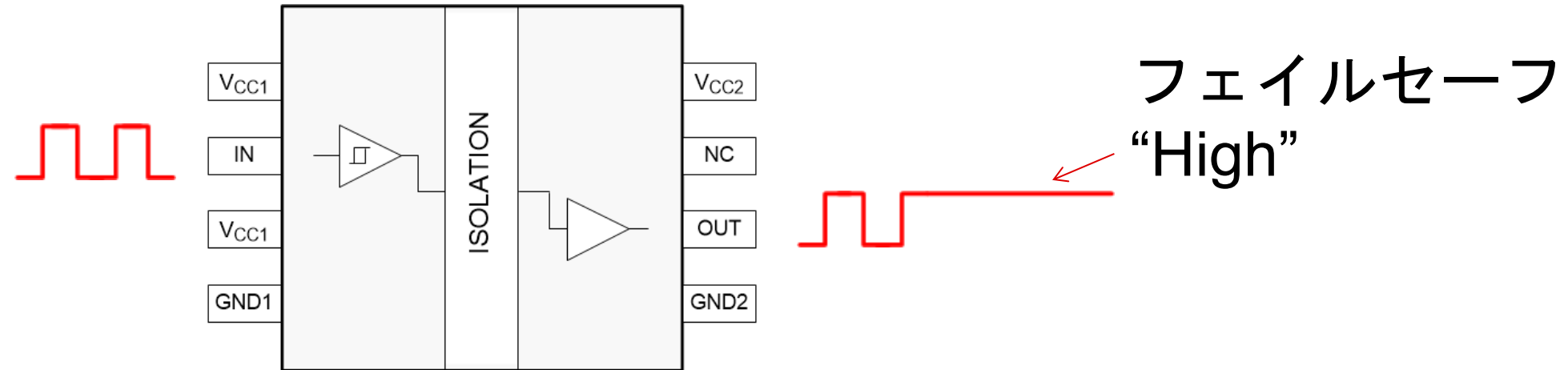
デジタル・アイソレータはどのように働くか？



V_{CC1}	V_{CC2}	INPUT (IN) ⁽²⁾	OUTPUT (OUT)	COMMENTS
PU	PU	H	H	Normal Operation: A channel output assumes the logic state of its input.
		L	L	
		Open	Default	Default mode: When IN is open, the corresponding channel output goes to its default logic state. Default is <i>High</i> for ISO7710 and <i>Low</i> for ISO7710F.
PD	PU	X	Default	Default mode: When V_{CC1} is unpowered, a channel output assumes the logic state based on the selected default option. Default is <i>High</i> for and <i>Low</i> for ISO7710F. When V_{CC1} transitions from unpowered to powered-up, a channel output assumes the logic state of its input. When V_{CC1} transitions from powered-up to unpowered, channel output assumes the selected default state.
X	PD	X	Undetermined	When V_{CC2} is unpowered, a channel output is undetermined ⁽³⁾ . When V_{CC2} transitions from unpowered to powered-up, a channel output assumes the logic state of its input

- (1) PU = Powered up ($V_{CC} \geq 2.25$ V); PD = Powered down ($V_{CC} \leq 1.7$ V); X = Irrelevant; H = High level; L = Low level
- (2) A strongly driven input signal can weakly power the floating V_{CC} via an internal protection diode and cause undetermined output.
- (3) The outputs are in undetermined state when 1.7 V < V_{CC1} , V_{CC2} < 2.25 V.

デジタル・アイソレータはどのように働くか？

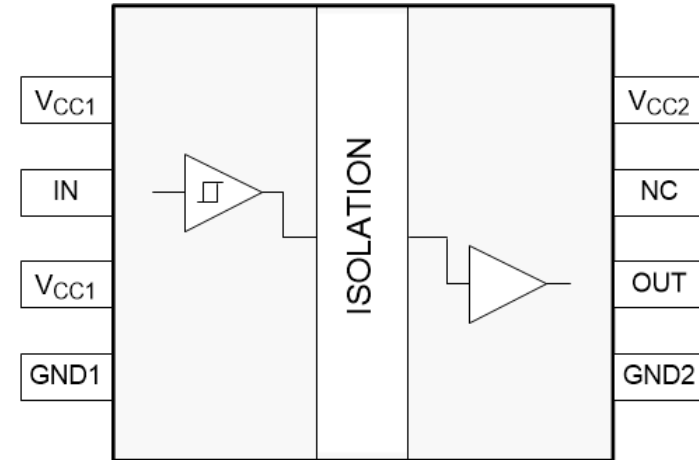


V_{CC1}	V_{CC2}	INPUT (IN) ⁽²⁾	OUTPUT (OUT)	COMMENTS
PU	PU	H	H	Normal Operation: A channel output assumes the logic state of its input.
		L	L	
		Open	Default	Default mode: When IN is open, the corresponding channel output goes to its default logic state. Default is <i>High</i> for ISO7710 and <i>Low</i> for ISO7710F.
PD	PU	X	Default	Default mode: When V_{CC1} is unpowered, a channel output assumes the logic state based on the selected default option. Default is <i>High</i> for and <i>Low</i> for ISO7710F. When V_{CC1} transitions from unpowered to powered-up, a channel output assumes the logic state of its input. When V_{CC1} transitions from powered-up to unpowered, channel output assumes the selected default state.
X	PD	X	Undetermined	When V_{CC2} is unpowered, a channel output is undetermined ⁽³⁾ . When V_{CC2} transitions from unpowered to powered-up, a channel output assumes the logic state of its input

- (1) PU = Powered up ($V_{CC} \geq 2.25$ V); PD = Powered down ($V_{CC} \leq 1.7$ V); X = Irrelevant; H = High level; L = Low level
- (2) A strongly driven input signal can weakly power the floating V_{CC} via an internal protection diode and cause undetermined output.
- (3) The outputs are in undetermined state when 1.7 V < V_{CC1} , V_{CC2} < 2.25 V.

デジタル・アイソレータはどのように働くか？

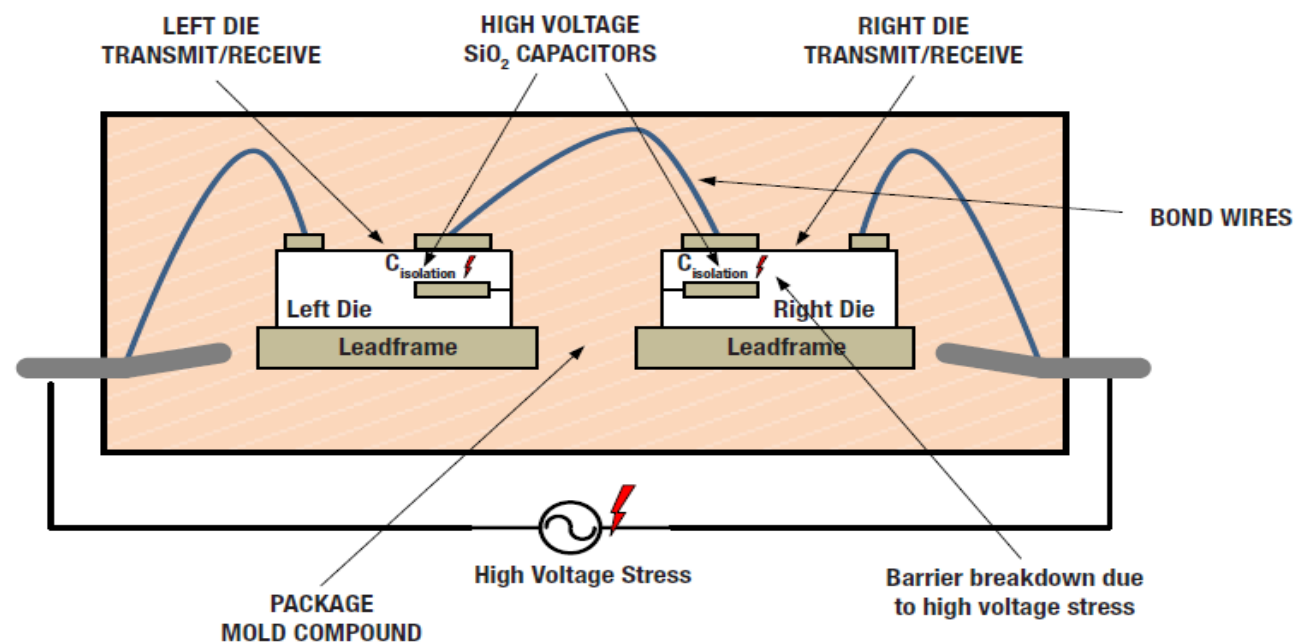
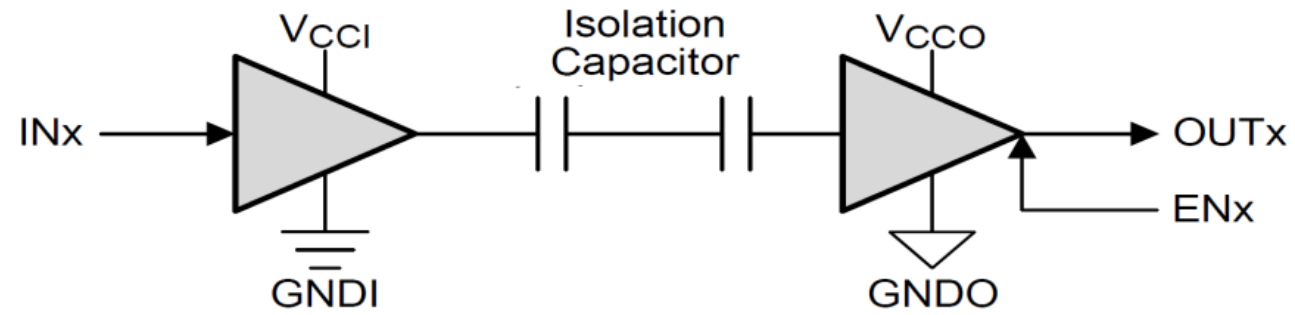
$V_{CC1} = 3.3V$



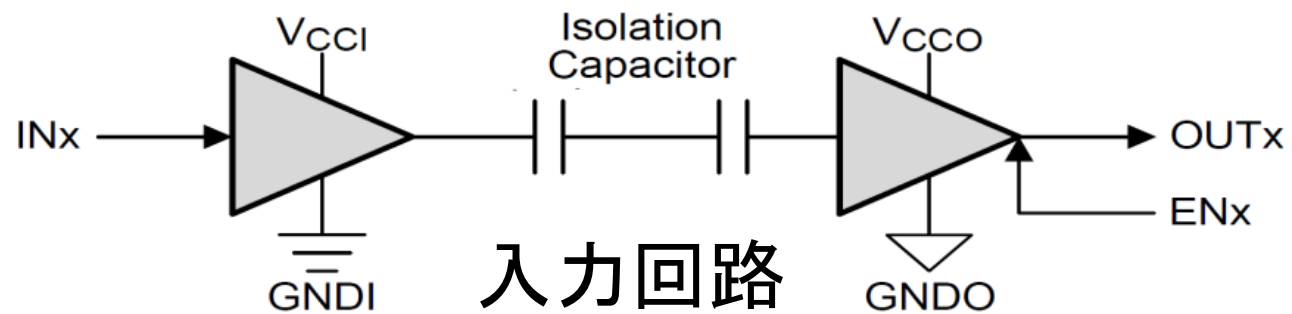
$V_{CC2} = 5V$

V_{CC1} と V_{CC2} は異なる電圧で良い

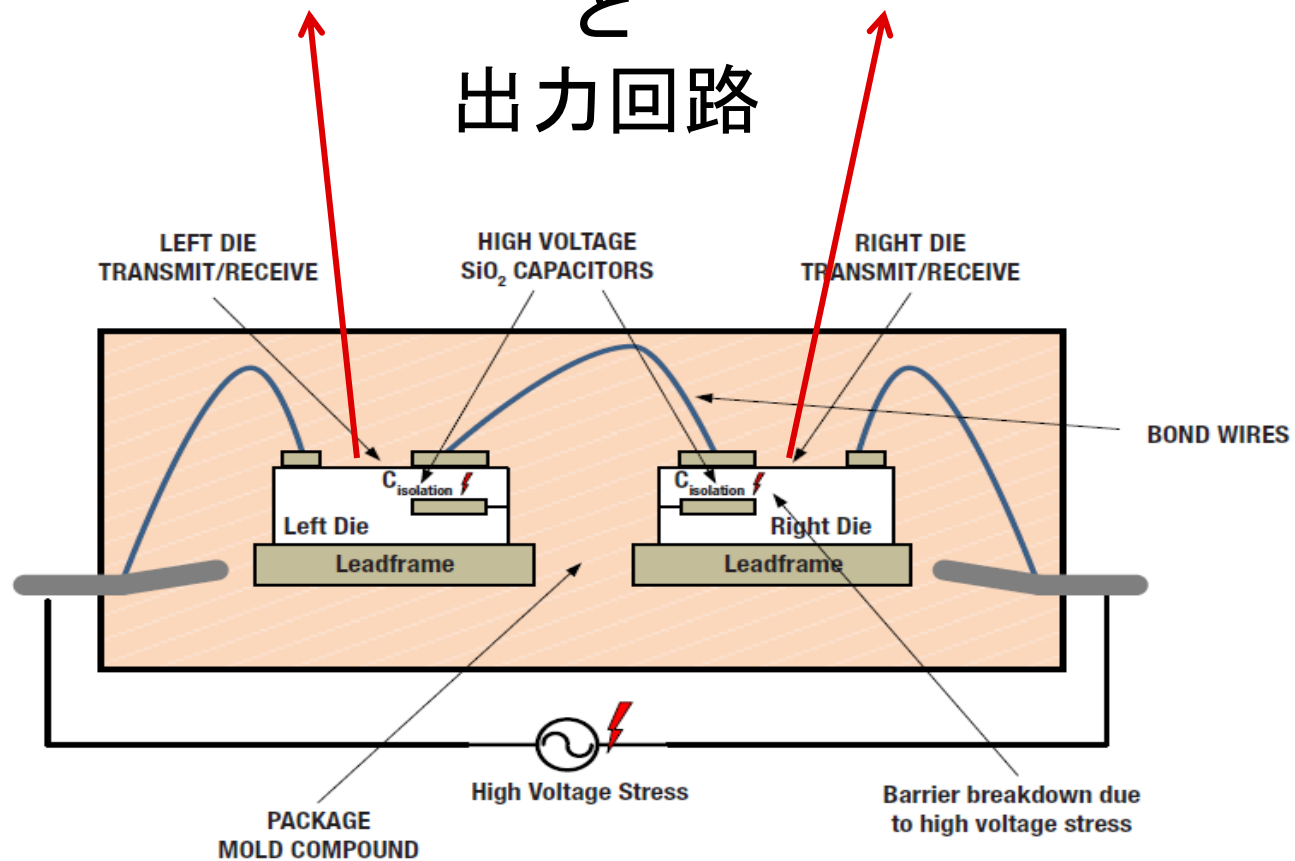
静電容量デジタル・アイソレータの構造



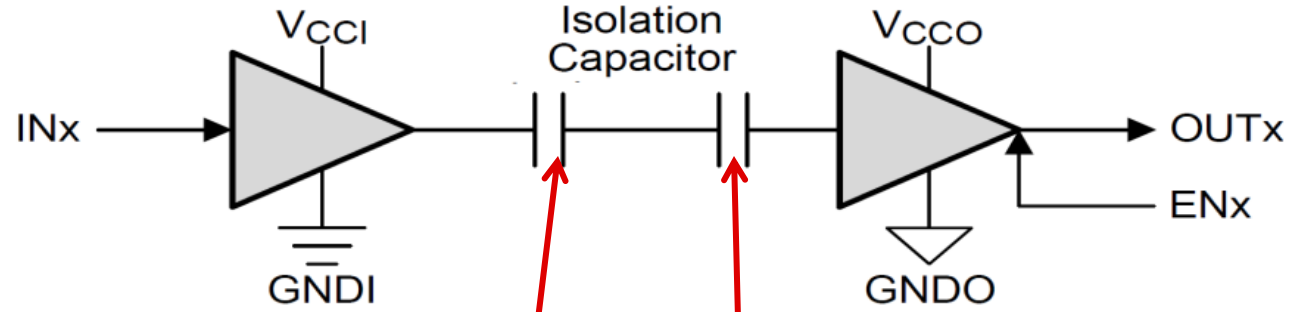
静電容量デジタル・アイソレータの構造



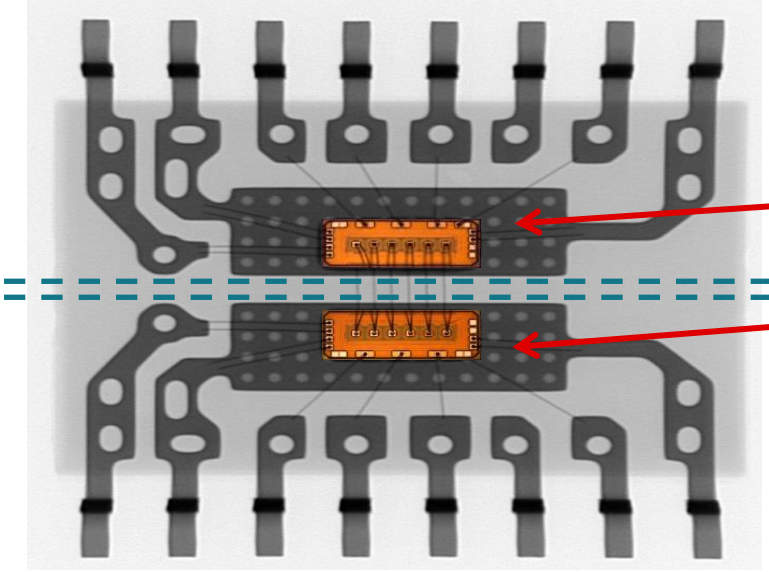
入力回路
と
出力回路



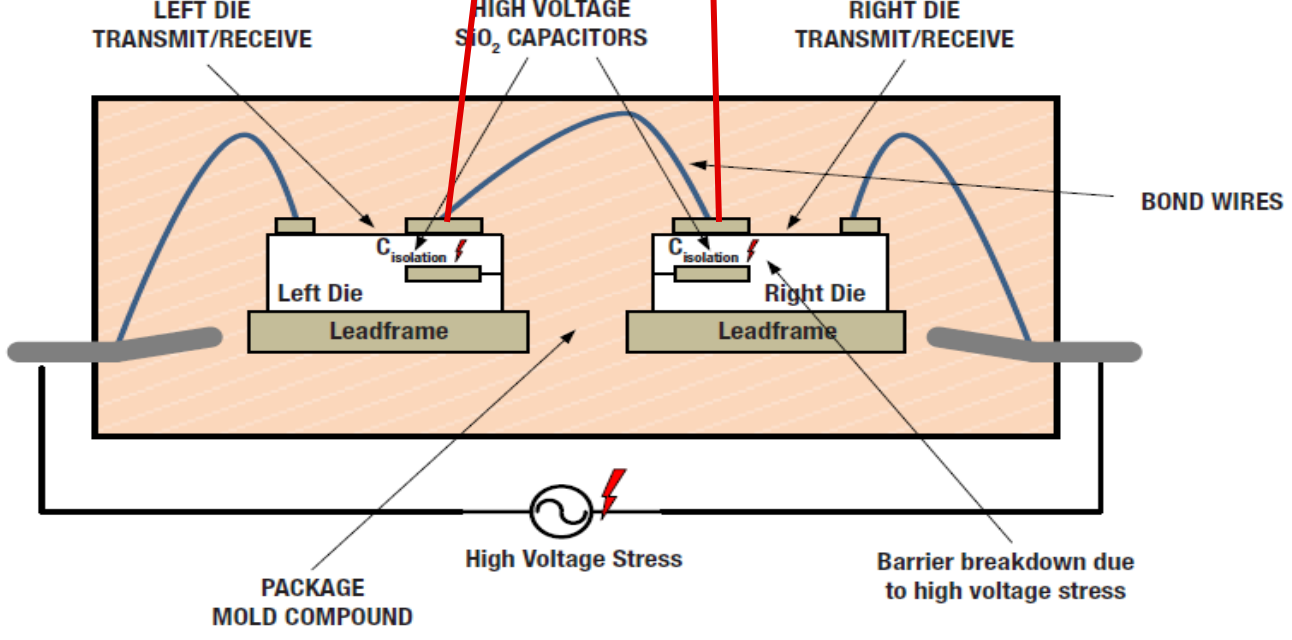
静電容量デジタル・アイソレータの構造



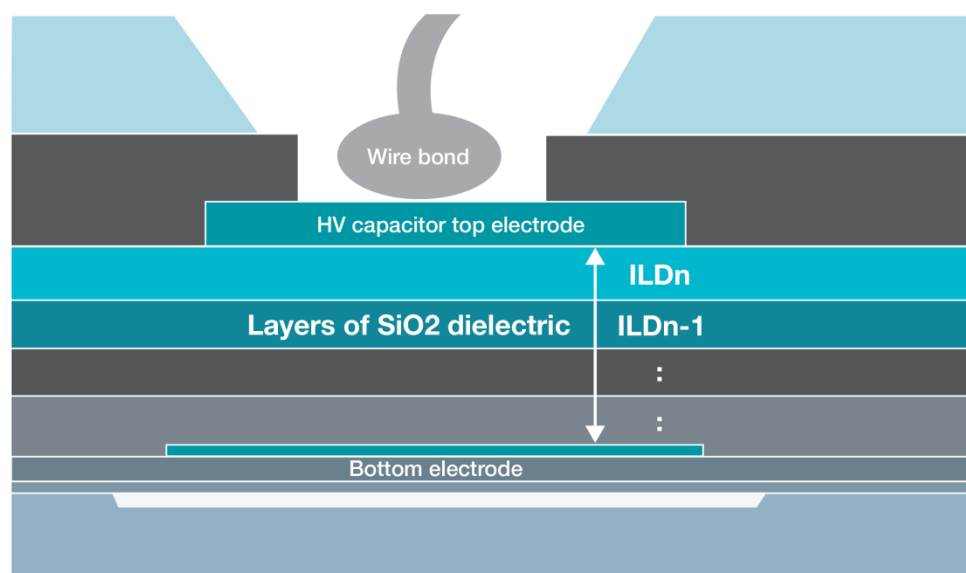
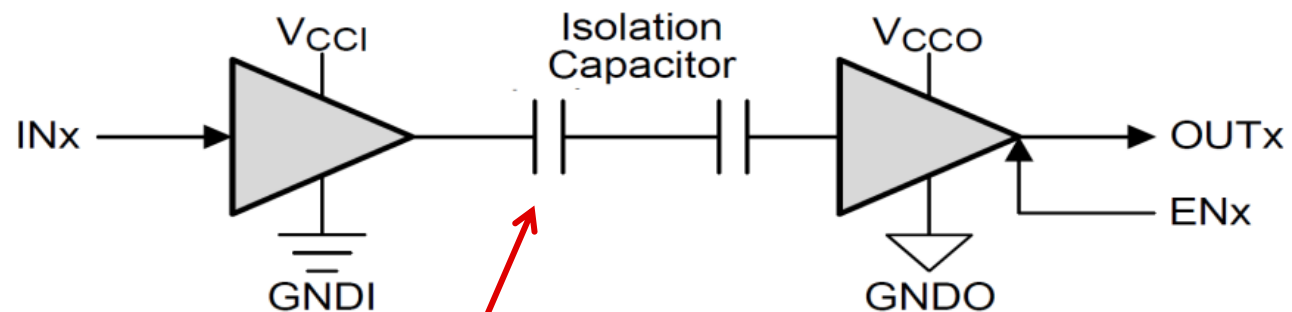
分離された
SiO₂
キャパシタ



分離された
SiO₂
キャパシタ



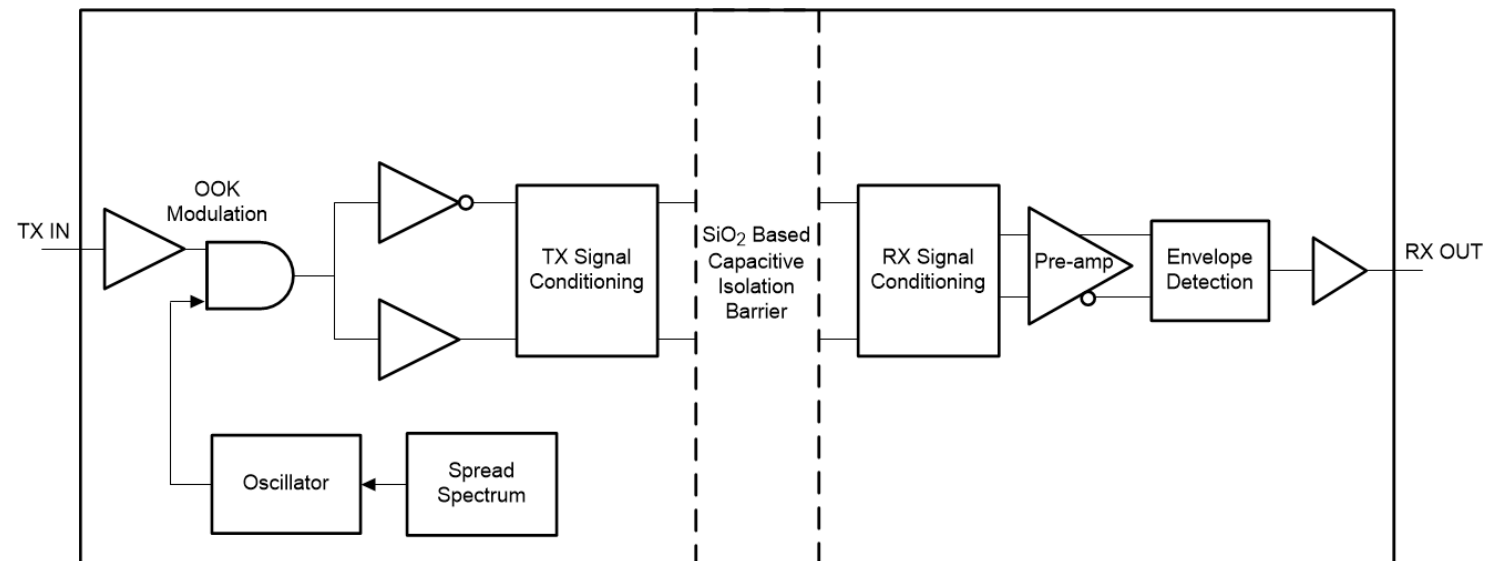
静電容量デジタル・アイソレータの構造



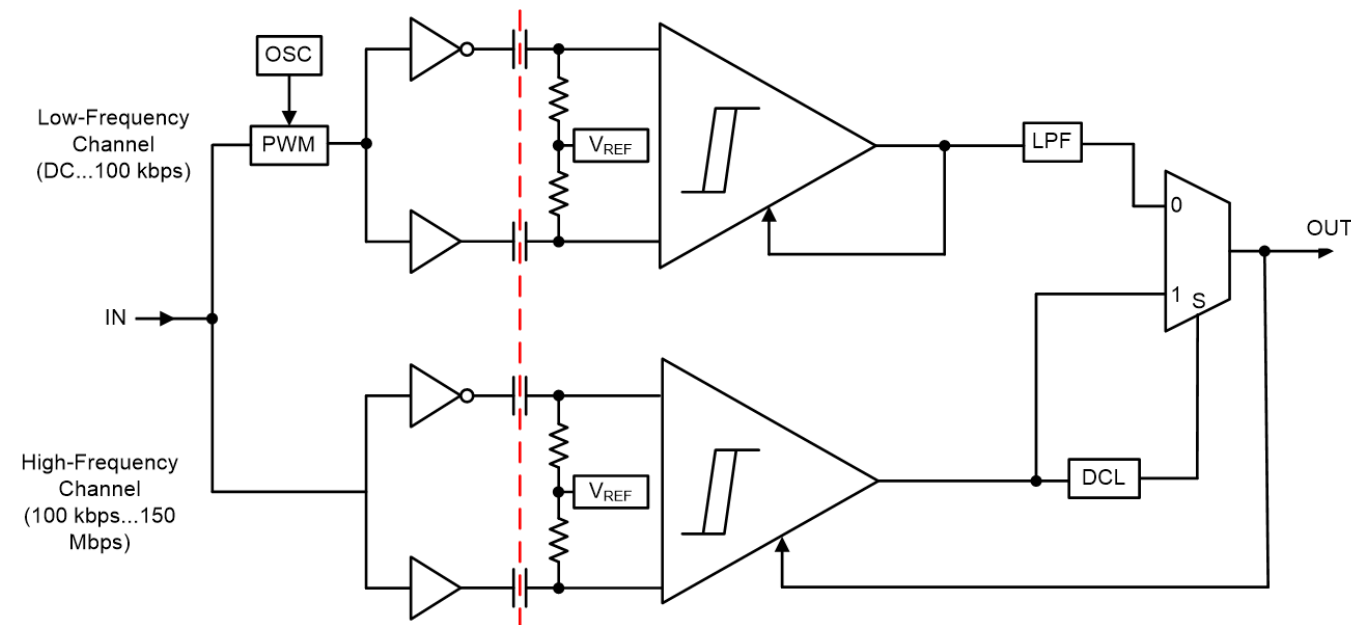
SiO₂キャパシタの断面

Insulator Materials	Dielectric Strength
Air	~1 Vrms/ μm
Epoxies	~20 Vrms/ μm
Silica filled Mold Compounds	~100 Vrms/ μm
Polyimide	~300 Vrms/ μm
SiO ₂	~500 Vrms/ μm

絶縁アーキテクチャ - エッジベースとOOK

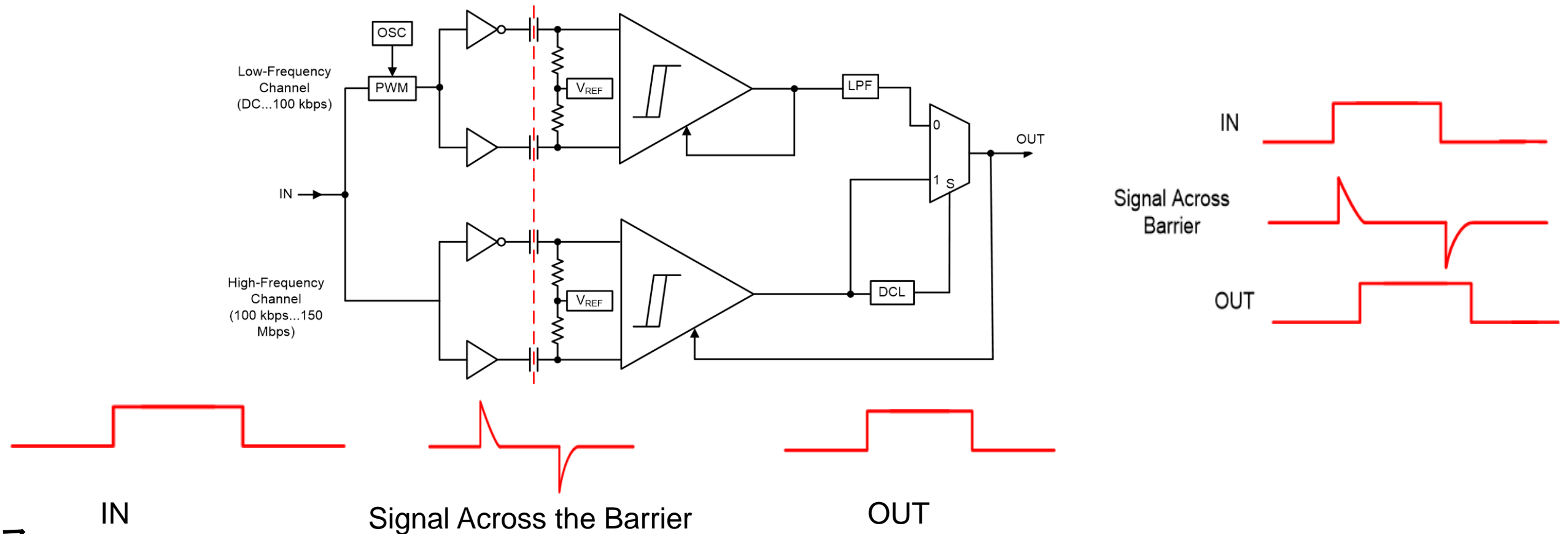


OOKベース・アーキテクチャ



エッジベース・アーキテクチャ

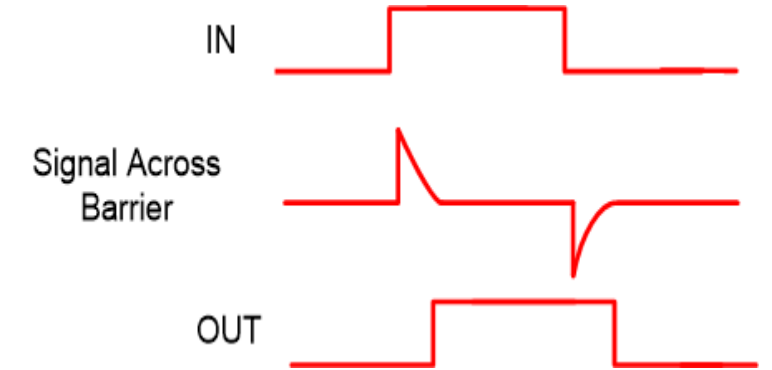
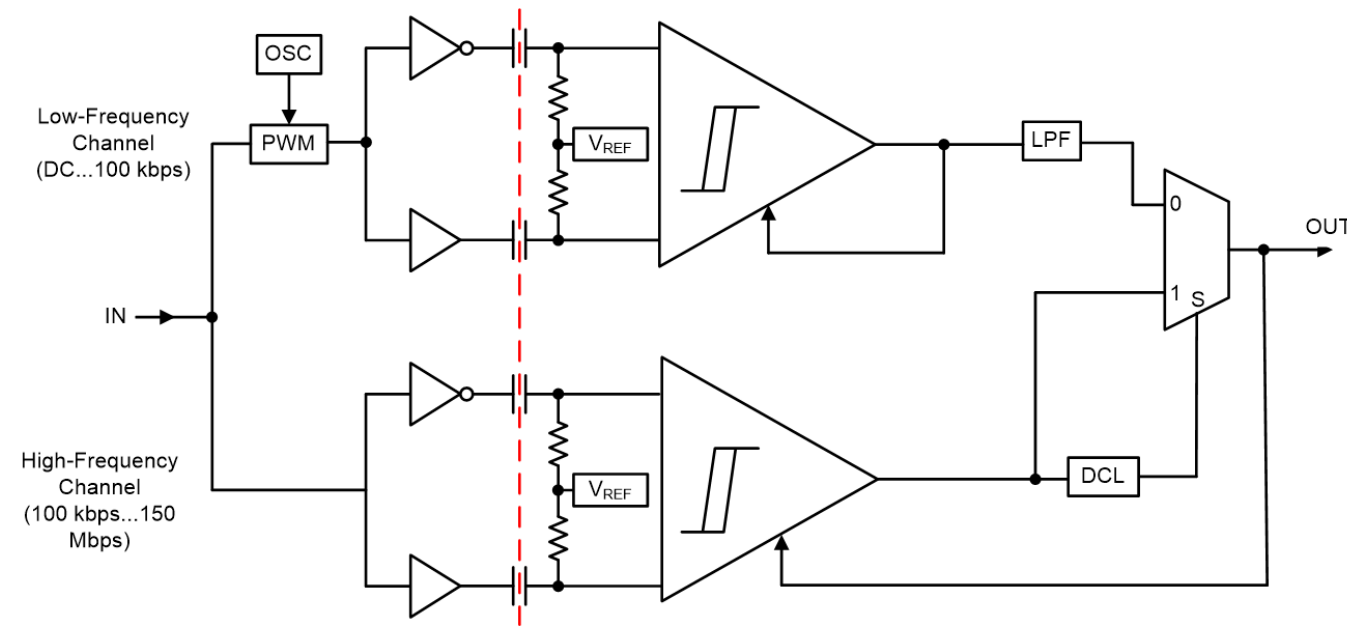
エッジベース・アーキテクチャはどのように働くか？



エッジベース:

- 2個の絶縁されたデータチャンネル – 高周波チャンネルと低周波チャンネル
- 低周波信号は、バリアを通過可能な周波数のキャリアでPWM変調される
- マルチプレクスの前にキャリア成分はフィルタで除去される
- 入力信号は、絶縁された出力信号として再生される

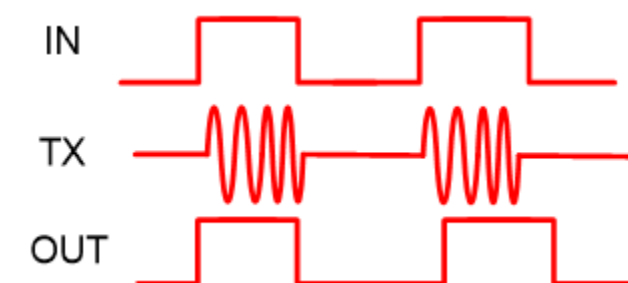
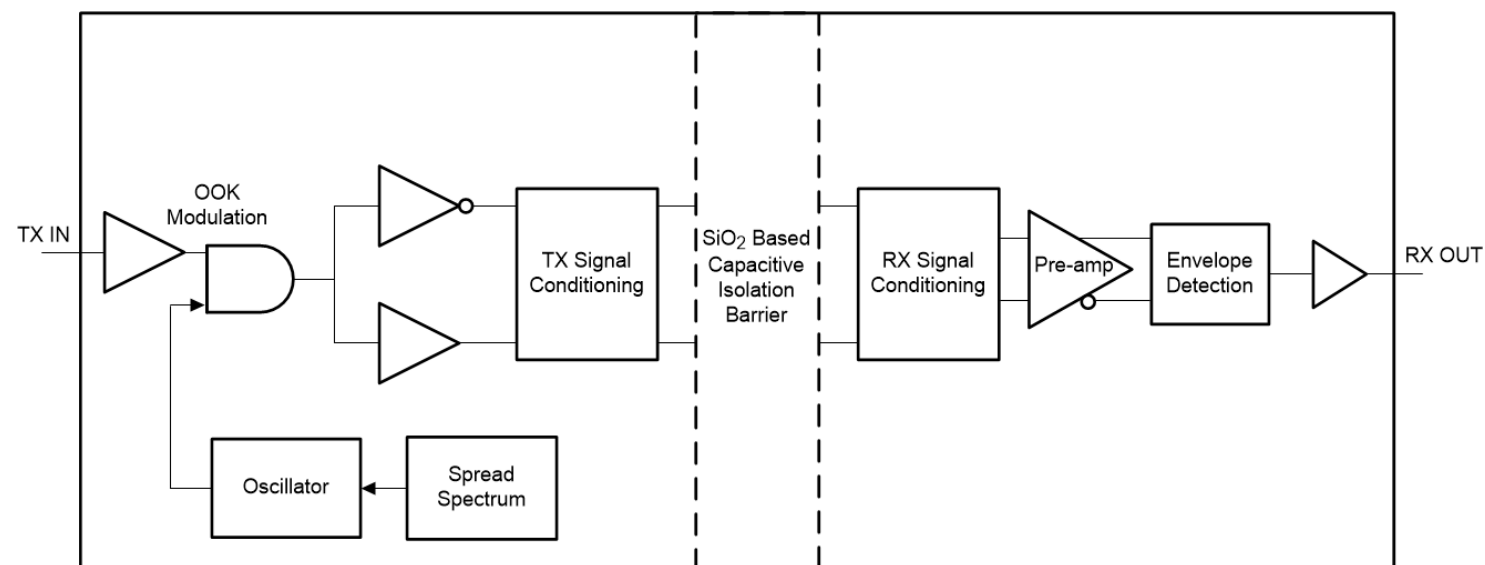
エッジベース・アーキテクチャはどのように働くか？



エッジベース:

- 2個の絶縁されたデータチャンネル – 高周波チャンネルと低周波チャンネル
- 低周波信号は、バリアを通過可能な周波数のキャリアでPWM変調される
- マルチプレクスの前にキャリア成分はフィルタで除去される
- 入力信号は、絶縁された出力信号として再生される

OOKベース・アーキテクチャはどのように働くか？



IN



Signal Across the Barrier (TX)



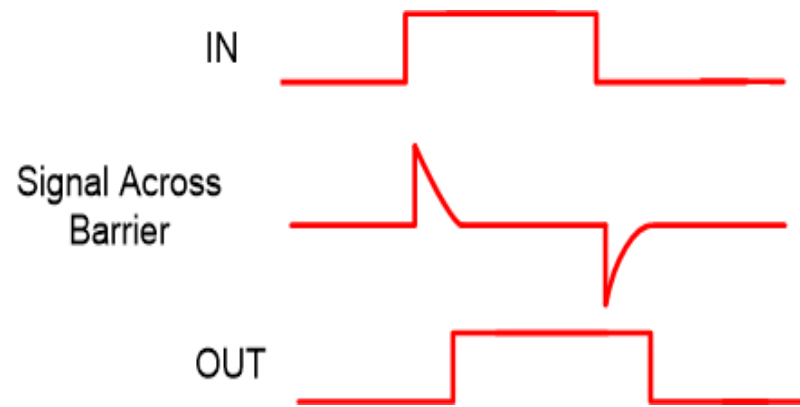
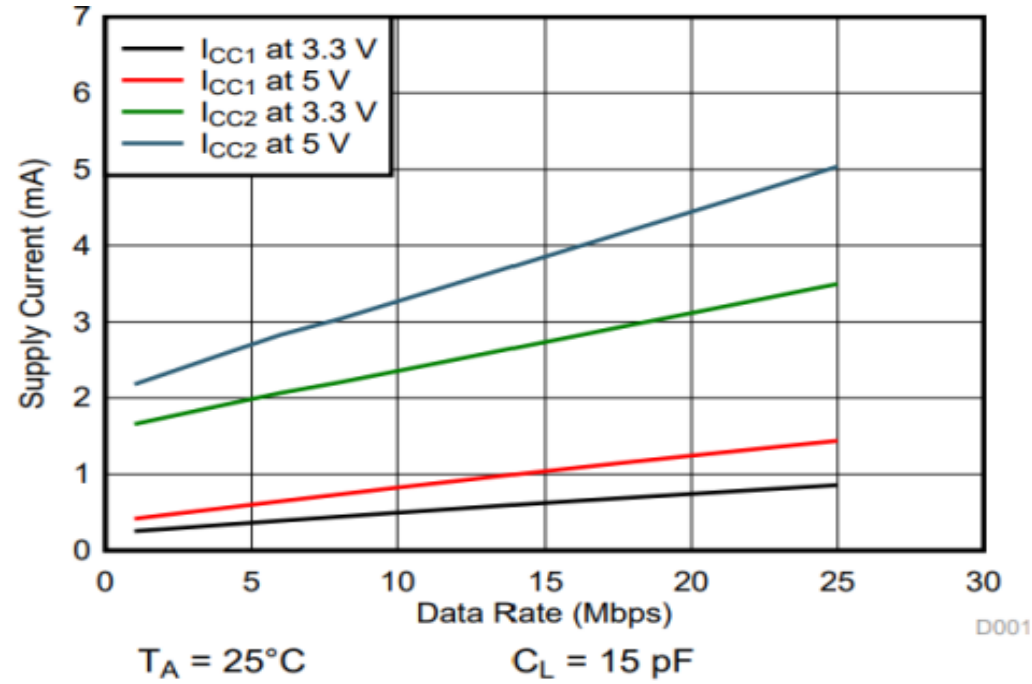
OUT

OOKベース:

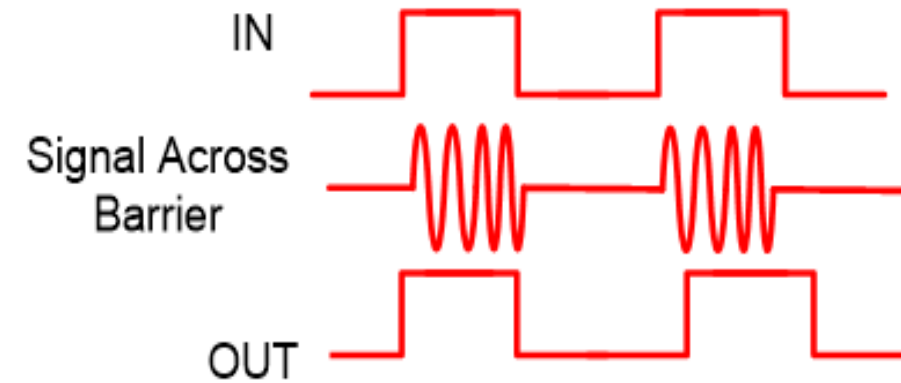
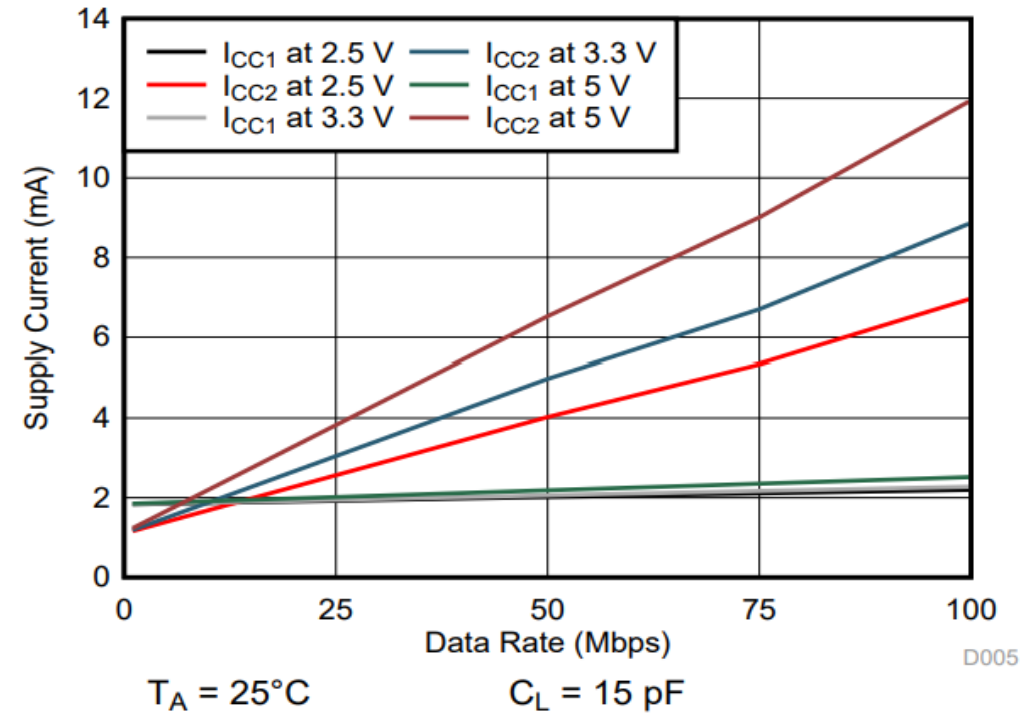
- オン/オフキーイング: 入力信号は、キャリアを用いて変調される
- キャリア周波数だけが、絶縁バリアを通過できる
- 復調信号では、入力信号のデジタル・パターンが再生される
- シグナル・コンディショニング回路は、チャネルの同相除去特性(CMTI)を改善する

エッジベースとOOKベースの比較

エッジベース・アーキテクチャ

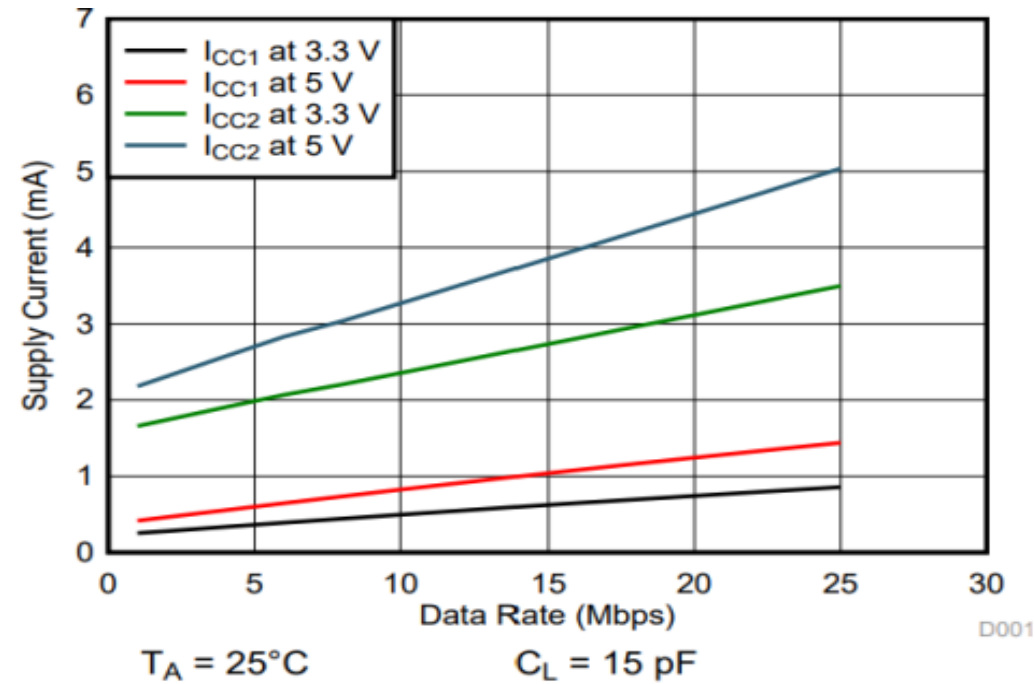


OOKベース・アーキテクチャ

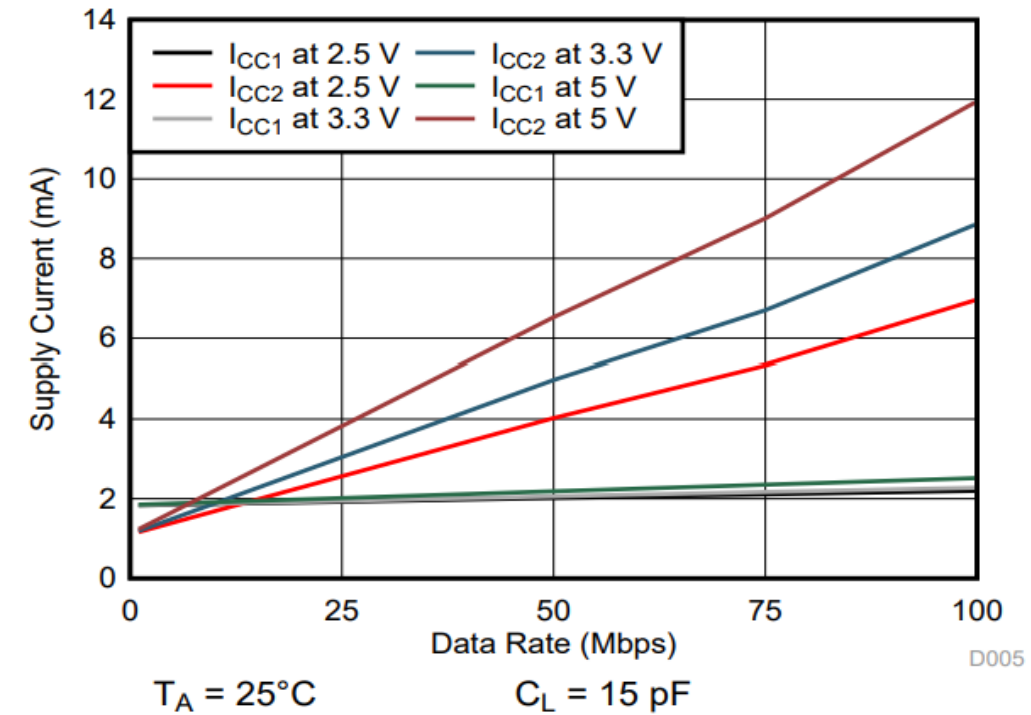


エッジベースとOOKベースの比較

エッジベース・アーキテクチャ



OOKベース・アーキテクチャ



性能比較:

- エッジベース – ローパワー、低速
- OOK – 電源喪失時のフェイルセーフに、リフレッシュ回路を必要としない
- OOK – 同相除去特性(CMTI)や耐ノイズ特性が良好

デジタル・アイソレータとは何か？

- デジタル・アイソレータは、絶縁バリアを超えてデジタル信号を通過させる。そのため、絶縁された電源とグラウンドが必要。
- 静電容量方式は、一般的材料で最大の絶縁強度をもつSiO₂で実現される。
- エッジベースとOOKベースの2つの基本アーキテクチャが用いられている。
- 設計上でのエッジとOOKの主な違いは、
 - 出力ステート
 - データ転送
 - 消費電力