

LMH0346

LMH0346 3 Gbps HD/SD SDI Reclocker with Dual Differential Outputs



Literature Number: JAJ SAP4

3Gbps デュアル差動出力 HD/SD SDI リクロッカ

概要

LMH0346 3Gbps HD/SD SDI リクロッカは SMPTE 424M、SMPTE 292M、SMPTE 259M (C) の標準に準拠するシリアル・デジタル・ビデオ・データをリタイミングします。LMH0346 は 270Mbps、1.483Gbps、1.485Gbps、2.967Gbps、2.97Gbps のシリアル・データレートで動作します。LMH0346 は 270Mbps で動作する DVB-ASI もサポートします。

LMH0346 は自動的に入力データレートを検出し、入力データをリタイミングして累積ジッタを抑えます。LMH0346 はシリアル・データレート・クロックを出力するオプションを備えています。LMH0346 は 2 つの差動シリアル・データ出力を備え、2 番目の出力は低ジッタのデータレート・クロック出力として選択することができます。コントロール用インタフェースやインジケータには、シリアル・クロックまたは 2 番目のシリアル・データ出力の選択、マニュアル・レート選択入力、SD/HD 速度の表示出力、ロック検出出力、自動 / マニュアルのデータ・バイパスおよび出力のミュートがあります。シリアル・データ入力、出力、シリアル・クロック出力は差動 LVPECL 対応です。CML シリアル・データおよびシリアル・クロック出力は 100Ω の差動終端回路を駆動するのに適しています。制御ロジック入力 / 出力は LVCMOS 対応です。

LMH0346 は 3.3V 単一電源で動作します。消費電力は 370mW (typ) です。

デバイスは、6.5mm × 4.4mm、20 ピンの e-TSSOP、さらに省スペースの 5mm × 4mm、24 ピンの LLP の 2 種類の省スペース型パッケージで提供されます。

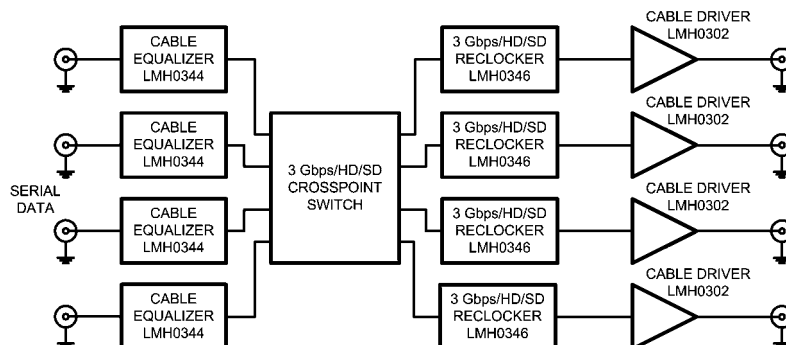
特長

- SMPTE 424M、SMPTE 292M、SMPTE 259M (C) のシリアル・デジタル・ビデオ標準に対応
- 270Mbps、1.483Gbps、1.485Gbps、2.967Gbps、2.97Gbps のシリアル・データレートをサポート
- 270Mbps の DVB-ASI をサポート
- 3.3V 単一電源動作
- 消費電力 370mW (typ)
- 2 種の差動、リクロック出力
- 2 番目のリクロック出力、または低ジッタ、差動のデータレート・クロック出力の選択
- 1 個の外付け 27MHz の水晶発振器またはリファレンス・クロック入力
- マニュアル / 自動レート選択入力
- SD/HD 動作速度の表示出力
- ロック検出表示出力
- データおよびクロックの出力ミュート機能
- 自動 / マニュアルによるリクロッカ・バイパス
- 差動 LVPECL 対応のシリアル・データ入力および出力
- LVCMOS 制御入力および表示出力
- 20 ピンの e-TSSOP または 24 ピンの LLP のパッケージ
- 産業用温度範囲: - 40 °C ~ + 85 °C
- LMH0046 および LMH0026 とフットプリント互換 (e-TSSOP パッケージ)

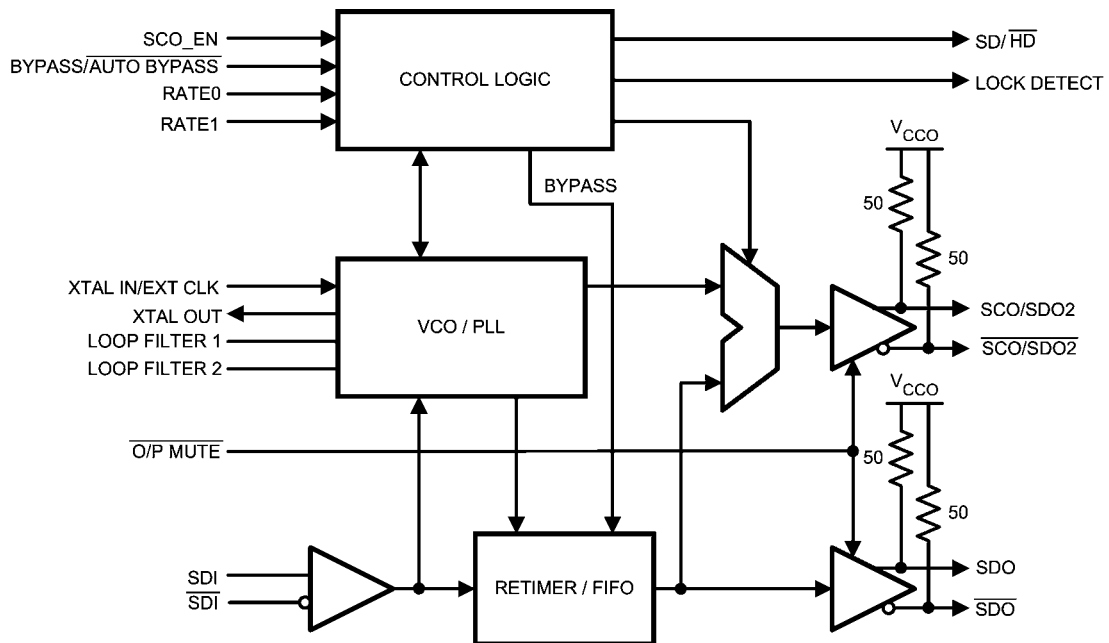
アプリケーション

- SDTV/HDTV および 3Gbps シリアル・デジタル・ビデオ・インタフェース
 - デジタル・ビデオ・ルータおよびスイッチャ
 - デジタル・ビデオ処理および編集装置
 - DVB-ASI 装置
 - ビデオ標準およびフォーマット変換器

代表的なアプリケーション



ブロック図



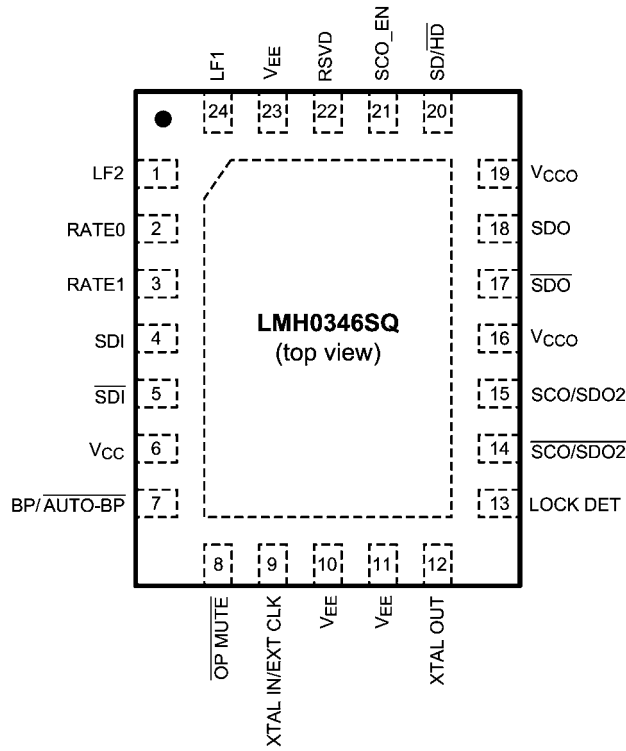
ピン配置図

1	LF1	SCO_EN	20
2	LF2	SD/HD	19
3			18
4	RATE0	VCCO	17
5	RATE1	SDO	16
6	SDI	SDO	15
6	LMH0346MH	VCCO	
7	VCC	SCO/SDO2	14
8	BP/AUTO-BP	SCO/SDO2	13
9	OP MUTE	LOCK DET	12
10	XTAL IN/EXT CLK	XTAL OUT	11

露出型ダイ・アタッチ・パッドはこのデバイスの負の電氣的端子です。このパッドは負の電源電圧に接続してください。

20-Pin e-TSSOP
Order Number LMH0346MH
See NS Package Number MXA20A

ピン配置図 (つづき)



露出型ダイ・アタッチ・パッドはこのデバイスの主な負の電氣的端子です。このパッドは負の電源電圧に接続してください。

24-Pin LLP
Order Number LMH0346SQ
See NS Package Number SQA24B

ピン説明

e-TSSOP ピン番号	LLP ピン番号	名称	説明
1	24	LF1	ループ・フィルタ
2	1	LF2	ループ・フィルタ
3	2	RATE 0	データレート選択入力。このピンは内部にプルダウンを備えています。
4	3	RATE 1	データレート選択入力。このピンは内部にプルダウンを備えています。
5	4	SDI	非反転データ入力
6	5	$\overline{\text{SDI}}$	反転データ入力
7	6	V _{CC}	正電源
8	7	$\overline{\text{BYPASS/AUTO BYPASS}}$	バイパス / 自動バイパス・モードの選択。High のときにリクロックをバイパスします。このピンは内部にプルダウンを備えています。
9	8	$\overline{\text{OUTPUT MUTE}}$	データおよびクロック出力のミュート入力。Low のときに出力をミュートします。このピンは内部にプルアップを備えています。
10	9	XTAL IN/EXT CLK	水晶発振器または外部発振器入力
11	12	XTAL OUT	水晶発振器出力
12	13	LOCK DETECT	PLL ロック検出出力 (アクティブ High)
13	14	$\overline{\text{SCO/SDO2}}$	シリアル・クロックまたはシリアル・データ出力 2 の反転出力
14	15	SCO/SDO2	シリアル・クロックまたはシリアル・データ出力 2 の非反転の出力
15	16	V _{CC0}	正電源 (出力ドライバ)
16	17	$\overline{\text{SDO}}$	反転データ出力
17	18	SDO	非反転データ出力
18	19	V _{CC0}	正電源 (出力ドライバ)
19	20	$\overline{\text{SD/HD}}$	データレート・レンジ出力。SD の出力は High、HD または 3G の出力は Low です。
20	21	SCO_EN	シリアル・クロックまたはシリアル・データ出力 2 の選択。High のときは第 2 出力がクロック、Low のときは第 2 出力がデータです。このピンは内部にプルダウンを備えています。
—	10, 11, 23	V _{EE}	負電源
—	22	RSVD	将来の拡張用に予約されています。接続しないでください。
DAP	DAP	V _{EE}	露出型 DAP を負電源 (グラウンド) に接続します。

絶対最大定格 (Note 1)

このデバイスは軍用品質製品としての提供を意図するものではありません。軍用 / 航空宇宙製品の入手性と仕様を要求される場合は、ナショナル セミコンダクターの販売店または特約店へお問合せください。

電源電圧 ($V_{CC} - V_{EE}$)	4.0V
ロジック入力電圧 (V_i)	$V_{EE} - 0.15V \sim V_{CC} + 0.15V$
ロジック入力電流 (1点あたり)	
$V_i = V_{EE} - 0.15V$	- 5mA
$V_i = V_{CC} + 0.15V$	+ 5mA
ロジック出力電圧 (V_o)	$V_{EE} - 0.15V \sim V_{CC} + 0.15V$
ロジック出力ソース/シンク電流	$\pm 8mA$
シリアル・データ出力シンク電流 (I_{SDO})	24mA
パッケージ熱抵抗	
θ_{JA} 20ピン e-TSSOP	26.6 °C/W
θ_{JA} 24ピン LLP	33.0 °C/W
θ_{JC} 20ピン e-TSSOP	2.4 °C/W
θ_{JC} 24ピン LLP	3.2 °C/W

保存温度範囲	- 65 °C ~ + 150 °C
接合部温度	+ 125 °C
許容リード温度 (ハンダ付け 4 秒)	+ 260 °C (鉛フリー)
ESD 耐圧 (人体モデル)	8kV
ESD 耐圧 (マシン・モデル)	400V
ESD 耐圧 (デバイス帯電モデル)	2kV

推奨動作条件

電源電圧 ($V_{CC} - V_{EE}$)	3.3V \pm 5%
ロジック入力電圧	$V_{EE} \sim V_{CC}$
差動シリアル入力電圧	800mV \pm 10%
シリアル・データまたはクロック出力シンク電流 (I_{SO})	最大 16mA
動作周囲温度範囲 (T_A)	- 40 °C ~ + 85 °C

DC 電気的特性

特記のない限り、推奨動作条件に記載の電源電圧および動作周囲温度に対して適用 (Note 2、3)。

Symbol	Parameter	Conditions	Reference	Min	Typ	Max	Units
V_{IH}	Input Voltage High Level		Logic inputs	2		V_{CC}	V
V_{IL}	Input Voltage Low Level			V_{EE}		0.8	V
I_{IH}	Input Current High Level	$V_{IH} = V_{CC}$			47	65	μA
I_{IL}	Input Current Low Level	$V_{IL} = V_{EE}$			-18	-25	μA
V_{OH}	Output Voltage High Level	$I_{OH} = -2 mA$	Logic outputs	2			V
V_{OL}	Output Voltage Low Level	$I_{OL} = +2 mA$				$V_{EE} + 0.6$	V
V_{SDID}	Serial Input Voltage, Differential	(Note 8)	SDI	200		1600	mV _{p-p}
V_{CMI}	Input Common Mode Voltage	$V_{SDID} = 200 mV$, (Note 8)		$V_{EE} + 0.95$		$V_{CC} - 0.2$	V
V_{SDOD}	Serial Data Output Voltage, Differential	100 Ω differential load	SDO, SDO2	620	750	880	mV _{p-p}
V_{SCOD}	Serial Clock Output Voltage, Differential	100 Ω differential load, 2970 MHz, (Note 8)	SCO	400	525	650	mV _{p-p}
		100 Ω differential load, 1485 or 270 MHz Mbps			750		mV _{p-p}
V_{CMO}	Output Common Mode Voltage	100 Ω differential load	SDO, SCO		V_{CC}^- V_{SDOD}		V
I_{CC}	Supply Current	2970 Mbps			111	126	mA

AC 電気的特性

特記のない限り、推奨動作条件に記載の電源電圧および動作周囲温度に対して適用 (Note 3)。

Symbol	Parameter	Conditions	Reference	Min	Typ	Max	Units
BR _{SD}	Serial Data Rate	SMPTE 259M, C	SDI, SDO		270		Mbps
BR _{SD}	Serial Data Rate	SMPTE 292M			1483, 1485		Mbps
BR _{SD}	Serial Data Rate	SMPTE 424M			2967, 2970		Mbps
TOL _{JIT}	Serial Input Jitter Tolerance	270 Mbps, (Note 7, Note 8, Note 9)	SDI	>6			UI _{p,p}
TOL _{JIT}	Serial Input Jitter Tolerance	270 Mbps, (Note 7, Note 8, Note 10)		>0.6			UI _{p,p}
TOL _{JIT}	Serial Input Jitter Tolerance	1483 or 1485 Mbps, (Note 7, Note 8, Note 9)		>6			UI _{p,p}
TOL _{JIT}	Serial Input Jitter Tolerance	1483 or 1485 Mbps, (Note 7, Note 8, Note 10)		>0.6			UI _{p,p}
TOL _{JIT}	Serial Input Jitter Tolerance	2967 or 2970 Mbps, (Note 7, Note 8, Note 9)		>6			UI _{p,p}
TOL _{JIT}	Serial Input Jitter Tolerance	2967 or 2970 Mbps, (Note 7, Note 8, Note 10)		>0.6			UI _{p,p}
t _{JIT}	Serial Data Output Jitter	270 Mbps, (Note 8, Note 11)		SDO		0.01	0.03
t _{JIT}	Serial Data Output Jitter	1483 or 1485 Mbps, (Note 8, Note 12)			0.03	0.04	UI _{p,p}
t _{JIT}	Serial Data Output Jitter	2967 or 2970 Mbps, (Note 8, Note 13)			0.06	0.08	UI _{p,p}
BW _{LOOP}	Loop Bandwidth	270 Mbps, <0.1dB Peaking			275		kHz
		1485 Mbps, <0.1dB Peaking			1.5		MHz
		2970 Mbps, <0.1dB Peaking			2.75		MHz
F _{CO}	Serial Clock Output Frequency	270 Mbps data rate	SCO		270		MHz
F _{CO}	Serial Clock Output Frequency	1483 Mbps data rate			1483		MHz
F _{CO}	Serial Clock Output Frequency	1485 Mbps data rate			1485		MHz
F _{CO}	Serial Clock Output Frequency	2967 Mbps data rate			2967		MHz
F _{CO}	Serial Clock Output Frequency	2970 Mbps data rate			2970		MHz
t _{JIT}	Serial Clock Output Jitter					2	3
	Serial Clock Output Alignment with respect to Data Interval	(Note 8)	SDO, SCO	40		60	%
	Serial Clock Output Duty Cycle	(Note 8)	SCO	45		55	%
T _{ACO}	Acquisition Time	(Note 6)				15	ms
t _r , t _f	Input rise/fall time	10%–90%	Logic inputs		1.5		ns

AC 電气的特性 (つづき)

特記のない限り、推奨動作条件に記載の電源電圧および動作周囲温度に対して適用 (Note 3)。

Symbol	Parameter	Conditions	Reference	Min	Typ	Max	Units
t_r, t_f	Input rise/fall time	20%–80%, 270 Mbps, (Note 4)	SDI			1500	ps
t_r, t_f	Input rise/fall time	20%–80%, 1483 or 1485 Mbps, (Note 4)				270	ps
t_r, t_f	Input rise/fall time	20%–80%, 2967 or 2970 Mbps, (Note 4)				135	ps
t_r, t_f	Output rise/fall time	10%–90%	Logic outputs		1.5		ns
t_r, t_f	Output rise/fall time	20%–80%, (Note 5, Note 8)	SDO, SCO		90	130	ps
F_{REF}	Reference Clock Frequency				27		MHz
F_{TOL}	Reference Clock Frequency Tolerance				±50		ppm

Note 1: 「絶対最大定格」とは、この範囲を超えるとデバイスの安全性と動作が保証されないリミット値です。ここに明記された最大値は、その値またはそれを超えた値で動作可能または動作させるべきであると解釈しないでください。「電气的特性」の表は可能なデバイスの動作条件を規定したものです。

Note 2: デバイスのピンに流入する電流が正であると定義します。デバイスのピンから流れ出す電流は負とであると定義します。すべての電圧は V_{EE} (0V) を基準としています。

Note 3: 代表値は次の条件で規定されています。 $V_{CC} = +3.3V$, $T_A = +25^\circ C$ 。

Note 4: この仕様値は設計によって保証されています。

Note 5: $R_L = 100\Omega$ 差動。

Note 6: 最初の SDI 遷移からロック検出 (LD) 出力が High (非反転) になるまでを測定。

Note 7: SMPTE RP 184-1996 パラグラフ 4.1 に規定の正弦波で変調されたピーク・ツー・ピークの振幅値。試験データ信号はカラー・バーであるものとします。

Note 8: このパラメータは電圧および温度のリミット値での特性評価によって保証されています。

Note 9: SMPTE RP 184-1996 の Figure 1 内の「A1」を参照してください。

Note 10: SMPTE RP 184-1996 の Figure 1 内の「A2」を参照してください。

Note 11: PRBS $2^{10} - 1$ 、入力ジッタ = 31ps_{p-p}

Note 12: PRBS $2^{10} - 1$ 、入力ジッタ = 24ps_{p-p}

Note 13: PRBS $2^{10} - 1$ 、入力ジッタ = 22ps_{p-p}

デバイスの説明

LMH0346 3Gbps HD/SD SDI リクローカは多くのタイプのデジタル・ビデオ信号処理装置に使われます。SMPTE 259M (C)、SMPTE 292M、SMPTE 424M のシリアル・デジタル・ビデオ標準に対応しています。対応するシリアル・データレートは、270Mbps、1.483Gbps、1.485Gbps、2.967Gbps、2.97Gbpsです。270Mbps の DVB-ASI データもリタイミングされます。LMH0346 はシリアル・データ・ストリームをリタイミングして累積ジッタを抑えます。2種の低ジッタ、差動シリアル・データ出力を提供します。2番目の出力はシリアル・データまたは低ジッタのシリアル・データレート・クロックのいずれかを選択可能です。コントロール用インタフェースやインジケータには、シリアル・クロックまたは2番目のシリアル・データ出力の選択、マニュアル・レート選択入力、SD/HD レート出力、ロック検出出力、自動/マニュアルのデータ・バイパスおよび出力のミュートがあります。

シリアル・データ入力は CML および LVPECL 対応です。シリアル・データおよびクロック出力は差動 CML であり、LVPECL 対応レベルを生成します。出力バッファは AC または DC 結合の 100Ω 終端差動負荷を駆動することができます。差動出力レベルは、100Ω の AC または DC 結合差動負荷を駆動した場合 750mV_{p-p} です。ロジック入力/出力は LVCMOS 対応です。

デバイス・パッケージは、20ピンの e-TSSOP または 24ピンの LLP です。両方のパッケージに露出型ダイ・アタッチ・パッドがあります。露出型ダイ・アタッチ・パッドはデバイス・グラウンド (V_{EE}) に電気的に接続されており、デバイスの負の電気的端子です。この端子は負電源または回路グラウンドに接続する必要があります。

シリアル・データ入力、シリアル・データおよびクロック出力

シリアル・データ入力および出力

差動シリアル・データ入力の SDI は Table 1 で規定された速度のシリアル・デジタル・ビデオ・データを受け取ります。このシリアル・データ入力は差動 LVPECL 対応です。この入力は LMH0344 アダプティブ・ケーブル・イコライザなどのデバイスに DC 接続するように意図されています。この入力は内部で終端もバイアスもされません。この入力は適切な入力バイアスが提供されれば、AC 結合することができます。Figure 1 に、SDI と SDO の等価入力回路を示します。

LMH0346 はリタイミングした2つの差動シリアル・データ出力、SDO および SCO/SDO2 を備えています。これらの出力はリタイミングされた低ジッタの差動データを LMH0302 ケーブル・ドライバなどのデバイスに提供します。出力 SCO/SDO2 はマルチプレクスされており、2番目のシリアル・データ出力またはシリアル・クロック出力を提供することができます。Figure 2 に、SDO、 \overline{SDO} 、SCO/SDO2、 $\overline{SCO/SDO2}$ の等価出力回路を示します。

SCO_EN 入力は SCO/SDO2 出力の動作モードを制御します。SCO_EN 入力が高レベルのとき、SCO/SDO2 出力はシリアル・クロックを提供します。SCO_EN が低レベルのとき、SCO/SDO2 出力はリタイミングされたシリアル・データを提供します。

差動シリアル・データ出力の SDO および SCO/SDO2 の両方とも、OUTPUT MUTE 入力がロジック Low レベルのときにミュートされます。SCO/SDO2 は、また、この出力がシリアル・クロック出力として動作していて (SCO_EN 入力が高レベル)、かつバイパス・モードがアクティブのときミュートされます。ミュートされると、SDO と \overline{SDO} (または SDO2 と $\overline{SDO2}$) は反対の差動出力レベルとなります。CML シリアル・データ出力は差動 LVPECL 対応です。これらの出力は内部に 50Ω のプルアップを備え、AC または DC 結合で、センタタップを AC グラウンドした 100Ω、または 100Ω の非センタタップ型の差動終端回路の駆動に適しています。

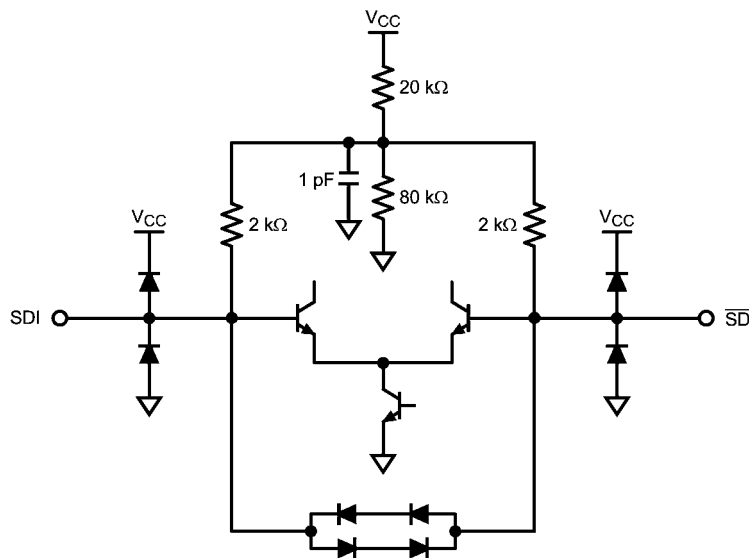


FIGURE 1. Equivalent SDI Input Circuit (SDI, \overline{SDI})

シリアル・データ入力、シリアル・データおよびクロック出力 (つづき)

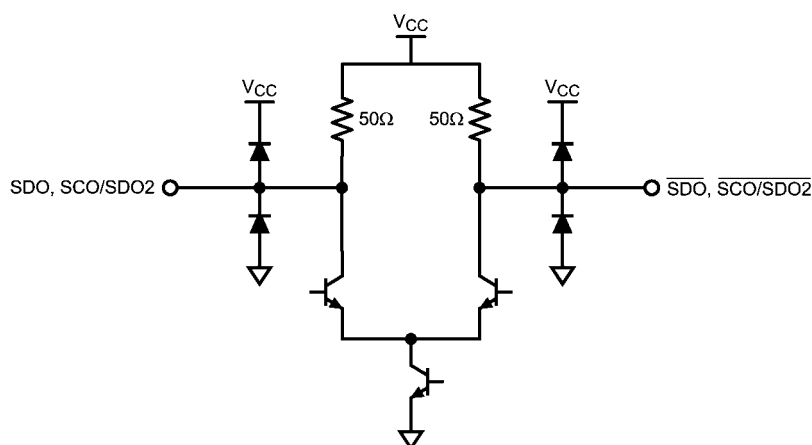


FIGURE 2. Equivalent SDO Output Circuit (SDO, SDO, SCO/SDO2, SCO/SDO2)

シリアル・データレートの動作

このデバイスは 270Mbps、1.483Gbps、1.485Gbps、2.967Gbps、2.97Gbps のシリアル・データレートで動作します。このデバイスはこれらのデータレートの高調波に対してはロックしません。このデバイスは 143Mbps、177Mbps、360Mbps、540Mbps のデータレートに対してはロックせず、自動的にリクロック・バイパス・モードになります。

シリアル・データ・クロック/シリアル・データ 2 出力

シリアル・データ・クロック/シリアル・データ 2 出力は SCO_EN 入力によって制御され、第 2 のリタイミングされたシリアル・データ出力または処理されるシリアル・データレートに応じた低ジッタの差動クロック出力を提供します。シリアル・クロック出力として動作するとき、クロックの立ち上がりエッジは、シリアル・データ・ビット間隔内の中心から 10% 以内に位置します。

SCO_EN 入力がロジック Low レベルのときに差動出力の SCO/SDO2 は、第 2 のシリアル・データ出力として機能します。この出力は、SCO_EN 入力が高レベルのときにシリアル・クロック出力として機能します。SCO_EN 入力は内蔵のプルダウン・デバイスを備えており、SCO_EN のデフォルト状態は Low です (シリアル・データ出力 2 がイネーブル)。SCO/SDO2 は、OUTPUT MUTE 入力が高レベルのときにミュートされます。バイパス・モードがアクティブであり、この出力がシリアル・クロック出力として機能しているとき (SCO_EN が High) も、出力はミュートされます。オート・バイパス・モードで出力がシリアル・クロック出力として動作させた場合に、サポートされていないデータ・レートで使用すると、出力は不定になります。

コントロール入力とインジケータ出力

シリアル・データレート・セレクト

シリアル・データレート・セレクト (RATE[1:0]) により、動作するシリアル・データレートを固定することができます。このピンは内部にプルダウンを備え、外部からロジック High 状態に駆動されなければロジック Low 状態を維持します。この入力はデバイスを試験モードにすることもできます。Table 1 に示すコードによって、所定の動作シリアル・データレートを選択できます。コード指定により、LMH0346 は自動レート検出モードまたは単一動作レートになります。DVB-ASI データをリクロックする場合にも、270Mbps のレートを選択することができます。DVB-ASI のデータは 8B10B 符号で転送される MPEG2 符号化データです。このデバイスはハーモニック・ロックされずにこのデータを

リクロックします。自動レート検出モードは、DVB-ASI を含めて、サポートするすべてのデータ・レートに使用できます。

TABLE 1. データレート選択入力コード

レート [1:0] コード	データレートまたはコード	説明
00	自動レート検出モード	
01	270Mbps	DVB-ASI 動作のサポートに使用可
10	1483/1485Mbps、2967/2970Mbps	

LOCK DETECT

Lock Detect (LD) 出力が高になっているときは、データを受信中で PLL がロックしていることを示します。LD は OUTPUT MUTE 入力に接続することができ、これによりデータ信号を受信していないときにデータおよびクロック出力をミュートします。Bypass/Auto Bypass 入力が高 のときには、Lock Detect は Low のままであることに注意してください。Table 2 を参照してください。

OUTPUT MUTE

OUTPUT MUTE 入力が高 のときには、シリアル・データおよびクロック出力をミュートします。この入力は Lock Detect (LD) に接続または外部から駆動することができ、出力をミュートまたはミュート解除します。OUTPUT MUTE を LD に接続すると、PLL がロックされていないときにデータおよびクロック出力をミュートできます。この機能はバイパス機能より優先されます。Table 2 を参照してください。OUTPUT MUTE は内部にプルアップ・デバイスを備え、デフォルトでは出力をイネーブルします。

BYPASS/AUTO BYPASS

Bypass/Auto Bypass 入力が高 になると、デバイスはリクロッキングせずにデータを出力します。この入力が Low のときは、デバイスがロックされていない状態か、または検出されたデータレートがデバイスのサポートしていないレートの場合に、デバイスは自動的にリクロッキング機能をバイパスします。Bypass/Auto Bypass 入力が高 のときには、Lock Detect は Low のままであることに注意してください。Table 2 を参照してください。BYPASS/AUTO BYPASS は内部にプルダウン・デバイスを備えています。

コントロール入力とインジケータ出力 (つづき)

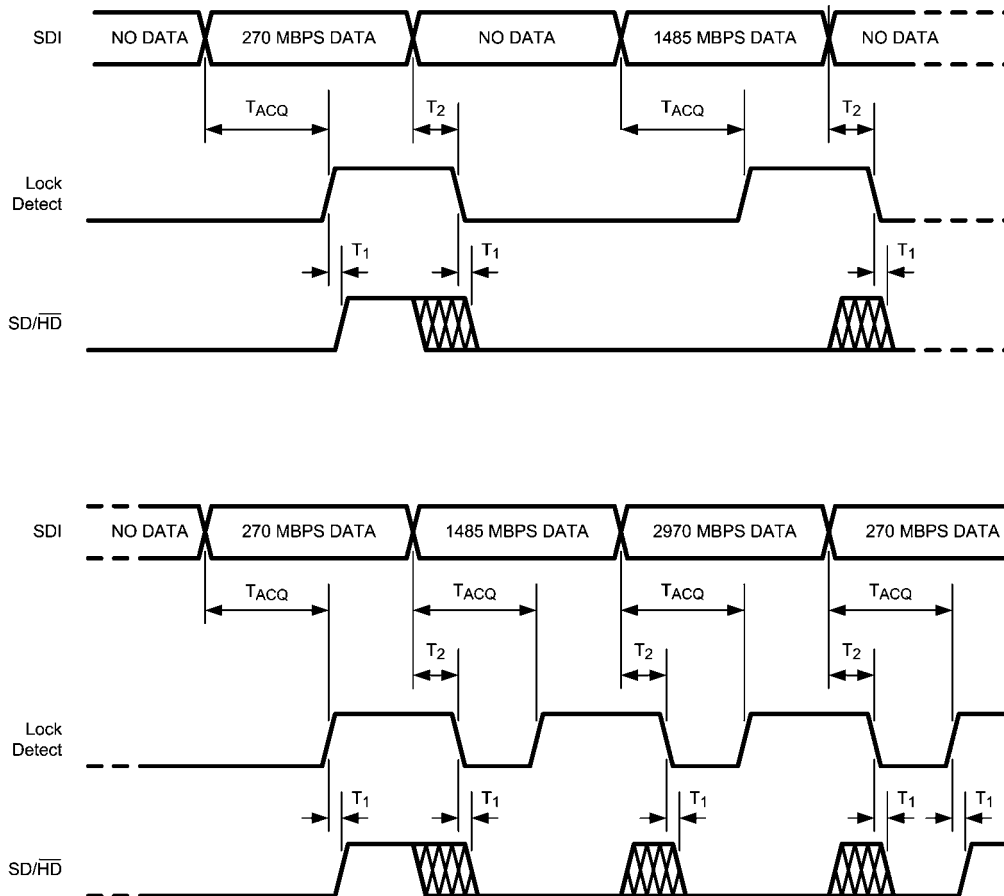
TABLE 2. Control Functionality

LOCK DETECT	OUTPUT MUTE	BYPASS/AUTO BYPASS	DEVICE STATUS
0	1	X	PLL はロックされていない。リクロッカをバイパス。
1	1	0	PLL がロックされデータ・レートをサポート。リクロッカはバイパスされない。
X	0	X	出力をミュート
0	LOCK DETECT	X	出力をミュート
1	LOCK DETECT	0	PLL がロックされデータ・レートをサポート。リクロッカはバイパスされない。

SD/HD

SD/HD 出力により、LMH0346 が SD または HD/3Gbps のデータレートのいずれを処理しているかが示されます。この出力は LMH0302 ケーブル・ドライバなどの他のデバイスの制御に使うことができます。この出力が High の場合はデータレートが 270Mbps であることを示します。この出力が Low の場合は、データレートが 1483、1485、2967、または 2970Mbps であることを示します。SD/HD 出力はメモリ付き機能であり、PLL が

ロックされており、Lock Detect 出力が High の場合にのみ有効です。PLL がロックされていない (Lock Detect 出力が Low) の場合、SD/HD 出力はデフォルトの HD (Low) となります。Lock Detect のアサートまたはデアサートの後は SDI のデータレートが変化しているため、SD/HD 出力は短時間ですが不定になります。SDI、Lock Detect、SD/HD の関係を示すタイミング図に関しては Figure 3 を参照してください。



T_{ACQ} = アクイジション時間 (電気的特性の表に定義)

T₁ = Lock Detect のアサートまたはデアサートから SD/HD 出力が有効になるまでの時間。代表値は 37ns です (27MHz の 1 クロック周期)

T₂ = SDI 入力に変化してから Lock Detect デアサートまでの時間。最大値は 1ms です。この期間中 SD/HD 出力は無効です。

FIGURE 3. SDI, Lock Detect, and SD/HD Timing

コントロール入力とインジケータ出力 (つづき)

SCO_EN

入力 SCO_EN は SCO/SDO2 差動出力がシリアル・クロックまたは第 2 のシリアル・データ出力のいずれとして機能するかをイネーブルします。SCO/SDO2 は SCO_EN が High のとき、シリアル・クロックとして機能します。このピンは内部にプルダウン・デバイスを備えています。デフォルトでは SCO/SDO2 出力は第 2 のシリアル・データ出力としてイネーブルとなります。

水晶発振器または外部クロック・リファレンス

LMH0346 はタイミング・リファレンス入力として 27MHz の水晶発振器または外部クロックを使用します。27MHz の並列共振水晶と負荷回路網は XTAL IN/EXT CLK および XTAL OUT ピンに接続できます。代わりに、27MHz の LVCMOS 対応のクロック信号を XTAL IN/EXT CLK に入力することもできます。最適な水晶発振器パラメータを Table 3 に示します。

TABLE 3. Crystal Parameters

パラメータ	値
周波数	27MHz
周波数の安定度	± 50ppm (推奨駆動レベル時)
動作モード	基本モード、並列共振
負荷容量	18pF ~ 20pF
シャント容量	7pF
直列抵抗	40 Ω (max)
推奨駆動レベル	100 μW
最大駆動レベル	500 μW
動作温度範囲	- 10 °C ~ + 60 °C

アプリケーション情報

Figure 4 に、LMH0346、および LMH0344 3Gbps HD/SD SDI アダプティブ・ケーブル・イコライザと LMH0302 3Gbps HD/SD

SDI ケーブル・ドライバを含めたアプリケーション回路を示します。

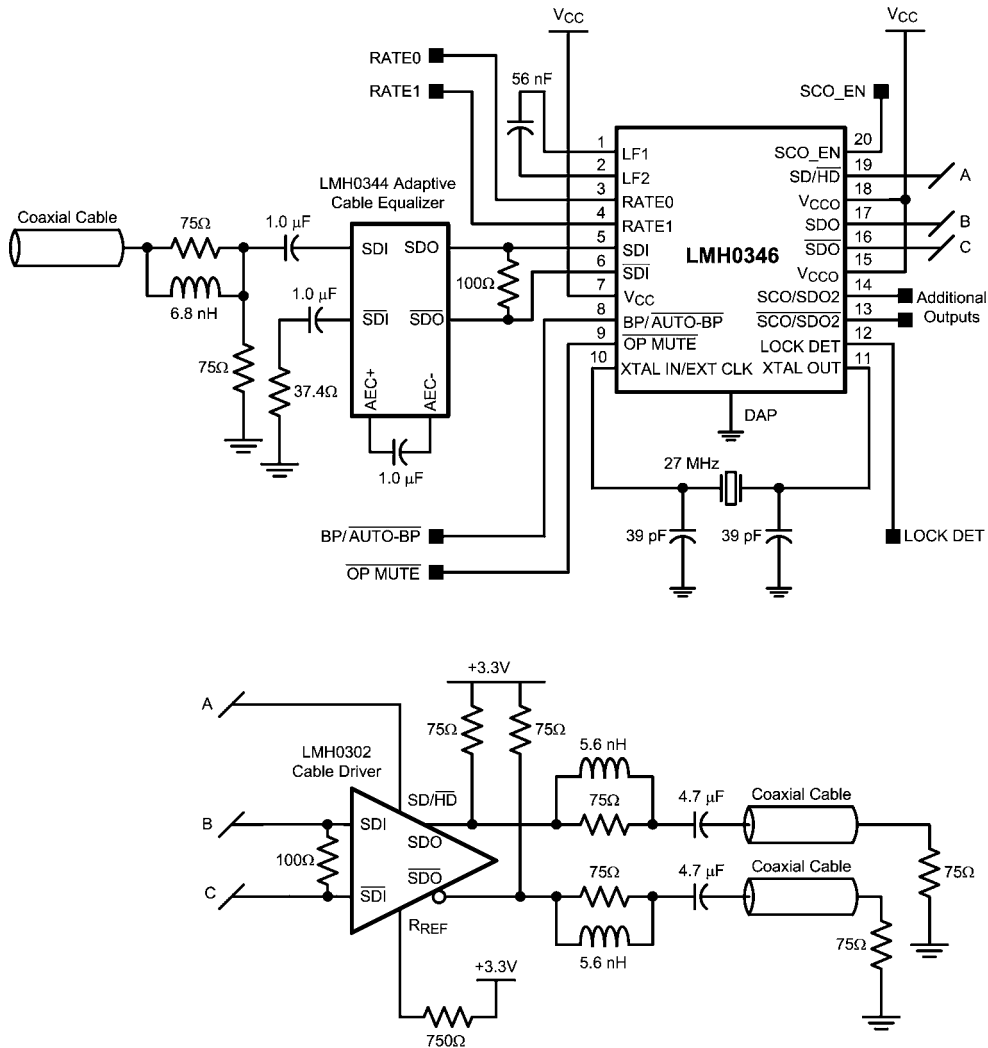


FIGURE 4. Application Circuit

LMH0346 の入力 は LVPECL 対応です。LMH0346 は入力コモン・モード範囲が広く、多くの場合、入力は DC 結合する必要があります。DC 結合の場合、入力は「DC 電気的特性」に指定されたコモン・モード範囲内にある必要があります。Figure 4 に、LMH0344 ケーブル・イコライザと LMH0346 との間の DC 結合インタフェースの例を示します。LMH0344 の出力コモン・モードの電圧と電圧振幅は、LMH0346 の入力コモン・モードの電圧と電圧振幅の範囲内にあります。図示するように、100Ω の差動終端のみが必要です。抵抗は、LMH0346 の入力のできるだけ近くに配置する必要があります。必要に応じて 100Ω の抵抗 1 個の代わりに、回路網を 50Ω の抵抗 2 個とセンター・タップのコンデンサ 1 個でグラウンドに終端できます。

LMH0346 の出力は LVPECL 対応です。SDO は第 1 のデータ出力で、SCO/SDO2 はシリアル・クロックまたは 2 番目のデータ出力として設定できる第 2 の出力です。両方の出力が常にアクティブです。LMH0346 と受信側デバイスの両方のコモン・モード範囲が対応している限り、LMH0346 の出力をその受信側デバイスと DC 結合する必要があります。Figure 4 に、

LMH0346 と LMH0302 ケーブル・ドライバとの間の DC 結合インタフェースの例を示します。図示するように、100Ω の差動終端のみが必要です。抵抗は、LMH0302 の入力のできるだけ近くに配置する必要があります。必要に応じて 100Ω の抵抗 1 個の代わりに、回路網を 50Ω の抵抗 2 個とセンター・タップのコンデンサ 1 個でグラウンドに終端できます。

外付けループ・フィルタ・コンデンサ (LF1 と LF2 との間) は 56nF のものにする必要があります。これがサポートされる唯一の容量値です。ループ・フィルタ・コンデンサを変更しないでください。

RATE0 と RATE1 には内部にプルダウンを備えており、デフォルトで自動レート検出モードを選択します。これらのピンは SD モードまたは HD/3G モードの設定に使用することもできます。

BYPASS/AUTO BYPASS は内部にプルダウンを備えており、デフォルトで自動バイパスをイネーブルします。これらのピンを High に駆動して、強制的に LMH0346 に全データをバイパスさせることができます。

アプリケーション情報 (つづき)

OUTPUT MUTE は内部にプルアップを備えており、デフォルトでは出力をイネーブルします。このピンを Low に駆動して、出力をミュートすることができます。

XTAL IN/EXT CLK と XTAL OUT のピンは、27MHz の水晶発振器と適切な負荷とともに図示しています。水晶発振器は、Table 3 に記載のパラメータに一致する必要があります。代わりに、27MHz の LVCMOS 対応のクロック信号を XTAL IN/EXT CLK に入力することもできます。

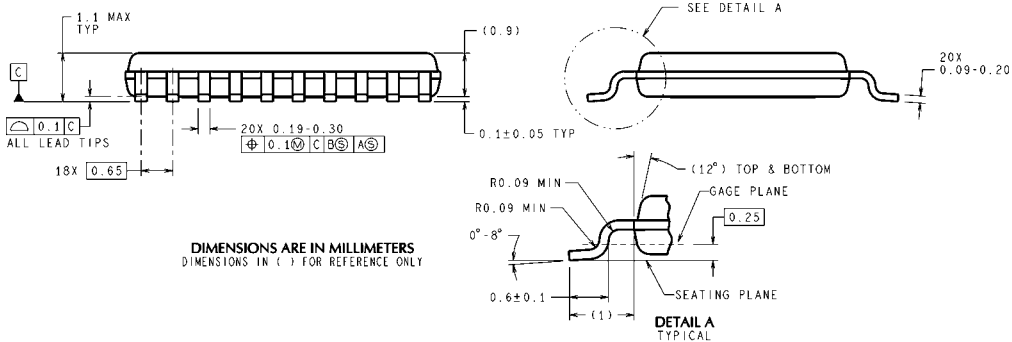
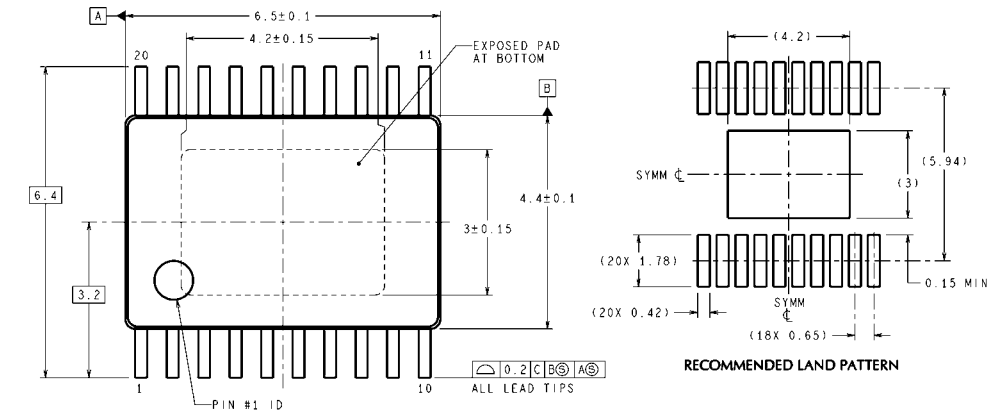
Lock Detect 出力が High になっているときは、適切なデータの受信中で PLL がロックされていることを示します。

SD/HD 出力を使用して、SDI ケーブル・ドライバ (LMH0302 など) のエッジ・レートは SMPTE 準拠の値に設定するために、SDI ケーブル・ドライバの SD/HD ピンを駆動できます。LMH0346 がロックされていない場合、デフォルトは HD/3G (Low) です。

SCO_EN には内部にプルダウンを備えており、第 2 の出力 (SCO/SDO2) をデータ出力に設定します。このピンを High に駆動して、第 2 の出力をシリアル・クロックに設定することができます。

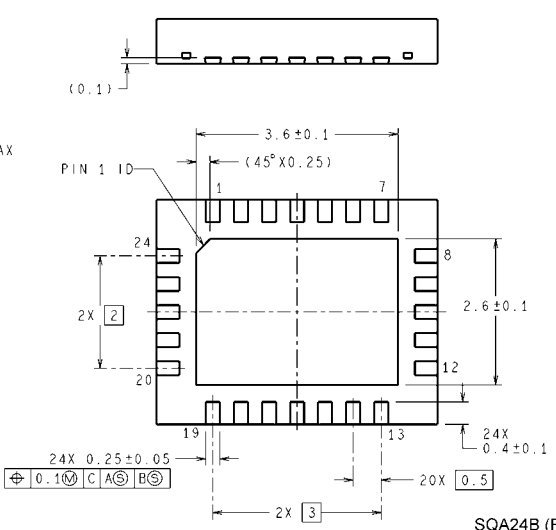
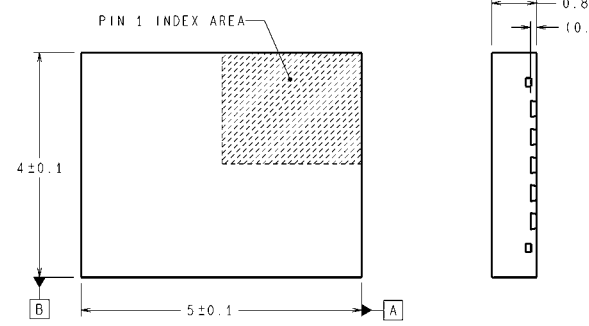
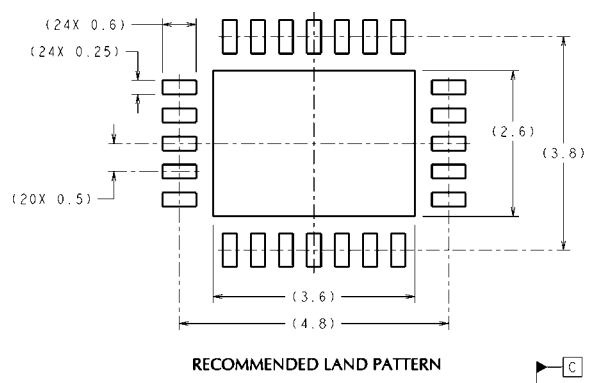
LMH0346 のグラウンド接続は、大きな露出型 DAP を介して行います。LMH0346 が正常動作するために、DAP をグラウンドに接続する必要があります。これが、LMH0346MH の唯一のグラウンド接続です。LMH0346SQ の場合、これがメインのグラウンド接続で、良好なシグナル・インテグリティ (信号品質) のために必要です。

外形寸法図 特記のない限り inches (millimeters)



MXA20A (Rev C)

20-Pin e-TSSOP
Order Number LMH0346MH
NS Package Number MXA20A



SQA24B (Rev A)

24-Pin LLP
Order Number LMH0346SQ
NS Package Number SQA24B

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務を負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2011 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは承認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上