

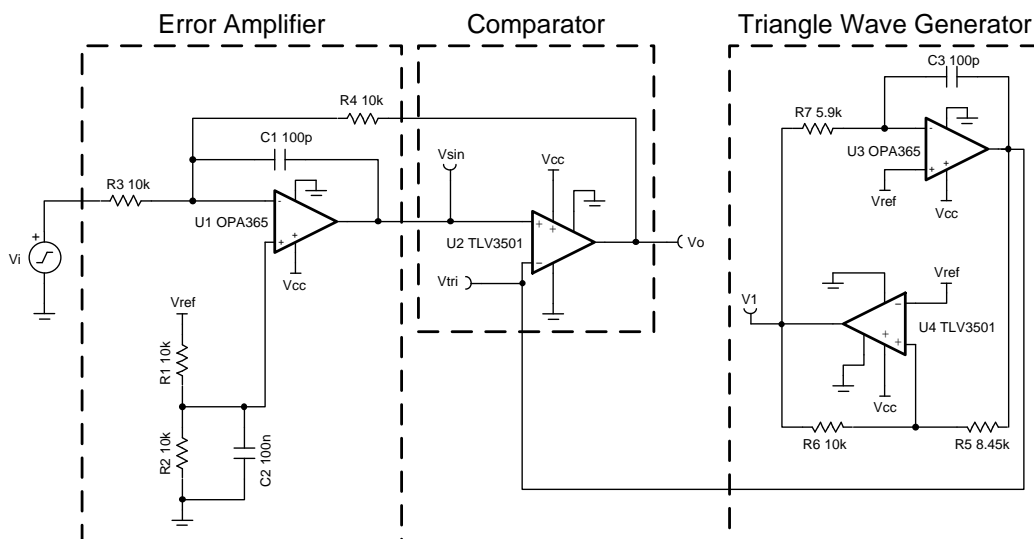
PWM ジェネレータ回路

設計目標

入力		出力		電源		
V_{iMin}	V_{iMax}	V_{oMin}	V_{oMax}	V_{cc}	V_{ee}	V_{ref}
-2.0V	2.0V	0V	5V	5V	0V	2.5V

設計の説明

この回路は、三角波ジェネレータとコンパレータを活用して、デューティ・サイクルが入力電圧に反比例する500kHzのパルス幅変調(PWM)波形を生成します。オペアンプとコンパレータ(U_3 および U_4)が三角波を生成し、2番目のコンパレータ(U_2)の反転された入力に印加されます。入力電圧は、 U_2 の反転されていない入力に印加されます。入力波形を三角波と比較して、PWM波形が生成されます。出力波形の精度と線形性を向上するため、 U_2 はエラー・アンプ(U_1)の帰還ループ内に配置されます。



デザイン・ノート

1. プッシュプル出力を持ち、伝播遅延が最小限のコンパレータを使用します。
2. 十分なスルーレート、GBW、電圧出力スイングを持つオペアンプを使用します。
3. C_1 により生み出される極は、スイッチング周波数より下で、可聴範囲を大きく上回るように配置します。
4. V_{ref} はインピーダンスが低い必要があります(たとえば、オペアンプの出力など)。

設計手順

1. エラー・アンプの反転信号ゲインを設定します。

$$\text{Gain} = -\frac{R_4}{R_3} = -1\frac{V}{V}$$

$$\text{Select } R_3 = R_4 = 10\text{k}\Omega$$

2. R_1 と R_2 を、 V_{ref} を分圧して非反転ゲインをキャンセルするように決定します。

$$V_{\text{o,dc}} = \left(1 + \frac{R_4}{R_3}\right) \left(\frac{R_2}{R_1 + R_2}\right) \times V_{\text{ref}}$$

$$R_1 = R_2 = R_3 = R_4 = 10\text{k}\Omega, V_{\text{o,dc}} = 2.5\text{V}$$

3. PWM出力信号のデューティ・サイクルが0%または100%になることを避けるため、 V_{tri} の振幅は、 V_1 の最大振幅(2.0V)より大きくなるよう選択する必要があります。 V_{tri} に2.1Vを選択します。 V_1 の振幅は2.5Vになります。

$$V_{\text{tri}} (\text{Amplitude}) = \frac{R_5}{R_6} \times V_1 (\text{Amplitude})$$

$$\text{Select } R_6 \text{ to be } 10\text{k}\Omega, \text{ then compute } R_5$$

$$R_5 = \frac{V_{\text{tri}} (\text{Amplitude}) \times R_6}{V_1 (\text{Amplitude})} = 8.4\text{k}\Omega \approx 8.45\text{k}\Omega (\text{Standard Value})$$

4. 発振周波数を500kHzに設定します。

$$f_t = \frac{R_6}{4 \times R_7 \times R_5 \times C_3}$$

$$\text{Set } C_3 = 100\text{pF}, \text{ then compute } R_7$$

$$R_7 = \frac{R_6}{4 \times f_t \times R_5 \times C_3} = 5.92\text{k}\Omega \approx 5.90\text{k}\Omega (\text{Standard Value})$$

5. アンプの帯域幅をスイッチング周波数より低く制限するよう、 C_1 を選択します。

$$f_p = \frac{1}{2 \times \pi \times R_4 \times C_1}$$

$$C_1 = 100\text{pF} \rightarrow f_p = 159\text{kHz}$$

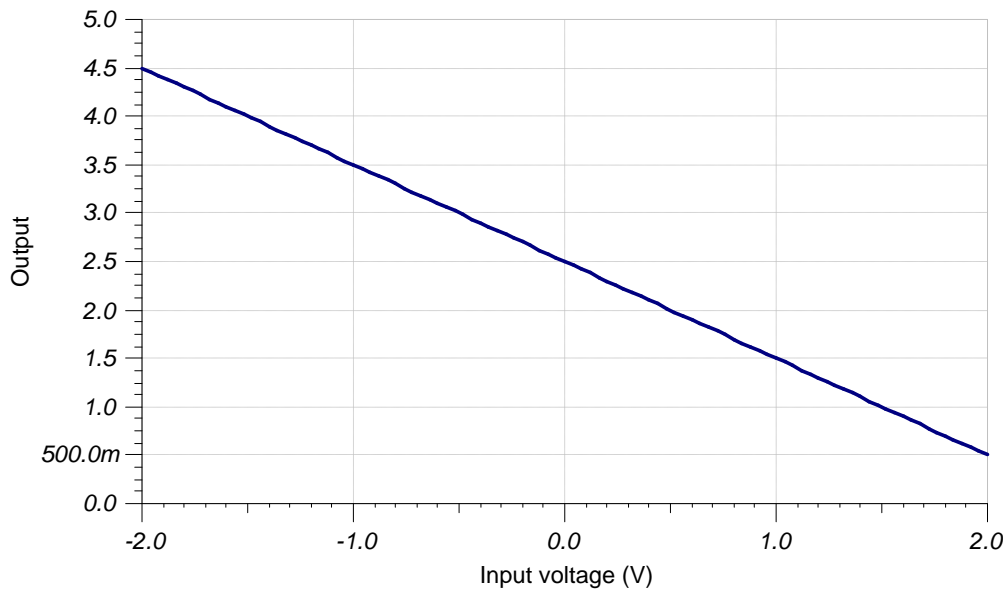
6. C_2 を、 V_{ref} からのノイズをフィルタして除去できるよう選択します。

$$C_2 = 100\text{nF} (\text{Standard Value})$$

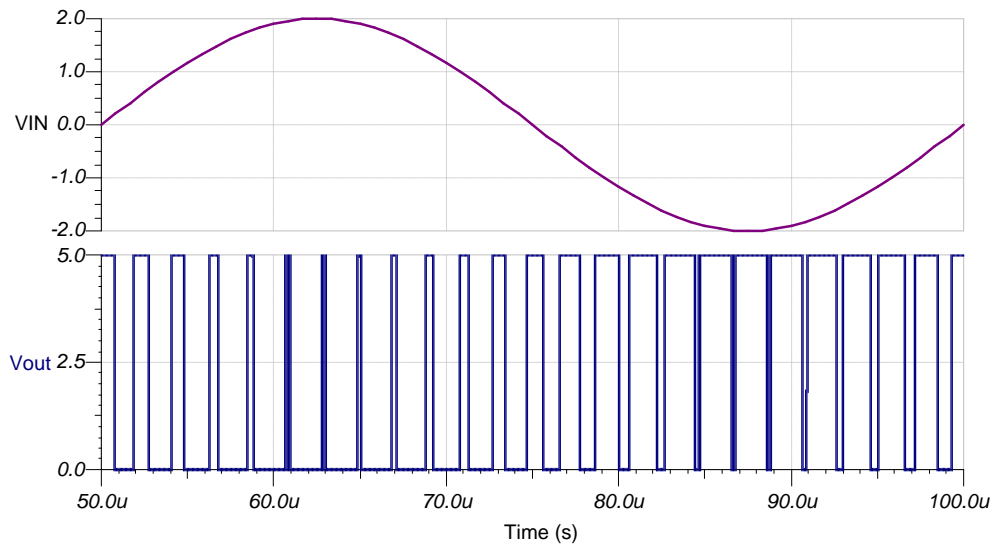
$$f_{\text{div}} = \frac{1}{2 \times \pi \times C_2 \times \frac{R_1 \times R_2}{R_1 + R_2}} = 320\text{Hz}$$

設計シミュレーション

DCシミュレーション結果



過渡シミュレーション結果



設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

回路 **SPICE** シミュレーション・ファイル [SBOC502](#) を参照してください。

TIPD108 (www.ti.com/tool/tipd108)を参照してください。

設計に使用されるオペアンプ

OPA2365	
V_{ss}	2.2V~5.5V
V_{inCM}	レール・ツー・レール
V_{out}	レール・ツー・レール
V_{os}	100 μ V
I_q	4.6mA
I_b	2pA
UGBW	50MHz
SR	25V/ μ s
チャンネル数	2
www.ti.com/product/opa2365	

設計のコンパレータ

TLV3502	
V_{ss}	2.2V~5.5V
V_{inCM}	レール・ツー・レール
V_{out}	レール・ツー・レール
V_{os}	1mV
I_q	3.2mA
I_b	2pA
UGBW	-
SR	-
チャンネル数	2
www.ti.com/product/tlv3502	

設計の代替オペアンプ

OPA2353	
V_{ss}	2.7V~5.5V
V_{inCM}	レール・ツー・レール
V_{out}	レール・ツー・レール
V_{os}	3mV
I_q	5.2mA
I_b	0.5pA
UGBW	44MHz
SR	22V/ μ s
チャンネル数	2
www.ti.com/product/opa2353	

改訂履歴

改訂内容	日付	変更
A	2019年1月	タイトルのサイズを小さくし、タイトルのロールを「アンプ」に変更。 回路クックブックのランディング・ページへのリンクを追加。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated