

AFE76xx クワッド/デュアル・チャネル、RF サンプリング、14 ビット 9GSPS DAC と 14 ビット 3GSPS ADC を搭載したアナログ・フロント・エンド

1 デバイスの概要

1.1 特長

- 14 ビット分解能
- サンプル・レート
 - DAC: 9GSPS
 - ADC: 3GSPS
- RF 周波数範囲: 最大 5.2GHz
- 最大 RF 信号帯域幅
 - クワッド・チャネル・モード (4T4R): 800MHz (シングルバンド)、300MHz (デュアルバンド)
 - デュアル・チャネル・モード (2T2R): 1200MHz (TX)/1000MHz (RX) (シングルバンド)、800MHz (デュアルバンド)
- RX チャネル単位で選択可能なオンチップ・デュアル DSA
- TX DSA 機能を内蔵
- デジタル
 - デュアルバンドのデジタル・アップコンバータ (DUC)
 - デュアルバンドのデジタル・ダウンコンバータ (DDC)
 - DUC/DDC 用 32 ビット NCO
 - 補間率: 6x、8x、9x、12x、16x、18x、24x、36x
 - 間引き率: /2、/3、/4、/6、/8、/9、/12、/16、/18、/24、/32
 - TDD における RX/FB の動的スイッチング
- インターフェイス
 - 8つのSerDesランシーバ(最大15Gbps)
 - 8b/10b エンコードによる 16 ビット および 12 ビット JESD204B トランスポート層フォーマット
 - サブクラス 1 のマルチデバイス同期
- クロック
 - 内蔵 PLL/VCO により DAC および ADC クロックを生成
- パッケージ: 17mm×17mm FC BGA、0.8mm ピッチ
- 電源: 1.85V、1.15V、1.0V、-1.8V

1.2 アプリケーション

- 携帯基地局
- 広帯域通信
- マイクロ波バックホール
- 分散型アンテナ・システム (DAS)

1.3 概要

AFE76xxは、9GSPS DAC/3GSPS ADCを内蔵した、高性能のクワッド/デュアル・チャネル、14ビット、RFサンプリング・アナログ・フロントエンド(AFE)ファミリで、広帯域信号を合成およびデジタル化できます。また、AFE76xxはダイナミック・レンジが広いため、無線基地局の3G/4G信号を生成およびデジタル化できます。TDDモードでは、トラフィック・レシーバ(TDD RX)状態と広帯域帰還レシーバ(TDD FB)状態の間で動的にスイッチングするようにレシーバ・チャネルを構成して、トランスミッタ経路にあるパワー・アンプ(PA)のDPD (デジタル・プリディストーション)を支援します。

AFE76xxファミリは、レシーバ・チャネルにDSAを内蔵し、トランスミッタ・チャネルでもDSAと同等の機能をサポートします。各レシーバ・チャネルに1つずつアナログRFピーク電力検出器が搭載されており、さまざまなデジタル電力検出器でレシーバ・チャネルのAGC制御を支援する一方、2つのRF過負荷検出器によりデバイスの信頼性を確保します。AFE76xxファミリには最大15Gbpsで動作する、JESD204Bに準拠したSerDesランシーバが8つ搭載されています。TXチャネルごとに最大2つのDUC、RXチャネルごとに最大2つのDDCを搭載し、複数の補間/間引き率、デジタル直交変調器/復調器、独立した周波数を柔軟に選べるNCOをサポートしています。また、シングルバンド・モードで1000MHz (4T4Rとして800MHz)を上回るRF信号帯域幅、デュアルバンド・モードでバンドあたり最大800MHz (4T4Rとして300MHz)のRF信号帯域幅に対応しています。低ジッタのPLL/VCOにより、低周波の基準クロックを使用できるため、サンプリング・クロックの生成が簡単になります。

製品情報⁽¹⁾

型番	パッケージ	本体サイズ
AFE7685	FC-BGA	17.00mm×17.00mm
AFE7686	FC-BGA	17.00mm×17.00mm
AFE7684	FC-BGA	17.00mm×17.00mm

(1) 利用可能なすべてのパッケージについては、このデータシートの末尾にある注文情報を参照してください。



英語版のTI製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、www.ti.comで閲覧でき、その内容が常に優先されます。TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、必ず最新版の英語版をご参照くださいますようお願いいたします。

製品情報⁽¹⁾ (continued)

型番	パッケージ	本体サイズ
AFE7683	FC-BGA	17.00mm×17.00mm
AFE7681	FC-BGA	17.00mm×17.00mm

1.4 機能ブロック図

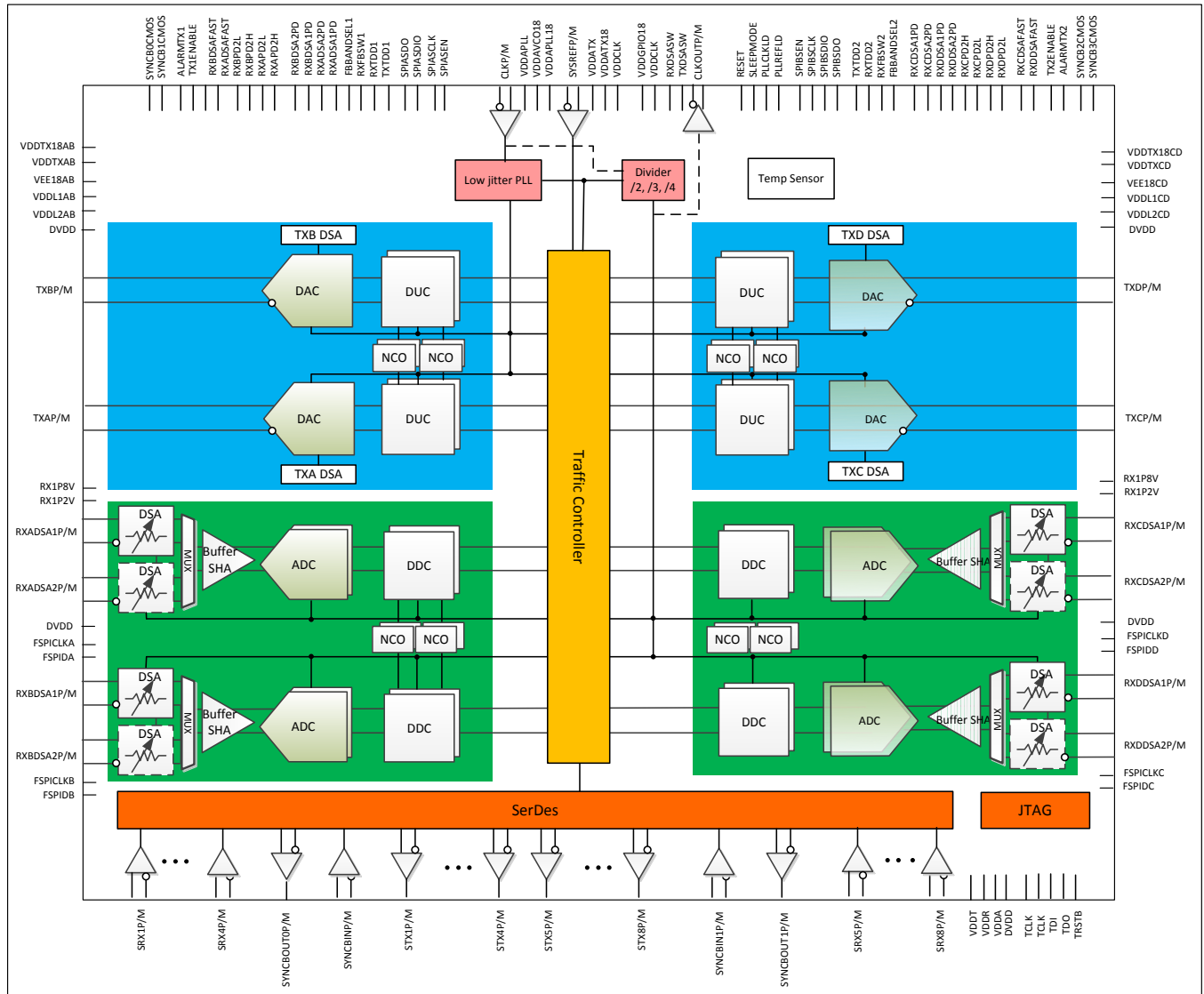


図 1-1. AFE7685/AFE7686の機能ブロック図

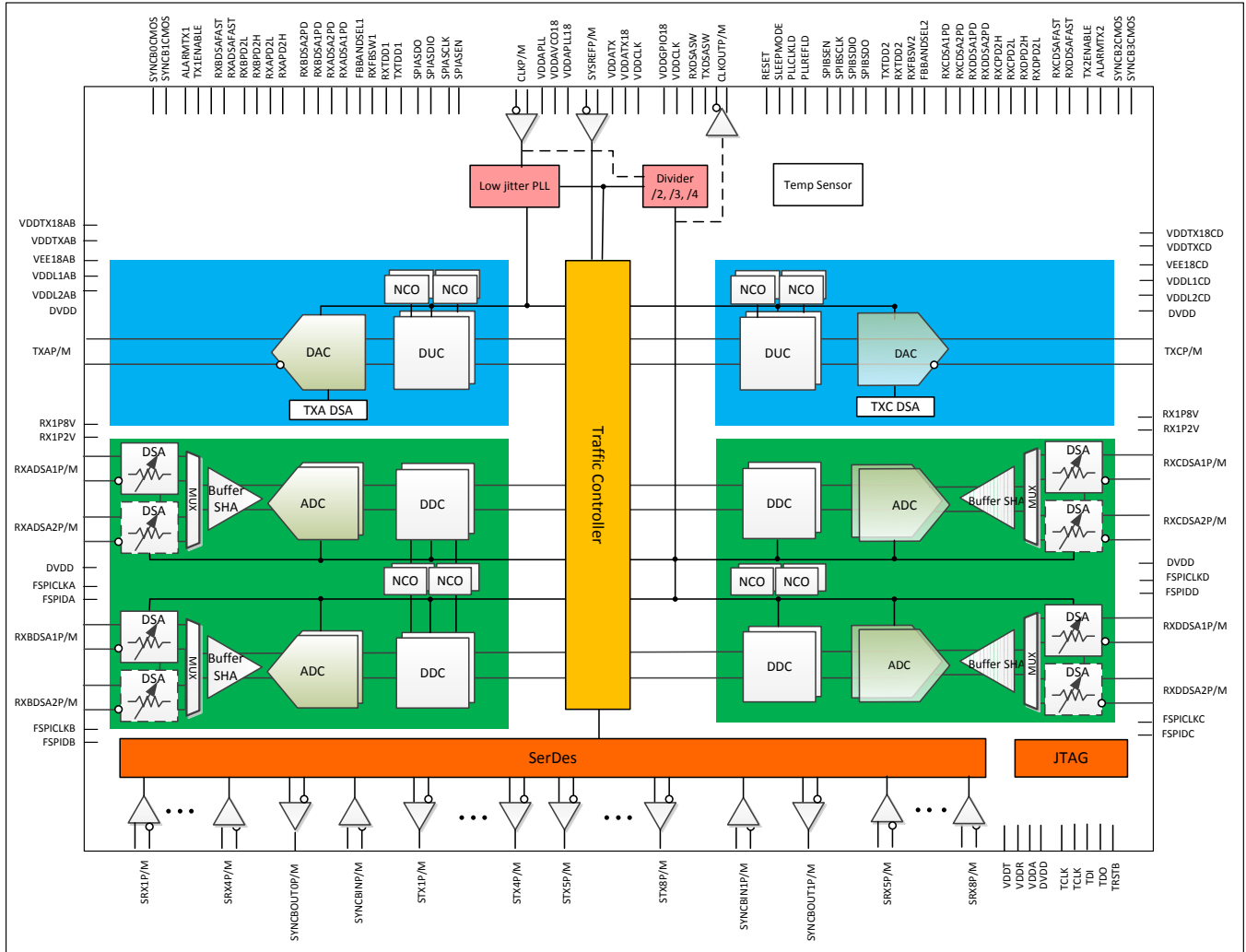


図 1-2. AFE7684の機能ブロック図

2 改訂履歴

Revision D (December 2018) から Revision E に変更	Page
<ul style="list-style-type: none"> AFE7681 を「事前情報」から「量産データ」に変更 	1
Revision C (October 2018) から Revision D に変更	Page
<ul style="list-style-type: none"> AFE7681 を「事前情報」、AFE7683 を「量産データ」として 追加 	1
Revision B (September 2018) から Revision C に変更	Page
<ul style="list-style-type: none"> AFE7684 を「事前情報」から「量産データ」に変更 	1
Revision A (July 2018) から Revision B に変更	Page
<ul style="list-style-type: none"> AFE7686 を「事前情報」から「量産データ」に変更 	1

2018年5月発行のものから更新

Page

- AFE7684 を「製品プレビュー」から「事前情報」に、AFE7685 を「製品プレビュー」から「量産データ」に変更 [1](#)
 - AFE7683 をデータ・マニュアルから削除 [1](#)
-

3 Device Comparison

Table 3-1. Device Features Comparison

DEVICE	# of TXs/RXs	# of DUCs/TX	# of DDCs/RX	MAX INPUT/OUTPUT DATA RATE (MSPS)
AFE7685	4T4R	1	1	750
AFE7686	4T4R	2	2	1500
AFE7684	2T4R	2	2	1500
AFE7683	2T4R	1	1	750
AFE7681	4T2R	1	1	750

4 デバイスおよびドキュメントのサポート

4.1 デバイス・サポート

4.1.1 デベロッパー・ネットワークの製品に関する免責事項

デベロッパー・ネットワークの製品またはサービスに関するTIの出版物は、単独またはTIの製品、サービスと一緒に提供される場合に関係なく、デベロッパー・ネットワークの製品またはサービスの適合性に関する是認、デベロッパー・ネットワークの製品またはサービスの是認の表明を意味するものではありません。

4.2 ドキュメントのサポート

ドキュメントの更新についての通知を受け取るには、ti.comのデバイス製品フォルダを開いてください。右上の「アラートを受け取る」をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

DSPおよび関連ペリフェラルに関する最新ドキュメント、その他の技術資料を以下に示します。

4.2.1 関連資料

『AFE76xx EVM設計資料ユーザー・ガイド』(SLAU761)

『AFE76xxテクニカル・リファレンス・マニュアル』(SLAU744)

『AFE76xxプログラマ・ユーザー・ガイド』(SLAU767)

4.3 関連リンク

次の表に、クイック・アクセス・リンクを示します。カテゴリには、技術資料、サポートおよびコミュニティ・リソース、ツールとソフトウェア、およびサンプル注文またはご購入へのクイック・アクセスが含まれます。

表 4-1. 関連リンク

製品	プロダクト・フォルダ	サンプルとご購入	技術資料	ツールとソフトウェア	サポートとコミュニティ
AFE7681	ここをクリック	ここをクリック	ここをクリック	ここをクリック	ここをクリック
AFE7683	ここをクリック	ここをクリック	ここをクリック	ここをクリック	ここをクリック
AFE7684	ここをクリック	ここをクリック	ここをクリック	ここをクリック	ここをクリック
AFE7685	ここをクリック	ここをクリック	ここをクリック	ここをクリック	ここをクリック
AFE7686	ここをクリック	ここをクリック	ここをクリック	ここをクリック	ここをクリック

4.4 Community Resources

The following links connect to TI community resources. Linked contents are provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's [Terms of Use](#).

TI E2E™ Online Community The TI engineer-to-engineer (E2E) community was created to foster collaboration among engineers. At e2e.ti.com, you can ask questions, share knowledge, explore ideas and help solve problems with fellow engineers.

TI Embedded Processors Wiki Established to help developers get started with Embedded Processors from Texas Instruments and to foster innovation and growth of general knowledge about the hardware and software surrounding these devices.

4.5 商標

E2E is a trademark of Texas Instruments.

All other trademarks are the property of their respective owners.

4.6 静電気放電に関する注意事項



すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

4.7 Export Control Notice

Recipient agrees to not knowingly export or re-export, directly or indirectly, any product or technical data (as defined by the U.S., EU, and other Export Administration Regulations) including software, or any controlled product restricted by other applicable national regulations, received from disclosing party under nondisclosure obligations (if any), or any direct product of such technology, to any destination to which such export or re-export is restricted or prohibited by U.S. or other applicable laws, without obtaining prior authorization from U.S. Department of Commerce and other competent Government authorities to the extent required by those laws.

4.8 Glossary

TI Glossary This glossary lists and explains terms, acronyms, and definitions.

5 メカニカル、パッケージ、および注文情報

5.1 パッケージ情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、そのデバイスについて利用可能な最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
AFE7681IABJ	ACTIVE	FCBGA	ABJ	400	90	RoHS & Green	SNAGCU	Level-3-260C-168 HR	-40 to 85	AFE7681I	Samples
AFE7683IABJ	ACTIVE	FCBGA	ABJ	400	90	RoHS & Green	SNAGCU	Level-3-260C-168 HR	-40 to 85	AFE7683I	Samples
AFE7684IABJ	ACTIVE	FCBGA	ABJ	400	90	RoHS & Green	SNAGCU	Level-3-260C-168 HR	-40 to 85	AFE7684I	Samples
AFE7685IABJ	ACTIVE	FCBGA	ABJ	400	90	RoHS & Green	SNAGCU	Level-3-260C-168 HR	-40 to 85	AFE7685I	Samples
AFE7686IABJ	ACTIVE	FCBGA	ABJ	400	90	RoHS & Green	SNAGCU	Level-3-260C-168 HR	-40 to 85	AFE7686I	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSELETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

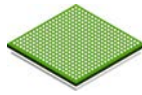
TRAY


Chamfer on Tray corner indicates Pin 1 orientation of packed units.

*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	Unit array matrix	Max temperature (°C)	L (mm)	W (mm)	K0 (µm)	P1 (mm)	CL (mm)	CW (mm)
AFE7681IABJ	ABJ	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2
AFE7681IABJ	ABJ	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2
AFE7683IABJ	ABJ	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2
AFE7683IABJ	ABJ	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2
AFE7684IABJ	ABJ	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2
AFE7684IABJ	ABJ	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2
AFE7684IABJ	ABJ	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2
AFE7685IABJ	ABJ	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2
AFE7685IABJ	ABJ	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2
AFE7686IABJ	ABJ	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2
AFE7686IABJ	ABJ	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2

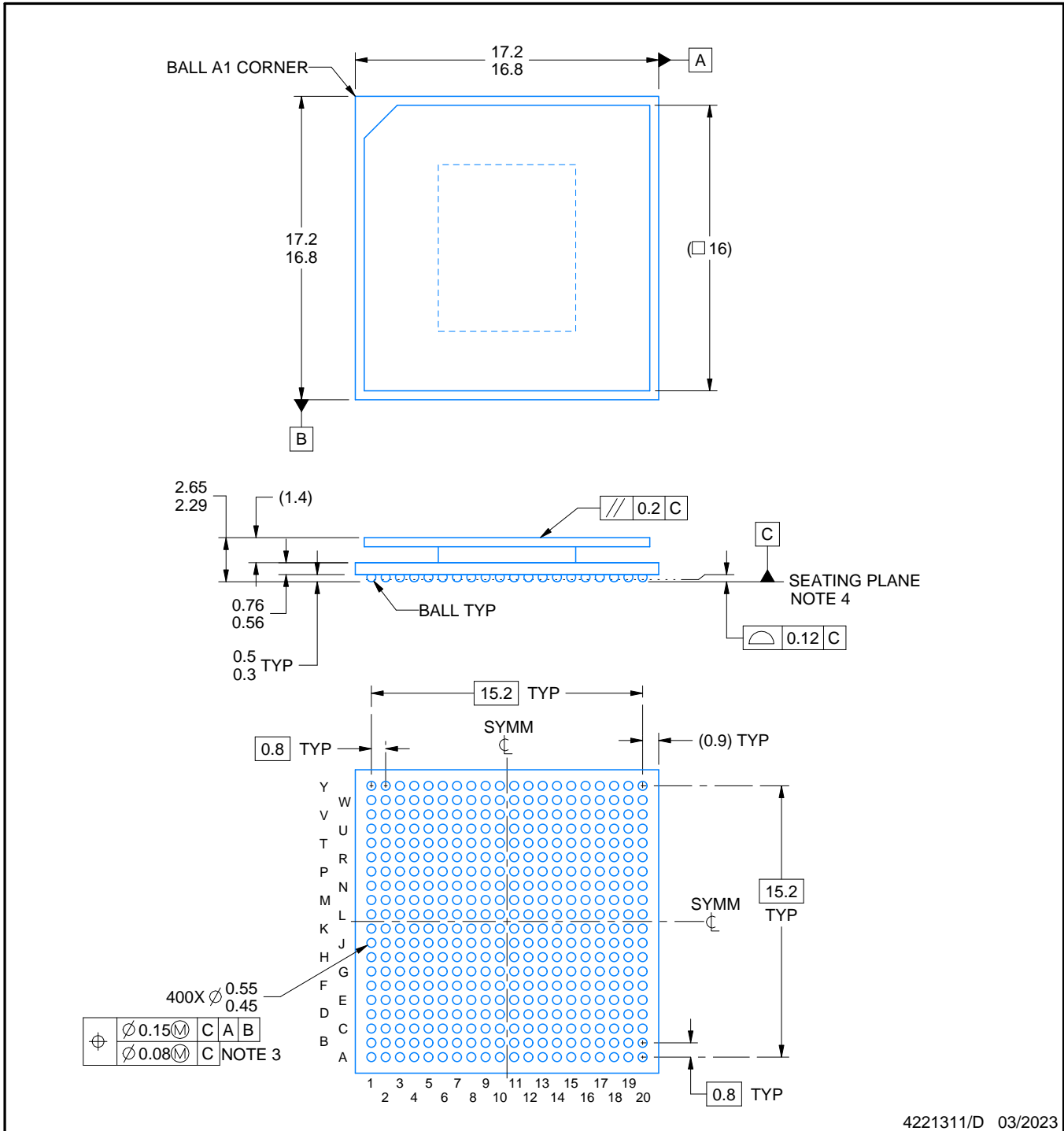
ABJ0400A



PACKAGE OUTLINE

FCBGA - 2.65 mm max height

BALL GRID ARRAY



4221311/D 03/2023

NOTES:

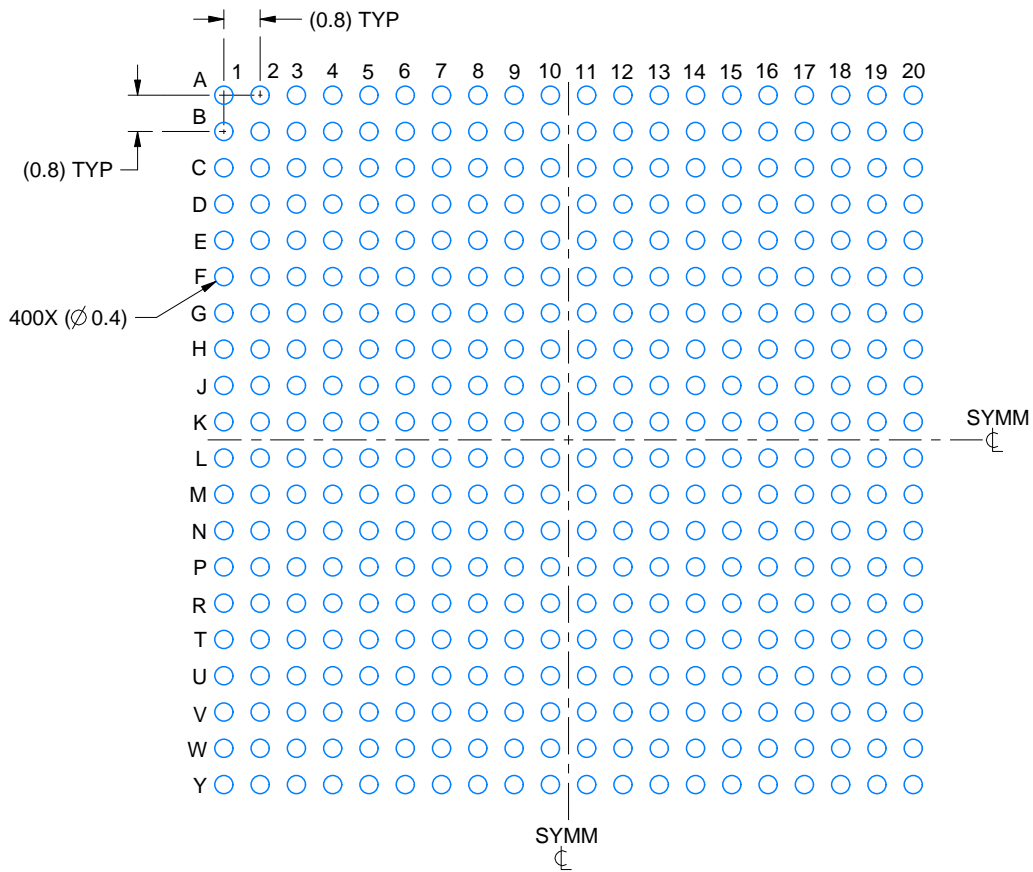
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Dimension is measured at the maximum solder ball diameter, parallel to primary datum C.
4. Primary datum C and seating plane are defined by the spherical crowns of the solder balls.
5. The lids are electrically floating (e.g. not tied to GND).

EXAMPLE BOARD LAYOUT

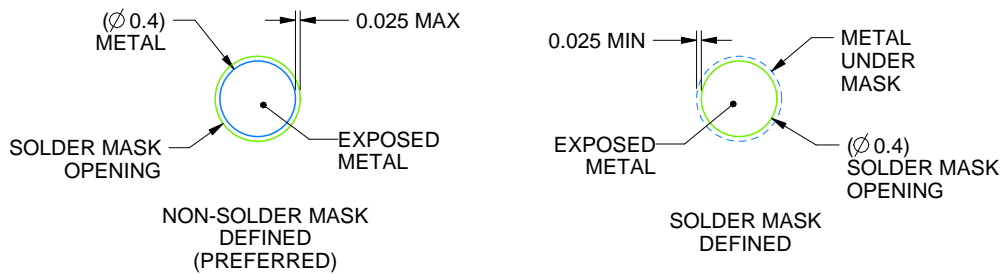
ABJ0400A

FCBGA - 2.65 mm max height

BALL GRID ARRAY



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:6X



SOLDER MASK DETAILS
NOT TO SCALE

4221311/D 03/2023

NOTES: (continued)

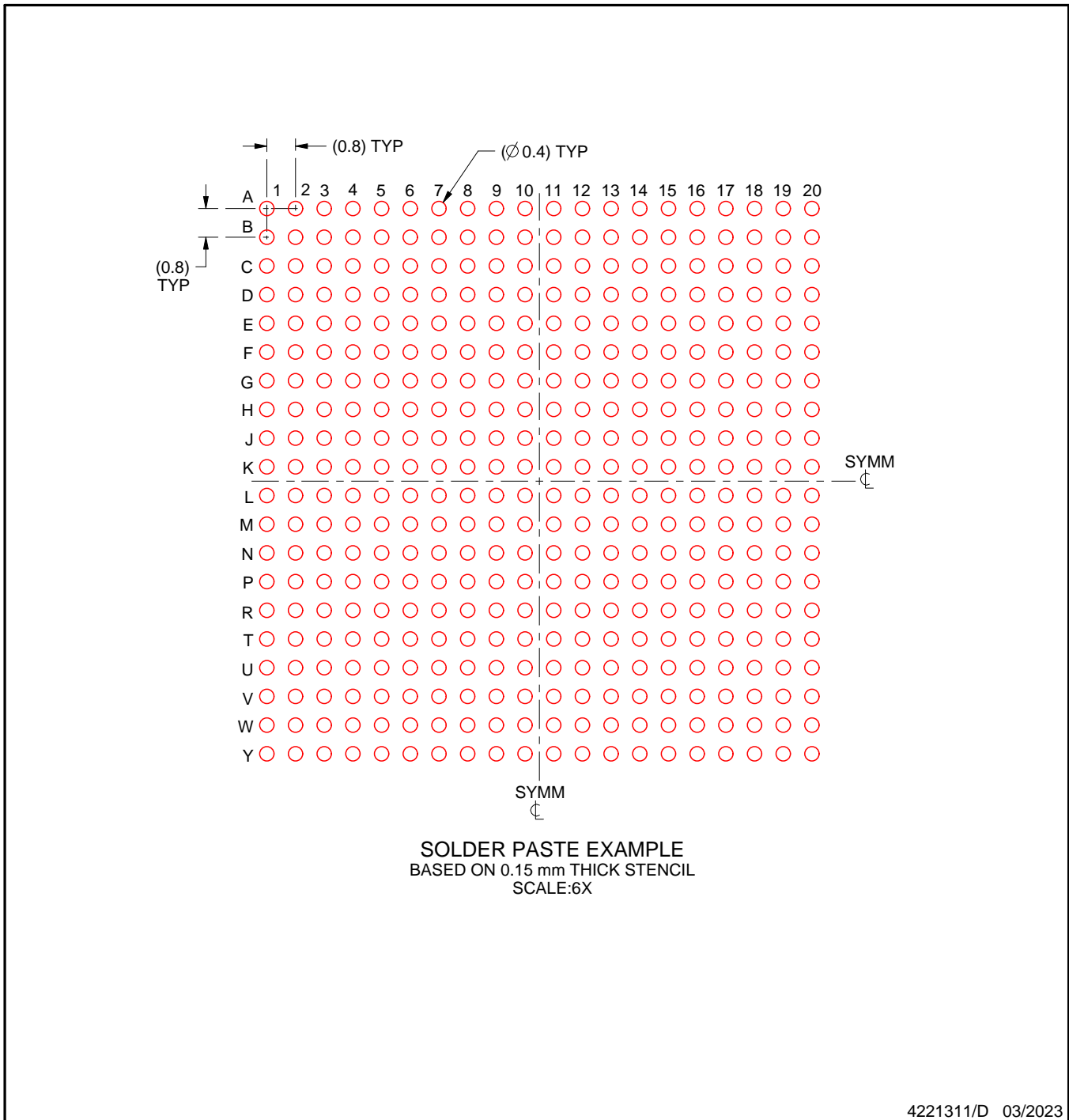
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For more information, see Texas Instruments literature number SPRU811 (www.ti.com/lit/spru811).

EXAMPLE STENCIL DESIGN

ABJ0400A

FCBGA - 2.65 mm max height

BALL GRID ARRAY



NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

重要なお知らせと免責事項

TI は、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス・デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated