

電源パス管理およびI²Cインターフェイス搭載、1.5A、 シングル入力、1セル・スイッチ・モード、Liイオン・バッテリー・チャージャ

特長

- 独立した電源パス制御を備えた高効率スイッチ・モード・チャージャ
 - 深放電バッテリーまたはバッテリー未接続状態でGSMコールを発行
 - 深放電バッテリーまたはバッテリー未接続状態からシステムを瞬時に起動
- 電源パス管理用の高集積バッテリーNチャンネルMOSFETコントローラ
 - 入力定格20V、過電圧保護(OVP)6.5V
 - 最大1.5Aの充電レートに対応する内蔵FET
- 安全で正確なバッテリー管理機能
 - バッテリー・レギュレーション精度：0.5%
 - 充電電流精度：10%
- I²C™インターフェイスによる充電パラメータのプログラミング
 - 充電電圧、充電電流、終了スレッシュホールド、入力電流制限、V_{INDPM}スレッシュホールド
- 電圧ベースのNTC監視入力
 - JEITA互換
- 出力電流制御用の熱レギュレーション保護
- BAT短絡保護
- ソフト・スタート機能により突入電流を低減
- 過熱シャットダウンおよび保護
- 小さな2.8mm×2.8mmの49ボールWCSP、または4mm×4mmのQFN-24パッケージで供給

アプリケーション

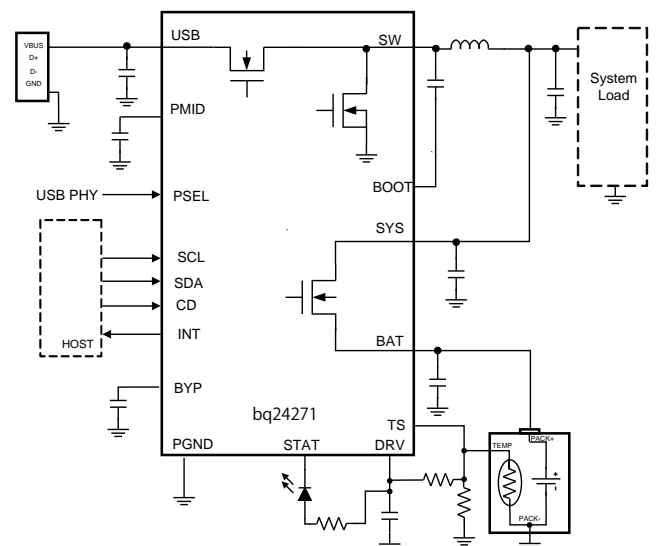
- ハンドヘルド製品
- ポータブル・メディア・プレーヤー
- 携帯用機器
- ネットブックおよびポータブル・インターネット・デバイス

概要

bq24270およびbq24271は、1セルLiイオン・バッテリー・チャージャにシステム電源パス管理機能を搭載した高集積デバイスであり、制限されたスペースで大容量のバッテリーを使用するポータブル・アプリケーション向けに設計されています。複数の入力電流制限に対応しているため、さまざまなソリューションに対してUSBポートまたはより高電力の入力電源(ACアダプタやワイヤレス充電入力など)から動作が可能です。

電源パス管理機能により、bq24270およびbq24271は、高効率のDC/DCコンバータからシステムに電源を供給しながら、同時に独立してバッテリーを充電できます。バッテリー電流を常時監視し、システム負荷で入力電流制限を超える電流が必要な場合には、充電電流を低減します。これにより、適切な充電終了およびタイマ動作が可能になります。システム電圧はバッテリー電圧に従ってレギュレーションされますが、3.5Vを下回ることはありません。この最小システム電圧のサポートによって、システ

アプリケーション回路図



NanoFreeはテキサス・インスツルメンツの商標です。I²C™はNXP P.Y社の商標です。

この資料は、Texas Instruments Incorporated(TI)が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ(日本TI)が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

ムはバッテリー・パックの故障時や未接続時でも動作でき、バッテリーが完全に放電されている場合や未接続の場合でもシステムを瞬時に起動できます。また、電源パス管理アーキテクチャにより、アダプタでシステムのピーク電流を供給できない場合には、バッテリーを補助的に使用してシステムの電流要求を満足できます。これにより、より小さなアダプタを使用可能になります。充電パラメータは、I²Cインターフェイスを使用してプログラミングできます。

バッテリーは、プリチャージ、急速充電の定電流、および定電圧の3つのフェーズによって充電されます。すべての充電フェーズで、内部の制御ループがICの接合部温度を監視し、内部温度スレッシュホールドを超えた場合には充電電流を減少させます。さ

らに、電圧ベースのバッテリー・パック・サーミスタ監視入力(TS)を搭載し、安全な充電のためにバッテリー温度を監視します。bq24270およびbq24271のTS機能は、JEITAに準拠しています。



静電気放電対策

これらのデバイスは、限定的なESD静電破壊保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

製品情報

部品番号 (1) (2)	USB OVP	CEピットのデフォルト	USB検出	安全およびWDタイマ	NTC監視	VBATSHRT または IBATSHRT	パッケージ
bq24270YFFR	6.5 V	0 (充電イネーブル)	D+, D-	搭載	JEITA	3 V 50 mA	WCSP
bq24270YFFT	6.5 V	0 (充電イネーブル)	D+, D-	搭載	JEITA	3 V 50 mA	WCSP
bq24270RGER	6.5 V	0 (充電イネーブル)	D+, D-	搭載	JEITA	3 V 50 mA	RGE
bq24270RGET	6.5 V	0 (充電イネーブル)	D+, D-	搭載	JEITA	3 V 50 mA	RGE
bq24271YFFR	6.5 V	0 (充電イネーブル)	PSEL	搭載	JEITA	3 V 50 mA	WCSP
bq24271YFFT	6.5 V	0 (充電イネーブル)	PSEL	搭載	JEITA	3 V 50 mA	WCSP
bq24271RGER	6.5 V	0 (充電イネーブル)	PSEL	搭載	JEITA	3 V 50 mA	RGE
bq24271RGET	6.5 V	0 (充電イネーブル)	PSEL	搭載	JEITA	3 V 50 mA	RGE

(1) YFFおよびRGEパッケージは以下のオプションで供給できます。

R - テープ・リール、1リール当たり3,000個
T - テープ・リール、1リール当たり250個

(2) この製品はRoHS対応であり、鉛の使用度は製品総重量の0.1%以下です。指定の鉛フリー半田付けプロセスでの使用に適しています。さらに、この製品はパッケージの材質にハロゲンを含まず、製品の全重量の0.1%を超える臭素 (Br) またはアンチモン (Sb) を含みません。

絶対最大定格

動作温度範囲内（特に記述のない限り）(1)

		MIN	MAX	単位
Pin voltage range (with respect to VSS)	USB	-2	20	V
	PMID, BYP, BOOT	-0.3	20	V
	SW	-0.7	12	V
	SDA, SCL, SYS, BAT, STAT, BGATE, DRV, TS, D+, D-, INT, PSEL, CD	-0.3	7	V
BOOT to SW		-0.3	7	V
Output current (continuous)	SW		4.5	A
	SYS		3.5	A
Input current (continuous)	USB		1.75	A
Output sink current	STAT		10	mA
	INT		1	mA
Operating free-air temperature range		-40	85	°C
Junction temperature, T _J		-40	125	°C
Storage temperature, T _{STG}		-65	150	°C

- (1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。特に指定のない限り、すべての電圧値は回路のグランド・ピンを基準にしています。

熱特性について

THERMAL METRIC ⁽¹⁾		bq24270 and bq24721		単位
		YFF (48 PINS)	RGE (24 PINS)	
θ_{JA}	Junction-to-ambient thermal resistance	49.8	32.6	°C/W
θ_{JTop}	Junction-to-case (top) thermal resistance	0.2	30.5	
θ_{JB}	Junction-to-board thermal resistance	1.1	3.3	
Ψ_{JT}	Junction-to-top characterization parameter	1.1	0.4	
Ψ_{JB}	Junction-to-board characterization parameter	6.6	9.3	
θ_{Jcbot}	Junction-to-case (bottom) thermal resistance	N/A	2.6	

- (1) 従来の熱特性パラメータと新しい熱特性パラメータの詳細については、アプリケーション・レポート『IC Package Thermal Metrics』(SPRA953)を参照してください。

推奨動作条件

PARAMETER ⁽¹⁾		MIN	MAX	単位
V _{USB}	USB voltage range	4.2	18	V
	USB operating range	4.2	6	
I _{USB}	Input current USB input		1.5	A
I _{SYS}	Output Current from SW, DC		3	A
I _{BAT}	Charging		1.5	A
	Discharging, using internal battery FET		2.5	
T _J	Operating junction temperature range	0	125	°C

- (1) 固有のスイッチング・ノイズ電圧スパイクが、BOOTまたはSWピン上で絶対最大定格を超えないようにしてください。緊密なレイアウトにより、スイッチング・ノイズを最小限に抑えることができます。

電気的特性

図3の回路、 $V_{(UVLO)} < V_{(USB)} < V_{(OVP)}$ および $V_{(USB)} > V_{(BAT)} + V_{(SLP)}$ 、 $T_J = 0^\circ\text{C} \sim 125^\circ\text{C}$ 、標準値は $T_J = 25^\circ\text{C}$ での値です (特に記述のない限り)。

パラメーター			MIN	TYP	MAX	単位
$I_{(USB)}$	Supply current for control	$V_{(UVLO)} < V_{(USB)} < V_{(OVP)}$ AND $V_{(USB)} > V_{(BAT)} + V_{(SLP)}$ PWM switching	15			mA
		$V_{(UVLO)} < V_{(USB)} < V_{(OVP)}$ AND $V_{(USB)} > V_{(BAT)} + V_{(SLP)}$ PWM NOT switching	5			
		$0^\circ\text{C} < T_J < 85^\circ\text{C}$, High-Z Mode	175			μA
$I_{(BAT)}$	Leakage current from BAT to the supply	$0^\circ\text{C} < T_J < 85^\circ\text{C}$, $V_{(BAT)} = 4.2\text{ V}$, $V_{(USB)} = 0\text{ V}$	5			μA
	Battery discharge current in High Impedance mode (BAT, SW, SYS)	$0^\circ\text{C} < T_J < 85^\circ\text{C}$, $V_{(BAT)} = 4.2\text{ V}$, $V_{(USB)} = 5\text{ V}$ or 0 V , SCL, SDA = 0 V or 1.8 V , High-Z Mode	55			μA
POWER PATH MANAGEMENT						
$V_{(SYS(REG))}$	System regulation voltage	$V_{(BAT)} < V_{(MINSYS)}$	3.6	3.7	3.82	V
		Battery FET turned off	$V_{(BATREG)} + 1.5\%$	$V_{(BATREG)} + 3\%$	$V_{(BATREG)} + 4.17\%$	
$V_{(MINSYS)}$	Minimum system regulation voltage	$V_{(BAT)} < V_{(MINSYS)}$, Input current limit or $V_{(INDPM)}$ active	3.4	3.5	3.62	V
$V_{(BSUP1)}$	Enter supplement mode threshold	$V_{(BAT)} > 2.5\text{ V}$	$V_{(BAT)} - 30\text{ mV}$			V
$V_{(BSUP2)}$	Exit supplement mode threshold	$V_{(BAT)} > 2.5\text{ V}$	$V_{(BAT)} - 10\text{ mV}$			V
$I_{(LIM)}$	Current limit, discharge or supplement mode	Current monitored in internal FET only	7			A
$t_{(DGL(SC1))}$	Deglitch time, SYS short circuit during discharge or supplement mode	Measured from $(V_{(BAT)} - V_{(SYS)}) = 300\text{ mV}$ to BAT = high-impedance	250			μs
$t_{(REC(SC1))}$	Recovery time, SYS short circuit during discharge or supplement mode		60			ms
Battery range for BGATE and supplement mode operation			2.5	4.5		V
BATTERY CHARGER						
$R_{(ON(BAT-SYS))}$	Internal battery charger MOSFET on-resistance	Measured from BAT to SYS, $V_{(BAT)} = 4.2\text{ V}$	YFF pkg	37	57	$\text{m}\Omega$
			RGE pkg	50	70	
$V_{(BATREG)}$	Charge voltage	Operating in voltage regulation, Programmable Range	3.5	4.44		V
	Voltage regulation accuracy	$T_A = 25^\circ\text{C}$	-0.5%	.5%		
			-1%	1%		
$I_{(CHARGE)}$	Fast charge current range	$V_{(BATSHRT)} \leq V_{(BAT)} < V_{(BATREG)}$ programmable range	550	1500		mA
	Fast charge current accuracy	0°C to 125°C	-10%	10%		
$V_{(BATSHRT)}$	Battery short circuit threshold	100 mV hysteresis	2.9	3	3.1	V
$I_{(BATSHRT)}$	Battery short circuit current	$V_{(BAT)} < V_{(BATSHRT)}$	50.0			mA
$t_{(DGL(BATSHRT))}$	Deglitch time for battery short to fast charge transition		32			ms
$I_{(TERM)}$	Termination charge current	$I_{(TERM)} = 50\text{ mA}$	-35%	35%		
		$I_{(TERM)} \geq 100\text{ mA}$	-15%	15%		
$t_{(DGL(TERM))}$	Deglitch time for charge termination	Both rising and falling, 2-mV over-drive, $t_{(RISE)}$, $t_{(FALL)} = 100\text{ ns}$	32			ms
$V_{(RCH)}$	Recharge threshold voltage	Below $V_{(BATREG)}$	120			mV
$t_{(DGL(RCH))}$	Deglitch time	$V_{(BAT)}$ falling below $V_{(RCH)}$, $t_{(FALL)} = 100\text{ ns}$	32			ms
$V_{(DETECT)}$	Battery detection voltage	During battery detection source cycle	3.3			V
		During battery detection sink cycle	3			
$I_{(DETECT)}$	Battery detection current before charge done (sink current)	Termination enabled (EN_TERM = 1)	2.5			mA
$t_{(DETECT)}$	Battery detection time	Termination enabled (EN_TERM = 1)	250			ms
$V_{(IH)}$	PSEL, CD input high logic level		1.3			V
$V_{(IL)}$	PSEL, CD input low logic level		0.4			V

電氣的特性

図3の回路、 $V_{(UVLO)} < V_{(USB)} < V_{(OVP)}$ および $V_{(USB)} > V_{(BAT)} + V_{(SLP)}$ 、 $T_J = 0^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ での値です (特に記述のない限り)。

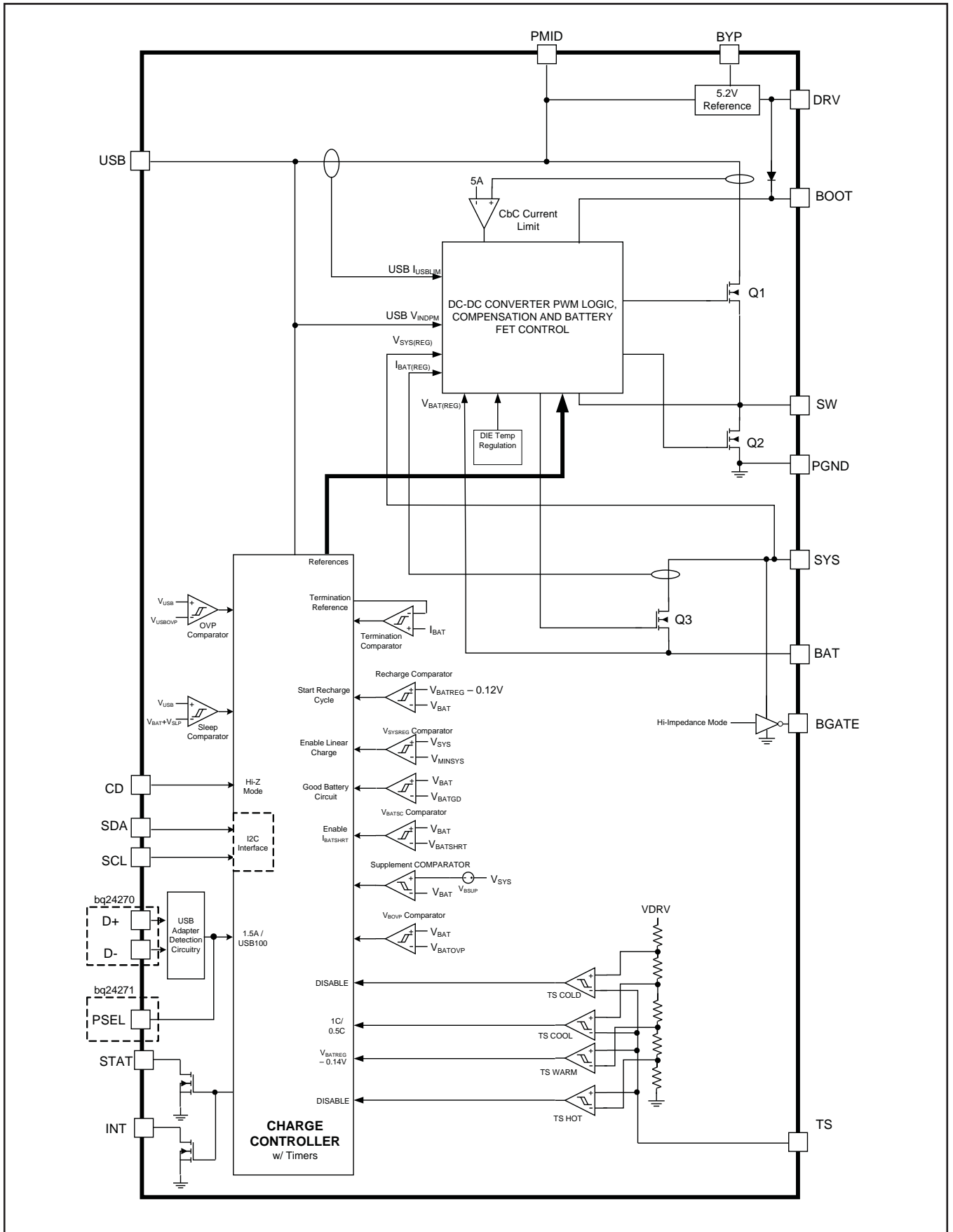
PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT	
INPUT CURRENT LIMITING							
$I_{(USBLIM)}$	Input current limit threshold (USB input)	USB charge mode, $V_{(USB)} = 5\text{ V}$, DC Current pulled from SW	$I_{(USBLIM)} = \text{USB100}$	90	95	100	mA
			$I_{(USBLIM)} = \text{USB500}$	400	475	500	
			$I_{(USBLIM)} = \text{USB150}$	135	142.5	150	
			$I_{(USBLIM)} = \text{USB900}$	800	850	900	
			$I_{(USBLIM)} = \text{USB800}$	700	750	800	
			$I_{(USBLIM)} = 1.5\text{ A}$	1250	1400	1500	
$V_{(IN_DPM)}$	Input based DPM threshold range	Charge mode, programmable via I ² C	4.2		4.76	V	
	$V_{(IN_DPM)}$ threshold Accuracy		-2%		2%		
VDRV BIAS REGULATOR							
$V_{(DRV)}$	Internal bias regulator voltage	$V_{(USB)} > 5.45\text{ V}$	5	5.2	5.45	V	
$I_{(DRV)}$	DRV Output current		10			mA	
$V_{(DO_DRV)}$	DRV Dropout voltage ($V_{(USB)} - V_{(DRV)}$)	$I_{(USB)} = 1\text{ A}$, $V_{(USB)} = 5\text{ V}$, $I_{(DRV)} = 10\text{ mA}$			450	mV	
STATUS OUTPUT (STAT, INT)							
$V_{(OL)}$	Low-level output saturation voltage	$I_O = 10\text{ mA}$, sink current			0.4	V	
$I_{(IH)}$	High-level leakage current	$V_{(CHG)} = V_{(PG)} = 5\text{ V}$			1	mA	
PROTECTION							
$V_{(UVLO)}$	IC active threshold voltage	$V_{(USB)}$ rising	3.6	3.8	4	V	
$V_{(UVLO(HYS))}$	IC active hysteresis	$V_{(USB)}$ falling from above $V_{(UVLO)}$	120	150		mV	
$V_{(SLP)}$	Sleep-mode entry threshold, $V_{(USB)} - V_{(BAT)}$	$2\text{ V} \leq V_{(BAT)} \leq V_{(BATREG)}$, $V_{(USB)}$ falling	0	40	100	mV	
$V_{(SLP_EXIT)}$	Sleep-mode exit hysteresis	$2\text{ V} \leq V_{(BAT)} \leq V_{(BATREG)}$	40	100	175	mV	
	Deglitch time for supply rising above $V_{(SLP)} + V_{(SLP_EXIT)}$	Rising voltage, 2-mV over drive, $t_{(RISE)} = 100\text{ ns}$		30		ms	
	Bad source detection threshold			$V_{(IN_DPM)} - 80\text{ mV}$		V	
	Deglitch on bad source detection			32		ms	
$V_{(OVP)}$	Input supply OVP threshold voltage	USB, $V_{(USB)}$ Rising	6.3	6.5	6.7	V	
$V_{(OVP(HYS))}$	$V_{(OVP)}$ hysteresis	Supply falling from $V_{(OVP)}$		100		mV	
$V_{(BOVP)}$	Battery OVP threshold voltage	$V_{(BAT)}$ threshold over $V_{(OREG)}$ to turn off charger during charge	$1.025 \times V_{(BATREG)}$	$1.05 \times V_{(BATREG)}$	$1.075 \times V_{(BATREG)}$	V	
	$V_{(BOVP)}$ hysteresis	Lower limit for $V_{(BAT)}$ falling from above $V_{(BOVP)}$		1		% of $V_{(BATREG)}$	
$V_{(BAT(UVLO))}$	Battery UVLO threshold voltage	$V_{(BAT)}$ rising, 100 mV hysteresis		2.5		V	
$I_{(LIMIT)}$	Cycle by Cycle current limit	$V_{(SYS)}$ shorted	4.1	4.9	5.6	A	
$T_{(SHUTDWN)}$	Thermal trip			165		$^{\circ}\text{C}$	
	Thermal hysteresis			10		$^{\circ}\text{C}$	
$T_{(REG)}$	Thermal regulation threshold	Charge current begins to cut off		120		$^{\circ}\text{C}$	
	Safety timer accuracy		-20%		20%		
PWM							
	Internal top reverse blocking MOSFET on-resistance	$I_{(IN_LIMIT)} = 500\text{ mA}$, Measured from $V_{(USB)}$ to PMIDU		95	175	m Ω	
	Internal top N-channel Switching MOSFET on-resistance	Measured from PMIDU to SW		100	175	m Ω	
	Internal bottom N-channel MOSFET on-resistance	Measured from SW to PGND		65	115	m Ω	
$f_{(OSC)}$	Oscillator frequency		1.35	1.50	1.65	MHz	
$D_{(MAX)}$	Maximum duty cycle			95%			
$D_{(MIN)}$	Minimum duty cycle		0%				

電気的特性

図3の回路、 $V_{(UVLO)} < V_{(USB)} < V_{(OVP)}$ および $V_{(USB)} > V_{(BAT)} + V_{(SLP)}$ 、 $T_J = 0^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ での値です(特に記述のない限り)。

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
BATTERY-PACK NTC MONITOR						
V_{HOT}	High temperature threshold	$V_{\text{(TS)}}$ falling	29.7	30	30.5	% V_{DRV}
$V_{\text{HOT(HYS)}}$	Hysteresis on high threshold	$V_{\text{(TS)}}$ rising		1		
V_{WARM}	High temperature threshold	$V_{\text{(TS)}}$ falling	37.9	38.3	39.6	% V_{DRV}
$V_{\text{WARM(HYS)}}$	Hysteresis on high threshold	$V_{\text{(TS)}}$ rising		1		
V_{COOL}	Low temperature threshold	$V_{\text{(TS)}}$ rising	56	56.5	56.9	% V_{DRV}
$V_{\text{COOL(HYS)}}$	Hysteresis on low threshold	$V_{\text{(TS)}}$ falling		1		
V_{COLD}	Low temperature threshold	$V_{\text{(TS)}}$ rising	59.5	60	60.4	% V_{DRV}
$V_{\text{COLD(HYS)}}$	Hysteresis on low threshold	$V_{\text{(TS)}}$ falling		1		
TS_{OFF}	TS Disable threshold	$V_{\text{(TS)}}$ rising, 2% $V_{\text{(DRV)}}$ Hysteresis	70		73	% V_{DRV}
$t_{\text{DGL(TS)}}$	Deglitch time on TS change			50		ms
D+/D- Detection (bq24270)						
$V_{\text{D+}_\text{SRC}}$	D+ Voltage Source		0.5	0.6	0.7	V
$I_{\text{D+}_\text{SRC}}$	D+ Connection Check Current Source		7		14	μA
$I_{\text{D-}_\text{SINK}}$	D- Current Sink		50	100	150	μA
I_{D_LKG}	Leakage Current into D+/D-	D-, switch open	-1		1	μA
		D+, switch open	-1		1	μA
$V_{\text{D+}_\text{LOW}}$	D+ Low Comparator Threshold		0.8			V
$V_{\text{D-}_\text{LOW}}$	D- Low Comparator Threshold		250		400	mV
$R_{\text{D-}_\text{DWN}}$	D- Pulldown for Connection Check		14.25		24.8	k Ω
BATGD Operation						
V_{BATGD}	Good Battery threshold		3.6	3.8	3.9	V
	Deglitch for good battery threshold	$V_{\text{(BAT)}}$ rising to HIGH-Z mode, DEFAULT Mode Only		32		ms
I²C Compatible Interface						
V_{IH}	Input high threshold level	$V_{\text{(PULL-UP)}} = 1.8 \text{ V}$, SDA and SCL	1.3			V
V_{IL}	Input low threshold level	$V_{\text{(PULL-UP)}} = 1.8 \text{ V}$, SDA and SCL			0.4	V
V_{OL}	Output low threshold level	$I_{\text{L}} = 10 \text{ mA}$, sink current			0.4	V
I_{BIAS}	High-Level leakage current	$V_{\text{(PULL-UP)}} = 1.8 \text{ V}$, SDA and SCL			1	μA
t_{WATCHDOG}	Watchdog Timer timeout		30			s

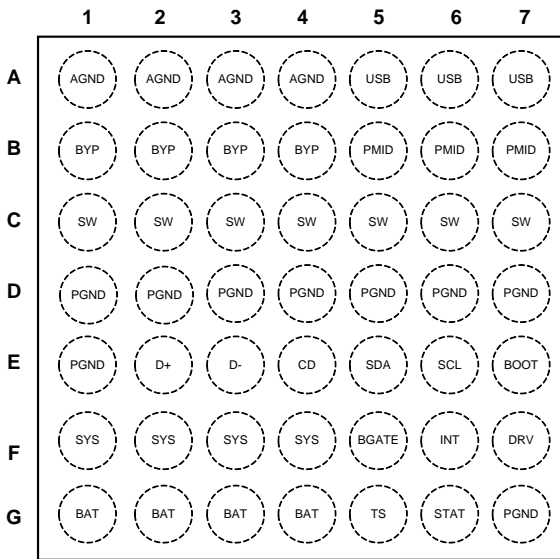
ブロック図



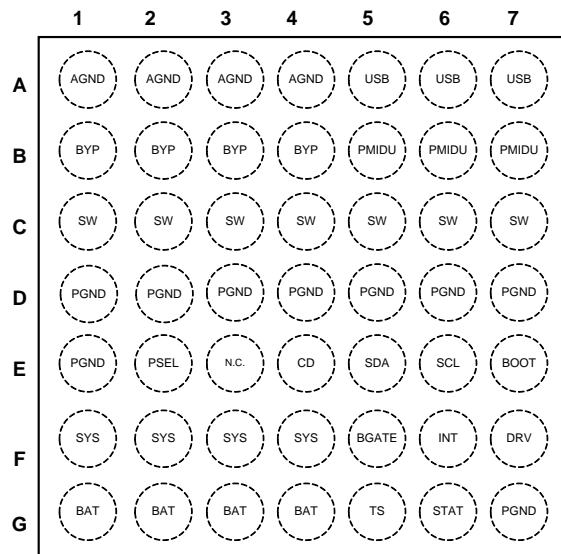
ピン構成

49ボール2.78mm×2.78mm WCSP

bq24270 (Top View)

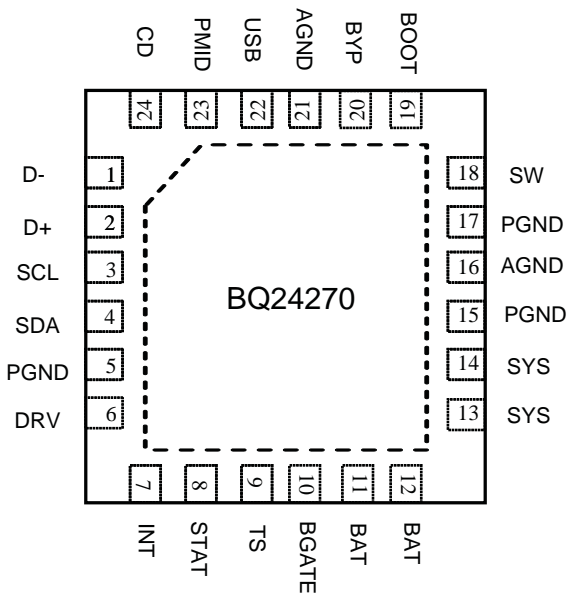


bq24271 (Top View)

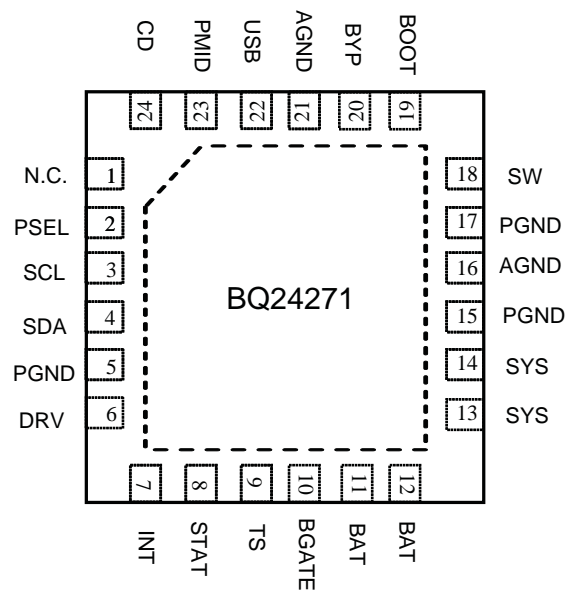


24ピンRGE

bq24270 (Top View)



bq24271 (Top View)



ピン機能

ピン名	ピン番号 bq24270		ピン番号 bq24271		I/O	説明
	YFF	RGE	YFF	RGE		
AGND	A1-A4	16, 21	A1-A4	16, 21	I	グラウンド端子。サーマル・パッド (QFNの場合のみ)、および回路のグラウンド・プレーンに接続します。
USB	A5-A7	22	A5-A7	22	I	USB入力電源。USB端子は、外部DC電源 (ACアダプタまたはUSBポート) に接続します。1 μ F以上のセラミック・コンデンサを使用してUSB端子をPGNDにバイパスします。
BYP	B1-B4	20	B1-B4	20	O	内部電源のバイパス。0.1 μ F以上のセラミック・コンデンサを使用してBYP端子をGNDにバイパスします。
PMID	B5-B7	23	B5-B7	23	O	USB入力用の逆電流ブロックMOSFETおよびハイサイドMOSFET接続点。4.7 μ F以上のセラミック・コンデンサを使用してPMID端子をGNDにバイパスします。PMID端子に外部負荷を接続する場合には、注意が必要です。PMID端子出力は電流制限されていません。PMID端子で短絡が発生すると、ICの損傷につながります。
SW	C1-C7	18	C1-C7	18	O	インダクタ接続。外部インダクタのスイッチング側に接続します。
PGND	D1-D7, E1, G7	5, 15, 17	D1-D7, E1, G7	5, 15, 17	-	グラウンド端子。サーマル・パッド (QFNの場合のみ)、および回路のグラウンド・プレーンに接続します。
D+	E2	2	-	-	I	USB入力アダプタ検出用のD+およびD-接続。
D-	E3	1	-	-	I	USB入力によって充電サイクルが開始されたときに、D+端子とD-端子の間に短絡が検出された場合は、USB入力電流制限が1.5Aに設定されます。短絡が検出されなければ、USB100モードが選択されます。
CD	E4	24	E4	24	I	ICハードウェア・ディスエーブル入力。CD端子をHighにすると、bq24270およびbq24271はハイ・インピーダンス・モードになります。通常動作を行うには、CD端子をLowにします。
SDA	E5	4	E5	4	I/O	I2Cインターフェイス・データ。SDA端子は、10k Ω の抵抗を通してロジック・レベルに接続します。
SCL	E6	3	E6	3	I	I2Cインターフェイス・クロック。SCL端子は、10k Ω の抵抗を通してロジック・レベルに接続します。
BOOT	E7	19	E7	19	I	ハイサイドMOSFETゲート・ドライバ電源。ハイサイドMOSFETのゲート駆動用に、BOOT端子とSW端子の間に0.01 μ Fのセラミック・コンデンサ (電圧定格 > 10V) を接続します。
PSEL	-	-	E2	2	I	USBソース検出入力。USB入力にUSBソースを接続する場合には、PSEL端子をHighに設定します。PSEL端子がHighのとき、ICはUSBに対して100mAの入力電流制限で起動します。USB入力にACアダプタを接続する場合には、PSEL端子をLowに設定します。PSEL端子がLowのとき、ICはUSBに対して1.5Aの入力電流制限で起動します。
SYS	F1-F4	13, 14	F1-F4	13, 14	I/O	システム電圧センスおよびチャージャFET接続。SYS端子は、出力バルク・コンデンサ上でシステム出力に接続します。SYS端子は10 μ Fでローカルにバイパスします。
BGATE	F5	10	F5	10	O	外部放電MOSFETゲート接続。BGATE端子は、外部PチャネルMOSFETを駆動して、非常に低抵抗の放電パスを提供します。BGATE端子は、外部MOSFETのゲートに接続します。ハイ・インピーダンス・モード時、および入力未接続時は、BGATE端子はLowになります。
INT	F6	7	F6	7	O	ステータス出力。INT端子は、充電ステータスおよび障害割り込みを通知するオープン・ドレイン出力です。INT端子は、充電中はLowになります。充電完了時、またはチャージャがディスエーブルの場合、INT端子はハイ・インピーダンスです。障害が発生した場合は、ホストに対する割り込みとして128 μ sのパルスが送信されます。INT端子は、制御レジスタのEN_STATビットを使用してイネーブル/ディスエーブルにできます。INT端子は、ホスト・プロセッサとの通信のため、100k Ω の抵抗を通してロジック・レベルに接続します。
DRV	F7	6	F7	6	O	ゲート駆動電源。DRV端子は、内部MOSFETのゲート駆動用のバイアス電源です。1 μ Fのセラミック・コンデンサを使用して、DRV端子をPGNDにバイパスします。DRV端子は、最大10mAの外部負荷の駆動に使用できます。入力が接続され、 $V_{USB} > V_{UVLO}$ かつ $V_{USB} > (V_{BAT} + V_{SLP})$ のときに、DRV端子はアクティブになります。
BAT	G1-G4	11, 12	G1-G4	11, 12	I/O	バッテリー接続。バッテリーの正端子に接続します。また、BAT端子は1 μ Fのコンデンサを使用してGNDにバイパスします。
TS	G5	9	G5	9	I	バッテリー・バックNTCモニタ。TS端子は、DRVとGNDの間の分圧抵抗回路のセンター・タップに接続します。TS端子とGNDの間に、NTCを接続します。TS機能には、JEITA互換の4つのスレッシュホールドがあります。TS障害は、I2Cインターフェイスによって通知されます。動作および抵抗値の選択の詳細については、「NTCモニタ」を参照してください。

ピン機能

ピン名	ピン番号 bq24270		ピン番号 bq24271		I/O	説明
	YFF	RGE	YFF	RGE		
STAT	G6	8	G6	8	O	ステータス出力。STAT端子は、充電ステータスおよび障害割り込みを通知するオープン・ドレイン出力です。STAT端子は、充電中はLowになります。充電完了時、またはチャージャがディスエーブルの場合、STAT端子はハイ・インピーダンスです。障害が発生した場合は、ホストに対する割り込みとして128 μ sのパルスが送信されます。STAT端子は、制御レジスタのEN_STATビットを使用してイネーブル/ディスエーブルにできます。STAT端子は、状態表示用のLEDを使用してロジック・レベルに接続するか、または、ホスト・プロセッサとの通信用に10k Ω の抵抗を通してロジック・レベルに接続します。
サーマルパッド	—	パッド	—	パッド	-	露出したサーマル・パッドとデバイスのVSSピンの間は、内部で電気的に接続されています。サーマル・パッドは、プリント基板上のVSSピンと同じ電位に接続する必要があります。サーマル・パッドは、デバイスの主グラウンド入力としては使用しないでください。

標準アプリケーション回路

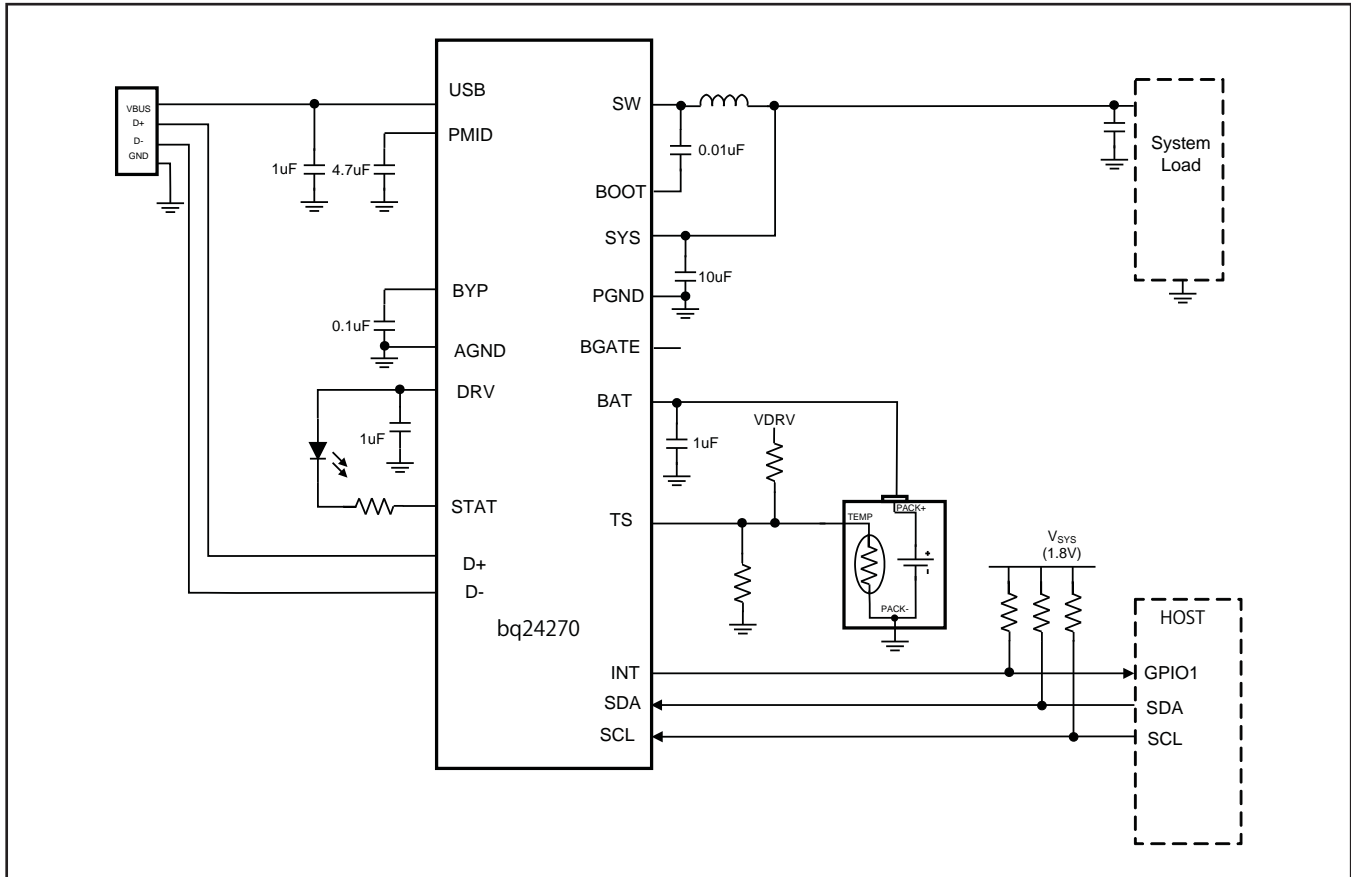


図1. 標準アプリケーション回路 - bq24270、外部放電FETなし

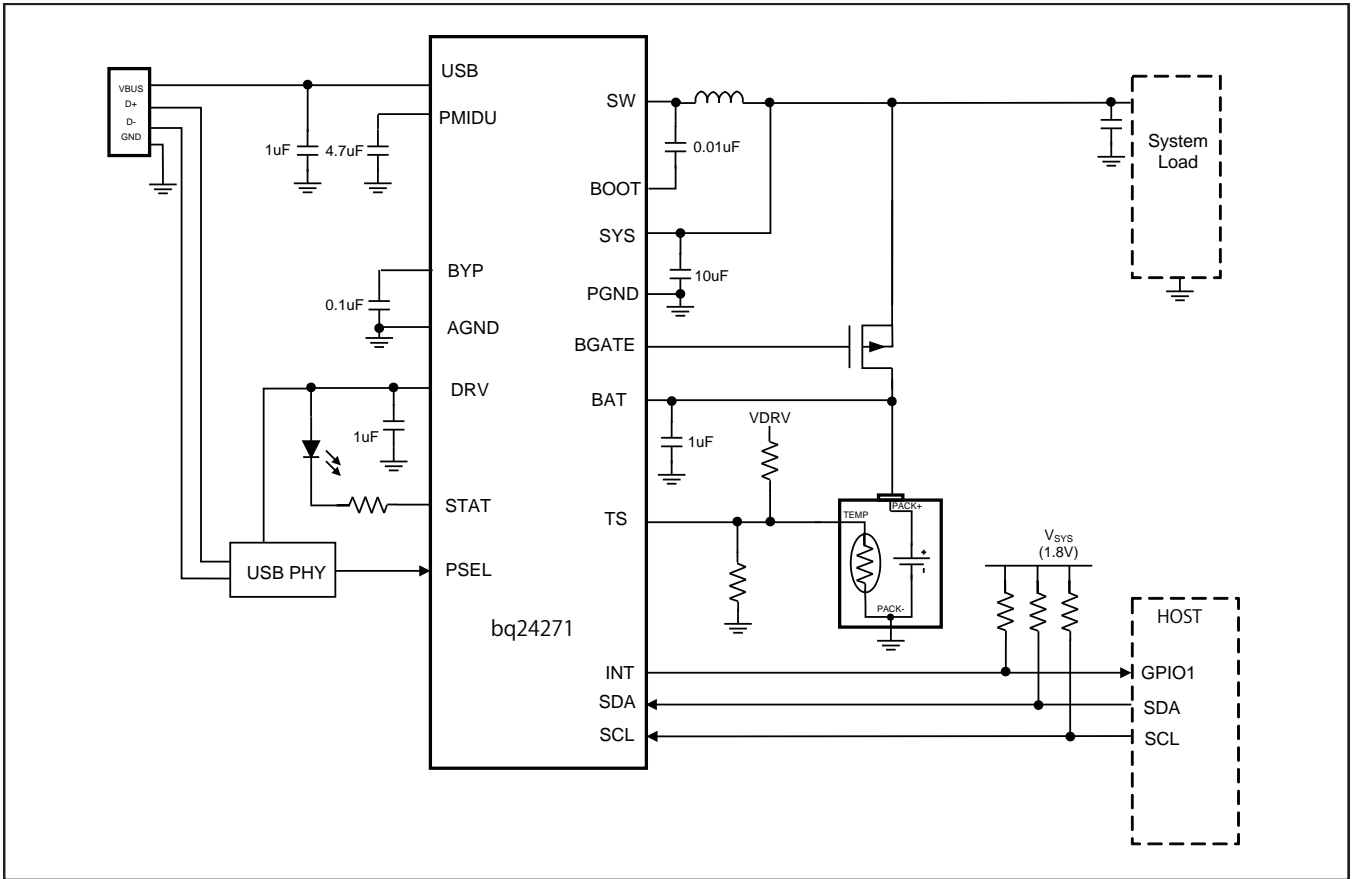


図2. 標準アプリケーション回路 - bq24271、外部放電FETあり

詳細説明

bq24270およびbq24271は、1セルLiイオン・バッテリー・チャージャにシステム電源パス管理機能を搭載した高集積デバイスであり、制限されたスペースで大容量のバッテリーを使用するポータブル・アプリケーション向けに設計されています。このシングル入力1セル・チャージャは、さまざまなソリューションに対してUSBポートまたは他の電源(ACアダプタやワイヤレス充電入力など)から動作が可能です。

電源パス管理機能により、bq24270およびbq24271は、高効率のDC/DCコンバータからシステムに電源を供給しながら、同時に独立してバッテリーを充電できます。バッテリー電流を常時監視し、システム負荷で入力電流制限を超える電流が必要な場合には、充電電流を低減します。これにより、適切な充電終了が可能となり、システムはバッテリー・パックの故障時や未接続時でも動作できます。さらに、バッテリーが完全に放電されている場合や未接続の場合でもシステムを瞬時に起動できます。また、電源パス管理アーキテクチャにより、アダプタでシステムのピーク電流を供給できない場合には、バッテリーを補助的に使用してシステムの電流要求を満足できます。これにより、より小さなアダプタを使用可能になります。充電パラメータは、I²Cインターフェイスを使用してプログラミングできます。

バッテリーは、準備、定電流、定電圧の3つのフェーズによって充電されます。すべての充電フェーズで、内部の制御ループがICの接合部温度を監視し、内部温度スレッシュホールドを超えた場合には充電電流を減少させます。

充電モードの動作

充電プロファイル

内部のバッテリーMOSFETを使用して、バッテリーを充電します。バッテリーがMINSYS電圧を超えている場合は、内部FETがオンになって効率を最大化し、PWMコンバータによってバッテリーへの充電電流がレギュレーションされます。バッテリーがMINSYSを下回ると、SYSはV_{SYS(REG)}にレギュレーションされ、バッテリーFETを使って充電電流をレギュレーションしながらバッテリーが充電されます。充電電流は、次の5つのループから影響を受けます。

- ・ 定電流ループ(CC)
- ・ 定電圧ループ(CV)
- ・ 熱レギュレーション・ループ
- ・ 最小システム電圧ループ(MINSYS)
- ・ 入力電圧動的電源管理ループ(V_{IN-DPM})

充電プロセス中は、5つすべてのループがイネーブルになり、その中の1つが支配的な制御要因となります。bq24270は、1セル・アプリケーション用の高精度のリチウム・イオン/リチウム・ポリマー充電システムをサポートします。動的電源パス管理(DPPM)機能によってシステム電圧が最小V_{MINSYS}にレギュレーションされるため、バッテリーが未接続の場合や深放電されている場合でも、スタートアップが可能になります。図3に、最小システム出力電圧機能を含む標準充電プロファイルを示します。

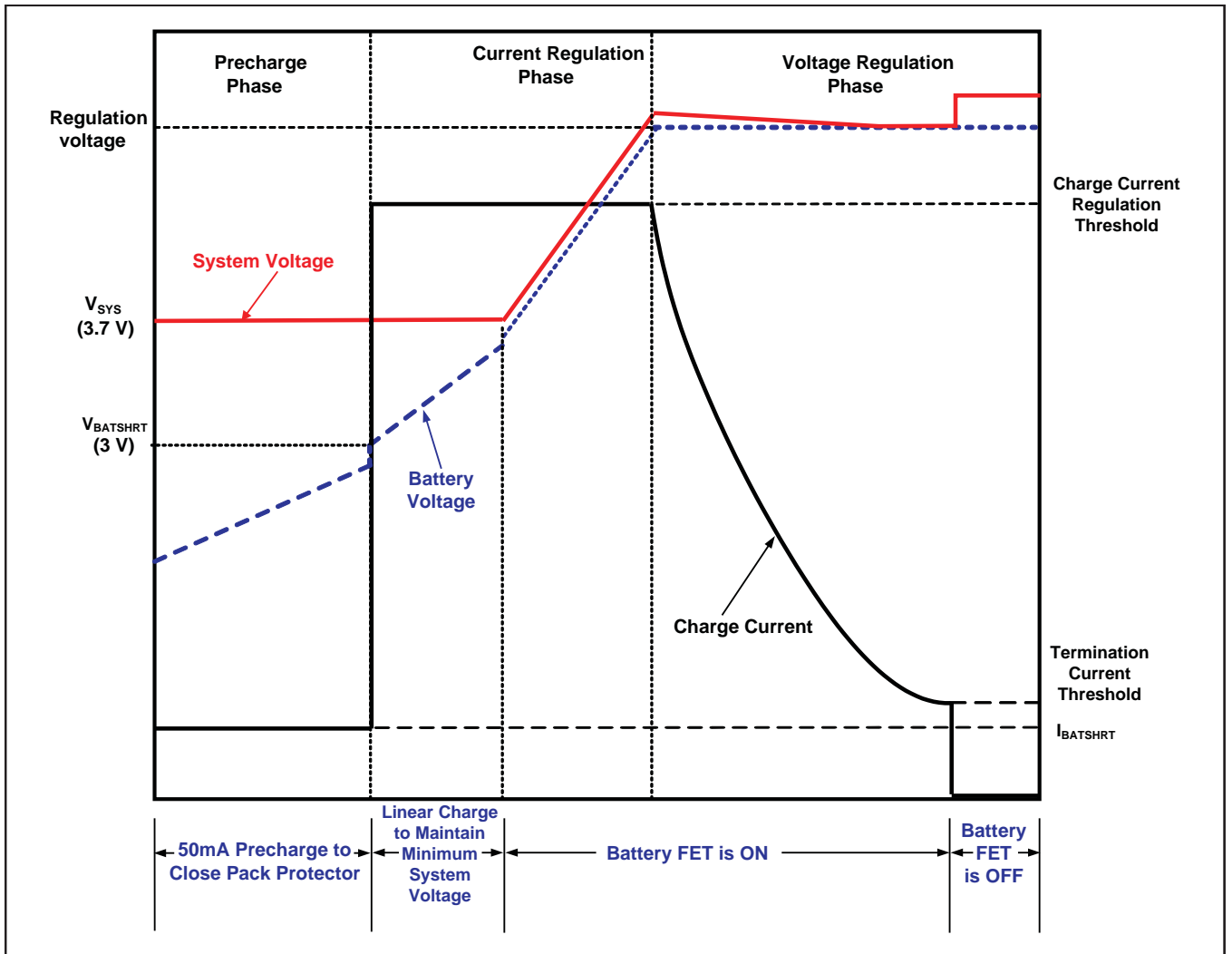


図3. bq24270およびbq24271の標準充電プロフィール

充電モードでのPWMコントローラ

bq24270およびbq24271は、システムへの給電と充電電流の供給のために、1.5MHzの固定周波数電圧モード・コントローラを内蔵しています。電圧ループは内部で補償され、安定動作のために十分な位相マージンが確保されるため、低ESRの小さなセラミック・コンデンサを使用できます。デバイスの入力回路では、電源電圧が V_{BAT} より低いときにはバッテリーが放電されないようになっています。ハイサイドN-MOSFET(Q1)のスイッチングによって、出力に供給される電力を制御します。DRV LDOがローサイドMOSFETのゲート駆動を提供する一方で、外部ブートストラップ・コンデンサを使用したブートストラップ回路(BST)によってQ1のゲート駆動電圧が昇圧されます。

入力はサイクル毎の電流制限によって保護され、この電流はQ1に対する内部センスMOSFETを通して検出されます。電流制限のスレッシュホールドは、公称5Aのピーク電流に設定されています。また、入力では、電源からの電流を制限する入力電流制限も使用されます。

バッテリー充電プロセス

バッテリーが深放電されているか短絡されている($V_{(BAT)} < V_{(BATSHRT)}$) 場合、bq24270およびbq24271は、 $I_{BATSHRT}$ を供給してパックの保護スイッチを閉じ、バッテリー電圧を許容される充電レベルまで高めます。この間、バッテリーFETはリニアにレギュレーションされ、システム出力は $V_{SYS(REG)}$ に保持されます。バッテリーが $V_{(BATSHRT)}$ を上回ると、充電電流は I^2C レジスタの設定値に保持されます。バッテリーFETはリニアにレギュレーションされ、システム電圧は $V_{SYS(REG)}$ に保持されます。通常状態では、この領域で経過する時間が充電時間全体に占める割合は小さいため、充電電流のリニア・レギュレーションが長い時間にわたって全体の充電効率に影響することはありません。ダイ温度が上昇した場合には、熱レギュレーション回路によって、ダイ温度が125°C未満となるように充電電流が低減されます。SYS出力の電流制限に達した場合(入力電流制限または $V_{(IN_DPM)}$ によって制限)、SYS出力は $V_{(MINSYS)}$ 出力電圧まで降下します。この場合、最小システム電圧を維持しながら、システムに必要なすべての電流が提供されるように、電流が低減されます。充電電流が0mAまで低下した場合、SYSからそれ以上の電流を供給しようとする出力がバッテリー電圧まで低下し、デバイスは補助モードに入ります(詳細については、「動的電源パス管理」を参照してください)。

システム電圧が $V_{SYS(REG)}$ (約3.5V)を超えて上昇し始めるのに十分なレベルまでバッテリーが充電されると、バッテリーFETが完全にオンになり、バッテリーはI²Cインターフェイスによって設定された充電電流 $I(CHARGE)$ によって充電されます。急速充電電流のスルー・レートは、過渡事象による電流および電圧のオーバーシュートが最小限となるよう制御されます。バッテリーがレギュレーション電圧へと充電されるまでの間、充電電流は $I(CHARGE)$ に保持されます。バッテリー電圧がレギュレーション電圧 $V(BATREG)$ に近づくと、充電電圧は図3に示すように低下しますが、SYS出力は引き続きバッテリーに接続されています。BATピンとPGNDピンの間のバッテリー・バック電圧を監視することで、電圧レギュレーション用の帰還が行われます。 $V(BATREG)$ は1セル電圧バッテリーを対象とし、レギュレーション電圧はI²Cインターフェイスを使用してプログラミングできます(3.5V~4.44V)。

デバイスは、電圧レギュレーション・フェーズ中に充電電流を監視します。終了スレッシュホールド $I(TERM)$ が検出され、バッテリー電圧が再充電スレッシュホールドを超えている場合、デバイスは充電を終了し、バッテリー充電FETをオフにして、バッテリー検出を開始します。バッテリーが検出されると(「バッテリー検出」を参照)、デバイスは充電完了状態になります。システム出力は $V_{SYS(REG)}$ に保持され、入力からの最大電流をサポートし、デバイスはバッテリー補助モードに入ります(詳細については、「動的電源パス管理」を参照してください)。終了電流レベルはプログラミング可能です。充電電流終了機能をディスエーブルにするには、ホストで充電制御レジスタの充電終了ビット(TE)を0に設定します。詳細については、I²Cのセクションを参照してください。

1. バッテリー電圧が $V(BATREG)-V(RCH)$ スレッシュホールドを下回る
2. $V(USB)$ の切り替え
3. \overline{CE} ビットの切り替え、またはRESETビットの設定
4. Hi-Zビットの切り替え

バッテリー検出

bq終了条件が満足されると、バッテリー検出サイクルが開始されます。バッテリー検出中は、 $V(BAT)$ から電流 $I(DETECT)$ が時間 $t(DETECT)$ だけ流れ、バッテリーが存在するかどうかを確認します。バッテリー電圧が時間 $t(DETECT)$ の全体にわたって $V(DETECT)$ を超えていた場合、バッテリーが存在すると判断し、ICは「充電完了」状態になります。 $V(BAT)$ が $V(DETECT)$ を下回っている場合、「バッテリー未接続」障害が通知され、引き続きバッテリー検出が行われます。バッテリー検出の次のサイクルでは、bq24270およびbq24271は電流 $I(BATSHRT)$ を時間 $t(DETECT)$ にわたってオンにします。 $V(BAT)$ が $V(DETECT)$ まで上昇した場合は、電流ソースがオフになり、 $t(DETECT)$ の経過後、引き続き電流シンク・サイクルを通してバッテリー検出が行われます。バッテリー検出は、充電がディスエーブルになるか、バッテリーが検出されるまで続行されます。バッテリーが検出されると、障害ステータスがクリアされ、新しい充電サイクルが開始されます。充電がディスエーブルの場合、バッテリー検出は実行されません。

動的電源パス管理

bq24270およびbq24271には、バッテリーに接続された外部システム負荷に電源を供給するSYS出力があります。この出力は、ソースがUSBまたはBATに接続されたときにアクティブになります。以下の節では、ソースを電源に接続する場合とバッテリー・ソースのみの場合のSYSの動作を説明します。

入力ソースを接続

有効な入力ソースが接続されると、バック・コンバータがオンになり、SYS上の負荷に電力を供給します。STAT/INTから128 μ sのパルスで割り込みが発行され、ホストは何らかの変化があったことを認識します。FAULTビットからは正常状態が読み出され、電源ステータス・レジスタには、新しい電源が接続されたことが示されます。制御レジスタ(0x02)の \overline{CE} ビット(ビット1)によって、充電サイクルが開始されるかどうかが決まります。デフォルトでは($\overline{CE} = 0$)、有効な入力ソースが接続されると、bq24270およびbq24271は充電サイクルをイネーブルにします。 \overline{CE} ビットが1の場合は、有効な入力ソースが接続されると、バッテリーFETがオフになり、SYS出力は $V_{SYS(REG)}$ にレギュレーションされます。この電圧は、I²Cレジスタの $V(BATREG)$ スレッシュホールドによってプログラミングされます。 \overline{CE} ビットに0が書き込まれると、充電サイクルが開始されます。

\overline{CE} ビットが0で、有効なソースがUSBに接続された場合、バック・コンバータが起動し、充電サイクルが開始されます。 $V(BAT)$ が十分高く、 $V(SYS) > V_{SYS(REG)}$ になると、バッテリーFETがオンになり、SYS出力はBATに接続されます。SYS電圧が $V_{SYS(REG)}$ まで低下した場合は、バッテリーの深放電時や未接続時でもシステム出力を保持できるレベルでレギュレーションされます。このモードでは、SYS出力電圧がバック・コンバータによって制御され、バッテリーへの充電電流はバッテリーFETによってリニアにレギュレーションされます。電源からの電流は、バッテリーの充電とSYS上のシステム負荷への電源供給に共有されます。デバイスの動的電源パス管理(DPPM)回路によって電流制限が連続的に監視され、SYS電圧が $V(MINSYS)$ 電圧まで低下した場合には、最小システム電圧を維持してSYS上の負荷に給電できるように充電電流が調整されます。充電電流がゼロまで低下し、負荷がさらに増加する場合、デバイスはバッテリー補助モードに入ります。補助モードでは、バッテリーFETがオンになり、バッテリーによってシステム負荷が補助されます。

$V(BAT(REG))$ を $V(BAT)$ 未満の値にプログラミングしてはなりません。バッテリーがレギュレーション・スレッシュホールドを5%上回った場合、バッテリーOVP回路によってPWMコンバータがオフになり、バッテリーFETがオンになって、バッテリーを安全動作レベルまで放電します。バッテリーのOVPエラーは、I²Cステータス・レジスタに示されます。

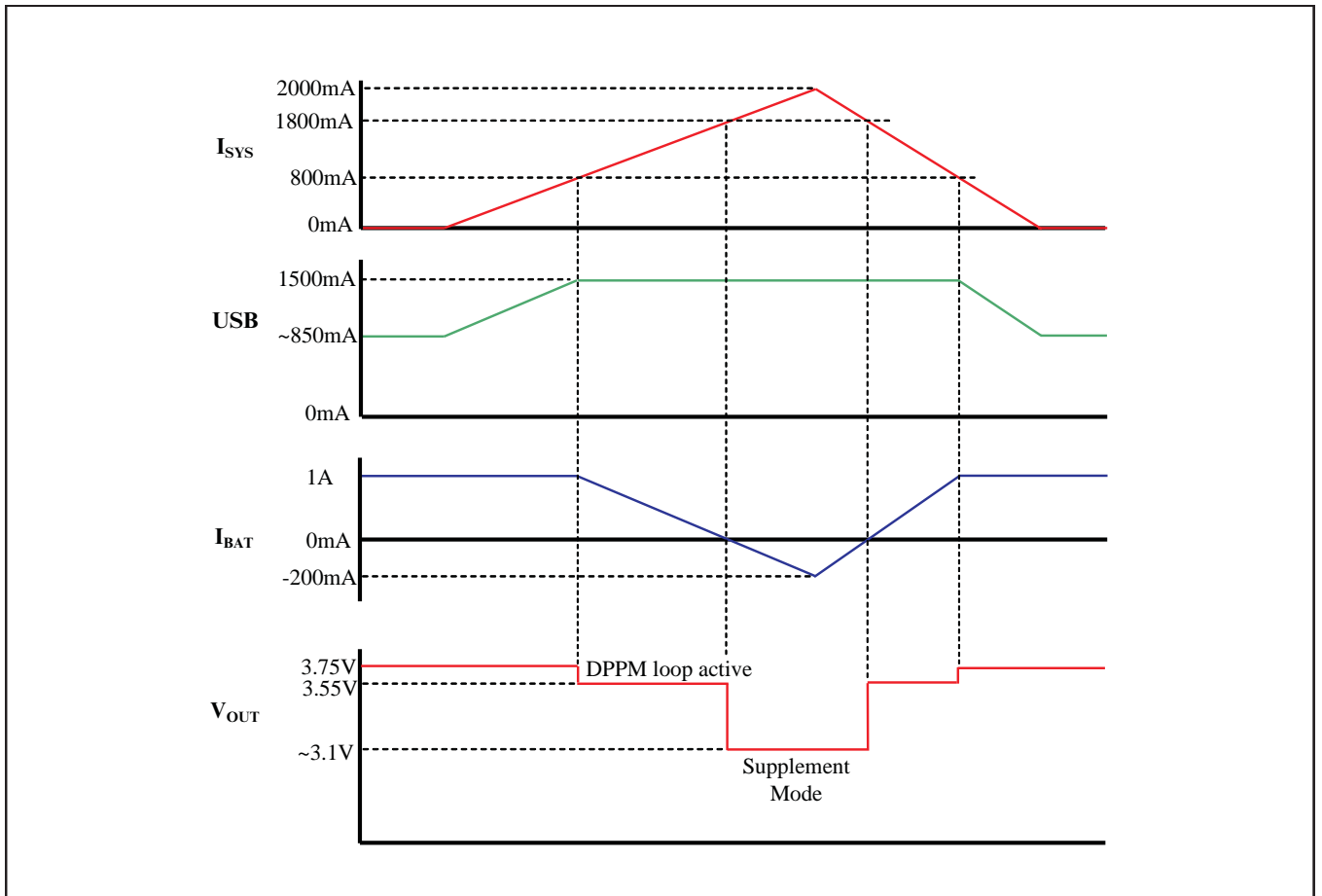


図4. DPPMの応答例 ($V_{(Supply)} = 5V$ 、 $V_{(BAT)} = 3.1V$ 、入力電流制限1.5A)

バッテリーのみを接続

入力ソースなしで、 $V_{(BATUVLO)}$ を超えるバッテリー電圧が接続されると、補助モードと同様にバッテリーFETがオンになります。このモードでは、電流がレギュレーションされませんが、短絡電流制限が適用されます。短絡制限に達した場合、バッテリーFETがデグリッチ時間の間だけオフになります。デグリッチ時間の経過後、バッテリーFETはオンになり、短絡が解消されているかどうかを確認します。解消されていない場合は、FETが再度オフになり、短絡が解消されるまでこのプロセスが繰り返されます。このプロセスは、内部FETを過電流から保護することを目的としています。放電に外部FETを使用する場合は、ボディ・ダイオードによって、SYS上の負荷がバッテリーから切断されるのを防ぎます。バッテリー電圧が $V_{(BATUVLO)}$ 未満の場合、バッテリーFET(Q3)はオフのままであり、BATはハイ・インピーダンスです。これにより、深放電バッテリーをさらに放電するのを防ぎます。

バッテリー放電FET (BGATE)

bq24270およびbq24271には、バッテリーとシステム出力の間の外部放電FETを駆動するためのMOSFETドライバが内蔵されています。この外部FETは、バッテリーからシステムに電源を供給する際の低インピーダンス・パスを提供します。BGATEは、外部放電MOSFETのゲートに接続します。BGATEは、以下の条件でオンとなります。

1. 有効な入力電源が接続されていない。
2. HZ_MODE = 1

デフォルト・モード

I²C通信が使用できないときには、デフォルト・モードが使用されます。デフォルト・モードは、以下の状況で使用されます。

1. チャージャがイネーブルで、I²C通信の確立前に $V_{(BAT)} < 3.6V$ である場合。
2. I²Cインターフェイスからのリセットなしでウォッチドッグ・タイマが満了し、安全タイマは満了していない場合。
3. I²C通信の確立前に、デバイスが何らかの障害状態(スリープ・モード、OVP、アダプタ故障モードなど)から回復した場合。

デフォルト・モードでは、I²Cレジスタがデフォルト値にリセットされます。27分間の安全タイマがリセットされ、デフォルト・モードに入ると始動します。 $V_{(BATREG)}$ のデフォルト値は3.6V、 $I_{(CHARGE)}$ のデフォルト値は1Aです。USB入力の入力電流制限は、D+およびD-検出(bq24270)またはPSEL(bq24271)によって決定されます。デフォルト・モードは、I²Cインターフェイスのプログラミングによって終了できます。I²C通信が確立された後は、USB入力はPSELの影響を受けません。充電終了機能がイネーブルで、充電が終了した場合、デフォルト・モードに入るときには新しい充電サイクルが開始されないことに注意してください。

安全タイマとウォッチドッグ・タイマ

充電プロセスの開始時に、bq24270およびbq24271は安全タイマを始動させます。このタイマは、充電プロセス全体にわたってアクティブです。安全タイマが満了する前に充電が終了していない場合、充電は停止され、 \overline{CE} ビットが1に設定されます。安全タイマの時間の長さは、I²Cインターフェイスを使って選択できます。STATおよびINT出力に128 μ sのパルスが1回送信され、I²Cでステータス・レジスタのSTATxビットが更新されます。安全タイマ障害をクリアするには、 \overline{CE} ビットを切り替える必要があります。安全タイマの時間は、安全タイマ・レジスタ/NTCモニター・レジスタのTMR_Xビットを使用して選択できます。時間の設定を変更すると、安全タイマはリセットされます。安全タイマが超過した場合は、充電はディスエーブルになります(\overline{CE} を1に変更)。この機能により、ホストが安全タイマをリセットしなかった場合に、故障したバッテリーが連続的に充電されるのを防ぐことができます。

安全タイマに加えて、デバイスには、I²Cインターフェイス経由でホストを監視するウォッチドッグ・タイマが内蔵されています。I²Cインターフェイスで読み取り/書き込みが行われると、30秒間のタイマ($t_{WATCHDOG}$)が開始されます。この30秒のタイマは、I²Cインターフェイス経由でホストによりリセットされます。これは、制御レジスタのリセット・ビット(TMR_RST)に1を書き込むことによって行われます。30秒のタイマがリセットされると、TMR_RSTは自動的に0に設定されます。バッテリーが完全に充電されるか、または安全タイマが超過するまでの間、このプロセスが繰り返されます。30秒のタイマが超過した場合、ICはデフォルト・モードに入ってレジスタのデフォルト値がロードされ、安全タイマが27分間で再び始動し、充電が続行されます。27分間の安全タイマが超過していなければ、I²Cに再度アクセスして任意の値を再初期化し、ウォッチドッグ・タイマを再び開始することもできます。ウォッチドッグ・タイマのフロー・チャートを図5に示します。

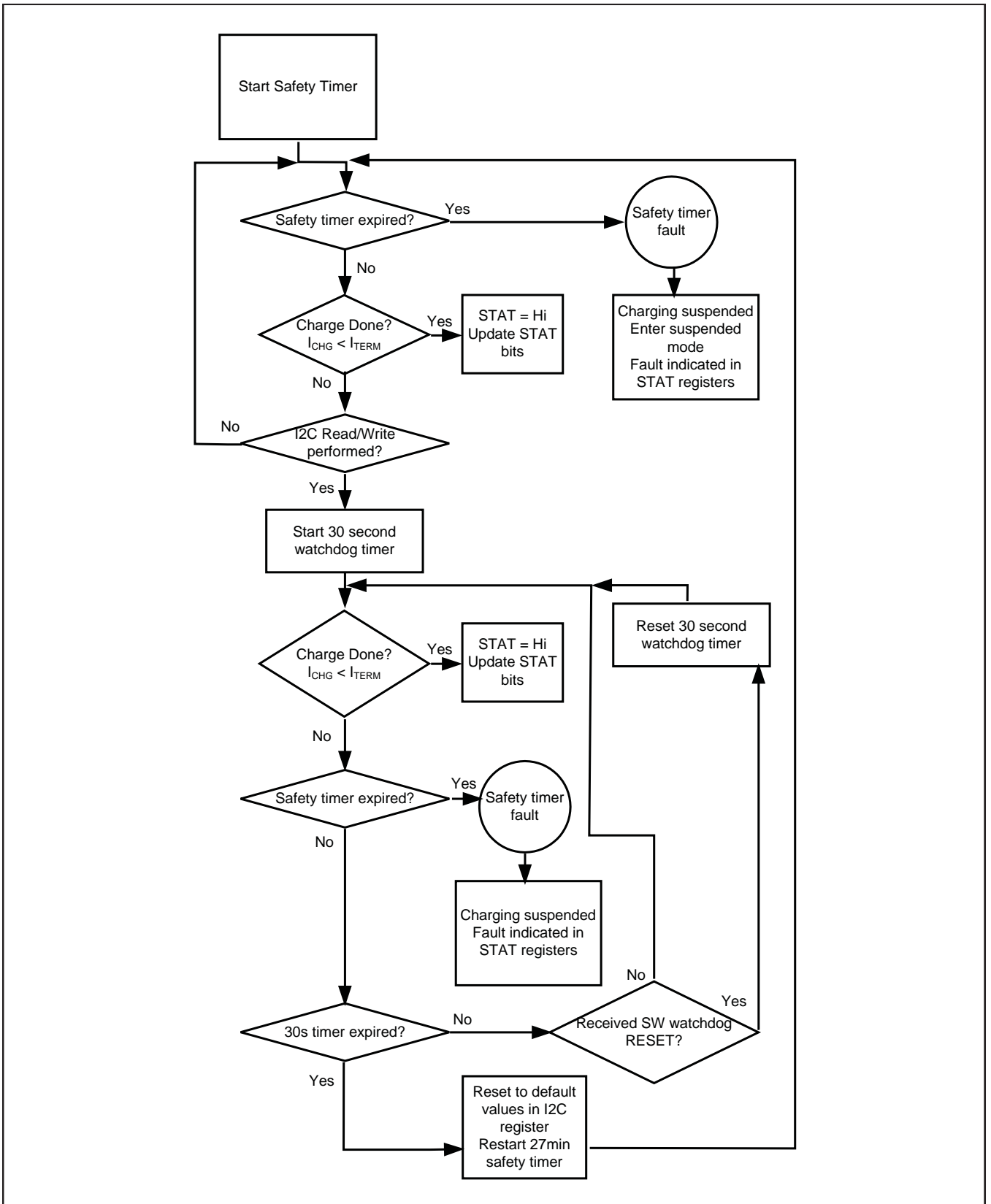


図5. bq24270およびbq24271のウォッチドッグ・タイマのフロー・チャート

USB入力に対するD+およびD-ベースのアダプタ検出(D+およびD-、bq24270)

bq24270には、D+およびD-ベースのアダプタ検出回路が内蔵され、デフォルト・モード中のUSB入力に対する入力電流制限のプログラミングに使用されます。D+およびD-の検出は、ホスト・モードでD+およびD- ENビットによって強制された場合を除き、デフォルト・モードでのみ実行されます。

デフォルトでは、USB入力電流制限は100mAに設定されています。USBがアサートされると、bq24270はチャージャ・ソース識別を実行して、SDP(USBポート)に接続されているか、またはCDPおよびDCP(専用チャージャ)に接続されているかを決定します。検出が開始されると、最初のステップは、BC1.2に記載される接続検出です。このステップでは、D+およびD-ラインがbq24270に接続されたことを検出します。この接続が行われると、回路は1次検出に移行します。接続検出が500ms以内に完了しない場合、D+およびD-検出では、未知の入力ソースとして100mAを選択します。1次検出は、BC1.2に記載された方法に準拠しています。1次検出では、D+およびD-ラインがテストされ、ポートがSDPであるか、CDPおよびDCPであるかが決定されます。CDPおよびDCPが検出された場合は、入力電流制限が1.5Aに増加し、SDPが検出された場合は、I²Cインターフェイス経由で変更されるまで、電流制限が100mAに保持されます。2次検出は行われません。

USBトランシーバへの干渉を避けるため、自動検出は、 $V_{(D+)}$ および $V_{(D-)}$ が0.6V未満の場合のみ行われます。USBトランシーバは、システムが通常動作時にもD+およびD-検出を行う場合があります。ただし、ホストは、制御/バッテリー電圧レジスタのD+およびD- ENビットを1に設定することで、いつでもD+およびD-検出を開始できます。検出の完了後、D+およびD- ENビットは自動的に0にリセットされ、USBデータ転送への干渉を避けるため、D+およびD-ピンから検出回路が切断されます。I²Cで入力電流制限を変更するコマンドが書き込まれると、D+/D-検出によって選択される電流制限よりも優先されます。

USB入力電流制限選択入力(PSEL、bq24271)

bq24271には、PSEL入力が入力内蔵され、デフォルト・モード中のUSB入力に対する入力電流制限のプログラミングに使用されます。USB入力にUSBソースを接続する場合には、PSELをHighに設定します。この場合、USBに対して500mAの電流制限が設定されます。USB入力にACアダプタを接続する場合には、PSELをLowに設定します。PSELがLowのとき、ICはUSBに対して1.5Aの電流制限で起動します。いったんI²Cの書き込みを完了した後は、ウォッチドッグ・タイマが超過するまでの間、PSELは入力電流制限に影響を与えません。

ハードウェア・チップ・ディスエーブル入力(CD)

bq24270およびbq24271では、CD入力を使用して、ICをディスエーブルにし、デバイスをハイ・インピーダンス・モードに設定できます。充電をイネーブルにして通常動作を行うには、CDをLowにします。CDをHighにすると、充電がディスエーブルになり、デバイスがハイ・インピーダンス・モードになります。CDを切り替えると、安全タイマがリセットされます。

LDO出力(DRV)

bq24270およびbq24271には、リニア・レギュレータ(DRV)が内蔵され、内部MOSFETドライバおよび他の回路への電源供給に使用されます。また、DRVは、外部負荷に最大10mAを供給し、STAT LEDまたはUSBトランシーバ回路を駆動できます。DRV出力の最大値は5.45Vであるため、電圧に敏感なUSB回路を電源電圧の大きな変動から保護するのに理想的です。LDOは、bq24270およびbq24271のUSB入力に電源が接続された場合にオンとなります。DRVは、以下の条件でディスエーブルになります。

1. $V_{(USB)} < UVLO$
2. $V_{(USB)} < V_{SLP}$
3. 過熱シャットダウン
4. OTG_LOCKビットを1に設定

外部NTC監視(TS)

I²Cインターフェイスを使用することにより、バッテリー・パック・サーミスタをホストで監視するシステムに対して、JEITA規格を実現できます。さらに、bq24270およびbq24271は、バッテリー・パックNTCサーミスタの監視用に柔軟な電圧ベースのTS入力を備えています。TSの電圧を監視することで、充電中にバッテリーが安全な温度に保たれていることを確認します。これらのデバイスでは、ユーザがJEITAを実現できます。JEITAの仕様を図6に示します。

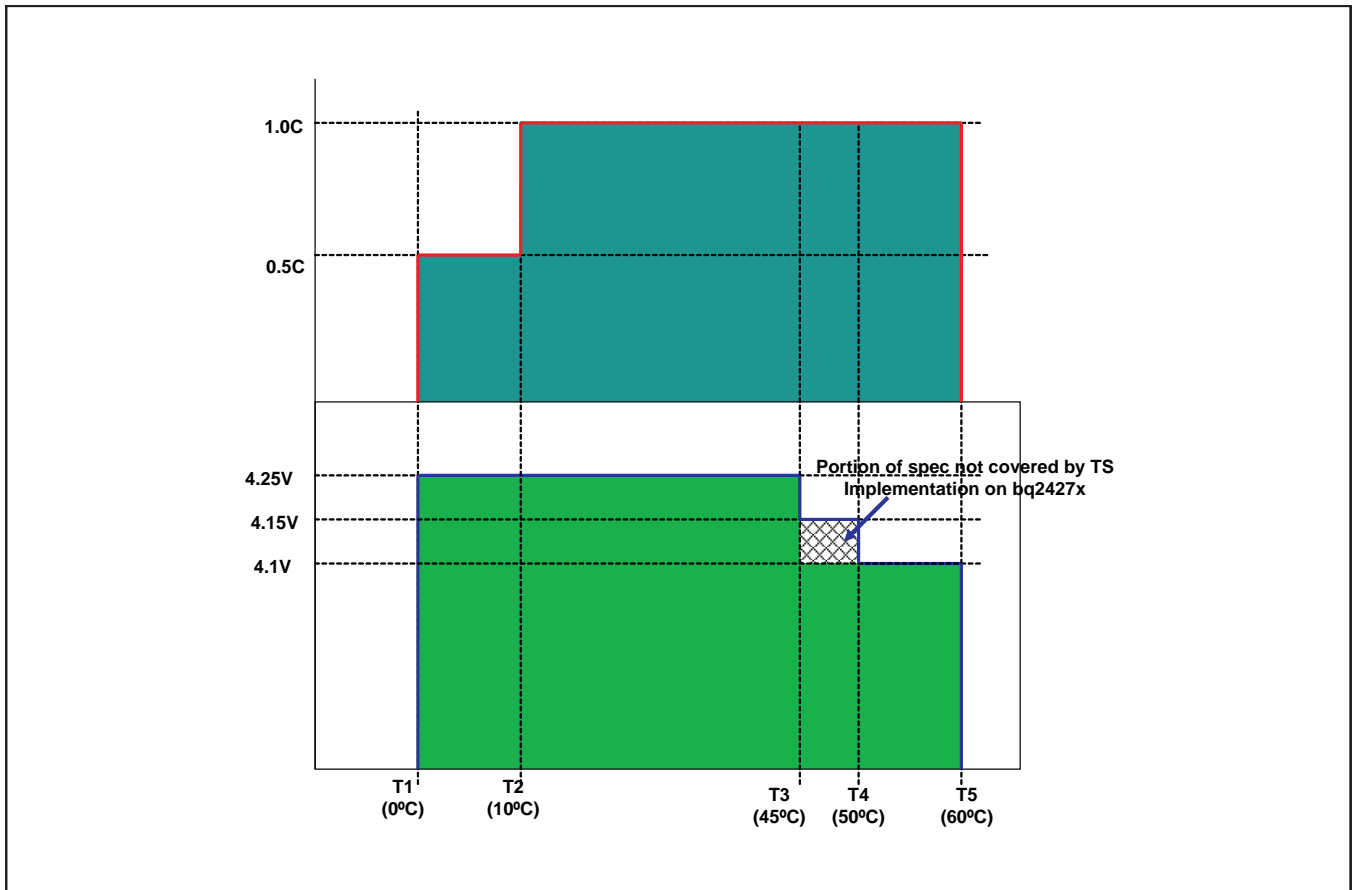


図6. TS状態中の充電電流/電圧

JEITAの要件を満足するために、4つの温度スレッシュールドが監視されます。コールド・バッテリー・スレッシュールド ($T_{NTC} < 0^{\circ}\text{C}$)、クール・バッテリー・スレッシュールド ($0^{\circ}\text{C} < T_{NTC} < 10^{\circ}\text{C}$)、ウォーム・バッテリー・スレッシュールド ($45^{\circ}\text{C} < T_{NTC} < 60^{\circ}\text{C}$)、およびホット・バッテリー・スレッシュールド ($T_{NTC} > 60^{\circ}\text{C}$)です。これらの温度は、それぞれ V_{COLD} 、 V_{COOL} 、 V_{WARM} 、 V_{HOT} スレッシュールドに対応します。 $V_{TS} < V_{HOT}$ または $V_{TS} > V_{COLD}$ の場合、充電が停止され、タイマも停止します。 $V_{HOT} < V_{TS} < V_{WARM}$ の場合は、バッテリーのレギュレーション電圧が、プログラミングされたレギュレーション・スレッシュールドから140mVだけ低下します。 $V_{COOL} < V_{TS} < V_{COLD}$ の場合は、充電電流が、プログラミングされた充電電流の1/2に減少します。

柔軟性を最大限に高めるため、TS機能は電圧ベースになっています。DRVとGNDの間に分圧抵抗回路を接続し、TSをセンタ・タップに接続してスレッシュールドを設定します。図7に接続を示します。抵抗値は、次の式を使って計算できます。

$$R_{LO} = \frac{V_{DRV} \times R_{COLD} \times R_{HOT} \times \left[\frac{1}{V_{COLD}} - \frac{1}{V_{HOT}} \right]}{R_{HOT} \times \left[\frac{V_{DRV}}{V_{HOT}} - 1 \right] - R_{COLD} \times \left[\frac{V_{DRV}}{V_{COLD}} - 1 \right]} \quad (1)$$

$$R_{HI} = \frac{\frac{V_{DRV}}{V_{COLD}} - 1}{\frac{1}{R_{LO}} + \frac{1}{R_{COLD}}} \quad (2)$$

ここで

$$V_{COLD} = 0.6 \times V_{DRV}$$

$$V_{HOT} = 0.3 \times V_{DRV}$$

R_{HOT} は高温でのNTC抵抗、 R_{COLD} は低温でのNTC抵抗です。

bq24270およびbq24271の場合、WARMスレッシュールドとCOOLスレッシュールドを独立してプログラミングすることはできません。選択した分圧抵抗回路に対するCOOLおよびWARM NTC抵抗は、次の式で計算されます。

$$R_{COOL} = \frac{R_{LO} \times 0.564 \times R_{HI}}{R_{LO} - R_{LO} \times 0.564 - R_{HI} \times 0.564} \quad (3)$$

$$R_{WARM} = \frac{R_{LO} \times 0.383 \times R_{HI}}{R_{LO} - R_{LO} \times 0.383 - R_{HI} \times 0.383} \quad (4)$$

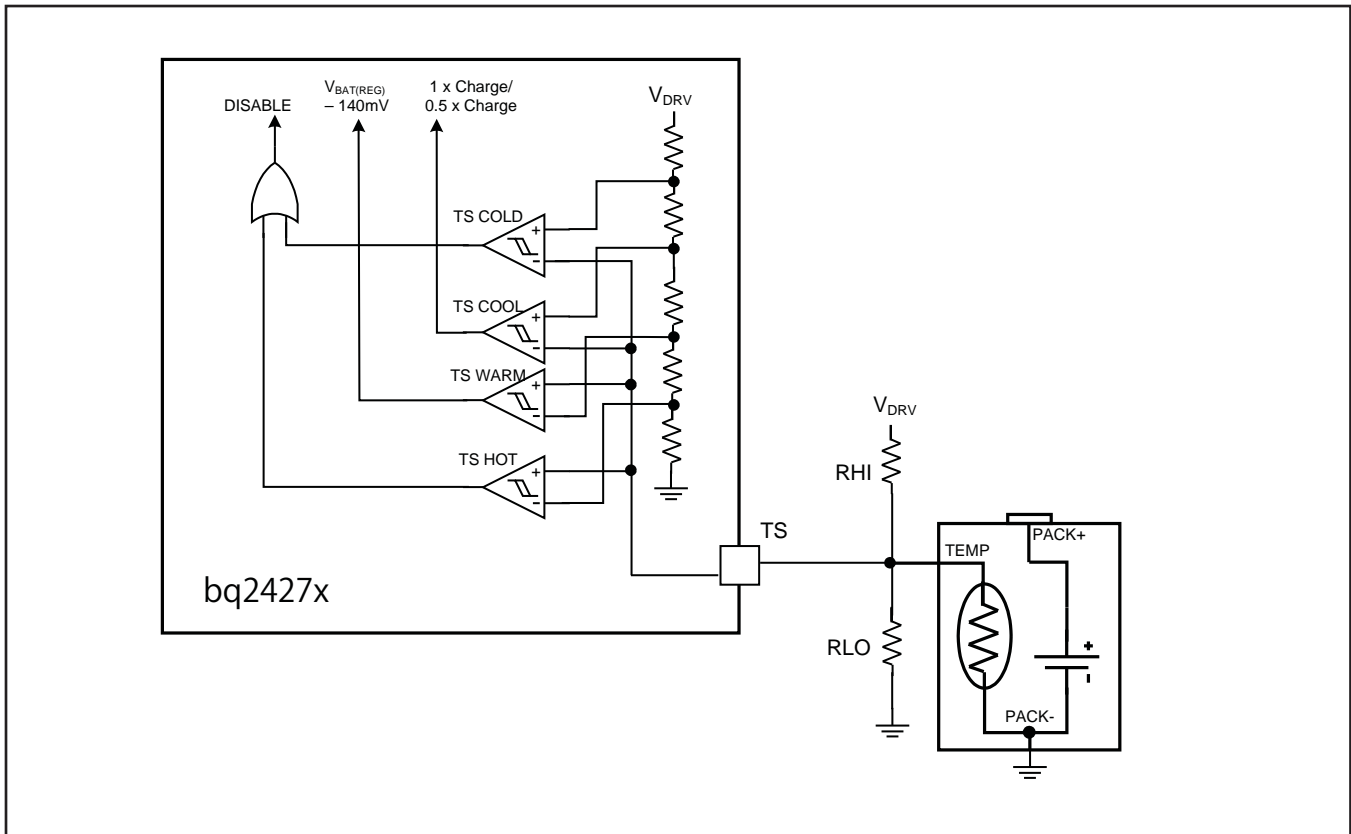


図7. TS回路

TS機能を使用しない場合は、TSを直接DRVに接続して、機能をディスエーブルにします。また、TS機能は、I²CでEN_TSビットに書き込むことでもディスエーブルにできます。TSがディスエーブルのとき、ステータスレジスタからは常に「通常」状態が読み出されます。

熱レギュレーションと過熱保護

充電プロセス中は、ICの過熱を防ぐため、bq24270およびbq24271はダイの接合部温度 T_J を監視しており、 T_J が熱レギュレーション・スレッシュホルド T_{REG} に達した場合には、充電電流を徐々に減少させます。接合部温度が T_{REG} を約10度上回ると、充電電流はゼロになります。充電電流が減少すると、システム電流が減少する一方で、バッテリーが負荷を補助してシステムに給電します。それにより、ダイの温度が非常に高くなった場合には、デバイスが過熱シャットダウンされる可能性があります。動作状態に関係なく、 T_J が T_{SHTDWN} を超えた場合、デバイスは充電を停止し、バック・コンバータをディスエーブルにします。過熱シャットダウン・モードでは、PWMがオフになり、タイマが停止し、STATおよびINT出力に128 μ sのパルスが1回送信され、I²CでステータスレジスタのSTAT_xおよびFAULT_xビットが更新されます。 T_J が T_{SHTDWN} を約10 $^{\circ}$ C下回ると、新しい充電サイクルが開始されます。

充電モードでの入力電圧保護

スリープ・モード

$V_{(USB)}$ の電圧がスリープ・モード開始スレッシュホルド $V_{(BAT)} + V_{(SLP)}$ を下回り、 $V_{(VBUS)}$ が低電圧誤動作防止スレッシュホルド V_{UVLO} を上回っている場合、bq24270およびbq24271はスリープ・モードに入ります。この機能により、 $V_{(USB)}$ が接続されていないときにバッテリーから電流が流れるのを防ぎます。 $V_{(USB)} < V_{(BAT)} + V_{(SLP)}$ のとき、デバイスはPWMコンバータをオフにし、バッテリーFETをオンにし、BGATEをGNDに駆動し、STATおよびINT出力に128 μ sのパルスを1回出力し、ステータスレジスタのSTAT_xおよびFAULT_xビットを更新します。 $V_{(USB)} > V_{(BAT)} + V_{(SLP)}$ になると、STAT_xおよびFAULT_xビットがクリアされ、デバイスは新しい充電サイクルを開始します。

入力電圧ベースのDPM

通常の充電プロセス中に、入力電源がプログラミングされた充電電流またはデフォルトの充電電流をサポートできない場合には、電源電圧が低下します。電源が V_{IN_DPM} (デフォルトでは4.2V)まで低下すると、それ以上の降下を防ぐために、入力電流制限が引き下げられます。ICがこのモードに入ると、充電電流は設定値よりも低くなり、DPM_STATUSビット (レジスタ05H

のビット5)がセットされます。この機能により、ハードウェアの変更なしに、電流能力の異なる各種アダプタとの互換性を確保できます。図8に、電流制限されたソースに対する V_{IN_DPM} 動作を示します。この図では、入力電源に750mAの電流制限があり、充電電流は750mAに設定されます。SYS負荷は、1.2Aに増加しています。

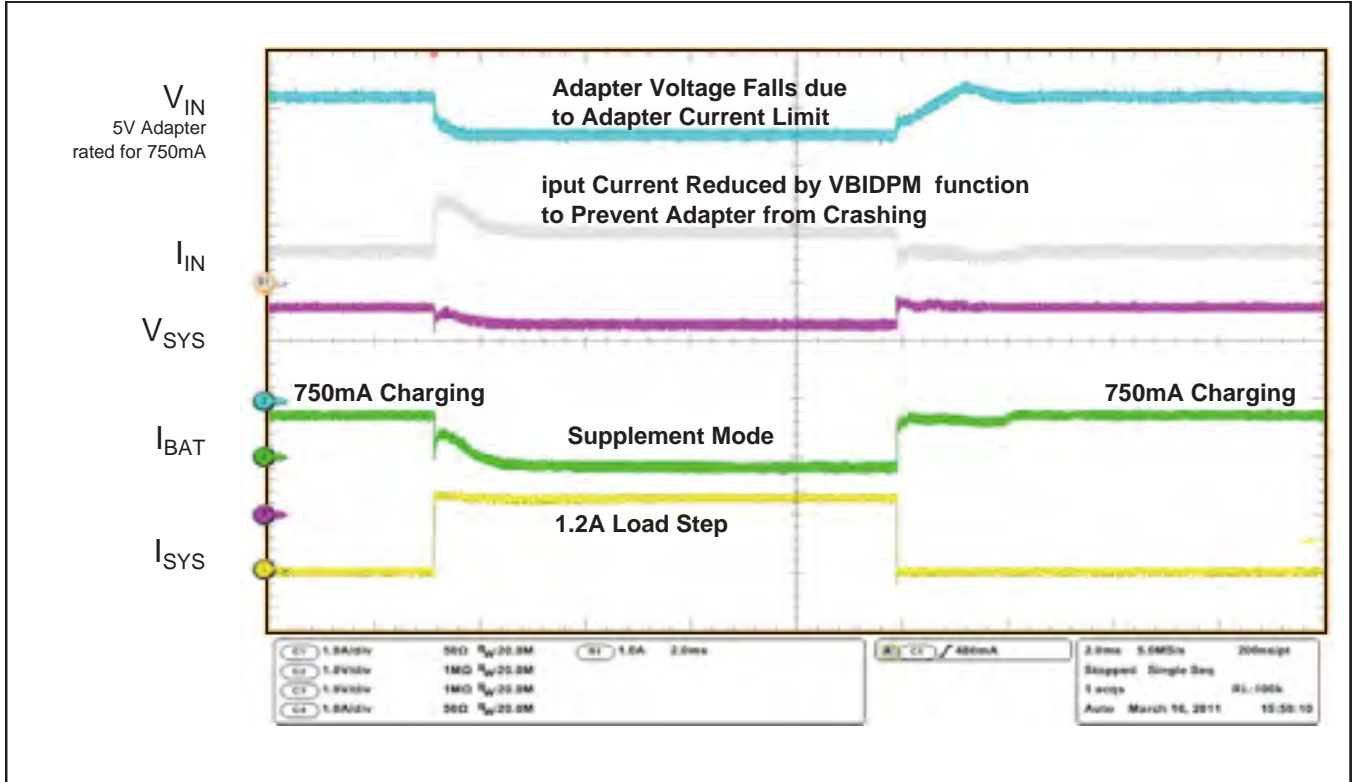


図8. bq24270での V_{IN_DPM}

不適切ソース検出

USBにソースが接続されると、bq24270およびbq24271は不適切ソース検出手順を実行して、ソースがバッテリー充電のために一定の電流を供給できる能力を持つかどうかを確認します。32msの間、電流シンク (30mA) がオンになります。32ms後にソースが有効である ($V_{(BAD_SOURCE)} < V_{(USB)} < V_{(OVP)}$) 場合、バック・コンバータが起動し、引き続き通常動作が行われます。検出中に電源電圧が $V_{(BAD_SOURCE)}$ を下回った場合は、電流シンクが2秒間にわたってオフになった後、再試行されます。検出回路が検出を再試行すると、STATおよびINT出力に128 μ sのパルスが1回送信され、ステータス・レジスタのSTAT_xおよびFAULT_xビットおよびバッテリー/電源ステータス・レジスタがI²Cで更新されます。もう一方の入力に新しいソースが接続されるか、または検出時間後に有効なソースが検出されるまでの間、検出回路は再試行を続けます。通常動作中にソースが $V_{(BAD_SOURCE)}$ まで低下した場合、デバイスはPWMコンバータをオフにし、バッテリーFETおよびBGATEをオンにし、STATおよびINT出力に128 μ sのパルスを送り出し、ステータス・レジスタのSTAT_xおよびFAULT_xビットおよびバッテリー/電源ステータス・レジスタがI²Cで更新されます。有効なソースが検出されると、STAT_xおよびFAULT_xビットがクリアされ、デバイスは通常動作に戻ります。

入力過電圧保護

bq24270およびbq24271は、ダウンストリーム側の回路を保護する入力過電圧保護機能を備えています。内蔵の入力過電圧保護では、入力電源 ($V_{(USB)}$ または V_{IN} とPGNDとの間の電圧)での過電圧による損傷からデバイスや他の部品を保護します。通常動作中に $V_{(USB)} > V_{(OVP)}$ となった場合、デバイスはPWMコンバータをオフにし、バッテリーFETおよびBGATEをオンにし、STATおよびINT出力に128 μ sのパルスを送り出し、ステータス・レジスタのSTAT_xおよびFAULT_xビットおよびバッテリー/電源ステータス・レジスタがI²Cで更新されます。OVP障害が解消されると、STAT_xおよびFAULT_xビットがクリアされ、デバイスは通常動作に戻ります。

充電ステータス出力(STAT、INT)

STAT出力は、bq24270およびbq24271の動作状態を示すために使用されます。制御レジスタ(0x02h)のEN_STATビットを1に設定すると、充電中にSTATがLowになります。充電完了時、または充電がディスエーブルの場合、STATはハイ・インピーダンスになります。障害が発生した場合は、128 μ sのパルス(割り込み)がホストに送信されます。さまざまな動作状態でのSTATのステータスを表1に示します。STATは状態表示用のLEDを駆動したり、ホスト通信用のロジック・レベルに接続したりできます。制御レジスタ(00H)のEN_STATビットを使用して、STATの充電ステータスをイネーブル/ディスエーブルにできます。割り込みパルスはEN_STATの影響を受けず、常に送信されます。INT出力はSTATと同様に動作し、低電圧ホスト・プロセッサとのインターフェイスに使用されます。

シリアル・インターフェイスの説明

bq24270およびbq24271では、I²C互換のインターフェイスを使用して充電パラメータをプログラミングできます。I²Cは、Philips Semiconductor社によって開発された2線式シリアル・インターフェイスです([I²C-Bus Specification, Version 2.1](2000年1月)を参照)。バスは、プルアップ構造を持つデータ・ライン(SDA)とクロック・ライン(SCL)で構成されます。バスがアイドルのときは、SDAとSCLの両方がHighになります。I²C互換のデバイスはすべて、オープン・ドレインのI/OラインであるSDAおよびSCLを介してI²Cバスに接続します。マスタ・デバイス(通常はマイクロコントローラまたはデジタル信号プロセッサ)がバスを制御します。SCLの信号およびデバイス・アドレスは、マスタが生成する必要があります。また、マスタは、データ転

送の開始と停止を示す特定の条件も生成します。スレープ・デバイスは、マスタ・デバイスの制御に従ってバス上でデータを送受信します。

デバイスはスレープとして動作し、I²Cバス仕様で定義される標準モード(100kbps)とファースト・モード(400kbps)のデータ転送をサポートします。このインターフェイスはバッテリー充電ソリューションの柔軟性を高めます。ほとんどの機能は、瞬間的なアプリケーション要件に応じて新しい値にプログラミングできます。バッテリー電圧が2.5V(標準)を上回っている間は、レジスタの内容が保持されます。電源が接続されている場合、I²C回路はV_(BUS)から給電されます。V_(BUS)電源が接続されている場合、I²C回路はBATを通じてバッテリーから給電されます。適切な動作を維持するには、入力未接続時にバッテリー電圧が2.5Vを上回っている必要があります。

標準モードとファースト・モードのデータ転送プロトコルはまったく同じであるため、このデータ・シートではこれらのモードをF/Sモードと呼びます。デバイスは7ビット・アドレッシングのみをサポートします。7ビット・アドレスは、1101011(6Bh)として定義されています。

F/Sモードのプロトコル

マスタがスタート条件を生成して、データ転送を開始します。スタート条件は、図9に示されるように、SCLがHighの間にSDAラインがHighからLowに遷移すると発生します。すべてのI²C互換デバイスが、スタート条件を認識する必要があります。

充電状態	STATおよびINTの動作
充電を実行中、かつEN_STAT = 1	Low
他の通常状態	ハイ・インピーダンス
ステータスの変化：電源ステータスの変化(プラグインまたは取り外し)、安全タイマ障害、ウォッチドッグ満了、スリープ・モード、バッテリー温度障害(TS)、バッテリー障害(OVPまたは未接続)、過熱シャットダウン 128 μ sのパルスを送出後、ハイ・インピーダンス	128- μ s pulse, then High Impedance

表1. STATピンの動作

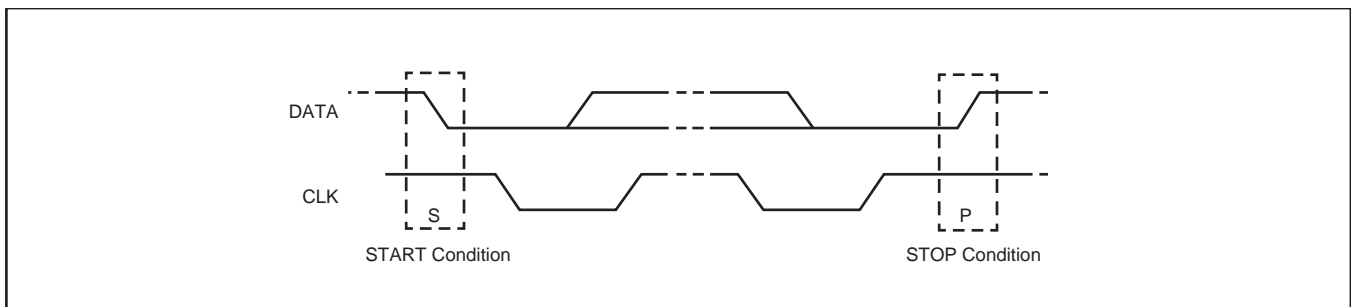


図9. スタート条件とストップ条件

次に、マスタはSCLパルスを生成し、8ビットのアドレスと読み取り/書き込み方向ビットR/WをSDAライン上で送信します。すべての送信中、マスタはデータが有効であることを確認します。データが有効であるためには、クロックパルスのHigh期間全体にわたってSDAラインが安定している必要があります(図10を参照)。すべてのデバイスは、マスタによって送信されたアドレスを認識して、デバイス内部の固定アドレスと比較します。一致するアドレスを持つスレーブ・デバイスだけが、9回目のSCLサイクルのHigh期間全体でSDAラインをLowにすることで、確認応答を生成します(図11を参照)。この確認応答を検出することで、マスタはスレーブとの通信リンクが確立されたことを認識します。

マスタは、スレーブへのデータ送信(R/Wビット = 1)またはスレーブからのデータ受信(R/Wビット = 0)を行うために、引き続きSCLサイクルを生成します。いずれの場合も、送信側から送信されたデータに対して受信側が確認応答を返す必要があります。したがって、確認応答信号は、どちらが受信側かに応

じて、マスタが生成する場合とスレーブが生成する場合があります。8ビットのデータと1ビットの確認応答から構成される9ビットの有効なデータ・シーケンスを、必要な長さだけ続けることができます。データ転送の終わりを通知するときには、マスタはSCLラインがHighの間にSDAラインをLowからHighにすることで、ストップ条件を生成します(図12を参照)。これによってバスが解放され、アドレス指定されたスレーブとの通信リンクが停止します。すべてのI²C互換デバイスが、ストップ条件を認識する必要があります。すべてのデバイスは、ストップ条件の受信によってバスが解放されたことを知り、スタート条件および一致するアドレスが送信されるのを待ちます。トランザクションが途中で終了した場合には、スレーブのI²Cロジックが誤った状態に保持されるのを防ぐため、マスタがストップ条件を送信する必要があります。ここに示されていないレジスタ・アドレスからデータを読み取ろうとした場合には、FFhが読み出されます。

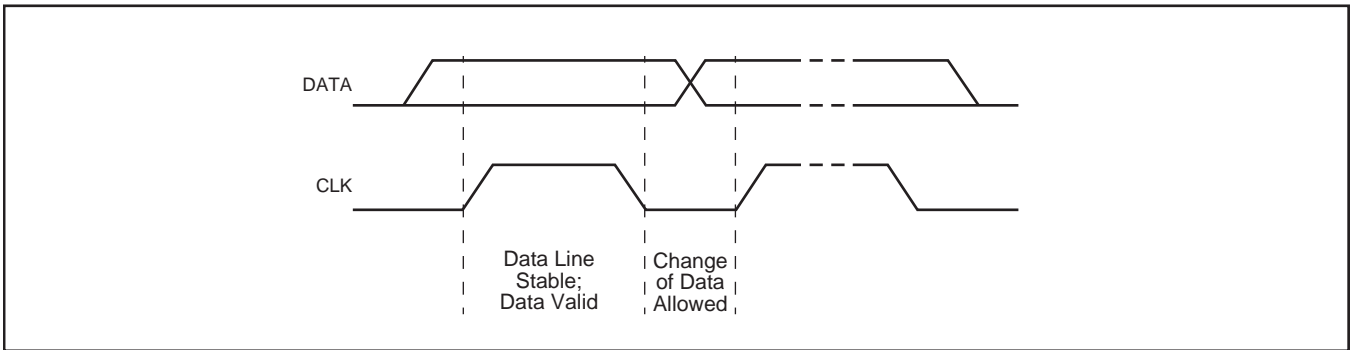


図10. シリアル・インターフェイスでのビット転送

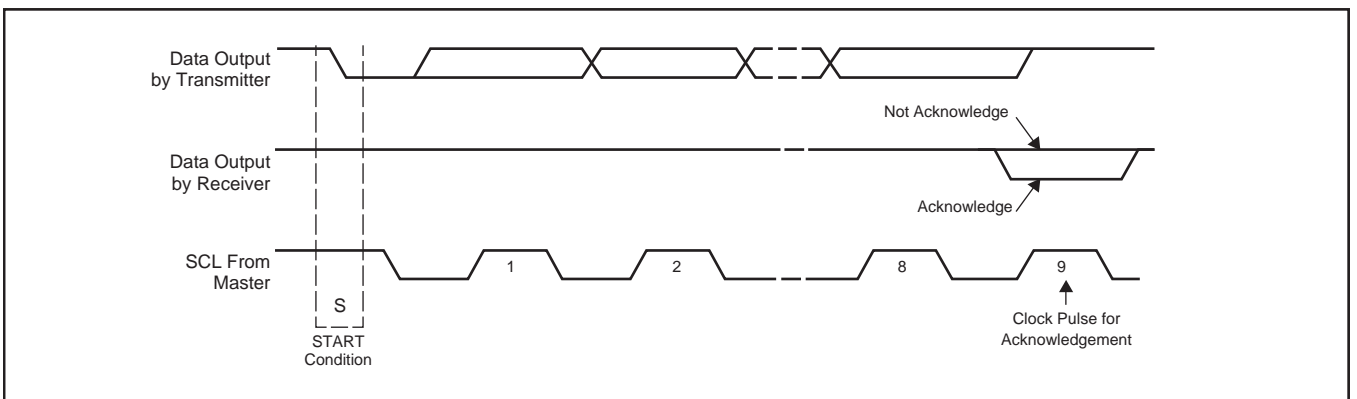


図11. I²Cバスにおける確認応答

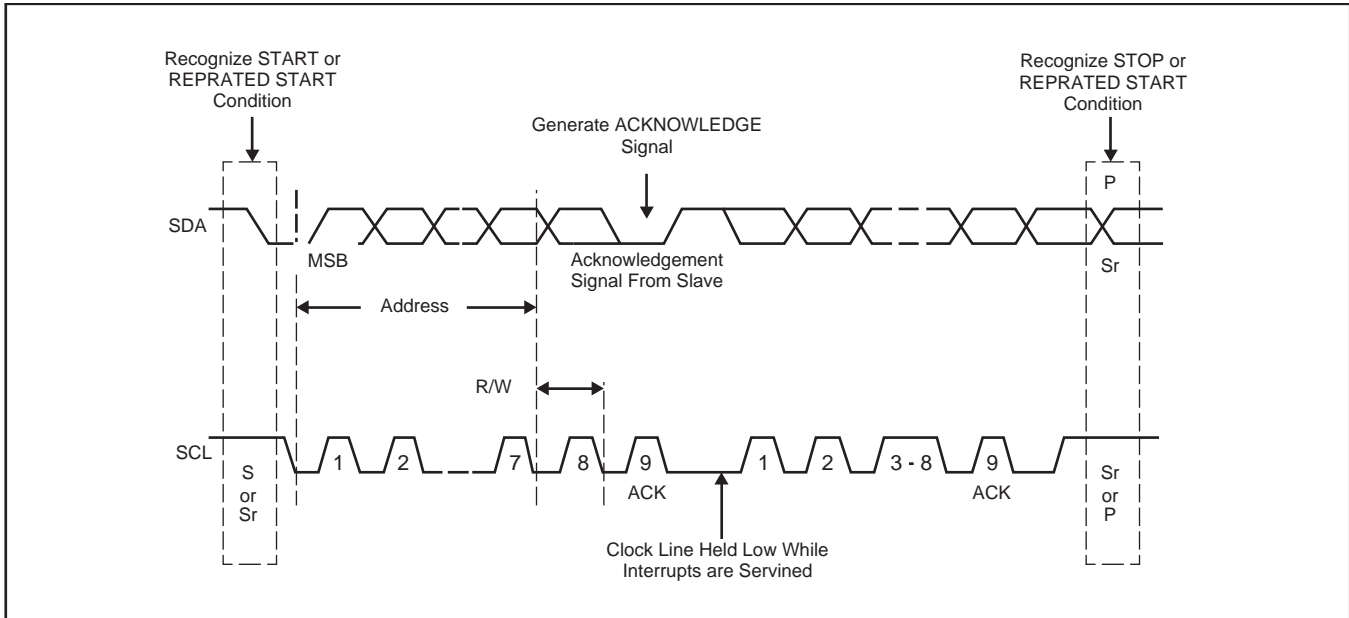


図12. バス・プロトコル

レジスタ説明

ステータスおよび制御レジスタ (読み取り/書き込み)

メモリ位置：00、リセット状態：0xxx 0xxx

ビット	名前	読み取り/書き込み	機能
B7(MSB)	TMR_RST	読み取り/書き込み	書き込み時：TMR_RST機能、1を書き込むとウォッチドッグ・タイマをリセット(自動クリア) 読み取り時：常に0
B6	STAT_2	読み取り専用	000 - 有効なソースを未検出
B5	STAT_1	読み取り専用	001 - N/A
B4	STAT_0	読み取り専用	010 - USB準備完了
			011 - N/A
			100 - USBから充電中
			101 - 充電完了
			110 - N/A
B3	NA	読み取り/書き込み	N/A
B2	FAULT_2	読み取り専用	000 - 通常
B1	FAULT_1	読み取り専用	001 - 過熱シャットダウン
B0(LSB)	FAULT_0	読み取り専用	010 - バッテリ温度障害
			011 - ウォッチドッグ・タイマが満了 (bq24270/1のみ)
			100 - 安全タイマが満了 (bq24270/1のみ)
			101 - N/A
			110 - USB電源障害
			111 - バッテリ障害

バッテリーおよび電源ステータス・レジスタ（読み取り/書き込み）

メモリ位置：01、リセット状態：xxxx 0xxx

ビット	名前	読み取り/書き込み	機能
B7(MSB)	NA	読み取り専用	N/A
B6	NA	読み取り専用	N/A
B5	USBSTAT1	読み取り専用	00 - 通常
B4	USBSTAT0	読み取り専用	01 - 電源OVP
			01 - 弱い電源を接続（充電未実行） 11 - $V_{USB} < V_{UVLO}$
B3	OTG_LOCK	読み取り/書き込み	0 - OTG電源なし。通常どおりUSB入力を使用。 1 - OTG電源を検出。USB入力をロックアウト。 (デフォルト：0)
B2	BATSTAT1	読み取り専用	00 - バッテリーを検出、正常
B1	BATSTAT0	読み取り専用	01 - バッテリーOVP
			10 - バッテリー未検出 11 - N/A
B0 (LSB)	EN_NOBATOP	読み取り/書き込み	0 - 通常動作 1 - 充電終了ディスエーブル時のバッテリーなし動作をイネーブル (デフォルト：0)

OTG_LOCKビット (USBロックアウト)

OTG_LOCKビットは、USBからの充電を防止するために使用されます。OTG電源を使用するシステムでは、OTGソースからの充電が望ましくありません。充電を行うと、バッテリーが実質的に自身を充電する形となり、バッテリーを消費します。OTG_LOCKに1を書き込むと、USB入力がロックアウトされます。OTG_LOCKに0を書き込むと、通常動作に戻ります。USBロックアウト状態を保持するため、USB_LOCK中はウォッチドッグ・タイマをリセットする必要があります。これにより、OTG_LOCKが設定されたままホストとのI²C通信が失われた場合に、USB入力が永久にロックアウトされるのを防ぎます (OTG動作によるバッテリー放電)。詳細については、「安全タイマとウォッチドッグ・タイマ」を参照してください。

EN_NOBATOP (充電終了ディスエーブル時のバッテリーなし動作)

EN_NOBATOPビットは、充電終了機能がディスエーブルのときに、バッテリー未接続状態での動作を可能にします。これは、PAがBATピンに接続される場合や、出荷時校正を必要とする場合に便利です。このようなアプリケーションでは、TEビット (レジスタ0x02hのビット2) を0に設定して充電終了機能をディスエーブルにし、EN_NOBATOPを1に設定する必要があります。この機能は、通常動作中には使用しないでください。使用した場合、BATOVPPおよび逆方向ブースト保護回路がディスエーブルになります。

制御レジスタ（読み取り/書き込み）

メモリ位置：02、リセット状態：1000 1100

ビット	名前	読み取り/書き込み	機能
B7(MSB)	RESET	読み取り専用	書き込み時：1-すべてのレジスタをデフォルト値にリセット 0 - 影響なし 読み取り時：常に1を取得
B6	IUSB_LIMIT_2	読み取り/書き込み	000 - USB2.0ホスト、電流制限100mA
B5	IUSB_LIMIT_1	読み取り/書き込み	001 - USB3.0ホスト、電流制限150mA
			010 - USB2.0ホスト、電流制限500mA
B4	IUSB_LIMIT_0	読み取り/書き込み	011 - USBホスト/チャージャ、電流制限800mA
			100 - USB3.0ホスト、電流制限900mA
			101 - USBホスト/チャージャ、電流制限1500mA
			110~111 - N/A (デフォルト：000(1))
B3	EN_STAT	読み取り/書き込み	1 - STAT出力をイネーブルにして充電ステータスを表示 0 - 充電ステータスのSTAT出力をディスエーブル。EN_STAT = 0の場合でも、障害割り込みは表示されます。(デフォルト：1)
B2	TE	読み取り/書き込み	1 - 充電電流の終了をイネーブル、0-充電電流の終了をディスエーブル (デフォルト：1)
B1	\overline{CE}	読み取り/書き込み	1 - チャージャをディスエーブル 0 - チャージャをイネーブル (デフォルト：0)
B0 (LSB)	HZ_MODE	読み取り/書き込み	1 - ハイ・インピーダンス・モード 0 - 非ハイ・インピーダンス・モード (デフォルト：0)

RESETビット

制御レジスタ (0x02h) のRESETビットは、すべての充電パラメータのリセットに使用されます。RESETビットに1を書き込むと、すべてのレジスタがデフォルト値にリセットされ、bq24270およびbq24271はデフォルト・モードになり、ウォッチドッグ・タイマがオフになります。デバイスがデフォルト・モードに入ると、RESETビットは自動的に0にクリアされます。

$\overline{\text{CE}}$ ビット (充電イネーブル)

制御レジスタ (0x02h) の $\overline{\text{CE}}$ ビットは、充電プロセスのディスエーブルまたはイネーブルに使用されます。このビットをLow (0) に設定すると充電がイネーブルになり、High (1) に設定すると充電がディスエーブルになります。充電がディスエーブルの場合、SYS出力はVSYS(REG)にレギュレーションされ、バッテリーはSYSから切り離されます。電源によってシステムの負荷要件を満足できない場合は、補助モードが引き続き有効です。 $\overline{\text{CE}}$ がHighのとき、BGATEはハイ・インピーダンスです。

HZ_MODEビット (ハイ・インピーダンス・モード・イネーブル)

制御レジスタ (0x02h) のHZ_MODEビットは、ハイ・インピーダンス・モードのディスエーブルまたはイネーブルに使用されます。このビットをLow (0) に設定するとICがイネーブルになり、High (1) に設定すると、ICはハイ・インピーダンス・モードと呼ばれる低静止電流状態になります。ハイ・インピーダンス・モードでは、コンバータはオフになり、バッテリーFETおよびBGATEがオンになります。SYS上の負荷にはバッテリーから給電されます。

制御/バッテリー電圧レジスタ (読み取り/書き込み)

メモリ位置：03、リセット状態：0001 0100

ビット	名前	読み取り/書き込み	機能
B7(MSB)	VBREG5	読み取り/書き込み	バッテリー・レギュレーション電圧：640mV (デフォルト：0)
B6	VBREG4	読み取り/書き込み	バッテリー・レギュレーション電圧：320mV (デフォルト：0)
B5	VBREG3	読み取り/書き込み	バッテリー・レギュレーション電圧：160mV (デフォルト：0)
B4	VBREG2	読み取り/書き込み	バッテリー・レギュレーション電圧：80mV (デフォルト：1)
B3	VBREG1	読み取り/書き込み	バッテリー・レギュレーション電圧：40mV (デフォルト：0)
B2	VBREG0	読み取り/書き込み	バッテリー・レギュレーション電圧：20mV (デフォルト：1)
B1	NA	読み取り/書き込み	N/A
B0(LSB)	D+/D-_EN	読み取り/書き込み	0 - 通常状態、D+/D-検出完了 1 - D+/D-検出を強制的に実行。検出完了後、0に戻ります。(デフォルト：0)

オフセットは3.5Vであり、充電電圧範囲は20mVステップで3.5V～4.44Vです (デフォルト：3.6V)。

ベンダー、製品、リビジョン・レジスタ (読み取り専用)

メモリ位置：04、リセット状態：0100 0000

ビット	名前	読み取り/書き込み	機能
B7(MSB)	Vender2	読み取り専用	ベンダー・コード：ビット2 (デフォルト：0)
B6	Vender1	読み取り専用	ベンダー・コード：ビット1 (デフォルト：1)
B5	Vender0	読み取り専用	ベンダー・コード：ビット0 (デフォルト：0)
B4	PN1	読み取り専用	I ² Cアドレス6Bh用： 00：bq24270およびbq24271 01 - 11：将来の製品用
B3	PN0	読み取り専用	
B2	Revision2	読み取り専用	000：リビジョン1.0 001：リビジョン1.1 010：リビジョン2.0 011：リビジョン2.1 100：リビジョン2.2 101：リビジョン2.3 110 - 111：将来のリビジョン用
B1	Revision1	読み取り専用	
B0(LSB)	Revision0	読み取り専用	

バッテリー終了電流および急速充電電流レジスタ（読み取り/書き込み）

メモリ位置：05、リセット状態：0011 0010

ビット	名前	読み取り/書き込み	機能
B7(MSB)	NA	読み取り/書き込み	N/A
B6	I _{CHRG3}	読み取り/書き込み	充電電流：600mA（デフォルト：0）
B5	I _{CHRG2}	読み取り/書き込み	充電電流：300mA（デフォルト：1）
B4	I _{CHRG1}	読み取り/書き込み	充電電流：150mA（デフォルト：1）
B3	I _{CHRG0}	読み取り/書き込み	充電電流：75mA（デフォルト：0）
B2	I _{TERM2}	読み取り/書き込み	終了電流：200mA（デフォルト：0）
B1	I _{TERM1}	読み取り/書き込み	終了電流：100mA（デフォルト：1）
B0(LSB)	I _{TERM0}	読み取り/書き込み	終了電流：50mA（デフォルト：0）

充電電流センスのオフセットは550mA、デフォルトの充電電流は1000mAです。
終了スレッシュホールドのオフセットは50mA、デフォルトの終了電流は150mAです。

V_{IN-DPM}電圧およびDPPMステータス・レジスタ

メモリ位置：05、リセット状態：0011 0010

ビット	名前	読み取り/書き込み	機能
B7(MSB)	MINSYS_STATUS	読み取り専用	1 - 最小システム電圧モードがアクティブ（ロー・バッテリー状態） 0 - 最小システム電圧モードが非アクティブ
B6	DPM_STATUS	読み取り専用	1 - V _{IN-DPM} モードがアクティブ 0 - V _{IN-DPM} モードが非アクティブ
B5	V _{INDPM2} (USB)	読み取り/書き込み	USB入力V _{IN-DPM} 電圧：320mV（デフォルト：0）
B4	V _{INDPM1} (USB)	読み取り/書き込み	USB入力V _{IN-DPM} 電圧：160mV（デフォルト：0）
B3	V _{INDPM0} (USB)	読み取り/書き込み	USB入力V _{IN-DPM} 電圧：80mV（デフォルト：0）
B2	NA	読み取り/書き込み	N/A
B1	NA	読み取り/書き込み	N/A
B0(LSB)	NA	読み取り/書き込み	N/A

V_{IN-DPM}電圧のオフセットは4.20V、デフォルトのV_{IN-DPM}スレッシュホールドは4.20Vです。

安全タイマおよびNTC監視レジスタ（読み取り/書き込み）

メモリ位置：07、リセット状態：1001 1xxx

ビット	名前	読み取り/書き込み	機能
B7(MSB)	2XTMR_EN	読み取り/書き込み	1 - 熱レギュレーション、入力電流制限、V _{IN-DPM} 、またはDPPM時は、タイマ速度を1/2に低減 0 - タイマ速度を低減しない（デフォルト：0）
B6	TMR_1	読み取り/書き込み	安全タイマの時間制限：
B5	TMR_2	読み取り/書き込み	00 - 27分の急速充電 01 - 6時間の急速充電 10 - 9時間の急速充電 11 - 安全タイマをディスエーブル（デフォルト：00）
B4	NA	読み取り/書き込み	N/A
B3	TS_EN	読み取り/書き込み	0 - TS機能をディスエーブル 1 - TS機能をイネーブル（デフォルト：1）
B2	TS_FAULT1	読み取り専用	TS障害モード：
B1	TS_FAULT0	読み取り専用	00 - 正常、TS障害なし 01 - TS温度 < T _{COLD} またはTS温度 > T _{HOT} （充電停止） 10 - T _{COOL} > TS温度 > T _{COLD} （充電電流を1/2に低減、bq24270のみ） 11 - T _{WARM} < TS温度 < T _{HOT} （充電電流を140mV低減、bq24270のみ）
B0(LSB)	LOW_CHG	読み取り/書き込み	0 - 充電電流はレジスタ0x05の設定値 1 - 充電電流はレジスタ0x05の設定値の1/2（デフォルト：0）

LOW_CHGビット (低充電モード・イネーブル)

LOW_CHGビットは、充電電流をプログラミングされた値よりも低減するために使用されます。この機能は、バッテリーNTCがホストによって監視され、充電電流設定の低減が必要なシステム、または低いバッテリー電圧に対して「プリチャージ」電流を必要とするようなシステムで使用されます。このビットに1を書き込むと、プログラミングされた充電電流の1/2で充電されます。このビットに0を書き込むと、プログラミングされた充電電流で充電されます。

アプリケーション情報

出力インダクタおよびコンデンサの選択ガイドライン

インダクタを選択するには、アプリケーションに適切な部品を見つけるために、いくつかの属性を調べる必要があります。最初に、インダクタンス値を選択します。bq24270およびbq24271は、1.5μH~2.2μHのインダクタで動作するように設計されています。選択する値は、効率およびパッケージ・サイズに影響を与えます。2.2μHのインダクタを使用すると、電流リップルが小さいため効率が多少向上しますが、インダクタの物理サイズを考えると、適切なオプションとはならない場合があります。1.5μHのインダクタであれば、サイズと効率のバランスが適切です。

インダクタンスを選択した後は、インダクタの電流定格を選択するために、ピーク電流を計算する必要があります。ピーク電流の計算には、式(5)を使用します。

$$I_{PEAK} = I_{LOAD(MAX)} \times \left(1 + \frac{\%RIPPLE}{2}\right) \quad (5)$$

インダクタは、計算された I_{PEAK} の値以下の飽和電流定格を持つ必要があります。これらのデバイスでは高電流が流れる可能性があるため、インダクタに対して熱解析も行う必要があります。

多くのインダクタは、40℃の温度上昇定格を持ちます。これは、インダクタ内の温度が周囲温度よりも40℃上昇するようなDC電流です。この解析には、標準負荷電流を負荷過渡電流のデューティ・サイクルに対して調整した値を使用できます。例えば、アプリケーションで1.5AのDC負荷が必要であり、20%の時間で2.5Aのピークとなる場合、Δ40℃の温度上昇電流は1.7Aより大きくなる必要があります。

$$I_{TEMPRISE} = I_{LOAD} + D \times (I_{PEAK} - I_{LOAD}) = 1.5 A + 0.2 \times (2.5 A - 1.5 A) = 1.7 A \quad (6)$$

デバイスは、内部ループ補償を備えています。それにより、bq24270は10μF~200μFのローカル容量で安定して動作します。レール間で分散される場合、SYSレール上の容量はこれより大きくすることもできます。出力電圧リップルを低減するには、SYSへのローカル・バイパスとして10μF~47μFのセラミック・コンデンサの使用を推奨します。

PCBレイアウトのガイドライン

PCBレイアウトには特別な注意を払う必要があります。図13に、bq24270およびbq24271の高電流パスに対するレイアウト例を示します。

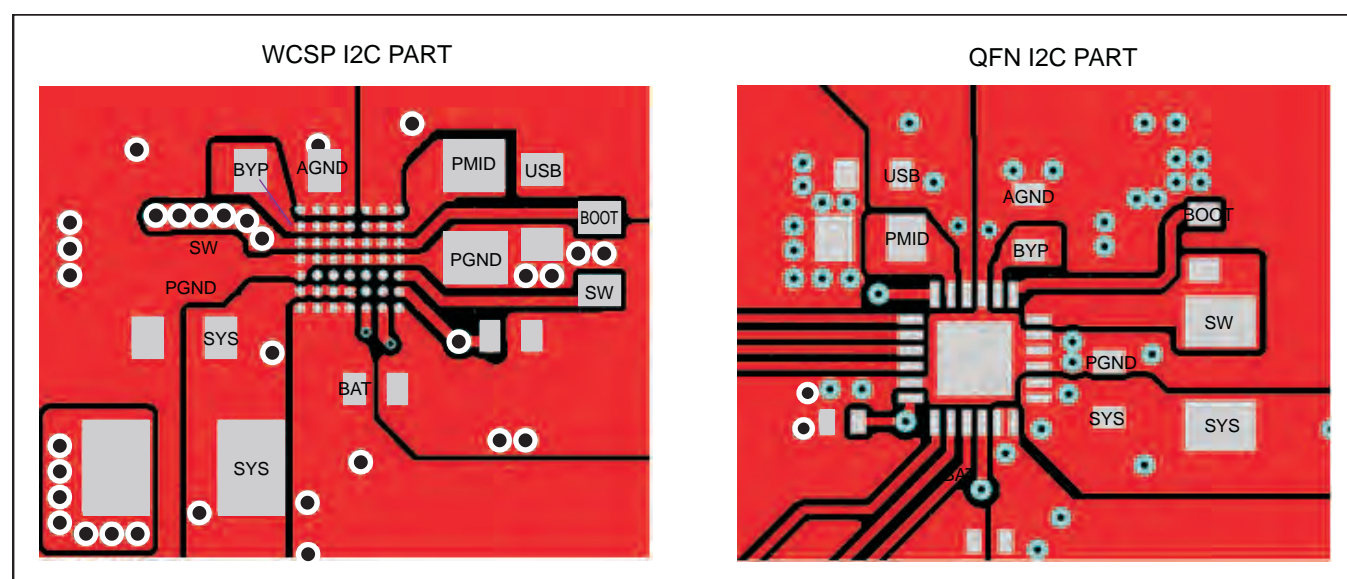


図13. bq24270およびbq24271の推奨PCBレイアウト

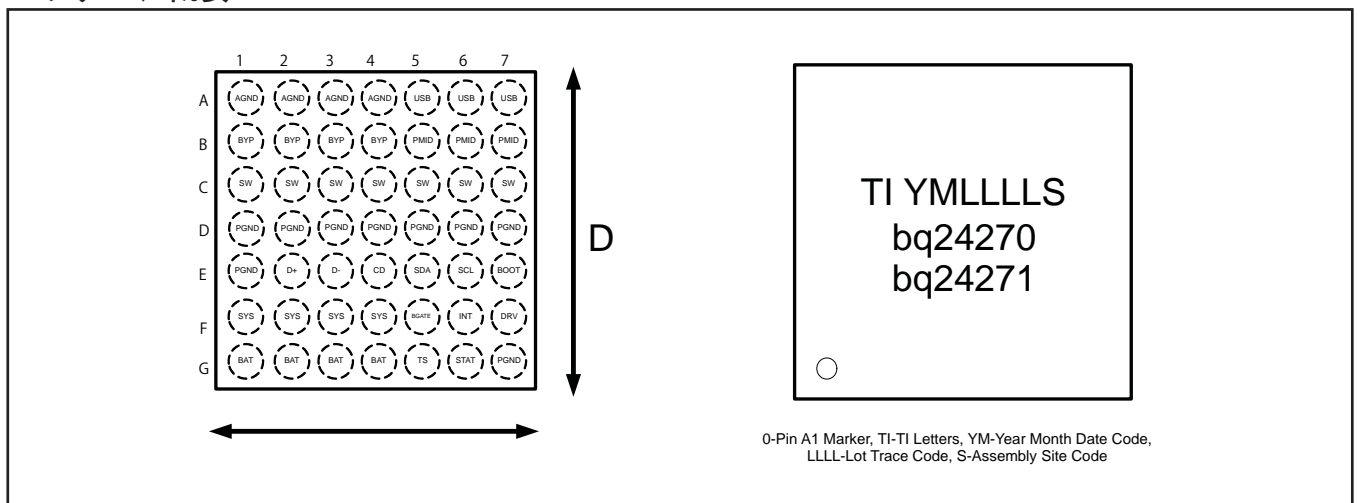
次に、いくつかのガイドラインを示します。

- 最適な性能を得るには、PMD入力とPGNDの間に接続する電源入力コンデンサを、bq24270およびbq24271にできるだけ近づけて配置する必要があります。
- 高周波電流ループの面積をできるだけ小さくするために、4.7 μ Fの入力コンデンサをPMIDピンおよびPGNDピンにできる限り近づけて配置します。入力とPMIDの間のグラウンド電位差を最小限に抑えるため、1 μ FのGND入力コンデンサを対応するGNDおよびPGNDピンのPMDコンデンサにできる限り近づけて配置します。
- SYSとGNDの間のローカル・バイパス・コンデンサは、ICのSYSピンとPGNDの間に接続する必要があります。この目的は、SWピンからLCフィルタを經由してPGNDピンに戻る電流パス・ループの面積を最小にすることです。
- すべてのデカップリング・コンデンサは、対応するICピンおよびPGNDにできる限り近づけて配置します(電源段電流のパスを横切るような配置は避けてください)。すべての小さい制御信号は、高電流パスから離して配線してください。
- PCBには、ビアを介してすべての部品のリターンに直接接続されたグラウンド・プレーン(リターン)が必要です(電源段

コンデンサ1個あたり2つのビア、小信号部品についてコンデンサ1個あたり1つのビア)。また、可能であれば、IC用のPGNDパッドの内部にビアを配置することを推奨します。一般には、スター・グラウンド設計を使用して、回路ブロックの電流を分離(高電力/低電力小信号)することで、ノイズ・カップリングとグラウンド・バウンスの問題を軽減します。この設計には1つのグラウンド・プレーンを使用すると良い結果が得られます。この小さなレイアウトと1つのグラウンド・プレーンにより、グラウンド・バウンスの問題はなくなり、部品の分離によって信号間のカップリングも最小限に抑えられます。

- USB、BAT、SYSピンへの、およびSWピンからの高電流充電パスは、最大充電電流に従って適切なサイズにすることで、これらのパターンでの電圧降下を防ぎます。PGNDピンは、内部のローサイドFETを通して電流を戻すために、グラウンド・プレーンに接続する必要があります。
- 高電流アプリケーションでは、電源パス用のボールを基板上的にできるだけ広い銅領域に接続します。これにより、ICの熱が基板を通して放散されるため、熱特性が向上します。

パッケージ概要



チップスケール・パッケージの寸法

デバイスは、49バンプのチップスケール・パッケージ(YFF、NanoFree™)で供給されます。パッケージの寸法を次に示します。

- D - 2.78mm \pm 0.05mm
- E - 2.78mm \pm 0.05mm

パッケージ情報

製品情報

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish	MSL Peak Temp (3)	Samples (Requires Login)
BQ24270RGER	PREVIEW	VQFN	RGE	24	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
BQ24270RGET	PREVIEW	VQFN	RGE	24	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
BQ24270YFFR	ACTIVE	DSBGA	YFF	49	3000	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM	
BQ24270YFFT	ACTIVE	DSBGA	YFF	49	250	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM	
BQ24271RGER	ACTIVE	VQFN	RGE	24	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
BQ24271RGET	ACTIVE	VQFN	RGE	24	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
BQ24271YFFR	ACTIVE	DSBGA	YFF	49	3000	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM	
BQ24271YFFT	ACTIVE	DSBGA	YFF	49	250	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM	

(1) マーケティング・ステータスは次のように定義されています。

ACTIVE: 製品デバイスが新規設計用に推奨されています。

LIFEBUY: TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND: 新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW: デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE: TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) および Green (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD: Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS): TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリープロセスでの使用に適しています。

Pb-Free (RoHS Exempt): この部品は、1) ダイとパッケージの間に鉛ベースの半田バンブ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br): TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない (均質な材質中のBrまたはSb重量が0.1%を超えない) ことを意味しています。

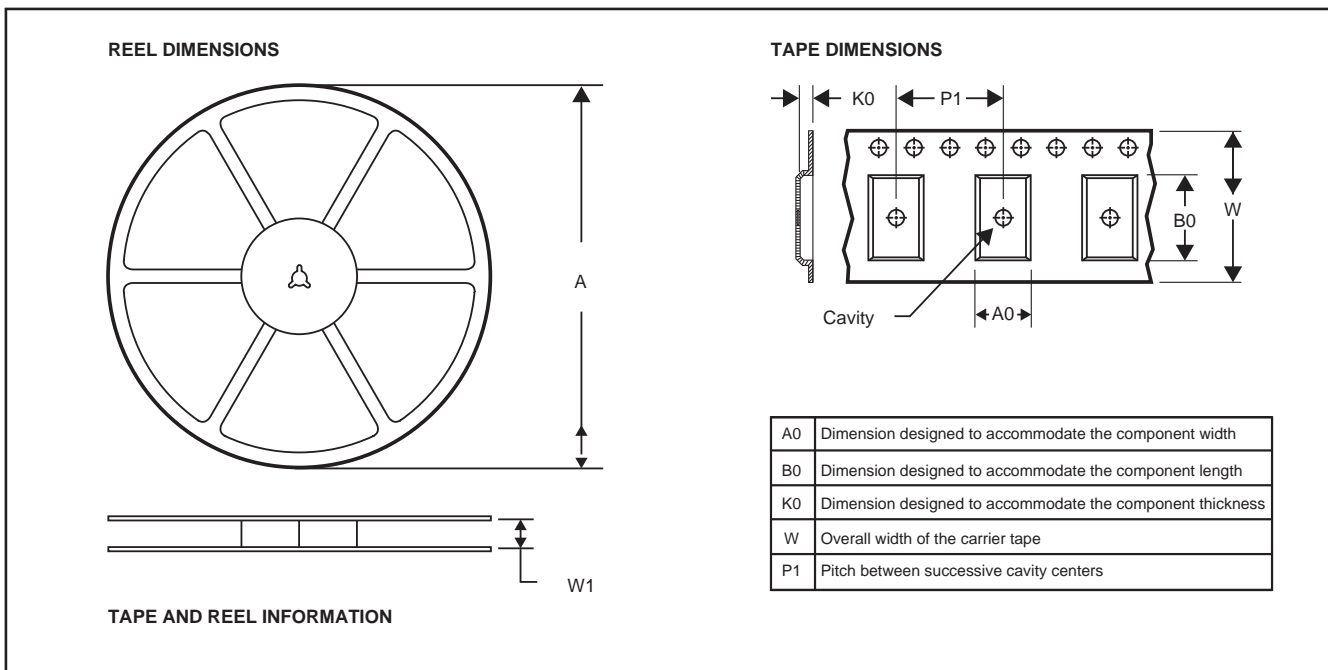
(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項: このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく適切な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

パッケージ・材料情報

テープおよびリール・ボックス情報

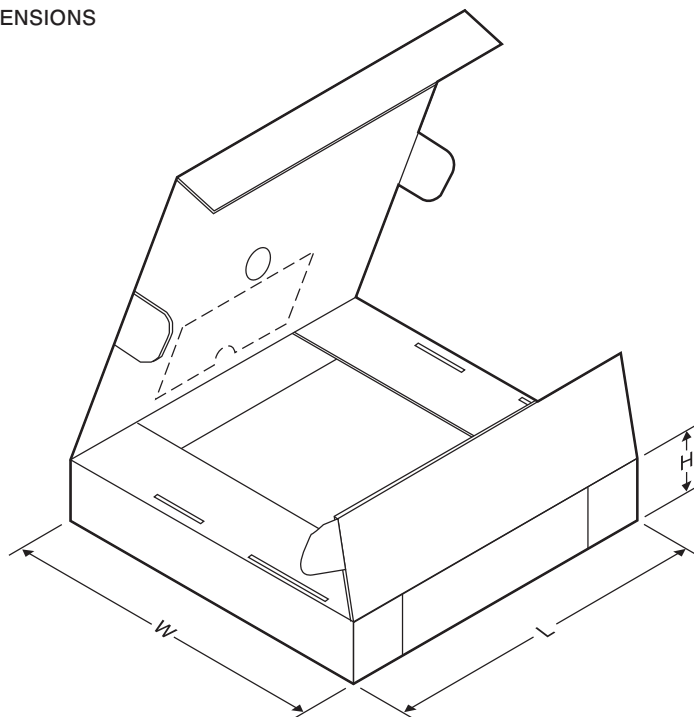


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
BQ24270YFFR	DSBGA	YFF	49	3000	180.0	8.4	2.93	2.93	0.81	4.0	8.0	Q1
BQ24270YFFT	DSBGA	YFF	49	250	180.0	8.4	2.93	2.93	0.81	4.0	8.0	Q1
BQ24271RGER	VQFN	RGE	24	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
BQ24271RGET	VQFN	RGE	24	250	180.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
BQ24271YFFR	DSBGA	YFF	49	3000	180.0	8.4	2.93	2.93	0.81	4.0	8.0	Q1
BQ24271YFFT	DSBGA	YFF	49	250	180.0	8.4	2.93	2.93	0.81	4.0	8.0	Q1

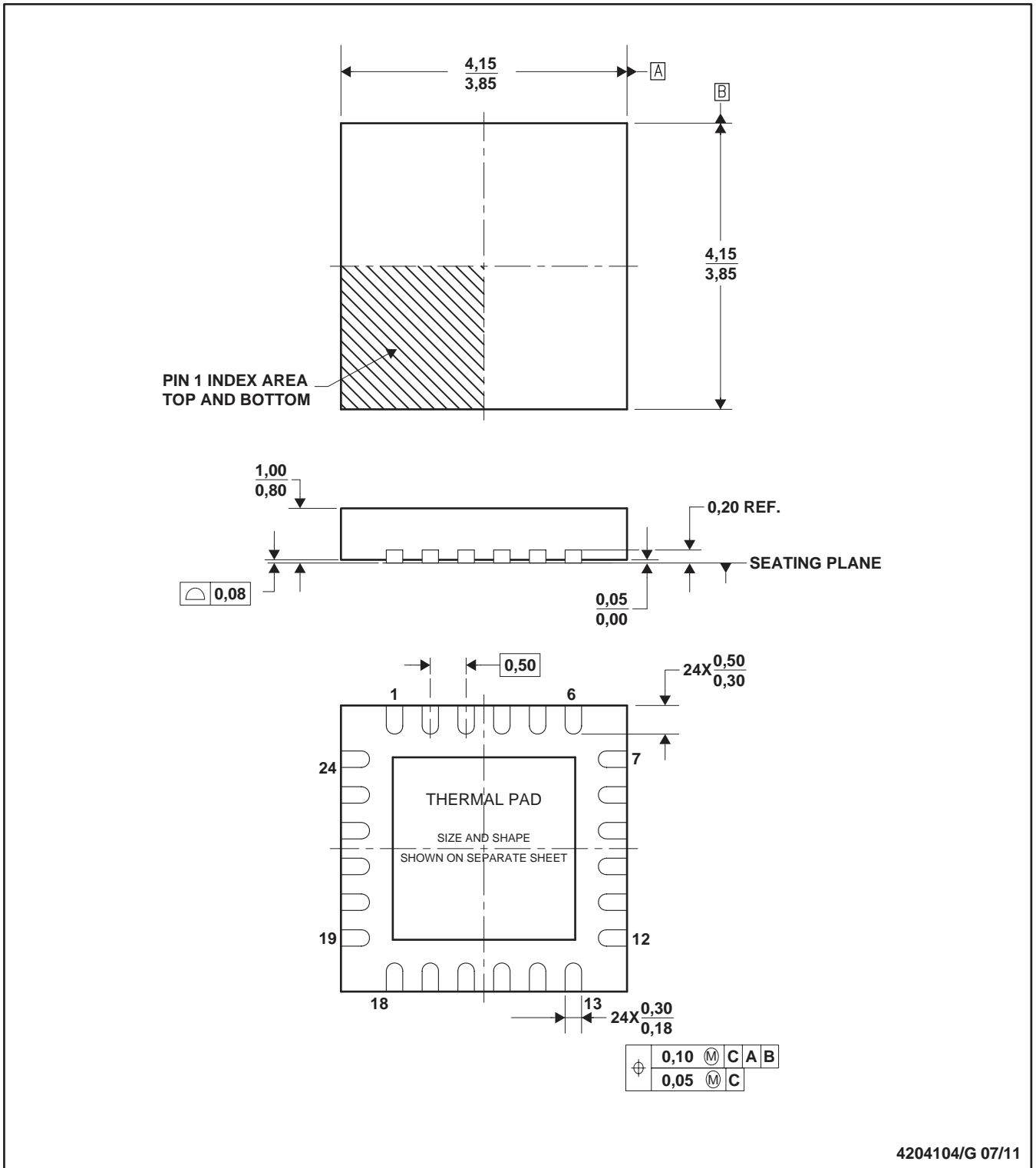
パッケージ・マテリアル情報

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
BQ24270YFFR	DSBGA	YFF	49	3000	210.0	185.0	35.0
BQ24270YFFT	DSBGA	YFF	49	250	210.0	185.0	35.0
BQ24271RGER	VQFN	RGE	24	3000	367.0	367.0	35.0
BQ24271RGET	VQFN	RGE	24	250	210.0	185.0	35.0
BQ24271YFFR	DSBGA	YFF	49	3000	210.0	185.0	35.0
BQ24271YFFT	DSBGA	YFF	49	250	210.0	185.0	35.0



- 注： A. 寸法はすべてミリメートルです。
 B. 本図は予告なく変更することがあります。
 C. QFN (クアッド・フラットパック・ノーリード) パッケージ構造
 D. パッケージのサーマル・パッドは熱的および機能的特性を得るために基板に半田付けする必要があります。
 E. 寸法及び形状についての詳細は、データシート内のサーマル・パッド・メカニカル・データを参照してください。
 F. JEDEC MO-220に準拠します。

サーマルパッド・メカニカル・データ

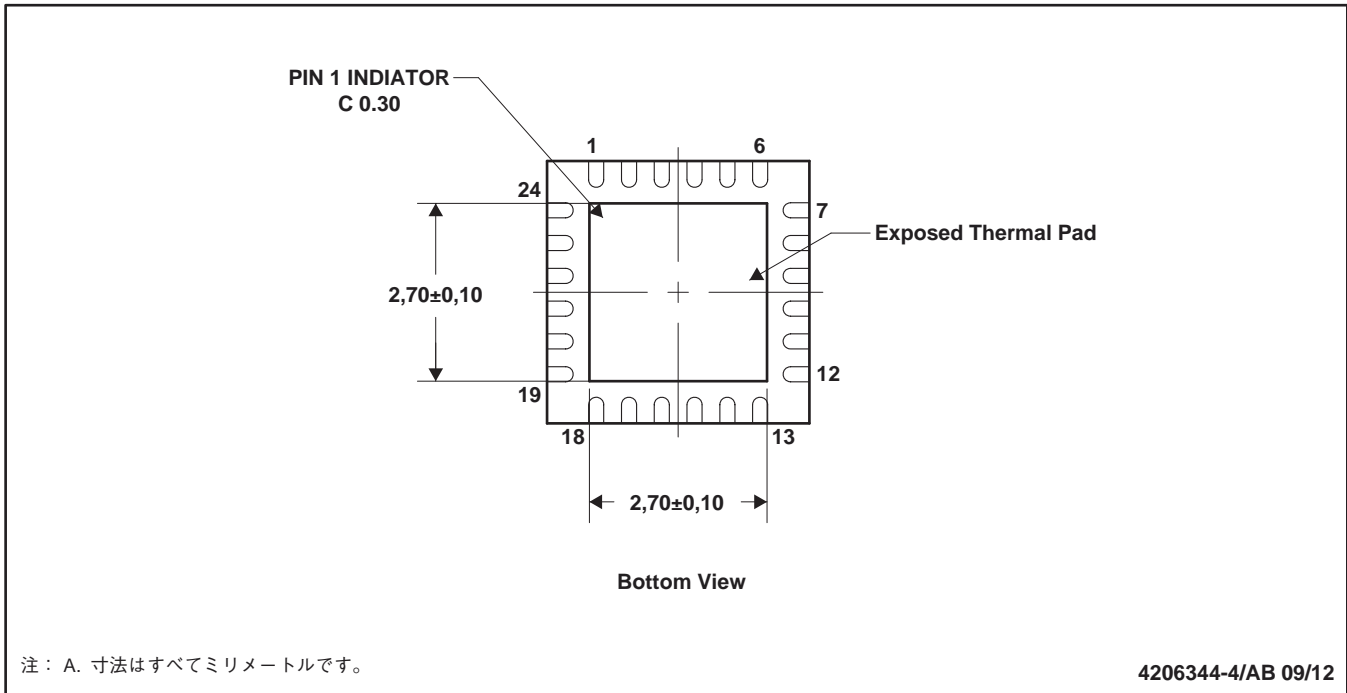
RGE (S-PVQFN-N24)

熱特性に関する資料

このPowerPADTMパッケージには、外部ヒートシンクに直接接続するように設計された、露出したサーマルパッドが装備されています。このサーマルパッドは、プリント基板(PCB)に直接半田付けする必要があります。半田付け後は、PCBをヒートシンクとして使用できます。また、サーマルビアを使用して、サーマルパッドをデバイスの回路図に示された適切な銅プレーンに直接接続するか、あるいはPCB内に設計された特別なヒートシンク構造に接続することができます。この設計により、ICからの熱伝導が最適化されます。

PowerPADTMパッケージについての追加情報およびその熱放散能力の利用法については、テクニカルブリーフ『Power PAD Thermally Enhanced Package(『TI文献番号SLMA002)およびアプリケーションブリーフ『PowerPAD Made Easy(『TI文献番号SLUA271)を参照してください。いずれもホームページwww.ti.comで入手できます。

このパッケージの露出したサーマルパッドの寸法を次の図に示します。



注：A. 寸法はすべてミリメートルです。

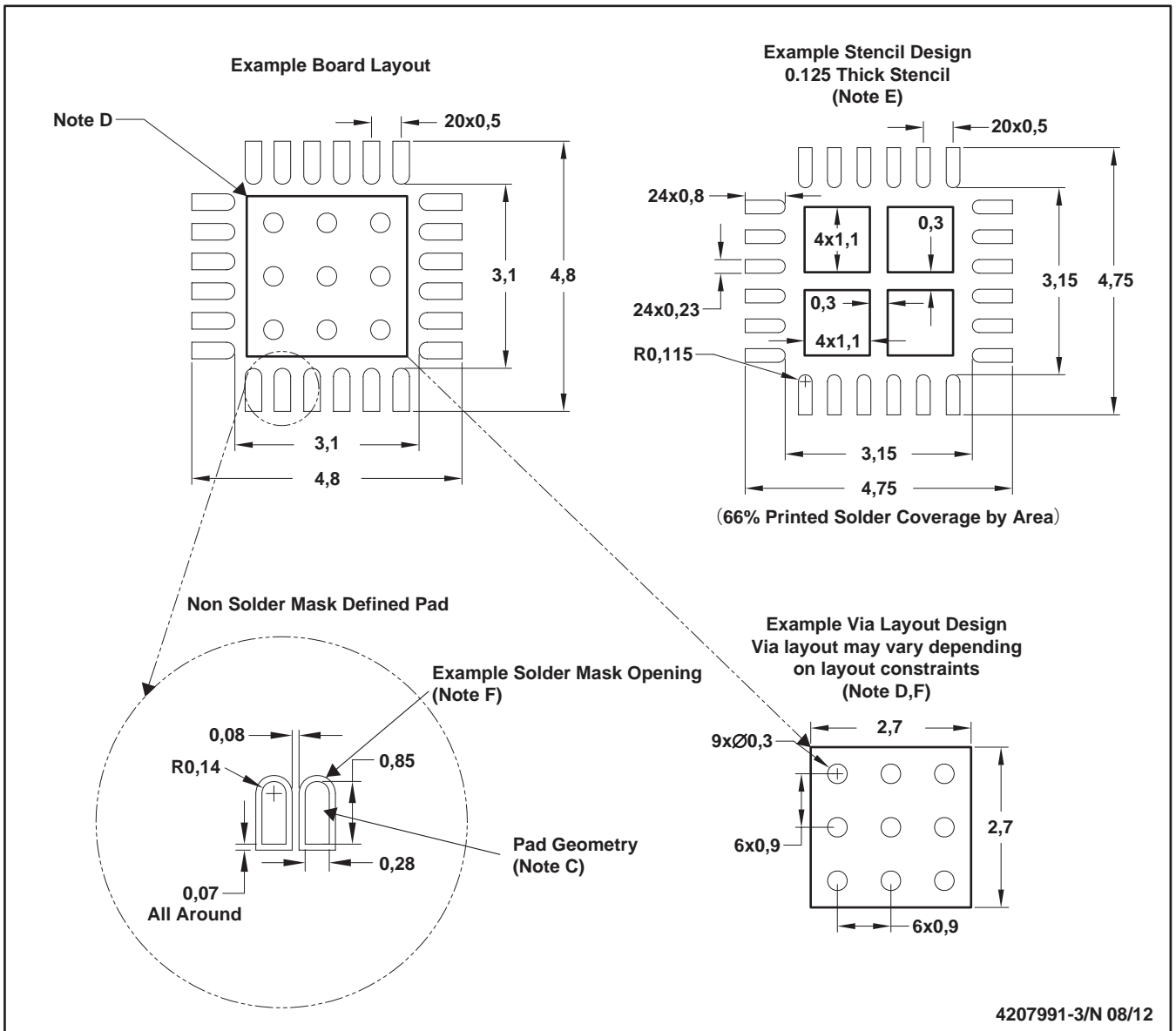
4206344-4/AB 09/12

サーマルパッド寸法図

ランド・パターン

RGE (S-PVQFN-N24)

PLASTIC QUAD FLATPACK NO-LEAD

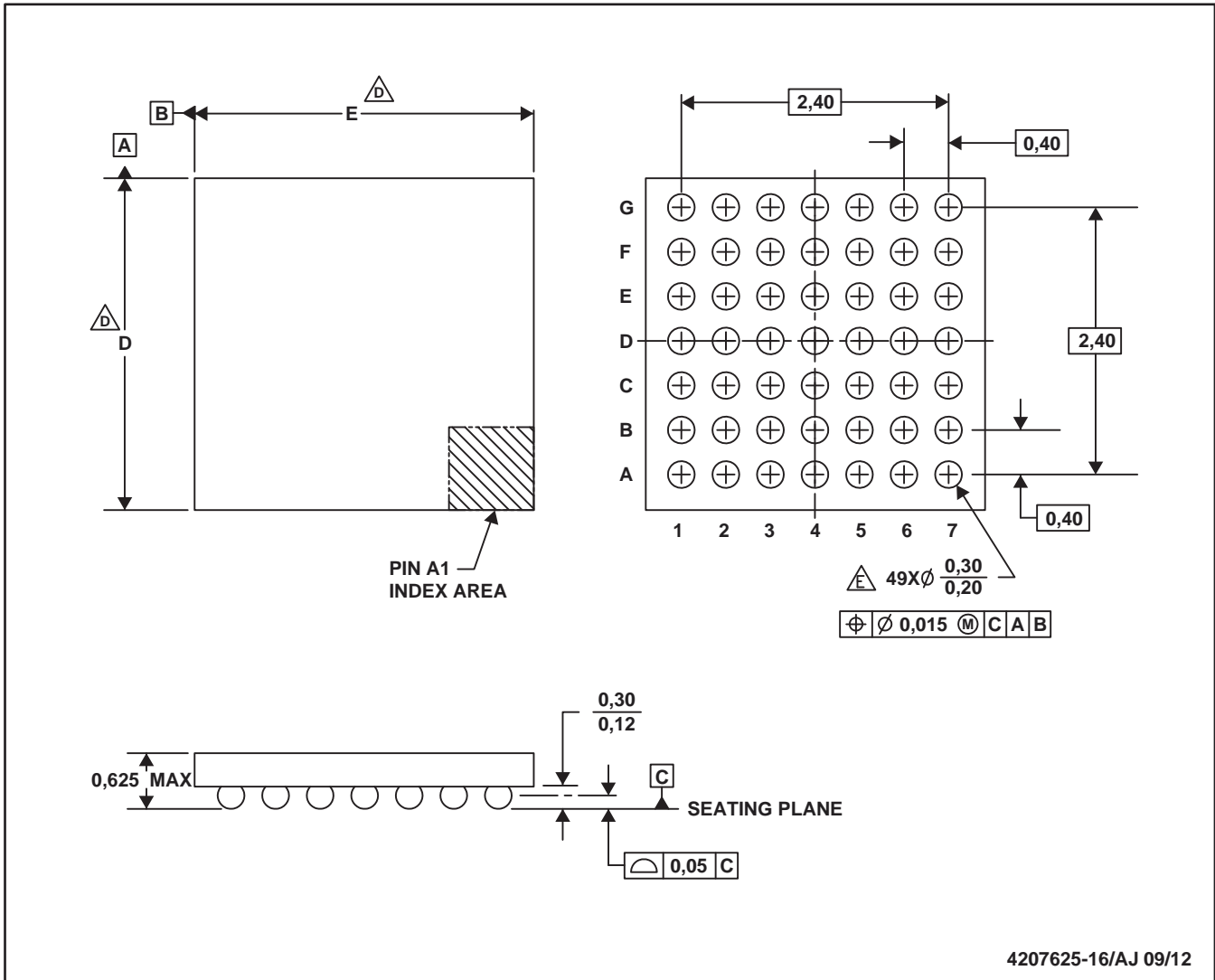


- 注： A. 寸法はすべてミリメートルです。
 B. 本図は予告なく変更することがあります。
 C. 代替設計については、資料IPC-7351を推奨します。
 D. このパッケージは、基板上のサーマル・パッドに半田付けされるように設計されています。熱に関する具体的な情報、ビア要件、および推奨基板レイアウトについては、アプリケーション・ノート『Quad Flat-Pack Packages(TI文献番号SLUA271) および製品データシートを参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。
 E. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。ステンシル設計上の考慮事項については、IPC 7525を参照してください。
 F. 半田マスクの許容差については、基板組み立て拠点にお問い合わせください。

メカニカル・データ

YFF (R-XBGA-N49)

DIE-SIZE BALL GRID ARRAY



4207625-16/AJ 09/12

- 注：A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. NanoFree™パッケージ構成です。
 D. このパッケージ構成(デバイスの寸法Dと寸法E)は特定デバイスの正確なパッケージ寸法を見出すには、そのデバイスのデータシートを参照するか、またはTIの代理店にお問い合わせください。
 E. ボールの配列については製品のデータシートを参照してください。7 × 7のマトリクスのみ図示しています。
 F. このパッケージには鉛フリーのボールが含まれています。

(SLUSB10)

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといひます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということの意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしているとして特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2013, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上