

# CLC006

*CLC006 Serial Digital Cable Driver with Adjustable Outputs*



Literature Number: JAJ578

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。  
製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。

## CLC006 出力振幅可変シリアル・デジタル・ケーブル・ドライバ

### 概要

CLC006 は、シリアル・デジタル・ビデオ・データ伝送規格である SMPTE259M をサポートするように設計された、モノリシックの高速ケーブル・ドライバです。CLC006 は 400Mbps までのデータレートで、75Ω の伝送ライン (Belden8281 相当) をドライブします。制御された出力の立ち上がり、立ち下がり時間 (650ps typical) は、信号の変化により引き起こされるジッタを最小にします。出力電圧レベルは 1.65V であり、高精度で、低ドリフトの内部バンドギャップ・リファレンスによりセットされます。これにより、終端された 75Ω ケーブル端で 800mV の振幅を実現できます。出力振幅は外付け抵抗により、 $0.7V_{p-p} \sim 2V_{p-p}$  まで調整可能です。

CLC006 の AB 級の出力段により、他の設計と比べ低消費で、外付けバイアス抵抗も必要ありません (両出力終端で 185mW)。差動入力、規定された同相入力範囲内で、 $200mV_{p-p}$  から ECL レベルまで広範囲なデジタル信号を扱うことができます。以上のことから、CLC006 はデジタルアプリケーションにおいて、優れた汎用高速ドライバといえます。

CLC006 は単一 +5V もしくは -5.2V 電源を使用し、8 ピン SOIC で提供されます。

### 主な仕様

- 650ps の立ち上がり、立ち下がり時間
- データレート 400Mbps
- 200mV の差動入力
- 低ジッタ (25ps<sub>pp</sub>)

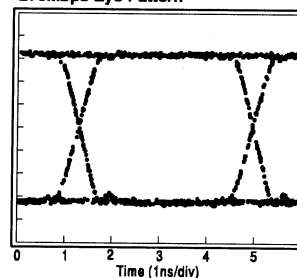
### 特長

- 外付けプルダウン抵抗不要
- 出力振幅調整可能
- 差動入出力
- 低消費電力
- 単一 +5V もしくは、-5.2V 電源
- GS9008 と置き換え可能

### アプリケーション

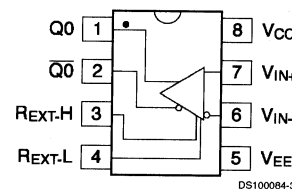
- デジタル・ルータ、ディストリビューション・アンプ
- デジタル伝送ライン用同軸ケーブル・ドライバ
- ツイスト・ペア・ドライバ
- 民間、業務放送用シリアル・デジタル・ビデオ・インタフェース
- SMPTE, SONET/SDH, ATM 互換ドライバ
- バッファ・アプリケーション

270Mbps Eye Pattern



DS100084-1

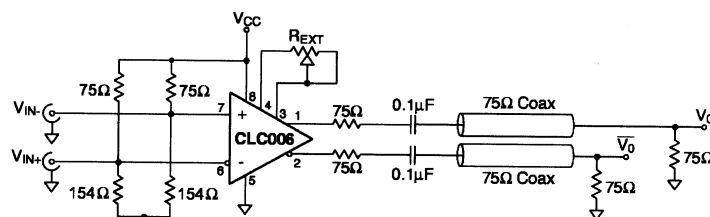
### ピン配置図 (8-Pin SOIC)



DS100084-3

Order Number CLC006AJE  
See NS Package Number M08A

### 代表的なアプリケーション



DS100084-2

## 絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。関連する電氣的信頼性試験方法の規格を参照下さい。

電源電圧	6V
出力電流	30mA
最大接合部温度	+ 125
保存温度範囲	- 65 ~ + 150
許容リード温度 (ハンダ付け 10 秒)	+ 300
ESD 耐圧 (HBM)	1000V

パッケージの温度抵抗

$\theta_{JA}$ 表面実装 AJE	125 /W
$\theta_{JC}$ 表面実装 AJE	105 /W

信頼性情報

トランジスタ数	72
MTTF	254Mhr

## 推奨動作条件

電源電圧範囲 ( $V_{CC} - V_{EE}$ )	+ 4.5V ~ + 5.5V
------------------------------	-----------------

電氣的特性 (特記のない限り、 $V_{CC} = 0V$ 、 $V_{EE} = -5V$ )

Parameter	Condition	Typ +25°C	Min/Max +25°C	Min/Max 0°C to +70°C	Min/Max -40°C to +85°C	Units
<b>STATIC DC PERFORMANCE</b>						
Supply Current, Loaded	150Ω @ 270 Mbps (Notes 5, 7)	37	-	-	-	mA
Supply Current, Unloaded	(Note 3)	34	28/37	26/39	26/39	mA
Output HIGH Voltage ( $V_{OH}$ )	(Note 3)	-1.7	-2.0/1.4	-2.0/1.4	-2.0/1.4	V
Output LOW Voltage ( $V_{OL}$ )	(Note 3)	-3.3	-3.6/3.0	-3.6/3.0	-3.6/3.0	V
Input Bias Current	(Note 4)	10	30	50	50	μA
Output Swing	$R_{EXT} = \infty$ (Note 3)	1.65	1.55/1.75	1.53/1.77	1.51/1.79	V
Output Swing	$R_{EXT} = 10\text{ k}\Omega$ (Note 5)	1.30	-	-	-	V
Common Mode Input Range Upper Limit		-0.7	-0.8	-0.8	-0.8	V
Common Mode Input Range Lower Limit		-2.6	-2.5	-2.5	-2.5	V
Minimum Differential Input Swing (Note 5)		200	200	200	200	mV
Power Supply Rejection Ratio (Note 3)		26	20	20	20	dB
<b>AC PERFORMANCE</b>						
Output Rise and Fall Time	(Notes 3, 6, 7)	650	425/825	400/850	400/850	ps
Overshoot	(Note 5)	5				%
Propagation Delay	(Note 5)	1.0				ns
Duty Cycle Distortion	(Note 5)	50				ps
Residual Jitter	(Note 5)	25	-	-	-	ps <sub>pp</sub>
<b>MISCELLANEOUS PERFORMANCE</b>						
Input Capacitance	(Note 5)	1.0				pF
Output Resistance	(Note 5)	10				Ω
Output Inductance	(Note 5)	6				nH

Note 1: "絶対最大定格"とは、この値を超えるとデバイスの安全を保障できない制限値のことを意味します。デバイスがこの規格値で正常に動作することを意味しているわけではありません。"電氣的特性"の表にデバイスの実際の動作条件が示されています。

Note 2: Min/Max はプロダクトの特性評価及び、シミュレーションに基づいています。個々のパラメータは、記載の条件で試験しています。品質は出荷検査のパラメータにより保証されています。

Note 3: 特性は +25 で全数、+85 で抜取で検査しています。

Note 4: 特性はウェハ・プローブにより +35 で全数検査しています。

Note 5: 特性は設計により保証されています。

Note 6: 波形の 20% から 80% の間を測定しています。

Note 7: 両出力 150Ω をドライブさせ 270Mbps で測定しています。

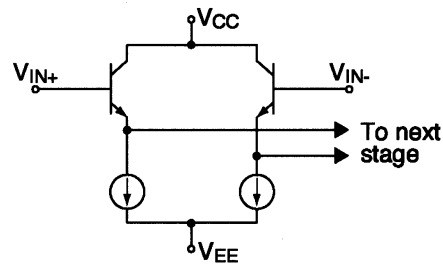
## 動作説明

## 入力のインターフェース

CLC006の入力は高インピーダンスであり、エミッタ・フォロウにバッファされた差動入力です。シングル・エンドの信号も入力することができます。入力信号を供給する送信ラインはCLC006に近接して、適切に終端されなければなりません。Figure 2、Figure 3 に示す A.C. もしくは D.C. カップリングが用いられます。Figure 2、4、5 にテブナ

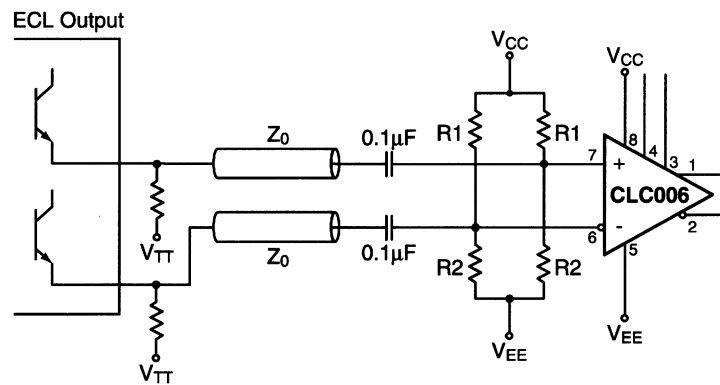
ン等価抵抗ネットワークがどのように入力終端、バイアスを提供しているが示しています。入力 D.C. 同相電圧範囲は  $V_{CC} - 0.8V \sim V_{CC} - 2.5V$  です。入力信号とバイアスを加えたものが決められた同相電圧範囲を超えてはいけません。入力信号が  $800mV_{p-p}$  の時、標準的な入力バイアス範囲は  $V_{CC} - 1.2V \sim V_{CC} - 2.1V$  です。

Load Type	Resistor to $V_{CC}$ (R1)	Resistor to $V_{EE}$ (R2)
ECL, 50 $\Omega$ , 5V, $V_T=2V$	82.5 $\Omega$	124 $\Omega$
ECL, 50 $\Omega$ , 5.2V, $V_T=2V$	80.6 $\Omega$	133 $\Omega$
ECL, 75 $\Omega$ , 5V, $V_T=2V$	124 $\Omega$	187 $\Omega$
ECL, 75 $\Omega$ , 5.2V, $V_T=2V$	121 $\Omega$	196 $\Omega$
800mV $_{p-p}$ , 50 $\Omega$ , 5V, $V_T=1.6V$	75.0 $\Omega$	154 $\Omega$
800mV $_{p-p}$ , 75 $\Omega$ , 5V, $V_T=1.6V$	110 $\Omega$	232 $\Omega$
800mV $_{p-p}$ , 2.2K $\Omega$ , 5V, $V_T=1.6V$	3240 $\Omega$	6810 $\Omega$



DS100084-4

FIGURE 1. Input Stage



DS100084-5

FIGURE 2. AC Coupled Input

動作説明(つづき)

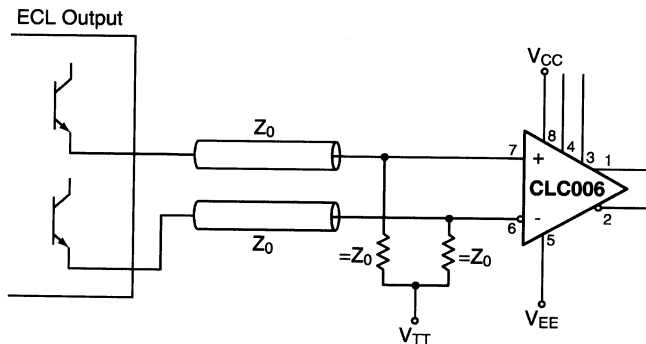


FIGURE 3. DC Coupled Input

DS100084-6

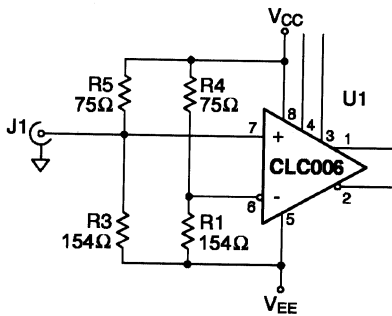


FIGURE 4. Single Ended 50Ω ECL Input

DS100084-7

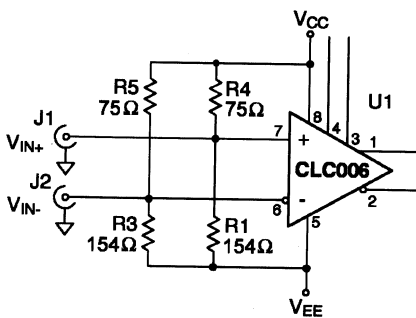


FIGURE 5. Differential 50Ω ECL Input

DS100084-8

出力のインタフェース

Figure 6に示すCLC006のAB級の出力段は出力トランジスタにスタンディング電流を必要としません。従って、バイアスもプルダウン抵抗も必要ありません。この構成の利点は、低消費電力であり、外付け部品点数が少ないということです。出力は負荷に対して、A.C.もしくはD.C.カップリングされます。バンドギャップリファレンスは、正しく終端されている時、出力電圧レベルをF100Kもしくは10K ECL相当に設定します。その出力は10K ECLと同じ温度係数を持っていません。従って、10K ECLをドライブする時、全温度範囲に渡り、ノイズマージンが減少します。F100Kは完全に電圧、温度補正されているので、F100Kとの接続においてはノイズマージンは影響を受けません。

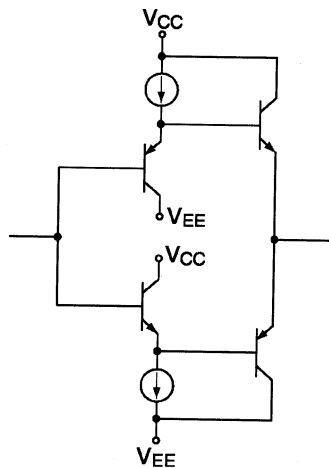


FIGURE 6. Output Stage

DS100084-9

## 動作説明(つづき)

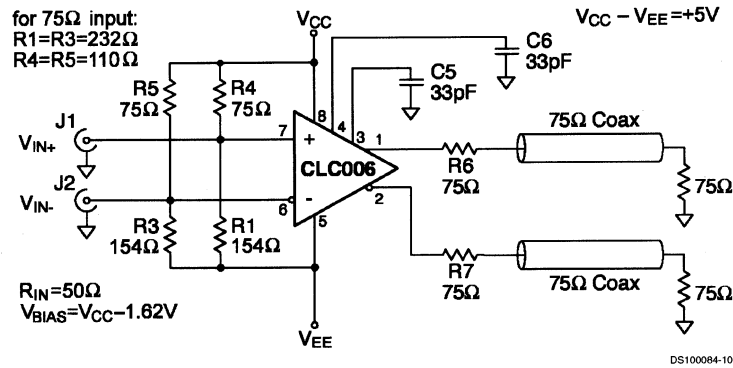


FIGURE 7. Differential Input DC Coupled Output

## 出力振幅調整

CLC006 の出力 H、L レベルは、Figure 8 に単純化して示す回路により決定されます。出力 H、L レベルは、 $R_{EXT-H}$  (ピン 3)、 $R_{EXT-L}$  (ピン 4) と電源間に接続される外付け抵抗ネットワークにより、個別に決定されます。抵抗ネットワークは、内部で生成されるバイアス電圧  $V_H$ 、 $V_L$  の変動による出力 H、L レベルの変動に影響を与えます。標準的な出力 H、L レベルは、 $R_{EXT-H}$ 、 $R_{EXT-L}$  ピンを接続しない状態で、それぞれ  $V_{CC} - 1.7V$ 、 $V_{CC} - 3.3V$  になります。出力電圧レベルを決定する内部コンポーネントは正確な比率になっていますが、その絶対値は標準で、約  $\pm 15\%$  までしか調整されません。

しかし、外部調整がなくても、出力電圧変動は微妙に抑えられています。最終設計では、製品の製造上のバラツキ、外付け部品による外部調節出力電圧のバラツキを調整して下さい。

Figure 9 に示す回路により、出力電圧振幅は減少します。Figure 10 のグラフから選択した抵抗 1 つはピン 3、ピン 4 間に挿入します。また、Figure 11 に示す回路により、出力電圧振幅を増加できます。抵抗 R の値を出す為に Figure 12 を用います。これらの 2 回路、及びそれに付属するグラフにおいては、CLC006 は標準の  $150\Omega$  負荷を前提としています。出力負荷は、出力振幅及び出力 H、L レベルに影響を及ぼすことに注意してください。CLC006 にかかる D.C. 負荷が、 $150\Omega$  から大きく離れているときは、抵抗を出力レベルに一致するよう選択してください。

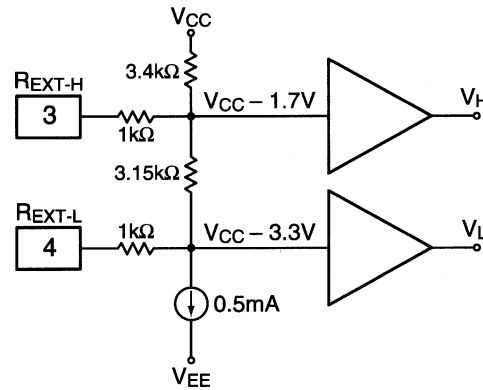
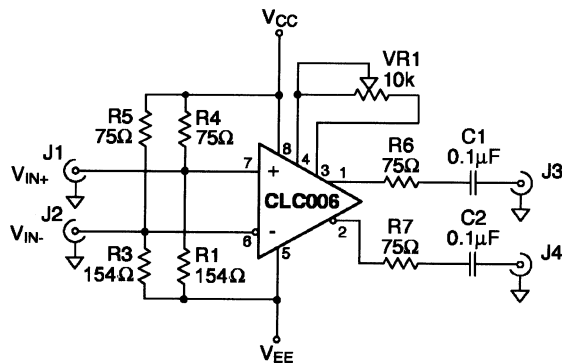


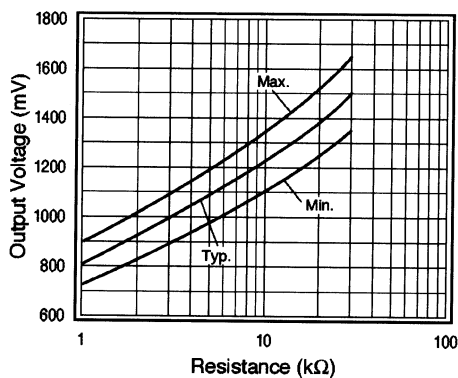
FIGURE 8. Equivalent Bias Generation Circuit

動作説明(つづき)



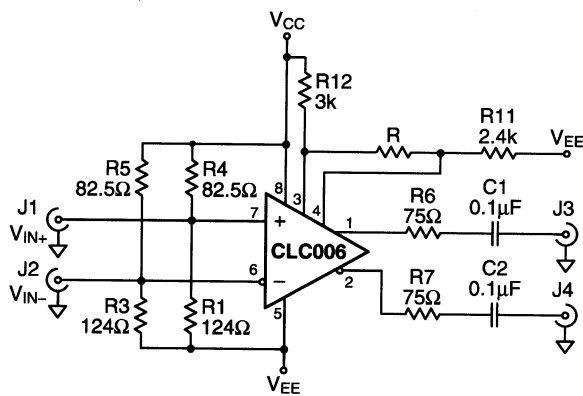
DS100084-12

FIGURE 9. Differential Input Reduced Output



DS100084-13

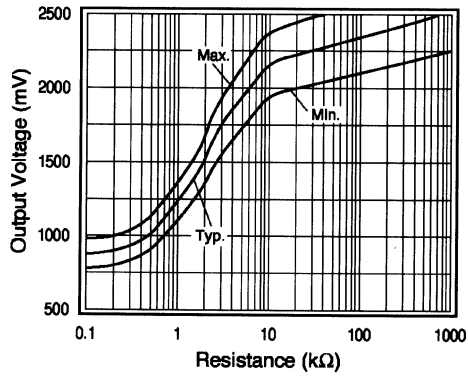
FIGURE 10. Resistance Pins 3 to 4 vs Output Voltage Reduced Output @ 150Ω Load



DS100084-14

FIGURE 11. Differential Input Increased Output

## 動作説明(つづき)

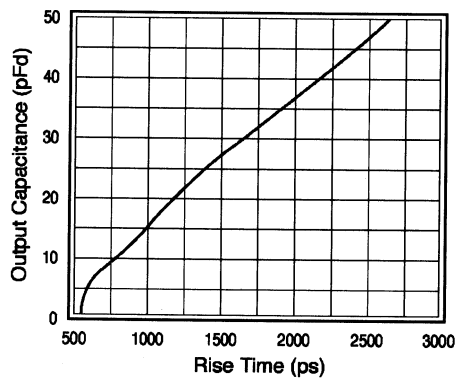


DS100084-15

FIGURE 12. Resistance Pins 3 to 4 vs Output Voltage  
Increased Output @ 150Ω Load

## 出力の立ち上がり、立ち下がり時間

出力負荷コンデンサは、出力の立ち上がり、立ち下り時間に大きく影響します。浮遊容量のような負荷コンデンサの影響は、バックマッチング抵抗を出力ピンに近接配置したり、すべての相互接続配線の短縮化で減少させることができます。Figure 13に、150Ω負荷に並列負荷コンデンサを挿入したときの、立ち上がり時間に対する変化を示します。



DS100084-16

FIGURE 13. Rise Time vs  $C_L$



## PCB 配線例

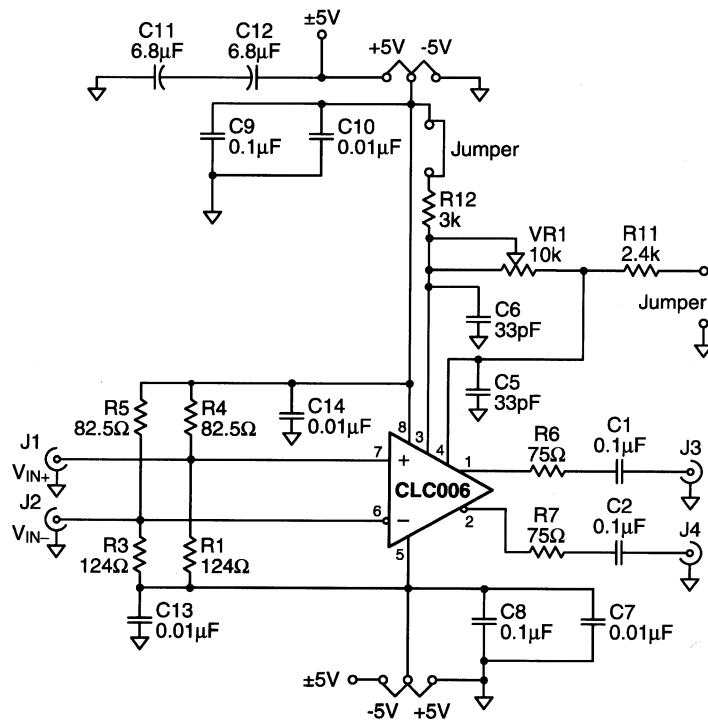
回路基板のレイアウトは、CLC006の性能に影響を与えます。以下のガイドラインは、デバイスの性能を活用することを目的としています。

- ・最適な性能を得るために、グランド・プレーンもしくは、電源/グランド・プレーンを挟み込んだ設計にする。
- ・デバイスの電源ピンから0.1インチ(2.5mm)以内のところに、6.8 $\mu$ Fのタンタル電解コンデンサと並列に、0.01 $\mu$ Fモノリシック・セラミック・コンデンサを挿入しバイパスする。
- ・短く、左右対称のグランド帰還パスを、入力、供給バイパスコンデンサ、出力負荷に作る。
- ・短く、接地された保護トレースを以下に加える。
  - パッケージのセンターラインの下。
  - デバイスのピンから0.1インチ(2.5mm)
  - ヴィアを経由して、基板の上部及び下部。

## 評価基板

図式による、パーツ・リストと最適な評価基板用の配線を以下に示します。配線、シルク・スクリーン、グランド層のパターンを示しています。個々の回路基板は、アセンブルされていない状態で弊社から入手可能です。この評価基板、パーツナンバー CLC730056を注文される際は、お近くの代理店もしくは、弊社カスタマ・レスポンス・センタにご連絡ください。(この評価基板はCLC007の評価基板と、いくつかの部品が必要ないだけで、同じ物になります。)

評価基板を用いることにより、適切な回路設計を行うことができ、試作、測定を容易にできます。この評価基板は、CLC006で応用できる、多くのアプリケーション回路用に設計されているため、必要でない部品もしくは、値を変えるべき場合もあります。評価基板は"-5"と記された場所に、2つのジャンパーを取り付けることにより、標準的なECL供給電圧から電源を受け取ります。PECLの場合は"+5"と記された場所にジャンパーを取り付けます。



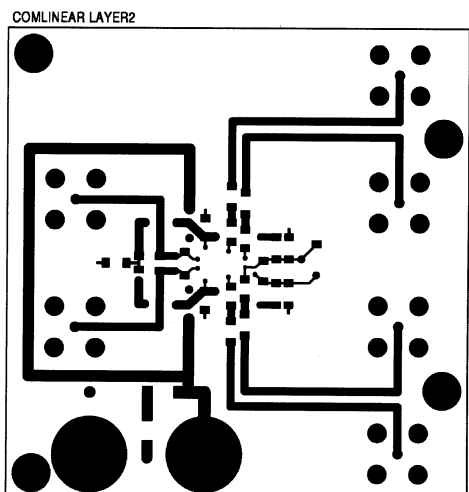
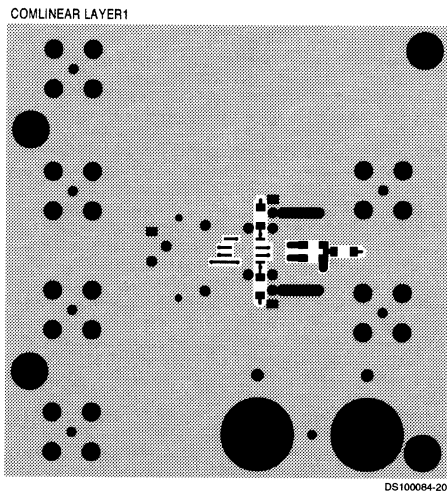
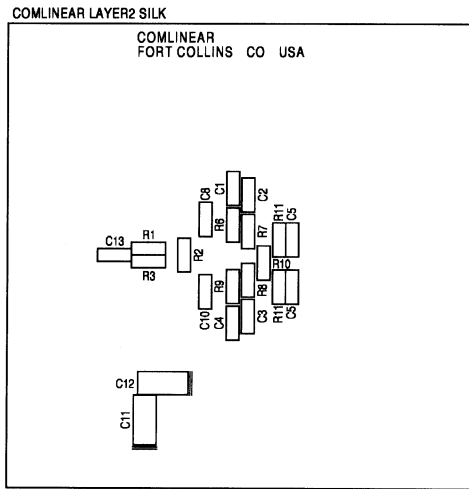
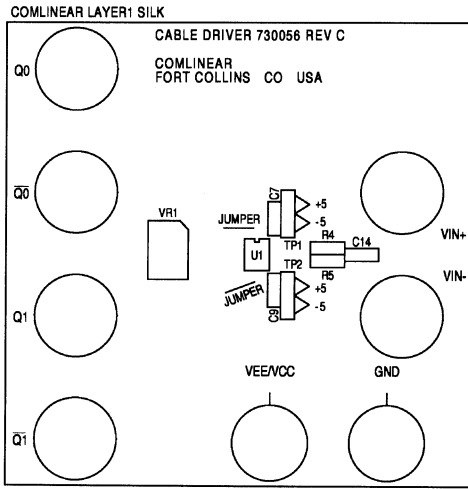
CLC006 Evaluation Board Schematic

DS100064-17

## PCB 配線例 (つづき)

Item	Reference Designator	Part Description	Qty
1	C1, C2, C8, C9	0.1 $\mu$ F SMD Capacitor, Size 1206	4
2	C5, C60	33 pF SMD Capacitor, Size 1206	2
3	C7, C10, C13, C14	0.01 $\mu$ F SMD Tantalum Capacitor, Size 12062	4
4	C11, C12	6.8 $\mu$ F SMD Tantalum Capacitor, Size 6032	2
5	J1, J2	BNC PC Amphenol #31-5329-52RFX	2
6	J3, J4	BNC PC Amphenol #31-5329-72RFX	2
7	R3, R1	124 $\Omega$ SMD Resistor, Size 1206	2
8	R4, R5	82.5 $\Omega$ SMD Resistor, Size 1206	2
9	R6, R7	75 $\Omega$ SMD Resistor, Size 1206	2
10	R11	2.4 k $\Omega$ SMD Resistor, Size 1206	1
11	R12	3 k $\Omega$ SMD Resistor, Size 1206	1
12	U1	CLC006AJE Cable Driver	1
13	+5, -5	Jumper	4
14	VR1	10 k $\Omega$ Potentiometer, Bourns 3299	1

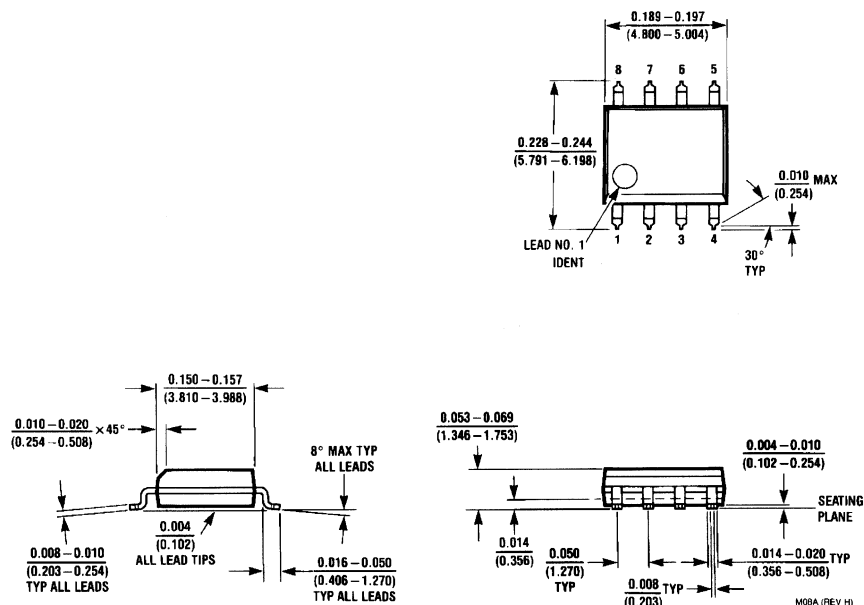
PCB 配線例(つづき)



**NOTE**

**CLC006**

外形寸法図 特記のない限り inches(millimeters)



Order Number CLC006AJE  
NS Package Number M08A

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本 社 / 〒135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300 <http://www.nsjk.co.jp/>

製品に関するお問い合わせはカスタマ・レスポンス・センタのフリーダイヤルまでご連絡ください。

 **0120-666-116**



この紙は再生紙を使用しています

# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上