

LM25085

LM25085 42V Constant On-Time PFET Buck Switching Controller



Literature Number: JAJSB04

LM25085

42V コンスタント・オンタイム PFET 降圧型スイッチング・コントローラ

概要

LM25085 は高効率の PFET スwitching・レギュレータ・コントローラで、さまざまなアプリケーションに対して小型で高効率の降圧型レギュレータを迅速かつ容易に開発できます。この高耐圧コントローラには、PFET ゲート・ドライバと、4.5V ~ 42V の広入力電圧範囲対応の高耐圧バイアス・レギュレータが内蔵されています。コンスタント・オンタイム制御方式を採用しているため、ループ補償回路が不要で回路構成が単純となり、超高速負荷過渡応答を実現しています。入力電圧とオン時間は反比例の関係にあるため、入力電圧や負荷の変動に対して動作周波数はほぼ一定に維持されます。PFET を使用することにより、低ドロップアウト電圧の 100% デューティ・サイクルの動作が可能です。PFET の $R_{DS(ON)}$ か外付けセンス抵抗のいずれかを使用して、過電流検出用の電流を検出できます。

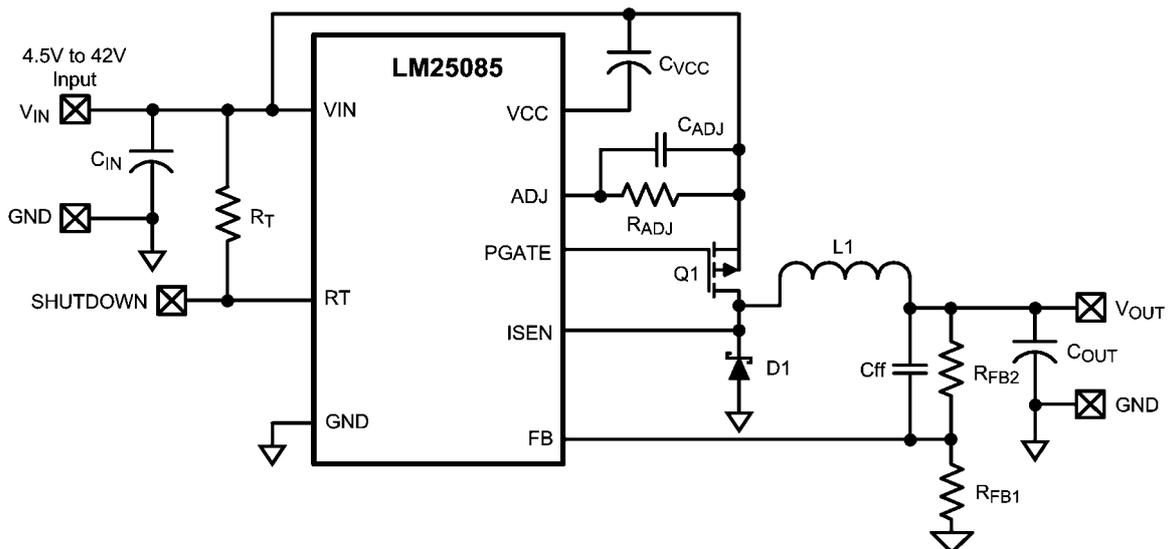
特長

- 4.5V ~ 42V の広い入力電圧範囲
- $R_{DS(ON)}$ または電流センス抵抗を使用した電流制限値可変機能
- 最大 1MHz までスイッチング周波数を設定可能
- ループ補償回路不要
- 超高速負荷応答
- 入力変動や負荷変動に対してほぼ一定の動作周波数
- 設定可能な出力電圧は 1.25V 以上
- リファレンス精度 $\pm 2\%$
- 100% デューティ・サイクル可
- 内部ソフトスタート・タイマ
- 高耐圧バイアス・レギュレータ内蔵
- サーマル・シャットダウン

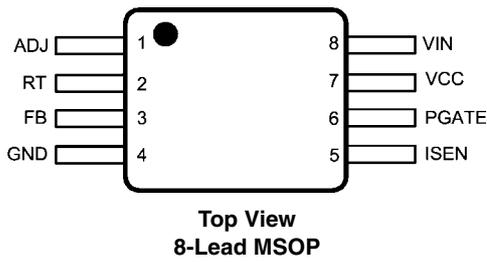
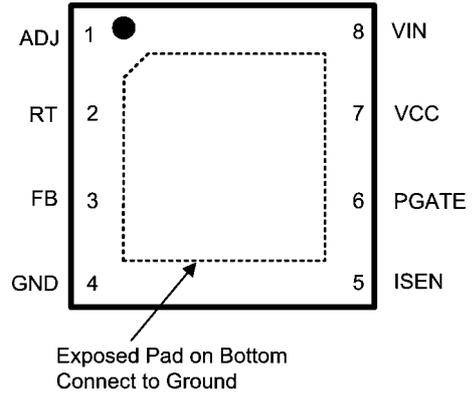
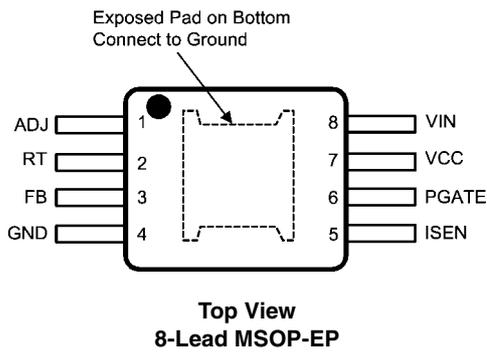
パッケージ

- MSOP-8EP
- MSOP-8
- LLP-8 (3mm × 3mm)

代表的なアプリケーション、基本的な降圧型コントローラ



ピン配置図



製品情報

Order Number	Package Type	NSC Package Drawing	Junction Temperature Range	Supplied As
LM25085MYE	MSOP-8EP	MUY08A	-40°C to +125°C	250 units on tape and reel
LM25085MY	MSOP-8EP	MUY08A		1000 units on tape and reel
LM25085MYX	MSOP-8EP	MUY08A		3500 units on tape and reel
LM25085MME	MSOP-8	MUA08A		250 units on tape and reel
LM25085MM	MSOP-8	MUA08A		1000 units on tape and reel
LM25085MMX	MSOP-8	MUA08A		3500 units on tape and reel
LM25085SDE	LLP-8	SDA08A		250 units on tape and reel
LM25085SD	LLP-8	SDA08A		1000 units on tape and reel
LM25085SDX	LLP-8	SDA08A		4500 units on tape and reel

ピン説明

ピン番号	ピン名	説明	アプリケーション情報
1	ADJ	電流制限調整	電流制限スレッシュホールドは、外付けセンス抵抗または PFET の $R_{DS(ON)}$ と組み合わせて、VIN ~ ADJ 間の外付け抵抗によって設定します。
2	RT	オン時間制御およびシャットダウン	VIN ~ RT 間の外付け抵抗により、降圧型スイッチのオン時間とスイッチング周波数を設定します。このピンをグラウンドに接続すると、コントローラはシャットダウンします。
3	FB	レギュレーション出力からの電圧フィードバック	レギュレーション・コンパレータと過電圧コンパレータの入力です。レギュレーション・レベルは 1.25V です。
4	GND	回路グラウンド	すべての内部回路のグラウンド・リファレンス
5	ISEN	電流制限検出用の電流センス入力	$R_{DS(ON)}$ 電流センスを使用するときに PFET のドレインに接続します。電流センス抵抗を使用するときは PFET のソースとセンス抵抗に接続します。
6	PGATE	ゲート・ドライバ出力	外付け PFET のゲートに接続します。
7	VCC	ゲート・ドライバのバイアス・レギュレータの出力	PFET ゲート・ドライバをバイアスする、VIN に対して負電圧のレギュレータ出力です。VIN と VCC 間のピンのできるだけ近くに、低 ESR コンデンサを接続する必要があります。
8	VIN	入力電源電圧	動作入力範囲は 4.5V ~ 42V です。低 ESR のバイパス・コンデンサは、できる限り VIN ピンと GND ピンの近くに配置する必要があります。
	EP	露出パッド	パッケージ裏面の露出パッド (MSOP-8EP および LLP のみ)。このパッドをプリント基板のグラウンド・プレーンにハンダ付けして、熱放散特性を向上させます。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電氣的信頼性試験方法の規格を参照ください。

VIN ~ GND 間	- 0.3V ~ + 45V
ISEN ~ GND 間	- 0.3V ~ (VIN + 0.3V)
ADJ ~ GND 間	- 0.3V ~ (VIN + 0.3V)
RT、FB ~ GND 間	- 0.3V ~ + 7V
VIN ~ VCC 間、VIN ~ PGATE 間	- 0.3V ~ + 10V

ESD 定格 (Note 2)

人体モデル	2kV
接合部温度範囲	- 65 °C ~ + 150 °C

動作定格 (Note 1)

VIN 電圧	4.5V ~ 42V
接合部温度	- 40 °C ~ + 125 °C

電氣的特性

標準字体で記載されたリミット値は $T_J = 25\text{ °C}$ の場合に限りです。太字で記載されたリミット値は $-40\text{ °C} \sim +125\text{ °C}$ の接合部温度 (T_J) 範囲にわたって適用されます。最小/最大リミット値は、試験、設計、または統計的相関によって保証されます。代表値 (Typ) は $T_J = 25\text{ °C}$ での最も標準的なパラメータ値を表しますが、参考として示す以外の目的はありません。特記のない限り、以下の条件が適用されます。VIN = 24V、 $R_T = 100\text{ k}\Omega$ 。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
VIN Pin						
I_{IN}	Operating current	Non-switching, FB = 1.4V (Note 6)		1.25	1.75	mA
I_Q	Shutdown current	RT = 0V (Note 6)		175	300	μ A
VCC Regulator (Note 3)						
$V_{CC(\text{reg})}$	VIN - VCC	Vin = 9V, FB = 1.4V, ICC = 0 mA	6.9	7.7	8.5	V
		Vin = 9V, FB = 1.4V, ICC = 20 mA		7.7		V
		Vin = 42V, FB = 1.4V, ICC = 0 mA		7.7		V
$UVLO_{VCC}$	VCC under-voltage lock-out threshold	VCC increasing		3.8		V
		VCC decreasing		260		mV
$V_{CC(\text{CL})}$	VCC Current Limit	FB = 1.4V	20	40		mA
PGATE Pin						
$V_{PGATE(\text{HI})}$	PGATE High voltage	PGATE Pin = Open	$V_{IN} - 0.1$	V_{IN}		V
$V_{PGATE(\text{LO})}$	PGATE Low voltage	PGATE Pin = Open		V_{CC}	$V_{CC} + 0.1$	V
$V_{PGATE(\text{HI})4.5}$	PGATE High Voltage at Vin = 4.5V	PGATE Pin = Open	$V_{IN} - 0.1$	V_{IN}		V
$V_{PGATE(\text{LO})4.5}$	PGATE Low Voltage at Vin = 4.5V	PGATE Pin = Open		V_{CC}	$V_{CC} + 0.1$	V
I_{PGATE}	Driver Output Source Current	VIN = 12V, PGATE = VIN - 3.5V		1.75		A
	Driver Output Sink Current	VIN = 12V, PGATE = VIN - 3.5V		1.5		A
R_{PGATE}	Driver Output Resistance	Source current = 500 mA		2.3		Ω
		Sink current = 500 mA		2.3		Ω
Current Limit Detection						
I_{ADJ}	ADJUST pin current source	$V_{ADJ} = 22.5\text{V}$	32	40	48	μ A
$V_{CLOFFSET}$	Current limit comparator offset	$V_{ADJ} = 22.5\text{V}$, $V_{ADJ} - V_{ISEN}$	-9	0	9	mV
RT Pin						
RT_{SD}	Shutdown threshold	RT Pin voltage rising		0.73		V
RT_{HYS}	Shutdown threshold hysteresis			50		mV
On-Time						
t_{ON-1}	On-time	VIN = 4.5V, $R_T = 100\text{ k}\Omega$	3.5	5	7.15	μ s
t_{ON-2}		VIN = 24V, $R_T = 100\text{ k}\Omega$	560	720	870	ns
t_{ON-3}		VIN = 42V, $R_T = 100\text{ k}\Omega$	329	415	500	ns
t_{ON-4}	Minimum on-time in current limit (Note 7)	VIN = 24V, 25 mV overdrive at ISEN	55	140	235	ns

電気的特性 (つづき)

標準字体で記載されたリミット値は $T_J = 25^\circ\text{C}$ の場合に限りです。太字で記載されたリミット値は $-40^\circ\text{C} \sim +125^\circ\text{C}$ の接合部温度 (T_J) 範囲にわたって適用されます。最小 / 最大リミット値は、試験、設計、または統計的相関によって保証されます。代表値 (Typ) は $T_J = 25^\circ\text{C}$ での最も標準的なパラメータ値を表しますが、参考として示す以外の目的はありません。特記のない限り、以下の条件が適用されます。VIN = 24V、 $R_T = 100\text{k}\Omega$ 。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
Off-Time						
$t_{\text{OFF(CL1)}}$	Off-time (current limit) (Note 7)	VIN = 12V, $V_{\text{FB}} = 0\text{V}$	5.35	7.9	10.84	μs
$t_{\text{OFF(CL2)}}$		VIN = 12V, $V_{\text{FB}} = 1\text{V}$	1.42	1.9	3.03	μs
$t_{\text{OFF(CL3)}}$		VIN = 24V, $V_{\text{FB}} = 0\text{V}$	8.9	13	17.7	μs
$t_{\text{OFF(CL4)}}$		VIN = 24V, $V_{\text{FB}} = 1\text{V}$	2.22	3.2	4.68	μs
Regulation and Over-Voltage Comparators (FB Pin)						
V_{REF}	FB regulation threshold		1.225	1.25	1.275	V
V_{OV}	FB over-voltage threshold	Measured with respect to V_{REF}		350		mV
I_{FB}	FB bias current			10		nA
Soft-Start Function						
t_{SS}	Soft-start time		1.4	2.5	4.3	ms
Thermal Shutdown						
T_{SD}	Junction shutdown temperature	Junction temperature rising		170		$^\circ\text{C}$
T_{HYS}	Junction shutdown hysteresis			20		$^\circ\text{C}$
Thermal Resistance						
θ_{JA}	Junction to ambient, 0 LFPM air flow (Note 5)	MSOP-8 package		126		$^\circ\text{C/W}$
		MSOP-8EP package		46		
		LLP-8 package		54		
θ_{JC}	Junction to case, 0 LFPM air flow (Note 5)	MSOP-8 package		29		$^\circ\text{C/W}$
		MSOP-8EP package		5.5		
		LLP-8 package		9.1		

Note 1: 「絶対最大定格」とは、その値を超えるとデバイスに破壊が発生する可能性のあるリミット値をいいます。「動作定格」とは、デバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。保証される規格値とその試験条件については「電気的特性」を参照してください。

Note 2: 人体モデルでは、100pF のコンデンサから 1.5k Ω の抵抗を介して各ピンへ放電させます。

Note 3: V_{CC} は、内部ゲート駆動の自己バイアスを供給します。

Note 4: MSOPおよびLLPプラスチック・パッケージのハンダ付けの詳細については、ナショナル セミコンダクターの“Packaging Data Book”を参照してください。

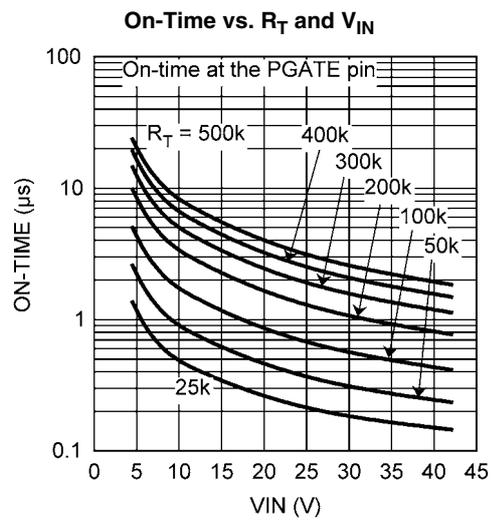
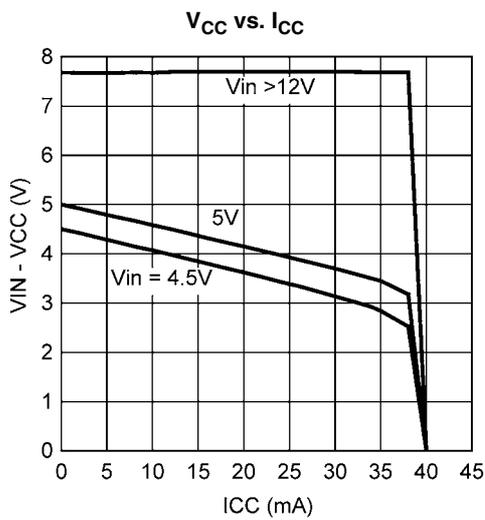
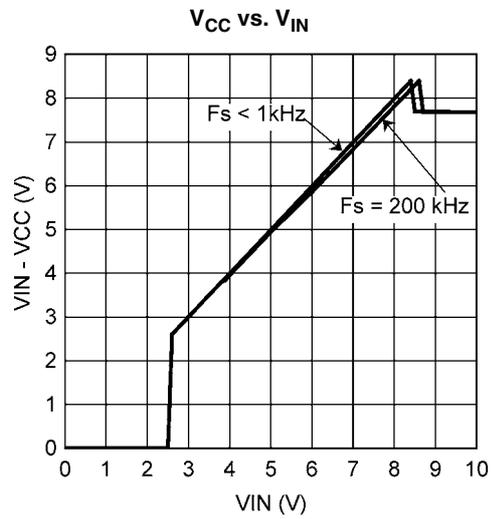
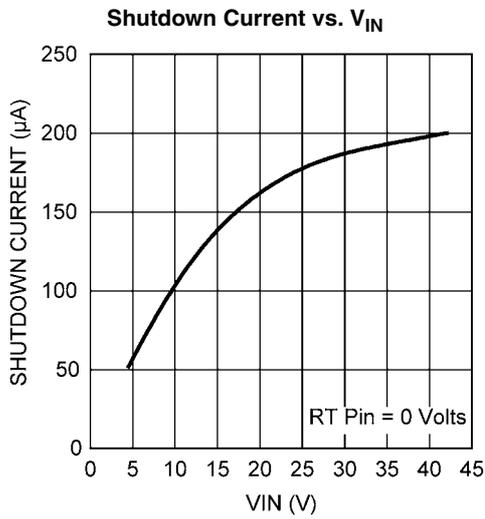
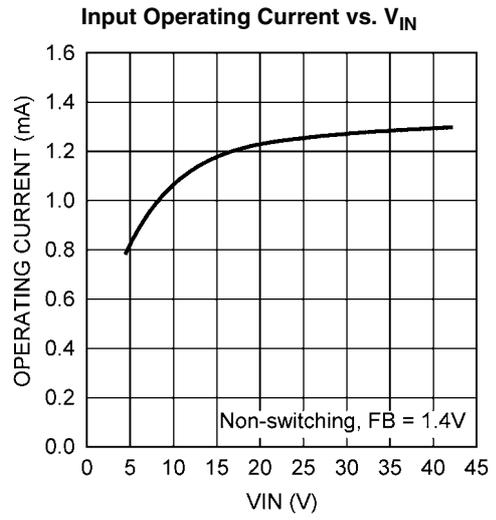
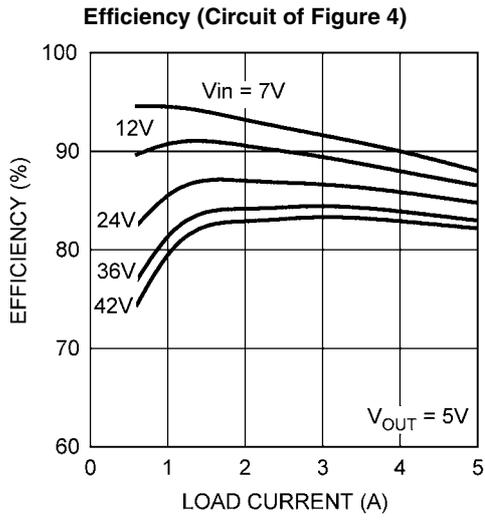
Note 5: 4層 JEDEC 基板上でのテスト。露出パッド下に4つのビアを用意。JEDEC 規格 (JESD51-5 および JESD51-7) を参照してください。

Note 6: 動作電流とシャットダウン電流には、 R_T 抵抗内部の電流は含まれません。

Note 7: 最小オン時間 ($t_{\text{ON-4}}$) と電流制限オフ時間 ($t_{\text{OFF(CL1)}}$ から $t_{\text{OFF(CL4)}}$ まで) の許容誤差は、製造工程や温度のばらつきにより相互に追従します。範囲の上限でオン時間を持つデバイスは、その範囲の上限にオフ時間も持っています。

代表的な性能特性

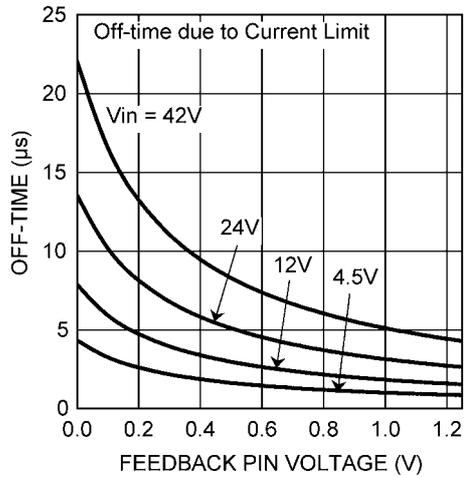
特記のない限り、 $V_{IN} = 24V$ 、 $T_J = 25^\circ C$ の条件が適用されます。



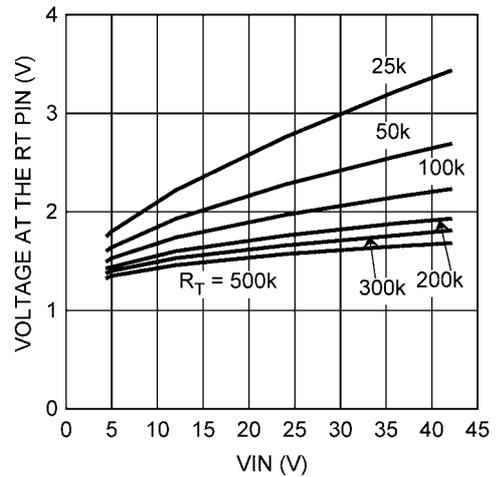
代表的な性能特性 (つづき)

特記のない限り、 $V_{IN} = 24V$ 、 $T_J = 25^\circ C$ の条件が適用されます。

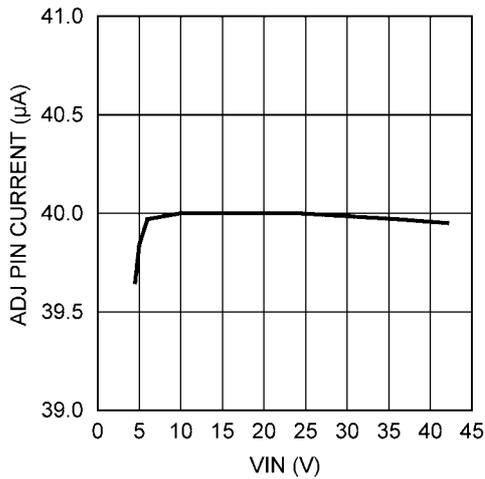
Off-Time vs. V_{IN} and V_{FB}



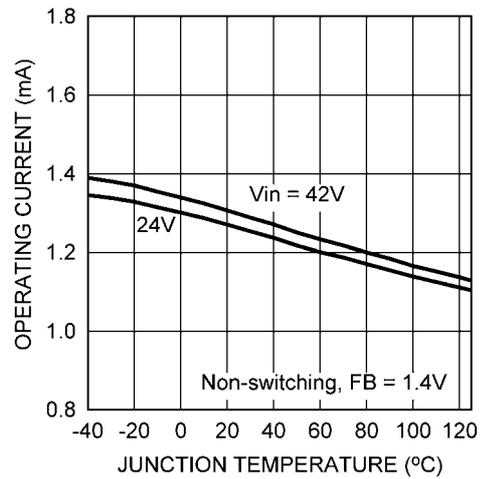
Voltage at the RT Pin



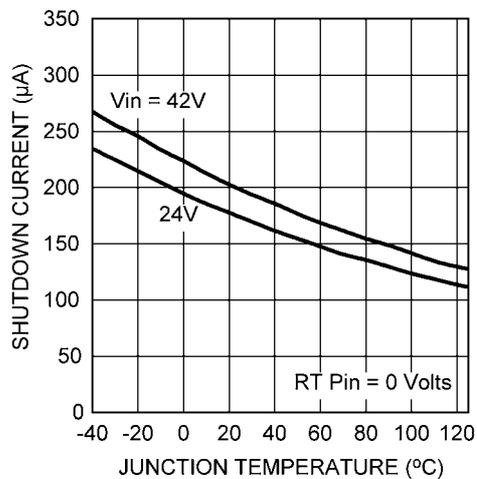
ADJ Pin Current vs. V_{IN}



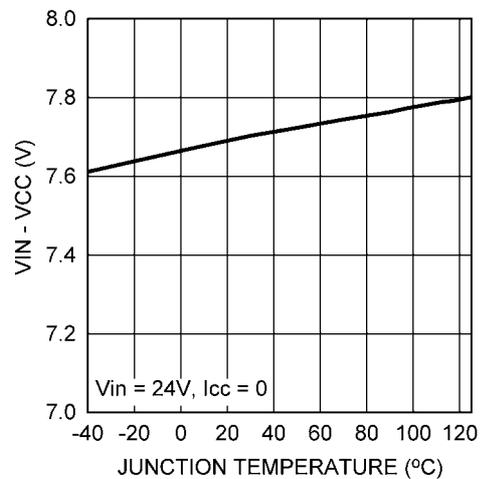
Input Operating Current vs. Temperature



Shutdown Current vs. Temperature



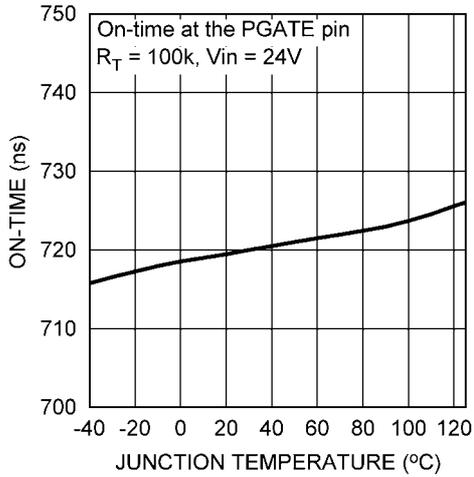
VCC vs. Temperature



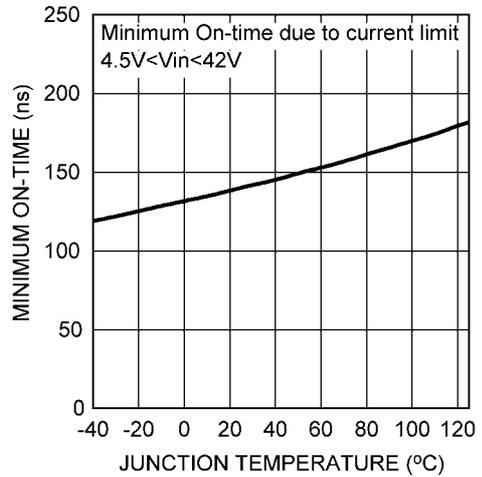
代表的な性能特性 (つづき)

特記のない限り、 $V_{IN} = 24V$ 、 $T_J = 25^\circ C$ の条件が適用されます。

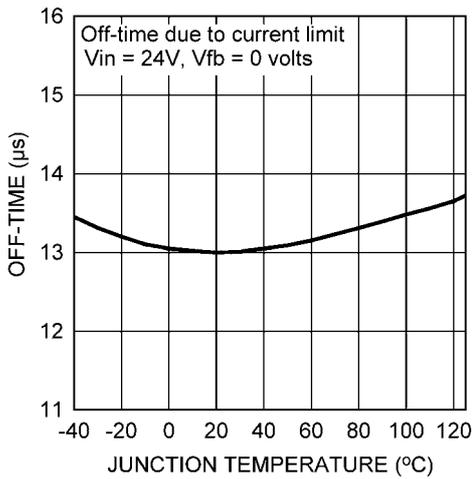
On-Time vs. Temperature



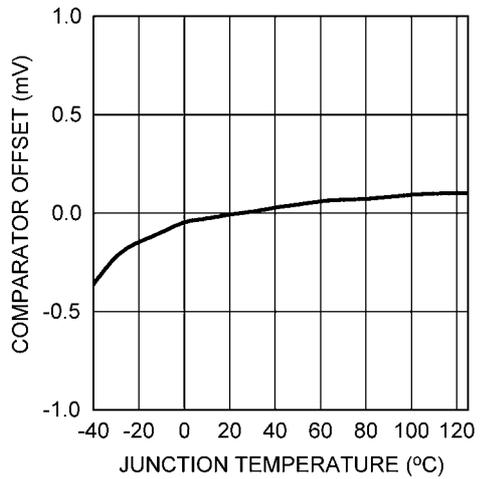
Minimum On-Time vs. Temperature



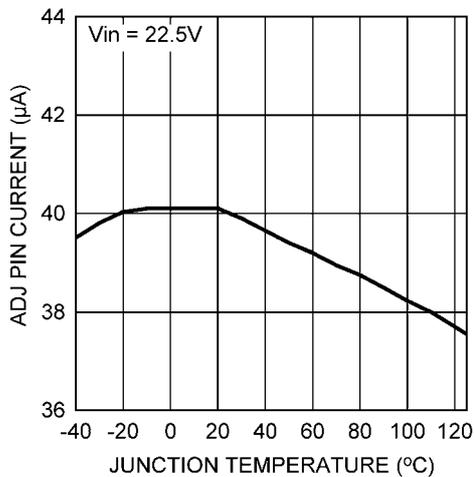
Off-Time vs. Temperature



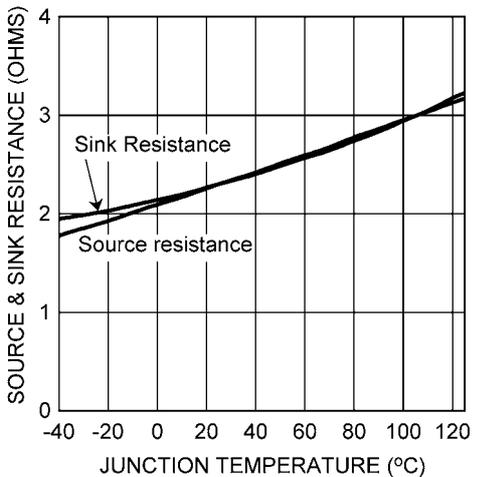
Current Limit Comparator Offset vs. Temperature



ADJ Pin Current vs. Temperature



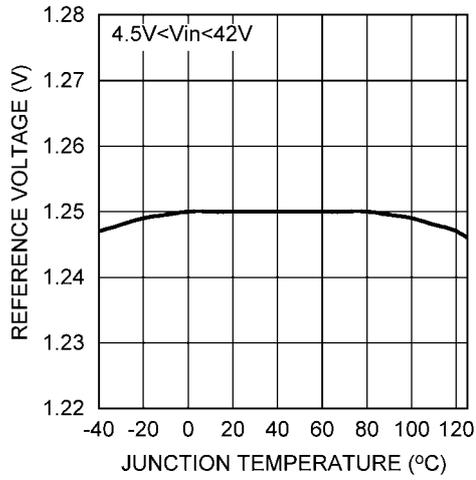
PGATE Driver Output Resistance vs. Temperature



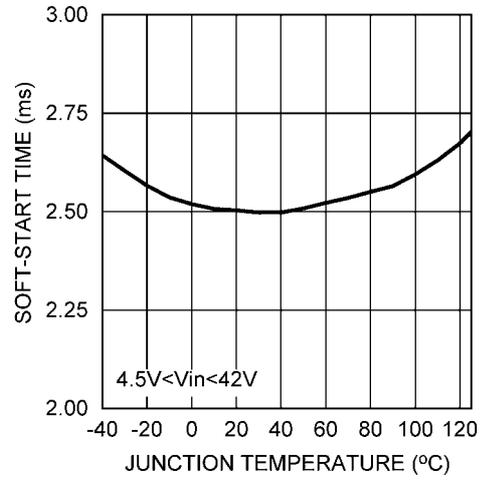
代表的な性能特性 (つづき)

特記のない限り、 $V_{IN} = 24V$ 、 $T_J = 25^\circ C$ の条件が適用されます。

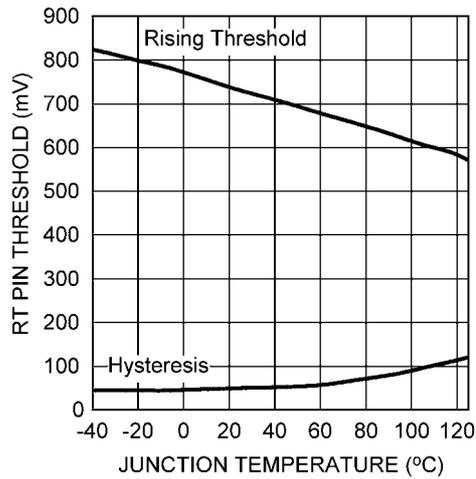
Feedback Reference Voltage vs. Temperature



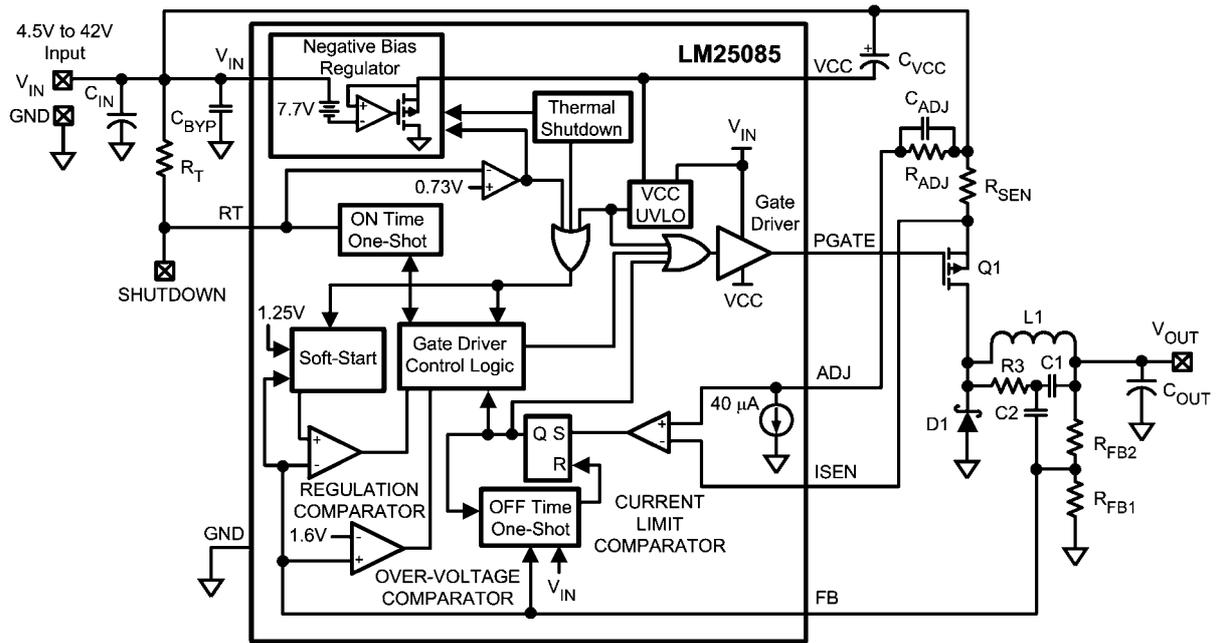
Soft-Start Time vs. Temperature



RT Pin Shutdown Threshold vs. Temperature



ブロック図



表示は電流制限検出にセンス抵抗を使う方法。
 最小出力リップルの設定を表示。

機能説明

概要

LM25085 はコンスタント・オンタイム (COT) 制御原理を使用した PFET 降圧型 (ステップダウン) DC/DC コントローラです。LM25085 の入力動作電圧範囲は 4.5V ~ 42V です。降圧型レギュレータで PFET を使用することにより、ゲート駆動の要件が大幅に簡略化されるとともに、100%のデューティ・サイクル動作が可能なため低入力電圧動作時のレギュレーション範囲が広がります。ただし PFET トランジスタは、同様な定格の NFET トランジスタと比較すると、通常はオン抵抗とゲート充電が高くなります。入手できる PFET、入力電圧範囲、LM25085 のゲート駆動能力、熱抵抗を考慮すると、LM25085 アプリケーションの負荷電流の上限は 10A となります。帰還信号によってトリガされるオン時間のワンショットを使用して、コンスタント・オンタイム制御が実行されています。オフ時間中で PFET (Q1) がオフのとき、負荷電流はインダクタと出力コンデンサによって供給されます。出力電圧が低下すると、フィードバック・コンパレータ入力 (FB) の電圧がレギュレーション・スレッショルドより低くなります。これが起きると、入力電圧 (V_{IN}) と R_T 抵抗によって決定されるワンショット期間の間、Q1 がオンになります。オン時間中は、インダクタ電流の増大によって FB の電圧がフィードバック・コンパレータのスレッショルドを超えます。降圧型レギュレータのオン時間、オフ時間、入力電圧、出力電圧の基本的な関係は次式のとおりで。

$$\text{Duty Cycle} = \frac{V_{OUT}}{V_{IN}} = \frac{t_{ON}}{t_{ON} + t_{OFF}} = t_{ON} \times F_S \quad (1)$$

F_S はスイッチング周波数です。式 1 は、連続モードでのみ有効です (インダクタ電流はゼロにならない)。LM25085 はオン時間を V_{IN} に反比例して制御するので、 V_{IN} の変動に対してスイッチング周波数が比較的一定に保たれます。入力電圧が、レギュレートされた出力電圧以下のレベルまで低下した場合、Q1 は連続してオンに保たれ (100%デューティ・サイクル)、 V_{OUT} はほぼ V_{IN} に等しくなります。

エラー・アンプではなくコンパレータに帰還信号が適用される COT 制御方式では、ループ補償回路が不要であるため、きわめて高速な負荷過渡応答特性が得られます。

LM25085 は、放熱を助ける露出パッドが備わった 8 ピン MSOP パッケージと 8 ピン LLP パッケージの両方で提供されます。露出パッドのない 8 ピン MSOP パッケージも用意されています。

レギュレーション制御回路

LM25085 降圧型 DC/DC コントローラは、コンパレータとワンショット・オンタイムに加えて、出力の帰還電圧を内部リファレンス電圧 (1.25V) と比較することを基本とする制御方式を採用しています。FB ピン電圧が帰還リファレンス電圧を下回ると、入力電圧と設定用抵抗 (R_{ON}) で決まる時間だけ Q1 がオンになります。オン時間の後は、FB 電圧がリファレンス電圧を下回るまで、Q1 はオフ状態のままになります。その後、Q1 は次のオン時間周期だけオンになります。出力電圧は、帰還抵抗 (ブロック図の R_{FB1} 、 R_{FB2}) で設定します。レギュレートされた出力電圧は次式により求められます。

$$V_{OUT} = 1.25V \times (R_{FB2} + R_{FB1})/R_{FB1} \quad (2)$$

FB ピンに供給される帰還電圧は、リニア・アンプではなくコンパレータに印加されます。正常に動作させるには、定期的にコンパレータをスイッチする遅延とノイズを最小限にした適度な振幅のリップルが FB ピンに必要です。このリップルは通常フィードバック抵抗によって減衰される出力リップル電圧から得られません。出力電圧リップルは、インダクタのリップル電流と出力コンデンサの ESR、または出力コンデンサと直列に接続した抵抗に

よって発生します。FB ピンに十分なリップルを確実に供給する方法はいくつかあり、「アプリケーション情報」では 3 種類の設定について説明しています。

LM25085 は、レギュレーション状態になっているとき、負荷が中程度か重い場合は連続モードで動作し、負荷が軽い場合は不連続モードで動作します。連続モードではインダクタの電流が常にゼロを上回り、負荷変動やライン電圧変動に対して動作周波数が比較的一定に保たれます。連続モードの最小負荷電流は、インダクタのリップル電流振幅の半分です。不連続モードではオフ時間中にインダクタの電流がゼロになり、動作周波数は連続モードのときよりも低く、負荷電流の大きさによって変動します。スイッチング損失は負荷と周波数の減少に比例して減少するため、軽負荷での変換効率維持されます。

V_{OUT} の過渡的なオーバーシュートまたは過度のリップルによって FB ピンの電圧が 1.6V を超えると、内部過電圧コンパレータが Q1 を即座にオフにします。次のオン時間周期は、FB の電圧が帰還リファレンス電圧を下回ると始まります。

オンタイム・タイム

PFET ゲート駆動出力 (PGATE ピン) のオン時間は、抵抗 (R_T) と入力電圧 (V_{IN}) で決まり、次式により求められます。

$$t_{ON} = \frac{1.45 \times 10^{-7} \times (R_T + 1.4)}{(V_{IN} - 1.56V + R_T/3167)} + 50 \text{ ns} \quad (3)$$

R_T の単位は $k\Omega$ です。

V_{IN} が最大のときに発生する最小オン時間は、150ns 未満に設定してはなりません (「電流制限」を参照)。SW ノード (Q1、L1、D1 の接合部) で計測される降圧型レギュレータの実際のオン時間は、PFET の非対称の遅延により、式 3 で算出される時間よりも通常長くなります。PFET スwitching 遅延によって起きるオン時間の相違は、PFET のデータシートに表示されているターンオフとターンオンの遅延の差として計算します。実際のアプリケーション回路での、PGATE ピンのオン時間と SW ノードのオン時間の差を計測することも推奨します。

t_{ON} と V_{IN} が反比例することにより、連続モードでは V_{IN} の変動に対してスイッチング周波数をほぼ一定に保てます。動作周波数は次式から計算できます。

$$F_S = \frac{V_{OUT} \times (V_{IN} - 1.56V + R_T/3167)}{V_{IN} \times [(1.45 \times 10^{-7} \times (R_T + 1.4)) + (t_D \times (V_{IN} - 1.56V + R_T/3167))]} \quad (4)$$

R_T の単位は $k\Omega$ 、 t_D は 50ns に PFET の遅延差を加えた値です。特定の連続モード・スイッチング周波数 (F_S) を設定するには、抵抗 R_T を次式から求めます。

$$R_T = \frac{V_{OUT} \times (V_{IN} - 1.56V)}{1.45 \times 10^{-7} \times V_{IN} \times F_S} - \frac{t_D \times (V_{IN} - 1.56V)}{1.45 \times 10^{-7}} - 1.4 \quad (5)$$

R_T の単位は $k\Omega$ です。 $V_{IN} = 12V$ 、 $t_D = 100\text{ns}$ のとき、式 5 の簡略式は次のとおりです。

$$R_T = \frac{V_{OUT} \times 6 \times 10^6}{F_S} - 8.6$$

$V_{IN} = 42V$ 、 $t_D = 100\text{ns}$ のときの簡略式は次のとおりです。

$$R_T = \frac{V_{OUT} \times 6.64 \times 10^6}{F_S} - 29.3$$

機能説明 (つづき)

シャットダウン

LM25085 は、RT ピンをグラウンドへ接続することによりシャットダウンできます (Figure 1 参照)。このモードでは、PFET がオフに保たれ、VCC レギュレータは無効になります。内部動作電流は "Shutdown current vs. VIN" のグラフに示されている値まで低下します。RT ピンのシャットダウン・スレッシュホールドは $\approx 0.73\text{V}$ であり、ヒステリシスは $\approx 50\text{mV}$ です。ピンを開放すると通常動作が可能となります。RT ピンは、通常動作中に強制的に "H" にしてはなりません。

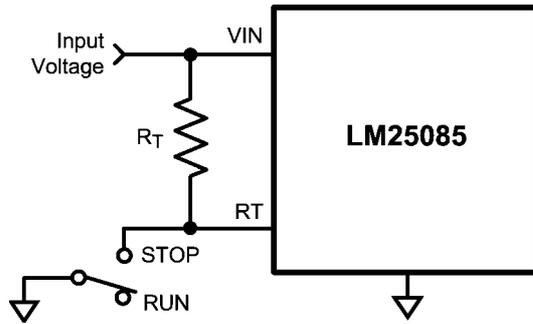


FIGURE 1. Shutdown Implementation

電流制限

LM25085 の電流制限は、Q1 の $R_{DS(ON)}$ またはセンス抵抗のいずれかの電圧をオン時間中にセンスし、その値を抵抗 R_{ADJ} の電圧と比較することによって動作します (Figure 2 参照)。センス抵抗を使用する場合の電流制限機能は、より精度が高く、温度変動も抑えられます。MOSFET の $R_{DS(ON)}$ は製造工程によるばらつきが大きく、温度係数も大きくなっています。

Q1 の $R_{DS(ON)}$ またはセンス抵抗の電圧が R_{ADJ} の電圧より大きい場合、電流制限コンパレータが Q1 をターンオフします。電流センス機能は、オン時間開始時の $\approx 100\text{ns}$ のブランキング時間中は無効となり、前縁電流スパイクが原因で電流制限コンパレータが誤って動作するのを防止します。ブランキング時間と、PFETによって生じるターンオン遅延やターンオフ遅延を考慮すると、PGATE ピンのオン時間は 150ns 未満に設定してはなりません。オン時間がそれよりも短いと、電流制限検出回路が過電流状態を正しく検出できないことがあります。その後の強制オフ時間の長さは入力電圧と FB ピンの電圧の関数です。"Off-time vs. V_{IN} and V_{FB} " のグラフを参照してください。強制オフ時間が通常よりも長いと、次のオン時間が開始するまで、インダクタ電流は低レベルにまで下がります。このように 1 サイクルごとにモニタリングし、その後に強制オフ時間を設けることで、広範囲な動作条件にわたって出力負荷異常からの保護を効果的に実行できます。

R_{ADJ} 抵抗の電圧は、ADJ ピンの内部 $40\mu\text{A}$ 電流シンクによって設定されます。Q1 の $R_{DS(ON)}$ をセンシングに使用する場合、電流制限コンパレータが切り替わる電流値は次式により求められます。

$$I_{CL} = 40\mu\text{A} \times R_{ADJ}/R_{DS(ON)} \quad (6)$$

センス抵抗 (R_{SEN}) を使用する場合、電流制限コンパレータのスレッシュホールドは次式により求められます。

$$I_{CL} = 40\mu\text{A} \times R_{ADJ}/R_{SEN} \quad (7)$$

式 6 や 7 を使う際は、ADJ ピンの電流シンクの許容誤差や電流制限コンパレータのオフセットを含めて、結果として求められる最小電流制限が、アプリケーションに要求される最大スイッチ電流を下回らないようにします。同様に、 R_{ADJ} と R_{SEN} の値を大きくすると、電流制限コンパレータのオフセットの効果が抑えられますが、消費電力が大きくなります。センス抵抗を使用する場合は、消費電力や外形寸法の制約の範囲内で R_{SEN} 抵抗の値を決める必要があります。例えば、電流制限が 10A のとき、 $R_{SEN} = 0.005\Omega$ に設定すると消費電力は 0.5W にまで達します。 R_{SEN} 抵抗または Q1 との電流センス接続は、精度を高めるためにケルビン接続とします。

C_{ADJ} コンデンサは ADJ ピンからのノイズをフィルタし、入力電圧の過渡変動が原因で電流制限コンパレータが意図せず切り替わるのを防ぎます。 C_{ADJ} の推奨値は 1000pF です。

電流制限オフ時間

Q1 に流れる電流が電流制限スレッシュホールドを超えると、LM25085 はオフ時間を式 1 で定義した通常のオフ時間よりも強制的に長くします。"Off-Time vs. V_{IN} and V_{FB} " のグラフを参照するか、または次式から電流制限オフ時間を求めてください。

$$t_{OFF(CL)} = \frac{4.1 \times 10^{-6} \times ((V_{IN}/31) + 0.15)}{(V_{FB} \times 0.93) + 0.28\text{V}} \quad (8)$$

V_{IN} は入力電圧、 V_{FB} は電流制限が検出された時点での FB ピンの電圧です。オン時間中に発生した電流上昇を十分オフセットできるまでにインダクタ電流を小さくするには、この機能が必要です。オン時間中に増加するインダクタ電流値は、次式により求められます。

$$\Delta I = \frac{(V_{IN} - V_{OUT}) \times t_{ON}}{L} \quad (9)$$

オフ時間中は、出力電圧によりインダクタに印加される逆方向電圧、転流ダイオードの順方向電圧 (V_{FD})、インダクタの直列抵抗 (V_{ESR}) による電圧降下によって、インダクタ電流が低下します。電流の減少は次式により求められます。

$$\Delta I = \frac{(V_{OUT} + V_{FD} + V_{ESR}) \times t_{OFF}}{L} \quad (10)$$

式 9 のオン時間は、Q1 に流れる電流が電流制限スレッシュホールドに達すると PFET がシャットオフされるので、通常のオン時間よりも短くなります。オフ時間の長さが十分でなく、電流の減少 (式 10) が電流の増加 (式 9) を下回る場合、次のオン時間開始時の電流レベルは高くなります。それにより電流制限スレッシュホールドに交差するタイミングが早まるので、オン時間は減少します。式 9 と式 10 の電流変動が等しい場合は平衡状態になります。ワーストケースは出力端子で直接短絡が発生する状況 ($V_{OUT} = 0\text{V}$) です。そのような状況では、オン時間中は電流増加が最大、オフ時間中は電流減少が最小となります。ダイオードの順方向電圧とインダクタの ESR 電圧の和は、電流の暴走が絶対に発生しないよう十分な値である必要があります。式 9 と式 10 から、この要件を次式によって表すことができます。

$$V_{FD} + V_{ESR} \geq \frac{V_{IN} \times t_{ON}}{t_{OFF}} \quad (11)$$

機能説明 (つづき)

式 11 の t_{ON} には、SW ノードでの最小オン時間を使用します。この時間を決めるには、「電気的特性」で指定した "Minimum on-time in current limit" (t_{ON-4}) と PFET のターンオフ遅延とターンオン遅延の差を加えます。 t_{OFF} については、「Off-Time vs. V_{IN} and V_{FB} 」のグラフの値を使うか、式 8 を使用します (V_{FB} の

値は 0V です)。これらの仕様の最小値や最大値を使ってワーストケースの状態を求める場合、最小オン時間 (t_{ON-4}) と電流制限オフ時間 ($t_{OFF-CL1}$ から $t_{OFF-CL4}$ まで) の許容誤差は、製造工程や温度のばらつきにより相互に追従します。範囲の上限でオン時間を持つデバイスは、その範囲の上限にオフ時間も持っています。

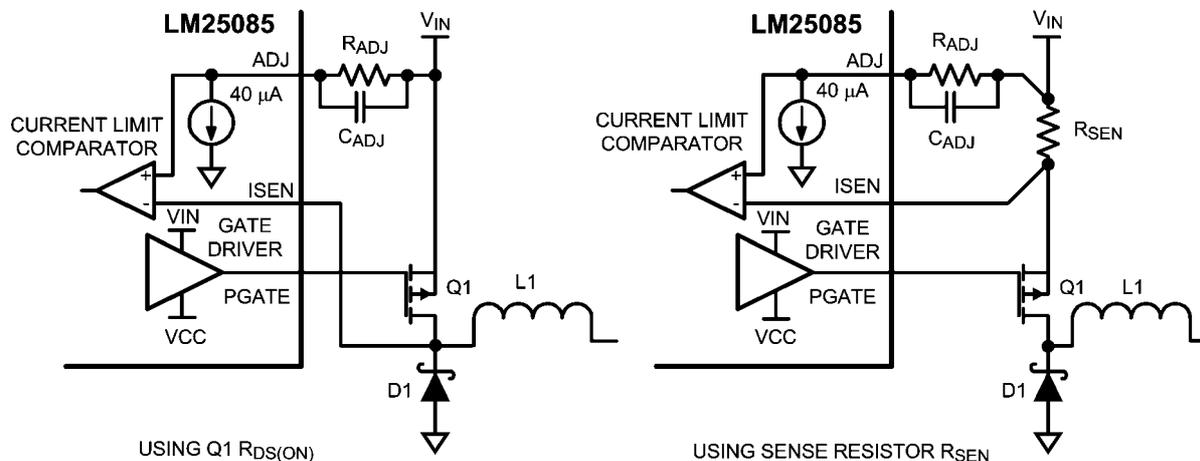


FIGURE 2. Current Limit Sensing

VCC レギュレータ

VCC レギュレータは V_{IN} ピン～VCC ピン間にレギュレート電圧を供給し、PFET ゲート・ドライバにバイアス電流とゲート電流を供給します。VCC ピンに接続するコンデンサは、PFET がターンオンするごとにゲートに大きなサージ電流を供給するため、低 ESR のセラミック・コンデンサで $0.47 \mu\text{F}$ を推奨します。コンデンサは V_{IN} ピンと VCC ピンのできるだけ近くに接続し、プリント基板配線内のインダクタンスを低減する必要があります。

"VCC vs. V_{IN} " のグラフを参照すると、VCC レギュレータの電圧 ($V_{IN} - V_{CC}$) は V_{IN} が約 8.5V に達するまで V_{IN} に等しくなります。 V_{IN} の大きい値では、VCC ピンの電圧が V_{IN} より下で約 7.7V にレギュレートされます。VCC レギュレータの最大電流能力は最小 20mA です。LM25085 が RT ピンによってシャットダウンされたり、サーマル・シャットダウンが動作したりすると、レギュレータはディスエーブルされます。

PGATE ドライバ出力

PGATE ピン出力は、 V_{IN} (Q1 はオフ) と VCC ピン電圧 (Q1 はオン) の間で変化します。立ち上がりおよび立ち下がり時間は、PFET のゲート容量と、内部ゲート・ドライバによって供給されるソース電流やシンク電流に依存します。ドライバの電流能力については「電気的特性」を参照してください。

P チャネル MOSFET の選択

PFET の定格は最大入力電圧に合わせる必要がありますが、電源ラインやスイッチング・ノードで発生する可能性のある過渡電圧やリングングを考慮して、ある程度のマージンをそれに加えます。通常 PFET に供給されるゲート/ソース間電圧 (V_{GS}) は、 V_{IN} が 8.5V 以上のとき 7.7V です。ただし、低い値の V_{IN} で回路を動作させる場合、選択する PFET は V_{IN} と等しい V_{GS} 電圧で完全にターンオンする必要があります。LM25085 の最小入力動作電圧は 4.5V です。

NFET と同様、PFET のケースや放熱用露出パッドはドレイン端子と電気的に接続されています。PFET 降圧型レギュレータを設計する場合、ドレイン端子はスイッチング・ノードに接続されます。このような状況では、放熱性能と EMI 性能の間のトレードオフが要求されます。PFET 消費電力を助けるためにスイッチング・ノードのプリント基板領域を大きくすると放射ノイズも増大することになり、回路の動作に影響を与えるおそれがあります。通常、スイッチング・ノード領域は妥当な最小値に維持し、PFET ピーク電流はデレーティングされて、PFET の推奨温度定格以内に保つ必要があります。PFET の $R_{DS(ON)}$ により、PFET 内の消費電力部分が決まります。ただし、 $R_{DS(ON)}$ が非常に低い PFET は、ゲート電荷値が通常大きくなります。ゲート電荷値が大きい PFET は、スイッチング速度が遅いためにスイッチング損失が大きくなり、PFET の消費電力に影響を与えます。

PFET の $R_{DS(ON)}$ を電流制限の検出に使用する場合、通常この値は正の温度係数を持ちます。100 °C では、25 °C のときよりも $R_{DS(ON)}$ の値が 50% も大きくなることもあり、 R_{ADJ} 抵抗の値を求めるときに考慮に入れないと電流制限が正しく行われない可能性があります。ゲート・ドライバ (VCC レギュレータから供給される) が PFET のゲート容量の充放電をくり返すため、LM25085 で消費される電力の大部分は FET の総ゲート電荷によって決まります。LM25085 の内部消費電力は次式により求められます。

$$P_{DISS} = V_{IN} \times ((Q_G \times F_S) + I_{IN}) \quad (12)$$

Q_G はデータシートから求めた PFET の総ゲート電荷量、 F_S はスイッチング周波数、 I_{IN} は "Input Operating Current vs. V_{IN} " のグラフから求めた LM25085 の動作電流です。「電気的特性」表の熱抵抗仕様から、およそその接合部温度がわかります。算出された接合部温度が最大動作温度の 125 °C に近い場合は、スイッチング周波数を下げるか、または総ゲート電荷量の低い PFET を使用する必要があります。

機能説明 (つづき)

ソフトスタート

LM25085 の内部ソフトスタート機能を使用して、レギュレータはパワーアップ時に安定状態の動作点に緩やかに到達できるため、起動時のストレスや電流サージを軽減できます。Vcc がアンダーボルテージ・ロックアウト・スレッシュホールドに到達した後に電源を投入すると、内部ソフトスタート回路は帰還リファレンス電圧を 0V から 1.25V まで上昇させ、それに比例して V_{OUT} も上昇します。ソフトスタートの上昇時間は、通常 2.5ms です。

初期パワーアップ・サイクルの制御に加えて、RT ピンの開放によって LM25085 がイネーブルされたり、内部サーマル・シャットダウン回路によって回路をシャットダウンしてから再起動したりすると、ソフトスタート回路が起動します。

FB の電圧が過電流状態や V_{out} の短絡によってレギュレーション・スレッシュホールドを下回ると、ソフトスタート回路によってレギュレーション・コンパレータに供給される内部リファレンス電圧が FB に合わせて低下します。過電流や短絡状態が解消されると、V_{OUT} はソフトスタート上昇によって決められた速度でレギュレートされた値に戻ります。この機能は、過負荷状態が開放された後に出力電圧がオーバーシュートするのを防ぐのに役立ちます。

サーマル・シャットダウン

LM25085 は、接合部温度が 125 °C を超えないように動作させる必要があります。接合部温度がこの値を超えると、内部のサーマル・シャットダウン回路が 170 °C (typ) で動作し、VCC レギュレータとゲート・ドライバをディスエーブルして、ソフトスタート・コンデンサを放電します。この機能は、デバイスが誤って過熱状態になって甚大な障害が発生するのを防ぐのに役立ちます。接合部温度が低下して 150 °C (標準的なヒステリシス幅は 20 °C) より下がると、ゲート・ドライバがイネーブルされるとともに、ソフトスタート回路が開放され、通常動作に復帰します。

アプリケーション情報

外付け部品

以下の設計例を取り上げて外付け部品の計算手順を説明します。ブロック図を参照すると、回路は次の仕様に合わせて構成されています。

$$V_{OUT} = 5V$$

$$V_{IN} = 7V \sim 42V \text{ (公称値 } 12V)$$

$$\text{最大負荷電流 } (I_{OUT(max)}) = 5A$$

$$\text{連続モードの最小負荷電流 } (I_{OUT(min)}) = 600mA$$

$$\text{スイッチング周波数 } (F_{SW}) = 300kHz$$

$$\text{最大許容出力リップル } (V_{OS}) = 5mVp-p$$

選択する PFET: Vishay Si7465

R_{FB1}、**R_{FB2}**: 出力電圧を設定する抵抗です。これらの抵抗の比は、次式により求められます。

$$R_{FB2}/R_{FB1} = (V_{OUT}/1.25V) - 1$$

この例では、R_{FB2}/R_{FB1} = 3 です。通常、R_{FB1} と R_{FB2} は、この比を満たす標準値の抵抗 (1kΩ ~ 20kΩ の範囲) から選ぶ必要があります。この例では、R_{FB2} = 10kΩ、R_{FB1} = 3.4kΩ です。

R_T、**PFET**: PFET のターンオン遅延とターンオフ遅延は R_T の計算値に影響するので、R_T 抵抗を選定する前に PFET を選定します。Vishay Si7465 PFET の場合、通常のターンオフ遅延

とターンオン遅延の差は 57ns です。式 5 に公称入力電圧を適用すると、R_T は次式のように求められます。

$$R_T = \frac{5 \times (12 - 1.56V)}{1.45 \times 10^{-7} \times 12 \times 300 \text{ kHz}} - \frac{(50 \text{ ns} + 57 \text{ ns}) \times (12 - 1.56V)}{1.45 \times 10^{-7}} - 1.4 = 90.9$$

標準値の 90.9kΩ 抵抗を選びます。式 3 から、最大入力電圧 (42V) で発生する PGATE ピンの最小オン時間は 381ns と求められます。この最小ワンショット期間は、最小推奨値 150ns よりも十分に長い時間です。SW ノードでの最小オン時間は、PFET により追加される遅延 (57ns) のため、より長くなります。したがって SW ノードの最小オン時間は、42V で 438ns です。SW ノードの最大オン時間は、7V で 2.55 μs と求められます。

L1: インダクタ値によって制御される主なパラメータは、電流リップル成分の振幅 (I_{OR}) です。Figure 3 を参照してください。連続モードの最小負荷電流を使用して、インダクタ電流の下側のピーク値が 0mA 未満にならないように最大許容リップルを求めます。最小負荷電流での連続モード動作は LM25085 の要件ではありませんが、L1 を選定する際のガイドラインになります。この例の最大リップル電流は次式のとおりです。

$$I_{OR(max)} = 2 \times I_{OUT(min)} = 1.2A \quad (13)$$

アプリケーションの最小負荷電流が 0 の場合、最大リップル電流 (I_{OR(max)}) の良好な初期値は最大負荷電流の 20% です。式 13 で求めたリップルを次式で使用し、L1 を求めます。

$$L1 = \frac{t_{ON(min)} \times (V_{IN(max)} - V_{OUT})}{I_{OR(max)}} = 13.5 \mu H \quad (14)$$

標準値の 15 μH インダクタを選びます。このインダクタンス値を使うと、最大入力電圧時に発生する最大リップル電流の振幅は 1.08Ap-p と求められます。最大負荷電流時のピーク電流 (I_{PK}) は 5.54A です。ただし、選択したインダクタの電流定格は、次で計算する最大電流制限値によって求める必要があります。

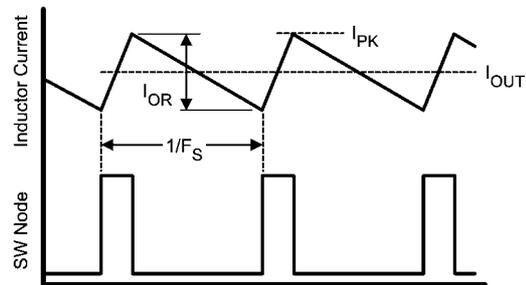


FIGURE 3. Inductor Current Waveform

R_{SEN}、**R_{ADJ}**: 良好な電流制限精度を達成し、パワー一段部品の過剰設計を避けるため、この例の電流制限ではセンス抵抗による手法を用います。標準値 10mΩ の抵抗を R_{SEN} に選定すると、最大負荷電流で 50mV の電圧が低下し、抵抗では最大 0.25W の電力が消費されます。LM25085 はピーク電流検出を使用するので、電流制限スレッシュホールドの最小値は、最大負荷電流 (5A) に、前述の式で求めた最大リップル振幅の半分を加えた値に等しくなります。

$$I_{CL(min)} = 5A + 1.08A/2 = 5.54A$$

この電流レベルでの R_{SEN} の電圧は 55.4mV です。電流制限コンパレータのオフセット 9mV (max) を加えると、必要な電流制限スレッシュホールドは 6.44A にまで上がります。式 7 に ADJ ピン電流の最小値 (32 μA) を適用すると、必要な R_{ADJ} 抵抗は次式により求められます。

アプリケーション情報 (つづき)

$$R_{ADJ} = \frac{6.44A \times 0.01\Omega}{32 \mu A} = 2.01 \text{ k}\Omega$$

標準値の 2.1kΩ 抵抗を選びます。公称電流制限スレッショルドは次式により求められます。

$$I_{CL(nom)} = \frac{(2.1 \text{ k}\Omega \times 40 \mu A)}{0.01\Omega} = 8.4A$$

ADJ ピン電流の許容誤差と電流制限コンパレータのオフセットを使用すると、最大電流制限スレッショルドは次式により求められます。

$$I_{CL(max)} = \frac{(2.1 \text{ k}\Omega \times 48 \mu A) + 9 \text{ mV}}{0.01\Omega} = 11A$$

最小電流制限スレッショルドは次式により求められます。

$$I_{CL(min)} = \frac{(2.1 \text{ k}\Omega \times 32 \mu A) - 9 \text{ mV}}{0.01\Omega} = 5.82A$$

各ケースの負荷電流は、電流制限スレッショルドから電流リップル振幅の半分を引いた値に等しくなります。この例では、C_{ADJ} に推奨値 1000pF が使用されています。

C_{OUT}: この例では最大許容出力リップル電圧が非常に低いので (5mVp-p)、最小リップルの構成 (ブロック図の R3、C1、C2) を使用する必要があります。したがって V_{OUT} で生じるリップルは、C_{OUT} に流れるインダクタのリップル電流によるものです。このコンデンサの値は、V_{OUT} の最大許容リップル電圧か、過渡応答の要件に基づいて選べます。リップル電圧に基づく次の計算では、C_{OUT} のおおよその値を求めることができます。

$$C_{OUT} = \frac{I_{OR(max)}}{8 \times F_S \times V_{RIPPLE}}$$

I_{OR(max)} は前述の式で求めた最大リップル電流、V_{RIPPLE} は V_{OUT} の許容リップルです。

$$C_{OUT} = \frac{1.08A}{8 \times 300 \text{ kHz} \times 0.005V} = 90 \mu F$$

100μF のコンデンサを選択します。通常、リップル振幅は、コンデンサの ESR により計算値を上回ります。

R3、C1、C2: 最小リップルの構成では、V_{OUT} ではリップルが不十分なため、FB ピンで要求されるリップル電圧をこれら 3 つの部品を使用して発生させます。安定かつ一定した周波数動作を得るには、最小でも 25mVp-p を FB ピンに与える必要があります。R3 と C1 は、その接点でノギリ波を発生するように選択します。この波形は、C2 を介して FB ピンへ AC 結合します。3 つの部品の値は、次の手順に従って求めます。

V_A = V_{OUT} - (V_{SW} × (1 - (V_{OUT}/V_{IN(min)}))) を求めます。

V_{SW} はオフ時間中の SW ノードにおける電圧の絶対値であり、通常はダイオード D1 に応じて 0.5V ~ 1V となります。代表値の 0.65V を使って計算すると、V_A は 4.81V となります。V_A は、R3/C1 接続部の公称 DC 電圧であり、次式で使用します。

$$R3 \times C1 = \frac{(V_{IN(min)} - V_A) \times t_{ON}}{\Delta V}$$

t_{ON} は最大オン時間 (最小入力電圧のとき)、ΔV は R3/C1 接続部の所望のリップル振幅です。この例では 25mVp-p になります。

$$R3 \times C1 = \frac{(7V - 4.81V) \times 2.55 \mu s}{0.025V} = 2.23 \times 10^{-4}$$

標準値部品から上記の積をもたらす R3 と C1 を選定します。一般的な値は、C1 が 3000pF ~ 10,000pF、R3 が 10kΩ ~ 300kΩ です。C2 は C1 よりも大きいものから選び、通常は 0.1μF とします。この例では C1 に 3300pF を選んでおり、R3 には 67.7kΩ が要求されます。標準値の 66.5kΩ 抵抗を選びます。

C_{IN}、C_{BYP}: これらのコンデンサは、オン時間中のスイッチ電流の大半を供給することにより、VIN ピンに発生する電圧リップルを抑えます。最大負荷電流発生時、つまり Q1 のスイッチがオンになると、Q1 を通る電流はインダクタのリップル電流の下側のピークまで急激に上昇し、その後上側のピーク値まで緩やかに増加して、スイッチがオフになるとゼロに急降下します。このオン時間中の平均電流が負荷電流です。ワーストケースの計算では、これらのコンデンサは最大オン時間の間、この平均負荷電流を供給しながら、VIN の電圧降下を抑える必要があります。この例では、VIN の最大許容電圧低下を 0.5V にしています。その最小値は、次式により求められます。

$$C_{IN} + C_{BYP} = \frac{I_{OUT(max)} \times t_{ON(max)}}{\Delta V} = \frac{5A \times 2.55 \mu s}{0.5V} = 25.5 \mu F$$

C_{IN} には 33μF の電解コンデンサを、C_{BYP} には 1μF のセラミック・コンデンサを選定します。C_{IN} の ESR のために、VIN で発生するリップルは計算値よりも高くなる傾向があるので、C_{IN} を 47μF ~ 68μF まで高めることを推奨します。C_{BYP} は、可能な限り LM25085 の VIN ピンおよび GND ピンの近くに配置する必要があります。どちらのコンデンサも、電圧定格を 42V 以上にする必要があります。入力コンデンサの RMS リップル電流定格についても考慮しなければなりません。必要なリップル電流定格は、I_{RMS} > I_{OUT}/2 で適切な近似が得られます。

D1: ショットキ・ダイオードを推奨します。SW ピンの高速過渡変動時に、ダイオードの逆方向リカバリ過渡電流によってレギュレータの動作に影響を受ける可能性があるため、超高速リカバリ・ダイオードは推奨しません。ダイオードの定格は、最大入力電圧とワーストケースの電流制限レベルに合わせる必要があります。ダイオードでの平均消費電力は、次式により求められます。

$$P_{D1} = V_F \times I_{OUT} \times (1 - D)$$

V_F はダイオードの順方向電圧降下、D はオン時間のデューティ・サイクルです。式 1 を使って計算すると、最小デューティ・サイクルは最大入力電圧時に発生し、この例では ≒ 11.9% と求められます。ダイオードの消費電力は次式により求められます。

$$P_{D1} = 0.65V \times 5A \times (1 - 0.119) = 2.86W$$

C_{VCC}: VCC ピン (VIN ~ VCC 間) に配置したコンデンサは、ノイズをフィルタする効果と VCC レギュレータを安定化する働きがあるだけでなく、PFET ゲート・ドライブにサージ電流を供給します。C_{VCC} の代表的な推奨値は 0.47μF です。高品質で低 ESR のセラミック・コンデンサを推奨します。C_{VCC} は VIN ピンと VCC ピンのできるだけ近くに接続する必要があります。選択した PFET の総ゲート電荷量の仕様が 100nC 以上のとき、または回路を 7V 未満の入力電圧で動作させる必要がある場合は、より大きい容量のコンデンサが必要なことがあります。C_{VCC} に推奨される最大値は 1μF です。

アプリケーション情報 (つづき)

ICの消費電力: LM25085 パッケージの中で消費される最大電力は、式 12 に最大入力電圧を適用して求めます。Si7465 PFET の総ゲート電荷量は、データシートでは 40nC (max) と規定されています。したがって、LM25085 内部の総消費電力は次式により求められます。

$$P_{DISS} = 42V \times ((40nC \times 300kHz) + 1.3mA) = 559mW$$

MSOP-8EP パッケージを 46 °C /W の θ_{JA} で使用すると、接合部 - 周囲間の温度上昇は 26 °C になります。

最終的な回路の設計例

最終的な回路を Figure 4 に示し、その性能を Figure 5 ~ 8 に示します。

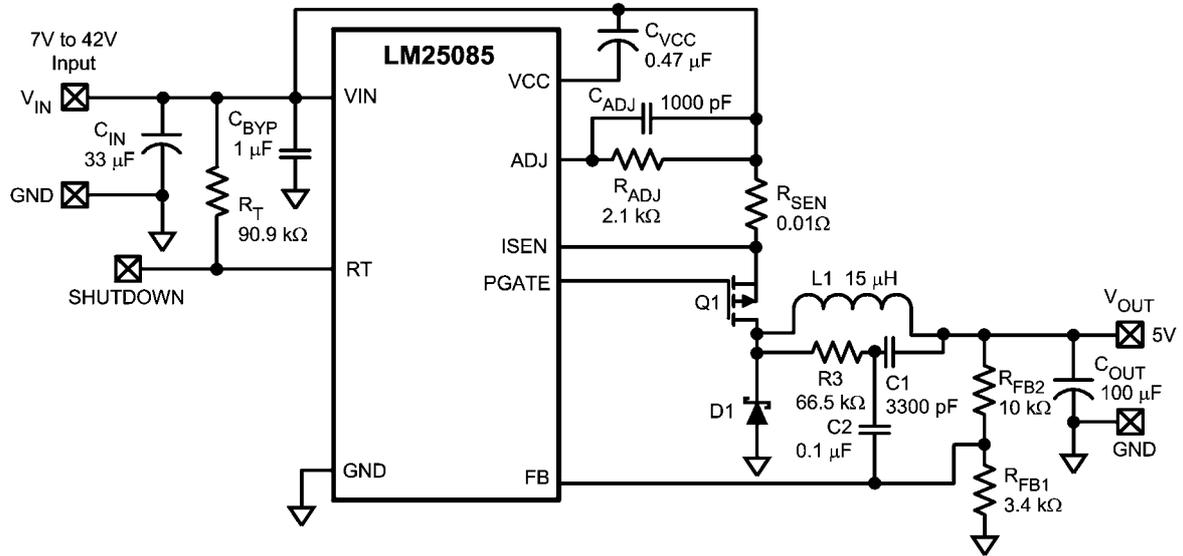
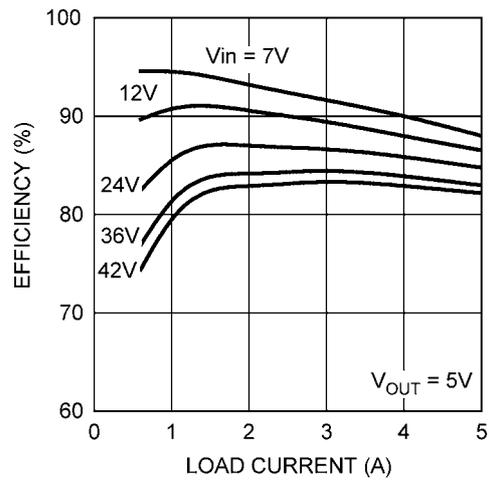
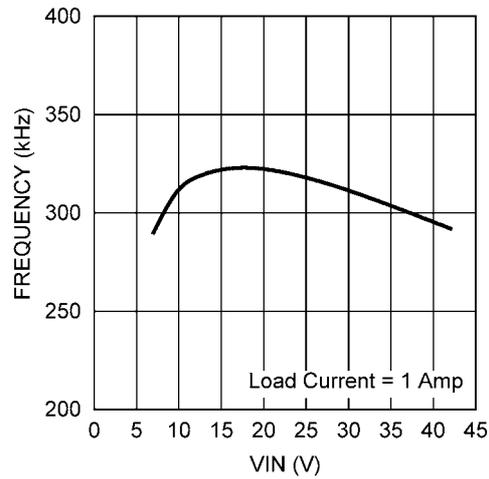


FIGURE 4. Example Circuit

アプリケーション情報 (つづき)

FIGURE 5. Efficiency vs. Load Current and V_{IN} (Circuit of Figure 4)FIGURE 6. Frequency vs. V_{IN} (Circuit of Figure 4)

アプリケーション情報 (つづき)

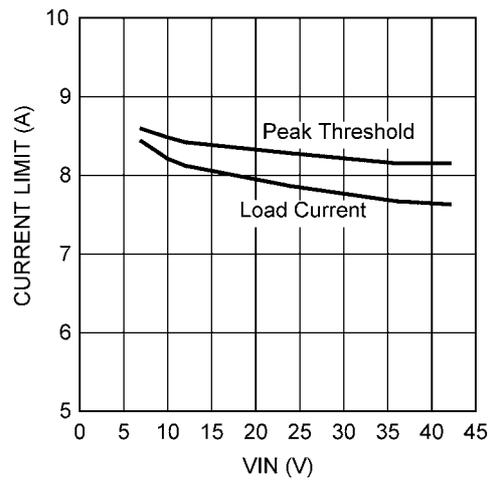
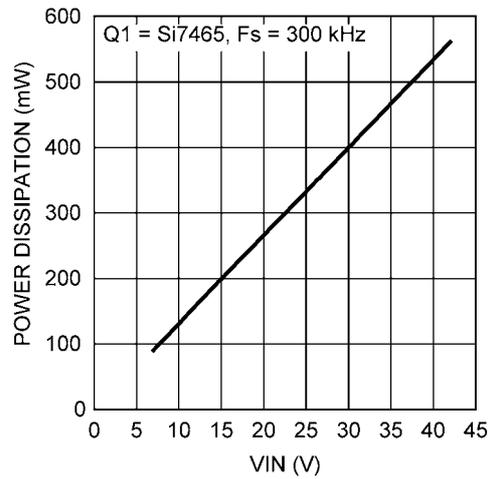
FIGURE 7. Current Limit vs. V_{IN} (Circuit of Figure 4)

FIGURE 8. LM25085 Power Dissipation (Circuit of Figure 4)

出力リップルの別の構成

Figure 4 の回路例で使用されている C1、C2、R3 を用いた最小リップルの構成では、主に出力コンデンサの特性と L1 のリップル電流によって決定される V_{OUT} のリップル振幅が低くなります。出力電圧がプリント基板上の複数箇所に供給される場合、この構成では V_{OUT} に複数のセラミック・コンデンサを使用できます。ただし V_{OUT} でわずかに高いレベルのリップルが許容されるアプリケーションの場合で、容量の分散が行われないうち、FB コンパレータ・ピンに必要なリップルは、以下に示す回路を使用し、より少ない外付け部品によって発生させることができます。

a) リップルを低減した構成: Figure 9 では、R3、C1、C2 が外されています (Figure 4 との比較)。低い値の抵抗 (R4) を C_{OUT} と直列に接続し、コンデンサ (Cff) を R_{FB2} の両端に接続します。R4 に流れ込むインダクタのリップル電流によって V_{OUT} に

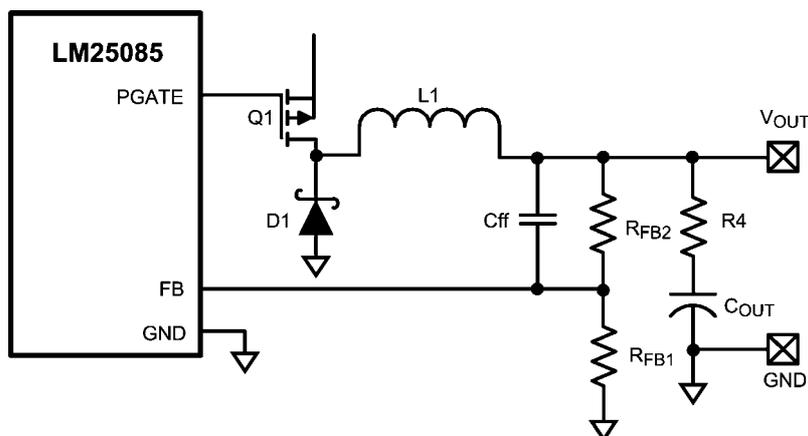


FIGURE 9. Reduced Ripple Configuration

b) 最小コストの構成: Figure 10 に示すこの構成は、Cff が外されていることを除けば Figure 9 の構成と同じです。 V_{OUT} のリップル電圧は R_{FB2} と R_{FB1} によって減衰するので、 V_{OUT} で必要な最小リップルは次式により求められます。

$$V_{RIP(min)} = 25mV \times (R_{FB2} + R_{FB1})/R_{FB1}$$

リップルが発生し、そのリップル電圧が Cff を通って FB ピンに到達します。 V_{OUT} でのリップルは、 R_{FB2} と R_{FB1} によって減衰されないため、最低 25mVp-p まで調整できます。 R4 の最小値は、次式により求められます。

$$R4 = \frac{25mV}{I_{OR(min)}}$$

$I_{OR(min)}$ は最小入力電圧のときに発生する最小リップル電流です。 Cff の最小値は、次式により求められます。

$$Cff = \frac{3 \times t_{ON(max)}}{(R_{FB1} // R_{FB2})}$$

$t_{ON(max)}$ は最小 V_{IN} のときに発生する最大オン時間です。この次に大きい標準値のコンデンサを Cff に採用します。

R4 の最小値は、次式により求められます。

$$R4 = \frac{V_{RIP(min)}}{I_{OR(min)}}$$

$I_{OR(min)}$ は最小入力電圧のときに発生する最小リップル電流です。

出力リップルの別の構成 (つづき)

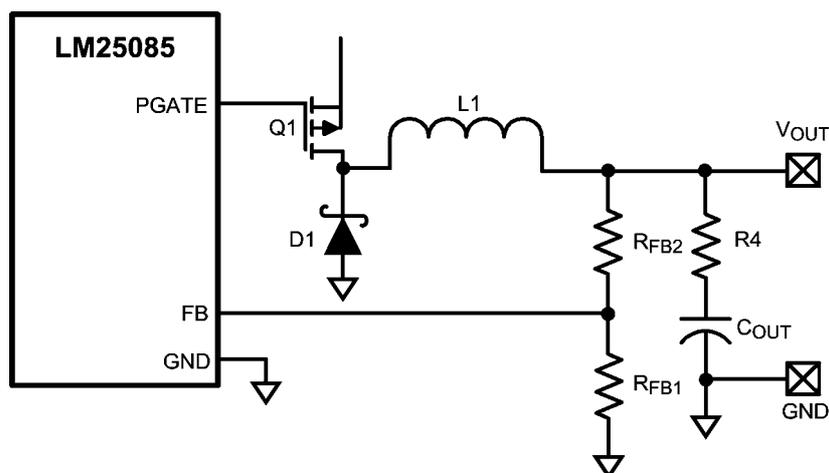


FIGURE 10. Lowest Cost Ripple Generating Configuration

プリント基板レイアウト

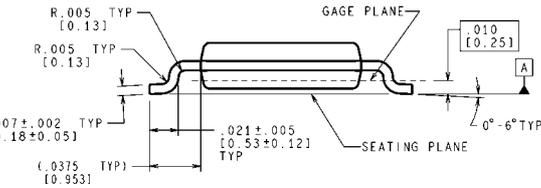
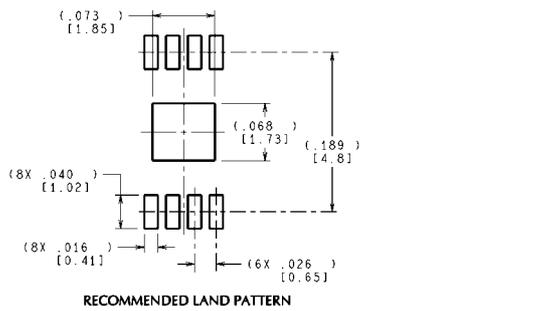
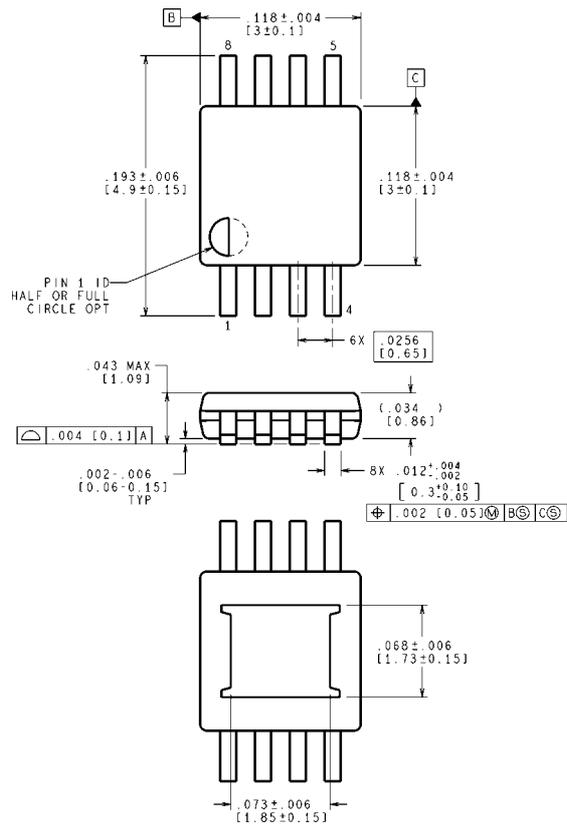
大半のアプリケーションでは、Q1 のヒートシンク・パッドまたはタブは、スイッチ・ノードすなわち Q1、L1、D1 の接合部に接続されます。プリント基板のパッドをこれらのデバイスの下側から広げて熱放散特性を向上させる手法はよく行われますが、このスイッチング・ノードからの EMI 放射を抑えるためにパッドのサイズを制限する必要があります。プリント基板のレイアウトで可能であれば、同じサイズの銅はくパターンをプリント基板の下側に置き、できるだけ多くのビアと接続して放熱特性を向上させます。

電圧レギュレーション・コンバータ、過電圧コンバータ、電流制限コンバータは非常に高速で、短時間のノイズ・パルスに反応できます。このため、最適な性能を発揮するにはレイアウトの検討がきわめて重要です。レイアウトはできるだけ簡潔かつコンパクトにする必要があり、すべての部品はできるだけ関連のピン近くに配置する必要があります。主な 2 つの電流ループでは電流がきわめて高速に切り替わるため、これらのループは

できる限り小さくして、伝導 EMI と放射 EMI を最小限に抑えることが必要です。最初のループは C_{IN} 、Q1、L1、 C_{OUT} によって形成されるループで、最後は C_{IN} に戻ります。2 番目のループは D1、L1、 C_{OUT} によって形成されるループで、最後は D1 に戻ります。D1 のアノードから C_{IN} のグラウンド端子への接続は、短く直接接続にしてください。 C_{IN} は VIN ピンと GND ピンのできるだけ近く、 C_{VCC} は VIN ピンと VCC ピンのできるだけ近くに配置する必要があります。

LM25085 の内部消費電力により通常動作時の接合部温度が過度に上昇することが予想される場合は、露出パッドの付いたパッケージ・オプションを使用する必要があります (MSOP-8EP または LLP-8)。プリント基板のグラウンド・パターンを有効に利用すると、放熱効果を高めることができます。さらに、プリント基板配線を可能な限り幅広く使用することによって、IC からの熱が放散しやすくなります。最終的な製品内部でプリント基板を適切に配置し、空気流 (強制対流または自然対流) の利用と組み合わせると、接合部温度を抑えやすくなります。

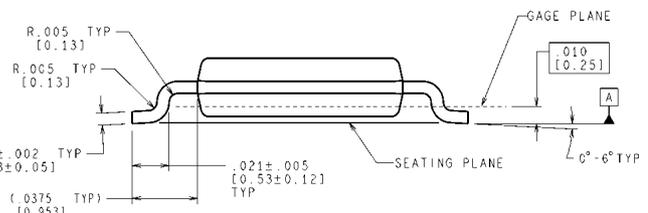
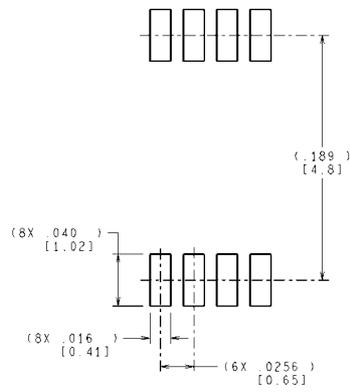
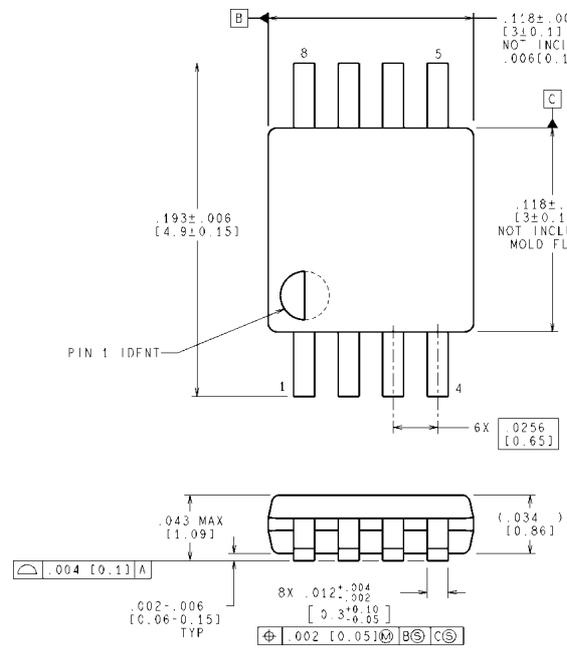
外形寸法図 特記のない限り inches (millimeters)



CONTROLLING DIMENSION IS INCH
VALUES IN [] ARE MILLIMETERS

MUY08A (Rev A)

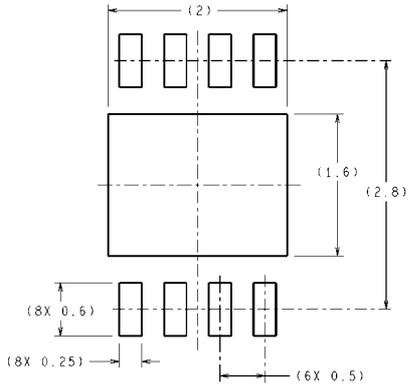
8-Lead MSOP-EP Package
NS Package Number MUY08A



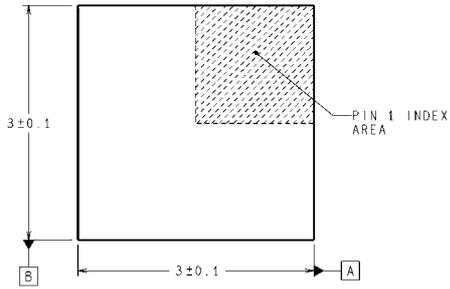
CONTROLLING DIMENSION IS INCH
VALUES IN [] ARE MILLIMETERS

MUA08A (Rev F)

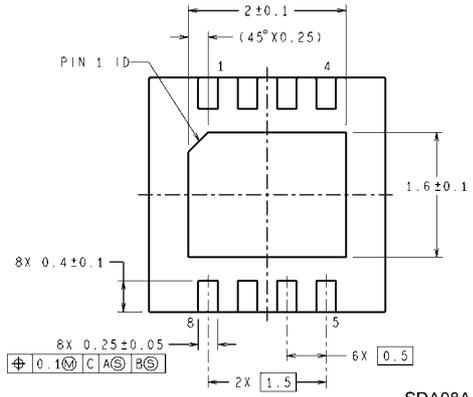
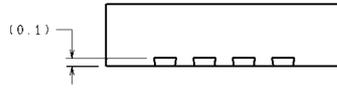
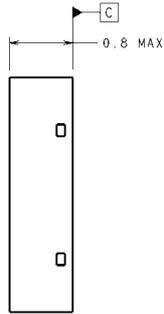
8-Lead MSOP Package
NS Package Number MUA08A



RECOMMENDED LAND PATTERN



DIMENSIONS ARE IN MILLIMETERS
DIMENSIONS IN () FOR REFERENCE ONLY



SDA08A (Rev A)

8-Lead LLP Package
NS Package Number SDA08A

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務を負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2010 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもありません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもありません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上