

LM2650

LM2650 Synchronous Step-Down DC/DC Converter



Literature Number: JAJ913

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



LM2650

同期整流、降圧型 DC/DC コンバータ

概要

LM2650 は、mA オーダから 3A までの負荷電流範囲において高効率を実現した降圧型 DC/DC コンバータです。この特長により、携帯機器で要求される稼働時及びスタンバイ時のバッテリーの長寿命化を可能としました。

また、LM2650 はロジックコントロールのシャットダウン機能を持ち、その時の消費電流はわずか 25 μ A (max) です。

LM2650 は、固定周波数の PWM (pulse-width modulation) モードで動作し、高効率を実現するために同期整流方式を採用しました。1A 近辺の負荷状態では 95%以上の効率を、0.2A ~ 2A までの負荷電流範囲では 90%の効率を達成しました。

LM2650 は軽負荷での効率を低下させないよう、ヒステリシス又は、“スリープ”モードと呼ばれる動作モードを備えています。LM2650 は、負荷電流が“スリープイン”“スリープアウト”スレッシュホールドを通過する時、自動的にスリープ・モードへ移行し又、復帰します。また、このスレッシュホールドは外付けの抵抗によってプログラミングすることが可能です。SLEEP LOGIC 端子は、自動スリープ機能をオーバーライドし、負荷電流によらず PWM モードに保つことが出来ます。

また、スタートアップ時のラッシュ電流を制限するソフトスタート機能も備えており、これにより入力を同一とした他の機器の入力電圧変動を抑えます。

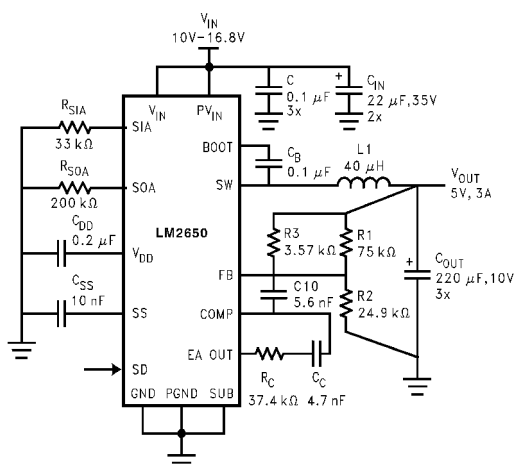
特長

- 超高効率 (95%達成可能)
- mA オーダから 3A の負荷条件において高効率
- 内蔵された N-ch Power MOSFET による同期スイッチング
- 広い入力電圧範囲 (4.5V ~ 18V)
- 1.5V ~ 16V まで可変出力電圧範囲
- 負荷条件によって自動的に移行するスリープ・モード
- ロジックコントロールの低消費シャットダウン・モード (I_{QSD} 25 μ A)
- 300kHz まで可変可能なスイッチング周波数
- スイッチング周波数は外部クロックに同期可能
- ソフトスタート時間を調整可能
- 出力短絡時の電流制限回路内蔵
- 熱暴走保護回路内蔵
- 24 ピンの SOP パッケージで供給

アプリケーション

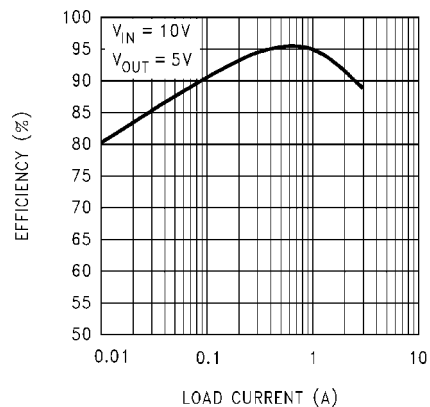
- ノート PC、パームトップ PC
- 携帯端末
- モデム
- 携帯型計測器
- GPS
- バッテリー駆動機器

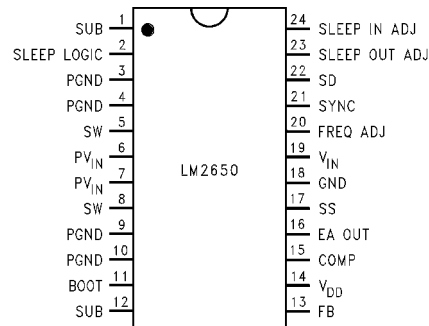
代表的なアプリケーション



Converting a Four-Cell Li Ion Battery to 5V

LM2650-ADJ Efficiency



 配置図


Top View
24-Lead Small Outline Package (M)
Order Number LM2650M-ADJ
See Package Number M24B

端子説明 (ブロック図参照)

端子 No.	説明
1, 12	SUB: これらのピンはダイのサブストレートに電氣的に接続されています。このピンは GND と同電位で、熱的性能を改善するために PGND ピンが接続されている銅箔に接続して下さい。
2	SLEEP LOGIC: 動作モードを切り替えるために用います。 ; ロー入力の場合 PWM モード、ハイ入力の場合 SLEEP モードになります。また、何も接続しないハイ・インピーダンス状態の場合、重負荷時には PWM モード、軽負荷時には SLEEP モードに自動的に変わります。
3, 4, 9, 10	PGND: パワー段のグラウンドです。パワー段とは、2 つの Power MOSFET (Q1、Q2)、そのゲート・ドライブ回路 (DH、DL)、そして電圧レギュレータ (VRegH、VRegL) からなっています。電氣的性能と熱的性能を改善するために、広い GND プレーンに接続して下さい。
5, 8	SW: Power MOSFET からの出力ピンです。このピンの振幅は、GND から PV _{IN} ピンの電位近くまで振れます。また、小信号系のパターンは SW ピンのパターンから離して下さい。
6, 7	PV_{IN}: 電力段の正の電圧源です。PV _{IN} -PGND 間は、0.1 μF のコンデンサでバイパスして下さい。このコンデンサは、低 ESL、低 ESR のものを用い、IC のなるべく近くに配置して下さい。
11	BOOT: ハイスайд・ゲート・ドライバ DH に正の電圧を供給します。BOOT ピンから SW ピン間には 0.1 μF のコンデンサを接続して下さい。ブートストラップ動作によって 9V の電圧を生成し、この電圧で N-ch Power MOSFET Q1 のゲートをドライブします。高 V _{GS} により低 ON 抵抗を実現します。
13	FB: フィードバック入力。
14	V_{DD}: 信号系の内部回路用にレギュレータで降圧された 4V の電源です。V _{DD} ピンはそのレギュレータの出力ピンとなっており、V _{DD} ピンと GND 間には、IC の近くで、0.2 μF のコンデンサでバイパスして下さい。
15	COMP: エラー・アンプ EA の反転入力端子です。
16	EA OUT: エラー・アンプ EA の出力端子です。
17	SS: ソフトスタート端子です。SS ピン -GND 間にコンデンサをつけます。
18	GND: 小信号系の GND ピンです。
19	V_{IN}: 内部の 4V 降圧型レギュレータに電源を供給します。V _{IN} ピンと GND 間は、IC の近くで 0.1 μF のコンデンサでバイパスして下さい。
20	FREQ ADJ: LM2650 は通常 90kHz で動作します。この FREQ ADJ ピンと GND 間に抵抗を入れることにより、スイッチング周波数を公称値以上に出来ます。抵抗の選定は、代表的な性能特性内のグラフを使用して下さい。
21	SYNC: 同期入力ピン。外部のクロック信号に同期させたい場合、このピンにその信号を入力します。使用しない場合はグラウンドに接続します。
22	SD: シャットダウン機能を使う場合、このピンを使用下さい。ローで動作モード、ハイでシャットダウン・モードになります。
23	SLEEP OUT ADJ (SOA): SOA ピンと GND 間に接続された抵抗の値によって、sleep-out のスレッシュホールド負荷電流値が指定できます。大きい値を接続した場合、そのスレッシュホールドは低くなります。
24	SLEEP IN ADJ (SIA): SIA ピンと GND 間に接続された抵抗の値によって、sleep-in のスレッシュホールド負荷電流値が指定できます。大きい値を接続した場合、そのスレッシュホールドは低くなります。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
 関連する電氣的信頼性試験方法の規格を参照下さい。

(全ての電圧は、PGNDとGNDからの値です。)

PV _{IN} とV _{IN} ピンのDC電圧	20V
SD、SLEEP LOGIC、SYNCピンのDC電圧	15V
SWピンからのDC電流	± 7.5A
接合部温度	ICによって制限
DC許容電力 (Note 2)	1.28W
保存温度	- 65 ~ + 150

ハンダ付け時間、及び温度 (Note 3)

ウェーブ (4 秒)	260
赤外線 (10 秒)	240
ペーパ・フェーズ (75 秒)	219
ESD 耐圧 (Note 4)	1.3 kV

動作定格 (Note 1)

電源電圧範囲 (PV _{IN} 、V _{IN})	4.5V ~ 18V
接合部温度範囲	- 40 ~ + 125

電氣的特性

Conditionsの項目で特記のない限り、V_{PVIN} = V_{VIN} = 15V、V_{SLEEP LOGIC} = 0V、V_{SD} = 0Vが適用されます。標準文字で表記されているTypical値及びLimit値はT_A = T_J = 25で適用されます。太字で表記されているLimit値は動作定格の全接合部温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	Limit (Note 6)	Units
V _{OUT}	Output Voltage	R1 = 75 k , 1%, R2 = 25 k , 1%, 7.5V V _{PVIN} 18V 0.12A I _{LOAD} 3A	5.00	4.80/ 4.75 5.20/ 5.25	V V(min) V(max)
1	System Efficiency	I _{LOAD} = 1A, T _A = 25 , F _{OSC} Not Adjusted	94		%
2	System Efficiency	I _{LOAD} = 3A, T _A = 25 , F _{OSC} Not Adjusted	89		%
V _{REF}	Reference Voltage	V _{SLEEP LOGIC} = 3V (Note 7)	1.25	1.281/ 1.294 1.219/ 1.206	V(min) V(max)
I _Q	Quiescent Current in PWM mode	V _{FB} = V _{RE} - 20mV (Note 8)	4.0	6.50/ 7.0	mA mA(max)
I _{QS}	Quiescent Current in Sleep mode	I _{VFB} = V _{REF} - 20mV, V _{SLEEP LOGIC} = 3V (Note 8)	850	1.35/ 1.60	µA mA(max)
I _{QSD}	Quiescent Current in Shutdown mode	V _{SD} = 3V (Note 8)	9	20/ 25	µA µA(max)
R _{DS(on) HS}	DC On-Resistance Drain-to-Source of the High-Side Power Switch	I _{DS} = 1A, V _{SLEEP LOGIC} = 3V, V _{FB} = 3V, V _{BOOT} = 24V	130	170/ 245	m m (max)
R _{DS(on) LS}	DC On-Resistance Drain-to-Source of the Low-Side Power Switch	I _{DS} = 1A, V _{FB} = 3V	125	175/ 245	m m (max)
I _{L HS}	Leakage current of the High-Side Power Switch	V _{PVIN} = 18V, V _{SW} = 0V, V _{SD} = 3V	100	10	nA µA(max)
I _{L LS}	Leakage current of the Low-Side Power Switch	V _{PVIN} = 18V, V _{SW} = 18V, V _{SD} = 3V	95	210	µA µA(max)
I _{LIMIT}	Active Current Limit of the High-Side Power Switch	V _{PVIN} = 15V, V _{BOOT} = 24V, V _{FB} = 3V, V _{SLEEP LOGIC} = 3V,	5.5	3.5 7.5	A A(min) A(max)
F _{OSC}	Oscillator Frequency	V _{FB} = V _{REF} - 20 mV	90	80/ 75 100/ 105	kHz kHz(min) kHz(max)
F _{MAX}	Maximum Oscillator Frequency	I _{FREQ ADJ} = 100µA, (Note 9) V _{FB} = V _{REF} - 20 mV	315	270/ 260 360/ 370	kHz kHz(min) kHz(max)
D _{MAX}	Maximum Duty Cycle	V _{FB} = V _{REF} - 20 mV, F _{OSC} Not Adjusted	97	94/ 93	% %(min)

電气的特性 (つづき)

Conditions の項目で特記のない限り、 $V_{PVIN} = V_{VIN} = 15V$ 、 $V_{SLEEP LOGIC} = 0V$ 、 $V_{SD} = 0V$ が適用されます。標準文字で表記されている Typical 値及び Limit 値は $T_A = T_J = 25$ で適用されます。太字で表記されている Limit 値は動作定格の全接合部温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	Limit (Note 6)	Units
D_{MIN}	Minimum Duty Cycle	$V_{FB} = V_{REF} + 50 \text{ mV}$, F_{OSC} Not Adjusted	2.8	5	% %(min)
V_{DD}	Internal Rail Voltage	$I_{VDD} = 1 \text{ mA}$	4.0	3.6/ 3.4 4.2/ 4.3	V V(min) V(max)
V_{BOOT}	Bootstrap Regulator Voltage (VRegH)	$I_{BOOT} = 1 \text{ mA}$	7.5	6.5/ 6.0	V V(min)
I_{SS}	Soft Start Current		10	13.5/ 20.0	μA $\mu\text{A}(\text{max})$
V_{HYST}	Hysteresis of the Sleep Comparator (C2 Figure 2)	$V_{SLEEP LOGIC} = 3V$	30	10 50	mV mV(min) mV(max)
	V_{IL} of SD			0.95	V(max)
	V_{IH} of SD			2.10	V(min)
	V_{IL} of SLEEP LOGIC			0.9	V(max)
	V_{IH} of SLEEP LOGIC			2.0	V(min)
	V_{IL} of SYNC			0.50	V(max)
	V_{IH} of SYNC			1.45	V(min)
T_{SD}	T_J for Thermal Shutdown		170		

Note 1: 絶対最大定格は、デバイスが破壊する可能性のある制限値を示しています。また、動作定格は、正常にデバイスが動作するための条件を表しており、デバイスの性能を保証するものではありません。保証される性能とその時のテスト条件については、電气的特性を参照下さい。

Note 2: P_{DCmax} は次の数式を用いて算出されます。 $P_{DCmax} = (T_{Jmax} - T_A) / \theta_{JA}$ この時、 P_{DCmax} は DC 許容電力の絶対最大定格、 T_{Jmax} は最大接合部温度、 T_A は外気温度、 θ_{JA} は接合部 - 外気間の熱抵抗を示します。定格の 1.28W は、 $T_{Jmax} = 170$ 、 $T_A = 70$ 、 $\theta_{JA} = 78$ /W とした場合の値です。 $\theta_{JA} = 78$ /W は、LM2650 にヒートシンクを設けない場合のワーストケースを示しています。ヒートシンクを設けることによってより大きな電力を扱うことが可能となります。詳しくはアプリケーション・ノートのサーマル・マネージメントの項を参照下さい。なお、LM2650 のアクティブ接合部温度リミット値は約 170 となっております。

Note 3: プラスチック SOP パッケージのハンダ付けに関する詳細は、パッケージング・データブックをご覧ください。

Note 4: ESD 試験には、人体モデルを使用し、100pF のコンデンサに充電された電荷を 1.5k の抵抗を介して試料に放電し試験します。

Note 5: Typical 値は、 $T_A = T_J = 25$ 時のデータの中心値を示しています。

Note 6: 全ての Limit 値は保証されます。この保証値は、 $T_A = T_J = 125$ で 100%テストされ、その統計上の補正データで室温と低温の保証がなされます。

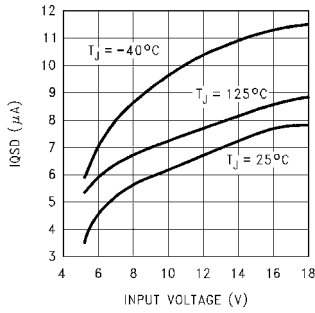
Note 7: V_{REF} は、SLEEP OUT ADJ ピンで測定されます。

Note 8: 待機時消費電流とは、 P_{VIN} ピンと V_{IN} ピンへ流れ込むトータルの電流を表します。 I_Q は通常のスイッチング周波数での内蔵 N-ch Power MOSFET のゲートドライブ電流を含みます。 I_{QS} は、このゲートドライブ電流を含みません。

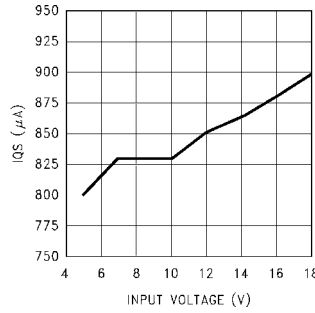
Note 9: FREQ ADJ 電流を 100 μA にするために、FREQ ADJ ピンから GND 間に 12.5k の抵抗を接続しました。また、Sleep モードでは、スイッチング周波数は 250kHz 以上で使用することは出来ません。

代表的な性能特性

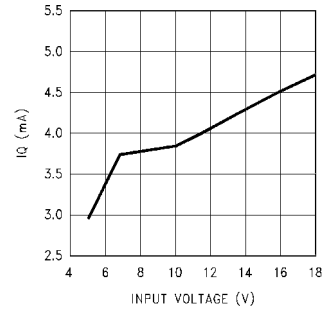
I_{QSD} vs Input Voltage



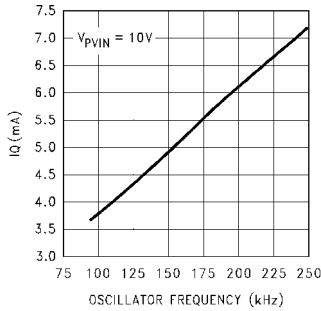
I_{QS} vs Input Voltage



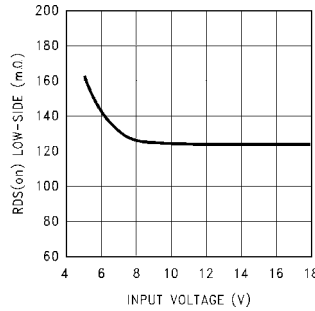
I_Q vs Input Voltage



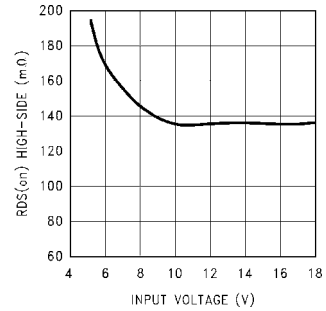
I_Q vs Oscillator Frequency



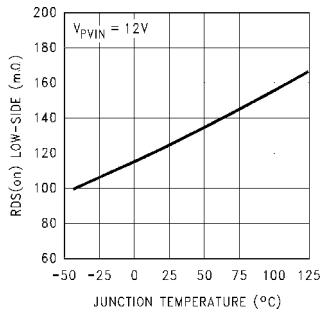
R_{DS(on)} Low-Side vs Input Voltage



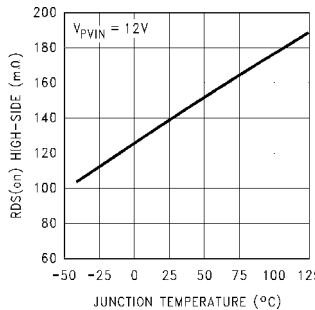
R_{DS(on)} High-Side vs Input Voltage



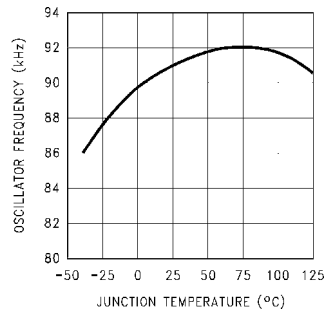
R_{DS(on)} Low-Side vs Junction Temperature



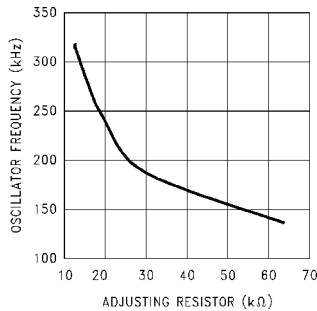
R_{DS(on)} High-Side vs Junction Temperature



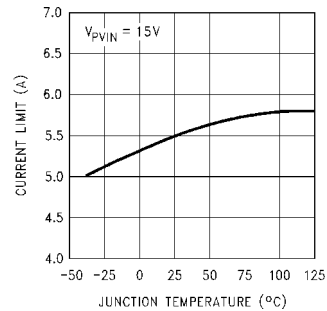
Oscillator Frequency vs Junction Temperature



Oscillator Frequency vs Adjusting Resistor



Current Limit vs Junction Temperature



ブロック図

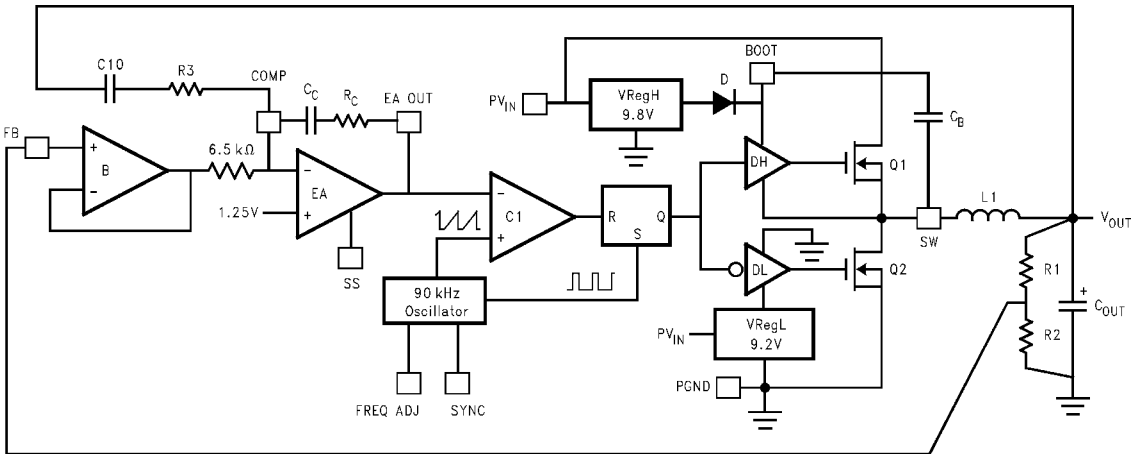


FIGURE 1. The PWM Circuit with External Components in a Closed Control Loop

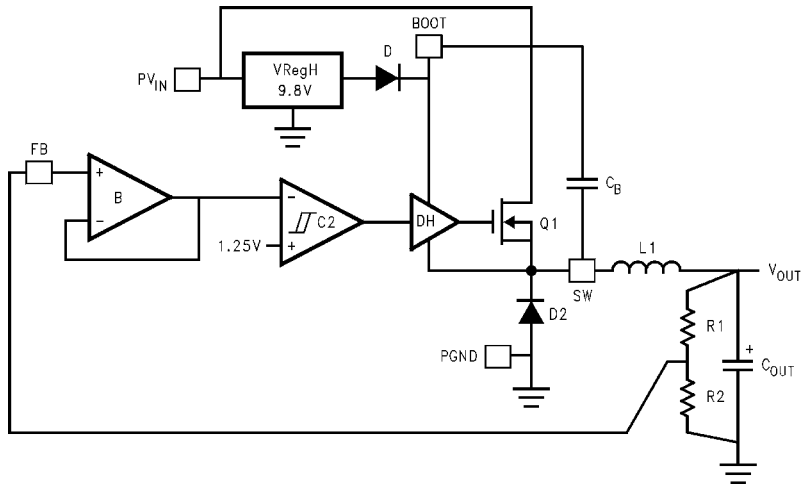


FIGURE 2. The Hysteretic or "Sleep" Circuit with External Components in a Closed Control Loop

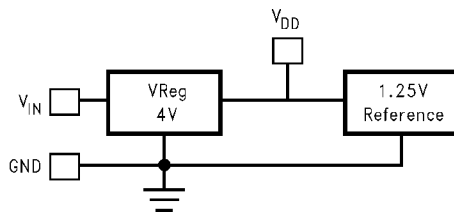


FIGURE 3. The Internal Voltage Regulator and Voltage Reference used by Both the PWM and Hysteretic Circuits

動作説明

概略

LM2650には2つの動作モードがあります。1つは固定周波数のPWMモードと、もう1つはヒステリシス・モードです。このモード間は、負荷条件によって自動的に移行します。(重負荷の場合PWMモード、軽負荷の場合ヒステリシス・モード)

各々の動作モード時のブロック図をFigure 1とFigure 2に分けて掲載しました。また、両動作モードで使われているブロックについては、同じ名前を使用し記述してあります。例えば、両モードでは、入力バッファBが使われています。なお、図の構成を簡単にするために、電源部分の記載を省略しました。R3、C10、R_C、C_C、C_B、L1、R1、R2、C_{OUT}は外付け部品です。

PWM回路 (Figure 1)

PWM回路は、固定周波数の電圧モード・パルス幅変調回路です。この回路は、4つの機能ブロックに分かれます。それは、入力バッファ、エラー・アンプ、モジュレータ、そして電力段です。

1. 入力バッファ B: Bはボルテージ・フォロワです。分圧された出力電圧がFB端子を通してBの非反転端子にフィードバックされます。Bの代わりにCOMP端子を使って直接エラー・アンプにフィードバックを入力した場合、ICが破壊する可能性があります。
2. エラー・アンプ EA: EAは電圧増幅器です。コントロール・ループのエラー電圧を生成するために内部基準電圧源1.25Vとの差を増幅します。ループの位相補償のため、通常積分器として設定します。この設定では、コンデンサC_Cと抵抗R_Cを直列接続し、反転入力端子であるCOMPピンと出力端子であるEA OUTピン間に接続します。動作としては、このコンデンサと内部の6.5kΩでポールを形成し、又、このコンデンサと直列接続された抵抗とでゼロを形成します。
3. モジュレータ: このモジュレータはPWM回路の心臓部に当たり、90kHzの発振器、電圧コンパレータC1、SRラッチの出力ロジックから構成されます。
このモジュレータは、信号レベルの矩形パルスを連続的に生成し、SRラッチのQから出力します。また、このパルスは周波数を固定されており、エラー電圧の変動によりパルス幅が変化します。具体的には、エラー・アンプの出力電圧が増加するとパルス幅を広げ、低下するとパルス幅を狭めるように働きます。
発振器は、1Vから2Vの間で発振する90kHzのノコギリ波を生成します。それぞれのノコギリ波の始めに、Qからハイを出力するようにSRラッチをセットします。このノコギリ波は、エラー・アンプの出力と比較され、ノコギリ波が上回った場合にC1はSRラッチをリセットし、Qからローが出力されます。もし、エラー・アンプの出力が増加した場合、SRラッチのセット・リセット間の時間が長くなるよう動作し、パルス幅が増加する方向に働きます。逆に、エラー・アンプの出力が減少した場合、SRラッチのセット・リセット間の時間が短くなるよう動作し、パルス幅が減少する方向に働きます。
4. 電力段: 電力段では、モジュレータで生成された小信号パルスを、3.5A以上をソース・シンク出来るGNDから入力電圧まで振幅するパワーパルスに変換します。電力段は、2つのゲート・ドライバ(DH、DL)、2つの電圧レギュレータ(VRegH、VRegL)、2つのN-ch MOSFET(Q1、Q2)から構成されます。

パワーパルスはSW端子に現れ、Q出力がハイになった瞬間、DLはQ2にローを出力しQ2をオフさせます。この時、SW端子の電圧は、直前にQ2(のソースからドレイン)に流れていたリバース電流によりQ2のボディ・ダイオードを導通させ、わずかにGND以下の電圧になります。又は、直前にQ2(のドレインからソース)に流れていたフォワード電流により、Q1のボディ・ダイオードを導通させ、わずかに入力電圧を上回る場合もあります。Q出力がハイになった50ns後、DHはQ1のゲートにハイを出力しQ1をオンさせます。もし、SW端子がGND以下だった場合、Q1が導通しSW電位を入力電圧まで引き上げます。もし、SW端子が入力電圧+Q1のボディ・ダイオード分高く振れている場合は、電流のパスがQ1のダイオードからQ1そのものに移行するだけです。Q出力がローになったときは上記と逆の動作をし、SW端子の電圧は、入力電圧からGNDに変化します。この50nsのデッドタイムは、Q1とQ2が同時にオンしてしまい、その時おこる貫通電流の発生を防ぎます。

PWM回路は、L1とC_{OUT}で構成されるローパス・フィルタにパルスを供給します。このフィルタは、DC成分を通過させ、AC成分を制限するように働きます。つまり、フィルタからはDC成分に僅かなリップル成分を加えた電圧が出力されます。V_{OUT}は、パルス波形の平均値ですから、下式で求めることが出来ます。

$$V_{OUT} = \frac{1}{T} \times \int_0^T v(t) dt. \quad (1)$$

ここで、Tはスイッチング波形の周期を表し、単位は秒です。V(t)はスイッチング波形の時間の関数です。また、連続モードでは、以下の様に書き換えることができます。

$$V_{OUT} = V_{IN} \times \frac{t_{ON}}{T} = V_{IN} \times D. \quad (2)$$

なお、V_{IN}は入力電圧、つまりパルス電圧の高さで、単位はVです。t_{ON}はパルス幅で単位は秒です。Dはデューティ・サイクルです。

出力電圧は分圧抵抗R1、R2によって設定します。

$$V_{OUT} = 1.25 \times \left(1 + \frac{R1}{R2}\right). \quad (3)$$

Q1がオンの時、Q1のソース電圧は入力電圧のわずかに下までスイングします。その為Q1には、入力電圧以上の電圧を供給してやらなければなりません。この時、LM2650は一般的なブートストラップ技術で入力電圧以上のDHの電源電圧を生成します。Q1のソースと、DH出力は、同じように電圧がスイングし、DHは、Q1をオンにさせるために必要なゲート・ソース電圧を供給します。Q1は、DH出力を引き上げるアクティブな役割を果たし、“ブートストラップ”(ブーツを引き上げるひも)と呼ばれ、この技術とBOOTピンの語源になっています。

代表的な応用例では、コンデンサC_BをBOOTピンとSWピンとの間に接続します。このC_Bには、Q2がオンしたときに、VRegHからダイオードDを通して電荷が充電され、入力電圧以上の電圧を生成します。

ヒステリシス回路とそのループ (Figure 2)

ヒステリシス回路は、C2以外PWM回路でも使われていたブロックを使用します。

ヒステリシス・コンパレータC2は、1.25Vを中心とし、30mV(代表値)のヒステリシスを持った電圧コンパレータです。

動作説明 (つづき)

ダイオード D2 は、Q2 のボディ・ダイオードで、ヒステリシス・モードでは、Q2 の代わりに D2 を整流回路として用います。

負荷電流が設定された sleep-in スレッシュホールドを下回った場合、LM2650 は PWM ループをシャットダウンさせてヒステリシス・ループをスタートさせます。ヒステリシス・ループは、LM2650 自身の消費電力を抑えることにより、軽負荷時の効率を向上させます。内部の使用ブロックを限定することによりバイアス電流を低減し、スイッチング周波数を下げることによりスイッチングロスを低減します。

ヒステリシス・モードでは、固定周波数でのスイッチングは行いません。その代わりに、出力電圧を監視し、設定された電圧幅からはずれようとした場合にスイッチング動作をします。C2 はフィードバック電圧の読みによって直接スイッチングを作動させます。このようなスイッチング方式の場合、出力電圧には、設定された出力電圧に加えてスイッチングによる AC リップル電圧が含まれます。その AC 電圧の振幅は次式を使用します。

$$V_{OUT_PP} = V_{HYST} \times \frac{(R1 + R2)}{R2} \quad (4)$$

例えば、 V_{OUT} を 5V にセットした場合、120mV となります。

$$V_{OUT_PP} = 0.03 \times \frac{(75 + 24.9)}{24.9} = 120 \text{ mV} \quad (5)$$

ヒステリシス・モードの動作の始め、ヒステリシス・ループは Q1 をオンさせます。Q1 がオンすると、入力から C_{OUT} に電荷が充電されるとともに、負荷に対して電流を供給します。この時、電源からの電流は、Q1 と L1 の直列接続のパスによって供給されます。次に、フィードバック電圧が C2 の上側のスレッシュホールド電圧を超えようとした時、C2 の出力はハイからローに変わります。それに伴い DH は Q1 のゲートから電流を引き込み、Q1 をオフさせます。Q1 がオフの時、L1 は D2 から電流を引き込み SW 端子は

僅かに負の電圧となります。L1 に流れる電流がゼロの場合、負荷への電流は、 C_{OUT} に充電された電荷のみとなります。逆に、フィードバック電圧が C2 の下側のスレッシュホールド電圧を下回ろうとした時、C2 の出力はローからハイに変わり、Q1 をオンさせます。このようなサイクルでヒステリシス・モードは動作します。

負荷電流が減少したとき、 C_{OUT} の電荷を放電する時間は長くなります。逆に負荷電流が増加した場合、その期間は短くなります。この時のスイッチング周波数は負荷の条件によって変化し、以下の式を用いて求めることができます。

$$f = \frac{I}{(C_{OUT} \times V_{OUT_PP})} \quad (6)$$

ここで、 f とはスイッチング周波数を示しており、単位は Hz です。I は負荷電流を示しており、単位は A です。 C_{OUT} は出力コンデンサを示しており、単位は F です。 V_{OUT_PP} は AC リップル電圧の振幅で、単位は V です。Typical のスイッチング周波数は、極めて軽い負荷で数 Hz、軽い負荷で数 kHz 程度となります。

アプリケーション回路例

Figure 4 は、代表的な応用回路です。5V、3A もしくは 3.3V、3A の応用例では、Figure 4 と Table 1 の数値を参照して下さい。どんな回路を設計する場合でも、サイズと効率とコスト全てを両立することは簡単ではありません。例えば、サイズより効率を重視した場合、スイッチングロスを低減するためにスイッチング周波数を低くしますが、これによってインダクタのサイズは大きくなってしまいます。

より小さな回路では、Figure 4 と Table 3 の数値を参照して下さい。この回路では、スイッチングロスが僅かに増えますが、かなり小さなインダクタを使用することが出来ます。なお、Figure 4 の回路では R_{FA} 抵抗が表示されていませんが、スイッチング周波数

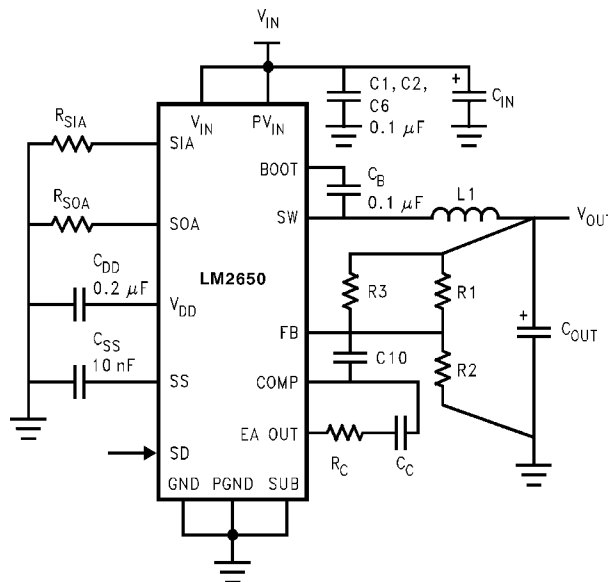


FIGURE 4. The Typical 90 kHz Application Circuit

アプリケーション回路例 (つづき)

TABLE 1. Components for the Typical 90 kHz Application Circuit

Input Voltage	7V to 18V IN	
Applicable Cell Stacks	8 to 12 Cell NiCd or NiMh, 3 to 4 Cell Li Ion, 8 to 11 Cell Alkaline, 6 Cell Lead Acid	
Output	5V, 3A Out	3.3V, 3A out
Input Capacitor C_{IN}	2 x 22 μ F, 35V AVX TPS Series or Sprague 593D Series	2 x 22 μ F, 35V AVX TPS Series or Sprague 593D Series
Inductor L1	40 μ H (See Table 2)	33 μ H (See Table 2)
Output Capacitor C_{OUT}	3x220 μ F, 10V AVX TPS Series or Sprague 593D Series	3x220 μ F, 10V AVX TPS Series or Sprague 593D Series
Feedback Resistors R1 and R2	R1 = 75k , 1%, R2 = 24.9k , 1%,	R1 = 41.2k , 1%, R2 = 24.9k , 1%,
Compensation Components R_C , C_C , R_3 , and C_{10}	R_C = 37.4 k , C_C = 4.7 nF, R_3 = 3.57 k , C_{10} = 5.6 nF	R_C = 23.2 k , C_C = 8.2 nF, R_3 = 2.0 k , C_{10} = 10 nF
Sleep Resistors R_{SIA} and R_{SOA}	R_{SIA} = 33 k , R_{SOA} = 200 k	R_{SIA} = 39 k , R_{SOA} = 130 k

TABLE 2. Toroidal Inductors Using Cores from MICROMETALS, INC.

	Core Number	Core Material	Wire Gauge	Number of Strands	Number of Turns
15 μ H	T38	- 52	AWG # 23	1	21
20 μ H	T38	- 52	AWG # 23	1	25
33 μ H	T50	- 52	AWG # 21	1	41
40 μ H	T50 (B)	- 18	AWG # 21	1	41

MICROMETALS

5615 E. La Palma Ave. Anaheim, CA 92807 USA (800) 356-5977

TABLE 3. Components for Typical 200 kHz Applications

Input Voltage	7V to 18V IN	
Applicable Cell Stacks	8 to 12 Cell NiCd or NiMh, 3 to 4 Cell Li Ion, 8 to 11 Cell Alkaline, 6 Cell Lead Acid	
Output	5V, 3A Out	3.3V, 3A out
Input Capacitor C_{IN}	2 x 22 μ F, 35V AVX TPS Series or Sprague 593D Series	2 x 22 μ F, 35V AVX TPS Series or Sprague 593D Series
Inductor L1	20 μ H (See Table 2)	15 μ H (See Table 2)
Output Capacitor C_{OUT}	3x220 μ F, 10V AVX TPS Series or Sprague 593D Series	3x220 μ F, 10V AVX TPS Series or Sprague 593D Series
Feedback Resistors R1 and R2	R1 = 75k , 1%, R2 = 24.9k , 1%,	R1 = 41.2k , 1%, R2 = 24.9k , 1%,
Compensation Components R_C , C_C , R_3 , and C_{10}	R_C = 53.6 k , C_C = 2.7 nF, R_3 = 4.02 k , C_{10} = 4.7 nF	R_C = 33.2 k , C_C = 3.9 nF, R_3 = 3.01 k , C_{10} = 6.8 nF
Sleep Resistors R_{SIA} and R_{SOA}	R_{SIA} = 33 k , R_{SOA} = 200 k	R_{SIA} = 47 k , R_{SOA} = 91 k
Frequency Adjusting Resistor R_{FA}	R_{FA} = 24.9 k	R_{FA} = 24.9 k

アプリケーション回路例 (つづき)

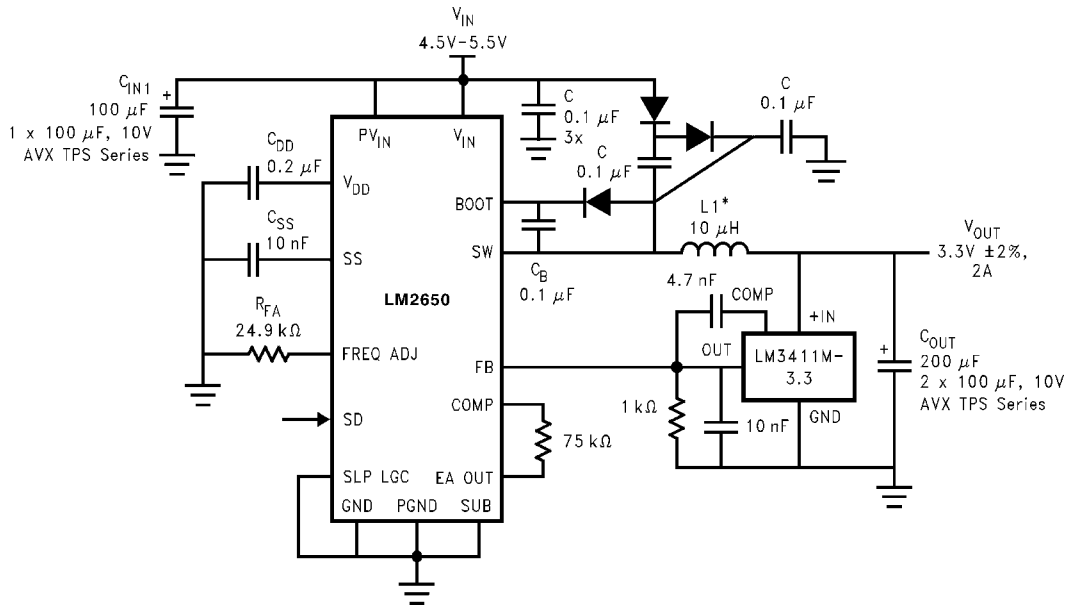
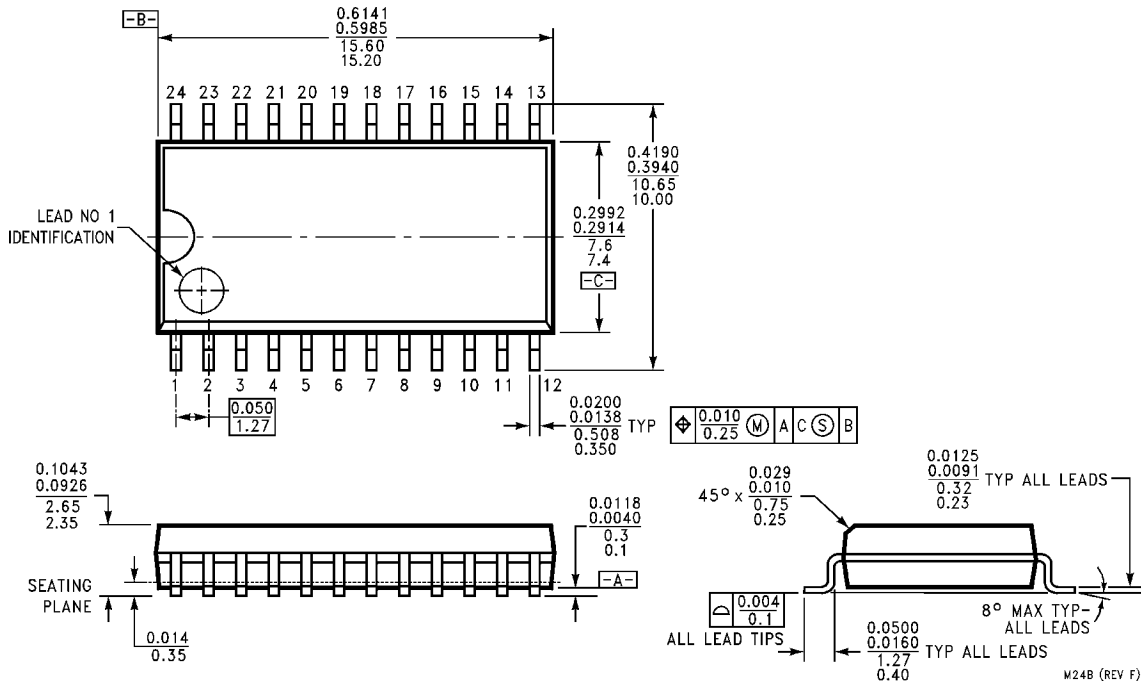


FIGURE 5. An Efficient, 2% Accurate 5V to 3.3V Converter

外形寸法図 特記のない限り inches (millimeters)



24-Lead Small-Outline Package (M)
Order Number LM2650M-ADJ
NS Package Number M24B

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

<http://www.national.com/JPN/>

その他のお問い合わせはフリーダイヤルをご利用下さい。

0120-666-116

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもありません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもありません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上