

LM4890

LM4890 1 Watt Audio Power Amplifier



Literature Number: JAJ968

LM4890

Boomer[®] オーディオ・パワーアンプ・シリーズ 1W オーディオ・パワーアンプ

概要

LM4890 は、携帯電話や携帯型通信機器などの要求仕様の厳しいアプリケーション向けに開発されたオーディオ・パワーアンプです。5V の単一 DC 電源から、平均で 1W のパワーを、高調波歪み (THD + N) 1%未未満で、8 Ω の BTL 負荷に対して連続して供給できる性能を備えています。

Boomer オーディオ・パワー・アンプは、外付け部品を最小限に抑え、高品質の出力電力を供給するように設計されました。LM4890 は、出力カップリング・コンデンサやブートストラップ・コンデンサを必要としないので、携帯電話や、最小消費電力を必要とする他の低電圧アプリケーションに最適です。

LM4890 のシャットダウン端子をロジック LOW レベルにすると、シャットダウン・モードに移行し、低消費電力動作となります。また、内部熱暴走 (サーマル・シャットダウン) 保護機能を備えています。

LM4890 は、ターンオン時およびターンオフ時のノイズ発生を抑制する、優れたポップ / クリック抑圧回路を内蔵しています。

ユニティ・ゲインで安定した動作が得られ、外部抵抗によりゲイン設定が可能です。

主な仕様

PSRR (217Hz, $V_{DD} = 5V$ (Fig. 1))	62dB (代表値)
出力電力 (5.0V, THD = 1%)	1W (代表値)
出力電力 (3.3V, THD = 1%)	400mW (代表値)
シャットダウン電流	0.1μA (代表値)

特長

実装面積を低減できる micro SMD、MSOP、SOIC、および LLP パッケージでの供給

超低消費電力となるシャットダウン・モード

BTL 出力による容量性負荷の駆動が可能

ターンオンおよびターンオフ時のポップ / クリック・ノイズを抑制する改良された回路方式

2.2V ~ 5.5V 動作

出力カップリング・コンデンサ、スナバ回路、

ブートストラップ・コンデンサが不要

熱暴走 (サーマル・シャットダウン) 保護

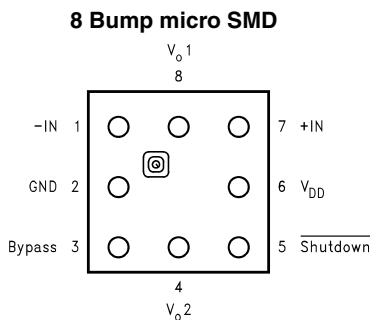
ユニティ・ゲインで安定動作

外部抵抗によりゲイン設定可能

アプリケーション

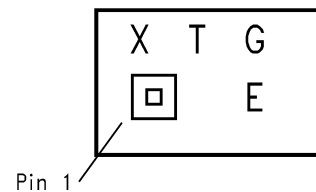
携帯電話
PDA
携帯型エレクトロニクス製品

ピン配置図



Top View
Order Number LM4890IBP, LM4890IBPX
See NS Package Number BPA08DDB

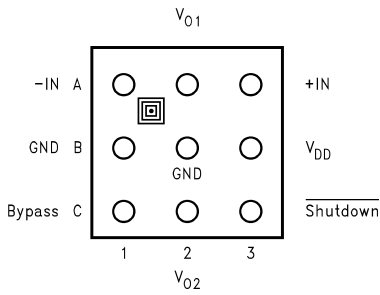
8 bump micro SMD Marking



Top View
X - Date Code
T - Die Traceability
G - Boomer Family
E - LM4890IBP

ピン配置図 (つぎ)

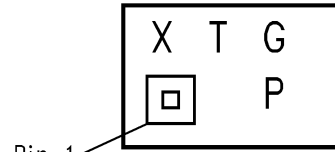
9 Bump micro SMD



Top View

Order Number LM4890IBL, LM4890IBLX
See NS Package Number BLA09AAB

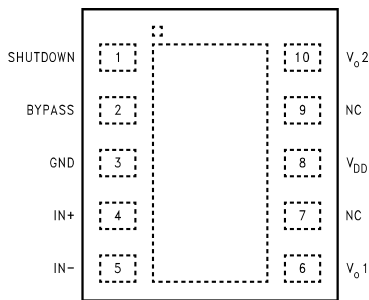
9 Bump micro Marking



Top View

X - Date Code
T - Die Traceability
G - Boomer Family
P - LM4890IBL

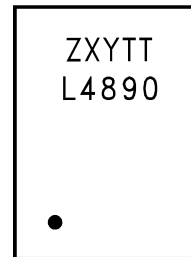
LLP Package



Top View

Order Number LM4890LD
See NS Package Number LDA10B

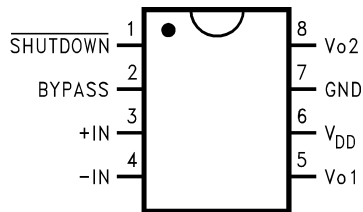
10 Pin LLP Marking



Top View

Z - Assembly Plant Date Code (M for Malacca)
XY - Digit Date Code
TT - Die Traceability
L4890 - LM4890LD

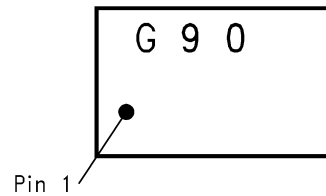
Mini Small Outline (MSOP) Package



Top View

Order Number LM4890MM
See NS Package Number MUA08A

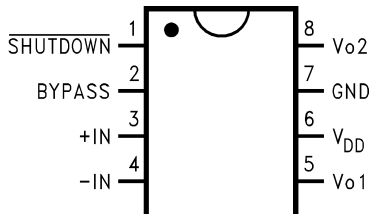
MSOP Marking



Top View

G - Boomer Family
90 - LM4890MM

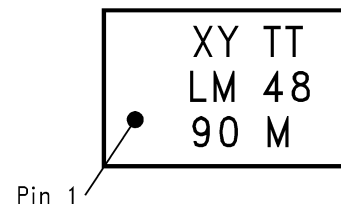
Small Outline (SO) Package



Top View

Order Number LM4890M
See NS Package Number M08A

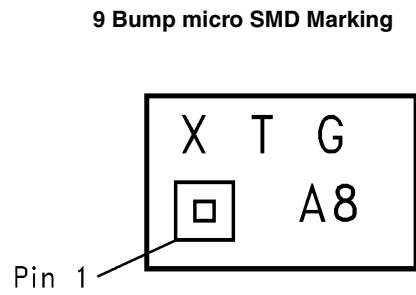
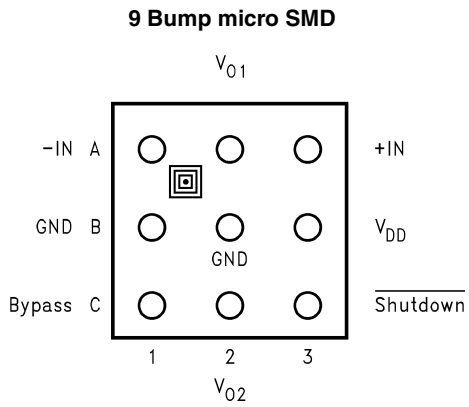
SO Marking



Top View

XY - Date Code
TT - Die Traceability
Bottom 2 lines - Part Number

ピン配置図 (つぎ)



Top View
Order Number LM4890ITL, LM4890ITLX
See NS Package Number TLA09AAA

Top View
X - Date Code
T - Die Traceability
G - Boomer Family
A8 - LM4890ITL

代表的なアプリケーション

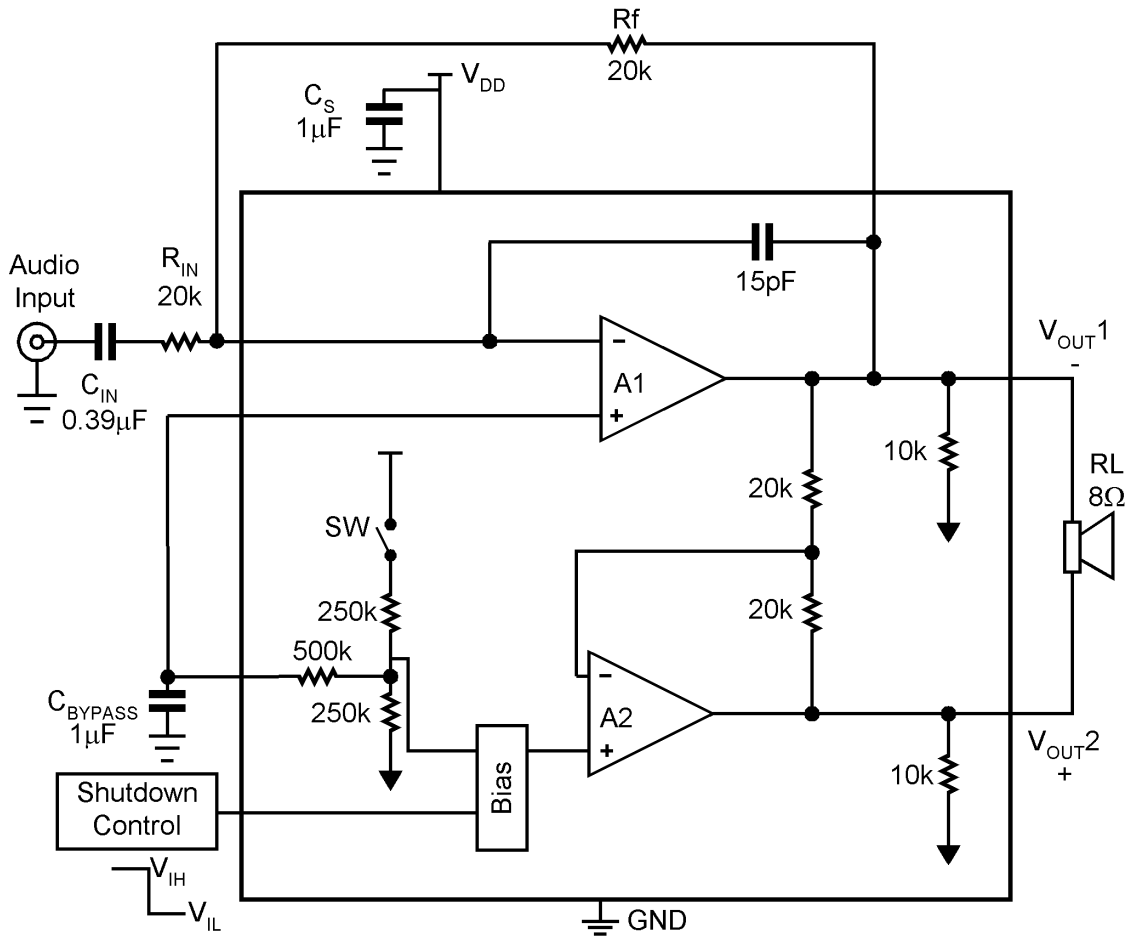


FIGURE 1. Typical Audio Amplifier Application Circuit

絶対最大定格 (Note 2)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

電源電圧	6.0V
保存温度範囲	- 65 ~ + 150
入力電圧	- 0.3V ~ $V_{DD} + 0.3V$
消費電力 (Note 3)	内部制限
ESD 耐圧 (Note 4)	2000V
接合部温度	150
熱抵抗	
J_C (SOP)	35 /W
J_A (SOP)	150 /W
J_A (8ピンmicro SMD, Note 12)	220 /W

J_A (9ピンmicro SMD, Note 12)	180 /W
J_C (MSOP)	56 /W
J_A (MSOP)	190 /W
J_A (LLP)	220 /W

ハンダ付け情報

AN-1112 「micro SMD ウェハ・レベル・チップ・スケール・パッケージ」を参照してください。

AN-1187 「リードレス・リードフレーム・パッケージ (LLP)」を参照してください。

動作定格

温度範囲

T_{MIN}	T_A	T_{MAX}	- 40	T_A	+ 85
電源電圧	2.2V	V_{DD}	5.5V		

電気的特性 $V_{DD} = 5V$ (Note 1、2、8)

特記のない限り、以下の規格値は各パッケージに対し Figure 1 の回路に適用されます。リミット値は $T_A = 25$ で適用されます。

Symbol	Parameter	Conditions	LM4890		Units (Limits)
			Typical	Limit	
			(Note 6)	(Notes 7, 9)	
I_{DD}	Quiescent Power Supply Current	$V_{IN} = 0V, I_o = 0A, \text{No Load}$	4	8	mA (max)
		$V_{IN} = 0V, I_o = 0A, 8\Omega \text{ Load}$	5	10	mA (max)
I_{SD}	Shutdown Current	$V_{SHUTDOWN} = 0V$	0.1	2.0	μA (max)
V_{SDIH}	Shutdown Voltage Input High			1.2	V (min)
V_{SDIL}	Shutdown Voltage Input Low			0.4	V (max)
V_{OS}	Output Offset Voltage		7	50	mV (max)
$R_{OUT-GND}$	Resistor Output to GND (Note 10)		8.5	9.7	k Ω (max)
				7.0	k Ω (min)
P_o	Output Power (8 Ω)	THD = 2% (max); f = 1 kHz	1.0	0.8	W
T_{WU}	Wake-up time		170	220	ms (max)
T_{SD}	Thermal Shutdown Temperature		170	150	$^{\circ}C$ (min)
				190	$^{\circ}C$ (max)
THD+N	Total Harmonic Distortion + Noise	$P_o = 0.4 \text{ Wrms}; f = 1\text{kHz}$	0.1		%
PSRR	Power Supply Rejection Ratio (Note 14)	$V_{ripple} = 200\text{mV sine p-p}$ Input Terminated with 10 ohms to ground	62 (f = 217Hz) 66 (f = 1kHz)	55	dB (min)
T_{SDT}	Shut Down Time	8 Ω load	1.0		ms (max)

電気的特性 $V_{DD} = 3V$ (Note 1、2、8)

特記のない限り、以下の規格値は各パッケージに対し Figure 1 の回路に適用されます。リミット値は $T_A = 25$ で適用されます。

Symbol	Parameter	Conditions	LM4890		Units (Limits)
			Typical	Limit	
			(Note 6)	(Notes 7, 9)	
I_{DD}	Quiescent Power Supply Current	$V_{IN} = 0V, I_o = 0A, \text{No Load}$	3.5	7	mA (max)
		$V_{IN} = 0V, I_o = 0A, 8\Omega \text{ Load}$	4.5	9	mA (max)
I_{SD}	Shutdown Current	$V_{SHUTDOWN} = 0V$	0.1	2.0	μA (max)
V_{SDIH}	Shutdown Voltage Input High			1.2	V (min)
V_{SDIL}	Shutdown Voltage Input Low			0.4	V (max)
V_{OS}	Output Offset Voltage		7	50	mV (max)
$R_{OUT-GND}$	Resistor Output to Gnd (Note 10)		8.5	9.7	k Ω (max)
				7.0	k Ω (min)
T_{WU}	Wake-up time		120	180	ms (max)

電气的特性 $V_{DD} = 3V$ (Note 1, 2, 8) (つづき)

特記のない限り、以下の規格値は各パッケージに対し Figure 1 の回路に適用されます。リミット値は $T_A = 25$ で適用されます。

Symbol	Parameter	Conditions	LM4890		Units (Limits)
			Typical	Limit	
			(Note 6)	(Notes 7, 9)	
P_o	Output Power (8 Ω)	THD = 1% (max); f = 1kHz	0.31	0.28	W
T_{SD}	Thermal Shutdown Temperature		170	150	$^{\circ}C$ (min)
				190	$^{\circ}C$ (max)
THD+N	Total Harmonic Distortion + Noise	$P_o = 0.15W_{rms}$; f = 1kHz	0.1		%
PSRR	Power Supply Rejection Ratio (Note 14)	$V_{ripple} = 200mV$ sine p-p Input terminated with 10 ohms to ground	56 (f = 217Hz) 62 (f = 1kHz)	45	dB(min)

電气的特性 $V_{DD} = 2.6V$ (Note 1, 2, 8)

特記のない限り、以下の規格値は各パッケージに対し Figure 1 の回路に適用されます。リミット値は $T_A = 25$ で適用されます。

Symbol	Parameter	Conditions	LM4890		Units (Limits)
			Typical	Limit	
			(Note 6)	(Notes 7, 9)	
I_{DD}	Quiescent Power Supply Current	$V_{IN} = 0V$, $I_o = 0A$, No Load	2.6		mA (max)
I_{SD}	Shutdown Current	$V_{SHUTDOWN} = 0V$	0.1		μA (max)
P_o	Output Power (8 Ω)	THD = 1% (max); f = 1 kHz	0.2		W
	Output Power (4 Ω)	THD = 1% (max); f = 1 kHz	0.22		W
THD+N	Total Harmonic Distortion + Noise	$P_o = 0.1W_{rms}$; f = 1kHz	0.08		%
PSRR	Power Supply Rejection Ratio (Note 14)	$V_{ripple} = 200mV$ sine p-p Input Terminated with 10 ohms to ground	44 (f = 217Hz) 44 (f = 1kHz)		dB

Note 1: 特記のない限り、すべての電圧は GND 端子を基準にして測定されます。

Note 2: 「絶対最大定格」とは、デバイスが破壊する可能性のあるリミット値をいいます。「動作定格」とはデバイスが機能する条件を示しますが、特定のリミット値を保証するものではありません。「電气的特性」とは特定の性能リミット値を保証する特別な試験条件での DC および AC の電气的仕様を示します。この場合デバイスが動作定格の範囲にあるものとします。リミット値 (Limit) が記載されていないパラメータ仕様は保証されていませんが、代表値 (Typical) はデバイス性能を示す目安になります。

Note 3: 温度上昇時の動作では最大消費電力の定格を T_{JMAX} (最大接合部温度)、 J_A (接合部・周囲間熱抵抗)、 T_A (周囲温度) にしたがって下げなければなりません。最大許容消費電力は $P_{DMAX} = (T_{JMAX} - T_A) / J_A$ 。LM4890 の場合の詳細は、“Power Derating Curves” を参照してください。

Note 4: 使用した試験回路は、人体モデルに基づき直列抵抗 1.5k と 100pF コンデンサからなる回路を使用し、各端子に放電させます。

Note 5: マシン・モデルでは 220pF ~ 240pF コンデンサを介して直接各端子に放電させます。

Note 6: 代表値 (Typical) は $T_A = 25$ で得られる最も標準的な数値です。

Note 7: リミット値 (Limit) はナショナル・セミコンダクターの AOQL (平均出荷品質レベル) に基づき保証されます。

Note 8: micro SMD の場合にのみ、シャットダウン電流は室温で測定します。直射日光にさらすと、 I_{SD} が最大 2 μA 増加します。

Note 9: データシートの最小 / 最大リミット値は、設計、テスト、または統計的分析により保証されています。

Note 10: R_{OUT} は、グラウンドとそれぞれの出力ピンとの間を測定した値です。この値は、出力負荷抵抗 10k と 2 つの 20k の抵抗との並列抵抗値に相当します。

Note 11: デバイスがシャットダウン状態でかつ V_{DD} が 6V を越えているとき (V_{DD} の最大は 8V)、超過した電流のほとんどは ESD 保護回路を流れます。電源回路の出力インピーダンスによって最大電流が 10mA に制限されていればデバイスは保護されます。 V_{DD} を 5.5V から 6.5V の範囲でデバイスを動作させた場合、損壊しませんが、動作寿命が短くなります。 V_{DD} が 6.5V 以上での動作では、電流が制限されていないとデバイスに物理的な損傷が生じます。

Note 12: 各ハンブの熱抵抗は同一であり、熱抵抗の低減に等しく寄与します。規定された熱抵抗を満たすには、すべてのハンブをハンダ付けする必要があります。

Note 13: デバイスの消費電力 (P_{DMAX}) は、出力がフルパワーのときではなく、それより低いパワーの状態でも最大になります。 P_{DMAX} は「アプリケーション情報」の「消費電力」にある式 (1) から計算できます。または「代表的な性能特性」の “Power Dissipation vs. Output Power” グラフからも求められます。

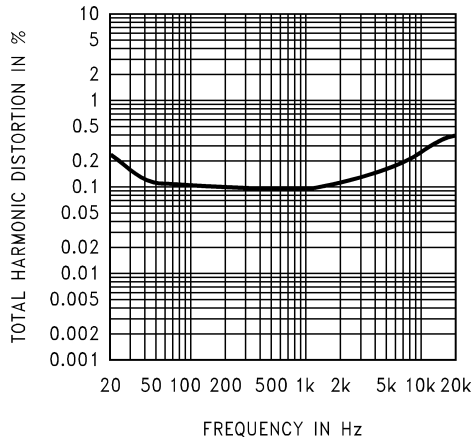
Note 14: PSRR はシステムの関数です。 $A_V = 2$ のとき、Figure 1 の回路に仕様は適用されます。システム・ゲインが高い場合、ゲインの増分に応じて PSRR は減少します。たとえばシステム・ゲインが 10 のとき、ゲインの増分は 14dB です。このとき PSRR は、すべての動作電圧で 14dB 減少します。

外付け部品 (Figure 1)

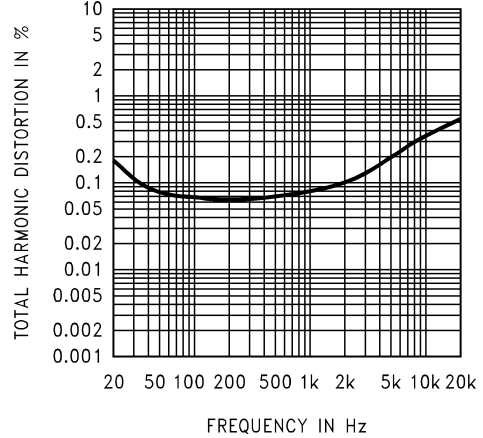
外付け部品		機能説明
1.	R_{IN}	R_f と共に閉ループ・ゲインを設定する反転入力抵抗です。この抵抗は、 C_{IN} とともにハイパス・フィルタ ($f_C = 1/(2 R_{IN}C_{IN})$)を構成します。
2.	C_{IN}	アンプの入力端子を外部からの DC 電圧を制限するための入力カップリング・コンデンサです。 R_{IN} とともにハイパス・フィルタ ($f_C = 1/(2 R_{IN}C_{IN})$)を構成します。 C_{IN} の値の設定方法は、「外付け部品の選択」を参照してください。
3.	R_f	R_{IN} とともに閉ループ・ゲインを設定します。
4.	C_S	電源フィルタとして機能するバイパス・コンデンサです。 バイパス・コンデンサ、 C_{BYPASS} 、の適切な配置法 / 選定は「電源のバイパス」を参照してください。
5.	C_{BYPASS}	中間電位のフィルタとして機能するバイパス・コンデンサです。 C_{BYPASS} の適切な配置法 / 選定は「外付け部品の選択」を参照してください。

代表的な性能特性

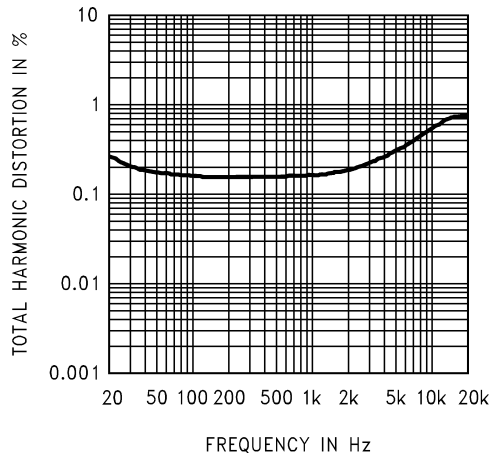
THD + N vs Frequency
at $V_{DD} = 5V$, $R_L = 8$, and $PWR = 250mW$, $A_V = 2$



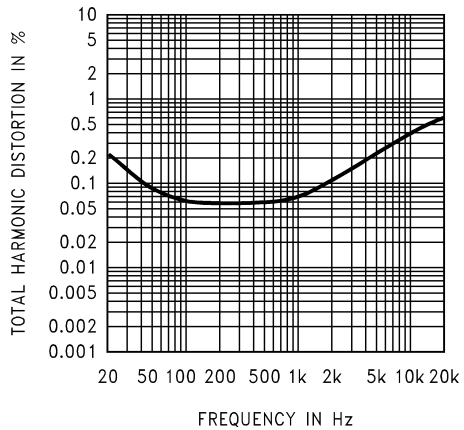
THD + N vs Frequency
at $V_{DD} = 3.3V$, $R_L = 8$, and $PWR = 150mW$, $A_V = 2$



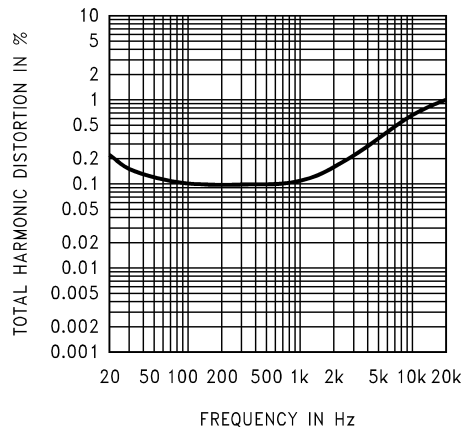
THD + N vs Frequency
at $V_{DD} = 3V$, $R_L = 8$, $PWR = 250mW$, $A_V = 2$



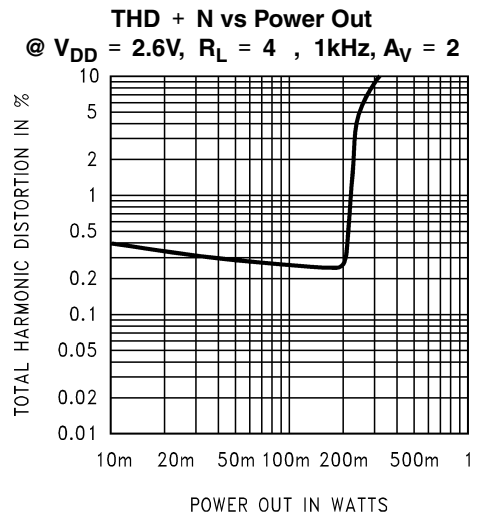
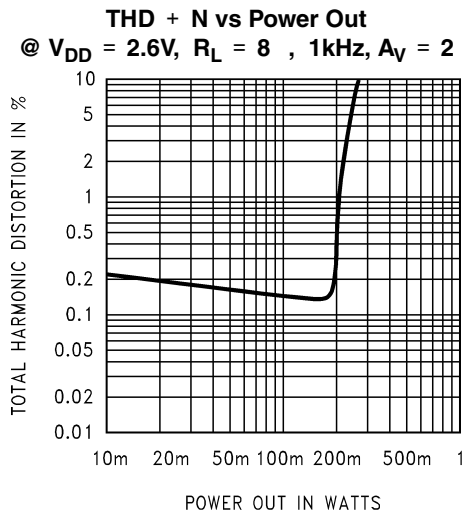
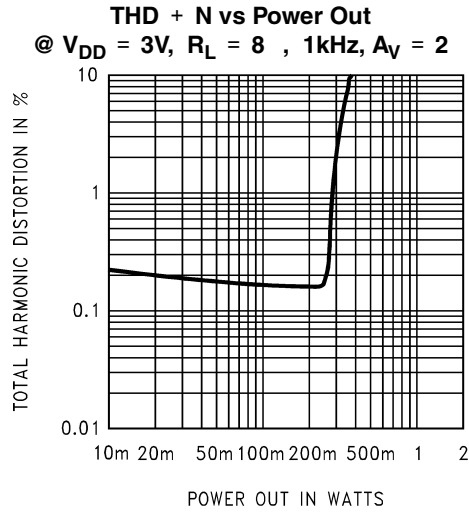
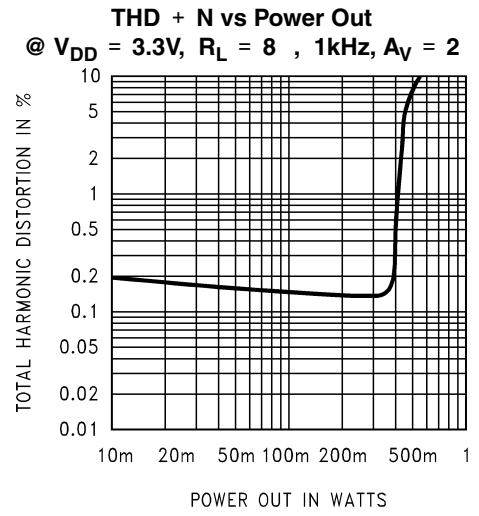
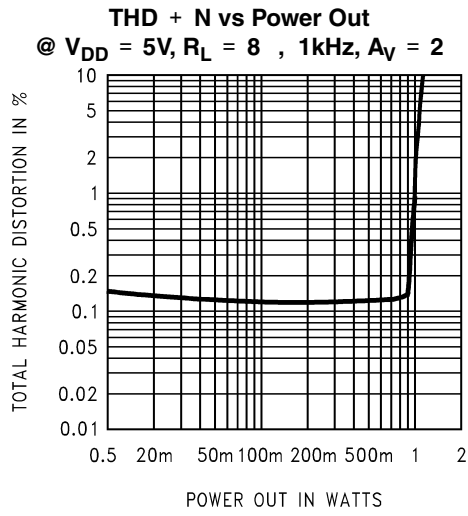
THD + N vs Frequency
@ $V_{DD} = 2.6V$, $R_L = 8$, $PWR = 100mW$, $A_V = 2$



THD + N vs Frequency
@ $V_{DD} = 2.6V$, $R_L = 4$, $PWR = 100mW$, $A_V = 2$

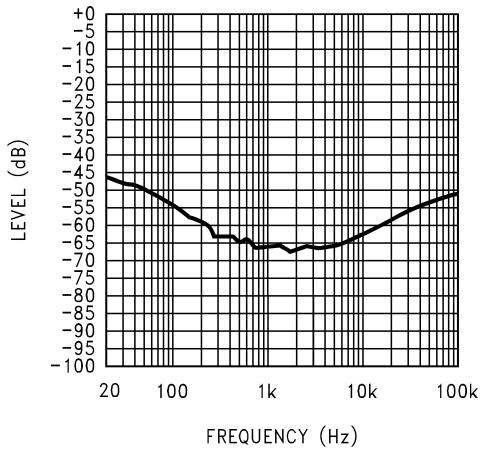


代表的な性能特性 (つづき)

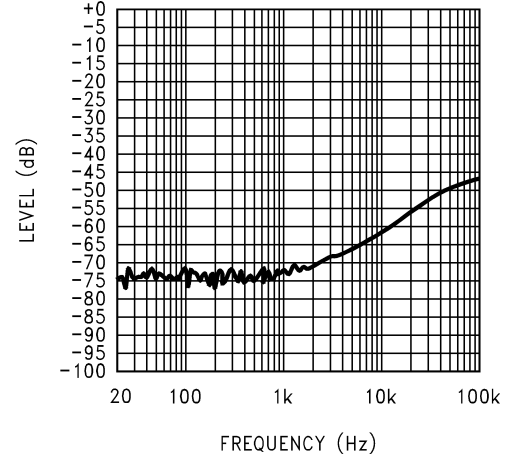


代表的な性能特性 (つづき)

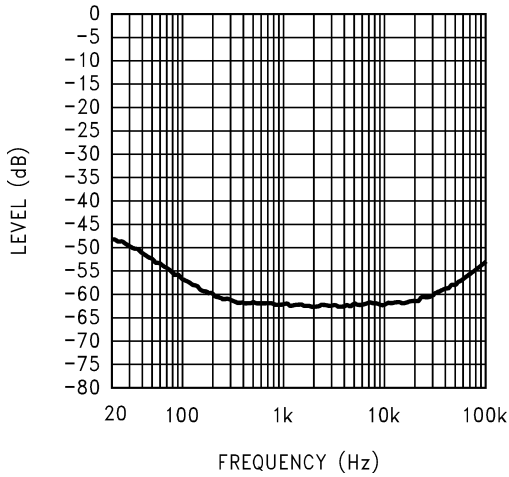
Power Supply Rejection Ratio (PSRR) @ $A_V = 2$
 $V_{DD} = 5V, V_{ripple} = 200mvp-p$
 $R_L = 8, R_{IN} = 10$



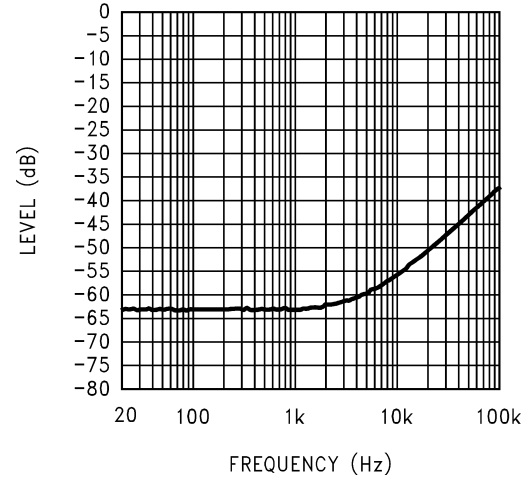
Power Supply Rejection Ratio (PSRR) @ $A_V = 2$
 $V_{DD} = 5V, V_{ripple} = 200mvp-p$
 $R_L = 8, R_{IN} = Float$



Power Supply Rejection Ratio (PSRR) @ $A_V = 4$
 $V_{DD} = 5V, V_{ripple} = 200mvp-p$
 $R_L = 8, R_{IN} = 10$



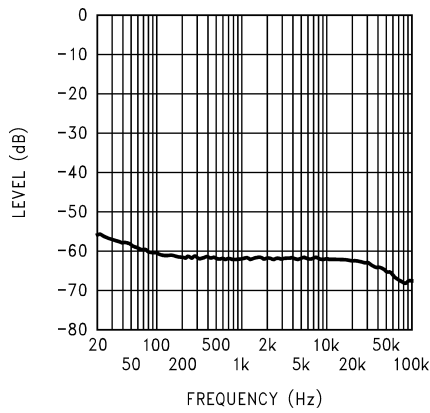
Power Supply Rejection Ratio (PSRR) @ $A_V = 4$
 $V_{DD} = 5V, V_{ripple} = 200mvp-p$
 $R_L = 8, R_{IN} = Float$



代表的な性能特性 (つづき)

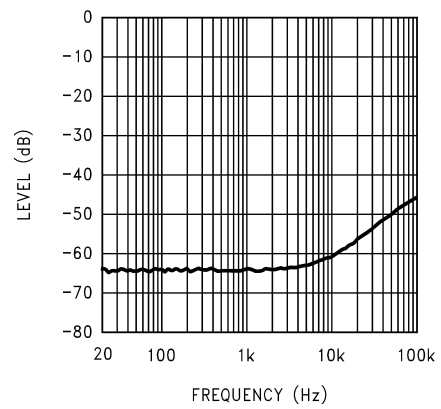
Power Supply Rejection Ratio (PSRR) @ $A_V = 2$

$V_{DD} = 3V, V_{ripple} = 200mvp-p$
 $R_L = 8, R_{IN} = 10$



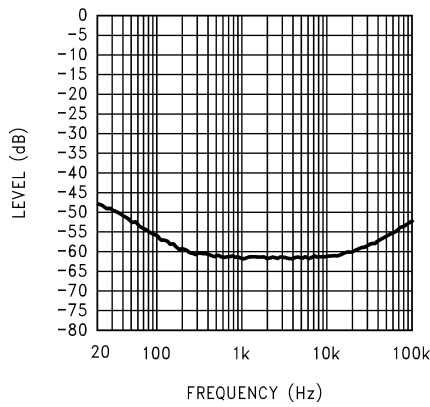
Power Supply Rejection Ratio (PSRR) @ $A_V = 2$

$V_{DD} = 3V, V_{ripple} = 200mvp-p$
 $R_L = 8, R_{IN} = Float$



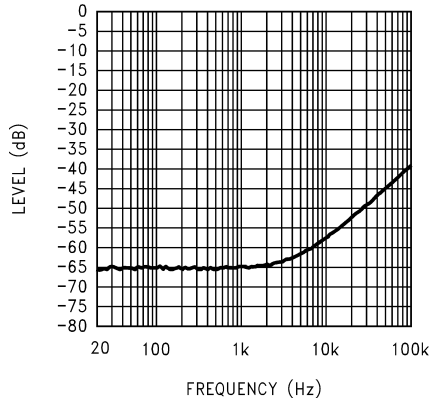
Power Supply Rejection Ratio (PSRR) @ $A_V = 4$

$V_{DD} = 3V, V_{ripple} = 200mvp-p$
 $R_L = 8, R_{IN} = 10$



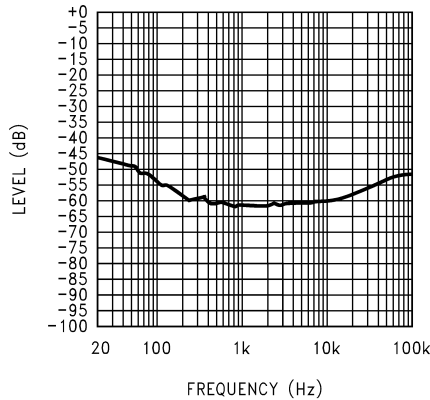
Power Supply Rejection Ratio (PSRR) @ $A_V = 4$

$V_{DD} = 3V, V_{ripple} = 200mvp-p$
 $R_L = 8, R_{IN} = Float$



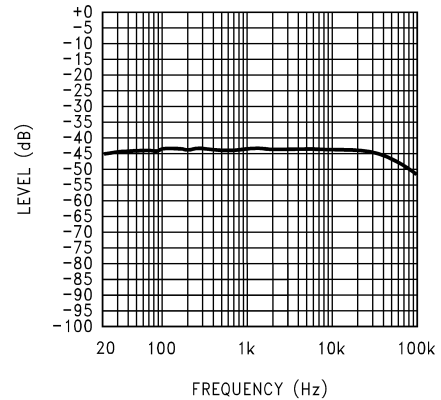
Power Supply Rejection Ratio (PSRR) @ $A_V = 2$

$V_{DD} = 3.3V, V_{ripple} = 200mvp-p$
 $R_L = 8, R_{IN} = 10$



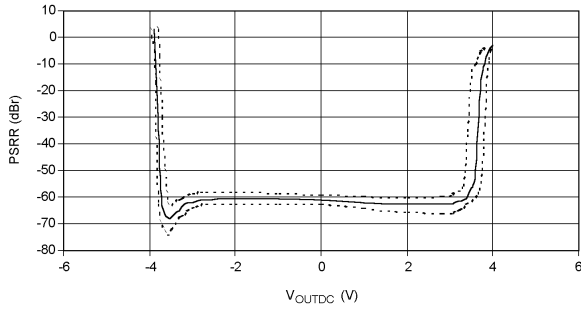
Power Supply Rejection Ratio (PSRR) @ $A_V = 2$

$V_{DD} = 2.6V, V_{ripple} = 200mvp-p$
 $R_L = 8, R_{IN} = 10$

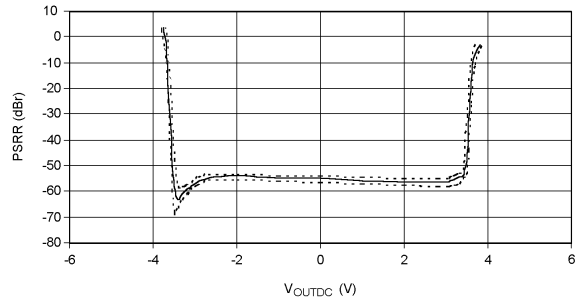


代表的な性能特性 (つづき)

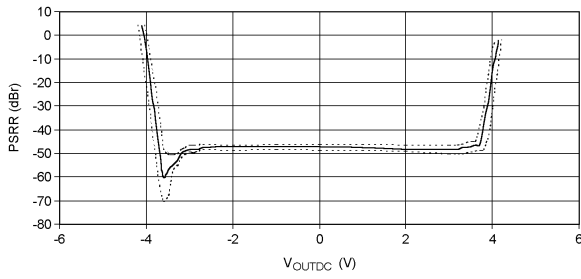
PSRR vs DC Output Voltage
 $V_{DD} = 5V, A_V = 2$



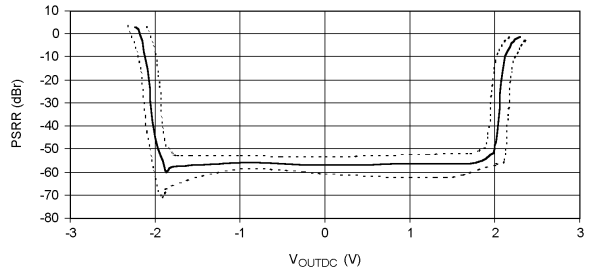
PSRR vs DC Output Voltage
 $V_{DD} = 5V, A_V = 4$



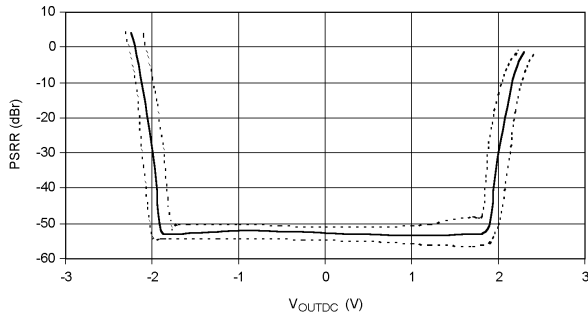
PSRR vs DC Output Voltage
 $V_{DD} = 5V, A_V = 10$



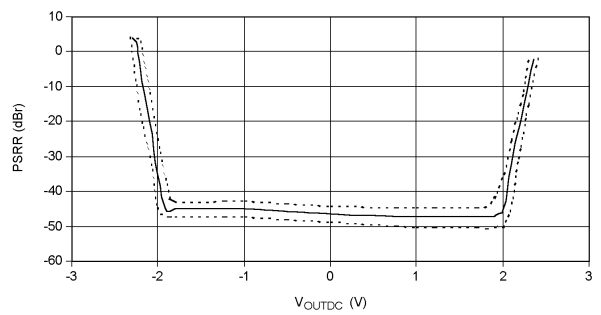
PSRR vs DC Output Voltage
 $V_{DD} = 3V, A_V = 2$



PSRR vs DC Output Voltage
 $V_{DD} = 3V, A_V = 4$

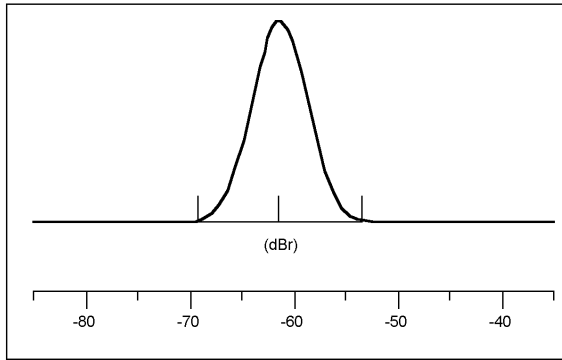


PSRR vs DC Output Voltage
 $V_{DD} = 3V, A_V = 10$

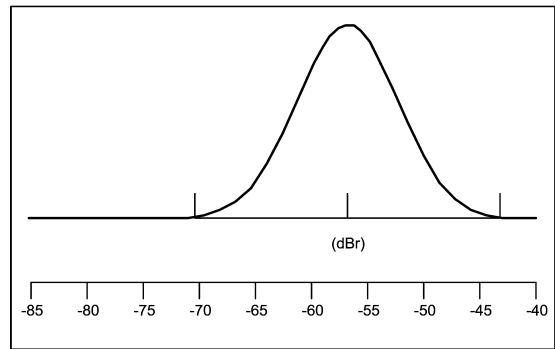


代表的な性能特性 (つづき)

PSRR Distribution $V_{DD} = 5V$
217Hz, 200mvp-p,
- 30, + 25, and + 80

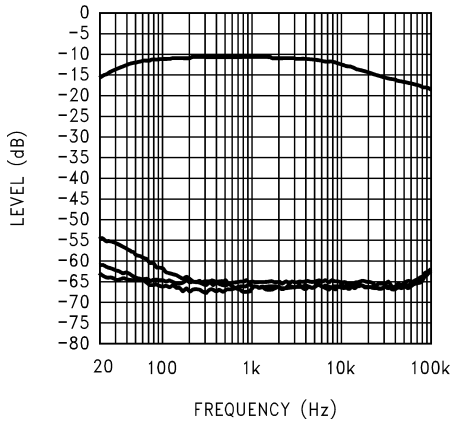


PSRR Distribution $V_{DD} = 3V$
217Hz, 200mvp-p,
- 30, + 25, and + 80



Power Supply Rejection Ratio vs
Bypass Capacitor Size

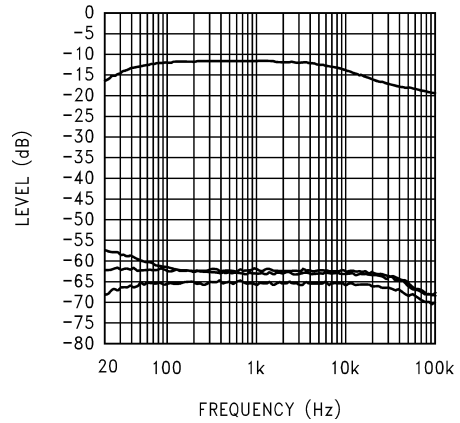
$V_{DD} = 5V$, Input Grounded = 10 , Output Load = 8



Top Trace = No Cap, Next Trace Down = 1µf,
Next Trace Down = 2µf, Bottom Trace = 4.7µf

Power Supply Rejection Ratio vs
Bypass Capacitor Size

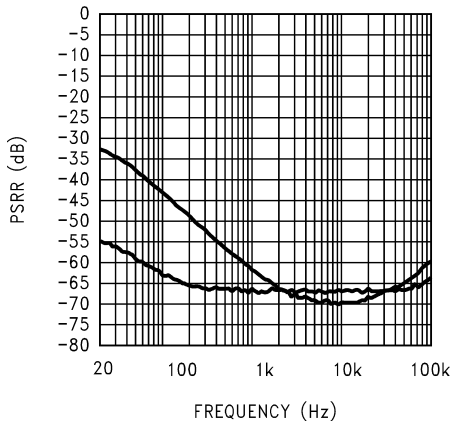
$V_{DD} = 3V$, Input Grounded = 10 , Output Load = 8



Top Trace = No Cap, Next Trace Down = 1µf,
Next Trace Down = 2µf, Bottom Trace = 4.7µf

LM4890 vs LM4877 Power Supply Rejection Ratio

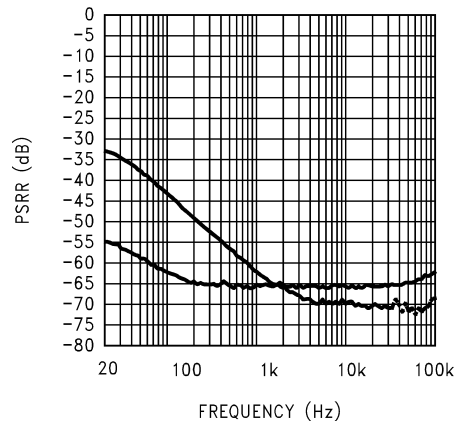
$V_{DD} = 5V$, Input Grounded = 10 ,
Output Load = 8 , 200mV Ripple



LM4890 = Bottom Trace
LM4877 = Top Trace

LM4890 vs LM4877 Power Supply Rejection Ratio

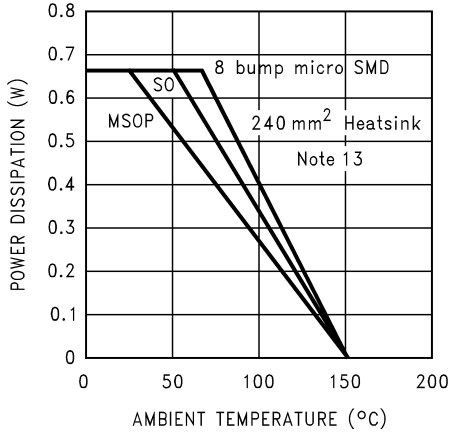
$V_{DD} = 3V$, Input Grounded = 10 ,
Output Load = 8 , 200mV Ripple



LM4890 = Bottom Trace
LM4877 = Top Trace

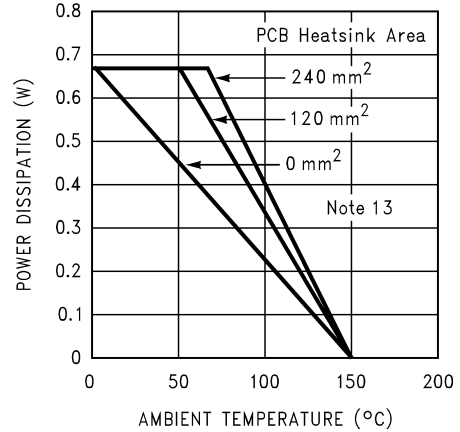
代表的な性能特性 (つづき)

Power Derating Curves ($P_{DMAX} = 670mW$)



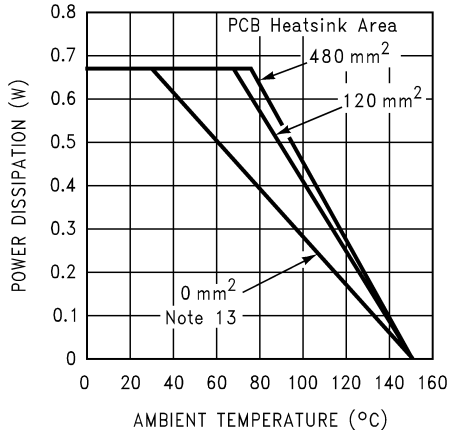
Ambient Temperature in Degrees C
 Note: ($P_{DMAX} = 670mW$ for 5V, 8)

Power Derating - 8 bump μ SMD ($P_{DMAX} = 670mW$)



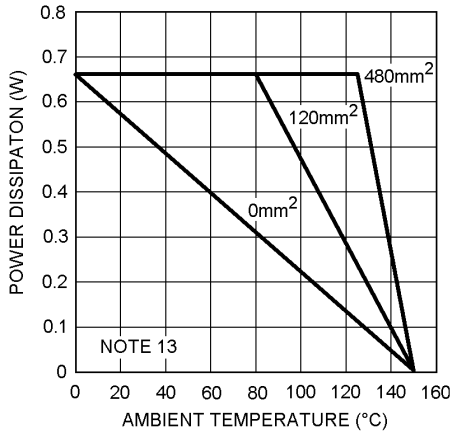
Ambient Temperature in Degrees C
 Note: ($P_{DMAX} = 670mW$ for 5V, 8)

Power Derating - 9 bump μ SMD ($P_{DMAX} = 670mW$)



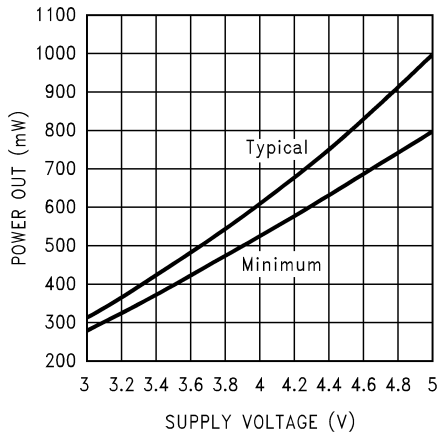
Ambient Temperature in Degrees C
 Note: ($P_{DMAX} = 670mW$ for 5V, 8)

Power Derating - 10 Pin LD Pkg ($P_{DMAX} = 670mW$)

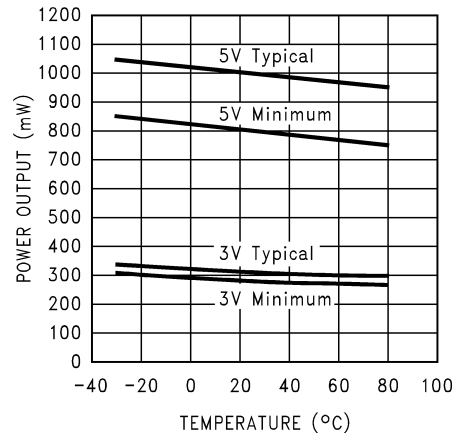


Ambient Temperature in Degrees C
 Note: ($P_{DMAX} = 670mW$ for 5V, 8)

Power Output vs Supply Voltage

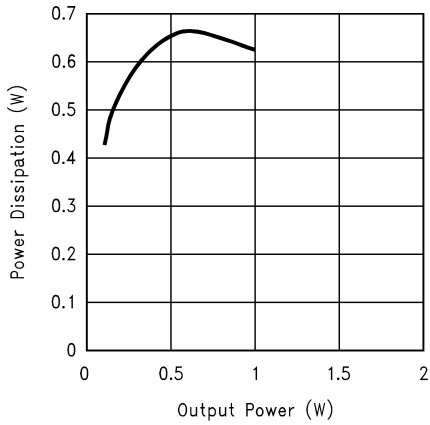


Power Output vs Temperature

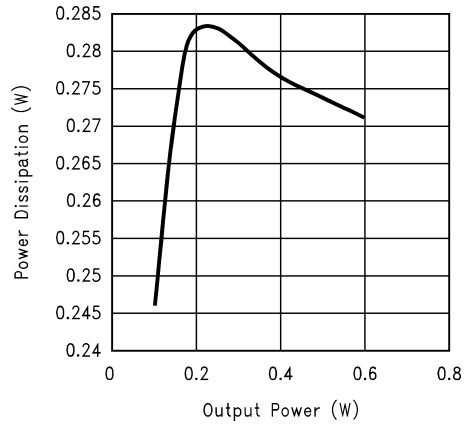


代表的な性能特性 (つづき)

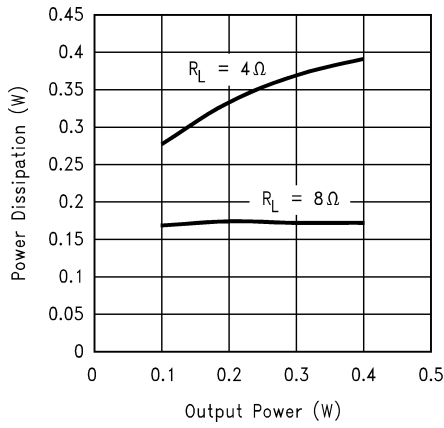
Power Dissipation vs Output Power
 $V_{DD} = 5V, 1kHz, 8\ \Omega, THD = 1.0\%$



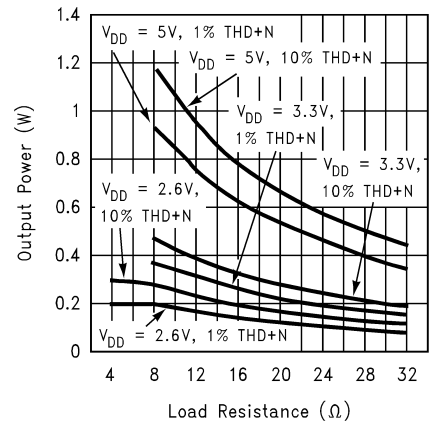
Power Dissipation vs Output Power
 $V_{DD} = 3.3V, 1kHz, 8\ \Omega, THD = 1.0\%$



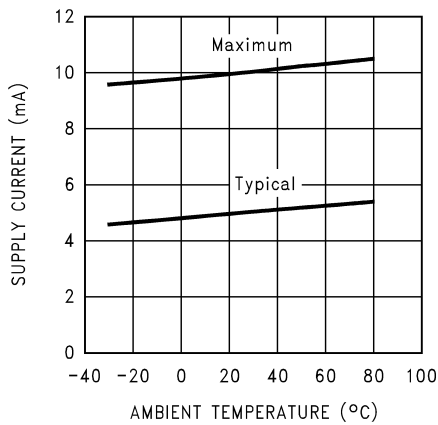
Power Dissipation vs Output Power
 $V_{DD} = 2.6V, 1kHz$



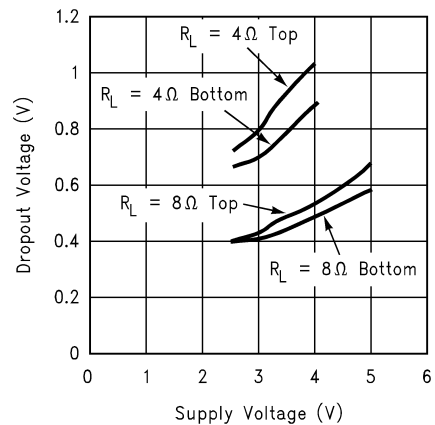
Output Power vs Load Resistance



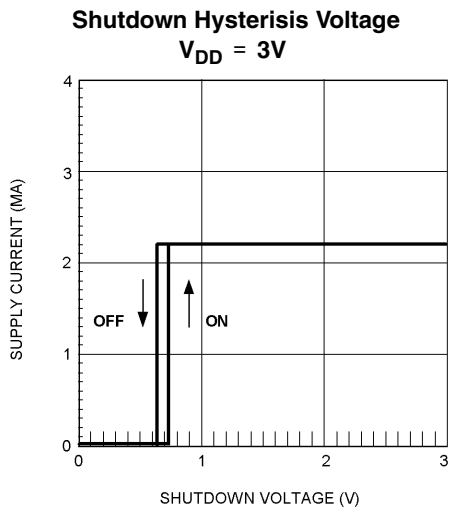
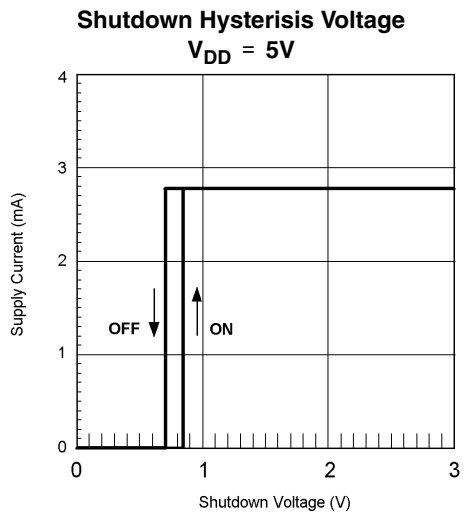
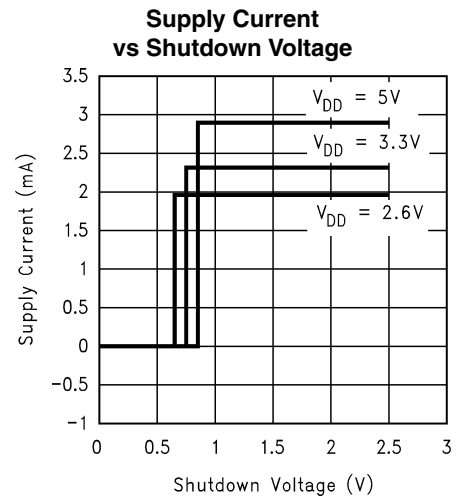
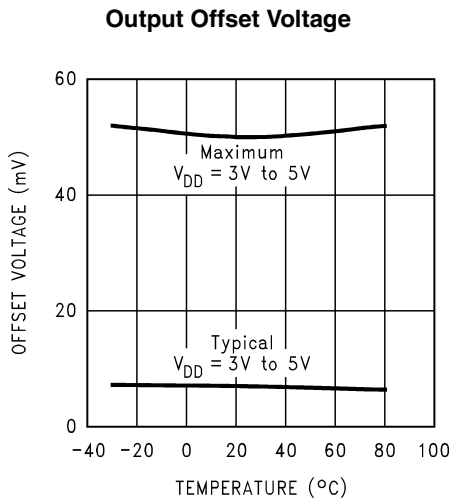
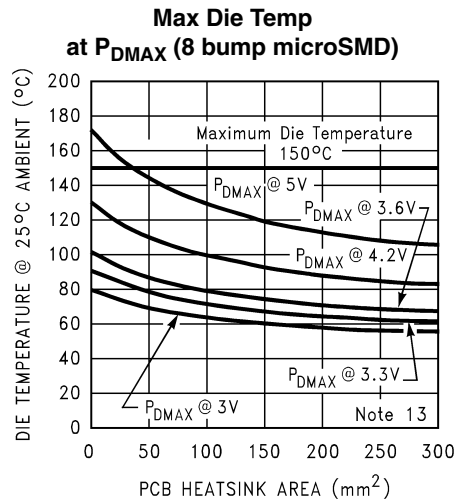
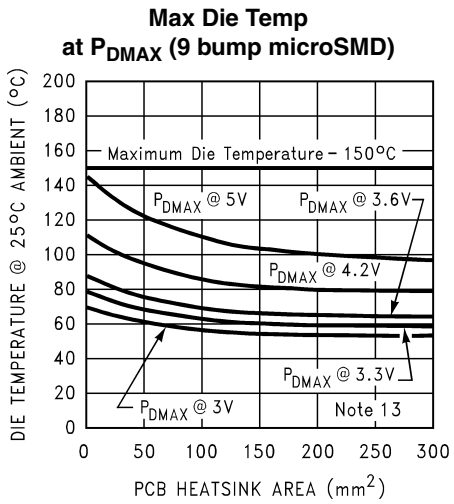
Supply Current vs Ambient Temperature



Clipping (Dropout) Voltage vs Supply Voltage

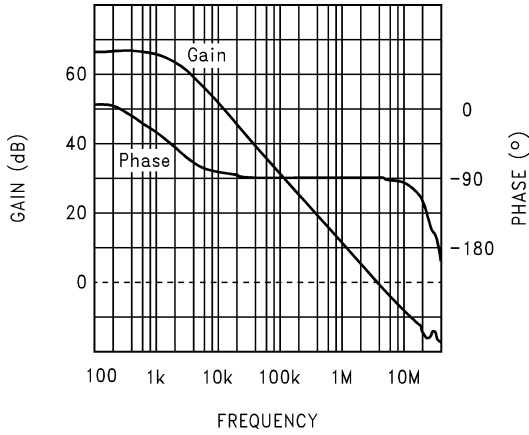


代表的な性能特性 (つづき)

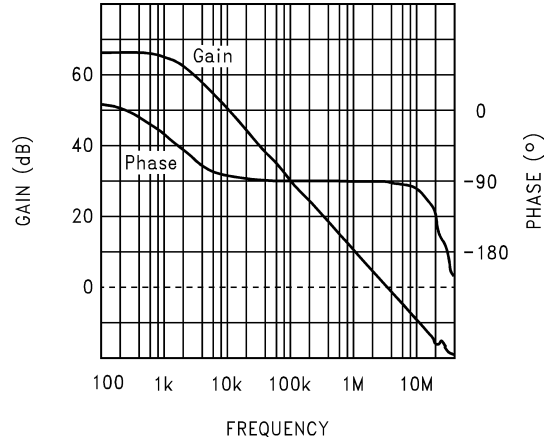


代表的な性能特性 (つぎ)

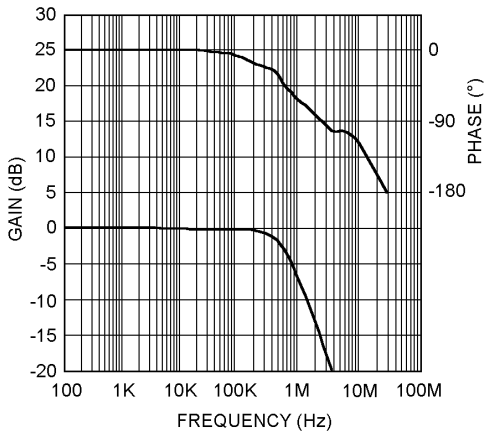
Open Loop Frequency Response
 $V_{DD} = 5V$, No Load



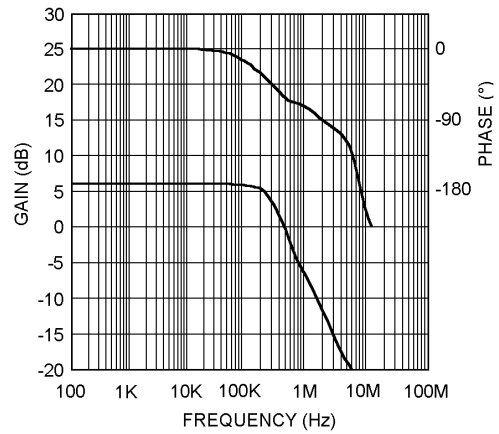
Open Loop Frequency Response
 $V_{DD} = 3V$, No Load



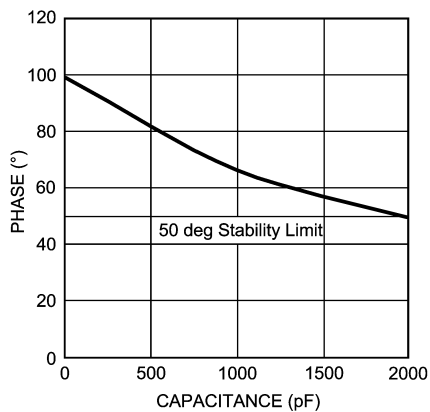
Gain / Phase Response, $A_V = 2$
 $V_{DD} = 5V$, 8 Load, $C_{LOAD} = 500pF$



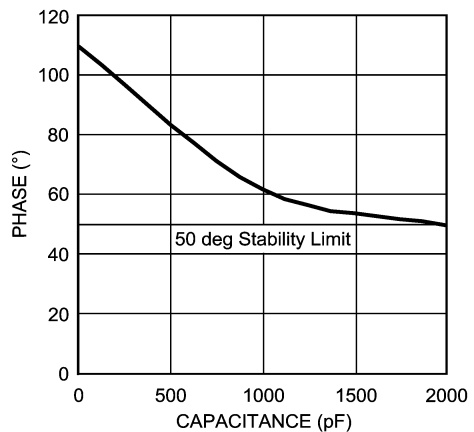
Gain / Phase Response, $A_V = 4$
 $V_{DD} = 5V$, 8 Load, $C_{LOAD} = 500pF$



Phase Margin vs C_{LOAD} , $A_V = 2$
 $V_{DD} = 5V$, 8 Load
 Capacitance to gnd on each output

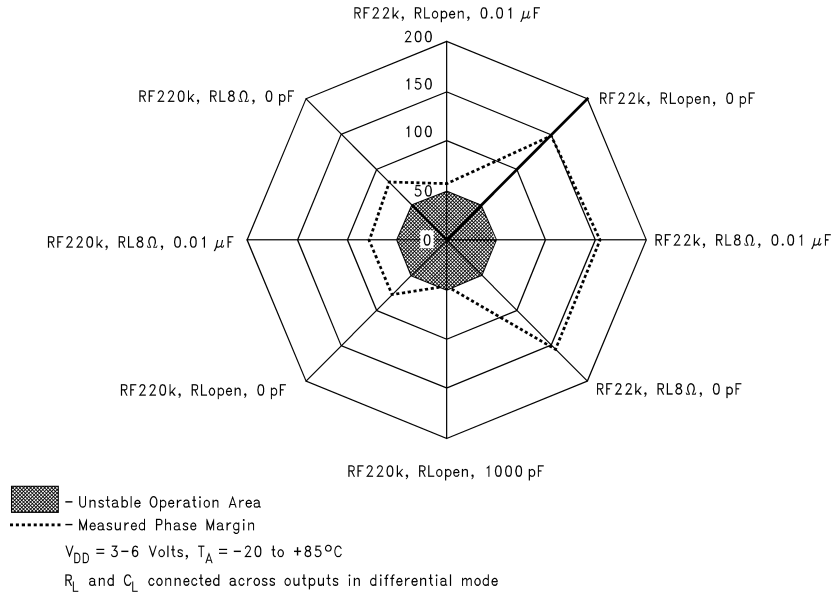


Phase Margin vs C_{LOAD} , $A_V = 4$
 $V_{DD} = 5V$, 8 Load
 Capacitance to gnd on each output

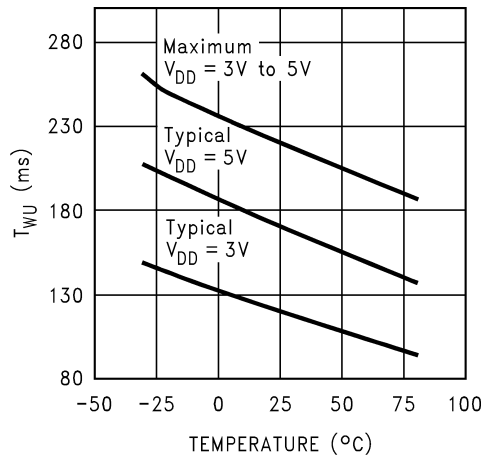


代表的な性能特性 (つづき)

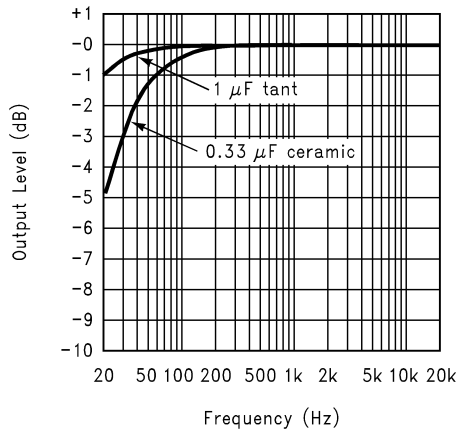
Phase Margin and Limits
vs Application Variables, $R_{IN} = 22K$



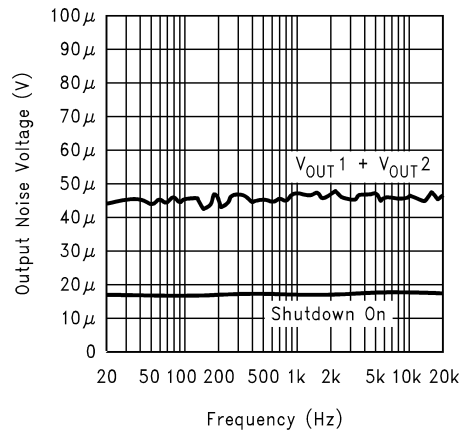
Wake Up Time (T_{WU})



Frequency Response
vs Input Capacitor Size



Noise Floor



アプリケーション情報

BTL 構成

Figure 1 に示すように、LM4890 は 2 個のオペアンプを内蔵しています。1 段目のアンプ・ゲインは外部で設定されますが、2 段目はユニティ・ゲインに固定された反転アンプで構成されています。1 段目のアンプの開ループ・ゲインは R_f と R_{IN} の比で設定でき、2 段目アンプは内部接続された抵抗 ($20k / 20k$) により決定されます。Figure 1 に示すとおり、初段アンプの出力を次段アンプに対する入力として使用しています。これにより、それぞれのアンプから出力される信号は、振幅が同じで位相が 180 度ずれたものになります。したがって、IC のゲインは次式で表されます。

$$A_{VD} = 2 * (R_f / R_{IN})$$

出力 V_{o1} 、 V_{o2} を介して負荷を差動駆動することで、一般に“ブリッジ・モード”とよばれるアンプ構成になります。ブリッジ・モード動作は、負荷の片側を接地する従来のシングルエンド・アンプ構成とは異なります。

ブリッジ・アンプ設計では、負荷を差動駆動し、同じ電源電圧でシングルエンド構成の 2 倍の出力振幅が得られるなど、シングルエンドに比べいくつかの利点があります。出力振幅が 2 倍になれば、同一条件でシングルエンド・アンプを用いた場合と比較すると、出力電力は 4 倍になります。このように出力電力を増大するには、アンプ出力が電流制限やクリップを起こさないことが前提になります。アンプの開ループ・ゲインを設定するには、「オーディオ・パワーアンプの設計」を参照してください。

シングルエンド・アンプと比べて、LM4890 に使われるブリッジ・アンプには、もう 1 つの利点があります。差動出力の V_{o1} 、 V_{o2} は中間電位にバイアスされるため、負荷に DC 電圧はかかりません。したがって単一電源のシングルエンド・アンプで必要な出力カップリング・コンデンサは不要になります。単一電源シングルエンド・アンプ構成では出力カップリング・コンデンサを使用しないと中間電位バイアスが負荷にかかり、IC 内部の消費電力が増加したり、スピーカの破損につながります。

Exposed-DAP パッケージを PCB に実装する際の配慮事項 (LM4890LD の場合)

LM4890 Exposed-DAP (ダイ・アタッチ・パドル) パッケージ (LD) には、ダイとそのハンダ付け実装先となる PCB との間の熱抵抗が低い特長があります。LM4890LD パッケージの DAP は、LM4890LD の実装領域下面に設けた銅箔パッド (ヒートシンク) にハンダ付けしてください (あわせて NC ピンとグラウンド・ピンも銅箔エリアにハンダ付けします)。銅箔パッド (ヒートシンク) の面積は、「代表的な性能特性」の“Power Derating - 10 Pin LD Pkg”グラフから求められます。多層基板で銅箔を内層または裏面にも設ける場合、表面の銅箔パターンとは 4 個 (2×2) のビアで接続します。ビアの直径は 0.013 インチ (0.33mm) から 0.02 インチ (0.5mm) とし、また間隔は 0.050 インチ (1.27mm) とします。効率的な熱伝導性を保つため、ビアにはメッキをかけ、さらにスルーホールの場合はハンダを満たすようにします。PCB のレイアウト、製作、LD (LLP) パッケージの実装に関するより詳しく具体的な情報は、ナショナル セミコンダクターのアプリケーション・ノート AN-1187 を参照してください。

消費電力

アンプを設計する場合、そのアンプ構成をブリッジ型またはシングルエンド型にするかに関わらず、まず消費電力について検討する必要性があります。ブリッジ・アンプでは、負荷への電力供給量の増加がそのまま内部消費電力の増加につながります。とくに LM4890 は、1 つのパッケージに 2 つのオペアンプを内蔵しているため、内部の最大消費電力はシングルエンド・アンプの 4 倍となります。あるアプリケーション下での最大消費電力は、電力消費に関するグラフまたは (1) 式から得られます。

$$P_{DMAX} = 4 * (V_{DD})^2 / (2 * 2R_L) \quad (1)$$

ここで重要な点は、150 の最大接合部温度 T_{JMAX} を超えてはならないことです。 T_{JMAX} は、 P_{DMAX} を用いた消費電力のディレーティング曲線と、プリント基板の銅箔エリアによって決まります。銅箔エリアを増やせば、アプリケーション下でのデバイスの熱抵抗を小さくでき、より高い P_{DMAX} を得られます。銅箔は LM4890 の各端子部分に追加します。放熱方法の適切な例としては、LM4890 のリファレンス・デザイン・ボードの「アプリケーション情報」を参照してください。それでも T_{JMAX} が 150 を超えるような場合は、何らかの設計変更が必要です。たとえば、電源電圧を下げる、負荷インピーダンスを高くする、または周囲温度を下げるなどです。内部消費電力は出力電力の関数です。なお、異なる出力電力と負荷条件の消費電力については、「代表的な性能特性」の各グラフを参照してください。

電源のバイパス

どのようなパワーアンプでも、低ノイズ特性と高 PSRR (電源変動除去比) を引き出すために電源バイパスの処理が必要です。バイパス端子および電源端子のコンデンサはできる限りデバイスの近くに配置してください。代表的なアプリケーションでは、5V のレギュレータの他に電源フィルタとして 10 μ F のタンタル・コンデンサまたは電解コンデンサとセラミックのバイパス・コンデンサを使用しています。これは LM4890 の電源をバイパスするために必要で、削減できません。バイパス・コンデンサ (C_{BYPASS}) は、要求される PSRR、「外付け部品の選択」に説明されているクリップ/ポップ・ノイズ、システムコスト、サイズなどを考慮した上で選択します。

シャットダウン機能

LM4890 は、アンプのバイパス回路を外部からオフにし、未使用時の消費電力を抑えるシャットダウン端子を備えています。シャットダウン端子がロジック LOW になると、シャットダウン機能が働きアンプがオフになります。シャットダウン端子を GND 電位にすれば、LM4890 は待機状態になり消費電流は最小になります。このデバイスは 0.5V_{DC} より低いシャットダウン端子電圧でディスエーブルしますが、待機電流は代表値 (typical) の 0.1 μ A より大きくなる可能性があります。(待機電流はシャットダウン端子を GND に接続して測定します。)

多くのアプリケーションではマイクロコントローラの出力やマイクロコンピュータの出力でシャットダウンを制御し、迅速かつスムーズなシャットダウンへの移行を実現しています。別な方法として単接点スイッチを使用する方法があります。この方法では、このスイッチはクローズ状態の時に GND に接続され、アンプをディスエーブルします。スイッチをオープンすると、プルアップ抵抗によって LM4890 はイネーブルになります。LM4890 はプルダウン抵抗を内蔵していないので、必ず外部からの一定のシャットダウン・ピン電圧を印加し、ハイ・インピーダンス状態やオープン状態にならないようにしてください。

アプリケーション情報 (つづき)

シャットダウン出力インピーダンス

$R_f = 20k$ の場合、各出力インピーダンスは下記ようになります。

$$Z_{OUT1} \text{ (between Out1 and GND)} = 10k \parallel 50k \parallel R_f = 6k\Omega$$

$$Z_{OUT2} \text{ (between Out2 and GND)} = 10k \parallel (40k + (10k \parallel R_f)) = 8.3k\Omega$$

$$Z_{OUT1-2} \text{ (between Out1 and Out2)} = 40k \parallel (10k + (10k \parallel R_f)) = 11.7k\Omega$$

これらの測定値に対する -3dB ロールオフ値は、600kHz です。

外付け部品の選択

パワーアンプ IC を使うアプリケーションに対し適切な外付け部品を選ぶことが、デバイスとシステムの性能を最大限利用するために重要です。LM4890 は外付け部品の選択は容易ですが、部品の定数がシステム・クオリティに影響することを考慮してください。

LM4890 はユニティ・ゲインで安定で、設計者に最大限のシステム柔軟性を与えます。LM4890 は THD + N を最小にし、S/N 比を最大にするためには、低いゲインで使われなければなりません。低ゲインは要求される出力電力を得るために大きな入力信号を必要とします。この入力はオーディオ・コーデックのような音源から出力される 1Vrms より大きい信号です。より詳しいゲインの選び方の説明は「オーディオ・パワーアンプの設計」を参照してください。

ゲインの他に、考慮すべき重要なもの 1 つとしてアンプの閉ループ帯域幅があります。帯域幅の大部分は Figure 1 に示された外付け部品の選択によって規定されます。入力カップリング・コンデンサ C_{IN} は低周波応答を制限する一次のハイパス・フィルタを形成します。この C_{IN} の値はアプリケーションに要求される周波数応答によって選択してください。

入力コンデンサの選択

大容量コンデンサはポータブル機器の設計の場合、高価かつスペース的に厳しい面があります。ある程度のサイズのコンデンサは、低周波を減衰なしにカップリングするために必要です。しかし多くの場合、ポータブル機器の中に使われているスピーカは外付け、内蔵にかかわらず 100Hz から 150Hz 以下の信号をほとんど再生できません。そのため大容量のコンデンサを利用しても、システムの性能は上がらない場合があります。

システムコストとサイズに加えて、クリックとポップ・ノイズの性能は、コンデンサ C_{IN} の容量に影響されます。より大きな入力カップリング・コンデンサはバイアス DC 電圧 (通常は V_{DD} の 1/2) になるためにより多くのチャージを必要とします。このチャージ電流は帰還を經由して出力から供給されるので、デバイスがイネーブルになる時、ポップ・ノイズを発生しやすくなります。したがって低周波応答に応じたコンデンサの大きさを最小にすれば、ポップ・ノイズの発生を最小に抑えられます。

入力コンデンサを最小にするほかに、バイパス・コンデンサの値も注意してください。バイパス・コンデンサ C_{BYPASS} はポップ・ノイズの発生を最小にするのに最も効果のある部品です。LM4890 の出力がバイアス DC 電圧 (通常 V_{DD} の 1/2) に上がるのを遅くすればするほど、ポップ・ノイズの発生も小さくなります。 C_{IN} を小さな値 (0.1 μ F から 0.39 μ F) にし、 C_{BYPASS} を 1.0 μ F に選択すると、実質的にクリックとポップ・ノイズを最も小さくしたシャットダウン機能が得られます。 $C_{BYPASS} = 0.1 \mu$ F でも適切にデバイスは作動しますが (発振なし、モータボーディングなしで)、ターンオン・

ポップやクリックを生じやすいので、コストが厳しい設計でない限り、 C_{BYPASS} の値を 1.0 μ F またはそれ以上で使用することを推奨します。

オーディオ・パワーアンプの設計

1W/8 オーディオ・アンプ

設計条件:

出力電力	1Wrms
負荷インピーダンス	8
入力レベル	1Vrms
入力インピーダンス	20k
帯域幅	100Hz ~ 20kHz \pm 0.25dB

設計者はまず規定の出力電力を得られる必要な電源電圧を決めなければなりません。「代表的な性能特性」の出力電力と電源電圧のグラフから推測すれば、電源電圧も簡単に推測できます。最小電源電圧を決めるための 2 つ目の方法として、必要とされる V_{OPEAK} を式 2 より計算し、ドロップアウト電圧を加えます。この方法を使用すれば、最小電源電圧は $(V_{OPEAK} + (V_{ODTOP} \times V_{ODBOT}))$ となります。 V_{ODBOT} と V_{ODTOP} は「代表的な性能特性」のドロップアウト電力と電源電圧のカーブから推測できます。

$$V_{OPEAK} = \sqrt{2R_L P_O} \quad (2)$$

多くのアプリケーションでの標準的な電源電圧は 5V のため、この電圧を選択します。電源のヘッドルームを増やすと、LM4890 は無歪みで 1W 以上の電力を供給できます。この時、設計者は「消費電力」で示されている負荷インピーダンス条件に合うように電源電圧を選択しなければなりません。

電力消費の等式がひとたび考慮されると、必要なゲインは式 3 から求められます。

$$A_{VD} \geq \sqrt{(P_O R_L)} / (V_{IN}) = V_{ORMS} / V_{INRMS} \quad (3)$$

$$R_f / R_{IN} = A_{VD} / 2$$

式 3 から、最小ゲインは $A_{VD} = 2.83$ のため、 $A_{VD} = 3$ とします。

所望の入力インピーダンスは 20k で $A_{VD} = 3$ のとき、 R_f と R_{IN} の比は 1.5:1 となり、 $R_f = 30k$ 、 $R_{IN} = 20k$ となります。設計の最後のステップは、帯域幅の条件を検討し、これは -3dB の周波数ポイントで規定します。ポールから 5 倍離れた周波数では、通過帯域から 0.17dB 落ちとなります。これは要求スペックの ± 0.25 dB より良い値となります。

$$f_L = 100 \text{ Hz} / 5 = 20 \text{ Hz}$$

$$f_H = 20 \text{ kHz} * 5 = 100 \text{ kHz}$$

アプリケーション情報 (つづき)

「外付け部品」に表記した通り、 C_{IN} と共に R_{IN} は、ハイパス・フィルタを構成します。

$$C_{IN} = 1/(2 * 20k * 20Hz) = 0.397 \mu F; 0.39 \mu F \text{ を使用。}$$

高域ポールは、デバイスの高域ポール (f_H) および A_{VD} のゲイン差により決まります。

$A_{VD} = 3$ 、 $f_H = 100kHz$ とすると、 $GBWP = 300kHz$ となり、LM4890 の $GBWP$ である $2.5MHz$ より十分に小さな値となります。これは LM4890 で、より高いゲインでのアンプ設計を行うときにも、帯域幅の問題なく使用できることを示します。

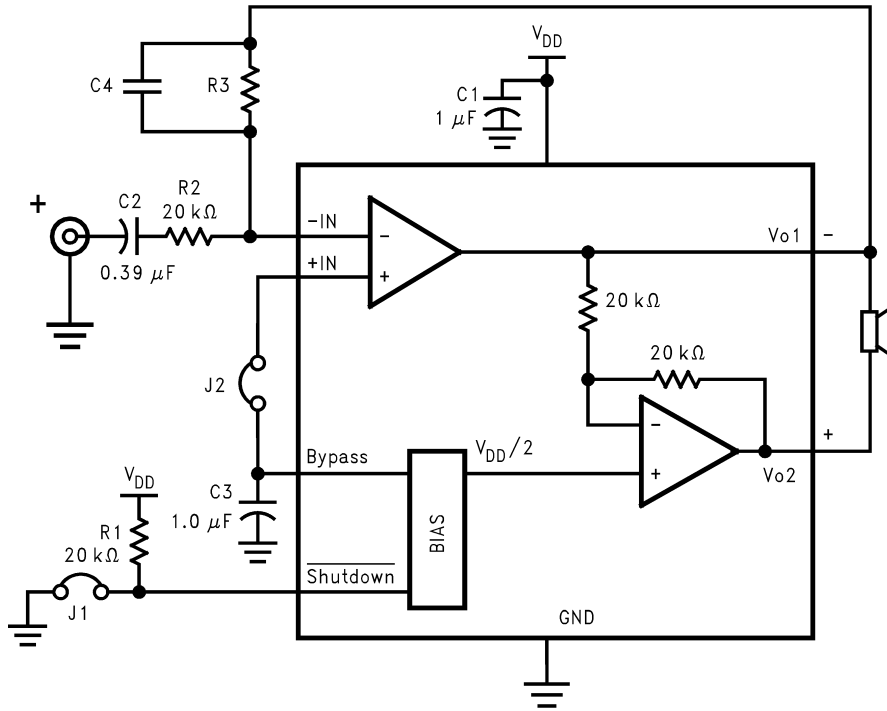


FIGURE 2. 高ゲイン・オーディオアンプ

LM4890 はユニティ・ゲインで安定して動作し、また通常のアプリケーションではゲイン設定用抵抗、入力カップリング・コンデンサ、電源のバイパス・コンデンサのほかには外付け部品を必要としません。しかし、閉ループ差動ゲインを 10 より大きく取りたい場合は、アンプの帯域を制限するために、Figure 2 に示すような帰還コンデンサ ($C4$) が必要です。この帰還コンデンサがローパス・フィルタを構成するため、高い周波数での発振が抑制されます。

ただし、 $R3$ と $C4$ の組み合わせによっては $20kHz$ 以下でロールオフが起きてしまうため、 $-3dB$ となる周波数を見積もる際には注意が必要です。オーディオ帯域内の周波数領域でロールオフを起こさない抵抗とコンデンサの値の例は $R3 = 20k$ 、 $C4 = 25pF$ です。このときの $-3dB$ 点は約 $320kHz$ です。

アプリケーション情報 (つぎ)

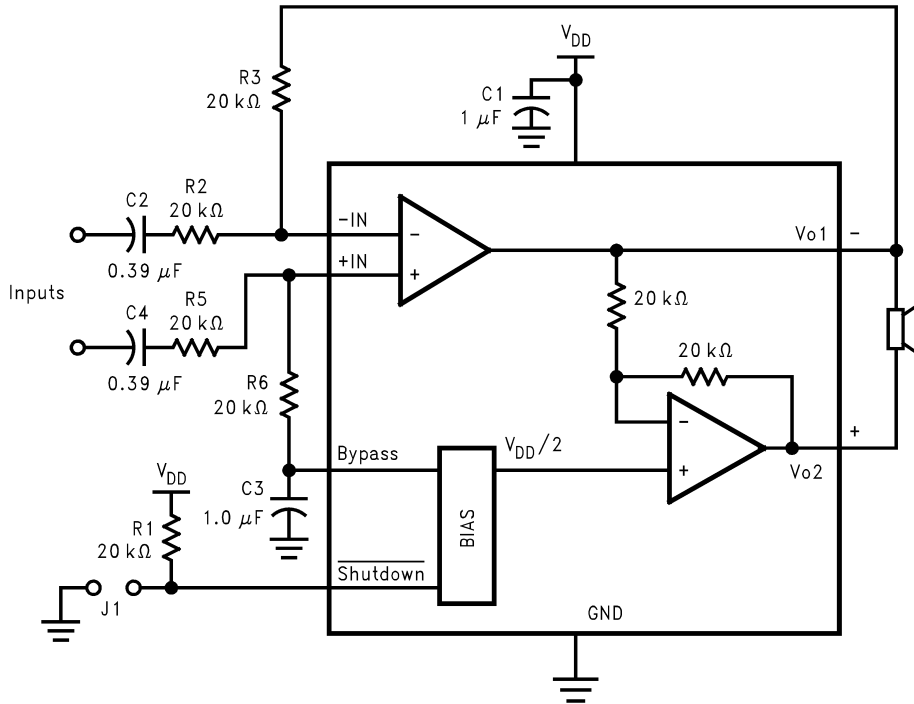
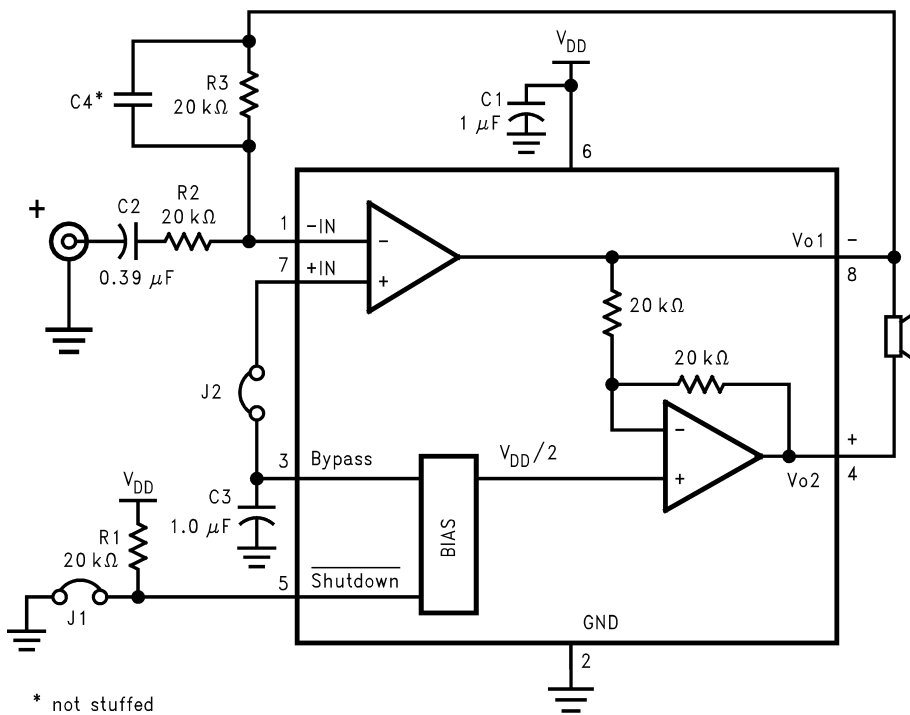


FIGURE 3. LM4890 用差動アンプ構成



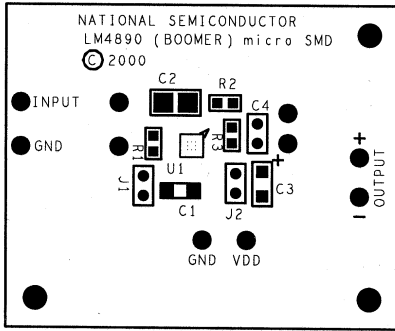
* not stuffed

FIGURE 4. リファレンス・デザイン・ボードおよびレイアウト - micro SMD

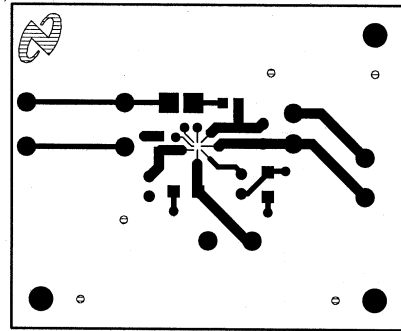
アプリケーション情報 (つづき)

LM4890 micro SMD ボード図

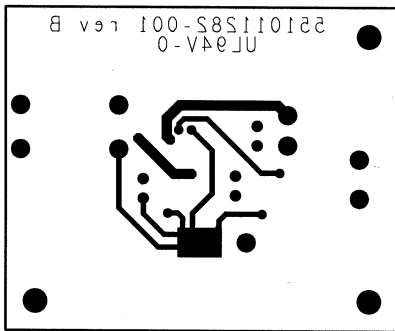
Silk Screen



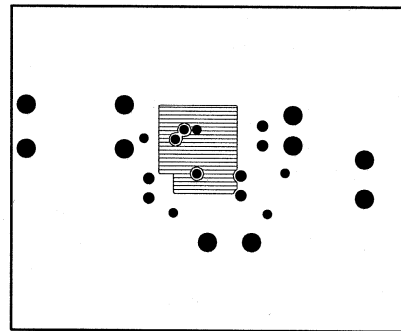
Top Layer



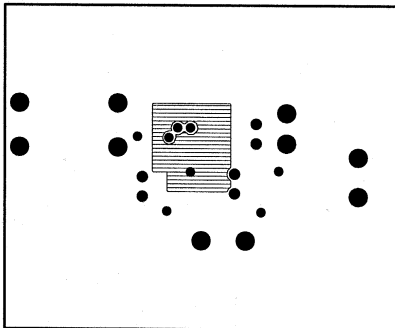
Bottom Layer



Inner Layer V_{DD}



Inner Layer Ground



アプリケーション情報 (つづき)

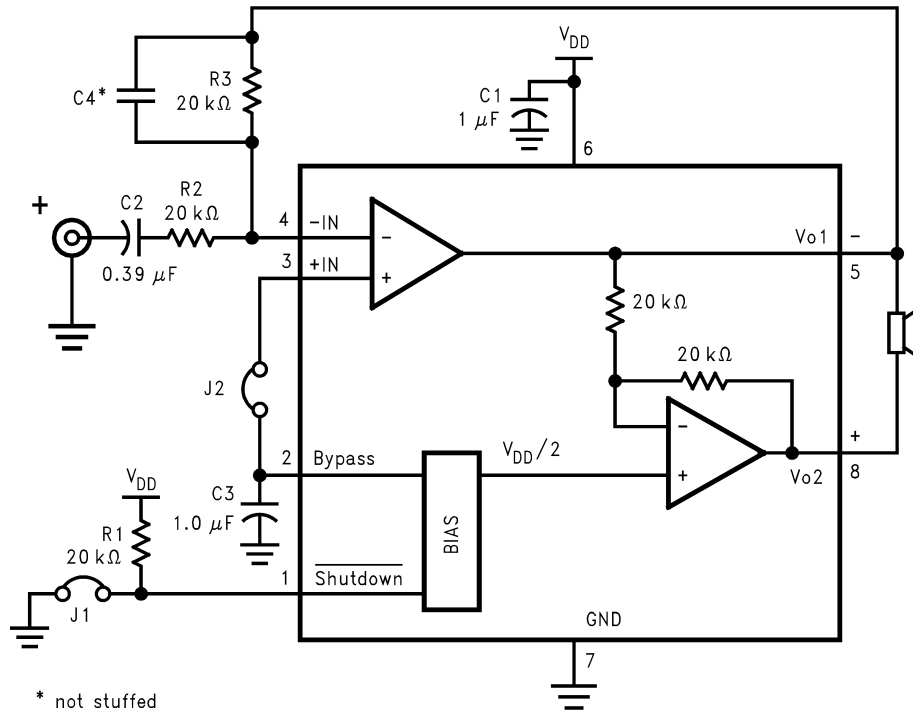


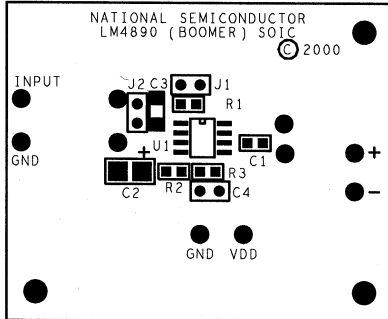
FIGURE 5. リファレンス・デザイン・ボードおよびプリント基板レイアウトのガイドライン - MSOP および SO ボード

アプリケーション情報 (つぎ)

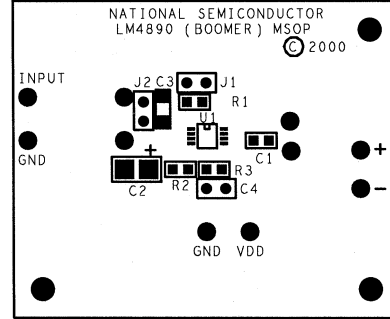
LM4890 SO デモ・ボード図

LM4890 MSOP デモ・ボード図

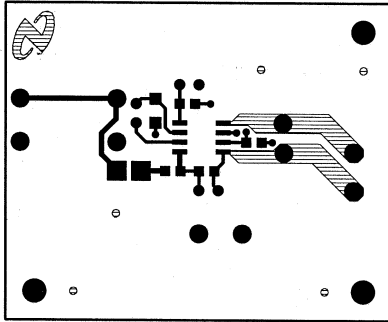
Silk Screen



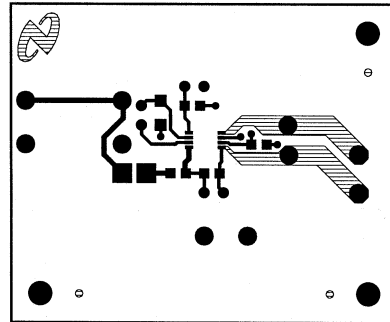
Silk Screen



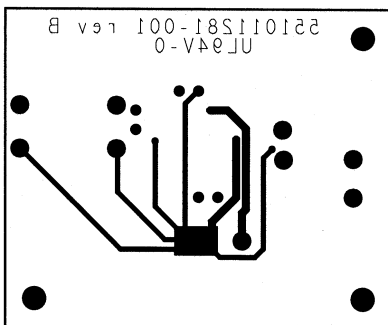
Top Layer



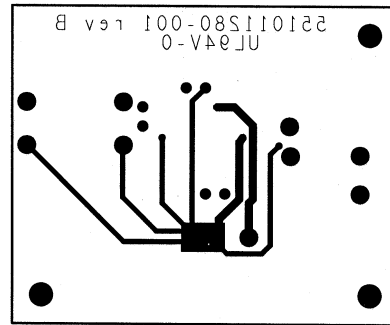
Top Layer



Bottom Layer



Bottom Layer



アプリケーション情報 (つづき)

Mono LM4890 Reference Design Boards
Bill of Material for all 3 Demo Boards

Item	Part Number	Part Description	Qty	Ref Designator
1	551011208-001	LM4890 Mono Reference Design Board	1	
10	482911183-001	LM4890 Audio AMP	1	U1
20	151911207-001	Tant Cap 1uF 16V 10	1	C1
21	151911207-002	Cer Cap 0.39uF 50V Z5U 20% 1210	1	C2
25	152911207-001	Tant Cap 1uF 16V 10	1	C3
30	472911207-001	Res 20K Ohm 1/10W 5	3	R1, R2, R3
35	210007039-002	Jumper Header Vertical Mount 2X1 0.100	2	J1, J2

プリント基板レイアウトのガイドライン

ここでは、デジタルとアナログの種々の電源およびグラウンド配線を含む、デジタル / アナログ混在基板を設計する上での実用上のガイドラインを示します。ただし、これらのガイドラインは経験則に基づく一般的な推奨事項であって、実際の結果は最終レイアウトに大きく依存する点に注意してください。

デジタル / アナログ混在での推奨レイアウト

電源とグラウンド回路

アナログ / デジタル混在の 2 層基板の設計では、デジタルの電源およびグラウンド配線と、アナログの電源およびグラウンド配線を分離することが重要です。一筆書きのデジチェーン配線は、基板上の一点から個々に配線を行うスター状のほうが、低い電圧レベルの信号性能に大きな効果があります。スター状の配線は、各回路または各デバイスそのものに、電源とグラウンドを個別に供給することを指します。この方式は基板の配線作業に多くの工数を必要としますが、基板そのもののコストを上昇させません。配線をまたぐためのジャンパ線が必要となる程度です。

電源とグラウンドの一点接続

アナログの電源配線は一点でデジタル側に接続してください。また、型フィルタは、アナログ部とデジタル部の高周波ノイズ・カップリングを最小限に抑えます。さらに、デジタルとアナログの各電源パターンを、他方の層のグラウンド・パターンのちょうど上側に配線して、ノイズ・カップリングを最小限に抑えることを推奨します。

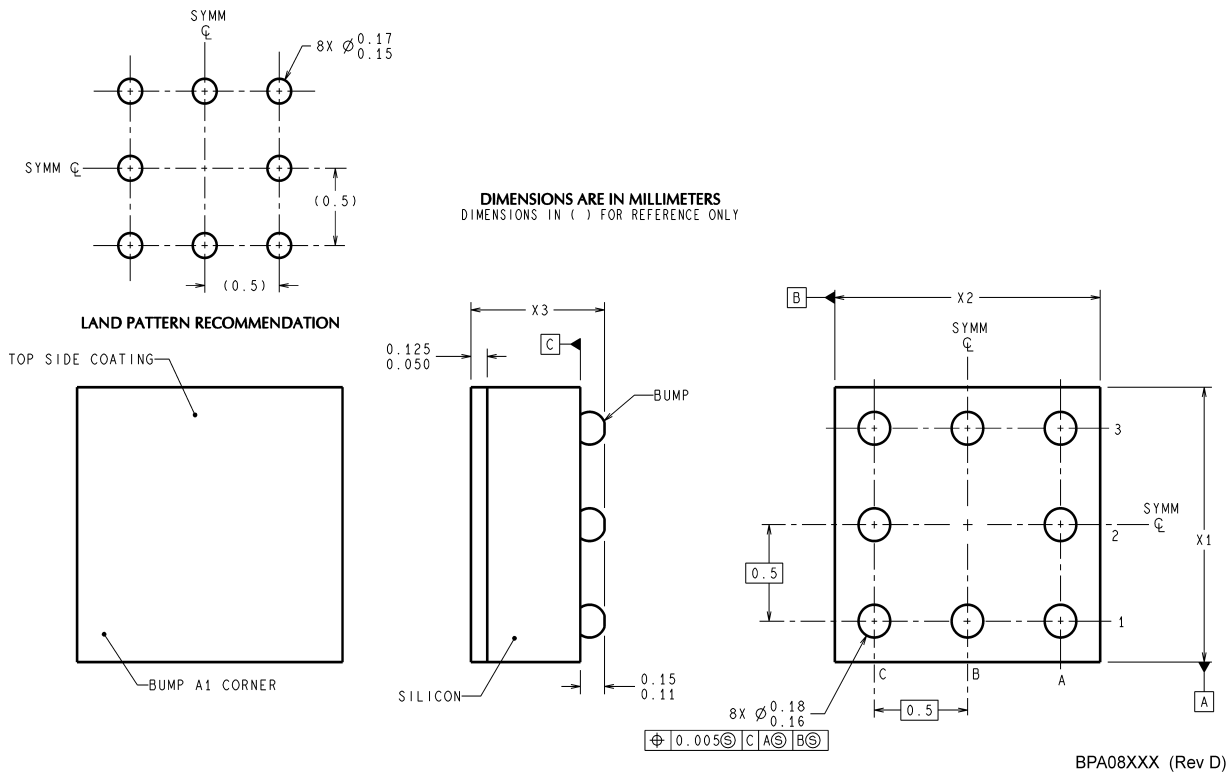
デジタル部品とアナログ部品の配置

すべてのデジタル部品と高速デジタル信号は、アナログ部品およびアナログ回路の配線からなるべく離れた位置に配置するようにしてください。

設計 / レイアウトにおける典型的な問題の回避

グラウンド・ループを作り込まないようにしてください。また、基板の同一層で、デジタル信号とアナログ信号を隣り合わせで平行配線することは避けてください。また、デジタル信号とアナログ信号を層間で交差させるときは、可能な限り 90 度の角度で交差させてください。容量性ノイズ・カップリングとクロストークを最小限に抑えられます。

外形寸法図 単位は millimeters

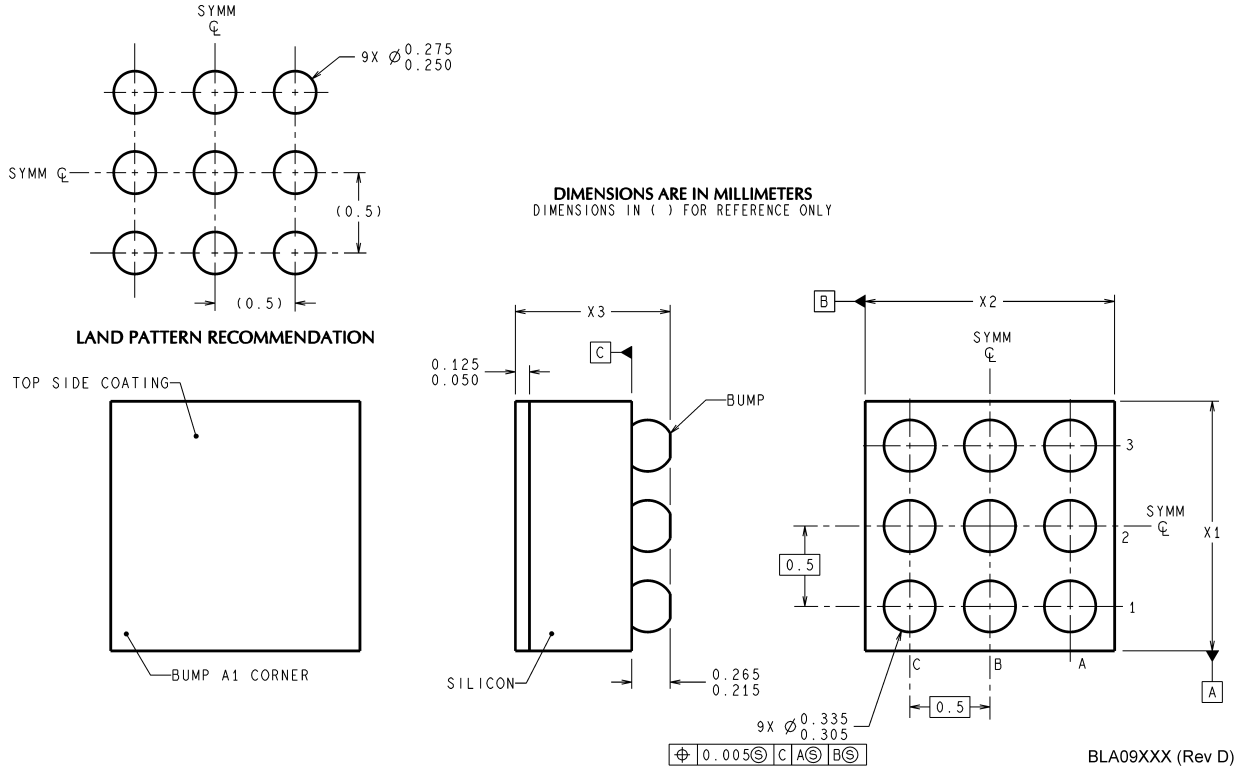


Note: 特記のない限り

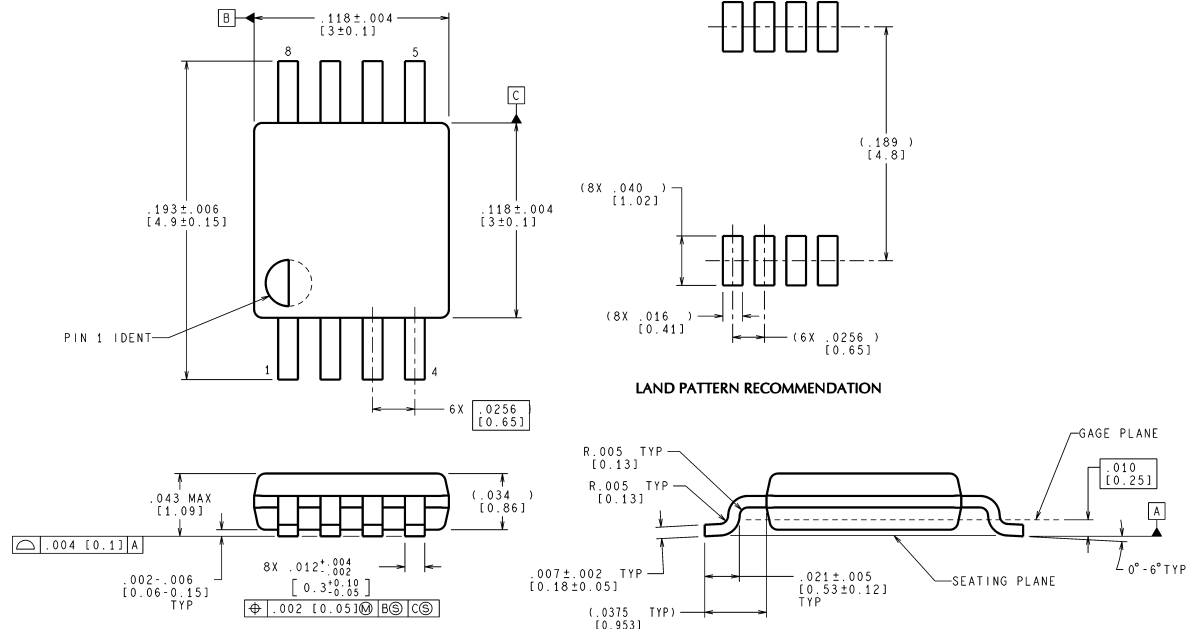
1. エポキシ・コーティング
2. 63Sn/37Pb EUTECTIC バンプ
3. NSMD(Non-Solder Mask defined) のランディング・パットを推奨。
4. 端子 1 はマーキング面 (エポキシ・コーティング面) から見て左下にあり、他の端子は反時計回りに番号が付けられています。
5. JEDEC 登録 MO-211、 VARIATION BC を参照。

8-Bump micro SMD
Order Number LM4890IBP, LM4890IBPX
NS Package Number BPA08DDB
 $X_1 = 1.361 \pm 0.03$ $X_2 = 1.361 \pm 0.03$ $X_3 = 0.850 \pm 0.10$

外形寸法図 特記のない限り inches (millimeters) (つづき)

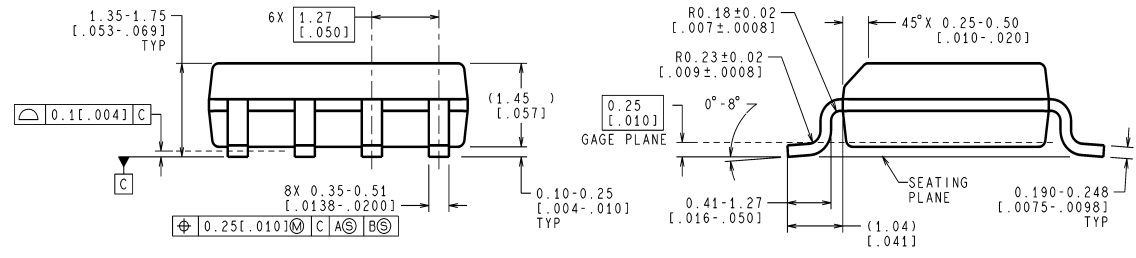
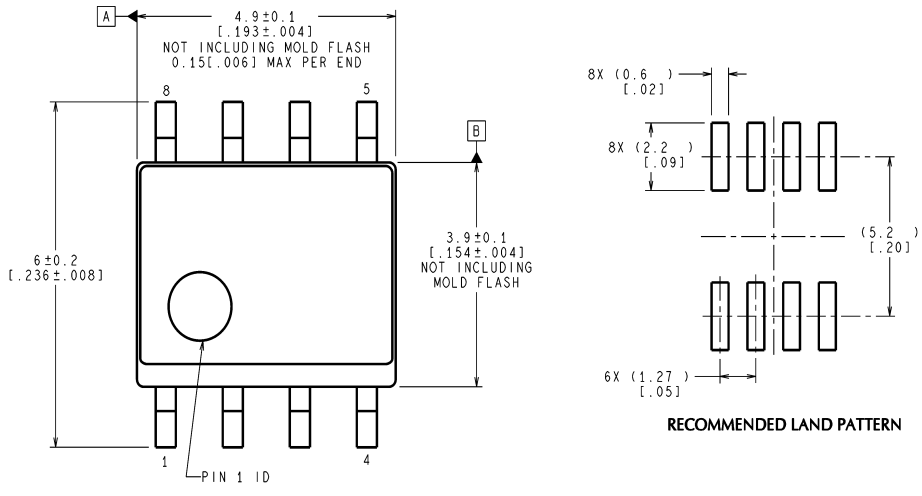


9-Bump micro SMD
Order Number LM4890IBL, LM4890IBLX
NS Package Number BLA09AAB
 $X_1 = 1.514 \pm 0.03$ $X_2 = 1.514 \pm 0.03$ $X_3 = 0.945 \pm 0.10$
 単位は millimeters



MSOP
Order Number LM4890MM
NS Package Number MUA08A

外形寸法図 単位は millimeters (つづき)

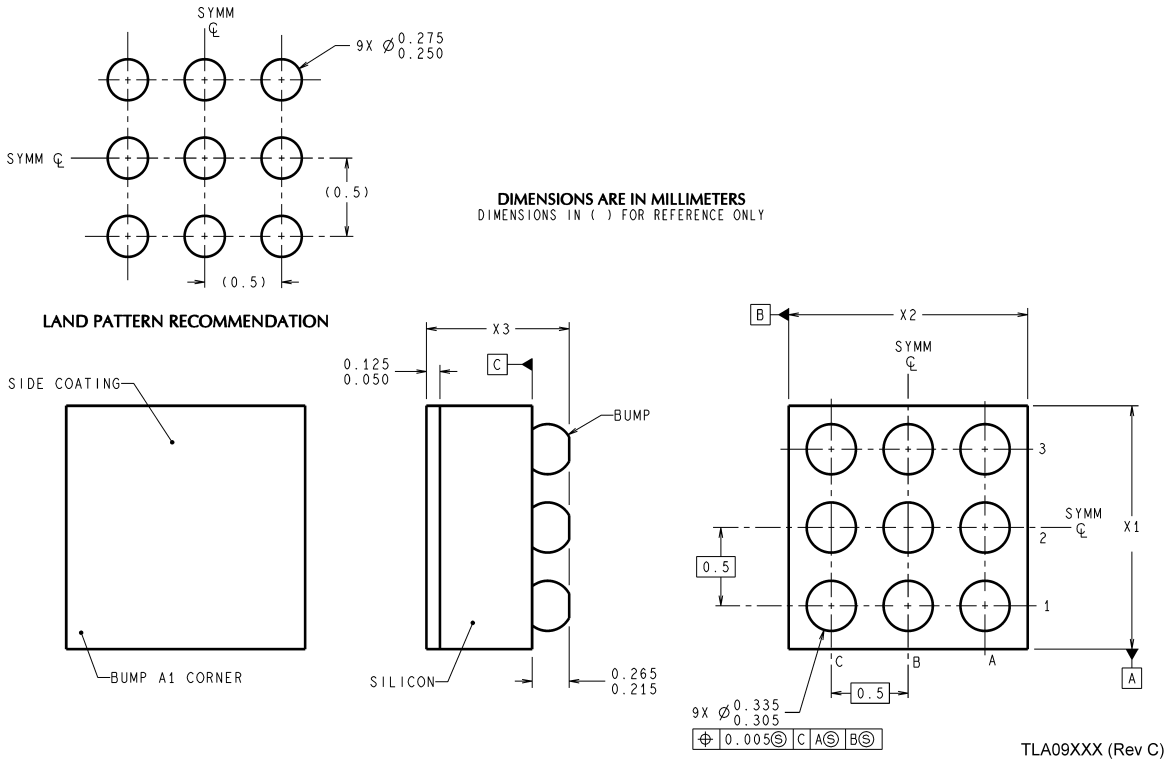
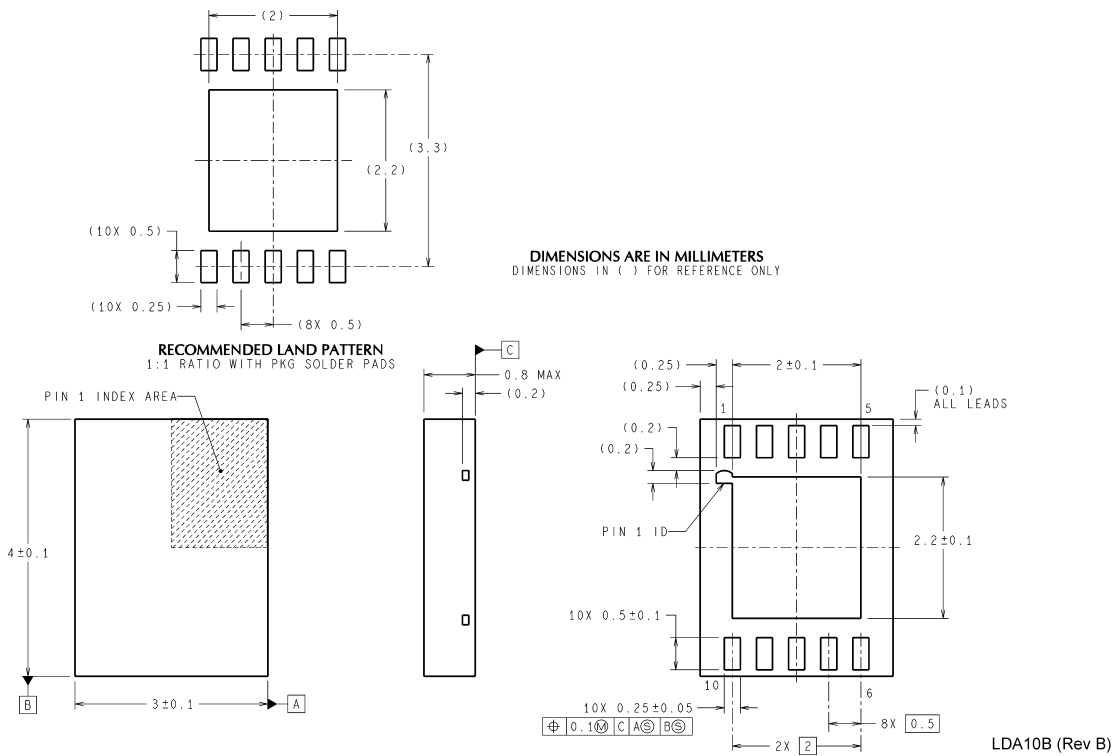


CONTROLLING DIMENSION IS MILLIMETER
 VALUES IN [] ARE INCHES
 DIMENSIONS IN () FOR REFERENCE ONLY

M08A (Rev K)

SO
 Order Number LM4890M
 NS Package Number M08A

外形寸法図 単位は millimeters (つぎ)



このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2006 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上