

LM5015

LM5015 High Voltage Monolithic Two-Switch Forward DC-DC Regulator



Literature Number: JAJSAW7

LM5015

高耐圧モノリシック 2 スイッチ・フォワード型 DC/DC レギュレータ

概要

LM5015 高耐圧スイッチ・モード・レギュレータは、最小限の外付け部品を使用して効率的な高耐圧 2 スイッチ・フォワード型および 2 スイッチ・フライバック型レギュレータを実現するために必要なすべての機能を備えています。使い勝手の良いこのレギュレータは、最小ピーク電流限界値 1A、ハイサイドとローサイドで耐圧 75V の N チャンネル MOSFET を内蔵しています。2 スイッチ・トポロジーにより、MOSFET にかかる電圧は入力電圧にクランプされるので、MOSFET の電圧定格を入力電圧範囲に近づけられます。電流モード制御に基づくレギュレータ制御方法により、ループ補償が容易で、入力電圧過渡変動時の出力リップル除去能力を高められるライン・フィード・フォワード機能を本質的に備えます。

動作周波数は 1 個の抵抗によって設定され、最高 750kHz までの範囲で設定可能です。オシレータは外部クロックに同期させることも可能です。そのほか、サイクル・バイ・サイクル電流制限、サーマル・シャットダウン、アンダーボルテージ・ロックアウト、外部シャットダウン機能などの保護機能を備えています。放熱を高める露出ダイ・アタッチ・パッドを組み込んだ TSSOP-14EP パッケージで供給されます。

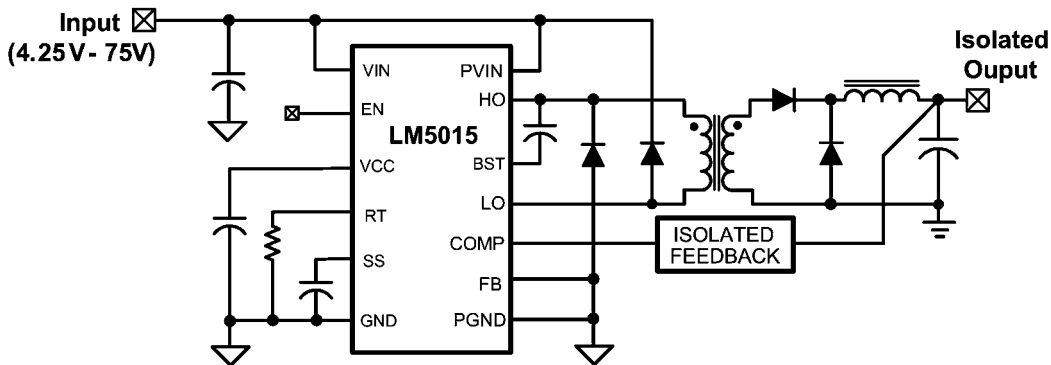
特長

- 75V のデュアル N チャンネル MOSFET 内蔵
- 4.25V から 75V までの広い入力電圧範囲
- 高耐圧バイアス・レギュレータ内蔵
- 可変出力電圧
- リファレンス精度 1.5%
- 電流モード制御、補償が選択可能
- 広帯域エラー・アンプ
- 電流センスと電流制限回路を内蔵
- 最大デューティ・サイクル制限が 50%
- 単一抵抗によるオシレータ設定
- オシレータの外部同期機能
- ソフトスタート時間を調節可能
- イネーブル/アンダーボルテージ・ロックアウト (UVLO) ピン
- サーマル・シャットダウン

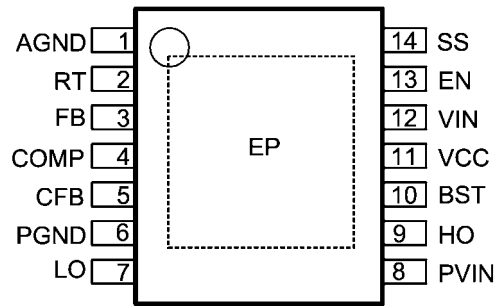
パッケージ

- TSSOP-14EP (露出パッド)

代表的なアプリケーション



ピン配置図



Top View
TSSOP-14 EP Package

製品情報

Order Number	Package Type	NSC Package Drawing	Supplied As
LM5015MH	TSSOP-14 EP	MXA14A	94 Units per Antistatic Tube
LM5015MHE			250 Units on Tape and Reel
LM5015MHX			2500 Units on Tape and Reel

ピン説明

ピン番号	ピン名	説明	アプリケーション情報
1	AGND	アナログ・グラウンド	レギュレータ制御回路のグラウンドです。AGND ピンと PGND ピンは、スイッチング・ノイズを最小限にして誤動作を防ぐために直接接続してください。
2	RT	オンレータ周波数の設定およびオプションの外部同期入力	内部オンレータはこのピンと AGND ピン間の抵抗によって設定されます。推奨スイッチング周波数範囲は 25kHz から 750kHz です。RT ピンは、外部クロック源からの外部同期パルスの入力としても使用します。外部同期クロックと RT ピンの接続は、100pF のカップリング・コンデンサの使用を推奨します。
3	FB	非絶縁型アプリケーション用内部エラー・アンプのフィードバック入力	内部エラー・アンプの反転入力に接続されています。1.26V リファレンス電圧は、エラー・アンプの非反転入力に内部で接続されています。外部エラー・アンプを使用する絶縁型アプリケーションでは、このピンは AGND ピンに接続する必要があります。
4	COMP	PWM コンパレータの制御入力	内部エラー・アンプのオープン・ドレイン出力に内部で接続されています。COMP は 5k Ω の内蔵抵抗でプルアップされており、絶縁型アプリケーションではオプトカップラ・トランジスタのバイアスが可能です。
5	CFB	電流フィードバック・ピン	帯域幅の広い絶縁型アプリケーションのフィードバック入力です。NPN カレント・ミラーは外部オプトカップラ電流を PWM コンパレータにカップリングします。またオプトカップラ電圧を比較的一定に保ちます。
6	PGND	パワー・グラウンド	ローサイド MOSFET スイッチのソースにある電流センス抵抗に内部で接続されます。
7	LO	ローサイド・スイッチ・ドレイン	内蔵ローサイド・パワー MOSFET のドレイン・ピン。
8	PVIN	ハイサイド・スイッチの電源入力ピン	ハイサイド・パワー MOSFET のドレインに内部で接続されます。
9	HO	ハイサイド・スイッチ・ソース	ハイサイド・パワー MOSFET のソース・ピン。
10	BST	ハイサイド・ブートストラップ・バイアス	BST ピンと HO ピンの間に外付けコンデンサが必要です。最小容量 0.022 μ F のコンデンサの使用を推奨します。このコンデンサは、パワー MOSFET のオフ時間に内蔵のダイオードを介して VCC から充電されます。
11	VCC	バイアス・レギュレータからの出力、または外部バイアス電源用の入力	VCC は 6.9V まで VIN に追従します。VIN 電圧が 6.9V 以上では、VCC は 6.9V にレギュレートされます。VCC ピンでは 0.47 μ F 以上のセラミック・デカップリング・コンデンサが必要です。VCC ピンに 7V ~ 14V の外部バイアス電圧を印加すると内蔵 VCC レギュレータがディスエーブルとなり、内部の消費電力が抑えられてコンバータの効率が向上します。
12	VIN	アナログ入力電圧ピン	スイッチング・レギュレータ制御回路の電源入力ピンです。
13	EN	イネーブル/アンダーボルテージ・ロックアウト/シャットダウン入力	入力アンダーボルテージ・ロックアウトのスレッシュホールド電圧を設定するには外付け分圧回路を使用します。EN ピンを未接続状態にしておくと、6 μ A プルアップ電流源によって EN ピンが High に強制され、レギュレータがイネーブルとなります。
14	SS	ソフトスタート	11 μ A の内蔵電流源は SS ピンに接続されている外付けコンデンサを充電し、COMP ピン電圧を徐々に上昇させてスイッチング・レギュレータをソフトスタートさせます。
NA	EP	露出パッド	パッケージ裏面の露出型金属パッドです。熱放散特性を向上させるために、このパッドを PGND および AGND ピン、さらにはプリント基板のグラウンド・プレーンに接続することを推奨します。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

$V_{IN} \sim AGND$	76V
$BST \sim AGND$	90V
$PVIN \sim HO, LO, PGND$	76V
$HO \sim PGND$ (安定状態)	- 3V ~ + 76V
$LO \sim PGND$ (安定状態)	- 0.3V ~ + 76V
$BST \sim VCC$	76V
$BST \sim HO$	14V
$V_{CC}, EN \sim AGND$	14V
$COMP, FB, RT, SS \sim AGND$	- 0.3V ~ + 7V

$PGND \sim AGND$	- 0.3V ~ + 0.3V
CFB シンク電流	10mA
最大接合部温度	150 °C
保存温度	- 65 °C ~ + 150 °C
ESD 耐圧 人体モデル	2 kV

動作定格

V_{IN} 電圧	4.25V ~ 75V
接合部動作温度範囲	- 40 °C ~ + 125 °C

電気的特性

標準字体で記載されたリミット値は $T_J = 25\text{ °C}$ の場合に限り、太字で記載されたリミット値は $-40\text{ °C} \sim +125\text{ °C}$ の接合部温度 (T_J) 範囲で適用されます。最小リミット値および最大リミット値は、試験、設計、または統計上の相関関係により保証されています。代表値 (Typ) は $T_J = 25\text{ °C}$ での最も標準的なパラメータ値を表しますが、参考として示す以外の目的はありません。特記のない限り、以下の規格は $V_{VIN} = 48\text{V}$ 、 $R_{RT} = 31.6\text{k}\Omega$ の場合に適用されます。Note 3 を参照してください。

Symbol	Parameters	Conditions	Min	Typ	Max	Units
STARTUP REGULATOR						
$V_{VCC-REG}$	VCC Regulator Output		6.35	6.85	7.25	V
	VCC Current Limit	$V_{VCC} = 6\text{V}$	20	25		mA
	VCC UVLO Threshold	VCC increasing, $V_{IN} = V_{CC}$, EN=open	3.45	3.75	4.05	V
	VCC UVLO Hysteresis	$V_{IN} = V_{CC}$, EN = open		0.15		V
	Bias Current (IIN)	$V_{FB} = 1.5\text{V}$		3.1	4.5	mA
I_Q	Shutdown Current (IIN)	$V_{EN} = 0\text{V}$		110	170	μA
EN THRESHOLDS						
	EN Shutdown Threshold	V_{EN} increasing	0.25	0.45	0.65	V
	EN Shutdown Hysteresis			0.1		V
	EN Standby Threshold	V_{EN} increasing	1.19	1.26	1.3	V
	EN Standby Hysteresis			0.1		V
	EN Current Source			6		μA
MOSFET CHARACTERISTICS						
	Low side MOSFET RDS(ON) plus Current Sense Resistance	$I_D = 0.6\text{A}$		0.49	0.93	Ω
	MOSFET Leakage Current	$V_{LO} = 75\text{V}$		0.05	5	μA
	High side MOSFET RDS(ON)	$I_D = 0.6\text{A}$		0.45	0.90	Ω
	MOSFET Leakage Current	$V_{PVIN} = 75\text{V}$, $V_{HO} = PGND$		0.05	5	μA
	Total Gate Charge including both Low and High side MOSFETs	$V_{VCC} = 8\text{V}$		9		nC
	Pre-charge Switch ON Voltage including series blocking diode	$I_D = 1\text{mA}$		0.82		V
CURRENT LIMIT						
I_{LIM}	Cycle by Cycle Current Limit		1	1.2	1.4	A
	Cycle by Cycle Current Limit Delay			130		ns
OSCILLATOR						
F_{SW1}	Frequency1	$R_{RT} = 31.6\text{k}$	180	200	220	kHz
F_{SW2}	Frequency2	$R_{RT} = 15.4\text{k}$	365	405	445	kHz
$V_{RT-SYNC}$	SYNC Threshold	V_{RT} Increasing	3.2			V
	SYNC Pulse Width Minimum	$V_{RT} > V_{RT-SYNC} + 0.5\text{V}$		15		ns

電气的特性 (つづき)

標準字体で記載されたリミット値は $T_J = 25\text{ }^\circ\text{C}$ の場合に限り、太字で記載されたリミット値は $-40\text{ }^\circ\text{C} \sim +125\text{ }^\circ\text{C}$ の接合部温度 (T_J) 範囲で適用されます。最小リミット値および最大リミット値は、試験、設計、または統計上の相関関係により保証されています。代表値 (Typ) は $T_J = 25\text{ }^\circ\text{C}$ での最も標準的なパラメータ値を表しますが、参考として示す以外の目的はありません。特記のない限り、以下の規格は $V_{VIN} = 48\text{V}$ 、 $R_{RT} = 31.6\text{k}\Omega$ の場合に適用されます。Note 3 を参照してください。

Symbol	Parameters	Conditions	Min	Typ	Max	Units
PWM COMPARATOR						
	Maximum Duty Cycle			49		%
	Min On-time	$V_{COMP} > V_{COMP-OS}$		140		ns
	Min On-time	$V_{COMP} < V_{COMP-OS}$		0		ns
$V_{COMP-OS}$	COMP to PWM Comparator Offset		0.9	1.3	1.55	V
ERROR AMPLIFIER						
V_{FB-REF}	Feedback Reference Voltage	Internal reference, $V_{FB} = V_{COMP}$	1.236	1.26	1.274	V
	FB Bias Current			10		nA
	DC Gain			72		dB
	COMP Sink Current	$V_{COMP} = 250\text{mV}$	2			mA
	COMP Short Circuit Current	$V_{FB} = 0, V_{COMP} = 0$	0.9	1.2	1.5	mA
	COMP Open Circuit Voltage	$V_{FB} = 0$	4.5	5.15	5.95	V
	COMP to SW Delay			50		ns
	Unity Gain Bandwidth			4		MHz
SOFT START						
	Soft-start Current Source		8	11	14	μA
	Soft-start to COMP Offset		0.3	0.5	0.7	V
THERMAL SHUTDOWN						
T_{SD}	Thermal Shutdown Threshold			165		$^\circ\text{C}$
	Thermal Shutdown Hysteresis			25		$^\circ\text{C}$
THERMAL RESISTANCE						
θ_{JC}	Junction to Case			6.6		$^\circ\text{C/W}$
θ_{JA}	Junction to Ambient			40		$^\circ\text{C/W}$

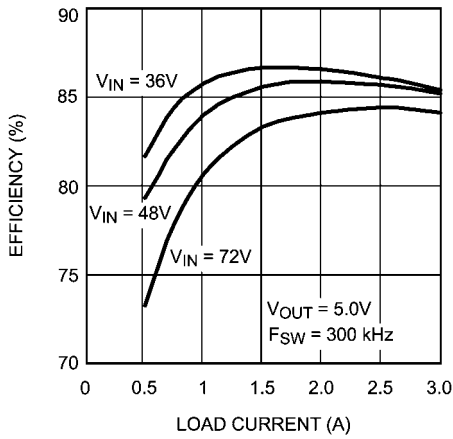
Note 1: 絶対最大定格とは、その値を超えて動作させると、デバイスが破損する可能性があるリミット値のことです。動作定格とは IC が機能する条件をいいますが、性能の規格値を保証するものではありません。保証される規格値とその試験条件については「電气的特性」を参照してください。

Note 2: 人体モデルは、100pF のコンデンサから 1.5k Ω を通して各ピンに放電します。テスト方法は JESD-22-A114 に準拠しています。

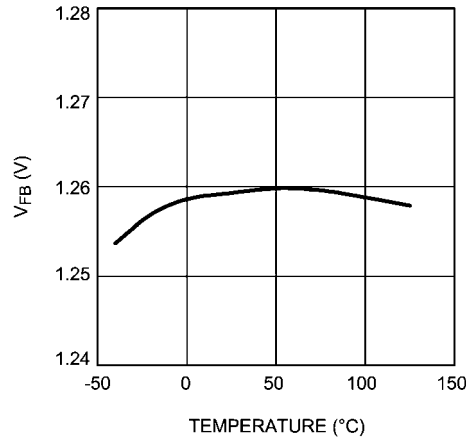
Note 3: 25 $^\circ\text{C}$ 時の Min/Max 各リミット値は 100% テストされます。全温度範囲でのリミット値は、統計的品質管理 (SQC) 手法によって決められた補正データを加味して保証されます。これらのリミット値は、ナショナル セミコンダクターの平均出荷品質レベル (AOQL) の計算に使用されます。

代表的な性能特性

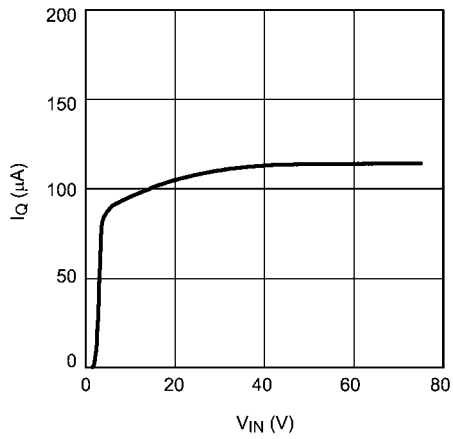
Demo-board Efficiency vs I_{OUT} and V_{IN}



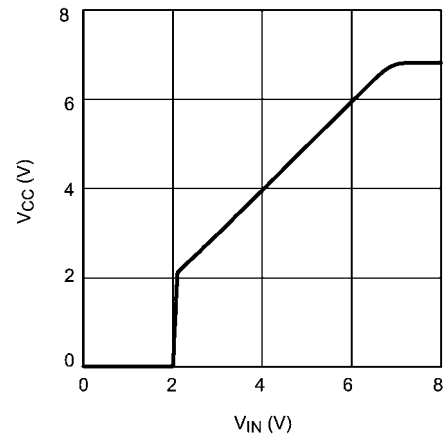
VFB vs Temperature



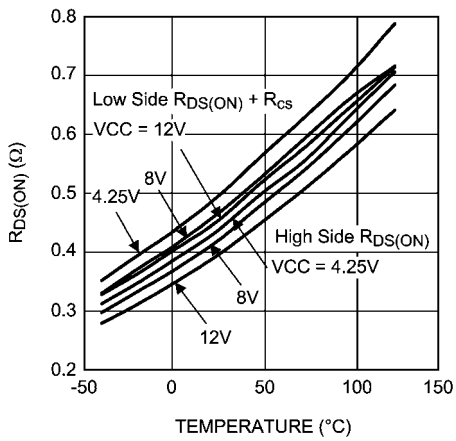
I_Q (non-switching) vs V_{IN}



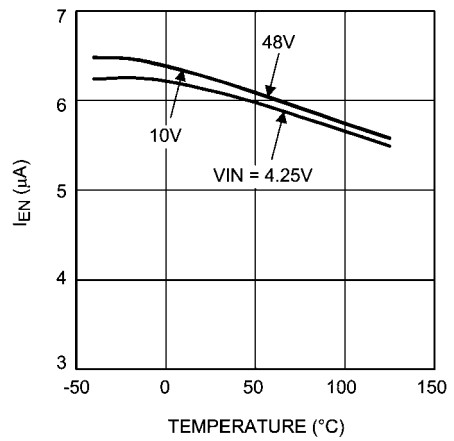
VCC vs VIN



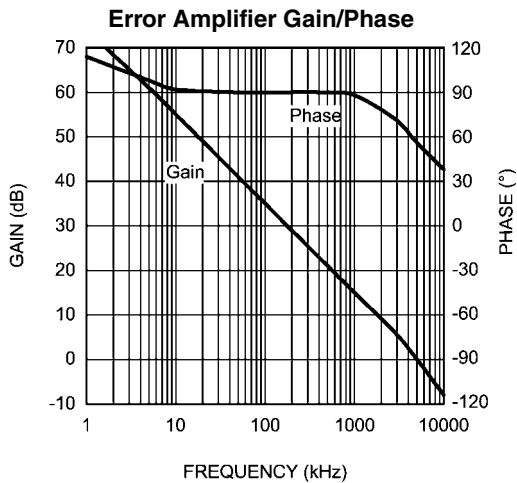
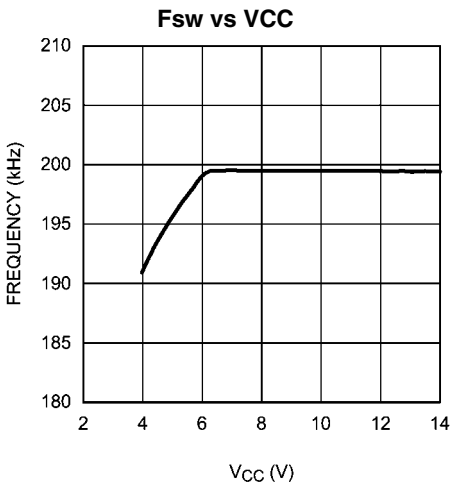
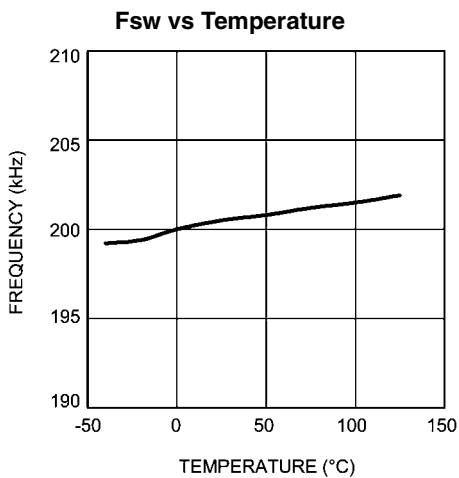
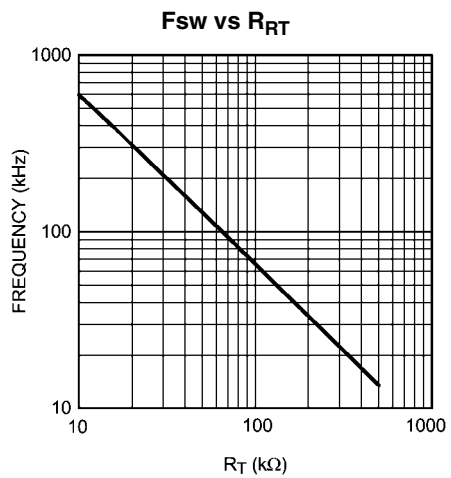
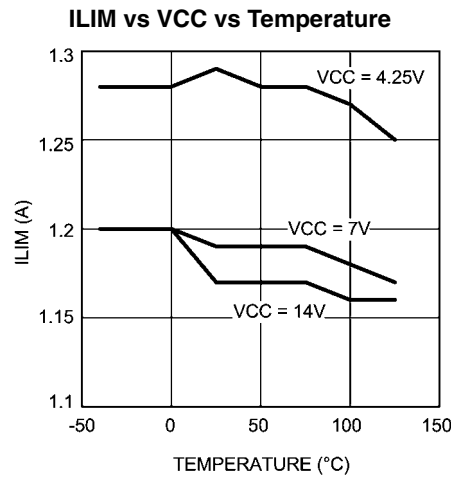
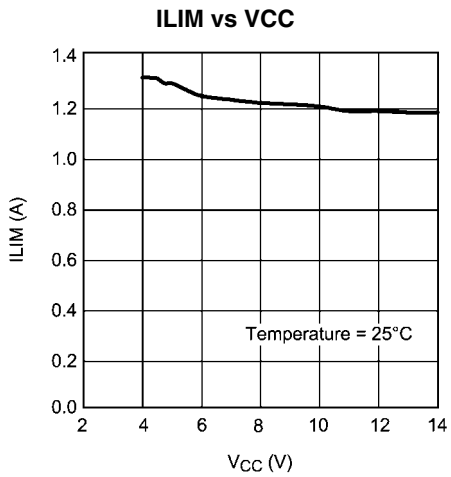
R_{DS(ON)} vs VCC vs Temperature



I_{EN} vs V_{IN} vs Temperature



代表的な性能特性 (つづき)



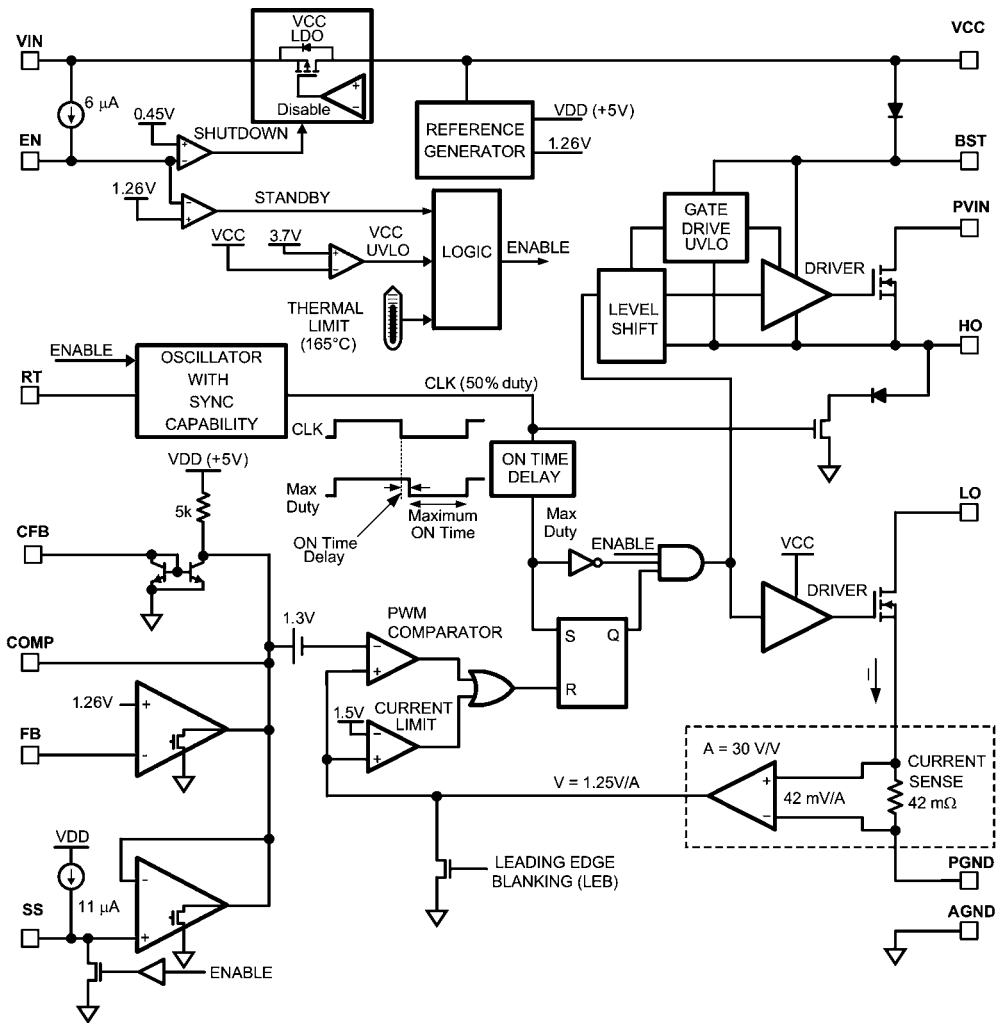


FIGURE 1. Block Diagram

機能説明

LM5015 高耐圧スイッチング・レギュレータは、2 スイッチ・フォワード型または 2 スイッチ・フライバック型回路を使用した効率的な電源コンバータを実現するために必要なすべての機能を備えています。2 スイッチ・トポロジーにより、MOSFET にかかる電圧は入力電圧にクランプされるので、MOSFET の電圧定格を入力電圧範囲に近づけられます。レギュレータの制御方法は、サイクル・バイ・サイクル電流制限、固有の入力電圧フィードフォワード、単純なフィードバック・ループ補償などの電流モード制御に基づいています。

Figure 1 の機能ブロック図に示す LM5015 レギュレータの動作原理は次のとおりです。

スイッチング・サイクルの初めにオシレータがドライバ・ロジックをセットしてハイサイドとローサイドのパワー MOSFET をオンにし、インダクタまたは電源トランスに電流を流します。MOSFET のピーク電流は、COMP ピンの電圧によって制御されます。帰還回路によって決まる COMP 電圧は、内蔵ローサイド・パワー MOSFET の検出された電流信号と比較されます。電流信号が COMP 電圧を超えると PWM コンパレータはドライバ・ロジックをリセットし、両方のパワー MOSFET をオフにします。スイッチング・サイクルの終わりでオシレータによってドライバ・ロジックがセットされ、次のスイッチング周期が開始されます。

また LM5015 には、IC を異常な動作条件から保護するための専用回路が組み込まれています。サイクル・バイ・サイクル電流制限によって、パワー MOSFET 電流が 1A を超えるのを防止します。サーマル・シャットダウン回路は、ダイ温度が 165°C に達したときドライバ・ロジックをリセットし、ダイ温度がおよそ 25°C 下がると通常動作に戻ります。必要な最小入力電圧未満の電圧での動作を防止するために、スタートアップ時に EN ピンを入

力電圧のアンダーボルテージ・ロックアウト (UVLO) として使用できます。

バイアス入力 (VIN) と電源入力 (PVIN)

LM5015 は、VIN と PVIN という 2 種類の電源入力ピンによって柔軟なデカップリングを可能にしています。VIN ピンはすべての内部制御ブロックに電源を供給する低ドロップアウト VCC バイアス・レギュレータに電源を供給します。PVIN はハイサイド MOSFET ドレインと直接接続されます。

単一の入力電圧ソースとともに使用する場合に推奨される構成を Figure 2a に示します。図に示すように、メイン電源入力からバイアス入力 (VIN) をデカップリングするために、電源ピンを分離します。局所的なデカップリング・コンデンサを使用するアプリケーションでは、VIN ピンと PVIN ピンを直接接続することができます。

低電圧補助ソースが利用できるアプリケーションでは、Figure 2b に示す構成を使用できます。比較的低電圧の補助ソースによって VIN ピンに電源を供給すると、特に PVIN のメイン電源が比較的大きい場合に IC 消費電力が低減され、変換効率も高まります。VIN ピンと PVIN ピンは独立しており、推奨動作範囲 4.25V ~ 75V の任意の電圧で別々にバイアスすることができます。

高電圧アプリケーションでは、VIN ピンと PVIN ピンが絶対最大電圧定格 76V を超えないように特に注意する必要があります。ライン変動時に入力ラインに絶対最大定格を超える電圧リンギングが生じると IC が破壊される場合があります。適切な PC ボード・レイアウトに加えて、VIN と AGND ピンの近く、および PVIN と PGND ピンの近くに良質のバイパス・コンデンサを配置してください。

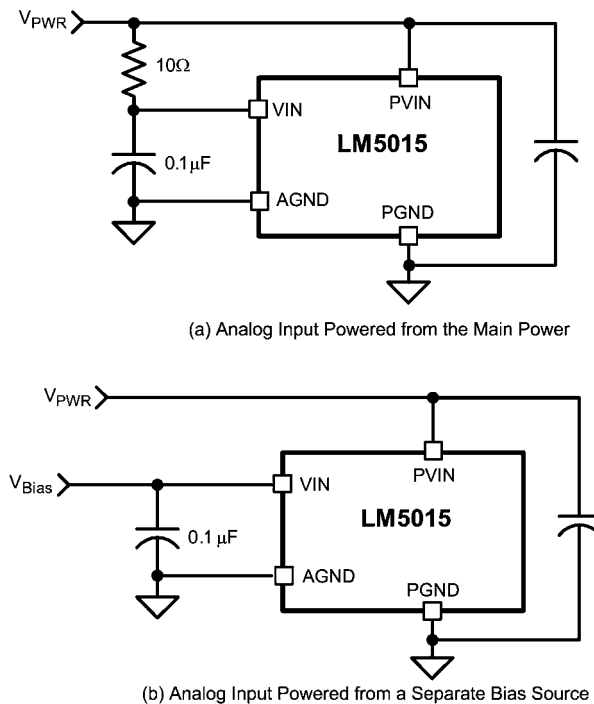


FIGURE 2. Analog and Power Input Ports

バイアス入力 (VIN) と電源入力 (PVIN) (つづき)

PVIN ピンと PGND ピンは、それぞれハイサイドとローサイドのパワー MOSFET に内部で接続されます。プリント基板を設計する際には、入力フィルタ・コンデンサをこれらのピンと最短で配線する必要があります。

VIN の動作範囲は 4.25V から 75V です。VIN ピンに流れる電流は主に、内部パワー MOSFET のゲート電荷、スイッチング周波数、VCC ピンの外部負荷によって決まります。入力電源で発生する可能性があるトランジエントを抑制するために、Figure 2 に示す小型フィルタを VIN 入力に使用することを推奨します。これは特に、VIN が LM5015 の最大動作定格の近くで動作するときに重要です。

高耐圧 VCC レギュレータ

LM5015 の VCC 低ドロップアウト (LDO) レギュレータによって、LM5015 は可能な限りの最小入力電圧で動作できます。VIN ピンに電源を投入し、EN ピン電圧が 0.45V より大きいとき、VCC レギュレータがイネーブルになり、VCC ピンに接続されている外付けコンデンサに電流が供給されます。VIN 電圧が 4.25V ~ 6.9V の範囲のとき、VCC 電圧は VIN 電圧とほぼ等しくなります。VIN ピンの電圧が 6.9V を超えると、VCC ピンの電圧は 6.9V にレギュレートされます。VCC LDO レギュレータの総合入力動作電圧範囲は 4.25V ~ 75V です。

VCC レギュレータの出力は 20mA に電流制限されています。パワーアップ時に、VCC レギュレータは必要とされるデカップリング・コンデンサ (0.47 μ F 以上のセラミック・コンデンサ) に VCC ピンから電流を供給します。VCC ピンの電圧が VCC UVLO スレッショルドの 3.75V を超え、かつ EN ピン電圧が 1.26V を超えていれば、PWM コントローラはイネーブルになりスイッチングが始まります。VCC が 3.60V を下回るか EN ピンが 1.16V を下回るまで、コントローラはイネーブルの状態を続けます。

別電圧を VCC ピンに与えて IC の消費電力を抑えることが可能です。6.9V を超える別の電源電圧が VCC ピンに印加されると内部レギュレータはシャットオフされ、IC の消費電力が VIN と VCC の電圧差と動作電流の積に相当する分だけ減少します。外部から印加する VCC 電圧は 14V を超えてはなりません。VCC レギュレータの直列パス MOSFET は VCC と VIN の間にボディ・ダイオードを備えています (Figure 1 を参照)、通常動作時にこのダイオードは順バイアスしてはなりません。したがって、VCC に印加する別電源電圧は VIN 電圧を超えてはなりません。

ハイサイド・ブートストラップ・バイアス

ハイサイド・ブートストラップ・バイアスは、ハイサイド・パワー MOSFET の駆動用電源を供給します。BST ピンと HO ピンの間に外付けコンデンサが必要です。最小容量 0.022 μ F のコンデンサの使用を推奨します。このコンデンサは、各パワー MOSFET のオフ時間に内蔵のダイオードを介して VCC から充電されます。

オシレータ

RT ピンと AGND ピンの間に接続した 1 個の外付け抵抗によって、LM5015 の発振周波数が設定されます。任意の発振周波数 (F_{sw}) に設定するには、必要な R_T の抵抗値を次の式から求めます。

$$R_T = 32.4 \text{ k}\Omega \times \frac{200 \text{ kHz}}{F_{sw} \text{ (kHz)}} - 0.8 \text{ k}\Omega$$

スイッチング周波数の変動範囲を決定する場合、外付け抵抗の許容誤差、電気的特性の表に示されている周波数許容誤差を考慮しなければなりません。

外部同期

LM5015 は、外部クロックの立ち上がりエッジに同期して動作することができます。オシレータは 1/2 分周回路を使用するので、上記の式でスイッチング周波数 F_{sw} は実際にはネイティブの発振周波数の半分になります。したがって同期するためには、 R_T 抵抗によって設定されるフリーラン周波数 F_{sw} の 2 倍より高い周波数の外部クロックが必要です。クロック信号は 100pF コンデンサを用いて RT ピンに接続してください。同期パルスを検出するために、RT ピンで 3.2V を超えるピーク電圧レベルが必要です。 R_T 抵抗両端間の DC 電圧は内部で 1.5V に平滑化されます。同期クロックの AC 電圧の負の部分は、LM5015 内のおよそ 100 Ω の出力インピーダンスを持つアンプによって、この 1.5V にクランプされます。そのため R_T 抵抗に重畳する AC パルスは、オシレータを同期させるために、1.7V 以上の正のパルス振幅が必要です。RT ピンで測定した同期パルス幅は、時間が 15ns より長く、スイッチング周期の 5% より短くなければなりません。発振回路をフリーランさせる場合でも、外部同期させる場合でも、 R_T 抵抗は必ず必要です。 R_T 抵抗はデバイスのできるだけ近くに配置し、LM5015 の RT ピンと AGND ピンに直接接続してください。

イネーブル / スタンバイ

LM5015 はデュアル・レベルのイネーブル回路を備えています。EN ピン電圧が 0.45V 未満になると、IC が低消費電流のシャットダウン・モードに移行し、VCC LDO がディスエーブルになります。EN ピン電圧が 0.45V のシャットダウン・スレッショルドより高くなり、1.26V のスタンバイ・スレッショルドに達していないとき、VCC LDO レギュレータはイネーブルになりますが、IC の残りの部分はディスエーブルのままです。EN ピン電圧が 1.26V のスタンバイ・スレッショルドを超えると、すべての機能がイネーブルになり、通常動作が始まります。EN ピンが無接続のままだと、内部 6 μ A 電流源が EN ピンをプルアップし、IC を動作させます。

EN ピンに VIN と AGND の間の外付けセットポイント分圧抵抗を接続すれば、レギュレータの最小動作入力電圧を決定できます。VIN が所定の動作範囲にある場合に、EN ピンが 1.26V のスタンバイ・スレッショルドを上回るよう分圧回路を設計します。抵抗値を決定するときに、内部 6 μ A 電流源を含める必要があります。ノイズでモードが切り替わるのを防止するために、シャットダウンとスタンバイのスレッショルドには 100mV のヒステリシスがあります。EN ピンは内部で、6V ツェナー・ダイオードによって、1k Ω 抵抗を通じて保護されています。イネーブル電圧がツェナー電圧を超えることは可能ですが、ツェナー電流は 4mA 未満に制限されていなければなりません。

エラー・アンプと PWM コンパレータ

内蔵の高ゲイン・エラー・アンプは、レギュレートされた出力電圧と内部高精度リファレンスとの差に比例する誤差信号を生成します。エラー・アンプの出力は COMP ピンから出力されているため、Figure 3 に示すように、一般にタイプ II の補償回路によるループ補償を追加できます。この補償回路によって、アンプの高い DC ゲインをロールオフするポールが原点に生成されます。これは出力電圧を正確にレギュレートするために必要です。ゼロによって開ループのユニティ・ゲイン周波数の近くの位相を戻し、高周波ポールはスイッチング・ノイズを減衰させます。PWM コンパレータは、電流センス・アンプから出力される電流センス信号を、COMP ピンに出力されるエラー・アンプ出力電圧と比較します。

エラー・アンプと PWM コンパレータ (つづき)

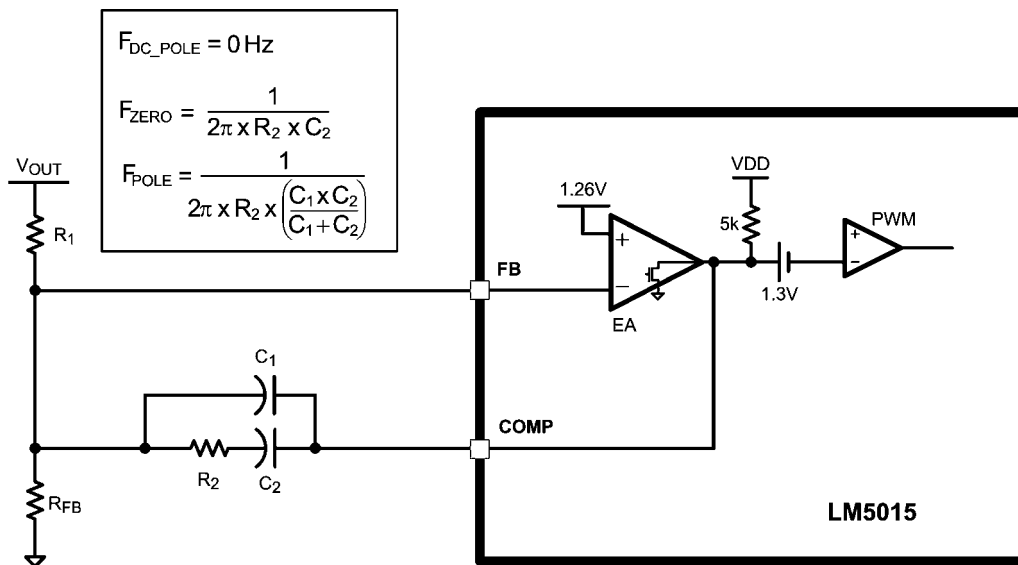


FIGURE 3. Type II Compensator

一次回路と二次回路の間の絶縁が必要とされる場合、通常は FB ピンを AGND に接続させてエラー・アンプをディスエーブルにします。これで COMP ピンはオプトカプラのコレクタによって直接駆動できるようになります。絶縁設計では、エラー・アンプが二次側回路に置かれ、オプトカプラ LED を駆動します。補償回路は二次側回路のエラー・アンプに接続されます。Figure 13 に、オプトカプラを備えた絶縁されたレギュレータの例を示します。

電流センス・アンプ

LM5015 はピーク電流モード制御を採用しており、このため、サイクルごとの過電流保護機能も提供されます。内蔵の 42mΩ 電流センス抵抗によって、ローサイド・パワー MOSFET のソース電流を測定します。センス抵抗電圧が 30 倍に増幅されて、電流制限コンパレータに 1.25V/A 信号を供給します。電流制限は、内蔵電流制限コンパレータ入力が 1.2A に対応する 1.5V のスレッショルドを超えた場合に開始されます。電流制限コンパレータがトリガされると、HO および LO 出力ピンが即座にハイインピーダンス状態に切り換わります。

電流センス信号は MOSFET の電流が 1.2A のときに 1.5V となる制御信号を PWM コンパレータに供給します。デューティ・サイクルが小さくなった場合の誤動作を防ぐために、パワー MOSFET がオンになったときに前縁ブランキング回路が電流センス信号を 100ns に減衰させます。MOSFET が最初にオンした際に、パワー MOSFET のドレイン・ソース間とゲート・ソース間の容量からの電流スパイクが電流センス抵抗に流れます。適切な整流ダイオードと適切な PC ボード・レイアウトの選択によって、このようなトランジェント電流は通常 50ns 以内に消失します。

熱保護回路

最大接合部温度を超えた場合に IC を保護する目的でサーマル・シャットダウン回路が内蔵されています。接合部温度スレッショルドの 165 °C に達すると、レギュレータは強制的に低電力スタンバイ・モードに強制され、VCC レギュレータを除くすべての機能をディスエーブルにします。熱ヒステリシスによって IC が 25 °C クールダウンされ、その後再度イネーブルされます。

パワー MOSFET

LM5015 スwitching・レギュレータには、それぞれ公称 450mΩ のオン抵抗を備えた N チャネル MOSFET が 2 個含まれています。ハイサイド MOSFET はドレインが PVIN ピンで、ソースが HO ピンです。またローサイド MOSFET はドレインが LO ピンで、ソースは 42mΩ の内蔵の電流センス抵抗を介して PGND ピンと内部で接続されています。LM5015 MOSFET のオン抵抗は、「代表的な性能特性」のグラフに示すように温度によって変動します。各 MOSFET の代表的なゲート電荷は 4.5nC で、これは MOSFET がオンになる際に VCC ピンと BST ピンからそれぞれ供給されます。

パワー MOSFET の最大デューティ・サイクルは 50% 未満に制限されます。これは CLK と RS のフリップフロップの間にさらに 50ns の強制オフ時間を導入するオンレータの 1/2 分周回路によって実現します。その結果、最大デューティ・サイクルは次式によって制限されます。

$$\text{Duty}_{\text{Max_Limit}} = (0.5 - 50\text{ns} \times F_{\text{SW}}) \times 100\%$$

F_{SW} はスイッチング周波数で、単位はヘルツ (Hz) です。最大デューティ・サイクルを 50% 未満に制限する目的は、2 スイッチ・フォワード型コンバータ回路の電源トランスを確実にリセットすることにあります。詳細は以下の「アプリケーション情報」を参照してください。

アプリケーション情報

以下の情報は、LM5015 を使用する設計者のためのガイドラインです。

2 スイッチ・フォワード型回路

2 スイッチ・フォワード型コンバータは、1 スイッチ・フォワード型コンバータと同様、降圧型コンバータ回路をもとに作られたものです。フォワード型コンバータと降圧型コンバータの主な違いは、フォワード型コンバータには電源トランスが採用されている点です。このトランスが入力と出力の絶縁を実現し、ターン比率がアプリケーションの特定の入出力電圧要件にデューティ・サイクルを最適化する手段を提供します。

2 スイッチ・フォワード型コンバータは、1 スイッチ・フォワード型コンバータではスイッチが1個であるのに対し、2個のパワー MOSFET スイッチを使用しています。2 スイッチ・アプローチは、1 スイッチ・アプローチに比べて2つの大きな利点があります。

1. 2 スイッチ・フォワード型コンバータのパワー MOSFET スイッチの電圧は入力電圧にクランプされるので、入力電圧範囲は MOSFET の定格に近づきます。それに対し、1

スイッチ・フォワード型コンバータの最大動作電圧は通常 MOSFET 電圧定格の半分に抑制されます。

2. 2 スイッチ・コンバータのトランスは、1 スイッチ・コンバータで通常必要となる第三のリセット巻線が不要なので、2 スイッチ・フォワード型コンバータの電源トランスは 1 スイッチ・フォワード型コンバータの電源トランスよりも簡易で低コストとなっています。

Figure 4 に 2 スイッチ・フォワード型コンバータの回路の例を示します。この電力回路は、入力コンデンサ C_{IN} 、2 個の MOSFET スイッチ Q_H および Q_L 、2 個のクランプ・ダイオード D_H および D_L 、電源トランス T_1 、2 個の整流ダイオード D_1 および D_2 、出力インダクタ L_O 、出力コンデンサ C_O で構成されています。LM5015 は Q_H と Q_L の両方を内蔵しているため、ディスクリート・パワー MOSFET の不要な低コストの 2 スイッチ・フォワード型コンバータが実現できます。若干コストは高くなりますが、電源トランスの二次側にある 2 個の整流ダイオード D_1 および D_2 を同期整流 MOSFET に交換すれば、比較的低い出力電圧のアプリケーションにおける効率を向上させることができます。

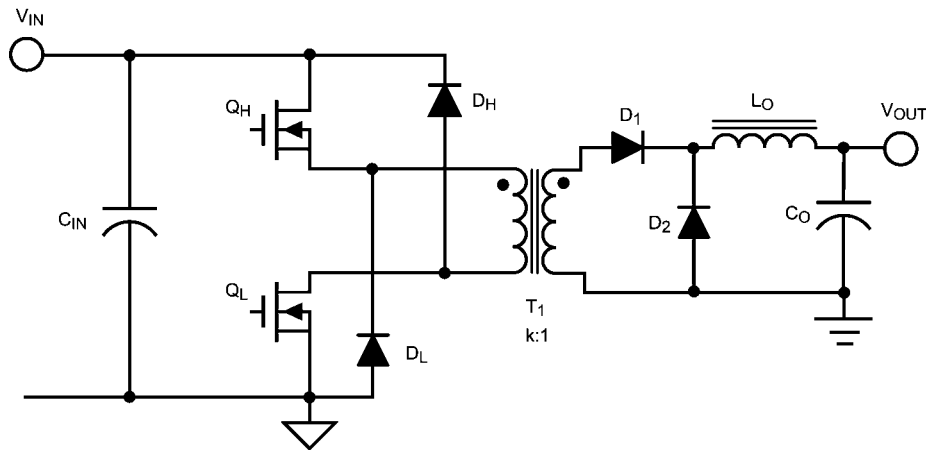
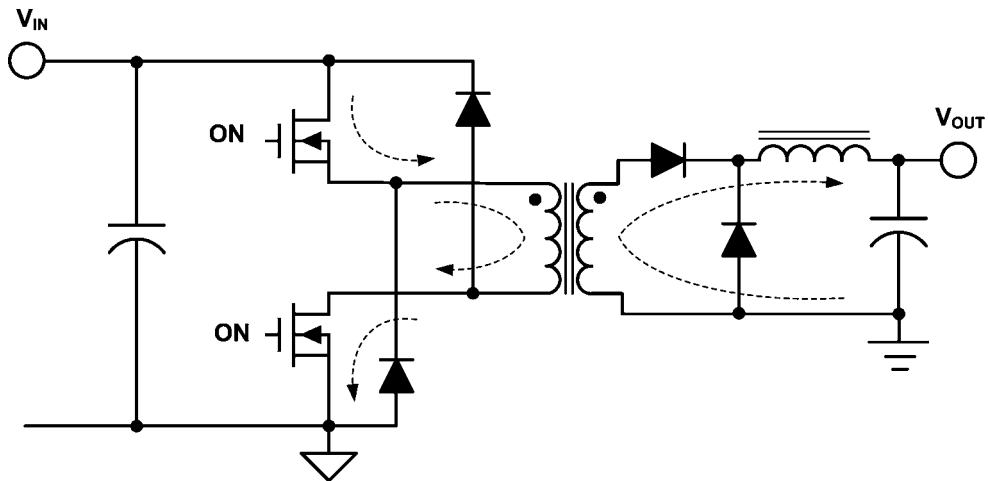


FIGURE 4. Two-Switch Forward Converter Topology

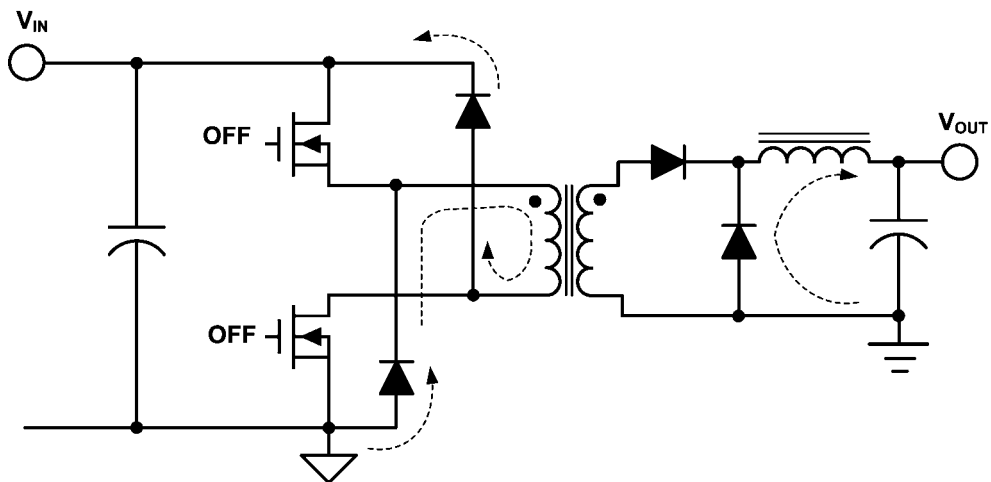
アプリケーション情報 (つづき)

Figure 5 に、2 スイッチ・フォワード型コンバータの 2 つの動作モードを示します。動作中、2 個の MOSFET は同時にターンオン/オフします。出力電圧は、MOSFET のデューティ・サイクルを変調することによってレギュレートされます。入力電圧 V_{IN} 、出力電圧 V_{OUT} 、デューティ・サイクル D 、整流ダイオードの順方向電圧降下 V_F 、およびトランスのターン比率 k の関係は、次式により定義されます。

$$D = \frac{k \times (V_{OUT} + V_F)}{V_{IN}}$$



(a) Current Paths when MOSFETs are Turned On



(b) Current Paths when MOSFETs are Turned Off

FIGURE 5. Operating Modes of Two-Switch Forward Converter

Figure 5(a) のように MOSFET がオンのとき、入力電圧は電源トランスの一次側に印加されます。電源トランスは入力電圧の印加によって磁化し、結合トランスを介して二次側回路へ電気が流れます。Figure 5(b) のように MOSFET がオフのとき、一次側への電流は遮断されます。電源トランスの残っている磁化インダクタンスが一次巻線の電圧を反転させ、2 個のクランプ・ダイオード D_H および D_L を強制的に導通させます。これが効果的に MOSFET 電圧を入力電圧までクランプし、電源トランスの一次巻線に極性が逆の入力電圧を印加して、トランスを消磁リセットします。

アプリケーション情報 (つづき)

電源トランスの一次側は、パワー MOSFET のオン時とオフ時でほぼ等しい大きさ (ただし極性は逆) の電圧を受けます。磁化と消磁の周期間のボルト秒バランスを保証するため、LM5015 では最大デューティ・サイクルを 50% 未満に抑制します。そのため LM5015 2 スイッチ・フォワード型レギュレータは、各スイッチング・サイクル時に必ず電源トランスを完全にリセットします。

また LM5015 は、2 スイッチ・フライバック型レギュレータの実現にも使用できます (Figure 14)。2 スイッチ・フライバック型コンバータで採用されている MOSFET の電圧も入力電圧にクランプされるので、入力電圧範囲は MOSFET の定格に近づきます。一般に、フライバック型コンバータはフォワード型コンバータよりも簡易で低コストです。ただし、フライバック型コンバータの方がリップル電流および電圧が高く、変換効率も通常低くなります。

アプリケーション情報 (つづき)

EN/UVLO 分圧回路の選択

EN ピンに接続されている 2 つの専用コンパレータが、入力アンダーボルテージ・ロックアウトとシャットダウン条件を実現するために使用されます。EN ピン電圧が 0.45V 未満の場合、コントローラは低消費電流のシャットダウン・モードにあり、このとき VIN 電流は $110\ \mu\text{A}$ に下がります。EN ピン電圧が 0.45V を超え 1.26V 未満の場合、コントローラはスタンバイ・モードにあり、このときすべての内部回路は動作状態になりますが、パワー MOSFET はディスエーブルになります。EN ピン電圧が 1.26V を超えると、コントローラは完全にイネーブルになり HO と LO の出力がスイッチングを開始します。Figure 6 に示すように、パワー・コンバータの最小動作電圧を設定するために、2 つの外付け抵抗を使用できます。EN ピン電圧が 1.26V のスレッシュホールドより低くなった場合、内部ヒステリシス (100mV のスレッシュホールド) が状態変化によるノイズを防止します。そのため、スタンバイ状態に移行するには EN ピン電圧が 1.16V に下がらなければなりません。R1 と R2 の抵抗値は次の式から求めます。V_{PWR}

は目標のターンオン電圧値、I_{DIVIDER} は R1 および R2 を流れるユーザー定義の電流値です。

$$R1 = \frac{V_{PWR} - 1.26V}{I_{DIVIDER}}$$

$$R2 = \frac{1.26V}{I_{DIVIDER} + 6\ \mu\text{A}}$$

例えば、V_{PWR} が 16V に達したときに LM5015 をイネーブルにする場合、I_{DIVIDER} に $500\ \mu\text{A}$ を選択すると、R1 が $29.4\text{k}\Omega$ 、R2 が $2.49\text{k}\Omega$ に設定されます。EN ピンの電圧が 6V を超えることがある場合は、外付け抵抗によって 6V 保護ツェナー・ダイオードへの電流を 4mA 未満に抑制する必要があります。選択した R1 抵抗の電力定格と電圧定格の両方を必ずチェックしてください (一部の 0603 抵抗は定格電圧が最大動作電圧 50V になっています)。

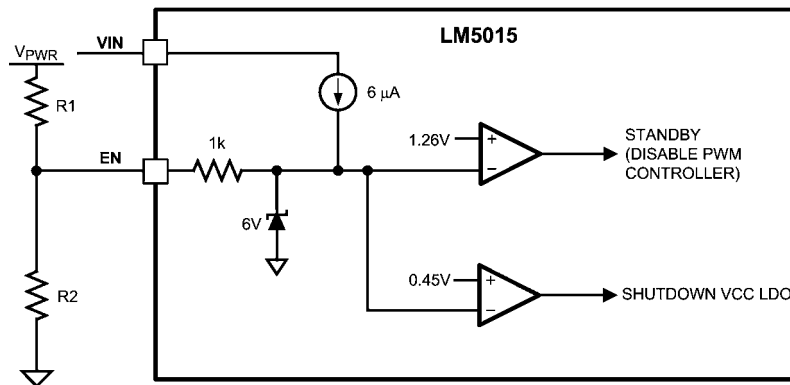


FIGURE 6. Basic EN (UVLO) Configuration

リモート・イネーブル機能は、Figure 7 に示されるように EN ピンにオープン・ドレイン・デバイスを接続して実現します。EN ピンに接続する MOSFET または NPN トランジスタが、レギュレータを低消費電力の「オフ」状態に強制します。ドレイン (または

コレクタ) に PN ダイオードを追加することによって、スタンバイ状態を実現するためのオフセットが得られます。スタンバイの利点は、VCC LDO がディスエーブルにならず、VCC によって動作する外部回路が動作したままになることです。

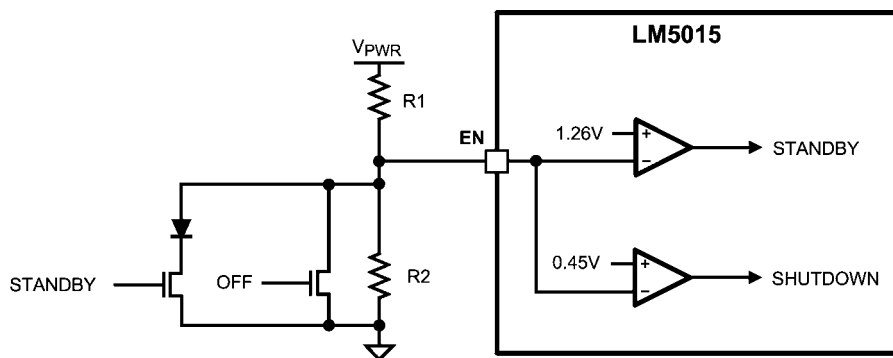


FIGURE 7. Remote Standby and Disable Control

アプリケーション情報 (つづき)

ソフトスタート

ソフトスタートは、Figure 8 に示すように SS ピンに接続された外付けコンデンサ C_{SS} によって実現されます。SS の放電用 MOSFET はシャットダウンやスタンバイ・モード時に導通します。SS ピンが Low のとき、SS バッファ・アンプによって COMP 電圧が PWM オフセット電圧 (1.3V) 未満に保たれ、それにより PWM パルスが抑止されます。EN ピンが 1.26V のスタンバイ・スレッシュホールドを超えると、イネーブル信号が SS の放電用

MOSFET をオフにして、 $11\mu\text{A}$ の内部電流ソースが SS コンデンサに充電できるようにします。COMP 電圧は、オープン・ドレインの SS バッファ・アンプによって制御される SS 電圧に追従します。 C_{SS} コンデンサは、出力電圧がレギュレートされエラー・アンプが COMP と PWM デューティ・サイクルの制御を開始するまで、COMP 電圧を徐々に上昇させます。 C_{SS} コンデンサは、 $11\mu\text{A}$ の内部電流ソースにより充電し続け、SS 電圧がエラー・アンプの正常な機能に干渉することを防止します。シャットダウン時、SS の放電用 MOSFET は C_{SS} コンデンサを放電するために導通します。

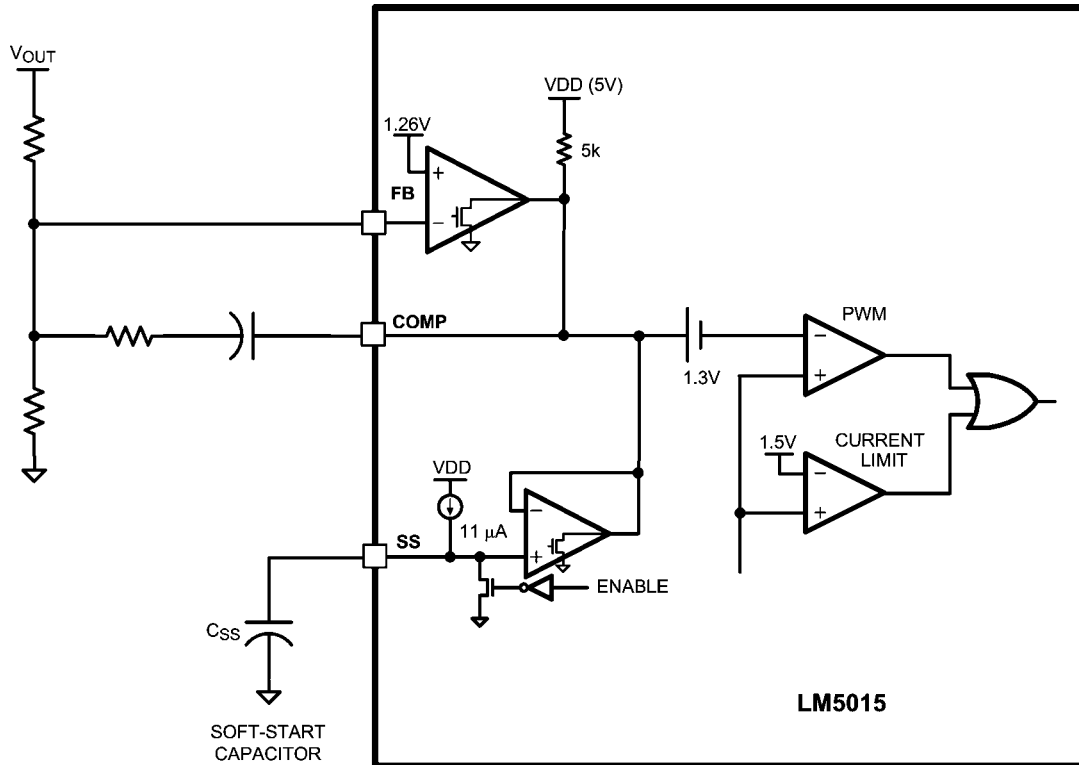


FIGURE 8. Soft-Start

アプリケーション情報 (つづき)

従来の絶縁型出力フィードバック設計

一次回路と二次回路の間で絶縁が必要とされる場合、通常はFBピンをAGNDに接続させて内部エラー・アンプをディスエーブルにするとともに、外部エラー・アンプを絶縁境界の二次側に採用します。Figure 9 に示すように、絶縁境界にフィードバック

ク信号を送るには、通常オプトカプラが使用されます。LM5015 は、 $5k\Omega$ の内部抵抗を介して COMP ピンのオプトカプラ・コレクタに内蔵プルアップを提供します。Figure 3 で使用されている同様の補償回路が、外付けの二次側エラー・アンプに適用されます。Figure 9 に示す LMV431A は、絶縁型出力電圧をレギュレートするのに必要なリファレンス電圧とエラー・アンプの両方を提供します。

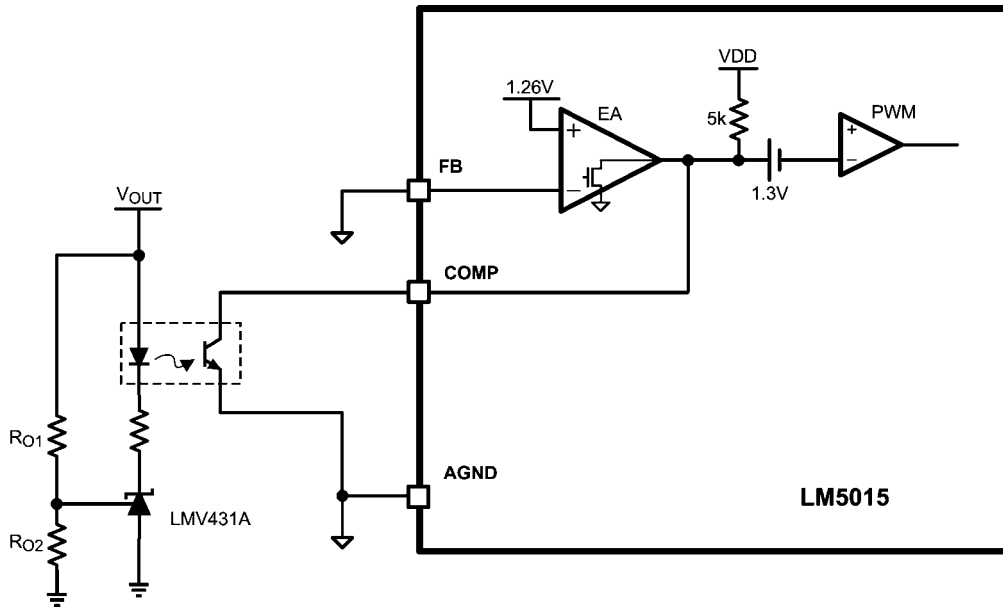


FIGURE 9. Conventional Isolated Feedback

CFBピンを使用した帯域幅の広い絶縁型フィードバック設計

LM5015 には、オプションで帯域幅の広いフィードバック・ループ設計用のカレント・ミラー回路も含まれています。Figure 10 に示すように、オプトカプラ・トランジスタのエミッタは CFB ピンと接続し、コレクタは外付けの $1k\Omega$ 抵抗を介して VCC と接続できます。VCC への $1k\Omega$ 抵抗を使用し、オプトカプラ電流を $10mA$ 未満に抑制することによって CFB ピンを保護します。オプトカプラ・コレクタとグラウンドの間に $1k\Omega$ 抵抗を導入して、 V_{CE} を $V_{CC(max)}$ の 50% 未満に抑えることにより、オプトカプラを過電圧から保護します。出力電圧がレギュレーションにまで至らない場合、CFB ピンには電流が流れ込まず、LM5015 の PWM は最大デューティ・サイクルで動作します。

アプリケーション情報 (つづき)

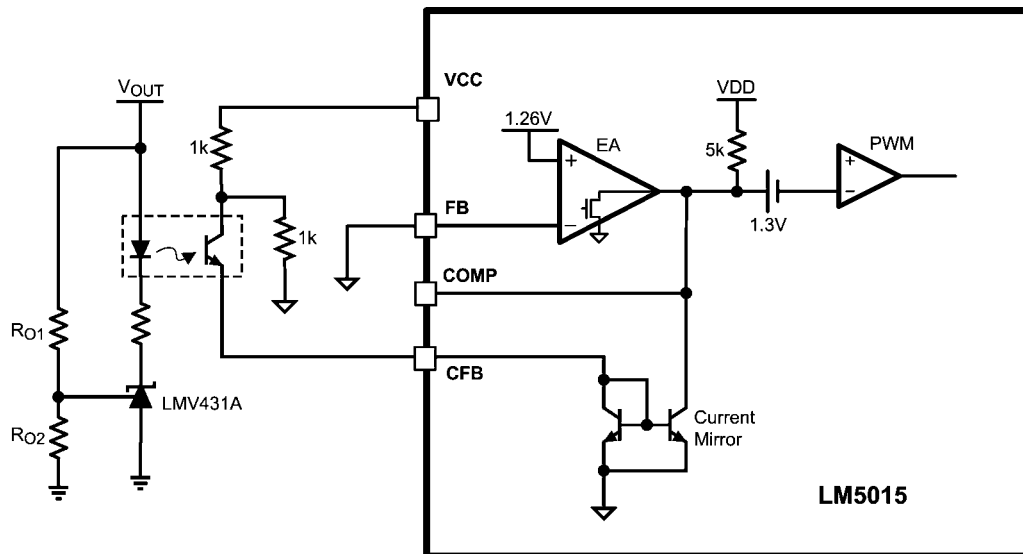


FIGURE 10. High bandwidth Isolated Feedback Using CFB Pin

2個の外付けプルアップ抵抗およびプルダウン抵抗はAC信号のために効果的に並列接続され、オプトカプラに $0.5k\Omega$ のコレクタ抵抗を生じさせます。この抵抗は内部プルアップ抵抗の $1/10$ であり、オプトカプラ・トランジスタのコレクタベース容量に関連するポールは、10 倍の周波数にプッシュアウトされます。オプトカプラのポールを高い周波数へ移動させることにより、従来の絶縁型出力フィードバック設計よりもループを広帯域化できます (Figure 9 を参照)。

出力電圧

通常、出力電圧は Figure 11 に示す分圧抵抗によって設定されます。V_O へのレギュレータの出力電圧を設定するには、2 個の抵抗が次式を満たす必要があります。

$$\frac{R_{O2}}{R_{O1}} = \frac{V_{REF}}{V_O - V_{REF}}$$

V_{REF} はエラー・アンプのリファレンス電圧であり、LM5015 の内部エラー・アンプでは 1.26V です。

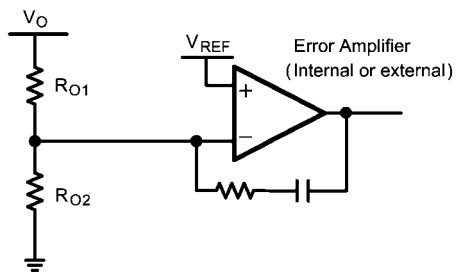


FIGURE 11. Output Voltage Setting

絶縁型設計では、リファレンスおよびエラー・アンプは二次側に配置されます。LMV431A (V_{REF} の公称値は 1.24V) を使用した絶縁型フィードバック設計で出力 5V を得るには、上記の式によって定められるフィードバック分圧抵抗比が 0.330 となります。R_{O1} に 24.3kΩ を選ぶと、R_{O2} は 8.06kΩ となります。内部エラー・アンプを使用した同様の非絶縁型コンバータの設計

では分圧抵抗比は 0.337 となるので、R_{O1} に 24.3kΩ を選択した場合、R_{O2} は 8.20kΩ になります。

必要な出力電圧を設定するために、場合によって R_{O1} と R_{O2} のいずれか、または両方で複数の抵抗を直列または並列で組み合わせます。出力電圧設定の精度は、分圧抵抗の許容差ならびに V_{REF} の精度によって決まります。LM5015 の内部 V_{REF} の精度は 1.5% であり、最も一般的なチップ抵抗の許容差は 1% なので、内部エラー・アンプと 1% 抵抗を使用した場合に達成可能な出力精度は約 2.5% です。出力電圧の精度をさらに高めるには、より高精度な外部リファレンス電圧と、より許容差の狭い (0.1% 程度) 抵抗を R_{O1} および R_{O2} に使用します。

プリント基板レイアウト

LM5015 電流センスと PWM コンパレータは非常に高速で動作するため、短いノイズ・パルスにも応答してしまう可能性があります。HO、LO、COMP、EN、VCC、RT の各ピンに接続する部品はできるだけ IC の近くに配置してください。そうすれば、プリント基板配線上に乗るノイズを最小限に抑えられます。効率を低下させ、伝導と放射ノイズを増加させる寄生インダクタンスを最小限に抑えるために、LM5015 の HO および LO 出力ピンから電源経路インダクタ、トランス、コンデンサへの接続には短く広い導体を使用する必要があります。VIN ピンと AGND ピンの間、PVIN ピンと PGND ピンの間、VCC ピンと AGND ピンの間にセラミック・デカップリング・コンデンサを使用することを推奨します。グラウンド電位差によるクロック・ジッタを避けるために、短い直接接続を使用してください。高い周波数領域での性能を維持し、温度や印加される電圧による変動を小さくするためには、小型の表面実装パッケージの X7R または X5R が適しています。

LM5015 を使用するアプリケーションで通常の動作で接合部温度が高くなる場合、IC パッケージ裏面の露出金属パッドからプリント基板のグラウンド・プレーンに通じる複数のスルーホールが IC からの放熱に役立ちます。最終製品のプリント基板の配置を適切にし、空気流の利用と組み合わせると、接合部温度の上昇を抑えやすくなります。強制空冷を使用する場合は、入力/出力コンデンサやインダクタ、トランスなどの大型部品によって空気流が妨げられる場所に LM5015 を配置しないように注意してください。

アプリケーションの例

以下の回路は、LM5015 スイッチング・レギュレータ IC を利用した DC/DC コンバータの 4 つの例を示しています。

1. 48V 入力、5V 2.5A 出力の非絶縁型 2 スイッチ・フォワード型
2. 48V 入力、5V 2.5A 出力の絶縁型 2 スイッチ・フォワード型
3. 48V 入力、5V 2.5A 出力の絶縁型 2 スイッチ・フライバック型コンバータ
4. 入力 / 出力動作範囲 5V ~ 15V の 1:1 の DC/DC トランス

48V 非絶縁型 2 スイッチ・フォワード型

Figure 12 に示す非絶縁型 2 スイッチ・フォワード型コンバータは、レギュレート電圧の設定に内部リファレンス電圧を利用します。この出力は 2.5A で +5V で、入力電圧は 36V ~ 72V の範囲で変動可能です。スイッチング周波数は 300kHz とします。出力がレギュレートされているとき、トランス (T1) の補助巻線が LM5015 の給電用の 10V を供給します。これにより内蔵の高耐圧 VCC LDO レギュレータがデイスエーブルになり、効率が向上します。コンバータをシャットダウンするには、オープンコレクタまたはオープンドレイン・トランジスタによって EN 入力を 1.26V 未満に駆動します。SYNC 入力に外部同期周波数を使用できます。

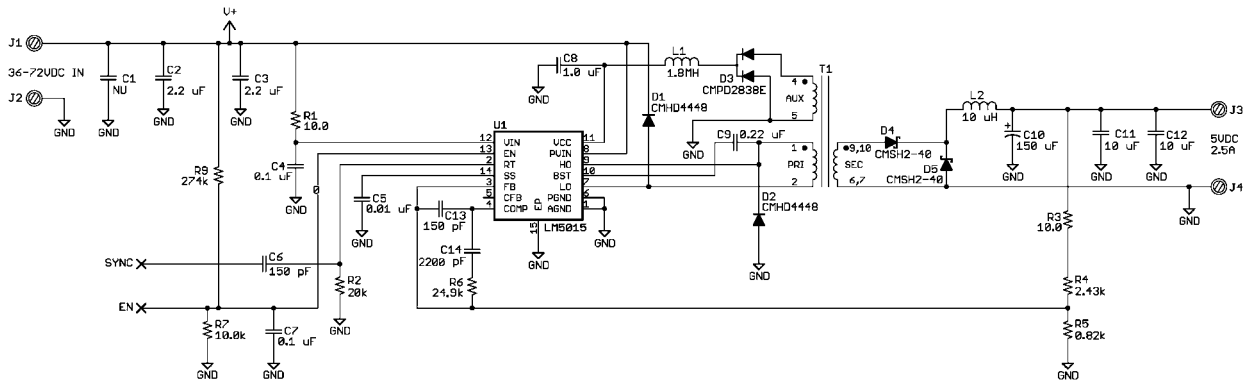


FIGURE 12. Non-Isolated Two-Switch Forward

アプリケーションの例 (つづき)

48V 絶縁型 2 スイッチ・フォワード型

Figure 13 に示す絶縁型 2 スイッチ・フォワード型コンバータは、絶縁された二次回路側にある 1.24V リファレンス電圧 (LMV431A) をレギュレート電圧の設定に利用します。FB ピン

をグラウンドに接続すると、LM5015 内部エラー・アンプはディスエーブルされます。LMV431A は、COMP ピン電圧を設定するオプトカプラ LED に流れる電流を制御します。この出力は 2.5A で +5V で、入力電圧は 36V ~ 72V の範囲が可能です。スイッチング周波数は 300kHz とします。EN および SYNC 入力の機能は前述の例の回路と同じです。

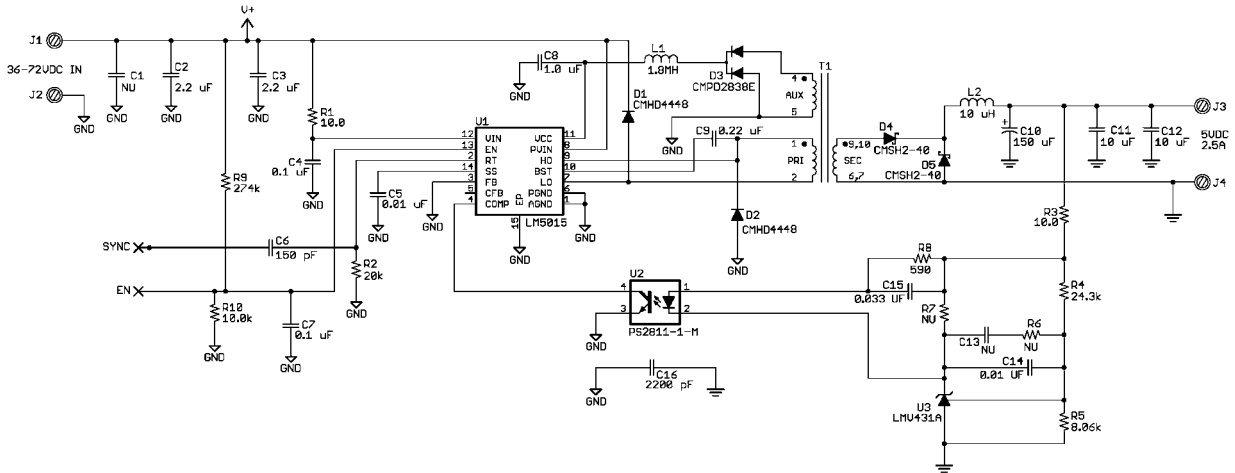


FIGURE 13. Isolated Two-Switch Forward

絶縁型 2 スイッチ・フライバック型

Figure 14 に示す絶縁型 2 スイッチ・フライバック型コンバータは、絶縁された二次回路側にある 1.24V リファレンス電圧 (LMV431A) をレギュレート電圧の設定に利用します。FB ピンをグラウンドに接続すると、LM5015 内部エラー・アンプはディスエーブルされます。LMV431A は、COMP ピン電圧を設定するオプトカプラ LED に流れる電流を制御します。この出力は 2.5A で +5V で、入力電圧は 36V ~ 72V の範囲が可能です。スイッチング周波数は 300kHz とします。フライバック型コンバー

タは Figure 13 に示したフォワード型コンバータの例ほど複雑ではありません。ただし、フライバック型コンバータの方が電圧および電流で発生する入出力リップルが高く、変換効率も約 2% 低くなります。EN および SYNC 入力の機能は前述の例の回路と同じです。

この回路は、ディスクリート・パワー MOSFET を必要としない、低コストな絶縁型 Power over Ethernet (PoE) パワー・デバイス (PD) アプリケーション用として LM5073 とともに使用することができます。

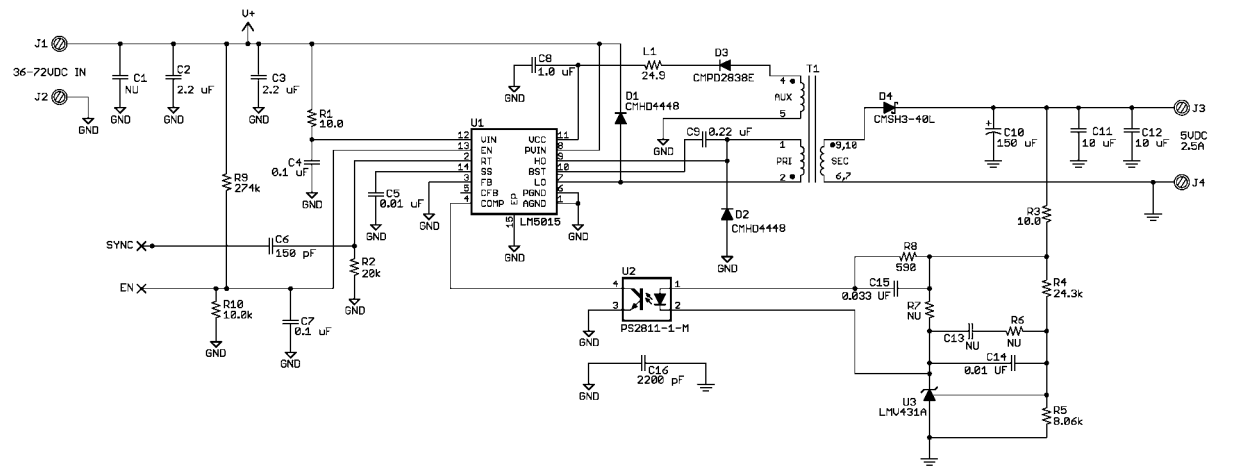


FIGURE 14. Isolated Two-Switch Flyback

アプリケーションの例 (つづき)

DC/DCトランス

Figure 15 に示す DC/DCトランスは、グラウンド絶縁により入力電圧から出力電圧への 1:1 変換を可能にします。この回路は、開ループ状態において LM5015 の最大デューティ・サイクル上限で動作します。電源トランスの一次側対二次側のターン比率

は 1:2 (一次側 : 二次側) です。したがって最大デューティ・サイクル 0.5 では、出力電圧が入力電圧にほぼ等しくなります。低負荷および無負荷状態では、出力を過電圧から保護する簡易な手段として、ツェナー・ダイオード Z1 を出力レールで使用します。この回路例の最大負荷は 0.3A、動作電圧範囲は 5V ~ 15V です。

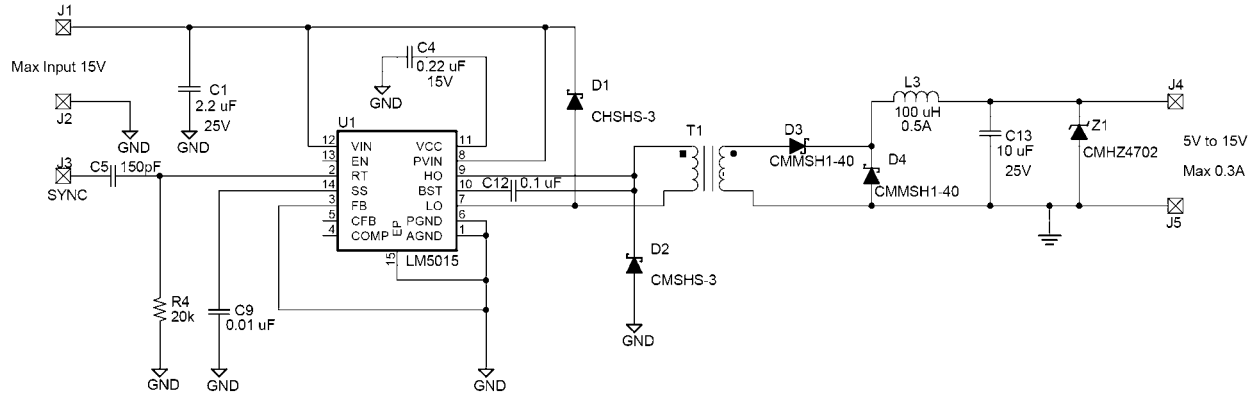
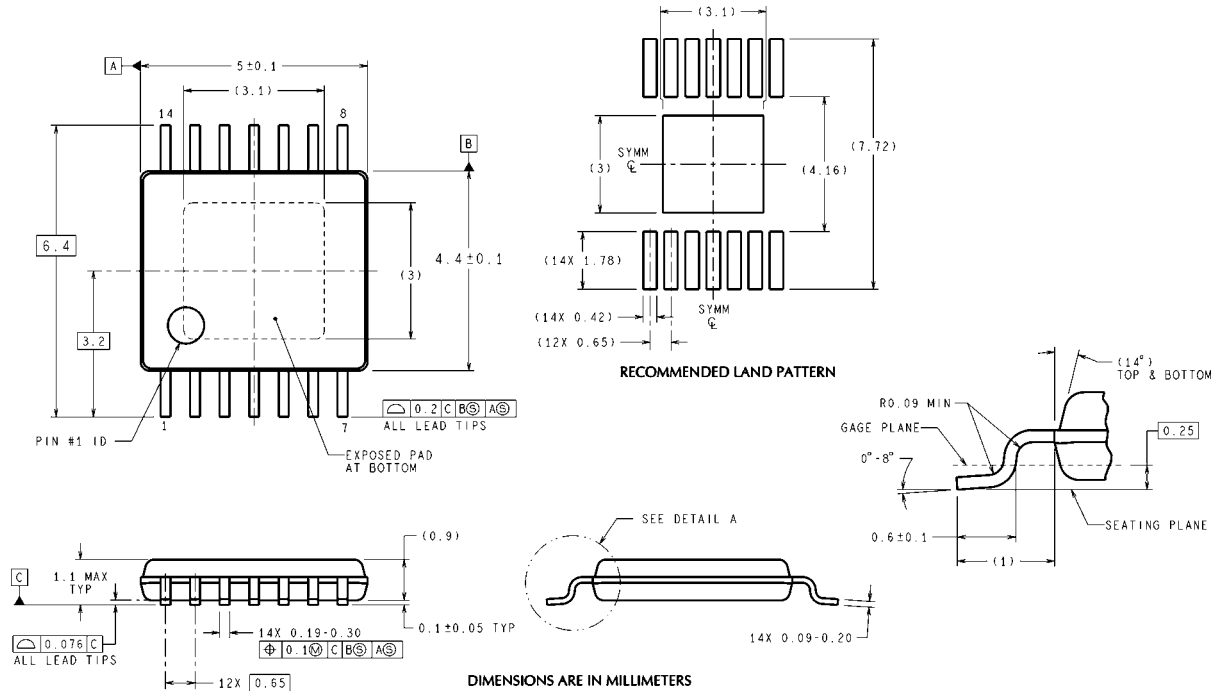


FIGURE 15. DC-DC Transformer

外形寸法図 単位は millimeters



**14-Lead Exposed Pad Package
NS Package Number MXA14A**

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務を負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2011 National Semiconductor Corporation
製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

本資料に掲載されているすべての回路の使用に起因する第三者の特許権その他の権利侵害に関して、弊社ではその責を負いません。また掲載内容は予告無く変更されることがありますのでご了承ください。

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということの意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2012, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上