

LM5576

LM5576/LM5576Q SIMPLE SWITCHER® 75V, 3A Step-Down Switching Regulator



Literature Number: JAJSAK0

LM5576

SIMPLE SWITCHER[®] 入力 75V、出力 3A、降圧型スイッチング・レギュレータ

概要

LM5576は使い勝手の良いSIMPLE SWITCHER[®]降圧型レギュレータで、最小限の部品を使用して堅牢な電源の設計、最適化を行うことができます。入力電圧 6 ~ 75V で動作し、連続出力電流は 3A です。170m Ω 、N チャネル MOSFET を内蔵しています。エミュレーテッド電流モード・アーキテクチャの採用により、内部ライン・レギュレーション、高速負荷応答を実現するとともに、電流モード・レギュレータにありがちな狭いデューティ・サイクルによる制約がない状態でのループ補償が容易になっています。動作周波数は 50kHz ~ 500kHz の範囲で設定が可能のため、サイズと効率の点で最適化が図れます。EMI を低減するために、周波数同期ピンを使用して LM2557x および LM557x ファミリの複数の IC を互いに同期させた動作や、外部クロックとの同期動作が可能です。LM5576 では、サイクルごとの電流制限、短絡保護、サーマル・シャットダウン、外部シャットダウンを非常に安定した状態で行うことができます。放熱を助ける露出型ダイ・アタッチ・パッドを組み込んで消費可能な電力を増大させた TSSOP-20EP パッケージで供給されます。LM5576 は、WEBENCH[®] オンライン設計支援ツールのフルセットでサポートされています。

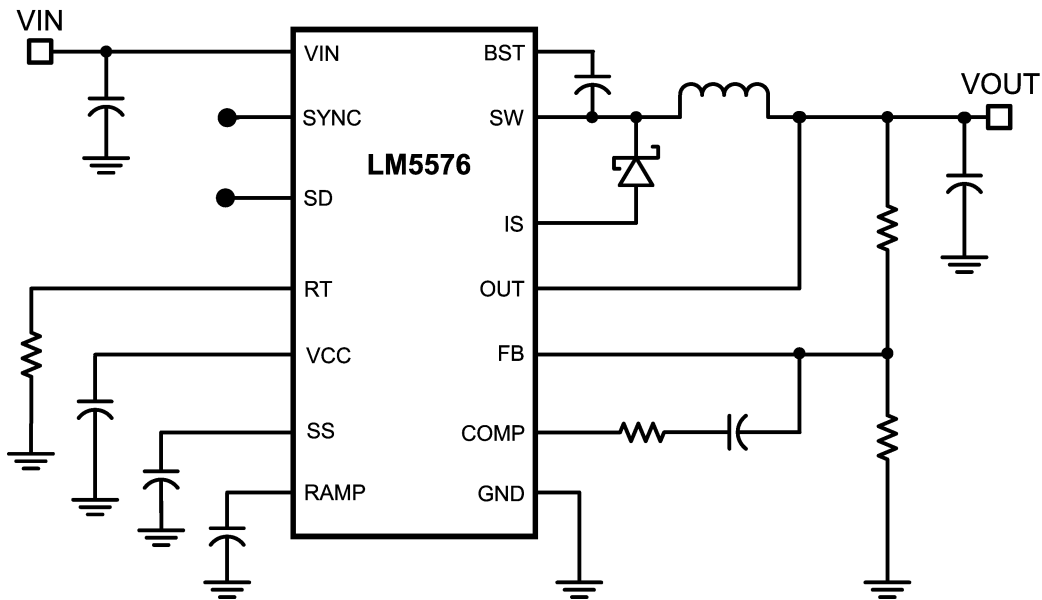
特長

- 75V、170m Ω 、N チャネル MOSFET 内蔵
- 6V から 75V までの広い入力電圧範囲
- 設定可能な出力電圧の下限は 1.225V
- リファレンス精度 1.5%
- 動作周波数は単一抵抗を使用して 50kHz ~ 500kHz の範囲で設定可能
- マスタ / スレーブ型周波数同期機能
- 設定可能なソフトスタート
- エミュレーテッド電流モード制御アーキテクチャ
- 広帯域エラー・アンプ
- 保護機能内蔵


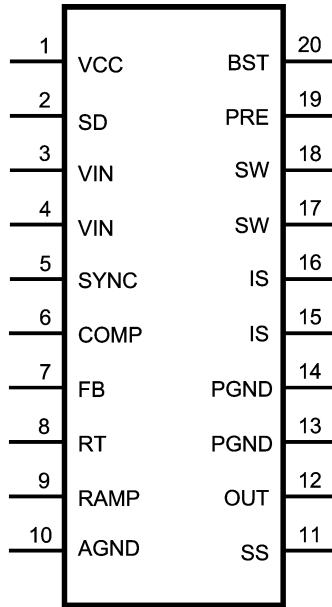
パッケージ

TSSOP-20EP (露出パッド)

等価アプリケーション回路



WEBENCH[®] はナショナル セミコンダクターの登録商標です。

 配置図


Top View
20-Lead TSSOP

製品情報

Order Number	Package Type	NSC Package Drawing	Supplied As
LM5576MH	Exposed Pad TSSOP-20	MXA20A	73 Units in Rail
LM5576MHX	Exposed Pad TSSOP-20	MXA20A	2500 Units on Tape and Reel

ピン説明

ピン番号	ピン名	説明	アプリケーション情報
1	VCC	バイアス・レギュレータ出力	Vcc は 9V までの Vin に追従します。Vin 電圧が 9V を超えた場合、Vcc は 7V レギュレート出力になります。0.1 μ F から 1 μ F のセラミック・デカップリング・コンデンサが必要です。内部消費電力を抑える目的で Vcc に 7.5V ~ 14V の外部電圧を印加することができますようになっています。
2	SD	シャットダウンまたは UVLO 入力	SD ピン電圧を 0.7V 以下未満にするとレギュレータは低消費電力モードに移行します。SD ピンに 0.7V から 1.225V の範囲の電圧を与えるとレギュレータはスタンバイ・モードになります。SD ピン電圧を 1.225V より高くすればレギュレータは通常動作になります。外付けの分圧抵抗を使うことでライン・アンダーボルテージ・シャットダウン・スレッシュホルトを設定可能です。SD ピンを開放にすると内蔵された 5 μ A プルアップ電流源がレギュレータを通常動作モードに維持します。
3, 4	Vin	入力電源電圧	公称動作範囲は 6V ~ 75V
5	SYNC	外部同期入力または出力	外部プルダウン抵抗を使うことで内蔵発振周波数を外部クロックに同期させることができます。複数の LM5576 デバイスは互いの SYNC ピンを接続すると同期動作します。
6	COMP	内部エラー・アンプ出力	このピンと FB ピンの間にループ補償ネットワークを接続します。
7	FB	フィードバック	内部エラー・アンプの反転入力に接続されています。レギュレーションのスレッシュホルトは 1.225V です。
8	RT	発振回路周波数設定入力	このピンと AGND の間に接続した抵抗によって内蔵発振回路の発振周波数が決まります。
9	RAMP	ランプ制御信号	このピンと AGND ピンとの間に接続した外付けコンデンサによって、電流モード制御で使われるランプの傾きが決まります。推奨容量範囲は 50pF から 2000pF です。
10	AGND	アナログ・グラウンド	レギュレータ制御回路の内部基準電位です。
11	SS	ソフトスタート	外付けコンデンサと内蔵 10 μ A 電流源によって、エラー・アンプ・リファレンスの立ち上がり時定数が決まります。スタンバイ・モードの場合、Vcc アンダーボルテージ・ロックアウトの場合、あるいはサーマル・シャットダウンの場合に、SS ピンは Low に維持されます。
12	OUT	出力電圧接続	レギュレートされた出力電圧を直接接続します。
13, 14	PGND	電源グラウンド	PRE スイッチと IS センス抵抗の基準電位です。
15, 16	IS	電流センス	フライホイール・ダイオードの電流センス接続です。内部センス抵抗とサンプル/ホールド回路が、オフ期間終了直前のダイオード電流をセンスします。この電流センスによってエミュレート電流ランプの DC レベルが決まります。
17, 18	SW	スイッチ・ノード	内蔵 FET のソース・ピンです。SW ピンには外付けショットキ・ダイオードと降圧インダクタを接続します。
19	PRE	ブートストラップ・コンデンサのプリチャージ	負荷がきわめて軽い状態、あるいは LM5576 がイネーブルになる前に出力がプリチャージされることがあるアプリケーションで、ブートストラップ・コンデンサの充電を行うために、SW ピンに接続します。内部プリチャージ MOSFET は、降圧スイッチの各オン期間サイクルの直前 265ns にわたってターンオンします。

ピン説明 (つぎ)

ピン番号	ピン名	説明	アプリケーション情報
20	BST	ブースト入力	BST ピンと SW ピンの間に外付けコンデンサが必要です。推奨は 0.022 μ F セラミック・コンデンサです。このコンデンサは降圧スイッチのオフ期間中に内蔵ダイオードを介して V_{CC} で充電されます。
NA	EP	露出パッド	デバイス下面の露出金属パッドです。放熱効率を高めるために、このパッドをプリント板のグラウンド層に接続することを推奨します。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

$V_{IN} \sim GND$	76V
BST $\sim GND$	90V
PRE $\sim GND$	76V
SW $\sim GND$ (安定状態)	- 1.5V
BST $\sim V_{CC}$	76V
SD、 $V_{CC} \sim GND$	14V
BST $\sim SW$	14V

OUT $\sim GND$ V_{in} に制限
 SYNC、SS、FB、RAMP と GND 間 7V

ESD 定格 (Note 2)

人体モデル 2kV
 保存温度範囲 - 65 ~ + 150

動作定格 (Note 1)

V_{IN} 6V ~ 75V
 接合部動作温度範囲 - 40 ~ + 125

電気的特性

標準書体の規格は $T_J = 25$ に対して適用され、太字の規格は接合部の全動作温度範囲で適用されます。特記のない限り、以下の規格は、 $V_{IN} = 48V$ 、 $R_T = 32.4k$ の場合に適用されます。(Note 3)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
STARTUP REGULATOR						
VccReg	Vcc Regulator Output		6.85	7.15	7.45	V
	Vcc LDO Mode turn-off			9		V
	Vcc Current Limit	Vcc = 0V		25		mA
VCC SUPPLY						
	Vcc UVLO Threshold	(Vcc increasing)	5.03	5.35	5.67	V
	Vcc Undervoltage Hysteresis			0.25		V
	Bias Current (lin)	FB = 1.3V		3.4	4.5	mA
	Shutdown Current (lin)	SD = 0V		57	85	μA
SHUTDOWN THRESHOLDS						
	Shutdown Threshold	(SD Increasing)	0.47	0.7	0.9	V
	Shutdown Hysteresis			0.1		V
	Standby Threshold	(Standby Increasing)	1.17	1.225	1.28	V
	Standby Hysteresis			0.1		V
	SD Pull-up Current Source			5		μA
SWITCH CHARACTERISTICS						
	Buck Switch Rds(on)			170	340	$m\Omega$
	BOOST UVLO			3.8		V
	BOOST UVLO Hysteresis			0.56		V
	Pre-charge Switch Rds(on)			70		Ω
	Pre-charge Switch on-time			265		ns
CURRENT LIMIT						
	Cycle by Cycle Current Limit	RAMP = 0V	3.6	4.2	5.1	A
	Cycle by Cycle Current Limit Delay	RAMP = 2.5V		100		ns
SOFT-START						
	SS Current Source		7	10	14	μA
OSCILLATOR						
	Frequency1		180	200	220	kHz
	Frequency2	$R_T = 11k\Omega$	425	485	545	kHz
	SYNC Source Impedance			11		$k\Omega$
	SYNC Sink Impedance			110		Ω
	SYNC Threshold (falling)			1.3		V
	SYNC Frequency	$R_T = 11k\Omega$	550			kHz
	SYNC Pulse Width Minimum		15			ns

電气的特性 (つづき)

標準書体の規格は $T_J = 25$ に対して適用され、太字の規格は接合部の全動作温度範囲で適用されます。特記のない限り、以下の規格は、 $V_{IN} = 48V$ 、 $R_T = 32.4k$ の場合に適用されます。(Note 3)

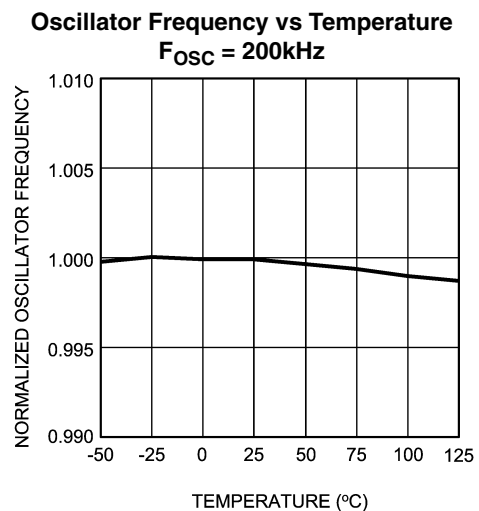
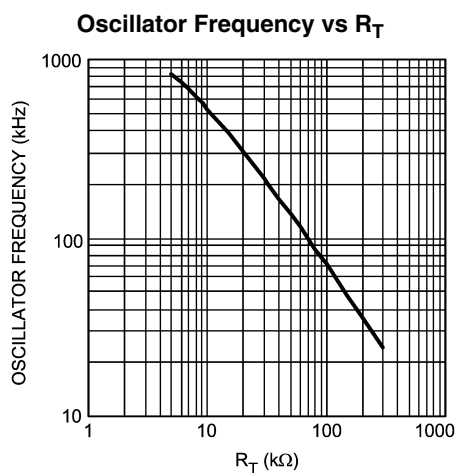
Symbol	Parameter	Conditions	Min	Typ	Max	Units
RAMP GENERATOR						
	Ramp Current 1	$V_{in} = 60V$, $V_{out}=10V$	235	275	315	μA
	Ramp Current 2	$V_{in} = 10V$, $V_{out}=10V$	18	25	32	μA
PWM COMPARATOR						
	Forced Off-time		416	500	575	ns
	Min On-time			80		ns
	COMP to PWM Comparator Offset			0.7		V
ERROR AMPLIFIER						
	Feedback Voltage	$V_{fb} = COMP$	1.207	1.225	1.243	V
	FB Bias Current			17		nA
	DC Gain			70		dB
	COMP Sink / Source Current		3			mA
	Unity Gain Bandwidth			3		MHz
DIODE SENSE RESISTANCE						
D_{SENSE}				42		$m\Omega$
THERMAL SHUTDOWN						
T_{sd}	Thermal Shutdown Threshold			165		$^{\circ}C$
	Thermal Shutdown Hysteresis			25		$^{\circ}C$
THERMAL RESISTANCE						
θ_{JC}	Junction to Case			6		$^{\circ}C/W$
θ_{JA}	Junction to Ambient			40		$^{\circ}C/W$

Note 1: 絶対最大定格とは、その値を超えて動作させると、デバイスが破損する可能性があるリミット値のことで、動作定格とは、特定の性能における動作が保証されている各種条件のことで、保証されている仕様および試験条件については、「電气的特性」を参照してください。

Note 2: 使用したテスト回路は人体モデルに基づき、100pFのコンデンサから直列抵抗 1.5k を通して各ピンに放電させます。

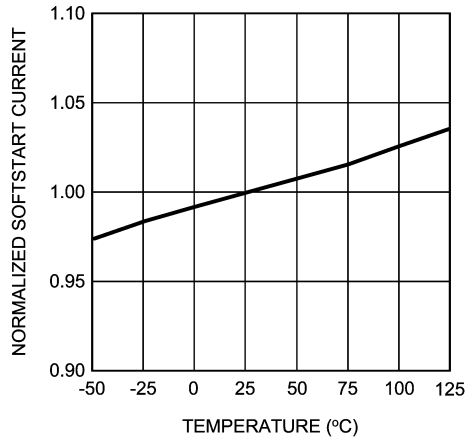
Note 3: 25 時の Min/Max 各リミット値は 100%テストされます。全温度範囲でのリミット値は、統計的品質管理 (SQC) 手法によって決められた補正データを加味して保証されます。これらのリミット値は、ナショナル セミコンダクターの平均出荷品質レベル (AOQL) の計算に使用されます。

代表的な性能特性

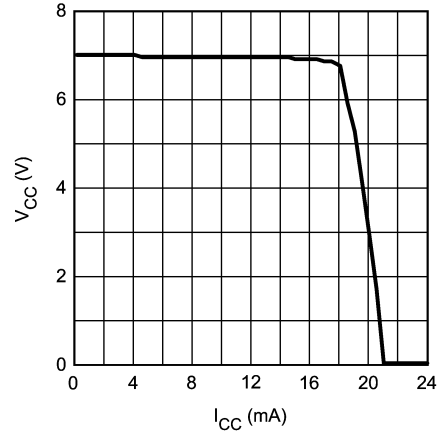


代表的な性能特性 (つぎ)

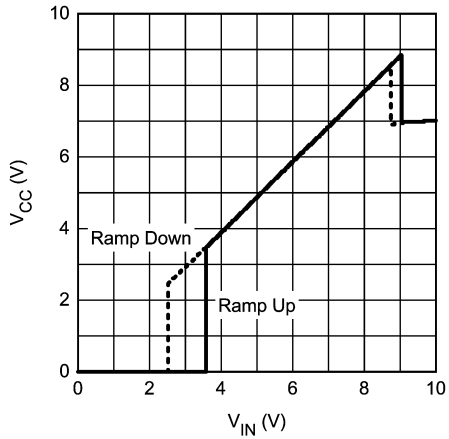
Soft Start Current vs Temperature



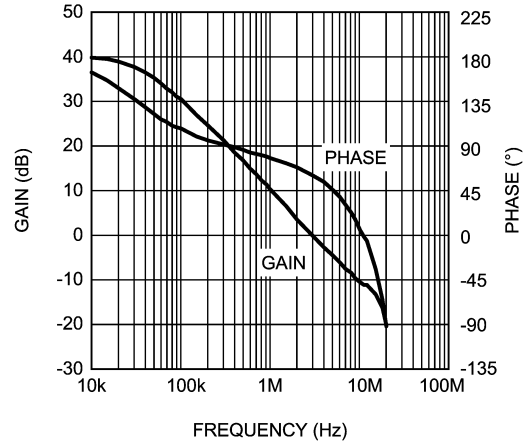
V_{CC} vs I_{CC}
V_{IN} = 12V



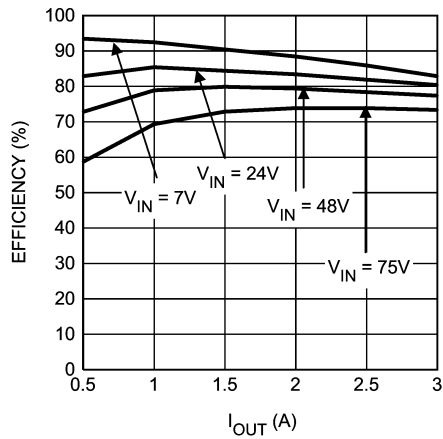
V_{CC} vs V_{IN}
R_L = 7k



Error Amplifier Gain/Phase
A_{VCL} = 101



Demoboard Efficiency vs I_{OUT} and V_{IN}



代表的なアプリケーション回路とブロック図

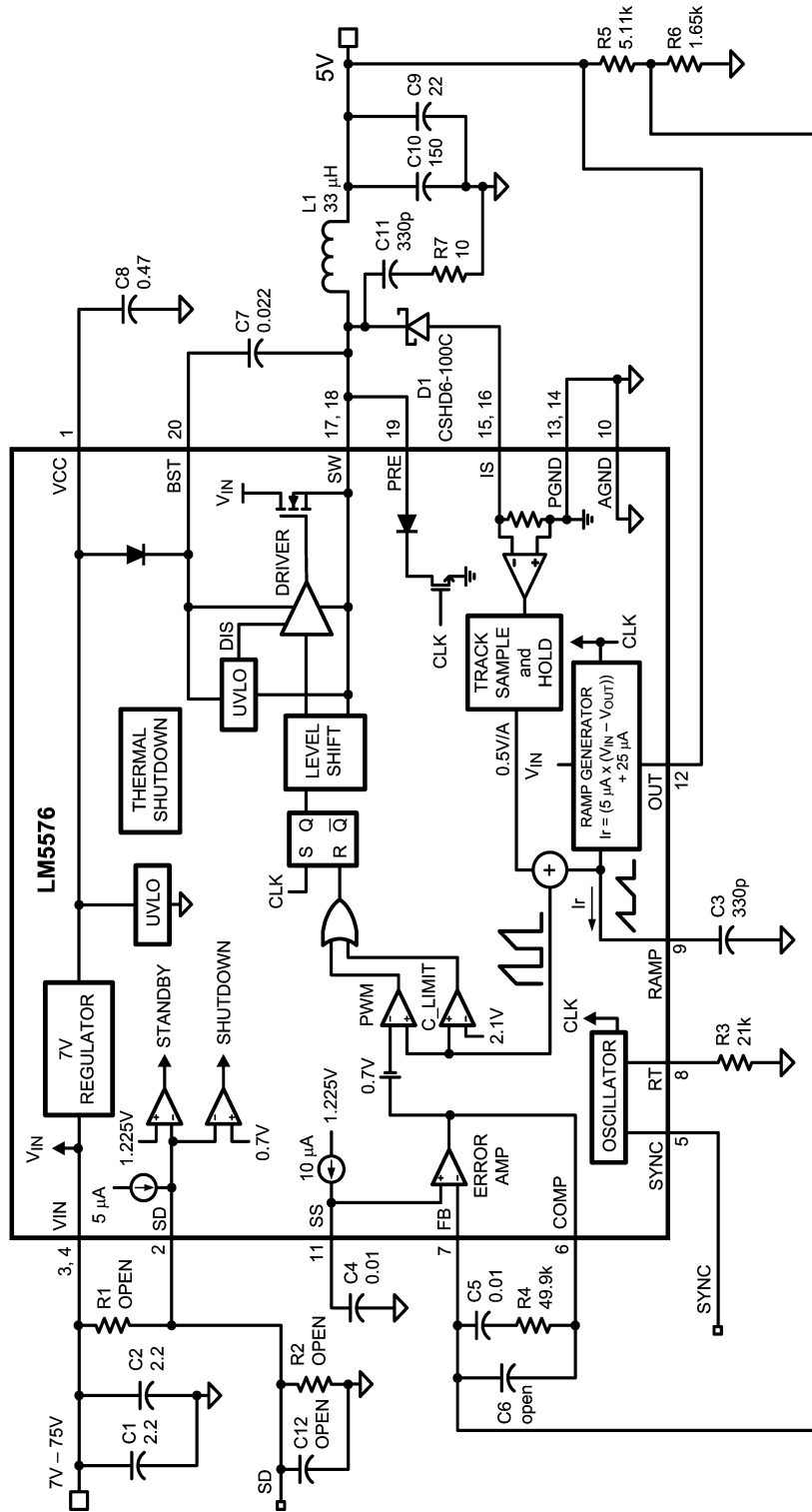


FIGURE 1.

動作の詳細

LM5576 は、できる限り少ない外付け部品で効率的な高耐圧降圧型レギュレータを実現するために必要なすべての機能を備えたスイッチング・レギュレータです。使い勝手の良いこのレギュレータは 3A の電流出力が可能な耐圧 75V の N チャネル FET を内蔵しています。レギュレータはエミュレート電流ランプ方式による電流モードによって制御されます。ピーク電流モード制御は、入力電圧フィードフォワード、サイクルごとの電流制限、ループ補償が簡単という特長を原理的に備えています。エミュレート電流ランプの採用によって、パルス幅変調回路のノイズによる影響を抑えるとともに、高入力電圧アプリケーションでデューティ・サイクルがきわめて小さい状態でも信頼性の高い処理を実現しています。動作周波数は 50kHz ~ 500kHz の範囲で設定可能です。外部同期ピンを備え、複数の LM5576 レギュレータを互いに同期させた動作や、外部クロックへの同期動作が可能です。出力電圧の下限は 1.225V まで対応しています。そのほか、電流制限、サーマル・シャットダウン、外部シャットダウン機能を備えています。放熱を助ける露出ダイ・アタッチ・パッドを組み込んで消費可能な電力を増大させた TSSOP-20EP パッケージで供給されます。

LM5576 の機能ブロック図と代表的なアプリケーション回路例を Figure 1 に示します。レギュレートされていない高入力電圧から効率的に降圧する目的で、LM5576 は数多くのアプリケーションに適用することが可能です。このデバイスは、テレコム、産業機器の各パワー・バス電圧範囲に適合しています。

高耐圧スタートアップ・レギュレータ

LM5576 はデュアル・モードの内部高耐圧スタートアップ・レギュレータを内蔵し、PWM コントローラとブートストラップ MOSFET ゲート・ドライバに必要な V_{CC} バイアス電圧を生成します。入力ピン

(VIN) は 75V までの入力電圧に直接接続可能です。入力電圧が 9V 未満の場合、内蔵の低ドロップアウト・スイッチが V_{CC} を V_{in} に内部で接続します。したがって 9V 未満では V_{CC} は V_{in} にほぼ等しくなります。 V_{in} 電圧が 9V を超える場合、低ドロップアウト・スイッチがディスエーブルされる代わりに V_{CC} レギュレータがイネーブルになって、 V_{CC} をおよそ 7V に維持します。このようなデュアル・モード・レギュレータの採用によって、6V から 75V の広い動作電圧範囲を実現しています。

V_{CC} レギュレータの出力は 25mA に電流制限されています。レギュレータは電源オン時に V_{CC} ピンに接続されているコンデンサに電流を供給します。 V_{CC} ピンの電圧が V_{CC} UVLO スレッシュホールド 5.35V を超え、かつ SD ピン電圧が 1.225V を超えていれば、出力スイッチはイネーブルになりソフトスタート・シーケンスが始まります。 V_{CC} が 5.0V を下回るか SD ピンが 1.125V を下回るまで出力スイッチはイネーブルの状態を続けます。

別電圧を V_{CC} ピンに与えて IC の消費電力を抑えることが可能です。7.3V を超える電圧を V_{CC} ピンに印加すると内部レギュレータはシャットオフされ IC の消費電力が抑えられます。 V_{CC} レギュレータが持つ直列パス・トランジスタは V_{CC} と V_{in} 間のダイオードで構成されますが、通常動作時にこのダイオードを順バイアスすることはできません。したがって V_{CC} に印加する別電圧は V_{in} 電圧を超えてはなりません。

高耐圧アプリケーションでは、 V_{in} ピン電圧が絶対最大電圧定格 76V を超えないように特に注意する必要があります。ライン変動または負荷変動を原因として V_{in} ラインに絶対最大定格を超える電圧リンギングが生じると IC が破壊される場合があります。適切な PC ボード・レイアウトに加えて V_{in} と GND ピンの近くに良質のバイパス・コンデンサを配置してください。

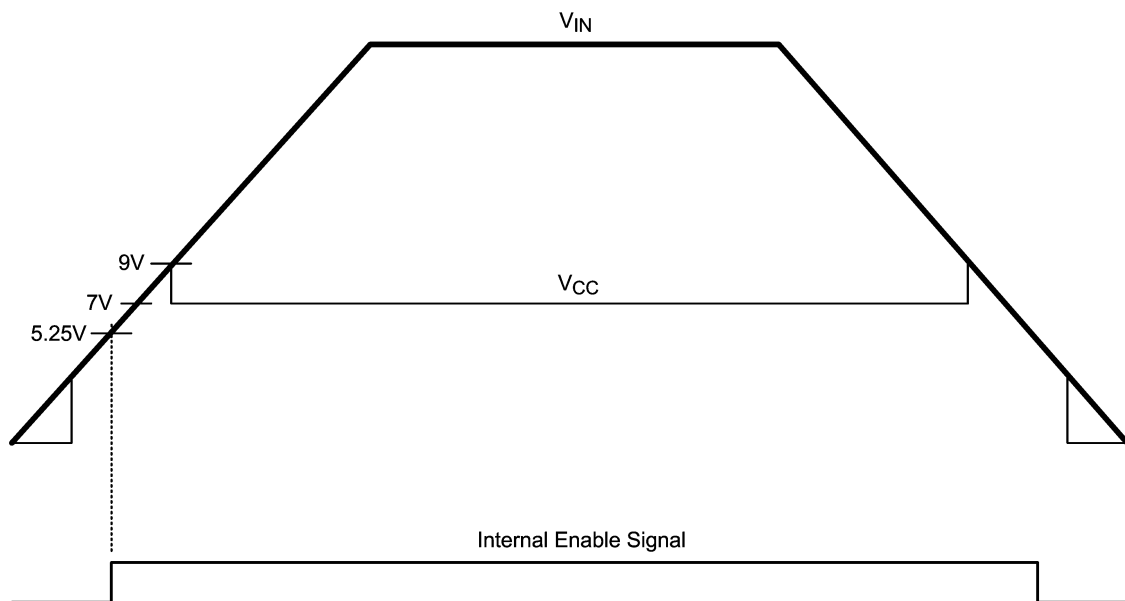


FIGURE 2. V_{in} and V_{CC} Sequencing

シャットダウン / スタンバイ

LM5576 はデュアル・レベルのシャットダウン (SD) 回路を内蔵しています。SD ピン電圧が 0.7V 未満の場合、レギュレータは低消費電流のシャットダウン・モードに移行します。SD ピン電圧が 0.7V を超えかつ 1.225V 未満の場合、レギュレータはスタンバイ・モードになります。スタンバイ・モードで V_{cc} レギュレータはアクティブですが、出力スイッチはディスエーブルされています。SD ピン電圧が 1.225V を超えると出力スイッチはイネーブルになり通常動作が始まります。SD ピンを開放にして使用した場合、内蔵の 5 μ A プルアップ電流源がレギュレータを通常動作モードに維持します。

VIN と GND 間に外付けの分圧抵抗を接続するとレギュレータの動作入力範囲を設定することが可能です。Vin が所望の動作範囲にある場合に SD ピンの電圧が 1.225V を上回るよう分圧抵抗を設計します。外付け分圧抵抗の設計では内蔵の 5 μ A プルアップ電流源を含めて考えなければなりません。シャットダウンとスタンバイのスレッシュホールドはそれぞれ 0.1V のヒステリシスを持ちます。SD ピンは内蔵 1k Ω 抵抗と 8V ツェナー・ダイオードでクランプされています。SD ピンの電圧は 14V を超えてはなりません。SD ピン電圧が 8V を超えると、バイアス電流は 1mA/V の比率で増大します。

また、SD ピンを使ってさまざまなリポート・イネーブル / ディスエーブル機能を実装することも可能です。SD ピンを 0.7V スレッシュホールドより低い電圧にプルダウンするとコントローラ全体がディスエーブルされます。SD ピン電圧を 1.225V より高くすればレギュレータは通常動作になります。

発振回路と同期機能

LM5576 の発振周波数は RT ピンと AGND ピン間に接続する抵抗によって決まります。抵抗 R_T は、IC のピン (RT と AGND) に直接接続し、デバイスの直近に配置しなければなりません。所望の発振周波数 (F) を得るには次の式から抵抗 R_T に必要な値を求めます。

$$R_T = \frac{\frac{1}{F} - 580 \times 10^{-9}}{135 \times 10^{-12}}$$

SYNC ピンを使うと内蔵発振回路は外部クロックに同期します。外部クロックは抵抗 R_T で決まるフリーラン周波数より周波数が高くなければなりません。外部クロックから SYNC ピンへのインタフェースにはオープン・ドレインを用いたクロック回路を推奨します。クロック・パルス幅は 15ns 以上必要です。

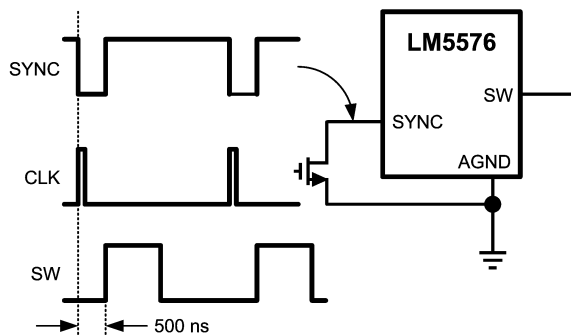


FIGURE 3. Sync from External Clock

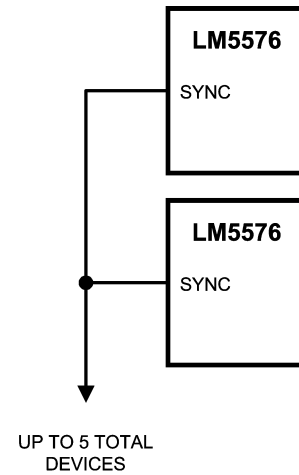


FIGURE 4. Sync from Multiple Devices

複数の LM5576 デバイスは、SYNC ピンどうしを単純に接続することで、同期動作が可能です。この構成ではすべてのデバイスは周波数が最も高いデバイスに同期します。Figure 5 のブロック図に LM5576 の SYNC 入力 / 出力回路を示します。内部発振回路は強めのプルダウンと弱めのプルアップによって SYNC ピンを駆動しています。SYNC ピンが内部発振回路または外部クロックのいずれかによって Low にプルダウンされると、発振回路のランプ・サイクルは終端され新しい発振サイクルが始まります。そのため、複数の LM5576 の SYNC ピンを互いに接続すると、最も高い内部クロック周波数を持つ IC が、接続されている複数の SYNC をいちばん先に Low に引き込んで、他の IC の発振ランプ・サイクルを終結させます。最も高い周波数に設定された LM5576 がマスタとして動作し、より低い発振周波数を持つ他のすべてのデバイスのスイッチング周波数を制御します。

発振回路と同期機能 (つづき)

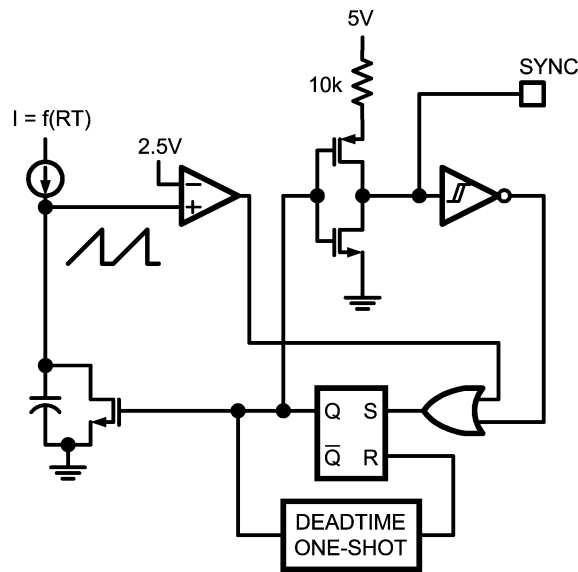


FIGURE 5. Simplified Oscillator Block Diagram and SYNC I/O Circuit

エラー・アンプとPWMコンパレータ

内蔵の高ゲイン・エラー・アンプは、レギュレートされた出力電圧と内部高精度リファレンス(1.225V)との差に比例する誤差信号を生成します。エラー・アンプの出力はCOMPピンから出力されているため、Figure 1に示すように、一般にタイプII補償ネットワークによるループ補償が可能です。このネットワークは、DCポール、ゼロ、およびノイズを抑制する高周波ポールを形成します。PWMコンパレータは、RAMPジェネレータから出力されるエミュレート電流センス信号と、COMPピンに出力されるエラー・アンプ出力とを比較します。

RAMPジェネレータ

電流モードのパルス幅変調回路が使用するランプ信号は通常は降圧スイッチ電流から直接取得します。このスイッチ電流は出力インダクタ電流の正の傾き部分に対応します。この信号をPWMランプに使用すると、制御ループの伝達関数は単一ポール応答に単純化されるとともに、原理的に入力電圧フィードフォワード補償が実現されます。降圧スイッチ電流信号をPWM制御に使用した場合の短所は、回路の寄生成分によって大きな前縁スパイクが発生する点であり、フィルタ処理かブランキング処理が必要です。また、電流をセンスする過程で大きな伝搬遅延が生じる可能性があります。フィルタ処理、ブランキング時間、あるいは伝搬遅延によって、実現可能な最小パルス幅が制限されます。入力電圧が出力電圧より先かなり高いアプリケーションの場合、レギュレーションを行うために、短いパルス幅と小さなデューティ・サイクルを制御できなければなりません。そこでLM5576は、実際のスイッチ電流をセンスせずに信号を再構築する、独自のランプ・ジェネレータを採用しました。インダクタ電流を再構築またはエミュレートすることによって、前縁スパイクや測定遅延あるいはフィルタ遅延のないランプ信号をPWMコンパレータに与えることができます。電流の再構築はDCレベルのサンプル&ホールドとエミュレート電流ランプの2つの要素で実現しています。

RAMP ジェネレータ (つづき)

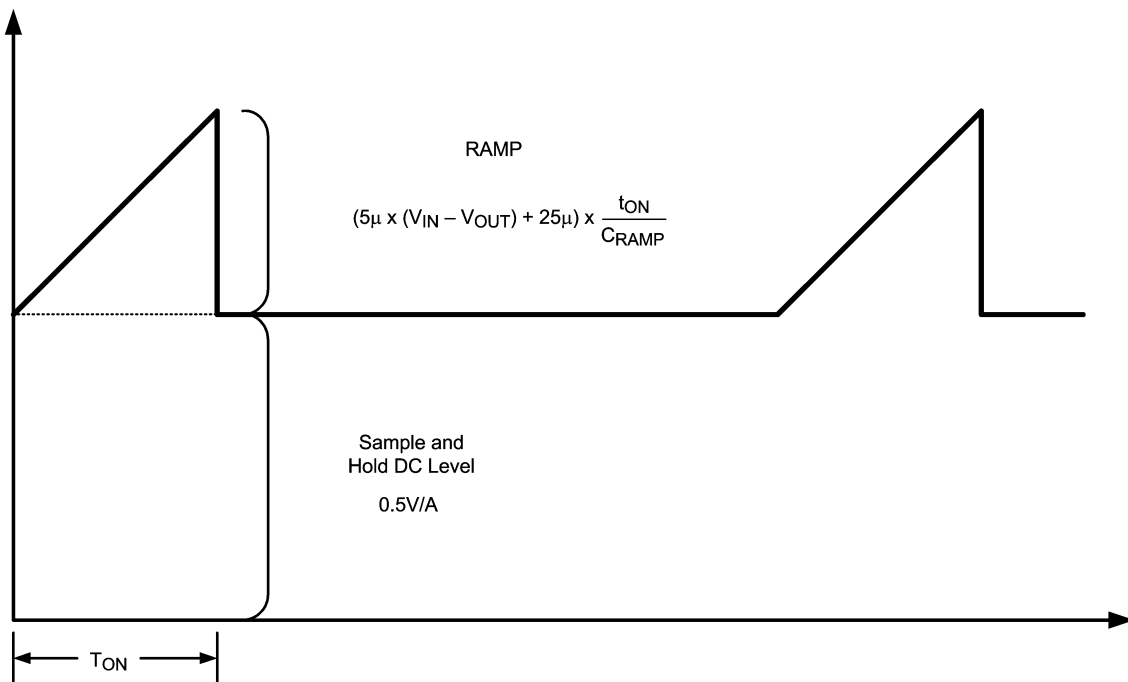


FIGURE 6. Composition of Current Sense Signal

Figure 6 に示すサンプル / ホールド DC レベルはフライホイール・ショットキ・ダイオードのアノード電流を測定して得られます。フライホイール・ダイオードのアノードは IS ピンに接続します。ダイオード電流は IS ピンと PGND ピンの間の内蔵電流センス抵抗を流れます。センス抵抗両端の電圧は、降圧スイッチの次の導通期間が始まる直前に、サンプリングとホールドが行われます。ダイオード電流のセンスとサンプル / ホールドによって再構築電流信号の DC レベルが得られます。RAMP ピンと AGND 間に接続した外付けコンデンサと内蔵の電圧制御電流源によって、正の傾きを持つインダクタ電流ランプをエミュレートしています。インダクタ電流をエミュレートするランプ電流源は次の式のように V_{IN} と V_{OUT} の関数です。

$$I_{RAMP} = (5\mu \times (V_{in} - V_{out})) + 25\mu A$$

適切な RAMP コンデンサの容量は出力インダクタの選択値によって変わります。 C_{RAMP} の値は、 $C_{RAMP} = L \times 10^{-5}$ で求めます。ここで L は H を単位とする出力インダクタです。この値を用いた場合、エミュレート電流ランプの係数は、DC レベル・サンプル / ホールドの係数 (0.5V/A) にほぼ等しくなります。 C_{RAMP} コンデンサはデバイスの直近に配置し、IC のピン (RAMP と AGND) に直接接続してください。

デューティ・サイクルが 50% を超えると、電流モード制御回路にサブハーモニクス発振の可能性が生じます。サブハーモニクス発振は通常スイッチング・ノードに広いパルスと狭いパルスが交互に現れるのが特長です。固定の傾きを持つ電圧ランプ (傾き補償) を電流センス信号に追加するとこのような発振を防げます。エミュレート電流源の $25\mu A$ のオフセット電流によって、ある固定の傾きがランプ信号に追加されます。デューティ・サイクルが大きい一部のアプリケーションでは、より大きな傾きを追加しなければならない可能性があります。このようなアプリケーションでは V_{CC} と RAMP ピンの間にプルアップ抵抗を追加すると、ランプ波によるスロープ補償を増加できます。

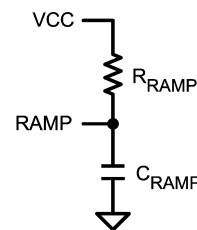
$V_{OUT} > 7.5V$ の場合 :

最適なスロープ電流を $I_{OS} = V_{OUT} \times 5\mu A/V$ で計算してください。

例を示すと、 $V_{OUT} = 10V$ では、 $I_{OS} = 50\mu A$ となります。

RAMP ピンと V_{CC} の間に次式による抵抗を接続してください。

$$R_{RAMP} = V_{CC} / (I_{OS} - 25\mu A)$$

FIGURE 7. R_{RAMP} to V_{CC} for $V_{OUT} > 7.5V$

最大デューティ・サイクル / 入力ドロップアウト電圧

各サイクルには 500ns の強制オフ時間が実装され、ダイオード電流のサンプリングに十分な時間を確保しています。強制オフ時間によって、降圧スイッチの最大デューティ・サイクルが制限されます。最大デューティ・サイクルは動作周波数によって異なります。

$$D_{MAX} = 1 - F_s \times 500ns$$

ここで F_s は発振器周波数です。最大デューティ・サイクルが制限されると、入力ドロップアウト電圧が高くなります。入力ドロップアウト電圧とは出力電圧の維持に最低限必要な入力電圧です。入力ドロップアウト電圧の概算値は次のとおりです。

$$V_{in_{MIN}} = \frac{V_{out} + V_D}{1 - F_s \times 500 \text{ ns}}$$

ここで V_D はフライホイール・ダイオード両端の電圧降下です。スイッチング周波数を高く設定した場合、レギュレーションの維持に必要な最低入力電圧も高くなります。

電流制限

LM5576 は制御と過電流保護に独自の電流モニタ方式を採用しています。適切に設定した場合に、エミュレート電流センス信号は、0.5V/A の係数で降圧スイッチ電流に比例する信号を与えます。エミュレート・ランプ信号は電流制限コンパレータに印加されます。エミュレート・ランプ信号が 2.1V (4.2A) を超えると現在の電流サイクルは終端されます (サイクルごとの電流制限)。出力インダクタンスが小さく入力電圧が高いアプリケーションの場合、電流制限コンパレータの伝搬遅延に起因し、スイッチ電流にオーバーシュートが生じる可能性があります。降圧スイッチのオフ期間中に、ダイオード電流サンプリング回路は過度のインダクタ電流を検出します。サンプル / ホールド DC レベルが電流制限スレッシュホールド 2.1V を超えると、インダクタ電流が電流制限スレッシュホールドを下回ったことをダイオード電流サンプリング回路が検出するまで、降圧スイッチはディスエーブルとなりパルスをスキップします。この方法では、インダクタ電流が電流オーバーシュート後に強制的に下げられるため、伝搬遅延またはインダクタ飽和による電流暴走状態を防ぎます。

ソフトスタート

レギュレータはソフトスタート機能によって設定出力電圧に徐々に到達し、スタートアップ時のストレスと突入電流を抑えます。10 μ A に設定されている内蔵ソフトスタート電流源によって、SS ピンに接続されている外付けソフトスタート・コンデンサの電圧を徐々に上昇させます。ソフトスタート・コンデンサ電圧はエラー・アンプのリファレンス入力に接続されています。SS ピンの電圧レベルを制限またはクランプする外付け回路を使えば、さまざまな電源シーケンスや電圧追従制御を実現可能です。

障害状態 (過温度、 V_{cc} の UVLO、SD) が検出された場合にはソフトスタート・コンデンサは放電されます。障害状態がなくなるとソフトスタート・シーケンスが始まります。

ブースト・ピン

LM5576 は、N チャネルの FET と、スイッチ制御に関連するフローティングの高耐圧レベル・シフト / ゲート・ドライバ回路を内蔵しています。ゲート・ドライバ回路は内蔵ダイオードと外付けブートストラップ・コンデンサとの組み合わせによって動作します。BST ピンと SW ピンの間に 0.022 μ F セラミック・コンデンサを直近で接続することを推奨します。降圧スイッチのオフ期間に SW ピン電圧はおよそ -0.5V になり、ブートストラップ・コンデンサは内蔵のブートストラップ・ダイオードを介して V_{cc} によって充電されます。PWM デューティ・サイクルが大きい状態での動作では、ブートストラップ・コンデンサを再充電するために、降圧スイッチは各サイクルの 500ns にわたって強制的にオフになります。

負荷がきわめて軽い状態で出力電圧がプリチャージされている場合、降圧スイッチのオフ期間中に SW 電圧は Low を維持しません。インダクタ電流がゼロに低下し SW ピン電圧が上昇すると、ブートストラップ・コンデンサは降圧スイッチのゲート・ドライバの動作に十分な電圧を獲得しません。このようなアプリケーションの場合、PRE ピンを SW ピンに接続してブートストラップ・コンデンサをプリチャージします。PRE ピンと PGND 間に接続された内蔵プリチャージ MOSFET とダイオードは、新しいスイッチング・サイクルが始まる 265ns 前にターンオンします。SW ピンが通常の負電圧レベル (連続モード) の場合、プリチャージ MOSFET / ダイオードに電流は流れません。

熱保護

最大接合部温度を超えた場合に集積回路を保護する目的でサーマル・シャットダウン回路が内蔵されています。サーマル・シャットダウン回路が通常 165 $^{\circ}$ C で作動すると、コントローラは低消費電力状態に強制的に移行し、出力ドライバとバイアス・レギュレータをディスエーブルします。この機能はデバイスの予期せぬ過熱に対して致命的な障害を防止します。

アプリケーション情報

外付け部品

以下の設計例を取り上げて外付け部品の計算手順を説明します。回路の部品リストを Table 1 に示します。Figure 1 の回路は以下の仕様で設計しています。

- $V_{OUT} = 5V$
- $V_{IN} = 7V \sim 75V$
- $F_s = 300kHz$
- 最小負荷電流 (CCM の場合) = 250mA
- 最大負荷電流 = 3A

R3 (R_T)

R_T によって発振回路のスイッチング周波数が決まります。一般に周波数を高くすると回路は小型になりますが損失は大きくなります。この例では小型と効率の両方で妥当なバランスが得られる 300kHz での動作を選択しました。スイッチング周波数が 300kHz の場合、 R_T 値は次の式で求めます。

$$R_T = \frac{[(1 / 300 \times 10^3) - 580 \times 10^{-9}]}{135 \times 10^{-12}}$$

最も近い標準値として 21k を R_T に選択しています。

L1

インダクタ値は、動作周波数、負荷電流、リップル電流、入力電圧の最小値 ($V_{IN(min)}$) と最大値 ($V_{IN(max)}$) に基づいて決定します。

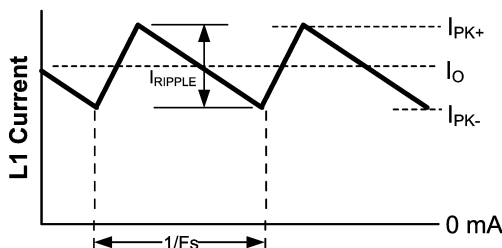


FIGURE 8. Inductor Current Waveform

回路を連続モード (CCM) に維持するため、最大リップル電流 I_{RIPPLE} は最小負荷電流の 2 倍か 0.5Ap-p より小さくしなければなりません。リップル電流を 0.5A としてインダクタ値 (L1) を以下の式から求めます。

$$L1 = \frac{V_{OUT} \times (V_{IN(max)} - V_{OUT})}{I_{RIPPLE} \times F_s \times V_{IN(max)}}$$

$$L1 = \frac{5V \times (75V - 5V)}{0.5A \times 300 \text{ kHz} \times 75V} = 31 \mu H$$

この計算手順は L1 の値を選択する指針となります。標準系列値から最も近い 33 μH を使用します。飽和を防ぐために L1 の定格はピーク電流 (I_{PK+}) 以上でなければなりません。通常負荷条件のとき、ピーク電流は最大負荷電流と最大リップルを加えた値になります。過負荷状態のとき、ピーク電流は公称 4.2A に制限され

ます (最大 5.1A)。選択したインダクタ (Table 1) は控えめに見積もって 6.2A の飽和電流定格を備えています。このメーカーの場合、飽和定格はインダクタ値を 20 において 30%低下させる電流として定義されています。

C3 (C_{RAMP})

選択したインダクタ値を用いて、エミュレート・ランプ回路に必要な C3 (C_{RAMP}) の値を次の式から求めます。

$$C_{RAMP} = L \times 10^{-5}$$

ここで L の単位は H です。

L1 を 33 μH として選択すると C3 の推奨値は 330pF になります。

C9、C10

出力コンデンサ C9 と C10 は、インダクタ・リップル電流を平滑化するとともに、負荷の変動に対して電荷を供給します。この回路では 22 μF セラミック・コンデンサと 150 μF の SP 有機コンデンサを選択しています。セラミック・コンデンサはきわめて小さな ESR SP コンデンサは小型大容量のバルク・コンデンサとして負荷変動に対応します。出力リップル電圧の近似値は次のとおりです。

$$\Delta V_{OUT} = \Delta I_L \times \left(ESR + \frac{1}{8 \times F_s \times C_{OUT}} \right)$$

D1

LM5576 を使ったすべてのアプリケーションにはショットキ・タイプのフライホイール・ダイオードが必要です。ファースト・リカバリ・ダイオードは推奨しません。逆方向リカバリ過渡電流によって IC に損傷を与える可能性があります。LM5576 で一般的な高入力電圧かつ低出力電圧アプリケーションの場合、逆方向リカバリ特性と順方向電圧降下の低さが、ダイオード特性として特に重要です。逆方向リカバリ特性によって、降圧スイッチがターンオンしたときに、各サイクルで電流サージがどの程度の長さにとわって続くかが決まります。ショットキ・ダイオードの逆方向リカバリ特性は、各ターンオン・サイクル中に起こる降圧スイッチ内のピーク瞬間パワーを最小限に抑えます。すなわち、ショットキ・ダイオードを使用すると降圧スイッチのスイッチング損失が大幅に抑えられます。逆方向降伏電圧定格は最大 V_{IN} にある程度のマージンを加えた値として選択します。

順方向電圧降下は、特に低出力電圧アプリケーションで、変換効率に大きな影響を与えます。ダイオードの「定格」電流はメーカーによって大きく異なります。ワーストケースの仮定では短絡負荷状態を想定します。この条件でダイオードには出力電流がほぼ連続して流れます。LM5576 ではこの電流は 4.2A にまで達することがあります。ワーストケース時にダイオード両端の電圧降下を 1V と仮定すると、最大ダイオード消費電力は 4.2W に達します。このリファレンス回路では DPAK パッケージの 100V ショットキを選択しています。

C1、C2

レギュレータに供給される電源はスイッチング周波数で大きなソース・インピーダンスを持っています。 V_{IN} ピンに発生するリップル電圧を抑え、かつ、オン期間中のスイッチ電流の大半を供給する目的で、良質の入力コンデンサが必要です。降圧スイッチがターンオンしたときに V_{IN} ピンに流れる電流は、インダクタ電流波形の低い側のピークにステップ状に変化し、ピーク値に上昇し、そしてターンオフ時にゼロに低下します。オン期間中に V_{IN} に流れる平均電流は負荷電流です。入力コンデンサは RMS 電流定格と最小リップル電流から選択します。必要なリップル電流定格は $I_{RMS} > I_{OUT}/2$ で適切な近似が得られます。

アプリケーション情報 (つづき)

入力フィルタには ESR の小さな高品質なセラミック・コンデンサを選択してください。許容誤差と電圧効果に対応するには 100V の 2.2 μ F セラミック・コンデンサを 2 個使用してください。入力電圧のステップ遷移が LM5576 の最大定格近くで見込まれる場合は、デバイス VIN ピンにおけるリンギングとスパイクを十分に検討してください。このようなときはダンピング・ネットワークまたは入力電圧クランプを追加したほうが良い場合があります。

C8

VCC ピンに配置したコンデンサは、ノイズをフィルタする効果と V_{CC} レギュレータを安定化する働きがあります。C8 の推奨値は 0.1 μ F 以上で、品質が良く ESR が小さいセラミック・コンデンサを使用してください。今回の設計では 0.47 μ F を選択しています。

C7

BST ピンと SW ピンの間に接続されたブートストラップ・コンデンサは、ゲート電流を供給してターンオン時に降圧スイッチのゲートを充電します。C7 の推奨値は 0.022 μ F で、品質が良く ESR が小さいセラミック・コンデンサを使用してください。

C4

SS ピンに配置されたコンデンサはソフトスタート時間を決定します。すなわち、エラー・アンプのリファレンス電圧と出力電圧がレギュレータの最終値に到達する時間です。時間は次の式で求められます。

$$t_{ss} = \frac{C4 \times 1.225V}{10 \mu A}$$

このアプリケーションの場合、C4 の容量として 1ms のソフトスタート時間に対応する 0.01 μ F を選択しています。

R5、R6

R5 と R6 は出力電圧レベルを決定し、2 つの抵抗の比は次の式で求めます。

$$R5/R6 = (V_{OUT} / 1.225V) - 1$$

5V 出力を得る場合は R5/R6 の比は 3.082 と計算されます。標準的な値から抵抗を選択すべきであり、1.0k から 10k の範囲が設計の出発点として適切です。回路例では、R5 に 5.11k、R6 に 1.65k を選択しています。

R1、R2、C12

レギュレータの最小動作電圧 $V_{in(min)}$ を設定するには SD ピンに分圧回路を接続します。この機能が必要な場合、R1 の値 (10k から 100k の範囲を推奨) を決めたとで以下の式を使って R2 を計算することが、分圧抵抗値を選択する最も簡単な方法です。

$$R2 = 1.225 \times \left(\frac{R1}{V_{IN(min)} + (5 \times 10^{-6} \times R1) - 1.225} \right)$$

コンデンサ C12 は分圧回路のフィルタの働きをします。SD ピンの電圧は 8V を超えてはなりません。外付けの分圧抵抗を使う場合、入力電圧が高い条件では SD ピンをクランプしたほうが良い場合があります。リファレンス回路では LM5576 の全入力電圧範囲を使用しています (6V から 75V)。そのためこれらの部品を省略しています。V_{CC} UVLO スレッショルドが満たされれば SD ピンを開放で使用しても LM5576 は動作します。

R7、C11

電源ダイオード両端のスナバ・ネットワークがスイッチング・ノードにおけるリンギングとスパイクを抑えます。過度のリンギングとスパイクは、誤動作を引き起こすとともに、出力にスパイクとノイズを重畳させる原因になります。LM5576 またはフライホイール・ダイオードの定格を超える電圧スパイクは、これらのデバイスに損傷を与えることがあります。スナバの値は経験則から求めるのが適切です。まず、スナバ回路のリード線長はできるだけ短くしてください。LM5576 の代表値の電流レベルでは 5 から 20 の範囲の抵抗が適当です。スナバ・コンデンサの容量を大きくするとダンピングは強くなりますが損失が大きくなります。負荷が大きい条件で、できるだけ小さい容量で SW ピン波形に適切なダンピングを与えるように、C11 を選択してください。

R4、C5、C6

これらの部品によって、全体ループ・ゲインの安定化に必要なエラー・アンプ・ゲイン特性が決まります。電流モード制御の利点のひとつは、R4 と C5 の 2 個の部品のみでループを閉じることができることです。全体ループ・ゲインは変調器ゲインとエラー・アンプ・ゲインの積になります。LM5576 の DC 変調器ゲインは次のとおりです。

$$DC \text{ Gain}_{(MOD)} = G_{m(MOD)} \times R_{LOAD} = 2 \times R_{LOAD}$$

変調器の支配的な低周波ポールは負荷抵抗 (R_{LOAD}) と出力コンデンサ (C_{OUT}) によって決まります。ポールのコーナー周波数は次のとおりです。

$$f_{p(MOD)} = 1 / (2 R_{LOAD} C_{OUT})$$

$R_{LOAD} = 5 \Omega$ で $C_{OUT} = 177 \mu F$ の場合、 $f_{p(MOD)} = 180 \text{ Hz}$ となります。

$$DC \text{ Gain}_{(MOD)} = 2 \times 5 = 10 = 20 \text{ dB}$$

Figure 1 の回路例で測定した変調器ゲインの周波数特性を Figure 9 に示します。

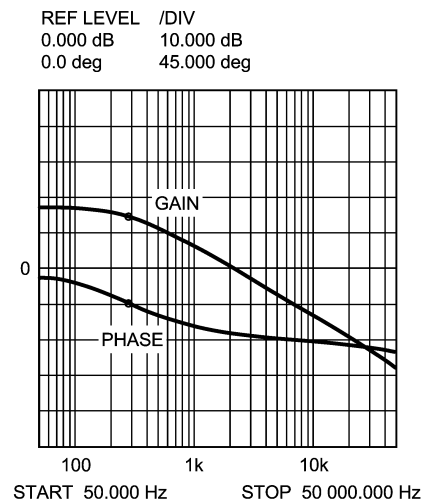


FIGURE 9. Gain and Phase of Modulator
 $R_{LOAD} = 5 \text{ Ohms}$ and $C_{OUT} = 177 \mu F$

部品 R4 と C5 によって、ポールが DC に、ゼロが $f_z = 1 / (2 R4C5)$ に配置されたタイプ II 回路が、エラー・アンプの周囲に構成されます。エラー・アンプのゼロによって、ループ・ゲインのクロスオーバー周波数に単一ポール応答を残している変調器のポールが打ち消されます。クロスオーバー周波数での単一ポール応答は、90 の位相余裕を持つため安定したループを実現します。

アプリケーション情報 (つづき)

この回路例では目標とするループ帯域(クロスオーバー周波数)を 20kHz に設定しています。補償ネットワークのゼロ (f_z) は目標クロスオーバー周波数の約1桁以上低い周波数に設定してください。所望の補償ネットワーク・ゼロ ($1/(2 \cdot R4C5)$) に対する R4 と C5 の積が 2kHz 未満に制限されます。R4 を大きくしてその代わりに C5 を比例して小さくすると、エラー・アンプ・ゲインは大きくなります。逆に、R4 を小さくして代わりに C5 を大きくすると、エラー・アンプ・ゲインは小さくなります。回路例では、C5 に 0.01 μ F を選択し、R4 に 49.9k を選択しました。これらの値によって補償ネットワークのゼロは 320Hz に設定されます。 f_z を超えた周波数でエラー・アンプ・ゲインは R4/R5 となり、およそ 10 (20dB) です。

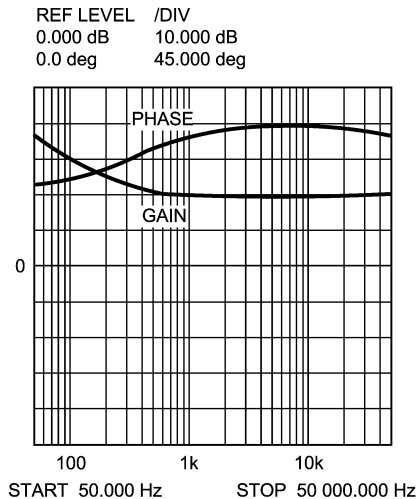


FIGURE 10. Error Amplifier Gain and Phase

全体ループ・ゲインは変調器ゲインとエラー・アンプ・ゲインの和 (単位を dB で) として見積もることができます。

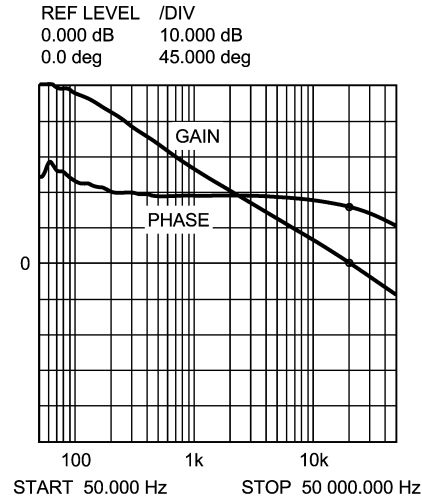


FIGURE 11. Overall Loop Gain and Phase

ネットワーク・アナライザが使えれば、変調器ゲインが測定でき、またエラー・アンプ・ゲインを所望のループ伝達関数に設定可能です。ネットワーク・アナライザが使えない場合、エラー・アンプの補償部品は与えられたガイドラインに沿って設計します。許容可能な性能であることを確認するためにステップ状の負荷変動テストを行います。ステップ負荷テストの目標はダンピング応答を持たせてオーバーシュートを最小限に抑えることです。エラー・アンプのノイズ感度を抑えるには C6 を補償ネットワークに接続します。C6 はエラー・アンプの伝達関数にポールを追加するため、その容量は十分に小さくなければなりません。このポールはループのクロスオーバー周波数から十分に高い周波数になければなりません。C6 で追加されるポール周波数は $f_{p2} = f_z \times C5/C6$ で良好な近似が得られます。

バイアス消費電力の低減

入力電圧が高い状態で動作する降圧レギュレータでは、IC のバイアスで相当量の電力が消費されます。V_{CC} レギュレータは入力電圧 V_{IN} を公称 V_{CC} 電圧 7V にステップダウンします。V_{CC} レギュレータ両端の電圧差が大きいのは、V_{CC} レギュレータ内で大きな電力損失が発生することを意味します。バイアス・レギュレータの消費電力を大幅に抑えるにはいくつかの手法が存在します。Figure 12 と Figure 13 に出力電圧から IC にバイアスを与える 2 種類の方法を示します。それぞれ内部 V_{CC} レギュレータは V_{CC} ピンに初期バイアスを与えるために使われます。出力電圧が確立すると、V_{CC} ピンの電位は公称 7V のレギュレーション電圧より高くなり、内部 V_{CC} レギュレータはディスエーブルされます。V_{CC} ピンに印加する電圧は 14V を超えないようにしてください。ただし V_{CC} 電圧は V_{IN} 電圧を超えてはなりません。

アプリケーション情報 (つづき)

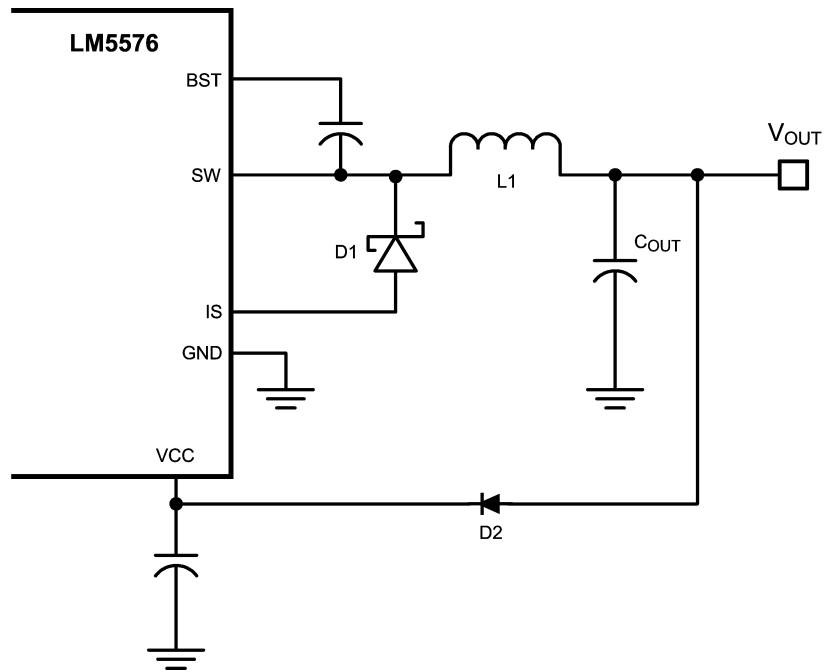


FIGURE 12. VCC Bias from VOUT for $8V < V_{OUT} < 14V$

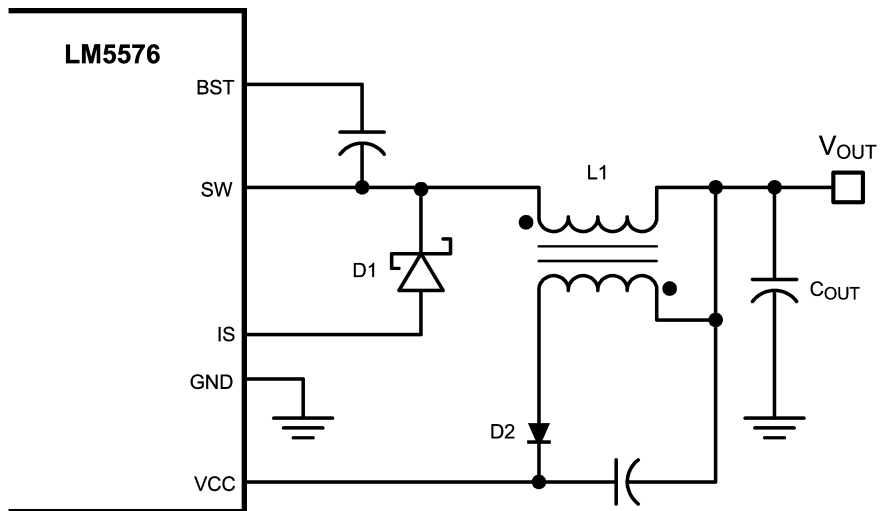


FIGURE 13. VCC Bias with Additional Winding on the Output Inductor

アプリケーション情報 (つづき)

PCB レイアウトと放熱の考慮事項

Figure 1 の回路は、LM5576 のブロック図と、LM5576 を使った代表的なアプリケーション・ボード回路図の両方を示しています。降圧レギュレータには電流がきわめて高速にスイッチする 2 個のループが存在します。最初のループは入力コンデンサから始まり、レギュレータの VIN ピン、レギュレータの SW ピン、インダクタ、そして負荷出力につながる経路です。第 2 のループは、出力コンデンサのグラウンドから始まり、レギュレータの PGND ピン、レギュレータの IS ピン、ダイオードのアノード、インダクタ、そして出力につながる経路です。これら 2 個のループ面積をできるだけ小さくすることで、寄生インダクタンスとノイズが抑えられるとともに、誤動作の可能性が低くなります。入力フィルタ・コンデンサを出力フィルタ・コンデンサとレギュレータの PGND ピンに接続する手段として、PC ボードの内層にグラウンド層を設けることを推奨します。すべての低電力グラウンド・ピン (C_{SS}、R_T、C_{RAMP}) はレギュレータの AGND に直接接続してください。AGND と PGND ピンはともにデバイス下面に設けたボード表面層の銅箔領域に接続してください。この裏面に存在する銅エリアは複数のビアでグラウンド層に接続してください。

消費電力がきわめて大きい部品はフライホイール・ダイオードと LM5576 レギュレータ IC の 2 つです。LM5576 内部で消費される電力を簡単に求めるには、総変換損失 (Pin - Pout) を測定し、その値からショットキ・ダイオード、出力インダクタ、スナバ抵抗の電力損失を減算します。ショットキ・ダイオードの損失の近似値は $P = (1 - D) \times I_{out} \times V_{fwd}$ です。出力インダクタの損失の近似値は $P = I_{OUT}^2 \times R \times 1.1$ で、ここで R はインダクタの DC 抵抗、1.1 は AC 損失を近似する係数です。スナバを使う場合、ダンピング抵抗の消費電力の概算値は $P = V_{in}^2 \times F_{sw} \times C_{snub}$ です。ここで F_{sw} はスイッチング周波数、C_{snub} はスナバ容量です。レギュレータは大きな消費電力を確保できるように露出熱パッドを備えています。デバイス下面にグラウンド層に対する複数のビアを設けるとレギュレータの接合部温度を大幅に下げることが得られます。ダイオードで大きな消費電力を確保するにはダイオードも露出パッドが付いた品種を選択します。

LM5576 の消費電力に大きな影響を与えるパラメータは、出力電流、入力電圧、それに動作周波数です。最大出力電流かつ最高入力電圧付近で動作した場合の消費電力は仕様上の許容範囲です。LM5576 評価ボードの動作周波数は 300kHz に設定されていて、70V 入力で 3A 出力電流で動作させた場合は、LM5576 レギュレータの消費電力はおおよそ 2.5W になります。

LM5576 の接合部周囲熱抵抗はアプリケーションによって異なります。大きな影響を与える要因は、PC 基板の銅箔面積、IC 露出パッド下のビア数、および強制空冷の風量です。評価ボードは、パターンからわかるように、LM5576 の直下 (部品面側) を銅箔で覆うとともに、ハンダ面側のグラウンド層との間に 5 個のビア接続を設けています。なお IC の下にこれ以上ビアを追加してもそれほど効果はありません。IC 露出パッドと PC ボードとのハンダ付け品質は重要です。過度のハンダ・ボイドが存在すると放熱容量は大きく低下します。評価ボードに実装されている LM5576 の接合部周囲熱抵抗は、エアフローがない場合で 45 °C/W、900LFM (毎分あたりの立方フィート) のエアフローがある場合で 25 °C/W 程度になります。周囲温度が 25 °C でエアフローがない場合、予想される LM5576 の接合部温度は $25 + (45 \times 2.5) = 137.5$ °C です。評価ボードを出力電流 3A および入力電圧 70V の条件にて長時間にわたって動作させた場合、IC 内のサーマル・シャットダウン保護機能が作動する可能性があります。IC は接合部の温度が低下するまでターンオフし、ソフトスタート・コンデンサがゼロになった状態でリスタートします。

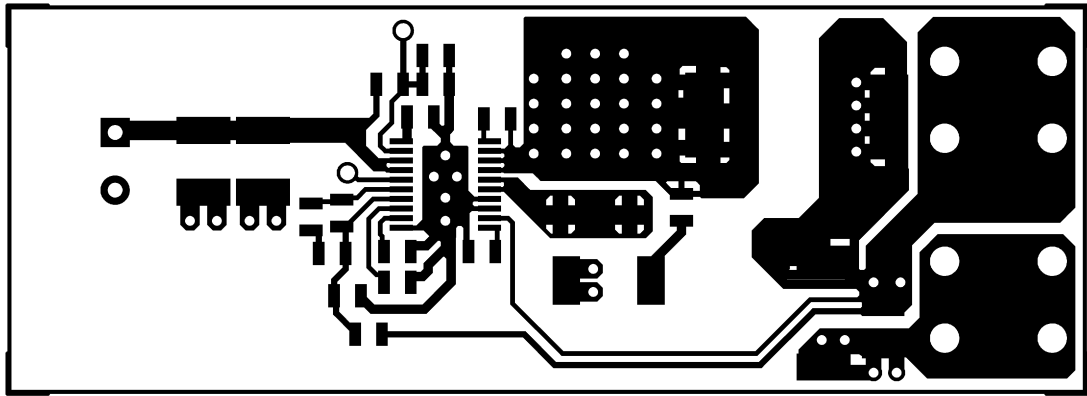
以下に示す 1 つかそれ以上の変更を行うと、サーマル・シャットダウンが起こるのを防ぐことができます。強制空冷とすること、最大入力電圧を下げること、最大出力電流を下げること、動作周波数を低くすること、PC ボードのヒート・シンクを強化することです。例えば、225LFM の強制空冷とすると、LM5576 の熱抵抗はおおよそ 30 °C/W となり、接合部温度は $25 + (2.5 \times 30) = 100$ °C に下がります。アプリケーションの最大入力電圧が 48V の場合は、IC の消費電力は 2W に減ります (3A の出力電流の場合)。同じ強制空冷とすると、接合部の温度は $25 + (2 \times 30) = 85$ °C に下がります。

アプリケーション情報 (つぎ)

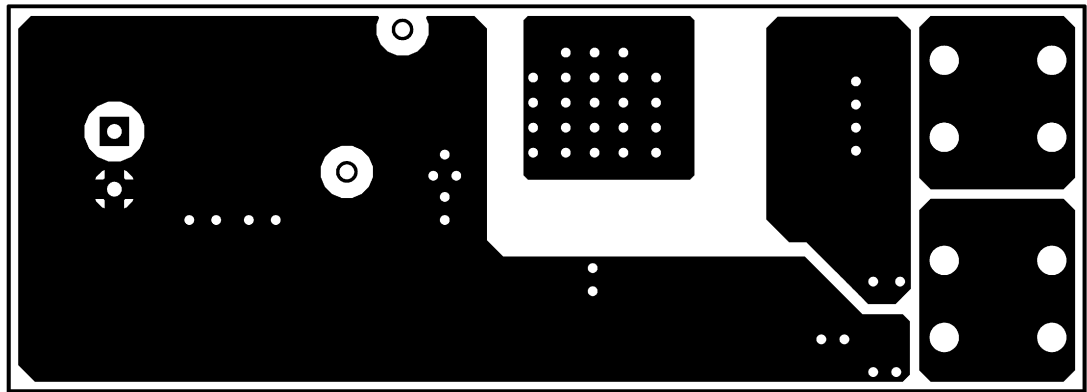
TABLE 1. 5V, 3A Demo Board Bill of Materials

ITEM	PART NUMBER	DESCRIPTION	VALUE	
C	1	C4532X7R2A225M	CAPACITOR, CER, TDK	2.2 μ , 100V
C	2	C4532X7R2A225M	CAPACITOR, CER, TDK	2.2 μ , 100V
C	3	C0805C331G1GAC	CAPACITOR, CER, KEMET	330p, 100V
C	4	C2012X7R2A103K	CAPACITOR, CER, TDK	0.01 μ , 100V
C	5	C2012X7R2A103K	CAPACITOR, CER, TDK	0.01 μ , 100V
C	6	OPEN	NOT USED	
C	7	C2012X7R2A223K	CAPACITOR, CER, TDK	0.022 μ , 100V
C	8	C2012X7R1C474M	CAPACITOR, CER, TDK	0.47 μ , 16V
C	9	C3225X7R1C226M	CAPACITOR, CER, TDK	22 μ , 16V
C	10	EEFHE0J151R	CAPACITOR, SP, PANASONIC	150 μ , 6.3V
C	11	C0805C331G1GAC	CAPACITOR, CER, KEMET	330p, 100V
C	12	OPEN	NOT USED	
D	1	CSHD6-100C	DIODE, 100V, CENTRAL	
		6CWQ10FN	DIODE, 100V, IR (D1-ALT)	
L	1	DR127-330	INDUCTOR, COOPER	33 μ H
R	1	OPEN	NOT USED	
R	2	OPEN	NOT USED	
R	3	CRCW08052102F	RESISTOR	21k Ω
R	4	CRCW08054992F	RESISTOR	49.9k Ω
R	5	CRCW08055111F	RESISTOR	5.11k Ω
R	6	CRCW08051651F	RESISTOR	1.65k Ω
R	7	CRCW2512100J	RESISTOR	10, 1W
U	1	LM5576	REGULATOR, NATIONAL SEMICONDUCTOR	

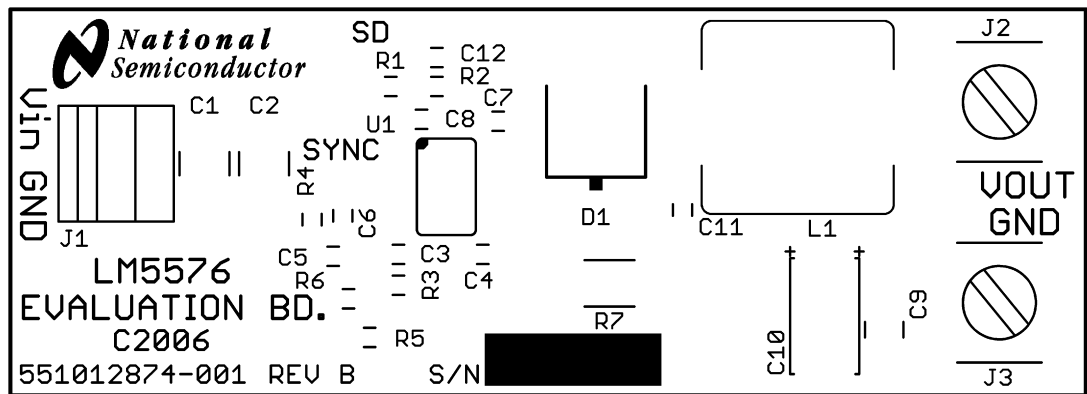
PCB レイアウト



Component Side

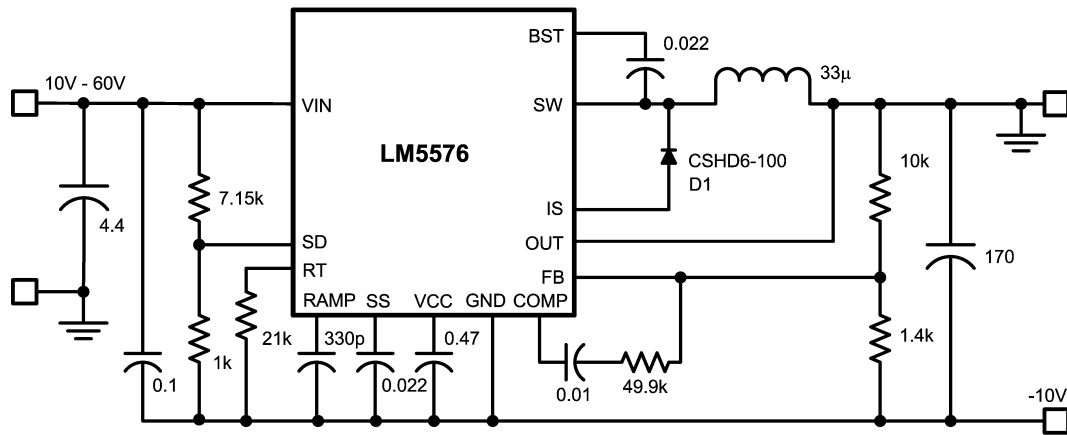


Solder Side

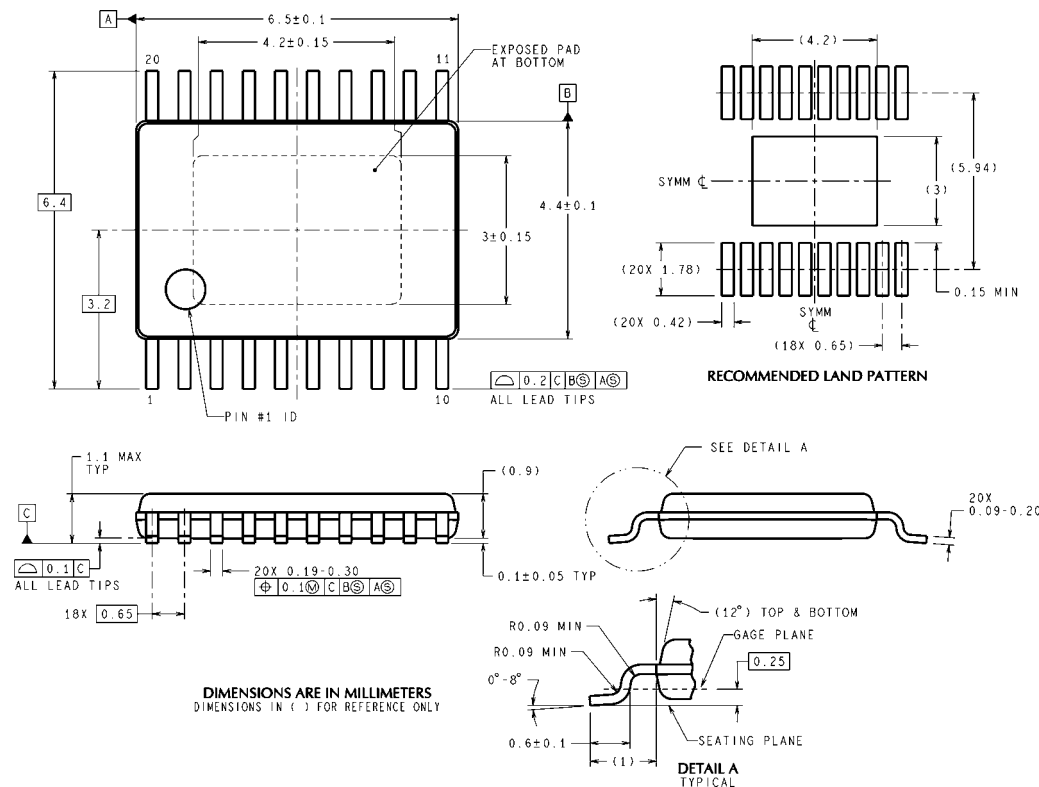


Silkscreen

昇降圧型 (反転型) アプリケーションの回路例



外形寸法図 単位は millimeters



MXA20A (Rev C)

20-Lead TSSOP Package
NS Package Number MXA20A

このドキュメントの内容はナショナル セミコンダクター 社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター 社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター 社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター 社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター 社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター 社との取引条件で規定される場合を除き、ナショナル セミコンダクター 社は一切の義務を負わないものとし、また、ナショナル セミコンダクター 社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター 社の製品は、ナショナル セミコンダクター 社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクター のロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2007 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを含みません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2012, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上