

LMH1981

LMH1981 Multi-Format Video Sync Separator



Literature Number: JAJSAH5

LMH1981

マルチフォーマット・ビデオ・シンク・セパレータ

概要

LMH1981は、放送用ビデオ機器やプロ用ビデオ機器、あるいはHDTV/DTVシステムなどのビデオ・アプリケーションに適した、高性能マルチフォーマット・シンク・セパレータです。

入力は2値シンクまたは3値シンクの標準アナログSD/ED/HDビデオ信号に対応しています。また、タイミングがクリティカルなコンポジット信号、水平同期信号、垂直同期信号、バースト/バックポート・タイミング、奇数/偶数フィールド、さらにはビデオ・フォーマットの各信号をフルスイング (V_{CC} , GND) CMOS ロジックで出力します。HSyncはその前縁におけるジッタが非常に小さいことを特長としているため、ジッタ除去用外部回路を後段のクロック生成段に設ける必要性は基本的におまません。

LMH1981は入力ビデオ・フォーマットを自動的に検出するため、マイクロコントローラを使ったプログラミングは必要ありません。伝送損失や誤った終端によって入力振幅が適切でない場合でも、高精度な50%シンク・スライジング処理の適用によって水平基準点 O_H での正確なシンク抽出を保証します。フレームあたりの水平スキャン・ライン数は11ビット・バイナリ・シリアル・データ・ストリームとして専用のビデオ・フォーマット出力から出力されます。この情報をビデオ・システム側でデコードすれば、入力ビデオ・フォーマットの識別と、色空間変換やスカラー変換などシステム・パラメータの動的な制御が行えます。LMH1981は14ピンTSSOPパッケージで供給され、-40 から +85 の温度範囲で動作します。

特長

コンポジット・ビデオ (CVBS)、S-ビデオ (Y/C)、コンポーネント・ビデオ (YP_BP_R/GBR) インタフェースの各信号から、NTSC、PAL、480I/P、576I/P、720P、1080I/P/PsFの標準アナログ・ビデオ信号を分離

2値シンクと3値シンクの同期信号に対応

コンポジット、水平同期、垂直同期をそれぞれ出力

バースト/バックポート・タイミング、奇数/偶数フィールド、ビデオ・フォーマットをそれぞれ出力

水平同期の立ち下がりがエッジを基準とする優れたジッタ性能
ビデオ・フォーマット自動検出

0.5V_{pp} から 2V_{pp} のビデオ入力信号から振幅50%でシンク・スライジング

3.3V ~ 5V 電源電圧範囲

アプリケーション

放送ビデオ機器およびプロ用ビデオ機器

HDTV/DTVシステム

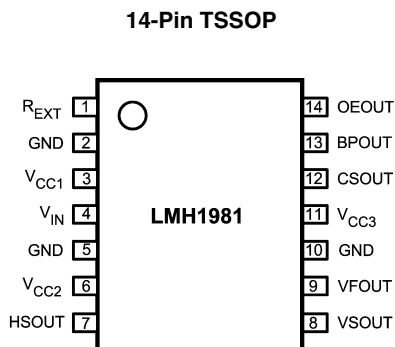
Genlock回路

ビデオ・キャプチャ・デバイス

セット・トップ・ボックス (STB) およびデジタル・ビデオ・レコーダ (DVR)

ビデオ・ディスプレイ

ピン配置図



Top View
FIGURE 1. Pinout

ピン説明

ピン番号	ピン名	説明
1	R _{EXT}	バイアス電流外付け抵抗
2, 5, 10	GND	グラウンド
3, 6, 11	V _{CC}	電源電圧
4	V _{IN}	ビデオ入力
7	HSOUT	水平同期信号出力
8	VSOUT	垂直同期信号出力
9	VFOUT	ビデオ・フォーマット信号出力
12	CSOUT	コンポジット同期信号出力
13	BPOUT	バースト/バックポート・タイミング出力
14	OEOUT	奇数/偶数フィールド判別出力

製品情報

Package	Part Number	Package Marking	Transport Media	NSC Drawing
14-Pin TSSOP	LMH1981MT	LMH1981MT	94 Units/Rail	MTC14
	LMH1981MTX		2.5k Units Tape and Reel	

絶対最大定格 (Note 1、7)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

ESD 耐圧 (Note 2)

人体モデル	3.5kV
マシン・モデル	350V
チャージ・デバイス・モデル	1.0kV

電源電圧 V_S	0V ~ 5.5V
ビデオ入力、 V_{IN}	- 0.3V ~ $V_{CC} + 0.3V$

保存温度範囲	- 65 ~ + 150
リード温度 (ハンダ付け、10 秒)	300
接合部温度 (T_{JMAX})(Note 3)	+ 150
熱抵抗 (J_A)	52 /W

動作定格 (Note 1)

温度範囲 (Note 3)	- 40 ~ + 85
V_{CC}	3.3V - 5% ~ 5V + 5%
入力値 $V_{IN-AMPL}$	140mV ~ $V_{CC} - V_{IN-CLAMP}$

電気的特性 (Note 4)

特記のない限り、すべてのリミット値は、 $T_A = 25$ 、 $V_{CC} = V_{CC1} = V_{CC2} = V_{CC3} = 3.3V$ 、 $R_{EXT} = 10k$ 、1%、 $R_L = 10k$ 、 $C_L < 10pF$ で保証されます。太字表記のリミット値は全動作温度範囲に対して適用されます。テスト回路は Figure 2 を参照してください。

Symbol	Parameter	Conditions	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
I_{CC}	Supply Current	No input signal	$V_{CC} = 3.3V$	9.5	11.5	mA
			$V_{CC} = 5V$	11	13.5	

Video Input Specifications

$V_{IN-SYNC}$	Input Sync Amplitude	Amplitude from negative sync tip to video blanking level for SD/EDTV bi-level sync (Notes 8, 9, 11)	0.14	0.30	0.60	V_{PP}
		Amplitude from negative to positive sync tips for HDTV tri-level sync (Notes 8, 10, 11)	0.30	0.60	1.20	
$V_{IN-CLAMP}$	Input Sync Tip Clamp Level			0.7		V
$V_{IN-SLICE}$	Input Sync Slice Level	Level between video blanking & sync tip for SD/EDTV and between negative & positive sync tips for HDTV		50		%

Logic Output Specifications (Note 12)

V_{OL}	Output Logic 0	See output load conditions above	$V_{CC} = 3.3V$		0.3	V
			$V_{CC} = 5V$		0.5	
V_{OH}	Output Logic 1	See output load conditions above	$V_{CC} = 3.3V$	3.0		V
			$V_{CC} = 5V$	4.5		
$T_{SYNC-LOCK}$	Sync Lock Time	Time for the output signals to be correct after the video signal settles at V_{IN} following a significant input change. See Start-Up Time section for more information		2		V periods
T_{VSOUT}	Vertical Sync Output Pulse Width	See Figures 3, 4, 5, 6, 7, 8 for SDTV, EDTV & HDTV Vertical Interval Timing		3		H periods

Note 1 絶対最大定格とはデバイスが損傷する可能性があるリミット値のことです。動作定格とはデバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。保証されている仕様およびその試験条件については、「電気的特性」を参照してください。

Note 2: 人体モデル適用規格 MIL-STD-883、Method 3015.7
マシン・モデル適用規格 JESD22-A115-A (ESD MM std. of JEDEC)
電場 (界) 誘導帯電モデル適用規格 JESD22-C101-C (ESD FICDM std. of JEDEC)

Note 3: 最大電力損失は、 $T_{J(MAX)}$ 、 J_A の関数として求めることができます。ある周囲温度での最大許容消費電力 P_D は $P_D = (T_{J(MAX)} - T_A) / J_A$ です。すべての数値はプリント基板に直接ハンダ付けされたパッケージに適用されます。

Note 4: 「電気的特性」の値は、記載温度の工場出荷試験条件にのみ適用されます。工場試験条件で生じる自己発熱は、きわめてわずかです。電気的特性の表記載のパラメータの性能は、内部自己発熱によって $T_J > T_A$ となる条件下では保証されません。

Note 5: 代表 (typ) 値は特性評価時におけるパラメータの標準 (norm) を表します。実測値は、経時的に変化するとともに、アプリケーションや構成にも依存します。この代表値はテストされた値ではなく、出荷済みの製品材料に対する保証値ではありません。

Note 6: リミット値は 25 において製品の全数検査を行っています。動作温度範囲でのリミット値は標準統計品質管理 (SQC) 手法を用いた相関によって保証されています。

Note 7: 特記のない限り、すべての電圧は GND を基準にして測定されています。

Note 8: $V_{IN-AMPL}$ に $V_{IN-CLAMP}$ を加えた電圧が V_{CC} を超えてはなりません。

Note 9: 480I 信号でテストを行っています。

電気的特性 (Note 4)(つづき)

Note 10: 720P 信号でテストを行っています。

Note 11: 連続した 2 つの入力水平同期チップ間の最大電圧オフセットは 25mVpp 未満でなければなりません。

Note 12: コンポジット同期、奇数 / 偶数フィールド、ビデオ・フォーマットを除いて、各出力は負論理のロジック信号です。

LMH1981 テスト回路

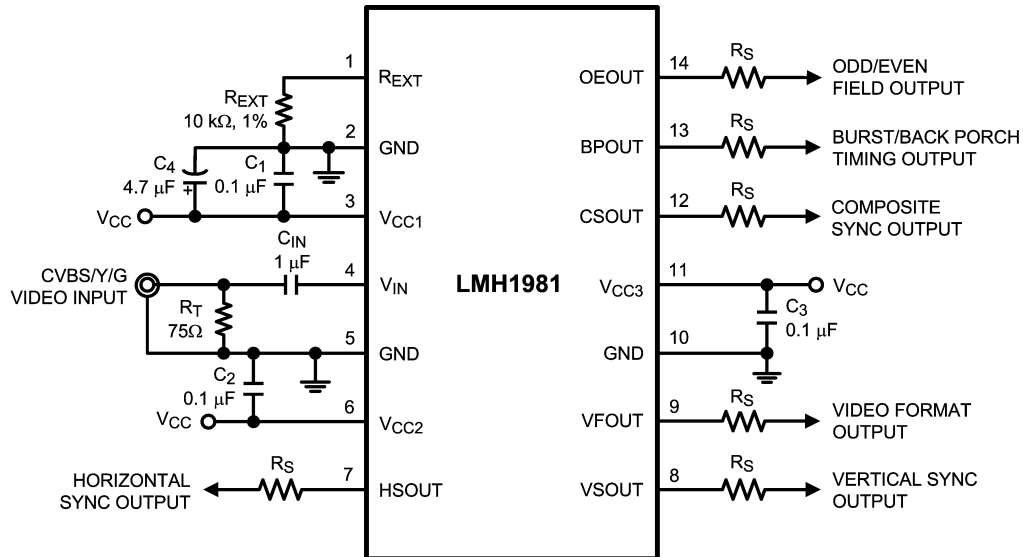


FIGURE 2. Test Circuit

LMH1981 テスト回路を Figure 2 に示します。低ノイズで放送品質のビデオ信号をビデオ・ジェネレータから与えます。入力に設けた 75 Ω 終端抵抗との間で不要な信号歪みの発生を防ぐために、インピーダンスを整合させた 75 Ω 同軸ケーブルで供給してください。出力波形は帯域 500MHz 以上のオシロスコープに低容量プローブを組み合わせて観測します。信号と電源のトレース・ルーティングと部品配置の詳細は、「PCB レイアウトの考慮事項」を参照してください。

SDTV 垂直プランキング期間 (NTSC、PAL、480I、576I)

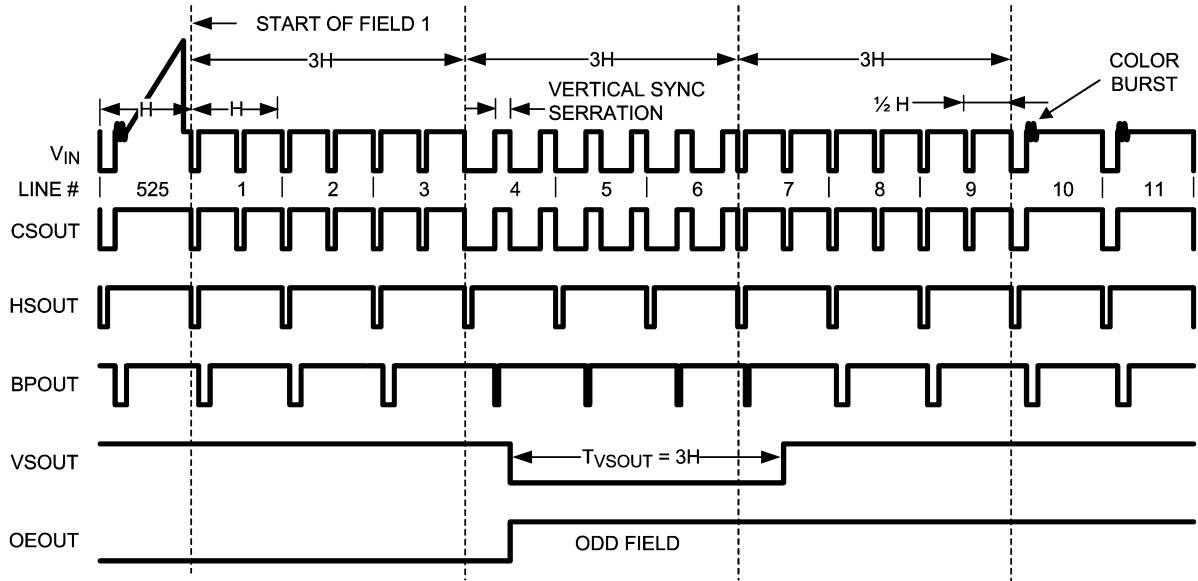


FIGURE 3. NTSC Odd Field Vertical Interval

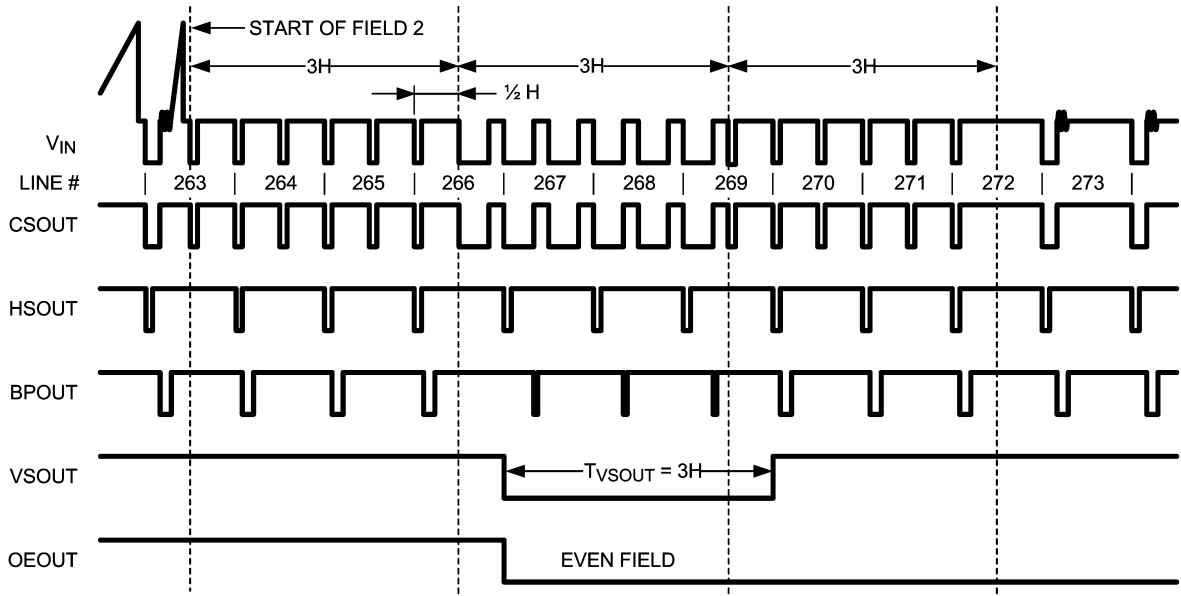


FIGURE 4. NTSC Even Field Vertical Interval

EDTV 垂直プランキング期間 (480P、576P)

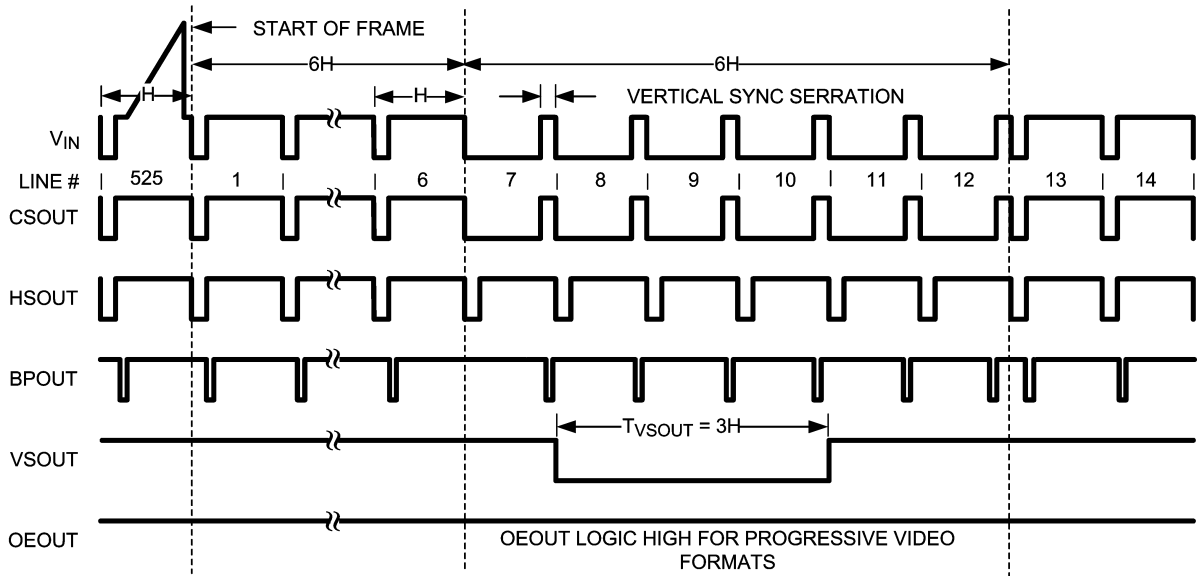


FIGURE 5. 480P Vertical Interval

HDTV 垂直プランキング期間 (720P、1080P)

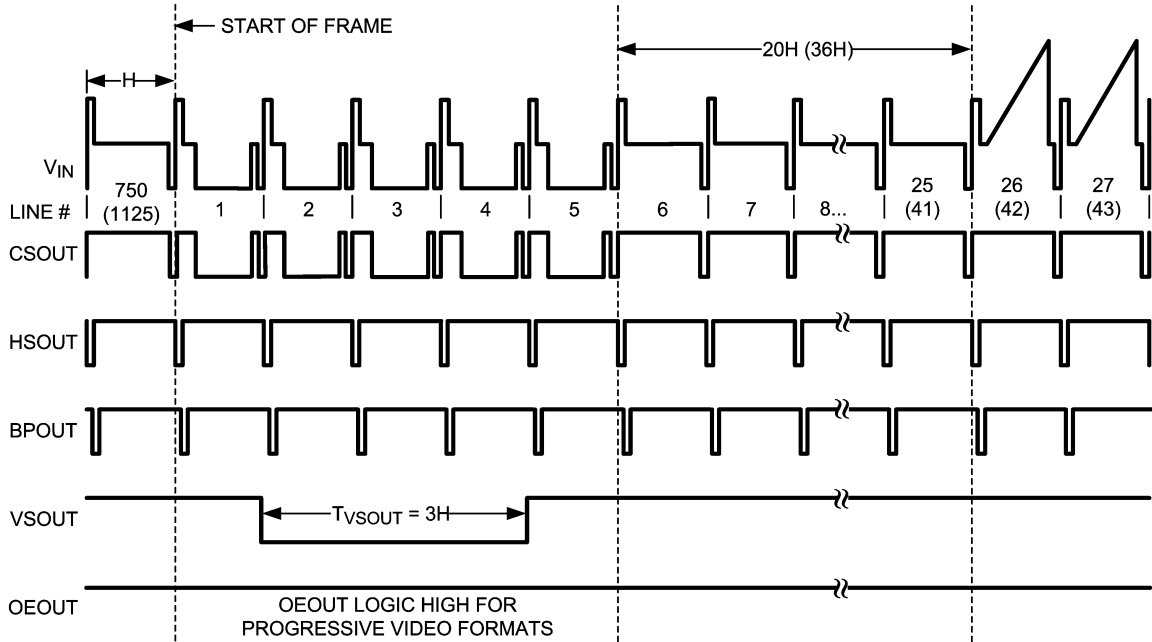


FIGURE 6. 720P (1080P) Vertical Interval

HDTV 垂直ブランキング期間 (1080I)

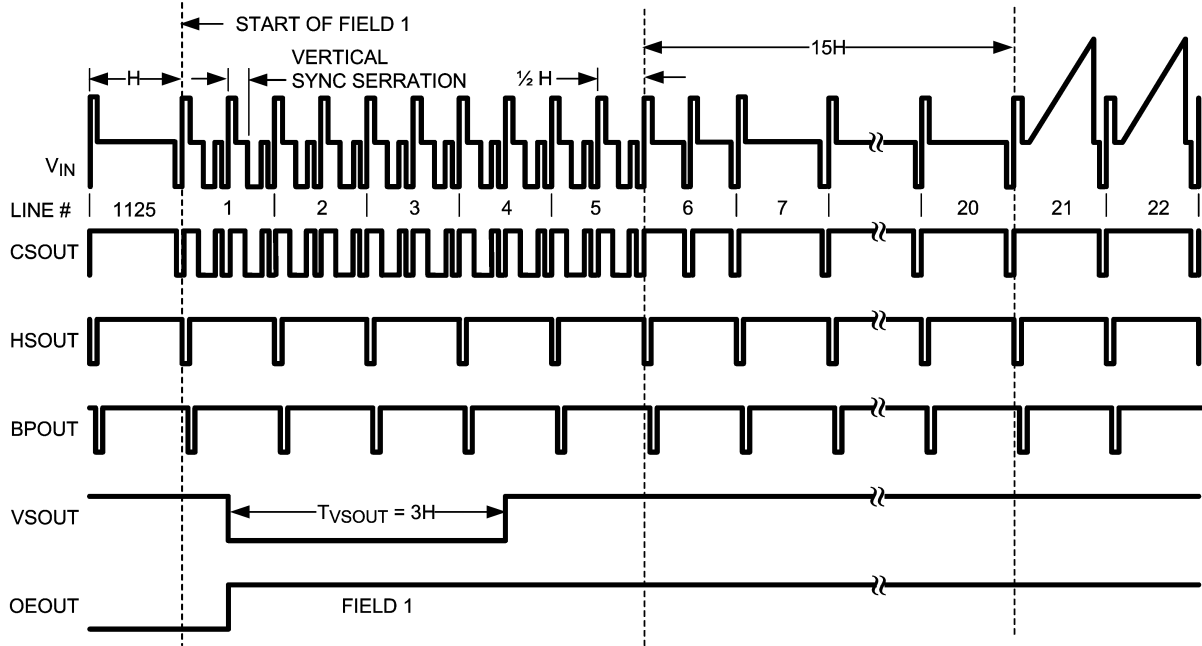


FIGURE 7. 1080I Field 1 Vertical Interval

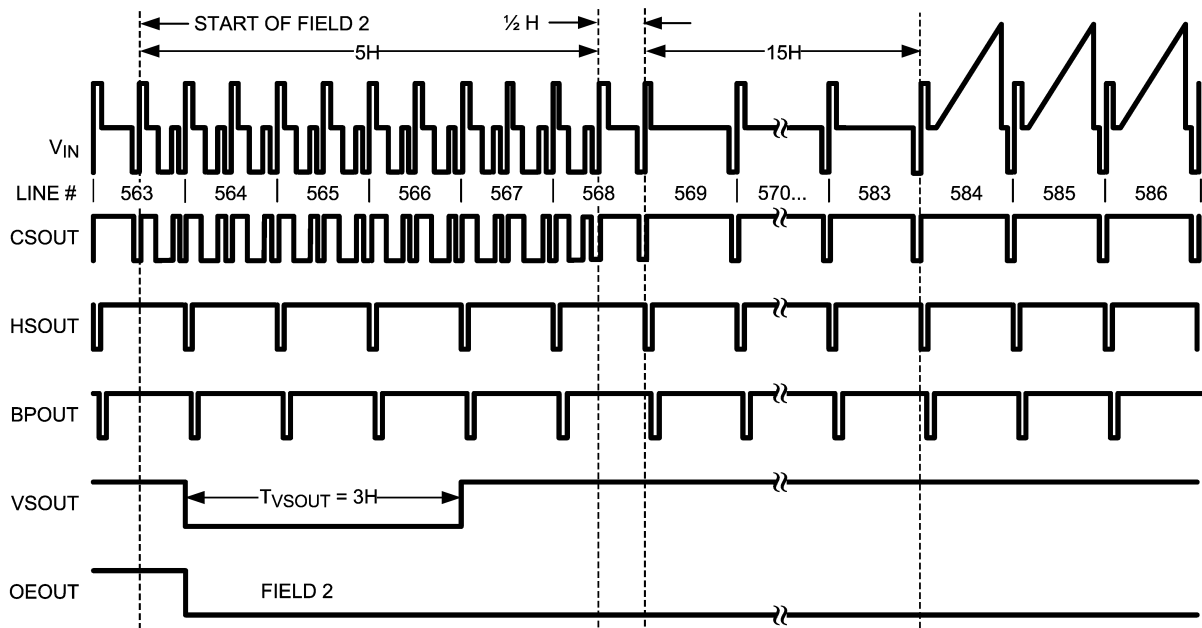


FIGURE 8. 1080I Field 2 Vertical Interval

SD/EDTV 水平ブランキング期間

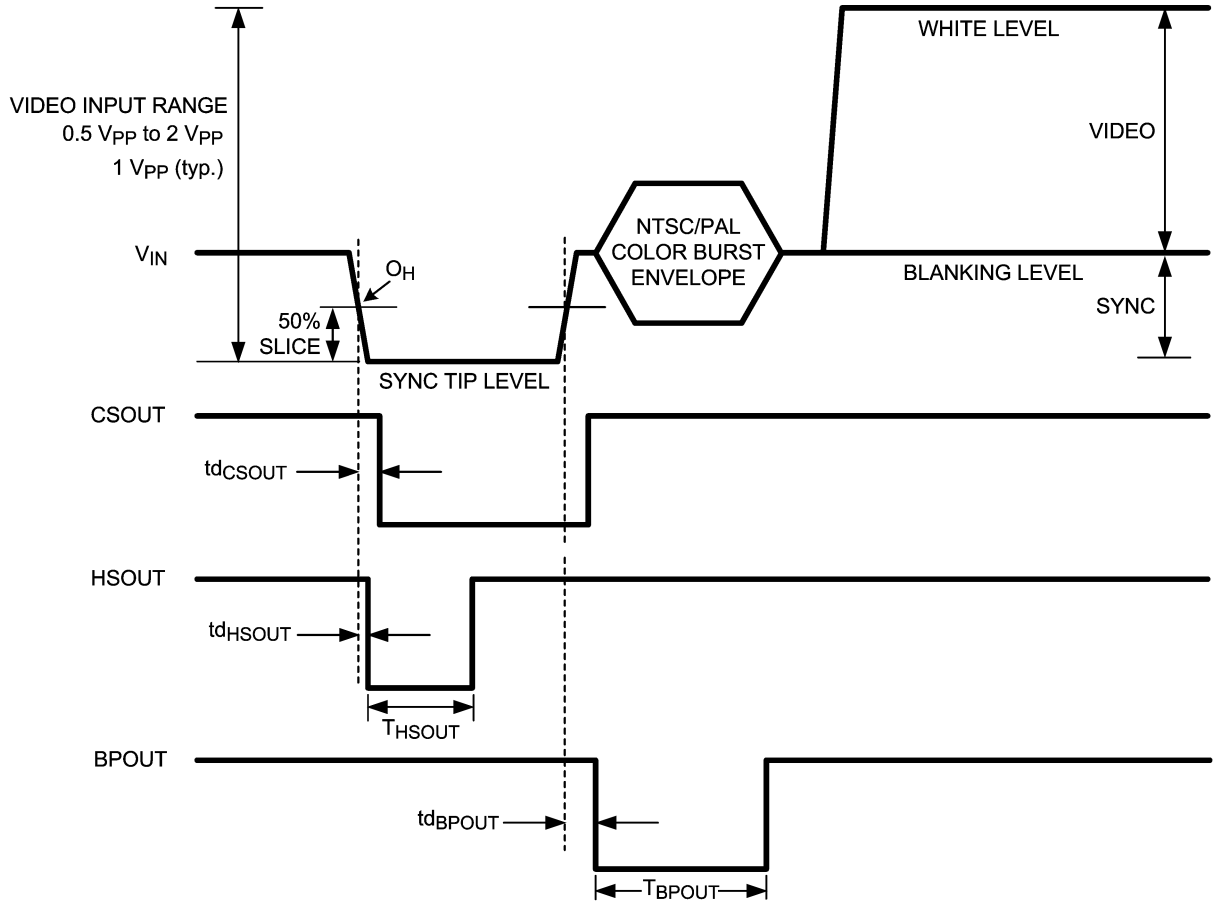


FIGURE 9. SD/EDTV Horizontal Interval with Bi-level Sync

SDTV 水平ブランキング期間特性 (NTSC、PAL、480I、576I)

V_{CC} = 3.3V、T_A = 25

シンボル	パラメータ	条件		代表値	単位
td _{CSOUT}	水平基準点 (O _H) からのコンポジット同期信号出力伝搬遅延	Figure 9 参照	NTSC、480I	475	ns
			PAL、576I	525	
td _{HSOUT}	水平基準点 (O _H) からの水平同期信号出力伝搬遅延	Figure 9 参照 (Note 参照)	NTSC、480I	40	ns
			PAL、576I	60	
td _{BPOUT}	入力シンク後縁エッジからのバースト/バックポーチ・タイミング出力伝搬遅延	Figure 9 参照		300	ns
T _{HSOUT}	水平同期信号出力パルス幅	Figure 9 参照		2.5	μs
T _{BPOUT}	バースト/バックポーチ・タイミング出力パルス幅	Figure 9 参照		3.2	μs

Note: Hsync 伝搬遅延の変動幅は温度範囲 0 から 70 にわたって ± 3ns (typ) 未満です。

EDTV 水平ブランキング期間特性 (480P、576P)

V_{CC} = 3.3V、T_A = 25

シンボル	パラメータ	条件	代表値	単位
td _{CSOUT}	水平基準点 (O _H) からのコンポジット同期信号出力伝搬遅延	Figure 9 参照	450	ns
td _{HSOUT}	水平基準点 (O _H) からの水平同期信号出力伝搬遅延	Figure 9 参照	35	ns
td _{BPOUT}	入力シンク後縁エッジからのバースト/バックポーチ・タイミング出力伝搬遅延	Figure 9 参照	500	ns
T _{HSOUT}	水平同期信号出力パルス幅	Figure 9 参照	2.3	μs
T _{BPOUT}	バースト/バックポーチ・タイミング出力パルス幅	Figure 9 参照	350	ns

HDTV 水平ブランキング期間

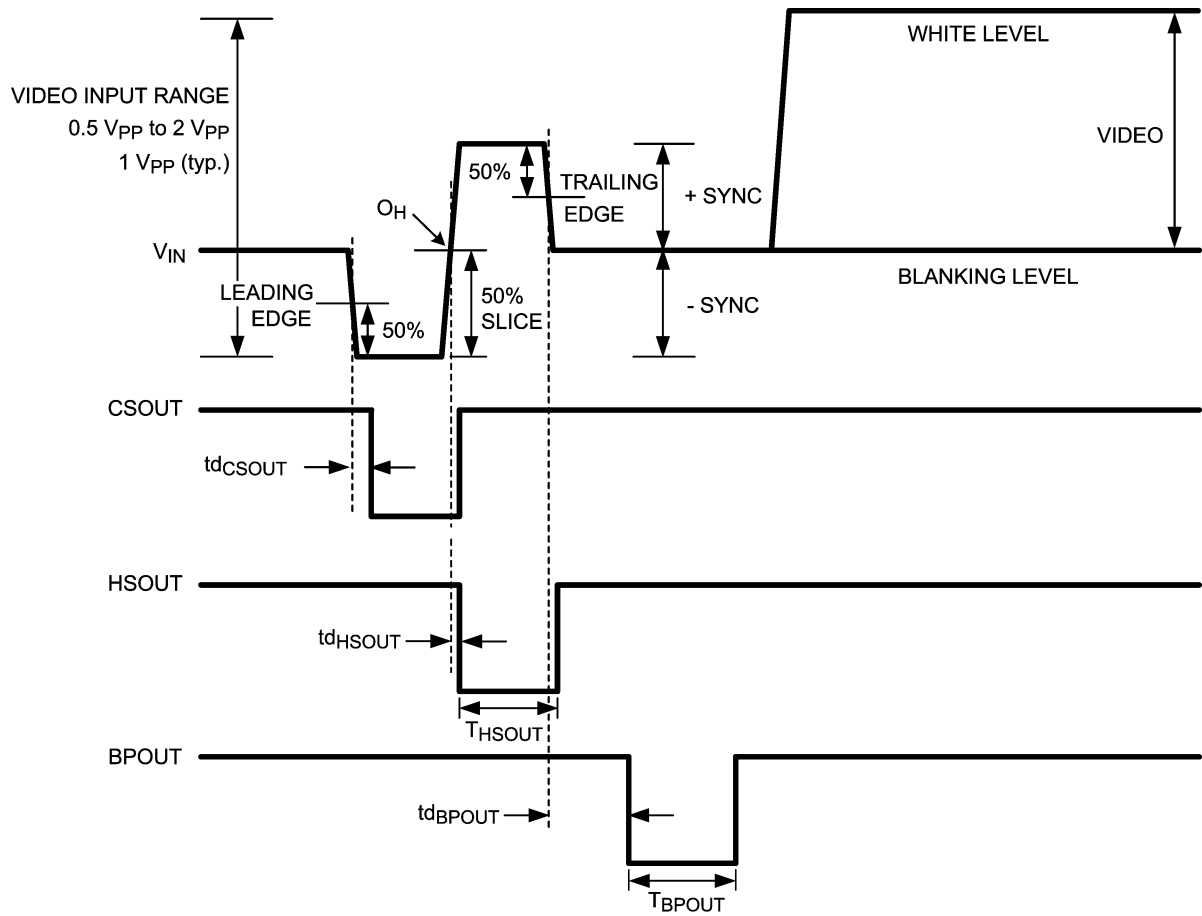


FIGURE 10. HDTV Horizontal Interval with Tri-level Sync

HDTV 水平ブランキング期間特性 (720P、1080I)

V_{CC} = 3.3V, T_A = 25

シンボル	パラメータ	条件	代表値	単位	
td _{CSOUT}	入力シンク立ち下がりエッジからのコンポジット同期信号出力伝搬遅延	Figure 10 参照	150	ns	
td _{HSOUT}	水平基準点 (O _H) からの水平同期信号出力伝搬遅延	Figure 10 参照	30	ns	
td _{BPOUT}	入力シンク後縁エッジからのパースト/バックポーチ・タイミング出力伝搬遅延	Figure 10 参照	720P	400	ns
			1080I、1080P	300	
T _{HSOUT}	水平同期信号出力パルス幅	Figure 10 参照	720P	525	ns
			1080I、1080P	475	
T _{BPOUT}	入力からのパースト/バックポーチ・タイミング出力パルス幅	Figure 10 参照	350	ns	

アプリケーション情報

概要

LMH1981 は、垂直切り込みパルスを持つさまざまなビデオ・フォーマットからタイミング情報を抽出し、同期信号と関連タイミング信号を CMOS ロジックで出力します。性能の高さ、機能の先進性、アプリケーションへの適合性は、低ジッタが強く求められる放送用ビデオ機器やプロ用ビデオ機器に最適です。LMH1981 は 3.3V から 5V の電源電圧範囲で動作します。必要な外付け部品は、電源ピンに接続するバイパス・コンデンサ、4 ピンに接続する入力カップリング・コンデンサ、1 ピンに接続する高精度 R_{EXT} 抵抗のみです。テスト回路は Figure 2 を参照してください。

R_{EXT} 抵抗

外付け抵抗 R_{EXT} は LMH1981 の内部バイアス電流と高精度リファレンス電圧の確立に使われます。 R_{EXT} には $10k \pm 1\%$ の高精度抵抗を使用し、広い温度範囲にわたって適切な動作を確保できるよう、温度係数が小さいものを使用しなければなりません。精度の低い抵抗を R_{EXT} に使用すると、温度、電圧、入力信号に対する性能の劣化（ジッタ性能の悪化、伝搬遅延の増大、入力同期信号振幅範囲の減少など）や、デバイスごとのばらつきが大きくなります。

Note: LMH1981 の R_{EXT} 抵抗は LM1881 シンク・セパレータの「 R_{SET} 抵抗」とは異なる役割を担っています。従来の LM1881 では R_{SET} 値によって複数の入力ライン・レートを切り替えていました。LMH1981 の場合、 R_{EXT} 値は固定です。デバイスは自動的に入力ライン・レートを検出し、電氣的あるいは物理的な介入がなくても複数のビデオ・フォーマットをサポートします。

フォーマットの自動検出と切り替え

LMH1981 はフォーマット自動検出機能を備えているため、マイクロコントローラや R_{SET} 抵抗を使って外部からフォーマットを指定する必要はありません。デバイスの各出力は、スタートアップ時間が経過したあと、ビデオ・フォーマット切り替えに正しく応答します。LMH1981 は他のシンク・セパレータとは異なり、入力信号が大きく切り替わったときでも、正しい出力を得るために電源を再投入する必要はありません。詳細は 9 ページ右下の「スタートアップ時間」を参照してください。

50% シンク・スライジング

LMH1981 は $0.5V_{pp}$ から $2V_{pp}$ の範囲のビデオ入力振幅から正確なシンク・セパレーションを得る HSync の 50% シンク・スライジングを特長としており、終端が適切ではないソース信号や減衰したソース信号、あるいは温度で変動する信号に対しても、優れた HSync ジッタ性能を実現します。シンク・セパレータは SDTV/EDTV の 2 値レベル・シンクと HDTV の 3 値レベル・シンク入力に対して互換性があります。2 値レベル・シンクの場合は、Figure 9 で水平基準点「 O_H 」として示されるように、ビデオ・ブランキング・レベルと負シンク・チップ・レベルとの 50% ポイントをスライスします。3 値レベル・シンクの場合は、Figure 10 の O_H で示されるように、負シンク・チップ・レベルと正シンク・チップ・レベルとの 50% ポイント（ゼロクロス点）でスライスされます。

ビデオ入力

LMH1981 は、2 値または 3 値の、CVBS 信号、Y/C または Y_{PBPR} の Y（明るさ）信号、GBR の G（Sync on Green）と以下のビデオ規格に準拠した信号に対応しています。

- コンポジット・ビデオ (CVBS) と S-Video (Y/C)
 - SDTV: SMPTE 170M (NTSC)、ITU-R BT.470 (PAL)、SECAM
- コンポーネント・ビデオ (Y_{PBPR} /GBR)
 - SDTV: SMPTE 125M、SMPTE 267M、ITU-R BT.601 (480I, 576I)
 - EDTV: ITU-R BT.1358 (480P, 576P)
 - HDTV: SMPTE 296M (720P)、SMPTE 274M (1080I/P)、SMPTE RP 211 (1080PsF)

パソコンのグラフィックスで使用され、VESA 規格に準拠した RGB には対応していません。

入力終端

適切なビデオ信号振幅を確保するとともに、反射による信号歪みを最小限に抑えるために、ビデオ・ソースは 75 Ω 抵抗で負荷終端してください。通常終端のビデオ信号振幅が $1V_{pp}$ と仮定したとき、LMH1981 は、非終端または入力の二重終端といった極端な条件でも動作します。

入力カップリング・コンデンサ

入力信号は、適切に選択したカップリング・コンデンサ C_{IN} を介して、LMH1981 の V_{IN} (4 ピン) に交流結合で接続してください。

C_{IN} の選択では LMH1981 を交流結合の出力段を持つビデオ・ソースとインタフェースするかどうかのポイントになります。エンド・アプリケーションのビデオ・ソースに交流結合が見込まれる場合は、次のセクションで説明するように、 $0.01 \mu F$ などの小容量コンデンサを使用してください。 C_{IN} が小容量であれば取り得る値の範囲が狭くなり、HSync ジッタ性能やスタートアップ時間などのパラメータはある値に実質的に確定します。なお、交流結合出力を有するビデオ・ソースは、シンク・セパレータで対応できないビデオ依存ジッタを含む点に注意が必要です。しかもこの種のジッタは直流結合入力 / 出力段を使ったソースには一般に存在しません。

エンド・アプリケーションのビデオ・ソースとして直流結合のみが見込まれる場合は、電圧低下を抑える目的で大きな C_{IN} 値を選択してかまいません。「スタートアップ時間」セクションで説明するとおりスタートアップ時間は長くなりますが、良好な HSync ジッタが得られます。 C_{IN} に $1 \mu F$ といった値を選択すると、放送品質の直流結合ビデオ・ジェネレータを使って、優れたジッタ性能と妥当なスタートアップ時間の両立が図れます。HSync ジッタがそれほど問題にはならないアプリケーションでは、 C_{IN} を小さくしてスタートアップ時間を短くしてもかまいません。

スタートアップ時間

ビデオ入力信号が、突然のスイッチング、突然の減衰（例えばループ・スルーを介した余剰な終端）、あるいは突然のゲイン変化（例えばライン末端の終端の切り離し）などによって大きく変化した場合、LMH1981 は待機時動作を終了します。入力が動的に変化している間は LMH1981 からは正しくない出力が得られる可能性があります。予測可能なスタートアップ時間が経過すると、有効な信号を出力する状態に復帰します。スタートアップ時間は、設定可能な入力セトリング時間と、あらかじめ決められた「シンクロック時間」によって構成されます。

アプリケーション情報 (つづき)

入力セリング時間とカップリング・コンデンサの選択

突然の信号変化が発生したあと、入力コンデンサ C_{IN} の電圧がダイナミックなクランプ電流を通じて待機時 DC 電圧に回復するにつれて、交流結合信号の負のシンク・チップが入力クランプ電圧に確定します。 C_{IN} によって入力セリング時間が決まるため、スタートアップ時間全体を短くするには C_{IN} の容量選択が重要です。

例えば、入力がない状態から標準の NTSC 信号に切り替わった場合、代表的な C_{IN} 容量 $1\mu\text{F}$ のときにセリング時間は 8ms になります。 C_{IN} の容量を小さくすると、セリング時間は短くなるもののライン電圧が低下するため、結果として HSync ジッタが増大します。一方、 C_{IN} の容量を大きくすると、ジッタは抑えられますが、セリング時間は長くなります。セリング時間は C_{IN} の値に比例するため、 C_{IN} の容量を2倍にするとセリング時間も2倍に延びます。

C_{IN} の値はスタートアップ時間とジッタ性能のトレードオフとなるため、アプリケーションそれぞれの要件に応じた検討が必要です。Figure 11 に代表的な入力参照 HSync ジッタと C_{IN} 値の関係をガイドラインとして示します。ジッタ性能の詳細については「水平同期信号出力」セクションも参照してください。

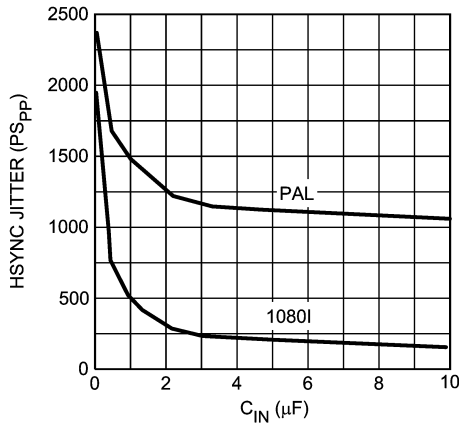


FIGURE 11. Typical HSync Jitter vs. C_{IN} Values

シンク・ロック時間

スタートアップ時間は、セリング時間のほかに、LMH1981 の出力が正しい状態になるまでのシンクロック時間 $T_{\text{SYNC-LOCK}}$ で構成されます。シンクロック時間は仕様として定義された時間で、交流結合入力十分にセリングしたあと、LMH1981 が有効なビデオ信号の検出と、50%シンク・スライジングに必要なブランキングおよびシンクチップ・レベルの解決を行うために必要な時間です。

C_{IN} の値が現実的な場合に、 $T_{\text{SYNC-LOCK}}$ の長さは最初の有効な VSync 出力パルスからそれ以降の有効な HSync パルスまでの期間となり、代表値で1または2ビデオ・フィールドです。VSync と HSync パルスは、それらが入力の垂直同期間隔と水平同期間隔に正しく整合したときに有効とみなされます。スタートアップ時間は、ビデオ・デューティ・サイクル、平均画像レベルの変動、垂直同期間隔を基準とするビデオのスタート・ポイントによって異なります。

LMH1981 の出力を後段のシステムへ適用するタイミングは、スタートアップ時間が満了し、出力が有効となったあとが適切と考えられます。例えば、Figure 12 のオシロスコープの画面には、NTSC 信号に切り替わってから (その前は入力なし) LMH1981 の出力が有効になるまで、およそ 13.5ms のスタートアップ時間が示されています。

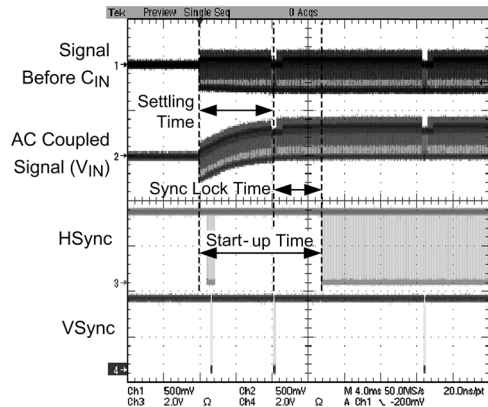


FIGURE 12. Typical Start-Up Time for NTSC Input to LMH1981 via $1\mu\text{F}$ Coupling Capacitor

ロジック出力

ビデオ入力信号が与えられていない状態では、コンポジット同期出力と、それぞれが不定となる奇数 / 偶数フィールド出力およびビデオ・フォーマット出力を除いて、LMH1981 の各出力は High になります。

コンポジット同期信号出力

CSOUT (12 ピン) 信号はビデオ・ブランキング・レベルは先低レベルのビデオ入力シンク・パルスを単純に複製したものです。この信号は、 V_{IN} でビデオ信号シンク・チップを内部クランプ電圧でクランプし、結果として得られたコンポジット同期信号すなわち CSync を抽出して生成します。CSync の立ち下がり前縁エッジは、2 値シンクと 3 値シンクのいずれも、入力の立ち下がり前縁エッジに伝搬遅延を加えたタイミングになります。

水平同期信号出力

HSOUT (7 ピン) からは、高精度 50% シンク・スライジングによって立ち下がり前縁エッジ (基準エッジ) のジッタがきわめて小さい、負極性の水平同期信号 HSync が出力されます。2 値シンクと 3 値シンクともに水平同期の前縁エッジは、水平基準点 O_H と伝搬遅延によって規定されます。

ほとんどのビデオ・システムは立ち下がりエッジをトリガとして使うため、HSync は前縁エッジで優れた性能が得られるように最適化されています。HSync を FPGA PLL 入力のように正エッジ・トリガ・システムで使用する場合は、立ち上がり前縁エッジを生成する反転回路が必要です。なお、HSync の後縁エッジはリファレンス・エッジあるいはトリガ・エッジとして使用してはなりません。その理由は、HSync の後縁エッジは、垂直帰線期間中に広い切り込みパルスとして再構築されるためです。

HSync のピーク・ツー・ピーク・ジッタは、デジタル・オシロスコープを使って入力の水平基準点 O_H かその近くでトリガを掛け、HSync の前縁エッジを "Variable Persistence" 設定で 4 秒間にわたってモニターする、入力参照ジッタ・テスト方法により測定します。この方法は HSync のピーク・ツー・ピーク・ジッタを時間ドメインで測定する一手法です。Figure 13 ~ 14 は、テクトロニクス TG700-AWVG7/AVG7 ビデオ・ジェネレータで生成した 1080I 3 値シンクと PAL 黒バースト入力を、 $V_{CC} = 3.3\text{V}$ で動作する LMH1981 に与えたときの、HSync の前縁エッジの超低ジッタ特性を示すオシロスコープの画面キャプチャです。

アプリケーション情報 (つづき)

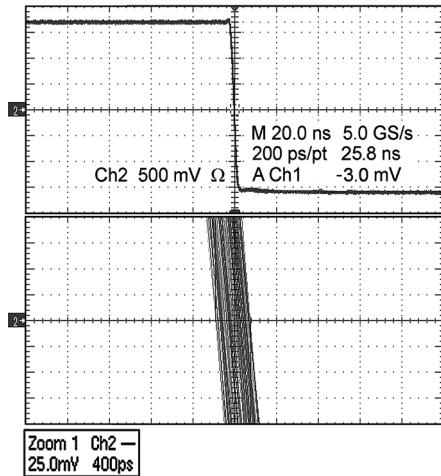


FIGURE 13. Typical HSync Jitter for 1080i Input
 Upper: Horizontal Sync Leading Edge (Reference)
 Lower: Zoomed In — 400 ps/DIV, 25 mV/DIV

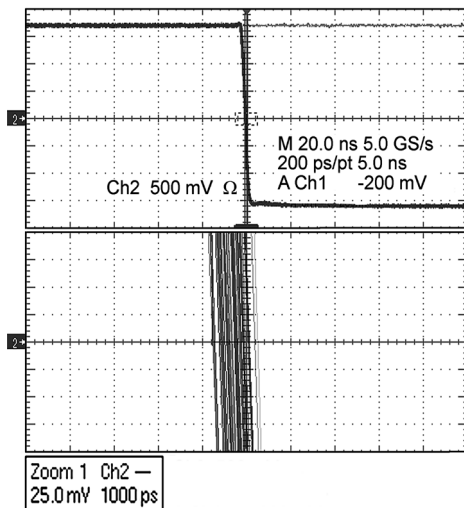


FIGURE 14. Typical HSync Jitter for PAL Input
 Upper: Horizontal Sync Leading Edge (Reference)
 Lower: Zoomed In — 1000 ps/DIV, 25 mV/DIV

垂直同期信号出力

VSOUT (8ピン) からは負極性の垂直同期信号 VSync が出力されます。VSync の立ち下がり前縁エッジのタイミングは先頭の垂直セレーション・パルスの 50% ポイントと伝搬遅延で決まり、出力パルス幅 T_{VSOUT} はおよそ 3 水平期間 (3H) に相当します。

バースト/バックポーチ・タイミング出力

BPOUT (13ピン) からは負極性のバースト/バックポーチ信号が出力されます。バースト/バックポーチ信号は入力シンク・パルス後のバックポーチ期間にわたる一定幅の Low パルスです。バースト/バックポーチ・タイミング・パルスは、NTSC/PAL カラーバースト同期用のバースト・ゲート信号として、また、黒レベル・クランプやシンク・ストップ・アプリケーションのクランプ信号 (直流分再生) として有用です。

SDTV フォーマットの場合、バックポーチ・パルスの立ち下がり前縁エッジ・タイミングは入力の立ち上がりシンク・エッジと伝搬遅延によって決まり、パルス幅は NTSC/PAL のカラー・バースト・エンベロープに必要な期間となります。垂直ブランキング期間中はバックポーチ・パルス幅は短くなって狭い切り込みパルスに一致します。EDTV フォーマットのバックポーチ・パルスは、常に短いパルス幅が維持される点を除いて、SDTV と同様です。HDTV フォーマットでは、バックポーチ・パルスの前縁エッジ・タイミングは入力の立ち下がり前縁エッジと伝搬遅延によって決まり、パルス幅はさらに狭くなって HDTV フォーマットの最も短いバックポーチ期間に一致します。

奇数/偶数フィールド判別出力

OEOUT (14ピン) からは、インタレースまたはセグメント・フレーム (sF) フォーマットにおいて奇数フィールドと偶数フィールドの識別に利用できる、奇数/偶数フィールド判別出力が得られます。インタレースまたはセグメント・フレーム (sF) フォーマットの場合、奇数/偶数フィールド判別出力は奇数フィールド (フィールド 1) では High になり、偶数フィールド (フィールド 2) では Low になります。奇数/偶数フィールド判別出力は VSync の前縁エッジ・タイミングと同時に遷移し、奇数フィールドまたは偶数フィールドの開始を示します。プログレッシブ (非インタレース) ビデオ・フォーマットのときは、この出力は High に固定されます。

ビデオ・フォーマット出力 (フィールドあたりのライン数)

LMH1981 は、フィールドあたりの HSync パルス数をカウントし、フィールドあたりの総水平ライン数 (垂直解像度) の近似値を求めます。その値はビデオ・フォーマットの識別に使用できるため、色空間変換やスカラー変換などビデオ・システム・パラメータの動的な調整が可能となります。フィールドあたりのライン数は 11 ビット・バイナリ・データ・ストリームとして VFOUT (9ピン) から出力されます。ビデオ・フォーマット・データ・ストリームは、VSync 前縁エッジから 3 番目の HSync を始点として、11 個の連続する HSync の前縁エッジに同期して出力されます。有効な 11 ビット・データ期間以外はビデオ・フォーマット出力は 0 または 1 になり、不定として取り扱ってください。480P プログレッシブ・フォーマットの VFOUT データ・ストリームを Figure 15 に、1080i インタレース・フォーマットのデータ・ストリームを Figure 16 ~ 17 に、それぞれ示します。サポートする各フォーマットの VFOUT の一覧は Table 1 を参照してください。

FPGA/MCU を使って 11 ビットの VFOUT データ・ストリームをデコードする場合は、HSync をクロック・ソース信号として使い、VSync をイネーブル信号として使用します。FPGA のクロック遅延機能を使って VFOUT をラッチするサンプリング・クロックを HSync の遅延信号から作成すれば、VFOUT データ・ビットを遷移付近ではなく水平ライン期間の midpoint でラッチすることができるため、セットアップ時間の要件を気にする必要がありません。

アプリケーション情報 (つづき)

TABLE 1. VFOUT Data Summary

TV Format (Total Lines per Field)	VFOUT Data Field 1	VFOUT Data Field 2
NTSC/480i (262.5)	00100000100b 260d	00100000011b 259d
PAL/576i (312.5)	00100110110b 310d	00100110101b 309d
480P (525)	01000001010b 522d	N/A
576P (625)	01001101110b 622d	N/A
720P (750)	01011101011b 747d	N/A
1080i (562.5)	01000110000b 560d	01000101111b 559d
1080P (1125)	10001100010b 1122d	N/A

Note: VSync パルス期間中は HSync パルスを計数しないため、VFOUT データには平均で - 3 ラインの誤差があります。

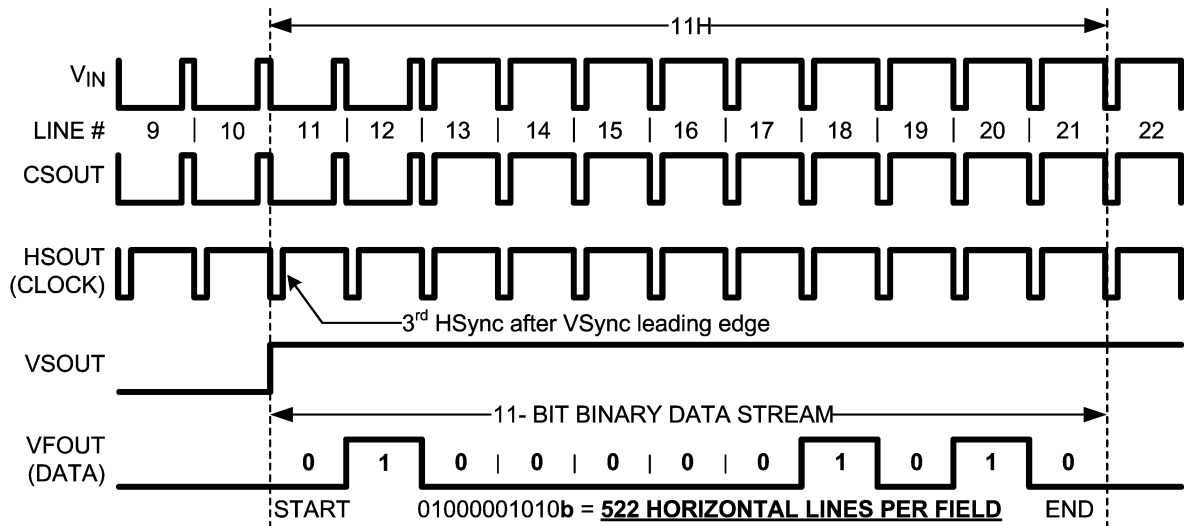


FIGURE 15. Video Format Output for Progressive Format, 480P

アプリケーション情報 (つづき)

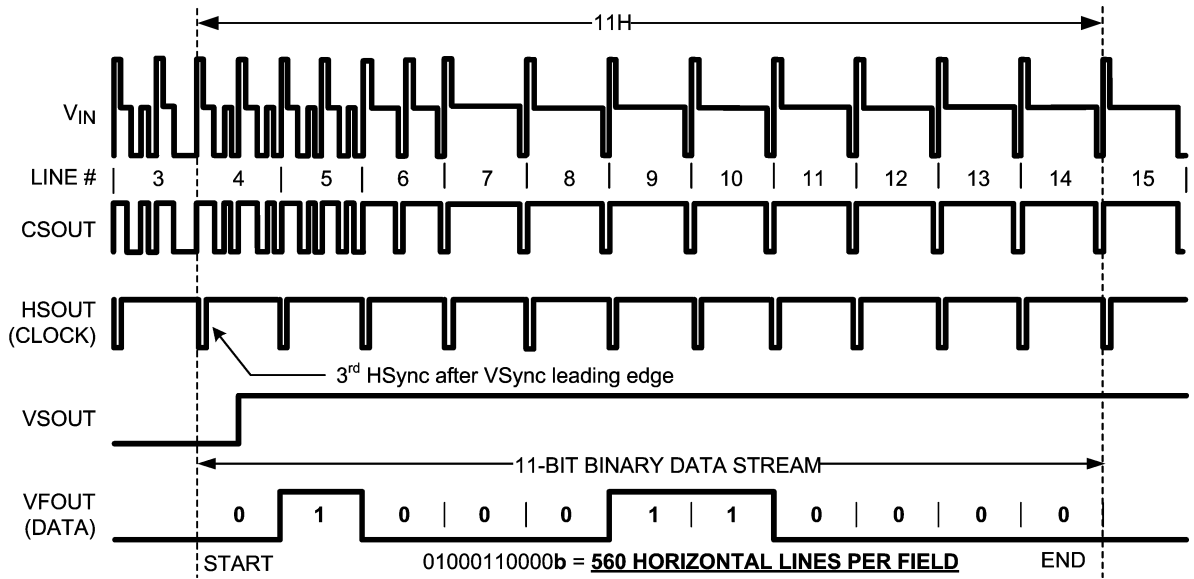


FIGURE 16. Video Format Output for Interlaced Format, 1080I Field 1

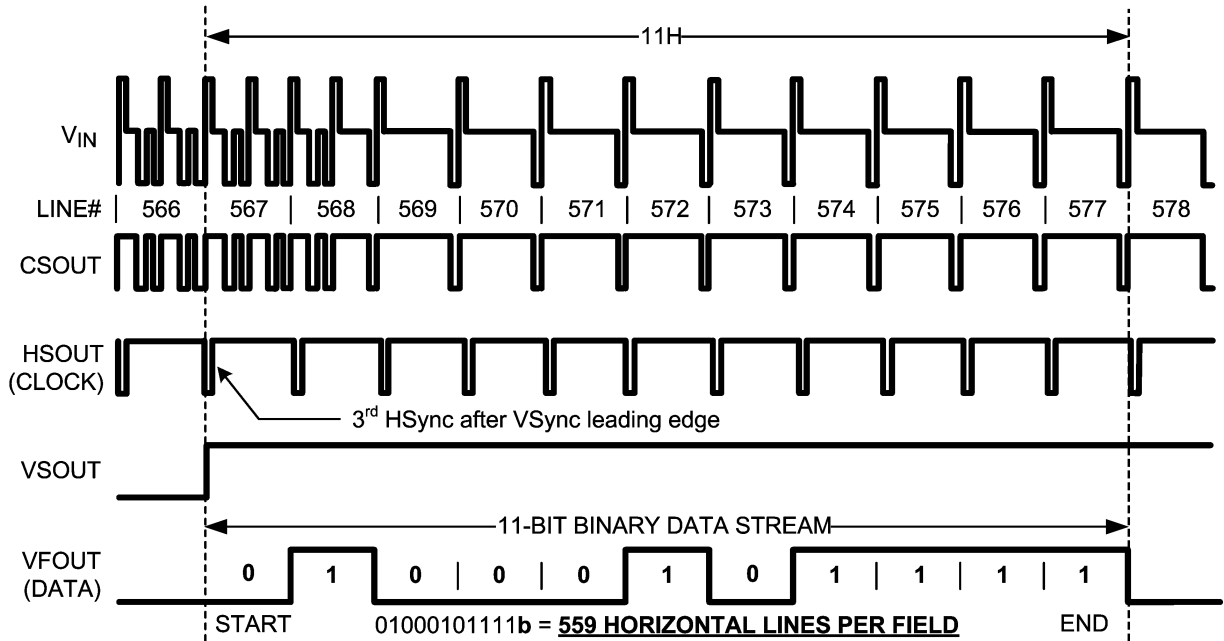


FIGURE 17. Video Format Output for Interlaced Format, 1080I Field 2

アプリケーション情報 (つづき)

オプションに関する説明

オプションの入力フィルタ処理

ビデオ信号が高周波ノイズを含むと見なされるか、クロマ信号がシンク・チップに近い大きな振幅を有するときに、外部フィルタが必要となる場合があります。総合的な信号雑音比を改善するため、最小ピーク振幅がシンク・スライス・レベルの50%を超えているクロマ信号を効率的に減衰する目的で、直列抵抗 (R_S) とグラウンドに接続したコンデンサ (C_F) の組み合わせによる単純な RC ローパス・フィルタを使用します。アプリケーションが必要とするカットオフ周波数は C_F の容量によって設定し、 R_S は低抵抗 (100 など) に維持して R_S 両端での電圧低下によるシンク・チップのクリッピングを抑えるようにするとよいでしょう。外部フィルタを使用すると入力から出力までの伝搬遅延が大きくなる点に注意してください。

入力が非コンポジット・ビデオ (例えば ED/HD ビデオ) 信号のときにクロマ・フィルタをディスエーブルしなければならないアプリケーションでは、Figure 18 に示すように、トランジスタ・スイッチを使って C_F のグラウンド接続を切り離す方法が考えられます。図のトランジスタは、フィールドあたりのライン数データ出力 (VFOUT) をデコードした論理回路によって、オンまたはオフに切り換えます。Table 1 に示すように、VFOUT の 3 番目のビットは、NTSC と PAL の両方で 1 (論理 High) になります。非コンポジット信号を示す 0 (論理 0) を論理回路で検出し、トランジスタをオフにしてクロマ・フィルタをディスエーブルにします。

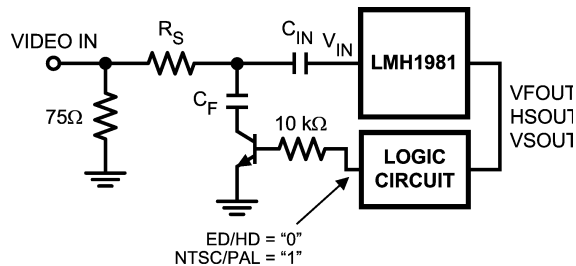


FIGURE 18. External Chroma Filter with Control Circuit

交流結合のビデオ・ソース

交流結合のビデオ・ソースには、ビデオ信号からアンプの直流バイアスを除去するためと、回路の保護を目的として、通常 $100\mu\text{F}$ 以上の出力カップリング・コンデンサ (C_{OUT}) が接続されています。ビデオ・ソースが負荷終端の場合、 C_{OUT} と終端抵抗の平均化効果によって、ビデオ信号の平均値はビデオのデューティ・サイクルの変化に伴ってダイナミックにシフトします。ビデオ・コンテンツの平均画像レベル APL はデューティ・サイクルに密接に連動します。

例えば、フィールドが白から黒に変化したときのように APL が大幅に低下すると、ソースの RC 定数 t_{RC-OUT} ($150 * C_{OUT}$) で特性が決まる正方向へのシフトがシンク・チップ内で生じます。このようなシフトに対し、LMH1981 の入力クランプ回路が入力信号を安定させることは不可能です。結果として V_{IN} は不安定となり、 C_{IN} を適切な値に選択しないかぎり、シンク出力パルスが消失してしまう恐れがあります。

交流結合ソースを LMH1981 にインタフェースしたときにこのような問題が発生する可能性を排除するには、APL の変化に伴うビデオ信号のシフトを、 C_{IN} による電圧低下成分を導入することによって補償する必要があります。この方法を実現するには、LMH1981 の入力回路の実効定数 t_{RC-IN} が t_{RC-OUT} 未満となるように C_{IN} を選択します。

入力回路の実効定数は、 $t_{RC-IN} = (R_S + R_I) * C_{IN} * T_{LINE} / T_{CLAMP}$ として近似できます。 $R_S = 150$ 、 $R_I = 4000$ (入力抵抗)、 T_{LINE} は NTSC の場合に、約 $64\mu\text{s}$ 、 $T_{CLAMP} = 250\text{ns}$ (内部クランプ期間) です。フィールドが白から黒に変化する NTSC ビデオが C_{OUT} に与えられた時に、ライン期間 (T_{LINE}) が長いいため、シンク・チップのシフト量は最も大きくなります。 $t_{RC-IN} < t_{RC-OUT}$ と設定することで、このようなワーストケース条件下でも適切な動作を確保できる C_{IN} の最大値が求められます。

例えば、 t_{RC-OUT} は $C_{OUT} = 220\mu\text{F}$ の場合におよそ 33ms です。 $t_{RC-IN} < 33\text{ms}$ を得るには C_{IN} は 31nF 未満でなければなりません。 C_{IN} に $0.01\mu\text{F}$ (10nF) を選択すれば、 $220\mu\text{F}$ 以上の C_{OUT} を持つ交流結合ビデオ・ソースでも LMH1981 は適切に動作します。

PCB レアウトの考慮事項

LMH1981 の配置

高速ビデオ入力やロジック出力信号の劣化を招く PCB 寄生をできるだけ抑えるため、クリティカルなシグナル・パスが短く直線的になるように、LMH1981 を配置してください。

グラウンド・プレーン

LMH1981 は 2 層の FR4 PCB で問題なく動作します。デバイスの直下をカバーする PCB 裏面に連続したグラウンド・プレーンを設けて、デバイスの GND ピンを接続します。グラウンド・プレーンは他の部品の接続にも使用し、コモン・グラウンド・リファレンスとして役割を与えます。グラウンド・プレーンにはトレース・インダクタンスを抑えグラウンド・ループを小さくする働きもあります。表層の電源トレースと信号トレースは、グラウンド・プレーンの連続性をできるだけ維持するようにルーティングしてください。

電源ピン

電源ピンはインダクタンスの小さい短いトレースを使って互いに接続してください。電源トレースをルーティングする場合は、グラウンド・プレーンの連続性を妨害しないように注意してください。

高周波バイパスを目的として、 $0.1\mu\text{F}$ の面実装セラミック・バイパス・コンデンサをできるだけ短いトレースで電源ピンと GND ピンに接続してください。複数の電源ピンをどのように互いに接続するかによって、2 個または 3 個のセラミック・バイパス・コンデンサを使用します。また、電源の低周波バイパスを目的として、 $4.7\mu\text{F}$ の面実装タンタル・バイパス・コンデンサを 3 本すべての電源ピンの近くに配置してください。

 R_{EXT} 抵抗

R_{EXT} には $10k \pm 1\%$ の面実装高精度抵抗を使用してください。 R_{EXT} はデバイスのできるだけ近くに配置し、1 ピンとグラウンド・プレーンとの間にできるだけ短いトレースで接続してください。すべての入力信号と出力信号はこのピンから離し、ピンに対する不必要な結合を防いでください。

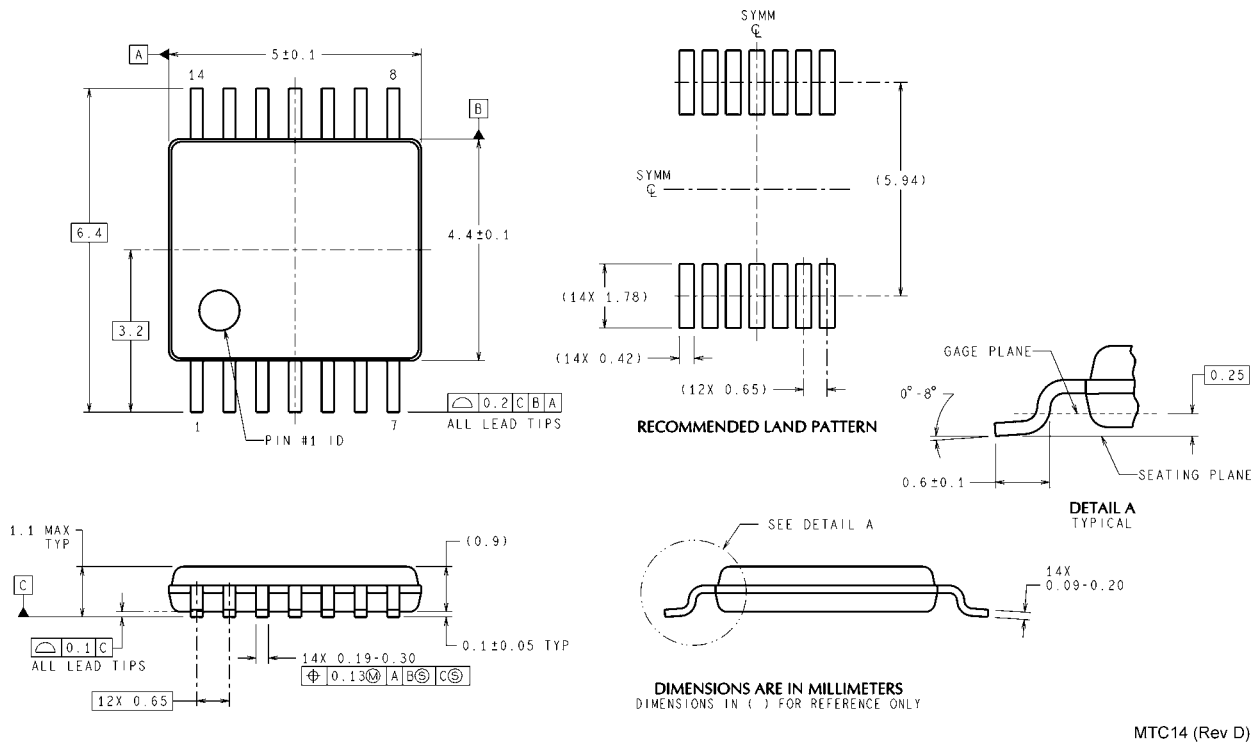
ビデオ入力

ビデオ・ソースから入力ピンまでの入力シグナル・パスは、直線的な短いトレースを使ってルーティングしてください。 75Ω 入力終端と交流結合用の面実装コンデンサを 4 ピンのビデオ入力ピンに設けてください。

出力ルーティング

出力シグナル・パスは、直線的な短いトレースを使ってルーティングし、高速ロジック信号を劣化させる恐れのある寄生効果を抑えてください。すべての出力信号には、最適な信号品質を得るために、およそ $10k\Omega$ の抵抗負荷と寄生成分を含む 10pF 未満の負荷容量が必要です。タイミング・ジッタを抑えることが厳しく求められている水平同期信号で特に重要です。各出力を保護する場合は 100Ω などの低抵抗を直列に接続して電流を制限してください。

外形寸法図 単位は millimeters



14-Pin TSSOP
NS Package Number MTC14

このドキュメントの内容はナショナル セミコンダクター 製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2007 National Semiconductor Corporation
製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを含みません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2012, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上