

LMH6505

LMH6505 Wideband, Low Power, Linear-in-dB, Variable Gain Amplifier



Literature Number: JAJ8AG8

LMH6505

広帯域、低消費電力、Linear-in-dB、可変ゲイン・アンプ

概要

LMH6505 は、広帯域の DC 結合電圧によるゲイン制御段および高速電流帰還型オペアンプ段で構成され、低インピーダンス負荷を直接駆動できる能力を備えています。ゲイン調整範囲は最大 10MHz に対して 80dB で、ゲイン制御入力電圧 V_G を変えて調整します。

外付け部品で設定される回路の最大ゲインからカットオフ点まで、可変ゲイン・ピン V_G に与える電圧でゲインを調整できます。150MHz 動作時でゲイン制御帯域幅が 100MHz 時の消費電力は 110mW です。出力オフセット電圧はゲイン制御電圧範囲全体にわたって 55mV 未満です。デバイス間のゲインは最大ゲイン時でも $\pm 0.5\text{dB}$ 以内に整合されています。さらに、ゲインは広範囲にわたってテストおよび保証されています。出力は、電流帰還型オペアンプによって高い周波数に対して大振幅 (スルーレート 1500V/ μs) が実現され、大電流負荷 (60mA) の駆動を保証しています。ほぼ理想的な入力特性 (低入力バイアス電流、低オフセット電圧、ピン 3 の低抵抗など) により、反転アンプとしても簡単にデバイスを設定できます。

単一電源で動作させる場合に使いやすくするために、 V_G の電圧範囲はグラウンド・ピン電位 (ピン 4) に対して 0V ~ +2V です。駆動要件を緩和するために、 V_G 入力インピーダンスは高くなっています。単一電源動作の場合はグラウンド・ピンを電源電圧の 1/2 に接続するため、相対電位での制御となるゲイン制御の汎用性が損なわれることはありません。

LMH6505 は、以下に示すとおり 25 の場合に 0dB から -85dB にわたるゲイン制御全域の大半において、dB 直線性 (Linear-in-dB) を実現しています。このため、デバイスは AGC アプリケーションに最適です。なお、リニアなゲイン制御のアプリケーションには LMH6503 のデータシートを参照してください。

LMH6505 は 8 ピン SOIC または 8 ピン MSOP パッケージとして提供します。外付け部品を最小限に抑えると同時に SO パッケージを採用しているため、LMH6505 はスペースに制約のあるアプリケーションで使用できます。

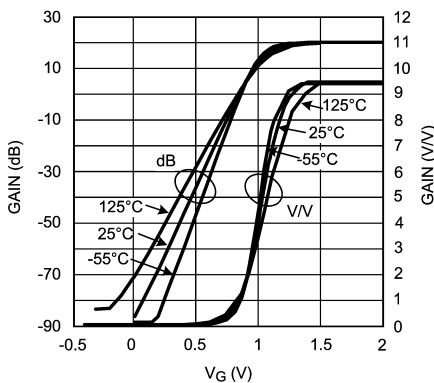
特長

$V_S = \pm 5\text{V}$, $T_A = 25$ 、 $R_F = 1\text{k}$ 、 $R_G = 100$ 、 $R_L = 100$ 、 $A_V = A_{V\text{MAX}} = 9.4\text{V/V}$ (特記のない限り、代表値)	
- 3dB BW	150MHz
ゲイン制御帯域幅	100MHz
調節範囲 (< 10MHz)	80dB
ゲイン・マッチング (リミット値)	$\pm 0.50\text{dB}$
電源電圧範囲	7V ~ 12V
スルーレート (反転)	1500V/ μs
消費電流 (無負荷時)	11mA
線形出力電流	$\pm 60\text{mA}$
出力電圧スイング	$\pm 2.4\text{V}$
入力ノイズ電圧	4.4 nV/ Hz
入力ノイズ電流	2.6pA/ Hz
THD (20MHz, $R_L = 100$ 、 $V_O = 2V_{\text{pp}}$)	- 45dBc

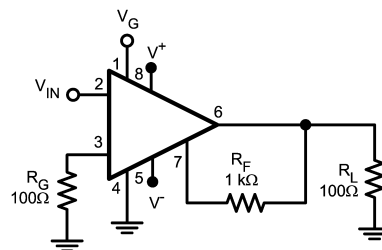
アプリケーション

- 可変アッテネータ
- 自動ゲイン調整 (AGC)
- 電圧制御フィルタ
- ビデオ画像処理

代表的なアプリケーション



Gain vs. V_G



$A_{V\text{MAX}} = 9.4 \text{ V/V}$

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

ESD 耐圧 (Note 6)

人体モデル	2000V
マシン・モデル	200V
入力電流	± 10mA
出力電流 (Note 3)	120mA
電源電圧 ($V^+ - V^-$)	12.6V
入出力電圧	$V^+ + 0.8V, V^- - 0.8V$
保存周囲温度範囲	- 65 ~ + 150

接合部温度

150

ハンダ付け情報

赤外線または対流方式 (20 秒)	235
流動ハンダ付け (10 秒)	260

動作定格 (Note 1)

電源電圧 ($V^+ - V^-$)	7V ~ 12V	
温度範囲 (Note 5)	- 40 ~ + 85	
熱抵抗 (θ_{JC})	(θ_{JA})	
8 ピン SOIC	60	165
8 ピン MSOP	65	235

電気的特性 (Note 2)

特記のない限り、すべてのリミット値は、 $T_J = 25^\circ\text{C}$ 、 $V_S = \pm 5V$ 、 $A_{VMAX} = 9.4V/V$ 、 $R_F = 1k\Omega$ 、 $R_G = 100\Omega$ 、 $V_{IN} = \pm 0.1V$ 、 $R_L = 100\Omega$ 、 $V_G = +2V$ で保証されます。太字のリミット値は全動作温度範囲に適用されます。

Symbol	Parameter	Conditions	Min (Note 9)	Typ (Note 8)	Max (Note 9)	Units
Frequency Domain Response						
BW	-3 dB Bandwidth	$V_{OUT} < 1 V_{PP}$		150		MHz
		$V_{OUT} < 4 V_{PP}, A_{VMAX} = 100$		38		
GF	Gain Flatness	$V_{OUT} < 1 V_{PP}$ $0.9V \leq V_G \leq 2V, \pm 0.2 \text{ dB}$		40		MHz
Att Range	Flat Band (Relative to Max Gain) Attenuation Range (Note 15)	$\pm 0.2 \text{ dB Flatness}, f < 30 \text{ MHz}$		26		dB
		$\pm 0.1 \text{ dB Flatness}, f < 30 \text{ MHz}$		9.5		
BW Control	Gain control Bandwidth	$V_G = 1V$ (Note 4)		100		MHz
CT (dB)	Feed-through	$V_G = 0V, 30 \text{ MHz}$ (Output/Input)		-51		dB
GR	Gain Adjustment Range	$f < 10 \text{ MHz}$		80		dB
		$f < 30 \text{ MHz}$		71		
Time Domain Response						
t_r, t_f	Rise and Fall Time	0.5V Step		2.1		ns
OS %	Overshoot			10		%
SR	Slew Rate (Note 7)	Non Inverting		900		V/ μs
		Inverting		1500		
Distortion & Noise Performance						
HD2	2 nd Harmonic Distortion	$2V_{PP}, 20 \text{ MHz}$		-47		dBc
HD3	3 rd Harmonic Distortion			-61		
THD	Total Harmonic Distortion			-45		
En tot	Total Equivalent Input Noise	$f > 1 \text{ MHz}, R_{SOURCE} = 50\Omega$		4.4		nV/ $\sqrt{\text{Hz}}$
I_N	Input Noise Current	$f > 1 \text{ MHz}$		2.6		pA/ $\sqrt{\text{Hz}}$
DG	Differential Gain	$f = 4.43 \text{ MHz}, R_L = 100\Omega$		0.30		%
DP	Differential Phase			0.15		deg
DC & Miscellaneous Performance						
GACCU	Gain Accuracy (See Application Information)	$V_G = 2.0V$		0	±0.50	dB
		$0.8V < V_G < 2V$		+0.1/-0.53	+4.3/-3.9	
G Match	Gain Matching (See Application Information)	$V_G = 2.0V$		—	±0.50	dB
		$0.8V < V_G < 2V$		—	+4.2/-4.0	
K	Gain Multiplier (See Application Information)		0.890 0.830	0.940	0.990 1.04	V/V

電氣的特性 (Note 2) (つづき)

特記のない限り、すべてのリミット値は、 $T_J = 25$ 、 $V_S = \pm 5V$ 、 $A_{VMAX} = 9.4V/V$ 、 $R_F = 1k$ 、 $R_G = 100$ 、 $V_{IN} = \pm 0.1V$ 、 $R_L = 100$ 、 $V_G = +2V$ で保証されます。太字のリミット値は全動作温度範囲に適用されます。

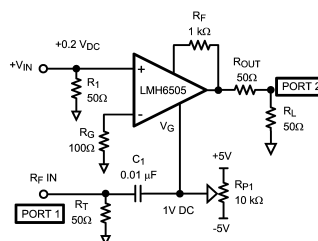
Symbol	Parameter	Conditions	Min (Note 9)	Typ (Note 8)	Max (Note 9)	Units
V_{IN_NL}	Input Voltage Range	R_G Open		± 3		V
V_{IN_L}		$R_G = 100\Omega$	± 0.60 ± 0.50	± 0.74		
I_{RG_MAX}	R_G Current	Pin 3	± 6.0 ± 5.0	± 7.4		mA
I_{BIAS}	Bias Current	Pin 2 (Note 10)		-0.6	-2.5 -2.6	μA
TC I_{BIAS}	Bias Current Drift	Pin 2 (Note 11)		1.28		nA/ $^{\circ}C$
R_{IN}	Input Resistance	Pin 2		7		M Ω
C_{IN}	Input Capacitance	Pin 2		2.8		pF
I_{VG}	V_G Bias Current	Pin 1, $V_G = 2V$ (Note 10)		0.9		μA
TC I_{VG}	V_G Bias Drift	Pin 1 (Note 11)		10		pA/ $^{\circ}C$
R_{VG}	V_G Input Resistance	Pin 1		25		M Ω
C_{VG}	V_G Input Capacitance	Pin 1		2.8		pF
V_{OUT_L}	Output Voltage Range	$R_L = 100\Omega$	± 2.1 ± 1.9	± 2.4		V
V_{OUT_NL}		$R_L = \text{Open}$			± 3.1	
R_{OUT}	Output Impedance	DC		0.12		Ω
I_{OUT}	Output Current	$V_{OUT} = \pm 4V$ from Rails	± 60 ± 40	± 80		mA
V_{O_OFFSET}	Output Offset Voltage	$0V < V_G < 2V$		± 10	± 55 ± 70	mV
+PSRR	+Power Supply Rejection Ratio (Note 12)	Input Referred, 1V change, $V_G = 2.2V$	-65	-72		dB
-PSRR	-Power Supply Rejection Ratio (Note 12)	Input Referred, 1V change, $V_G = 2.2V$	-65	-75		dB
I_S	Supply Current	No Load	9.5 7.5	11	14 16	mA

Note 1: 絶対最大定格は、それを超えるとデバイスが破壊される可能性があるリミット値を示します。動作定格とはデバイスが機能する条件を示しますが、特定の性能を保証するものではありません。仕様および試験条件の保証値に関して「電氣的特性」を参照してください。

Note 2: 「電氣的特性」の値は、記載温度の工場出荷試験条件にのみ適用されます。工場試験条件で生じる自己発熱は、 $T_J = T_A$ となる程度にきわめてわずかです。「電氣的特性」には、自己発熱により $T_J > T_A$ となる条件下で保証されるパラメータ性能値は記載されていません。

Note 3: 最大出力電流 (I_{OUT}) は、デバイスの消費電力の上限が規定された値のどちらか小さいほうになります。

Note 4: ゲイン制御に対する周波数応答の測定回路：

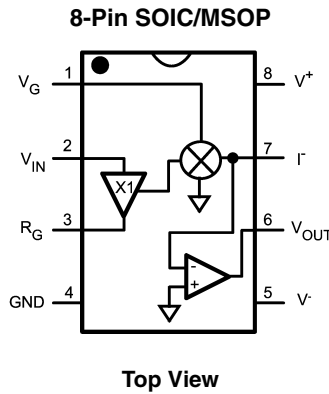


Note 5: 最大消費電力は、 $T_{J(MAX)}$ 、 J_A の関数として求めることができます。任意の周囲温度における最大許容消費電力は、 $P_D = (T_{J(MAX)} - T_A) / J_A$ です。すべての数値は、プリント基板に直接ハンダ付けしたパッケージを対象とします。

Note 6: 人体モデル適用規格 MIL-STD-883、Method 3015.7。
マシン・モデル適用規格 JESD22-A115-A (ESD MM std. of JEDEC)
電場 (界) 誘導帯電モデル適用規格 JESD22-C101-C (ESD FICDM std. of JEDEC)

- Note 7:** スルーレートは立ち上がり / 立ち下がりのスルーレートの平均値です。
- Note 8:** 代表 (typ) 値は特性評価時におけるパラメータの標準値 (norm) を表します。実際の代表値は、経時的に変化するとともに、アプリケーションや構成にも依存します。この代表値はテストされた値ではなく、出荷済みの製品材料に対する保証値ではありません。
- Note 9:** リミット値は 25 において製品の全数検査を行っています。動作温度範囲でのリミット値は標準統計品質管理 (SQC) 手法を用いた相関関係によって保証されています。
- Note 10:** デバイスに向かって流れ込む電流を正方向の電流と定義しています。
- Note 11:** ドリフトは、温度変化両端でのパラメータ分布の変化を、温度変化の幅で除算して求めています。
- Note 12:** + PSRR の定義 : $[|V_{OUT}/V^+|/A_V]$ 、- PSRR の定義 : $[|V_{OUT}/V^-|/A_V]$ (入力電圧 0.1V の場合)。 V_{OUT} は、オフセットによるシフト分を減じた出力電圧の変化です。
- Note 13:** ゲイン / 位相を 25 の低周波数値に正規化しています。
- Note 14:** ゲイン / 位相をそれぞれの設定における低周波数値に正規化しています。
- Note 15:** Flat Band Attenuation (Relative To Max Gain) Range の定義 : 規定されたゲイン・フラットネス ($\pm 0.2\text{dB}$ または $\pm 0.1\text{dB}$) を満たす、 $A_{V\text{MAX}}$ ゲインに対する最大からの減衰範囲として規定されています。例えば $f < 30\text{MHz}$ の場合、Flat Band Attenuation の範囲は次のようになります。
 $\pm 0.2\text{dB}$: 19.7dB ~ - 6.3dB、つまり 26dB の範囲
 $\pm 0.1\text{dB}$: 19.7dB ~ 10.2dB、つまり 9.5dB の範囲

ピン配置図



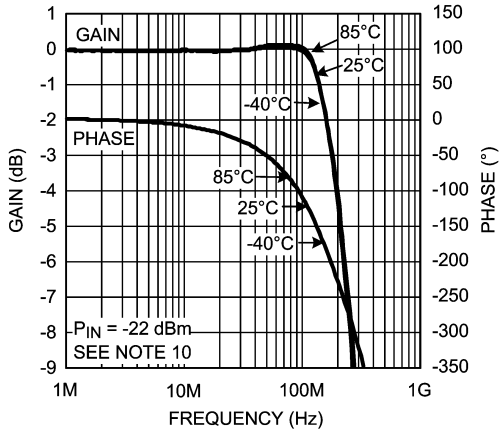
製品情報

Package	Part Number	Package Marking	Transport Media	NSC Drawing
8-Pin SOIC	LMH6505MA	LMH6505MA	95 Units/Rail	M08A
	LMH6505MAX		2.5k Units Tape and Reel	
8-Pin MSOP	LMH6505MM	AZ2A	1k Units Tape and Reel	MUA08A
	LMH6505MMX		3.5k Units Tape and Reel	

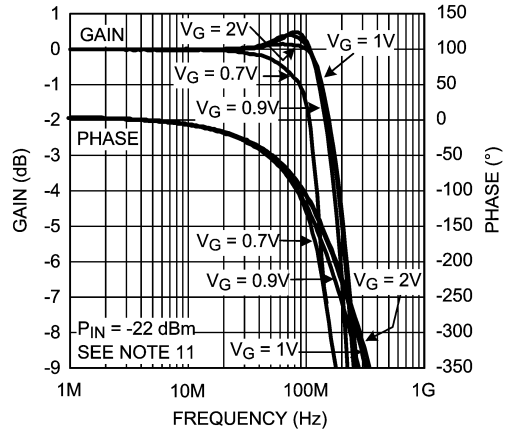
代表的な性能特性

特記のない限り、 $V_S = \pm 5V$ 、 $T_A = 25^\circ C$ 、 $V_G = V_{GMAX}$ 、 $R_F = 1k$ 、 $R_G = 100$ 、 $V_{IN} = 0.1V$ 、入力を 50 Ω で終端、 $R_L = 100$ 、代表値。

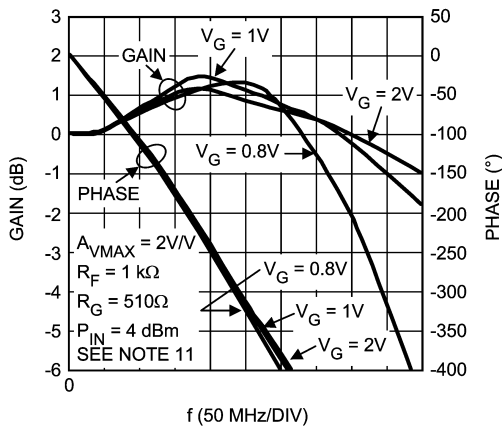
Frequency Response Over Temperature



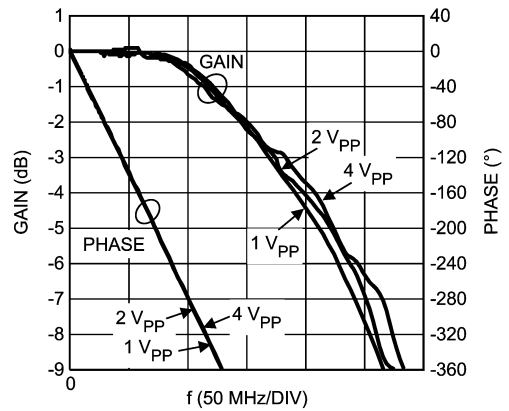
Frequency Response for Various V_G



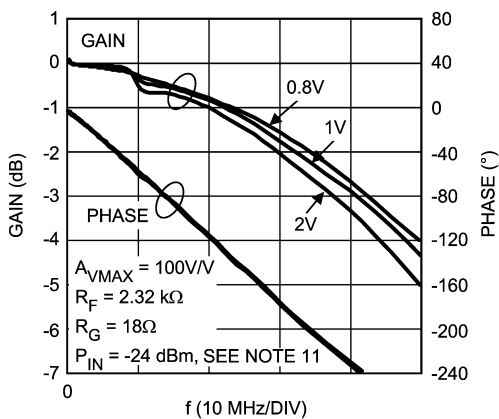
Frequency Response ($A_{VMAX} = 2$)



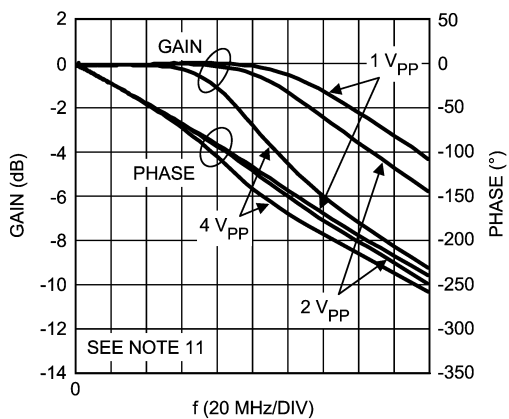
Inverting Frequency Response



Frequency Response for Various V_G ($A_{VMAX} = 100$) (Large Signal)

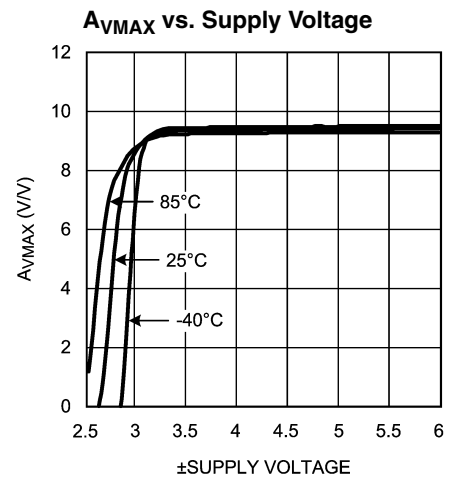
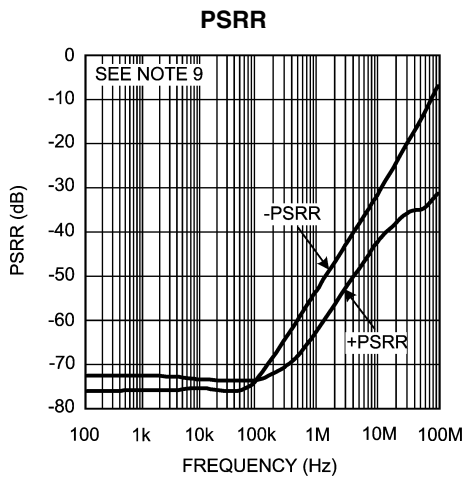
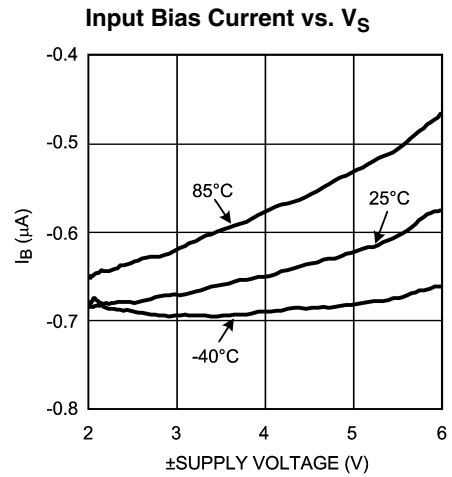
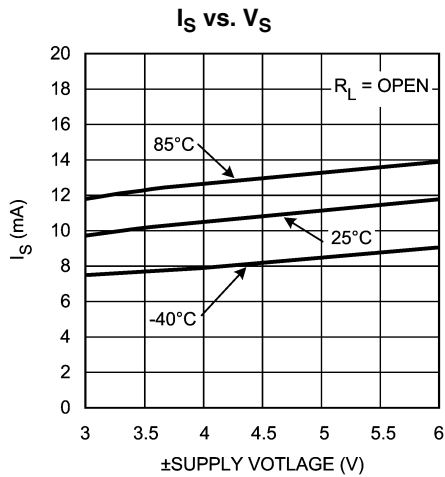
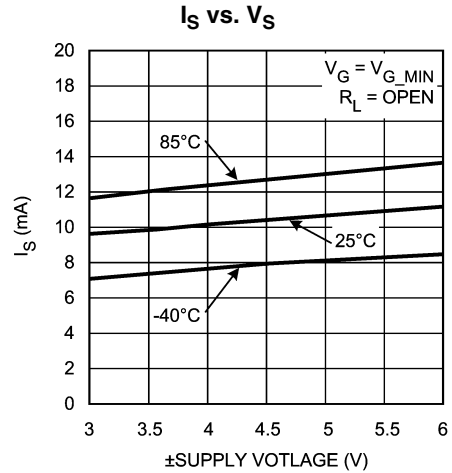
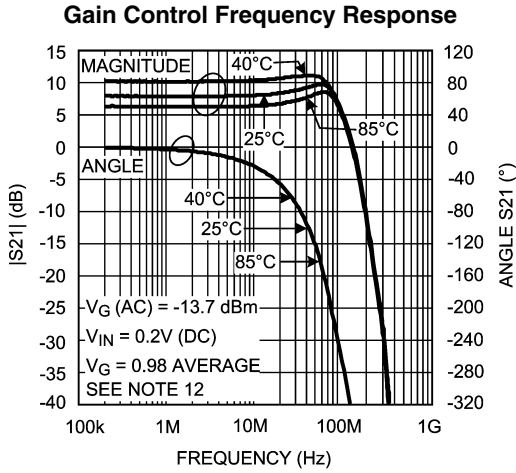


Frequency Response for Various Amplitudes



代表的な性能特性 (つづき)

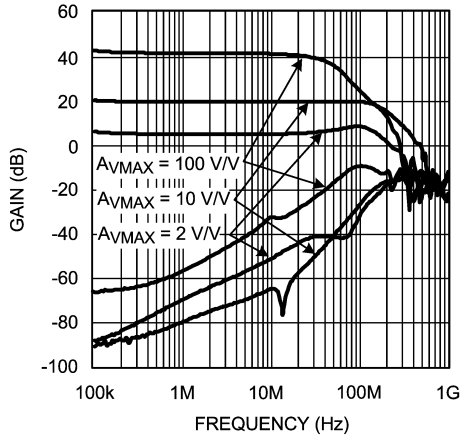
特記のない限り、 $V_S = \pm 5V$ 、 $T_A = 25^\circ C$ 、 $V_G = V_{G_MAX}$ 、 $R_F = 1k$ 、 $R_G = 100$ 、 $V_{IN} = 0.1V$ 、入力を50Ωで終端、 $R_L = 100$ 、代表値。



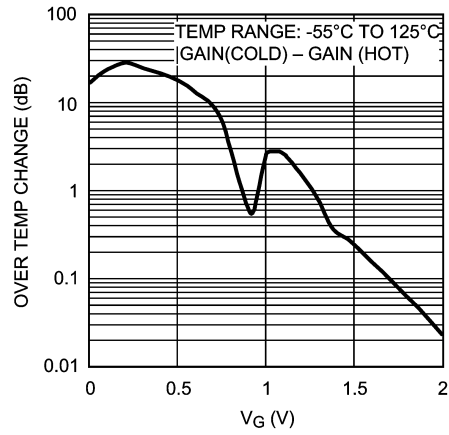
代表的な性能特性 (つづき)

特記のない限り、 $V_S = \pm 5V$ 、 $T_A = 25$ 、 $V_G = V_{GMAX}$ 、 $R_F = 1k$ 、 $R_G = 100$ 、 $V_{IN} = 0.1V$ 、入力を50で終端、 $R_L = 100$ 、代表値。

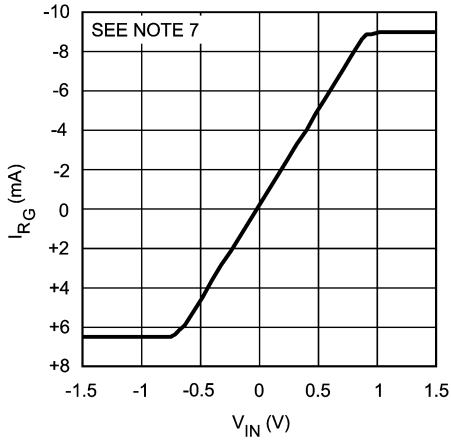
Feed through Isolation for Various A_{VMAX}



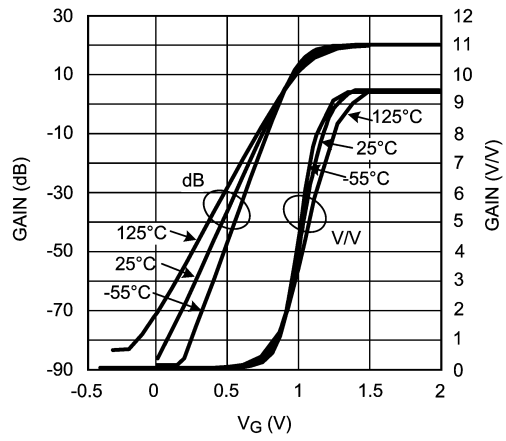
Gain Variation Over entire Temp Range vs. V_G



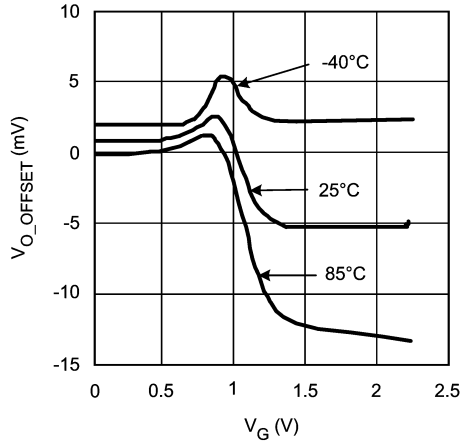
I_{RG} vs. V_{IN}



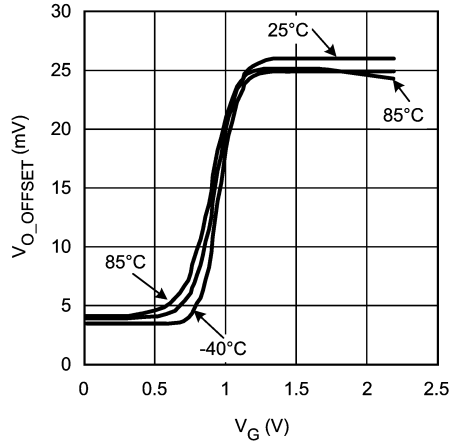
Gain vs. V_G



Output Offset Voltage vs. V_G (Typical Unit #1)



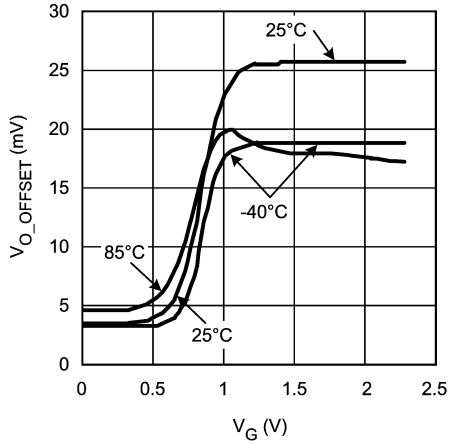
Output Offset Voltage vs. V_G (Typical Unit #2)



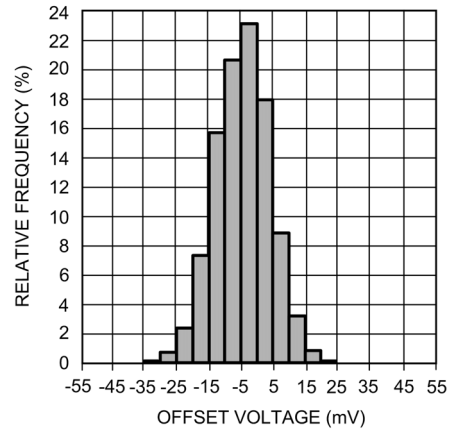
代表的な性能特性 (つづき)

特記のない限り、 $V_S = \pm 5V$ 、 $T_A = 25^\circ C$ 、 $V_G = V_{GMAX}$ 、 $R_F = 1k$ 、 $R_G = 100$ 、 $V_{IN} = 0.1V$ 、入力を 50 Ω で終端、 $R_L = 100$ 、代表値。

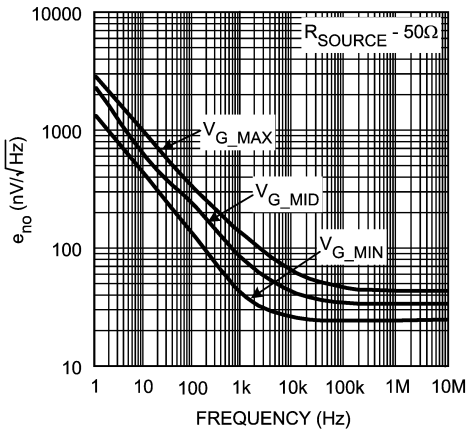
Output Offset Voltage vs. V_G (Typical Unit #3)



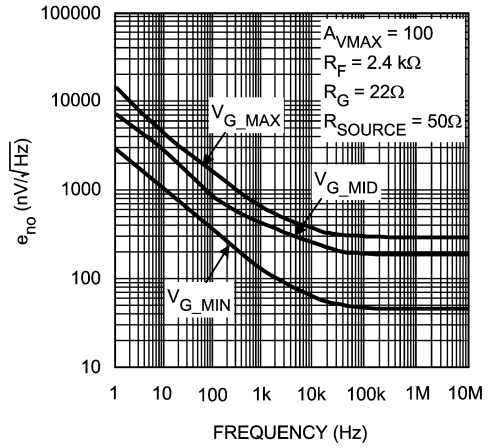
Distribution of Output Offset Voltage



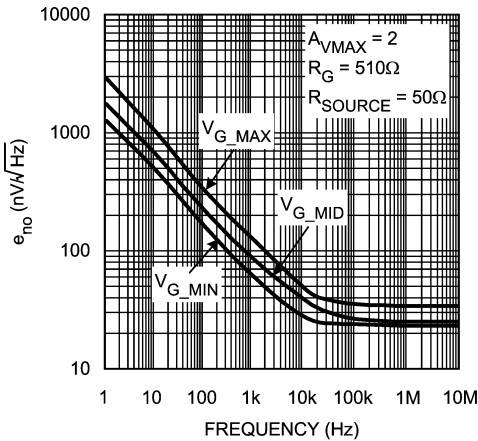
Output Noise Density vs. Frequency



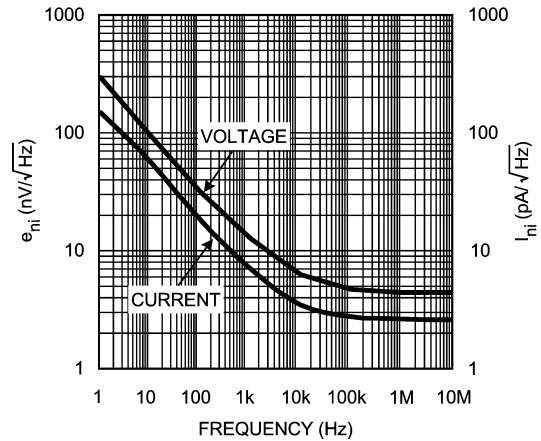
Output Noise Density vs. Frequency



Output Noise Density vs. Frequency



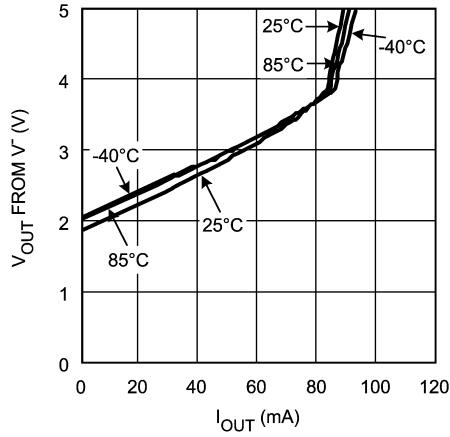
Input Referred Noise Density vs. Frequency



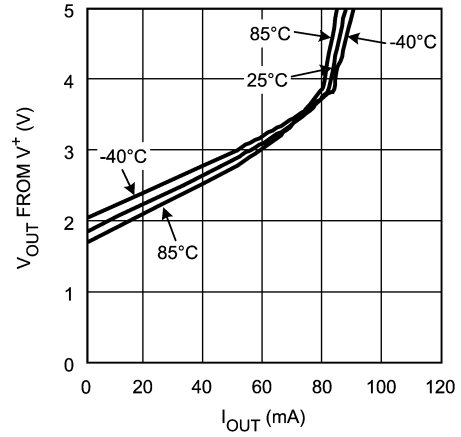
代表的な性能特性 (つづき)

特記のない限り、 $V_S = \pm 5V$ 、 $T_A = 25$ 、 $V_G = V_{GMAX}$ 、 $R_F = 1k$ 、 $R_G = 100$ 、 $V_{IN} = 0.1V$ 、入力を50で終端、 $R_L = 100$ 、代表値。

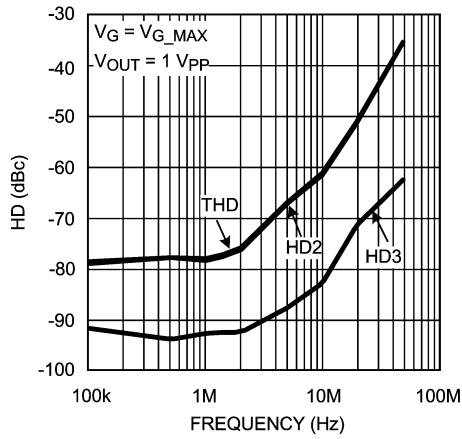
Output Voltage vs. Output Current (Sinking)



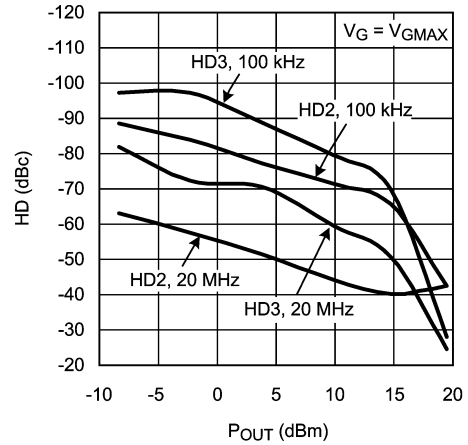
Output Voltage vs. Output Current (Sourcing)



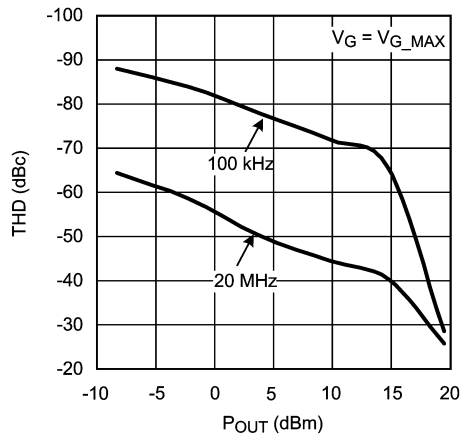
Distortion vs. Frequency



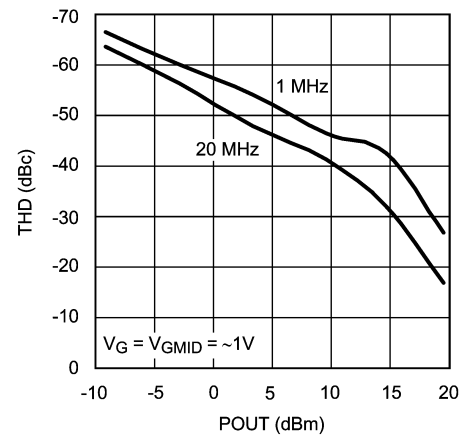
HD vs. P_OUT



THD vs. P_OUT



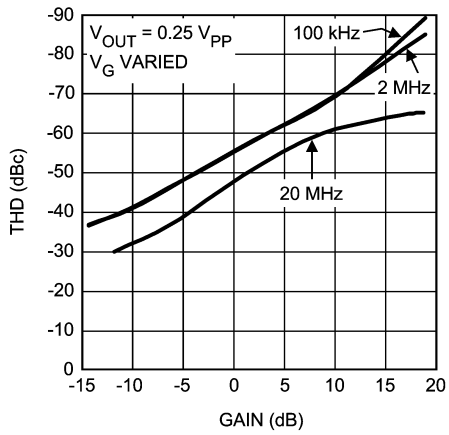
THD vs. P_OUT



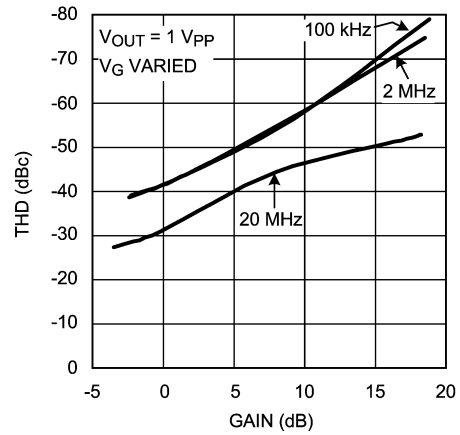
代表的な性能特性 (つづき)

特記のない限り、 $V_S = \pm 5V$ 、 $T_A = 25$ 、 $V_G = V_{GMAX}$ 、 $R_F = 1k$ 、 $R_G = 100$ 、 $V_{IN} = 0.1V$ 、入力を50で終端、 $R_L = 100$ 、代表値。

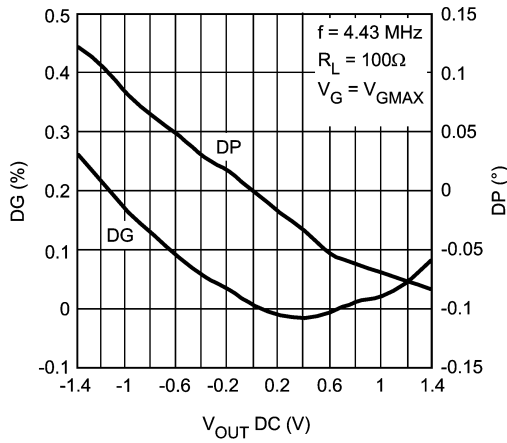
THD vs. Gain



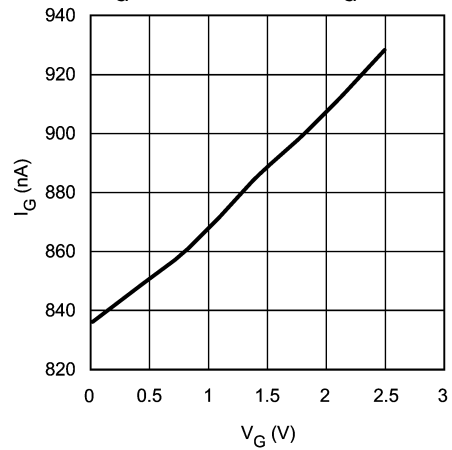
THD vs. Gain



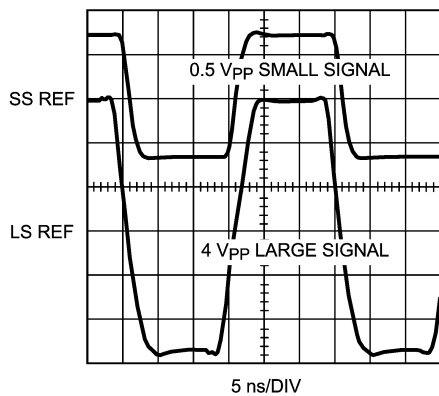
Differential Gain & Phase



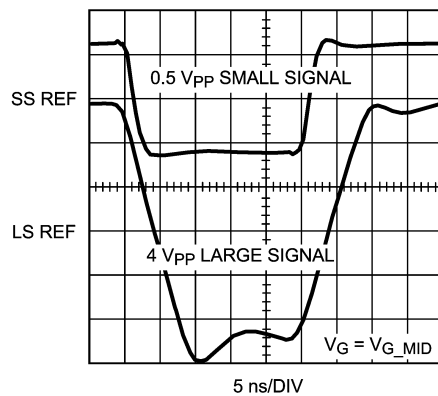
V_G Bias Current vs. V_G



Step Response Plot

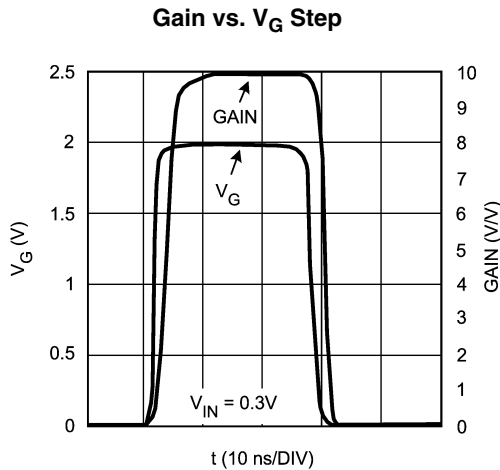


Step Response Plot



代表的な性能特性 (つづき)

特記のない限り、 $V_S = \pm 5V$ 、 $T_A = 25$ 、 $V_G = V_{GMAX}$ 、 $R_F = 1k$ 、 $R_G = 100$ 、 $V_{IN} = 0.1V$ 、入力を 50 で終端、 $R_L = 100$ 、代表値。



アプリケーション情報

概要

LMH6505 の主な特徴は以下のとおりです。

- 低消費電流
- 幅広い電圧制御ゲインおよび減衰範囲 (A_{VMAX} から完全なカットオフに至るまで)
- 独立した帯域幅、抵抗によりプログラム可能なゲイン調整範囲 (R_G)
- 幅広い信号およびゲイン制御帯域幅
- 周波数応答を R_F により調整可能
- 高インピーダンス信号およびゲイン制御入力

LMH6505 は、閉ループ入力バッファ (Figure 1 の「X1」ブロック)、電圧制御可変ゲイン・セル (「MULT」ブロック) および出力アンプ (「CFA」ブロック) で構成されています。入力バッファは、ゲイン設定レジスタ R_G によりゲインを設定するトランスコンダクタンス段です。出力アンプは電流帰還型オペアンプで、ゲインを帰還抵抗 R_F と等しく設定するトランスインピーダンス段として設定されています。LMH6505 の最大ゲイン A_{VMAX} は、 $K \cdot R_F / R_G$ の比で決まります。このとき「 K 」は公称値 0.940 のゲイン・マルチプライヤです。ゲイン制御入力 (V_G) が $0 \sim 2V$ の範囲で変化するにつれ、ゲインは最大設定ゲインに対しておよそ 80dB の範囲にわたり調整されます。

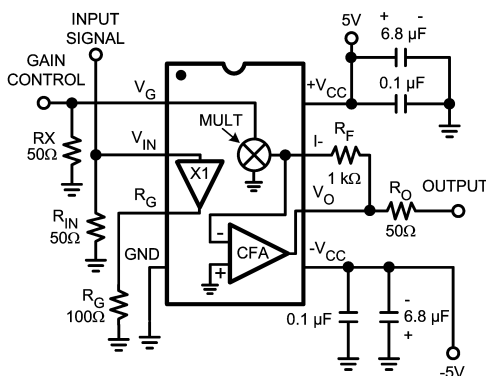


FIGURE 1. LMH6505 Typical Application and Block Diagram

LMH6505 最大ゲインの設定

$$A_{VMAX} = \frac{R_F}{R_G} \cdot K \quad (1)$$

LMH6505 が $A_{VMAX} = 9.4V/V$ に指定されている場合でも、 A_{VMAX} の推奨値は $2 \sim 100$ の間で変化します。ゲインを上げることができますが、出力オフセット、ノイズ、および歪みにより通常は実用的ではありません。 A_{VMAX} が変化する場合、いくつかのトレードオフが生じます。

R_G : 入力電圧範囲を決定します。

R_F : 全体の帯域幅を決定します。

入力バッファから R_G にソースまたはシンクできる電流量は制限されており、この値は $I_{RG MAX}$ の仕様で定められています。このため、最大入力電圧は以下のように設定されます。

$$V_{IN (MAX)} = I_{RG MAX} \cdot R_G \quad (2)$$

入力電圧の増加または R_G の低下により $I_{RG MAX}$ の制限値に近づくにつれ、デバイスの高調波歪みが増加します。 R_F の変化は、小信号帯域幅に大きく影響します。LMH6505 の出力アンプは電流帰還型アンプ (CFA) で、帯域幅は R_F によって決まります。他の CFA と同様に、帰還抵抗を 2 倍にするとデバイスの帯域幅をおよそ半分カットできます。CFA についての詳細は、基本を解説した OA-20 「Current Feedback Myths Debunked」、またはさらに詳しく分析した OA-13 「Current Feedback Amplifier Loop Gain Analysis and Performance Enhancements」を参照してください。

その他の設定

1) 単一電源動作

LMH6505 は単一電源環境で使用するよう設定できます。そのためには以下の設定が必要です。

- ピン 4 および R_G を「電源電圧の $1/2$ 」の V^+ から V^- の範囲の中央付近に接続します。 R_G のもう一方はピン 3 に接続します。「電源電圧の $1/2$ 」は、 R_G を通じて流れると予測される電流をシンクおよびソースできる必要があります。

アプリケーション情報 (つづき)

- b) V_G を「電源電圧の 1/2」から 0V ~ 2V 高い範囲で確実に調節できるようにします。
- c) 入力 (ピン 2) をバイアスし、 V^- の上 2V から V^+ の下 2V の範囲内に収まるようにします。「電気的特性」の表の入力電圧範囲仕様を参照してください。これは、入力の DC バイアスおよび入力信号の AC 結合 (駆動段の出力も電源電圧の 1/2 にバイアスされる場合は直接結合) のいずれでも可能です。

このような回路構成により、LMH6505 は R_G を通る電流にตอบสนองします。ゲイン制御の関係は、ピン 4 で測定される V_G による正負 2 電源の回路構成と同様です。上記の回路は、出力電圧も「電源電圧の 1/2」に集中することに注意してください。

2) 任意指示による入力信号

LMH6505 は幅広い入力電圧範囲 (ピン 2) ($\pm 3V$ typ) を持つため、グラウンドを基準電位にしている信号 (ハーフサプライ・バイアス回路など) におけるゲインを制御するよう設定できます。このノードを「基準ノード」と呼びます。このような場合、 R_G の片側 (ピン 3 に接続されていない側) をこの基準ノードに接続できるため、 R_G は信号とこの基準の差のみを「参照」します。基準ノードは R_G を通った電流をソースおよびシンクする必要があることに注意してください。

ゲイン精度

ゲイン精度は、特定の V_G におけるゲイン理論値と比較した実際のゲインとして定義され、結果は dB で表します。(Figure 2 参照) ゲイン理論値は以下のとおりです。

$$A(V/V) = K \times \frac{R_F}{R_G} \times \frac{1}{1 + e^{\left[\frac{N - V_G}{V_C} \right]}} \quad (3)$$

ここでは室温にて $K = 0.940$ (公称値) $N = 1.01V$ & $V_C = 79mV$ です。

「電気的特性」の表に記載されているパラメータ GACCU の値は V_G 範囲全体に対するワーストケース精度を表わしています。「Typ」値は「代表ゲイン」と「ゲイン理論値」の差です。「Max」値は、全体における実際のゲインと「ゲイン理論値」の差のワーストケースです。

ゲイン・マッチング

Figure 2 に示すとおり、ゲイン・マッチングは、ある V_G におけるゲイン偏差の最大値 (単位 dB) で、「 \pm Max」としてのみ指定されます。「Typ」値はありません。「電気的特性」の表に記載されているパラメータ G Match の値は V_G 範囲全体に対するワーストケース・マッチングを表わしています。「Max」値は、全体における実際のゲインと代表ゲインの差のワーストケースです。

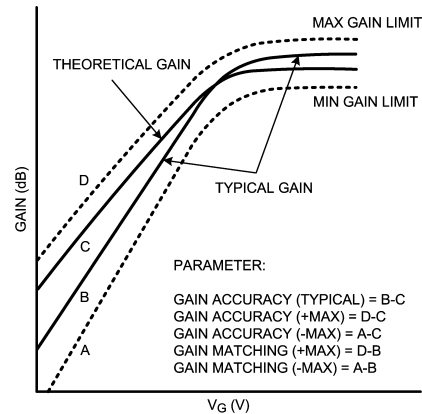


FIGURE 2. LMH6505 Gain Accuracy & Gain Matching Defined

ゲイン分配

高レベルのゲインが必要な場合、ゲイン分配を検討しなければなりません。

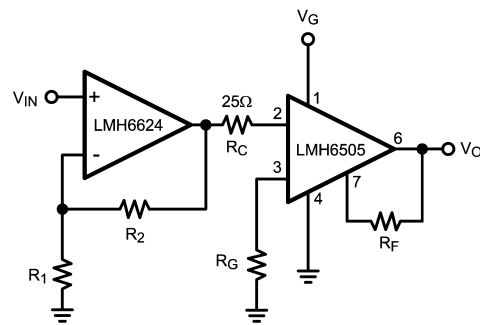


FIGURE 3. Gain Partitioning

この回路の最大ゲイン範囲は、以下の式から求められます。

$$\text{MAXIMUM GAIN} = \left[1 + \frac{R_2}{R_1} \right] \cdot \left[\frac{R_F}{R_G} \right] \cdot K \quad (4)$$

LMH6624 は低ノイズ広帯域の電圧帰還型アンプです。909 で R_2 、100 で R_1 に設定するとゲインは 20dB になります。推奨のとおり 1000 で R_F 、50 で R_G に設定すると LMH6505 のゲインはおおよそ 26dB になります。したがってこの回路の総ゲインはおおよそ 46dB です。重要なのは、高レベルのゲインのために分配を行うと、極めて小さい信号でアンプを駆動しフルスケールの出力が可能であることです。例えば、ゲイン 46dB で 20mv の入力信号により、LMH6624 の出力を 200mV まで、LMH6505 を出力を 4V まで駆動できます。したがって、設計者は全体の特性に対する各ステージの影響を注意深く検討しなければなりません。ゲイン分配により設計者は、全体の性能を改善するために各アンプの周波数応答、ノイズ、歪み、セッティング・タイム、負荷の影響を最適化できます。

アプリケーション情報 (つづき)

LMH6505 ゲイン制御範囲および最小ゲイン

ゲイン制御範囲を説明する前に、それを制限する要因を理解することが重要です。LMH6505 の最小ゲインは理論的にゼロですが、実際の回路ではフィードスルーにより制限されます。フィードスルーとはここでは $V_G = 0V$ の場合にゲインとして定義されます。電源を通した結合だけでなく、ボードおよびパッケージを通した容量性結合によりフィードスルーが決定されます。DC においても、入力信号は完全に除去されません。高周波では、容量特性によりフィードスルーは悪化します。10MHz 以下の周波数では、フィードスルーは -60dB 未満になるため、 $A_{VMAX} = 20dB$ の場合ゲイン制御範囲は 80dB になると言えます。

LMH6505 ゲイン制御機能

ゲインと V_G のグラフでは、ゲインは制御電圧の関数として示されます。「ゲイン (V/V)」のグラフはリニア (V/V) ゲインで、Sカーブと呼ばれる場合もあります。これは双曲線正接の関係で、式 3 により求められます。「ゲイン (dB)」はゲインを dB 単位で示し、広い範囲にわたってリニアに変化します。このため、LMH6505 のゲイン制御には「dB 直線性 (Linear-in-dB)」があります。

LMH6505 を閉ループ AGC 回路の中央で使用するアプリケーションでは、Sカーブ制御特性により広い制御範囲で dB 直線性を実現し、最も高いゲインでソフト・リミットを持つため制御電圧が大きく変化してもゲインへの影響が小さくなります。完全な dB 直線性の制御特性が要求されるアプリケーションでは、LMH6505 を 1/2 以下のゲインで使用してください ($V_G = 1V$)。

ゲイン安定性

LMH6505 のアーキテクチャにより、フル・ゲインから完全なカットオフに至るまで出力信号を完全に減衰することができます。これは、最終段まで進んで出力信号として出力される信号を、ゲイン制御信号 V_G によって「抑制」することにより実現します。その結果、 R_G ピン (ピン 3) の平均電流 (DC 電流) がこの「抑制」回路の動作点に影響し、LMH6505 のゲインにわずかに影響します。Figure 4 に、 V_G によって設定されたゲインの関数としてこの影響を示します。

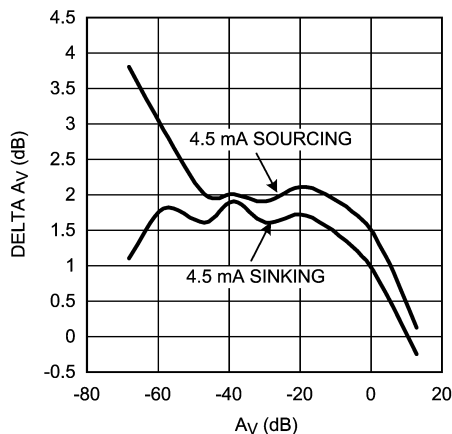


FIGURE 4. LMH6505 Gain Variation over R_G DC Current Capability vs. Gain

このグラフは、供給できる R_G DC 電流の最大値 ($\pm 4.5mA$) に対して予測されるゲイン偏差を示します。例えば、ゲイン (A_V) を -60dB に設定した場合、 R_G ピンの DC 電流がソース時 4.5mA まで増加すると、ゲインはおおよそ 3dB (-57dB まで) 増加すると予測されます。逆に、 R_G を通った 4.5mA DC シンク電流は、

1.75dB (-58.25dB まで) 増加します。Figure 4 で示すとおり、影響はゲインを下げると最も顕著で、偏差は最大で 3.75dB 未満に制限されます。

R_G DC 電流変動が予測され、LMH6505 のゲイン偏差が許容できる限度を超えるアプリケーションでは、LMH6502 (差動 Linear-in-dB 可変ゲイン・アンプ) のデータシート (<http://www.national.com/ds/LM/LMH6502.pdf>) を参照してください。

LMH6505 ゲイン制御入力のオーバードライブ回避

LMH6505 ゲイン制御入力 (V_G) には追加の仕様があります。 V_G は +2.3V を超えてはなりません ($\pm 5V$ 電源の場合)。ゲイン制御回路が飽和し、ゲインが実際に下がる可能性があります。 V_G が DAC から駆動されるアプリケーションでは、これをソフトウェアで簡単に解決できます。AGC ループなど V_G を駆動するリニア・ループがある場合、入力電圧を制限する他の方法を実装しなければなりません。簡単な解決策として、 V_G 入力に 2.2:1 の抵抗分圧器を挿入する方法があります。この分圧器を駆動しているデバイスが $\pm 5V$ 電源で動作している場合、その出力は 5V を超えないため、分圧器を通った V_G が 2.3V を超えることはありません。

LMH6505 の大信号性能の向上

Figure 5 に、LMH6505 の反転ゲイン回路を示します。

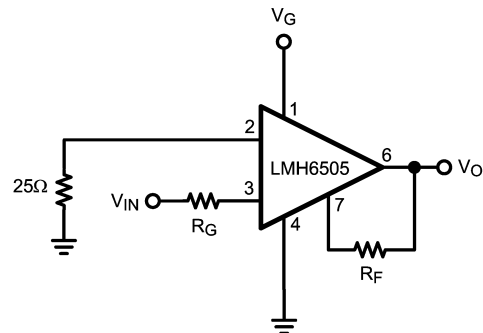


FIGURE 5. Inverting Amplifier

入力信号は R_G 抵抗器を通して印加されます。 V_{IN} ピンは 25 抵抗を通して接地しなければなりません。この設定の最大ゲイン範囲は、以下の式から求められます。

$$A_{VMAX} = - \left[\frac{R_F}{R_G} \right] \cdot K \quad (5)$$

LMH6505 の反転スルーレートは、非反転スルーレートよりはるかに高くなります。ここで約 2 倍の性能向上が見られる理由は、非反転設定では入力バッファによってアンプ全体のスルーレートが制限されるためです。反転回路では、入力バッファは固定電圧のままで、スルーレートに影響しません。

伝送ライン・マッチング

伝送ラインの特性インピーダンスをマッチングする 1 つの方法は、アンプの入力もしくは出力に適切な抵抗を置くことです。Figure 6 に、伝送ラインをマッチングさせるための代表的な回路構成を示します。

アプリケーション情報 (つぎ)

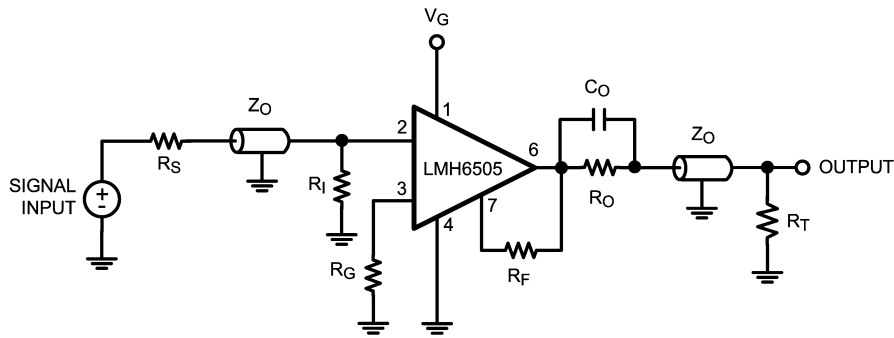


FIGURE 6. Transmission Line Matching

抵抗 R_S 、 R_I 、 R_O 、 R_T は、伝送ラインまたはケーブルの特性インピーダンス Z_0 と等しくします。高い周波数範囲で出力伝送ラインをマッチングするために C_0 を使用します。周波数とともにオペアンプの出力インピーダンスの増加に対して補償します。

小信号帯域幅における寄生効果の最小化

寄生効果を最小限に抑えるには、表面実装部品を使用し、LMH6505 と部品間の距離およびリード長を短くすることです。スルーホール部品、特に軸方向の抵抗を使って設計する場合、抵抗の自己容量を考慮しなければなりません。例えば、RN55D 1% 金属フィルム抵抗の平均的な寄生容量は、ロット毎に 0.1pF の偏差があるとしておよそ 0.15pF です。LMH6505 の拡張帯域幅の場合、こうしたわずかな寄生リアクタンスの偏差が測定できるほどの周波数応答偏差につながる可能性があります。そのため、これらの寄生リアクタンス効果を最小限に抑えるために表面実装抵抗を使用することを推奨します。

推奨

問題を避けるため、そして最高性能を実現するための推奨事項がいくつかあります。

- R_F と並列にコンデンサを配置しないでください。ただし、適切に選択された直列 RC の組み合わせを使えば、周波数応答を形成することができます。
- R_F に接続するトレースは分離し、できる限り短くしてください。
- 出力と C_L の間には低抵抗 (20 ~ 50 Ω) を配置してください。
- R_G の下にグラウンド・プレーンがある場合、切り離してください。
- デカップリング・コンデンサを LMH6505 にできる限り近付けてください。
- ピン 2 は 25 Ω の最小抵抗を通して接続してください。

オフセット調節および DC レベル・シフト

オフセットは 2 つの部分に分けられます。入力参照および出力参照です。これらの誤差は、Figure 7 の回路を使って調節できます。まず V_G を 0V に設定し、出力のオフセット電圧がゼロになるようにトリム・ポット R_4 を調節します。この操作で、出力段オフセットを取り除けます。次に V_G を 2V に設定し、出力のオフセット電圧がゼロになるようにトリム・ポット R_1 を調節します。この操作で、入力段オフセットを取り除けます。

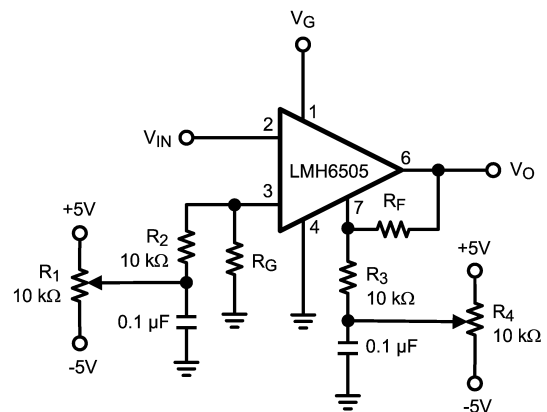


FIGURE 7. Offset Adjust Circuit

デジタル・ゲイン制御

D/A コンバータ (DAC) で LMH6505 ゲイン制御入力を駆動することにより、デジタルによる可変ゲイン制御を簡単に実現できます。Figure 8 にこのようなアプリケーションを示します。この回路では、ナショナル セミコンダクターの 8 ビット DAC0830、LMC8101 MOS 入力オペアンプ (入出力フルスイング)、および LMH6505 VGA を使用しています。 V_{REF} を 2V に設定すると、回路は最大 0.05% フルスケール分解能で 256 ステップによる最大 80dB のゲイン制御を実現します。この回路の最大ゲインは 20dB です。

アプリケーション情報 (つづき)

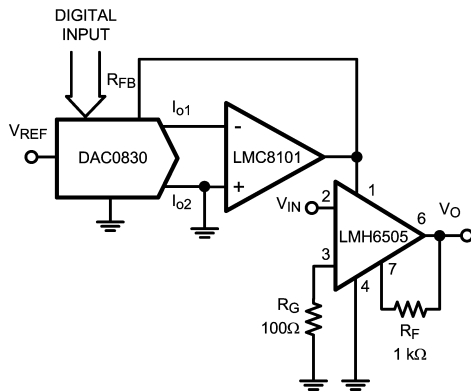


FIGURE 8. Digital Gain Control

AGC アプリケーションにおける LMH6505 の使用

AGC アプリケーションでは、制御ループにより LMH6505 は強制的に固定出力振幅となります。入力振幅は広範囲にわたり変動するため、ダイナミック・レンジを制限する要因となる場合があります。入力振幅が大きい場合、 R_G を駆動する入力バッファによる歪みが、負荷を駆動する出力振幅により生じる歪みを上回る可能性があります。THD とゲインのグラフでは、 $R_F = 1k$ 、 $R_G = 100$ という特定の設定において固定出力振幅 $0.25V_{PP}$ の場合、全高調波歪み (THD) がおよそ 35dB の範囲のゲインで示されて

います。ゲインが -15dB に調節されている (例えば A_{VMAX} から 35dB 下回る) 場合、入力振幅は $1.41V_{PP}$ となり、歪みはこのゲインで最悪となる可能性があります。AGC の出力振幅が $0.25V_{PP}$ を超えると、 A_{VMAX} から 40dB 下回るゲインの入力振幅は一層高くなり、歪みはさらに悪化します。このため、幅広いゲイン幅が必要な場合には低い出力振幅を推奨します。LMH6714/LMH6720/LMH6722 ファミリーまたは LMH6702 などのポスト・アンプの使用は、ダイナミック・レンジを維持し、 $100mV_{PP}$ よりはるかに高い出力振幅を得るための最良の方法です。歪み性能と、ダイナミック・レンジにおける制限に対応するもう一つの方法は、 R_G の値を上げることです。他の高速アンプと同様に、負荷抵抗を上げ、必要となる負荷電流を下げることで、大抵の場合歪み性能が改善されます。 R_G を上げると、 A_{VMAX} を一定に保つために R_F も上げなければならなくなり、その結果全体の帯域幅が減少します。大容量の R_F を使う場合の帯域幅への影響を打ち消すため、 R_F と並列に直列 RC を挿入することも可能です。

自動ゲイン制御 (AGC)

高速応答 AGC ループ

Figure 9 に示す AGC 回路は、6dB の入力振幅ステップを 100ns で修正します。回路には 2 つのオペアンプ高精度レクチファイヤ振幅検出器 (U1 および U2) と積分器 (U3) が含まれ、低周波数で高ループ・ゲインを供給します。出力振幅は R_9 によって設定します。高速 AGC ループを構築するための注意事項を以下に述べます。高精度レクチファイヤは、大容量出力信号で最適に動作します。Figure 9 に示すとおり、DC オフセットをブロックすることにより精度が上がります。

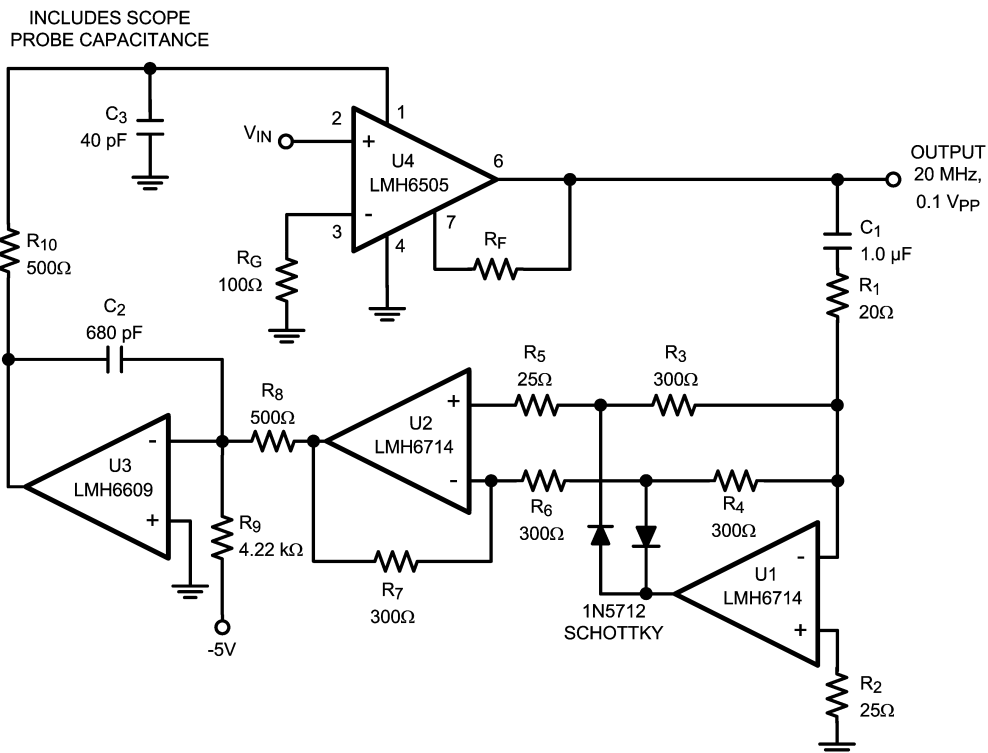


FIGURE 9. Automatic Gain Control Circuit

アプリケーション情報 (つづき)

信号周波数が LMH6505 のゲイン制御ポートに達すると、出力信号が歪みます (自動的に変調されます)。AGC を高速にセトリングするには、信号周波数をブロックする積分器のステージにフィルタを追加する必要があります。Figure 9 にはこれを単純な RC フィルタ (R_{10} および C_3) として示しています。もっと複雑なフィルタを使うと歪み性能をさらに改善できます。フィルタは入力信号周波数によって調整します。応答時間の遅いループほど積分時定数が長くなり、 $R_{10} - C_3$ フィルタを必要としない可能性があります。

ループの安定性は、入力信号振幅でステップが変更される際の V_G 電圧をモニタすることによりチェックできます。入力信号振幅は、任意波形を生成するジェネレータにより簡単に変更できます。

回路レイアウトの考慮事項と評価用ボード

グラウンド・プレーン構造およびパッケージ付近の電源バイパスを含む優れた高周波数 PCB レイアウトは、完全な性能を実現するために不可欠です。アンプは I^- 入力 (ピン 7) におけるグラウンドへの浮遊容量に敏感なので、ノード・トレース領域を小さくすることが最良の方法です。この効果を補償するために帰還抵抗のシャント容量を使わないでください。 R_G 本体の下側からグラウンド・プレーンを除去することにより、グラウンドへの容量を最小限に抑えてください。出力 (ピン 6) に直接生じる寄生容量または負荷容量は位相マージンを減少させ、周波数応答にピーキングを引き起します。

LMH6505 は 100 負荷の駆動では完全に安定しています。負荷を軽くすると (例えば 1k)、特に容量性負荷の場合、400MHz を超えた高い周波数領域で不安定になる可能性があります。LMH6505 をそのような軽い負荷に接続する場合、出力にスナバ・ネットワークを追加することを推奨します (例えば LMH6505 出力とグラウンドの間に 100 と 39pF を直列に接続する)。また、出力 (ピン 6) に低抵抗を直列に挿入すると、 C_L と出力を分離できます。

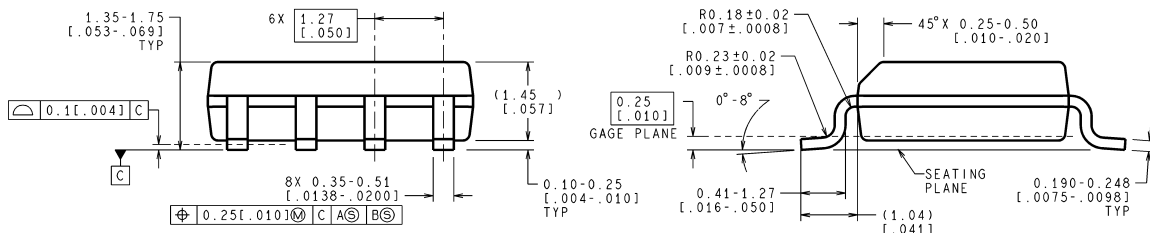
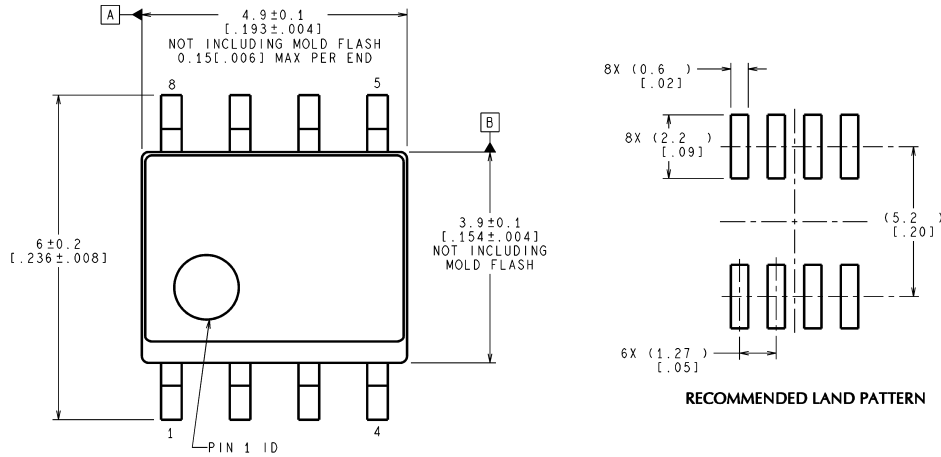
外付け部品の寄生容量も高周波特性に影響するため、RN55D のような金属被膜抵抗または表面実装デバイスのようなリードの無いものを推奨します。背の高い DIP ソケットは使用しないでください。

ナショナル セミコンダクターでは以下の評価用ボードを提供しています。高周波用レイアウトの基準として、またデバイスの試験や特性測定のための補助手段として、次の評価ボードの利用を推奨します。

デバイス	パッケージ	評価用ボード 部品番号
LMH6505	SOIC	LMH730066

ナショナル セミコンダクターにデバイスのサンプルをお申し込みになれば、評価用ボードを無償で提供します。評価用ボードの資料は、www.National.com の LMH6505 製品フォルダにて参照できます。

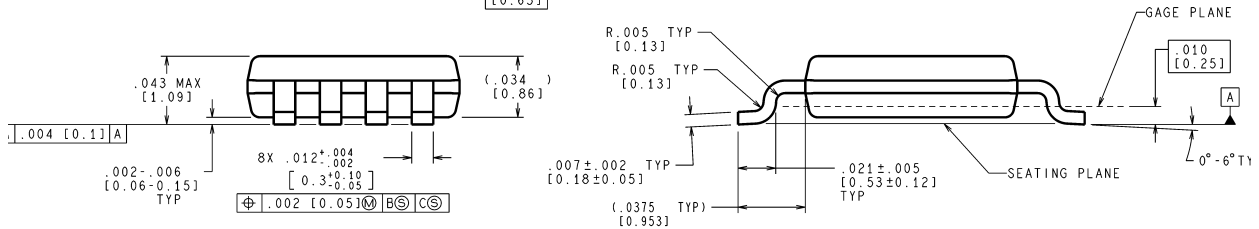
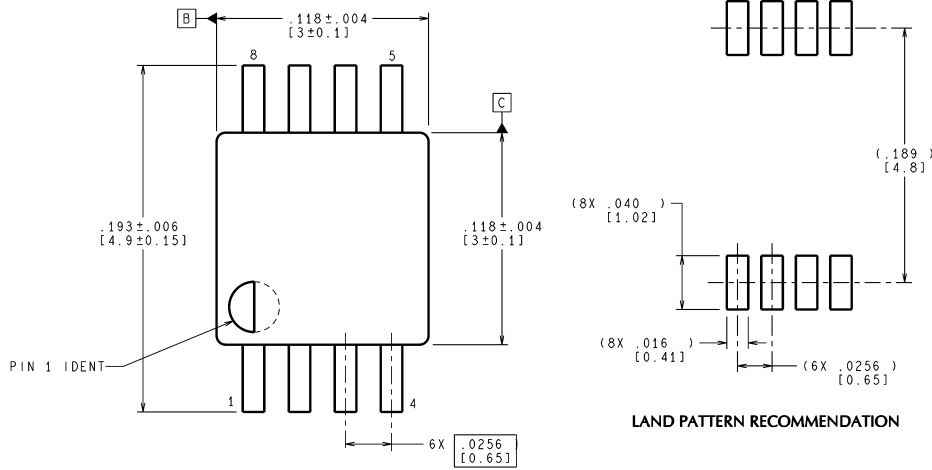
外形寸法図 特記のない限り inches (millimeters)



CONTROLLING DIMENSION IS MILLIMETER
VALUES IN [] ARE INCHES
DIMENSIONS IN () FOR REFERENCE ONLY

M08A (Rev L)

8-Pin SOIC
NS Package Number M08A
単位は millimeters



CONTROLLING DIMENSION IS INCH
VALUES IN [] ARE MILLIMETERS

MUA08A (Rev

8-Pin MSOP
NS Package Number MUA08A

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2007 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを含みません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2012, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上