

LMH6580,LMH6581

*LMH6580/LMH6581 8x4 500 MHz Analog Crosspoint Switch, Gain of 1, Gain of
2*



Literature Number: JAJ SAR2



LMH6580/LMH6581

8 × 4 500MHz アナログ・クロスポイント・スイッチ、ゲイン 1/ゲイン 2

概要

LMH[®] 製品ファミリに、新たにノンブロッキング・アーキテクチャを持つ高速アナログ・クロスポイント・スイッチ LMH6580/LMH6581 が加わりました。高解像度ビデオ (UXGA 以上) などの高速、DC 結合のアナログ信号用に設計された LMH6580/LMH6581 は、8 個の入力と 4 個の出力を備えています。ノンブロッキング・アーキテクチャにより、既に他の出力で選択済みの入力も含め、任意の出力を任意の入力に接続できます。入力は完全にバッファされているため、どのようなソース・インピーダンスに対してもマッチングが可能です。出力もバッファされており、2 系統のバック終端されたビデオ負荷を駆動できます (75 Ω 負荷)。また入出力を高インピーダンスの非アクティブ状態にできるため、2 つのデバイスを組み合わせれば、性能を落とさずに入出力を 8 × 8 や 16 × 4 などのアレイ・サイズに拡張できます。LMH6580/LMH6581 は、4 ピンのシリアル・インタフェースによって制御します。このインタフェースは 3 線式インタフェースとして構成できます。シリアル・モードとアドレス指定モードを搭載しています。

LMH6580/LMH6581 は、48 ピンの TQFP パッケージにて提供されます。基板の両面実装や拡張時のピン接続を容易にするために対角線対称にピンを割り当ててあります。

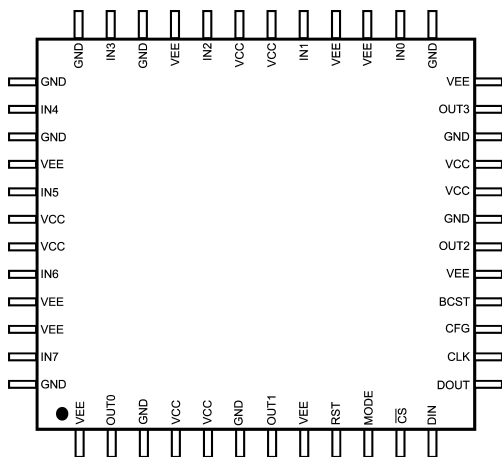
特長

- 8 入力および 4 出力
- 48 ピン TQFP パッケージ
- 3dB 帯域幅 ($V_{OUT} = 2V_{PP}$, $R_L = 1k \Omega$) 500MHz
- 3dB 帯域幅 ($V_{OUT} = 2V_{PP}$, $R_L = 150 \Omega$) 450MHz
- 高速スルーレート 2100V/ μ s
- チャンネル間クロストーク (10/100MHz) - 70/ - 52dBc
- All-Hostile クロストーク (10/100MHz) - 55/ - 45dBc
- 使いやすいシリアル・プログラミング 4 線バス
- 2 つのプログラミング・モード
 - シリアル・モードとアドレス指定モード
- 拡張容易な対称ピン配置
- 出力電流 $\pm 70mA$
- 2 つのゲイン・オプション $A_V = 1$ または $A_V = 2$

アプリケーション

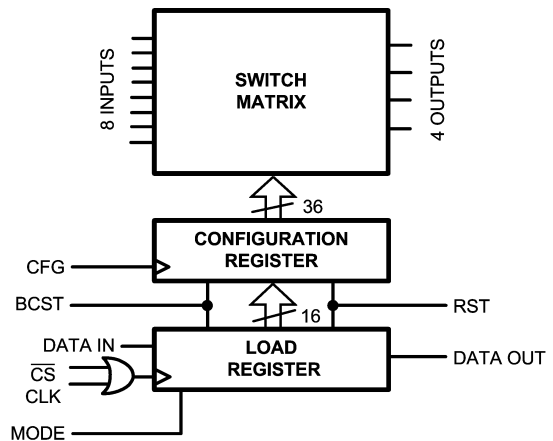
- スタジオ・モニタ / 製作用ビデオ・システム
- 会議室用マルチメディア・ビデオ・システム
- KVM (キーボード / ビデオ / マウス) システム
- セキュリティ / 監視システム
- マルチアンテナ・ダイバシティ・ラジオ
- ビデオ・テスト機器
- 医療用画像処理
- 広帯域ルータおよびスイッチ

ピン配置図



TRI-STATE[®] はナショナル セミコンダクターの登録商標です。
LMH[®] はナショナル セミコンダクターの登録商標です。

ブロック図



絶対最大定格 (Note 1)


本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

| | |
|-------------------|--------------|
| 保存温度範囲 | - 65 ~ + 150 |
| ハンダ付け条件 | |
| 赤外線または対流方式 (20 秒) | 235 |
| 流動ハンダ付け (10 秒) | 260 |

ESD 耐圧 (Note 2)

| | |
|---------|-------|
| 人体モデル | 2000V |
| マシン・モデル | 200V |

動作定格 (Note 1)

| | | | |
|-----------------|----------------|---|----------------------------------|
| V_S | $\pm 6V$ | 温度範囲 (Note 4) | - 40 ~ + 85 |
| I_{IN} (入力ピン) | $\pm 20mA$ | 電源電圧範囲 | $\pm 3V \sim \pm 5.5V$ |
| I_{OUT} | (Note 3) | | |
| 入力電圧範囲 | $V^- \sim V^+$ | 熱抵抗 | JA JC |
| 最大接合部温度 | +150 | 48  TQFP | 44 /W 12 /W |

± 3.3V 電気的特性 (Note 5)

特記のない限り代表値は、 $T_A = 25$ 、 $A_V = +2$ 、 $V_S = \pm 3.3V$ 、 $R_L = 100$ に対するものです。太字のリミット値は、全温度範囲に対して適用されます。

| Symbol | Parameter | Conditions | Min (Note 8) | Typ (Note 7) | Max (Note 8) | Units |
|--------------------------------------|-------------------------------------|--|--------------|--------------|--------------|------------------|
| Frequency Domain Performance | | | | | | |
| SSBW | -3 dB Bandwidth | $V_{OUT} = 0.5 V_{PP}$ | | 425 | | MHz |
| LSBW | | LMH6580 $V_{OUT} = 1 V_{PP}$, LMH6581 $V_{OUT} = 2 V_{PP}$, $R_L = 1 k\Omega$ | | 500 | | |
| | | LMH6580 $V_{OUT} = 1 V_{PP}$, LMH6581 $V_{OUT} = 2 V_{PP}$, $R_L = 150\Omega$ | | 450 | | |
| GF | 0.1 dB Gain Flatness | LMH6580 $V_{OUT} = 1 V_{PP}$, LMH6581 $V_{OUT} = 2 V_{PP}$, $R_L = 150\Omega$ | | 70 | | MHz |
| Time Domain Response | | | | | | |
| t_r | Rise Time | LMH6580 1V Step, LMH6581 2V Step, 10% to 90% | | 3.1 | | ns |
| t_f | Fall Time | LMH6580 1V Step, LMH6581 2V Step, 10% to 90% | | 1.4 | | ns |
| OS | Overshoot | 2V Step | | <1 | | % |
| SR | Slew Rate | LMH6580, 2 V_{PP} , 40% to 60% (Note 6) | | 900 | | $V/\mu s$ |
| | | LMH6581, 2 V_{PP} , 40% to 60% (Note 6) | | 1700 | | $V/\mu s$ |
| t_s | Settling Time | 2V Step, V_{OUT} within 0.5% | | 7 | | ns |
| Distortion And Noise Response | | | | | | |
| HD2 | 2 nd Harmonic Distortion | 2 V_{PP} , 10 MHz | | -76 | | dBc |
| HD3 | 3 rd Harmonic Distortion | 2 V_{PP} , 10 MHz | | -76 | | dBc |
| e_n | Input Referred Voltage Noise | >1 MHz | | 12 | | nV/\sqrt{Hz} |
| i_n | Input Referred Noise Current | >1 MHz | | 2 | | pA/\sqrt{Hz} |
| XTLK | Crosstalk | All Hostile, $f = 100$ MHz | | -45 | | dBc |
| ISOL | Off Isolation | $f = 100$ MHz | | -60 | | dBc |
| Static, DC Performance | | | | | | |
| A_V | Gain | LMH6581 | 1.986 | 2.00 | 2.014 | |
| | | LMH6580 | 0.994 | 1.00 | 1.005 | |
| V_{OS} | Input Offset Voltage | | | ± 3 | ± 17 | mV |
| TCV_{OS} | Input Offset Voltage Average Drift | (Note 10) | | 38 | | $\mu V/^\circ C$ |
| I_B | Input Bias Current | Non-Inverting (Note 9) | | -5 | | μA |
| TCI_B | Input Bias Current Average Drift | Non-Inverting (Note 10) | | -12 | | $nA/^\circ C$ |

± 3.3V 電気的特性 (Note 5) (つづき)

特記のない限り代表値は、 $T_A = 25$ 、 $A_V = +2$ 、 $V_S = \pm 3.3V$ 、 $R_L = 100$ に対するものです。太字のリミット値は、全温度範囲に対して適用されます。

| Symbol | Parameter | Conditions | Min (Note 8) | Typ (Note 7) | Max (Note 8) | Units |
|----------|------------------------------|---|-----------------|-----------------|-----------------|-------|
| V_O | Output Voltage Range | LMH6581, $R_L = 100\Omega$ | ±1.8 | ±2.1 | | V |
| | | LMH6580, $R_L = 100\Omega$ | ±1.24 | ±1.3 | | |
| V_O | Output Voltage Range | LMH6581, $R_L = \infty\Omega$, (Note 11) | ±2.08 | ±2.2 | | V |
| | | LMH6580 $R_L = \infty\Omega$, | ±1.25 | ±1.3 | | |
| PSRR | Power Supply Rejection Ratio | | | -45 | | dBc |
| I_{CC} | Positive Supply Current | $R_L = \infty$ | | 50 | 60 | mA |
| I_{EE} | Negative Supply Current | $R_L = \infty$ | | 50 | 56 | mA |
| | Tri State Supply Current | RST Pin > 2.0V | | 10 | 13 | mA |

Miscellaneous Performance

| | | | | | | |
|----------|---------------------------------|----------------------|------|------|------|------------|
| R_{IN} | Input Resistance | Non-Inverting | | 100 | | k Ω |
| C_{IN} | Input Capacitance | Non-Inverting | | 1 | | pF |
| R_O | Output Resistance Enabled | Closed Loop, Enabled | | 300 | | m Ω |
| R_O | Output Resistance Disabled | LMH6580 | | 50 | | k Ω |
| | | LMH6581 | 1100 | 1350 | 1500 | |
| CMVR | Input Common Mode Voltage Range | | | ±1.3 | | V |
| I_O | Output Current | Sourcing, $V_O = 0V$ | | ±50 | | mA |

Digital Control

| | | | | | | |
|----------|---------------------|--|-----|------|-----|----|
| V_{IH} | Input Voltage High | | 2.0 | | | V |
| V_{IL} | Input Voltage Low | | | | 0.8 | V |
| V_{OH} | Output Voltage High | | | >2.0 | | V |
| V_{OL} | Output Voltage Low | | | <0.4 | | V |
| | Switching Time | | | 15 | | ns |
| T_S | Setup Time | | | 7 | | ns |
| T_H | Hold Time | | | 7 | | ns |

± 5V 電気的特性 (Note 5)

特記のない限り代表値は、 $T_A = 25$ 、 $A_V = +2$ 、 $V_S = \pm 5V$ 、 $R_L = 100$ に対するものです。太字のリミット値は、全温度範囲に対して適用されます。

| Symbol | Parameter | Conditions | Min (Note 8) | Typ (Note 7) | Max (Note 8) | Units |
|--------|-----------|------------|-----------------|-----------------|-----------------|-------|
|--------|-----------|------------|-----------------|-----------------|-----------------|-------|

Frequency Domain Performance

| | | | | | | |
|------|----------------------|--|--|-----|--|-----|
| SSBW | -3 dB Bandwidth | $V_{OUT} = 0.5 V_{PP}$ (Note 11) | | 450 | | MHz |
| | | LMH6580 $V_{OUT} = 1 V_{PP}$, LMH6581 $V_{OUT} = 2 V_{PP}$, $R_L = 1 k\Omega$ | | 500 | | |
| LSBW | | LMH6580 $V_{OUT} = 1 V_{PP}$, LMH6581 $V_{OUT} = 2 V_{PP}$, $R_L = 150\Omega$ | | 450 | | MHz |
| | | | | | | |
| GF | 0.1 dB Gain Flatness | LMH6580, $V_{OUT} = 1 V_{PP}$, LMH6581, $V_{OUT} = 2 V_{PP}$, $R_L = 150\Omega$ | | 100 | | MHz |
| DG | Differential Gain | $R_L = 150\Omega$, 3.58 MHz/4.43 MHz | | .05 | | % |
| DP | Differential Phase | $R_L = 150\Omega$, 3.58 MHz/4.43 MHz | | .05 | | deg |

Time Domain Response

| | | | | | | |
|-------|-----------|------------------------------|--|-----|--|----|
| t_r | Rise Time | LMH6580 2V, Step, 10% to 90% | | 2.8 | | ns |
| | | LMH6581 2V, Step, 10% to 90% | | 1.2 | | |
| t_f | Fall Time | 2V Step, 10% to 90% | | 1.6 | | ns |
| OS | Overshoot | 2V Step | | <1 | | % |

± 5V 電気的特性 (Note 5) (つづき)

特記のない限り代表値は、 $T_A = 25$ 、 $A_V = +2$ 、 $V_S = \pm 5V$ 、 $R_L = 100$ に対するものです。太字のリミット値は、全温度範囲に対して適用されます。

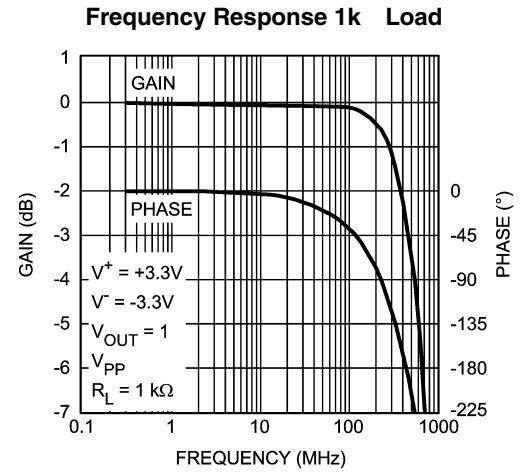
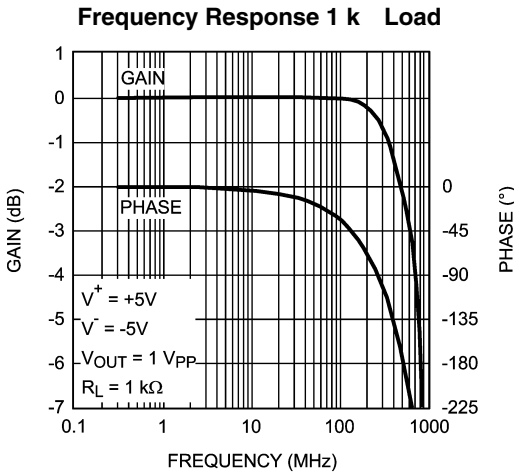
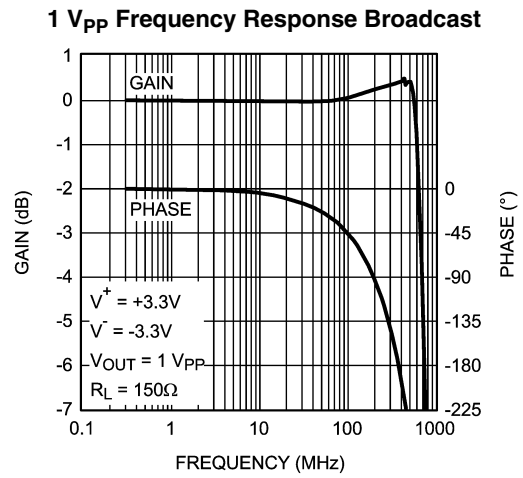
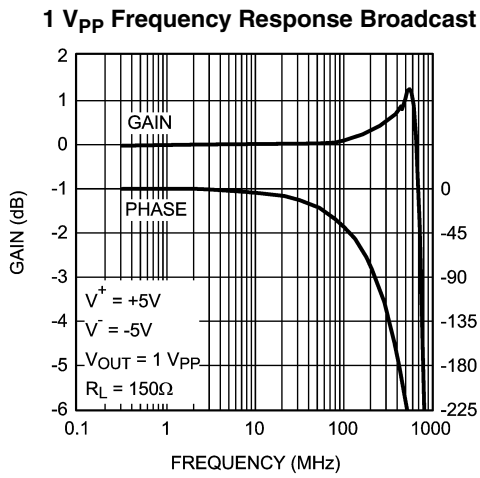
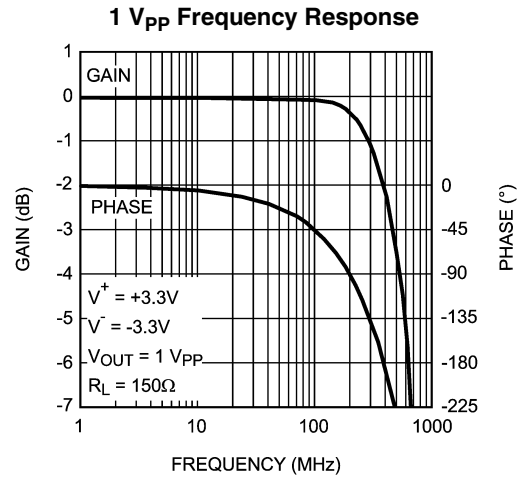
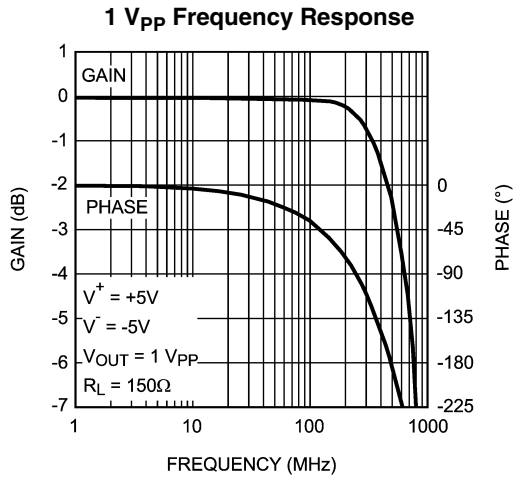
| Symbol | Parameter | Conditions | Min (Note 8) | Typ (Note 7) | Max (Note 8) | Units |
|--------------------------------------|-------------------------------------|--|-----------------|-----------------|-----------------|------------------|
| SR | Slew Rate | LMH6580, 2 V_{PP} , 40% to 60% (Note 6) | | 1200 | | V/ μ s |
| SR | Slew Rate | LMH6581, 6 V_{PP} , 40% to 60% (Note 6) | | 2100 | | V/ μ s |
| t_s | Settling Time | 2V Step, V_{OUT} Within 0.5% | | 6 | | ns |
| Distortion And Noise Response | | | | | | |
| HD2 | 2 nd Harmonic Distortion | 2 V_{PP} , 5 MHz | | -80 | | dBc |
| HD3 | 3 rd Harmonic Distortion | 2 V_{PP} , 5 MHz | | -70 | | dBc |
| e_n | Input Referred Voltage Noise | >1 MHz | | 12 | | nV/\sqrt{Hz} |
| i_n | Input Referred Noise Current | >1 MHz | | 2 | | pA/\sqrt{Hz} |
| XTLK | Cross Talk | All Hostile, $f = 100$ MHz | | -45 | | dBc |
| | | Channel to Channel, $f = 100$ MHz | | -52 | | dBc |
| ISOL | Off Isolation | $f = 100$ MHz | | -65 | | dBc |
| Static, DC Performance | | | | | | |
| A_V | Gain | LMH6581 | 1.986 | 2.00 | 2.014 | |
| | | LMH6580 | 0.995 | 1.00 | 1.005 | |
| V_{os} | Input Offset Voltage | | | ±2 | ±17 | mV |
| TCV_{os} | Input Offset Voltage Average Drift | (Note 10) | | 38 | | $\mu V/^\circ C$ |
| I_B | Input Bias Current | Non-Inverting (Note 9) | | -5 | ±12 | μA |
| TCI_B | Input Bias Current Average Drift | Non-Inverting (Note 10) | | -12 | | $nA/^\circ C$ |
| V_O | Output Voltage Range | LMH681, $R_L = 100\Omega$ | ±3.4 | ±3.6 | | V |
| | | LMH6580, $R_L = 100\Omega$ | ±2.9 | ±3.0 | | V |
| V_O | Output Voltage Range | LMH6581, $R_L = \infty\Omega$ | ±3.7 | ±3.9 | | V |
| | | LMH6580, $R_L = \infty\Omega$ | ±2.9 | ±3.0 | | V |
| PSRR | Power Supply Rejection Ratio | DC | -42 | -45 | | dBc |
| XTLK | DC Crosstalk Rejection | DC, Channel to Channel | -62 | -90 | | dBc |
| OISO | DC Off Isolation | DC | -60 | -90 | | dBc |
| I_{CC} | Positive Supply Current | $R_L = \infty$ | | 54 | 66 | mA |
| I_{EE} | Negative Supply Current | $R_L = \infty$ | | 50 | 62 | mA |
| | Tri State Supply Current | RST Pin > 2.0V | | 14 | 17 | mA |
| Miscellaneous Performance | | | | | | |
| R_{IN} | Input Resistance | Non-Inverting | | 100 | | $k\Omega$ |
| C_{IN} | Input Capacitance | Non-Inverting | | 1 | | pF |
| R_O | Output Resistance Enabled | Closed Loop, Enabled | | 300 | | $m\Omega$ |
| R_O | Output Resistance Disabled | LMH6580, Resistance to Ground | | 50 | | $k\Omega$ |
| | | LMH6581, Resistance to Ground | 1100 | 1300 | 1500 | $k\Omega$ |
| CMVR | Input Common Mode Voltage Range | | | ±3.0 | | V |
| I_O | Output Current | Sourcing, $V_O = 0$ V | ±60 | ±70 | | mA |
| Digital Control | | | | | | |
| V_{IH} | Input Voltage High | | 2.0 | | | V |
| V_{IL} | Input Voltage Low | | | | 0.8 | V |
| V_{OH} | Output Voltage High | | | >2.4 | | V |
| V_{OL} | Output Voltage Low | | | <0.4 | | V |
| | Switching Time | | | 15 | | ns |
| T_s | Setup Time | | | 5 | | ns |
| T_H | Hold Time | | | 5 | | ns |

- Note 1:** 絶対最大定格とは、デバイスに破壊が発生する可能性のあるリミット値をいいます。動作定格はデバイスが機能する条件を示しますが、特定の性能を保証するものではありません。仕様および試験条件の保証値に関して「電気的特性」を参照してください。
- Note 2:** 人体モデル適用規格、MIL-STD-883、Method 3015.7。
マシン・モデル適用規格、JESD22-A115-A (ESD MM std. of JEDEC)。
電場 (界) 誘導帯電モデル適用規格、JESD22-C101-C (ESD FICDM std. of JEDEC)。
- Note 3:** 最大出力電流 (I_{OUT}) はデバイスの最大消費電力で決まります。
- Note 4:** 最大消費電力は、 $T_{J(MAX)}$ 、 J_A の関数として求めることができます。任意の周囲温度での最大許容電力損失は、 $P_D = (T_{J(MAX)} - T_A) / J_A$ です。すべての数値は、プリント基板に直接ハンダ付けしたパッケージを対象とします。
- Note 5:** 「電気的特性」の値は、記載温度の工場出荷試験条件にのみ適用されます。電気的特性の表記載のパラメータの性能は、試験条件と異なる条件下では保証されません。
- Note 6:** スルーレートは立ち上がり / 立ち下がりエッジの平均値です。
- Note 7:** 代表 (typ) 値は特性評価時におけるパラメータの標準値 (norm) を表します。実際の代表値は、経時的に変化するとともに、アプリケーションや構成にも依存します。この代表値はテストされた値ではなく、出荷済みの製品材料に対する保証値ではありません。
- Note 8:** 室温リミット値は、25 °C で製品の全数検査を行っています。工場試験条件で生じる自己発熱は、 $T_J = T_A$ となる程度にきわめてわずかです。動作温度範囲内のリミット値は、統計的品質管理 (SQC: Statistical Quality Control) 手法を使用した相関関係に基づいて保証されます。
- Note 9:** 負の入力電流にはデバイスから流れ出る電流が含まれます。
- Note 10:** ドリフトは、2 点の温度間で生じたパラメータの変化量を、2 点の温度間の温度差で除算したものです。
- Note 11:** このパラメータは、設計や特性評価によって保証されており、製造工程ではテストされません。

製品情報

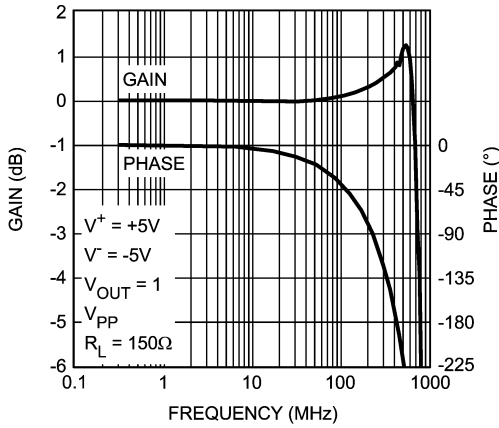
| Package | Part Number | Package Marking | Transport Media | NSC Drawing |
|------------|-------------|-----------------|-----------------|-------------|
| 48-Pin QFP | LMH6580VS | LMH6580VS | 250 Units/Tray | VBC48A |
| | LMH6581VS | LMH6581VS | 250 Units/Tray | |

代表的な性能特性 LMH6580

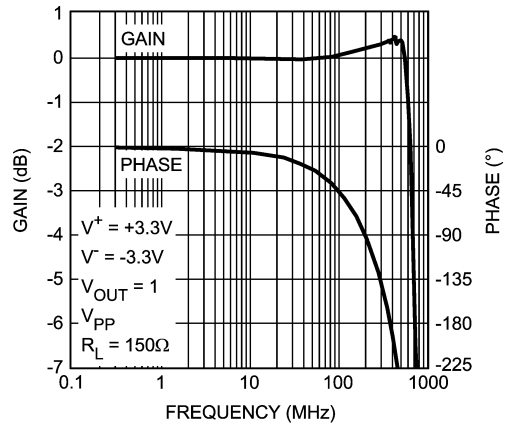


代表的な性能特性 LMH6580 (つぎ)

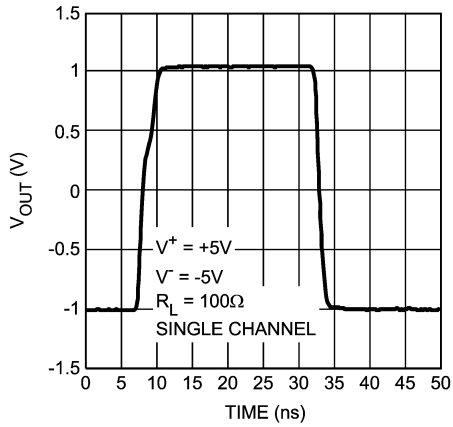
Frequency Response with Input Expansion



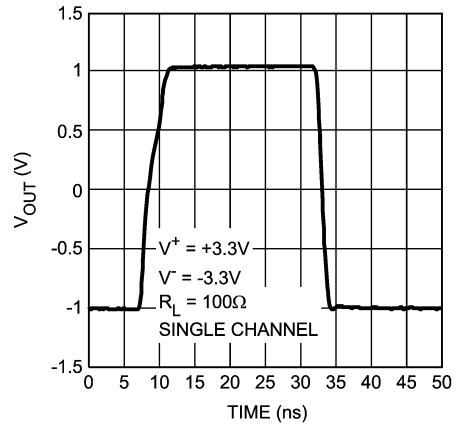
Frequency Response with Input Expansion



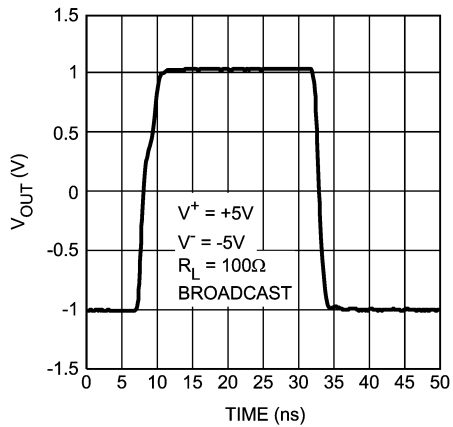
2 V_{PP} Pulse Response



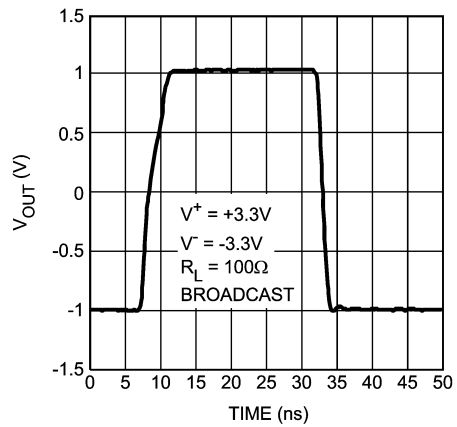
2 V_{PP} Pulse Response



2 V_{PP} Pulse Response, Broadcast Mode

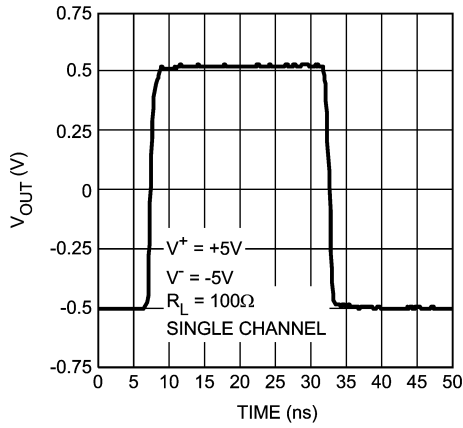


2 V_{PP} Pulse Response, Broadcast Mode

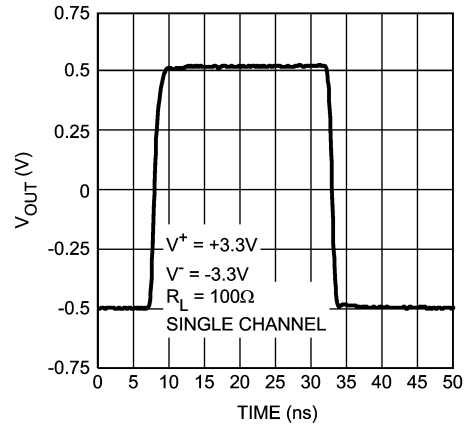


代表的な性能特性 LMH6580 (つぎ)

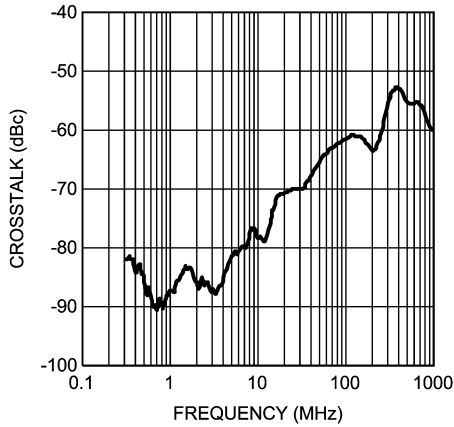
1 V_{PP} Pulse Response



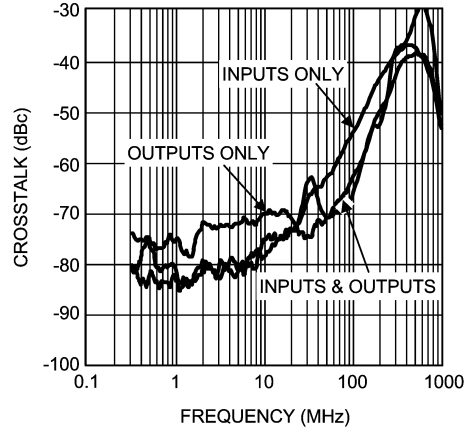
1 V_{PP} Pulse Response



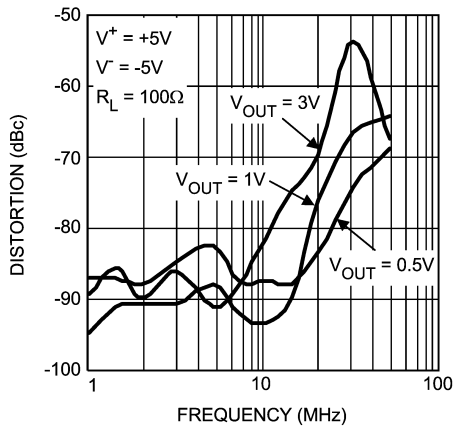
Channel to Channel Crosstalk



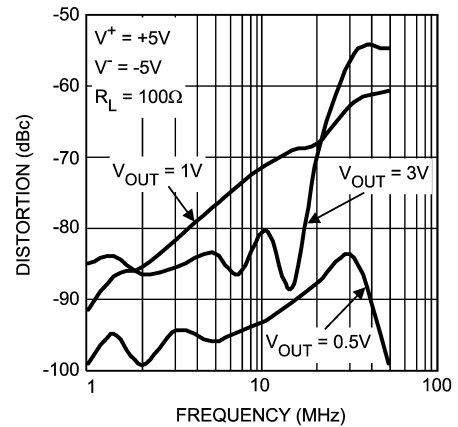
All Hostile Crosstalk



Second Order Distortion (HD2) vs. Frequency

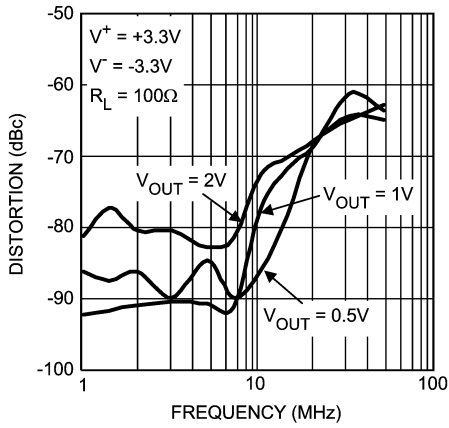


Third Order Distortion (HD3) vs. Frequency

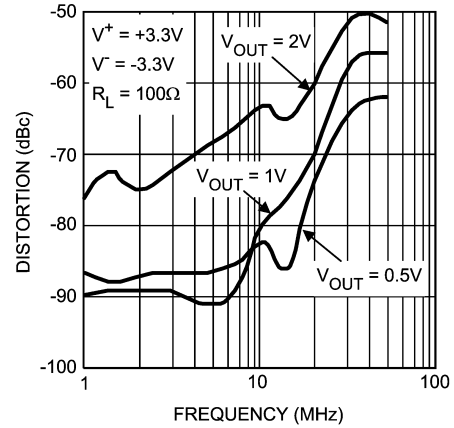


代表的な性能特性 LMH6580 (つづき)

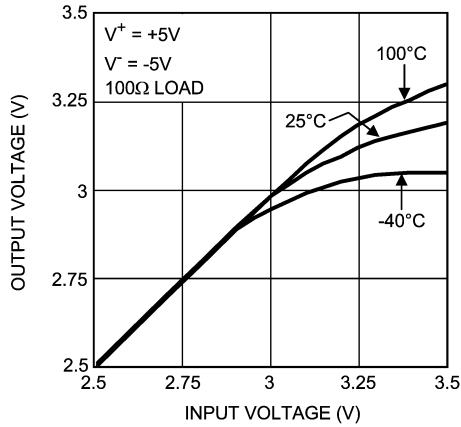
Second Order Distortion (HD2) vs. Frequency



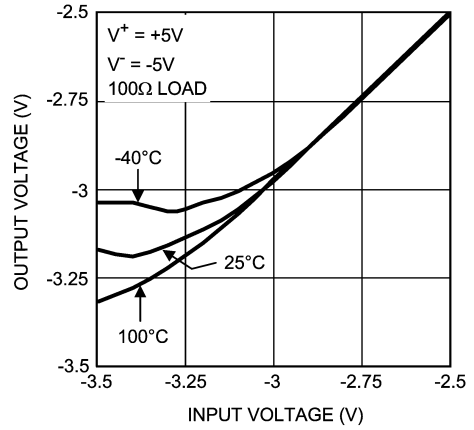
Third Order Distortion (HD3) vs. Frequency



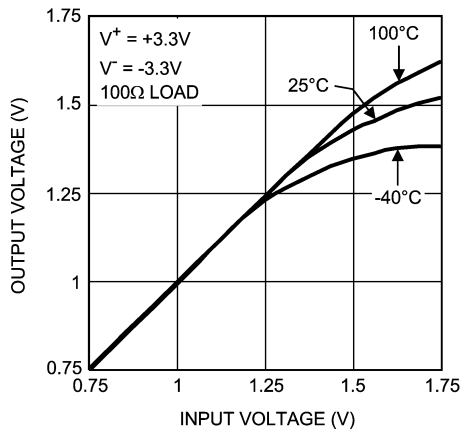
Positive Voltage Swing over Temperature



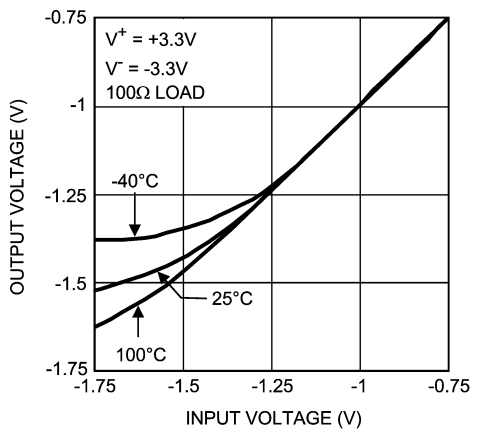
Negative Voltage Swing over Temperature



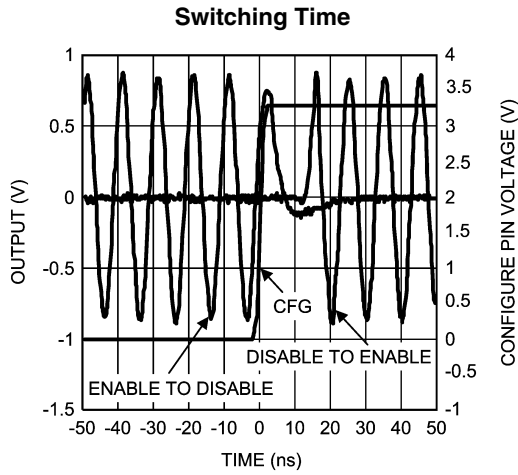
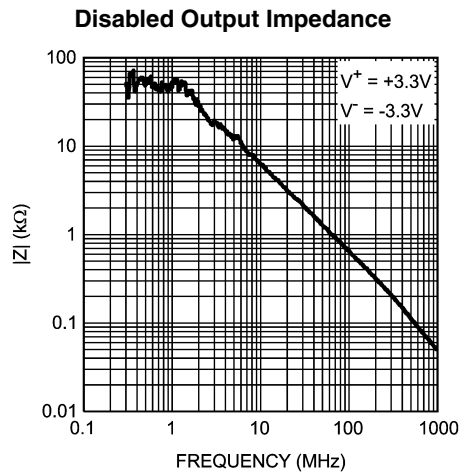
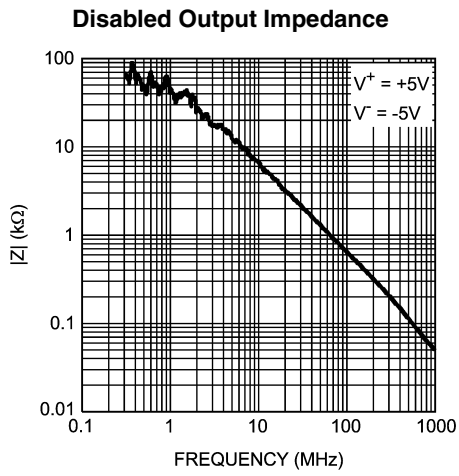
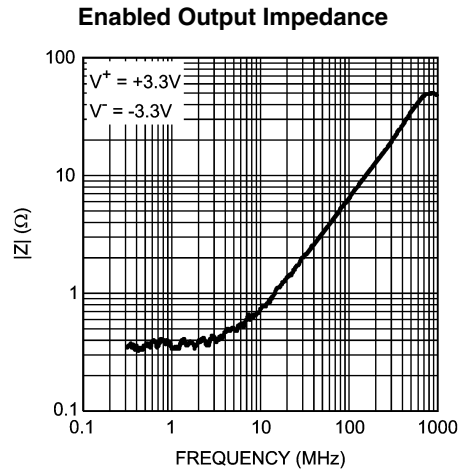
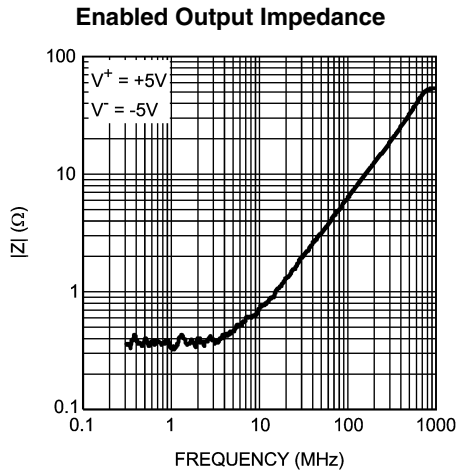
Positive Voltage Swing over Temperature



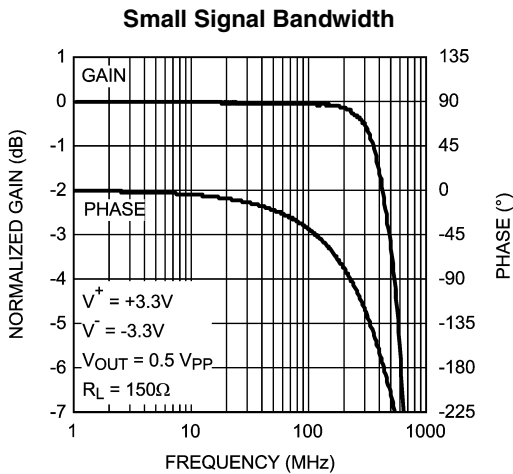
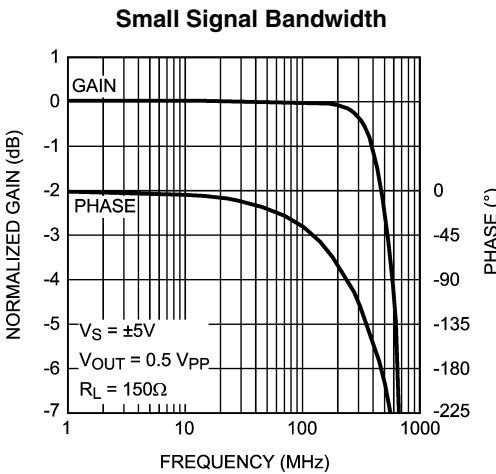
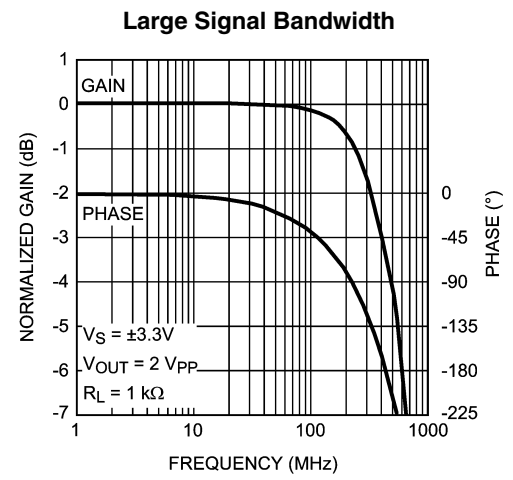
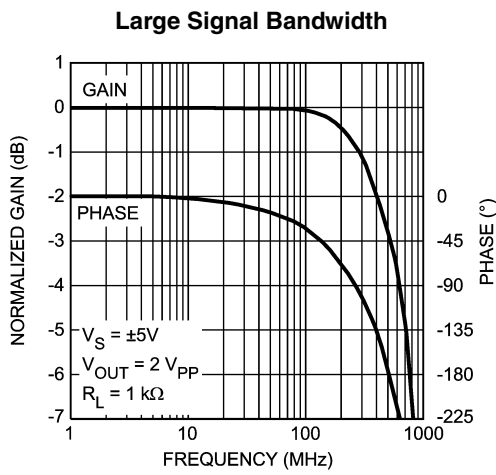
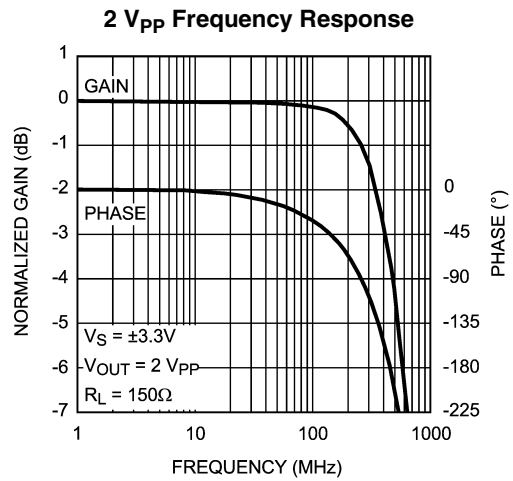
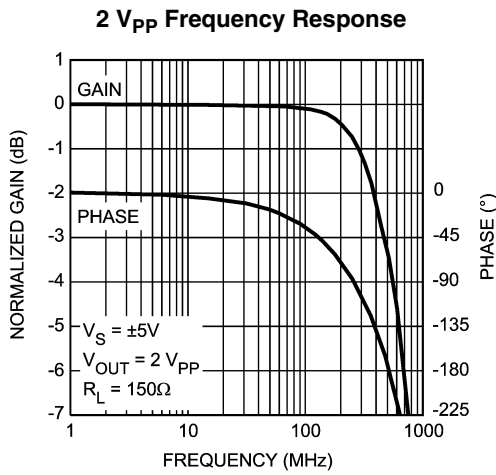
Negative Voltage Swing over Temperature



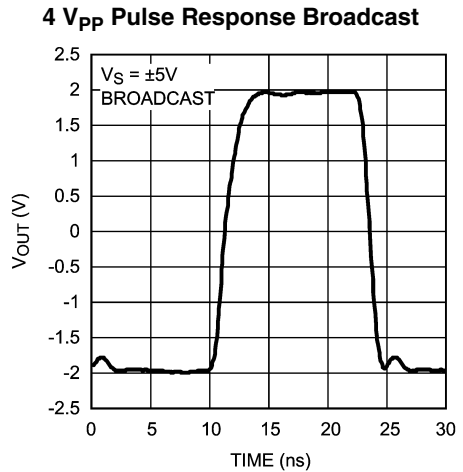
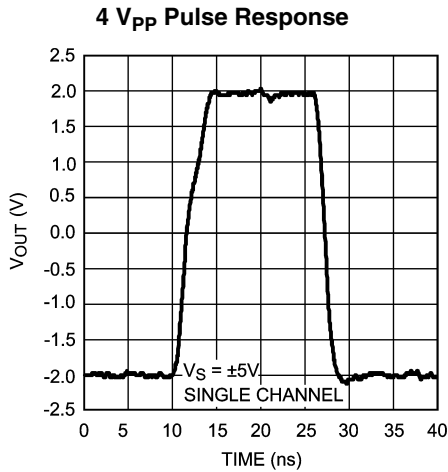
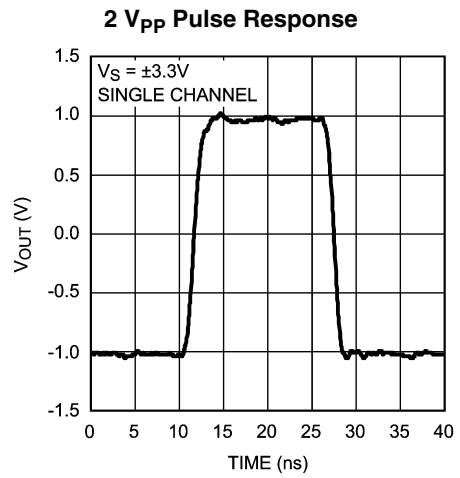
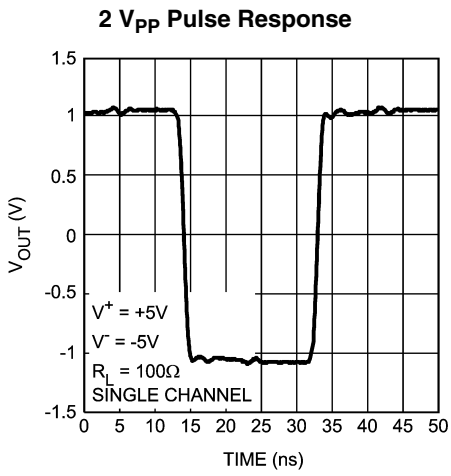
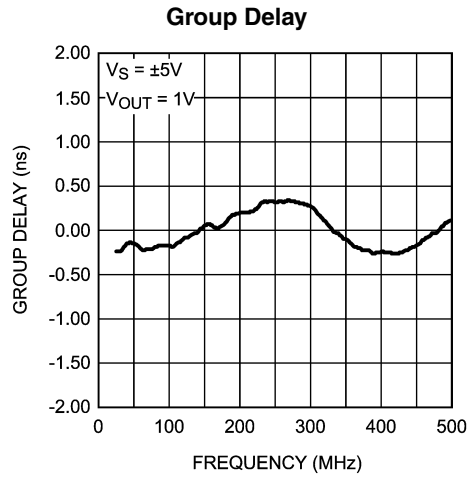
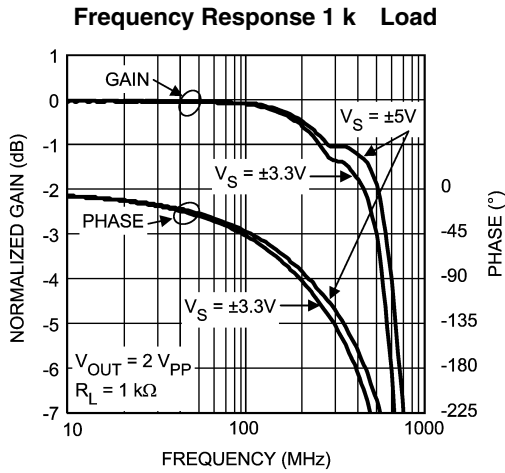
代表的な性能特性 LMH6580 (つづき)



代表的な性能特性 LMH6581

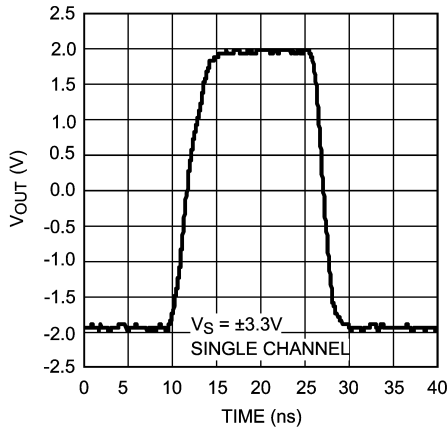


代表的な性能特性 LMH6581 (つづき)

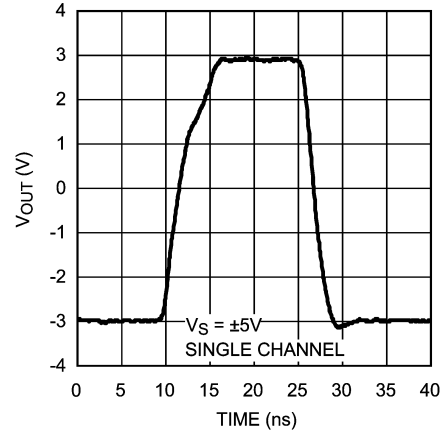


代表的な性能特性 LMH6581 (つぎ)

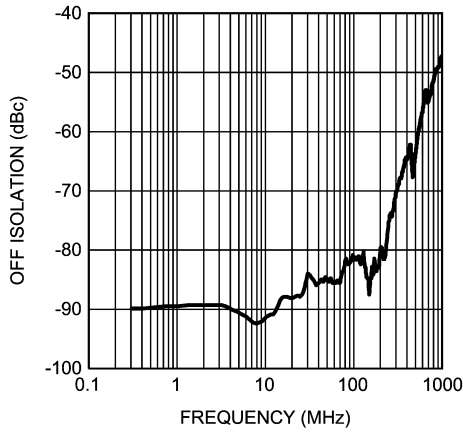
4 V_{pp} Pulse Response



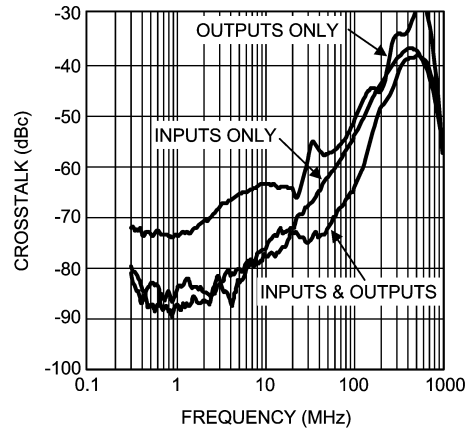
6 V_{pp} Pulse Response



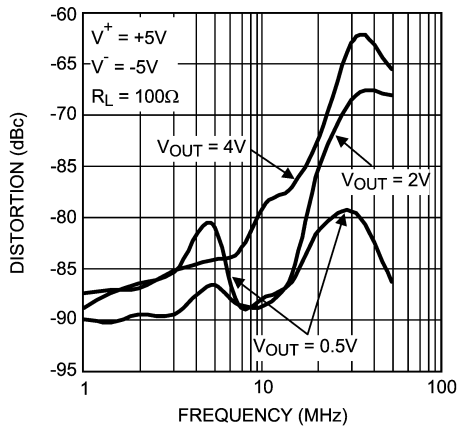
Off Isolation



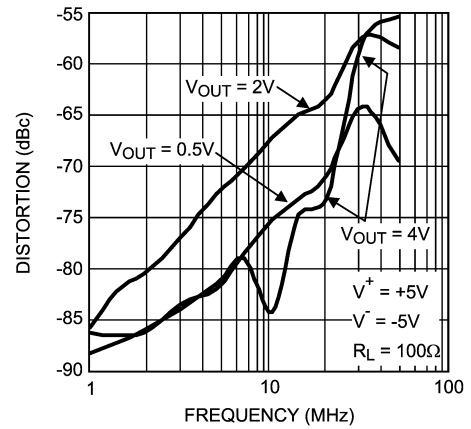
All Hostile Crosstalk



Second Order Distortion (HD2) vs. Frequency

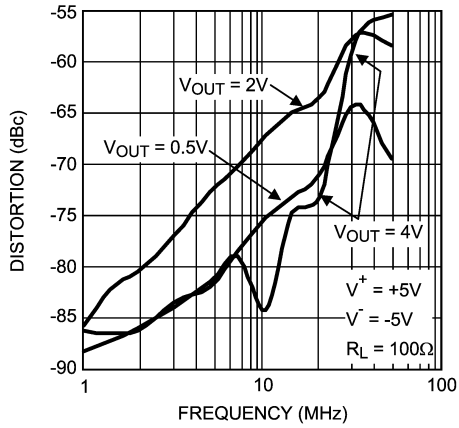


Third Order Distortion (HD3) vs. Frequency

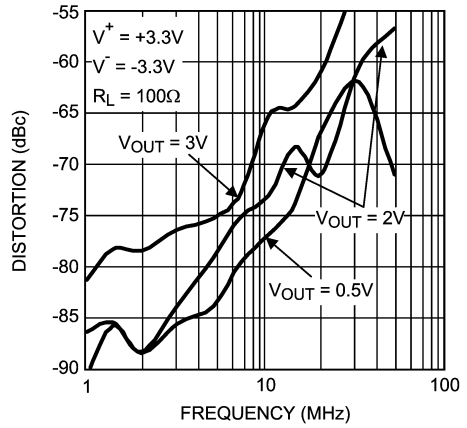


代表的な性能特性 LMH6581 (つぎ)

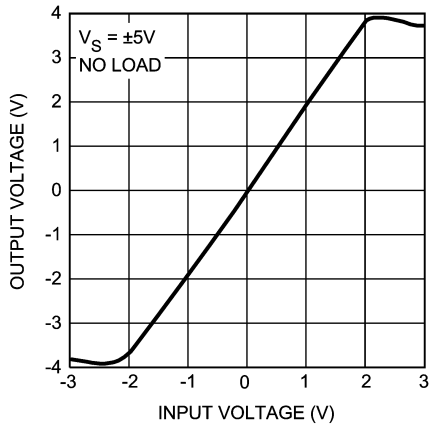
Second Order Distortion vs. Frequency



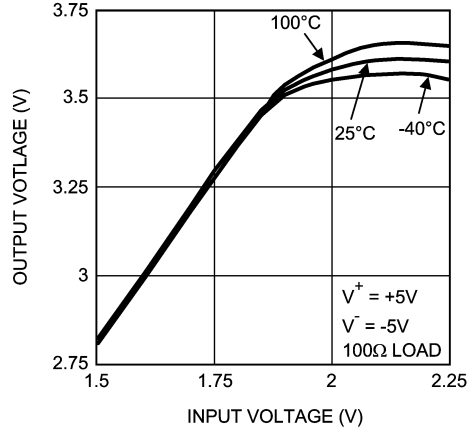
Third Order Distortion vs. Frequency



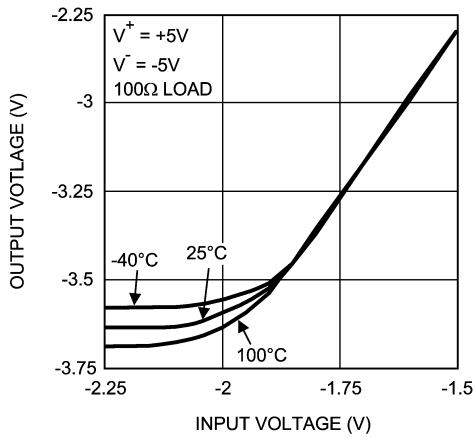
No Load Output Swing



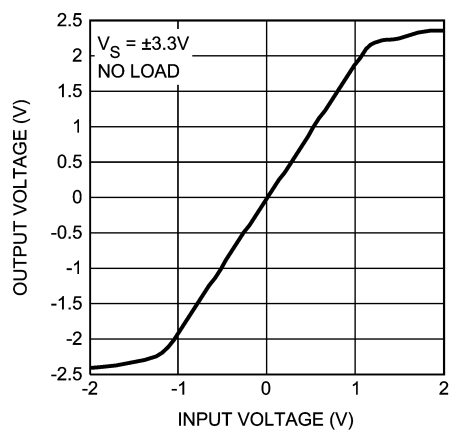
Positive Swing over Temperature



Negative Swing Over Temperature

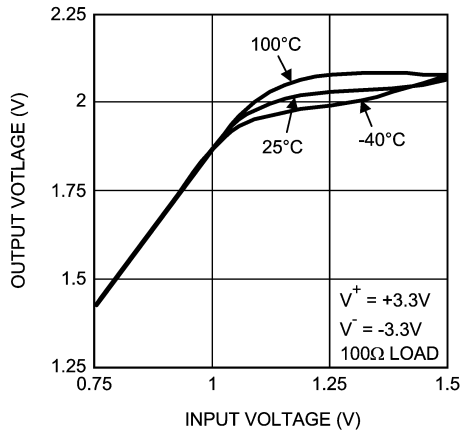


No Load Output Swing

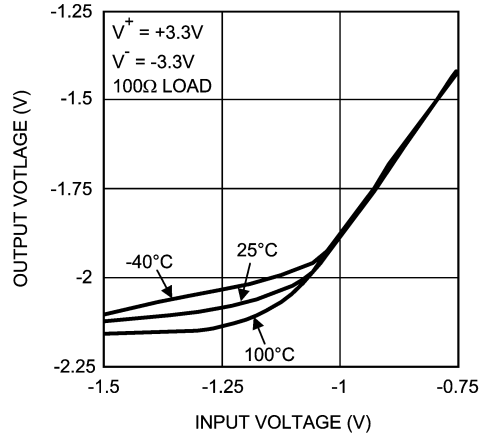


代表的な性能特性 LMH6581 (つぎ)

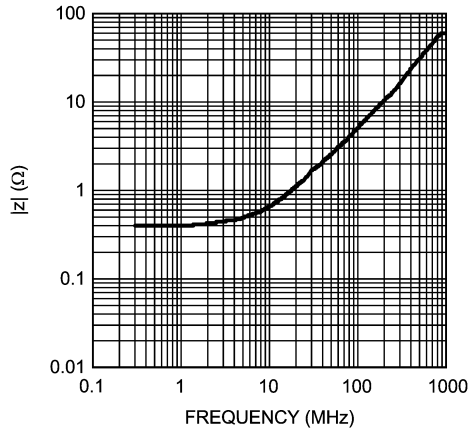
Positive Swing over Temperature



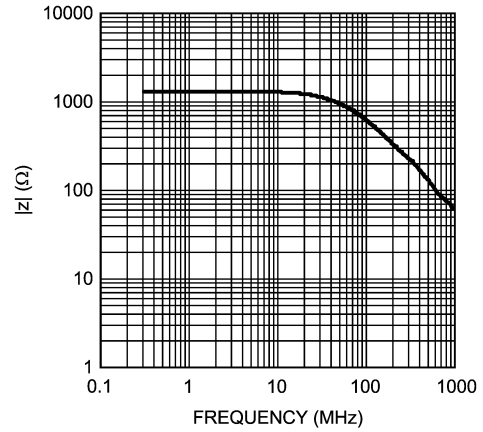
Negative Swing over Temperature



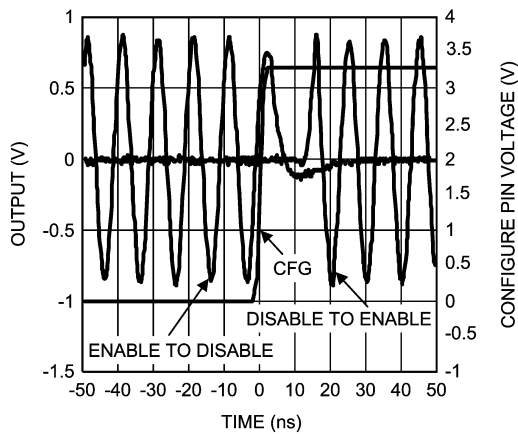
Enabled Output Impedance



Disabled Output Impedance



Switching Time



アプリケーション情報

はじめに

LMH6580/LMH6581 は、入出力を完全にバッファした、ノンブッキング・アーキテクチャの高速クロスポイント・スイッチです。入力を完全にバッファしているため、負荷を気にすることなく、低インピーダンスから高インピーダンスまであらゆる信号源を接続できます。また、出力も完全にバッファされていることから、75 Ω または 50 Ω のバック終端した伝送ラインの駆動には、終端抵抗以外の部品を必要としません。無効化された出力は高インピーダンス状態になります。LMH6580/LMH6581 の入力は、すべて任意の出力（または全出力）に接続可能です。これに対し、1 つの出力には 1 つの入力しか接続できません。

入出力の拡張

LMH6580/LMH6581 は、入出力とも高インピーダンスの非アクティブ状態にすることができるため、クロスポイントの拡張時にすぐれた柔軟性が得られます。またピンが対角対称に配置されているため、基板裏面に実装した部品とピンどうしを直接接続できます。例えば、1 枚の基板上で LMH6580/LMH6581 を 2 チップ組み合わせ、8 × 8 または 16 × 4 クロスポイントを構成できます。8 × 8 クロスポイントを構成するには、入力ピン 8 本を互いにすべて結線します（表面の入力 0 と裏面の入力 7 を結線するなど）。一方、4 本の出力ピンは表面と裏面を接続せず、独立させておきます。16 × 4 クロスポイントとするには、4 本の出力を結線し、16 本の入力はすべて独立したままとします。16 × 4 構成で注意すべきは、結線した 2 つの出力が同時にアクティブにならないようにすることです。これに対して 8 × 8 構成では結線した 2 本の入力ピンを同時にアクティブにできます。ここまでで説明したクロスポイント拡張方法の利点は、信号が 1 個所のクロスポイントのみを流れることです。カスケード接続によって拡張する方法は、並列接続による拡張の場合のわずかな負荷の影響に比べて、帯域幅が著しく損なわれます。

Figure 1 に示すように、出力の拡張はさわめて単純です。2 つのクロスポイント・スイッチの入力を接続しても、性能に対する影響はわずかです。入力の拡張は、さらに検討が必要です。Figure 2 と Figure 3 の入力の拡張方法が示すように、クロスポイント・スイッチの出力の結線には 2 つの方法があります。Figure 2 では、クロスポイント・スイッチの 2 つの出力は直接結合されて 1 つの終端抵抗を共有します。これは最も簡単な実装構成ですが、1 つだけ欠点があります。一度に 1 出力しかアクティブにできないので、使用されていないクロスポイントのディスエーブルされた出力が持つわずかな容量のために、アクティブ・クロスポイントの周波数応答にピーキングが現れます。これを Figure 4 と Figure 5 に示します。ほとんどの場合、このピーキングは少量なので問題になりません。

Figure 3 に示すように、各クロスポイント出力に個別の終端抵抗を配置できます。これによって、周波数応答は拡張しない場合とほとんど同じになります。ゲイン 2 のクロスポイントにはゲイン・エラーという欠点が 1 つあります。75 Ω の終端抵抗を使用すると、ディスエーブルされたクロスポイント出力の 1250 Ω の抵抗はゲイン・エラーを引き起こします。これに対処するには、両方のクロスポイントの終端抵抗を、約 80 Ω に調整する必要があります。この方法により良好なマッチングが実現できますが、システムのゲインの正確さがクロスポイント抵抗の製造工程のばらつき（約 ± 20% の変動）に依存することになります。

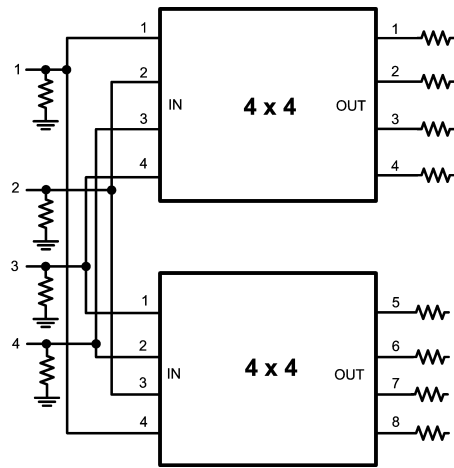


FIGURE 1. Output Expansion

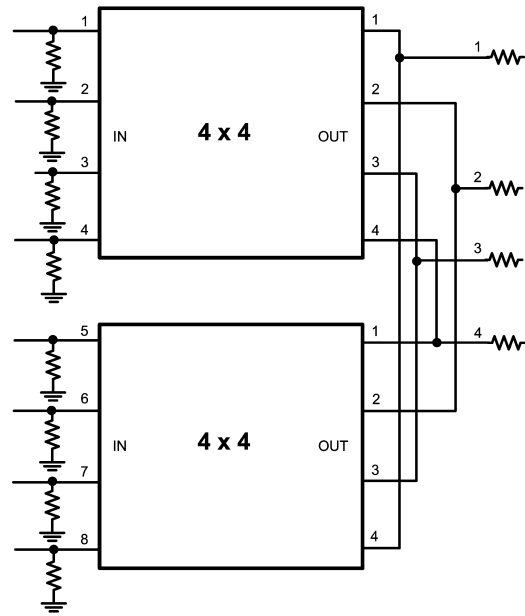


FIGURE 2. Input Expansion with Shared Termination Resistors

アプリケーション情報 (つづき)

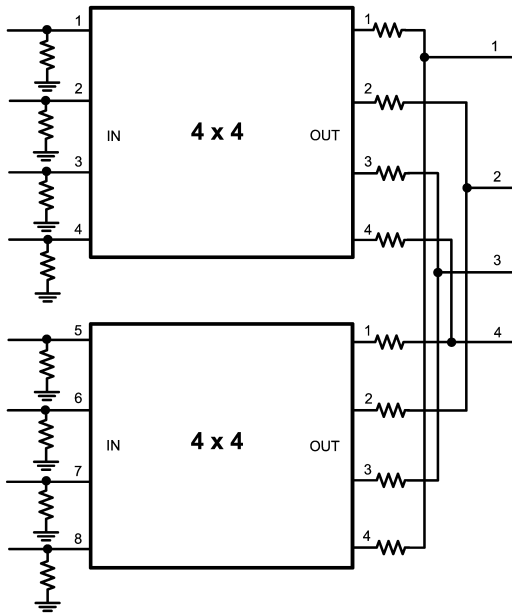


FIGURE 3. Input Expansion with Separate Termination Resistors

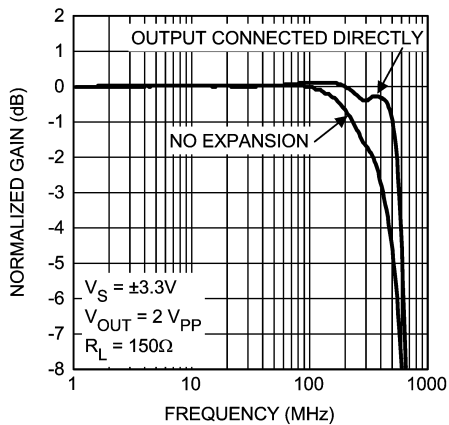


FIGURE 4. Input Expansion Frequency Response

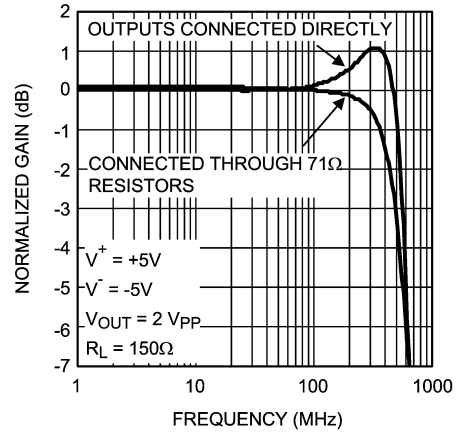


FIGURE 5. Input Expansion Frequency Response

容量性負荷の駆動

容量性負荷を駆動する用途では、直列出力抵抗 R_{OUT} を使用すると効果的です。5 ~ 120pF の容量性負荷は、リンギング、周波数応答のピーキング、発振などが発生するため、最も注意を要します。容量性負荷のほとんどは意図しない寄生容量に起因するため、通常、容量性負荷の正確な値はわかりません。まず R_{OUT} を控えめな値から始めて、帯域幅がわずかなピーキングを示す時点まで値を減らしていくのが最適な方法です。この時点での分離抵抗の値は、最終的にフラットな周波数応答を目指すのか、または最大の帯域幅を目指すのかにより決まります。 R_{OUT} の値が小さければピーキングが発生しますが、最大の帯域幅を得られます。一方、抵抗値が大きくなると、帯域幅が減少し、ピーキングが抑制されます。

初めの値として、5pF の容量性負荷では分離抵抗をおよそ 75 にします。120pF では約 12 がが必要です。伝送ラインを駆動するときは、出力終端抵抗で通常は十分です。

アプリケーション情報 (つづき)

出力バッファを使用した帯域幅の拡大と信頼性の向上

LMH6580/LMH6581 クロスポイント・スイッチは、出力に外部バッファを使用すると帯域幅が拡大され、信頼性が向上します。出力を無負荷にして、外部バッファの高インピーダンスを駆動することにより、帯域幅が拡大されます。出力の負荷を減らしたときの帯域幅の改善については、「代表的な性能」の "Frequency Response 1k Load" のグラフを参照してください。この手法の利点を最大限に活用するには、LMH6703 などの高速アンプを使用する必要があります。Figure 6 に示すように、抵抗 R_L をクロスポイント出力とバッファ・アンプの間に配置します。この抵抗はクロスポイント出力バッファに負荷を与え、バッファ入力容量に起因するピーキングを減らします。 R_L の推奨値は 500 ~ 1000 Ω です。 R_L の値が大きければ帯域幅は広がりますがピーキングも大きくなります。 R_L の最適値は、バッファ・アンプの基板レイアウトと入力容量に大きく依存します。

帯域幅の拡大に加えて、外部バッファの使用によりシステムの信頼性が高まります。第 1 の利点は、クロスポイント・スイッチの熱負荷の減少です。これはダイ (接合部) 温度を下げるので、結果としてクロスポイントの寿命が伸びます。第 2 の利点は、ESD 信頼性の向上です。起こり得るあらゆる ESD 事象に対する耐性を持つ高速デバイスを作ることはきわめて困難です。外部バッファを使用すると、外部システム・コネクタでの ESD 事象からクロスポイント・スイッチを分離できます。

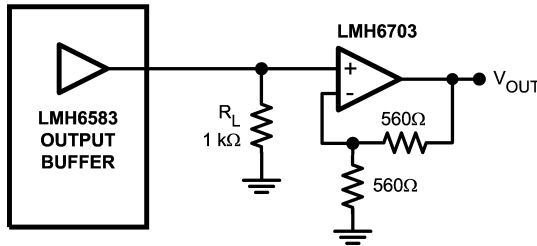


FIGURE 6. Buffered Output

クロストーク

ビデオ・ルータなどの大型システムを設計する場合、クロストークは重大な問題になります。ナショナル セミコンダクターのラボでの大規模な試験の結果、クロストークの大部分はクロスポイント・スイッチの内部で発生するのではなく、基板のレイアウトに関連することが判明しています。基板レイアウトに起因するクロストークを減らす方法は多数あります。制御されたインピーダンス線路を使用することが、まず重要です。十分にデカップリングされた電源プレーンとグラウンド・プレーンを使用するのも有効です。クロスポイント・スイッチ内で発生するクロストークは、多くの場合、電源ピンに信号が結合することに起因します。この種の結合を減らすには、適切な電源バイパスが効果的です。他の方法としては、入力信号トレースと出力信号トレースの間でできるだけ多くのグラウンドされた銅箔を置くことです。ただし、シールドの銅箔が近すぎて信号トレースのインピーダンスに影響が出ないように、配置には注意が必要です。さらに考慮すべき点は、シールド銅箔を信号トレースに近づけるほど、インピーダンスの過度な低下を防ぐためにトレースを縮小する必要があることです。薄い信号トレースを使用すると、トレース抵抗のために許容できない損失が起こります。この損失は、高周波数では表皮効果のためにさらに顕著になります。表皮効果により、高周波数になるほどトレースの有効な厚さが減少するからです。目的の信号が周波数が高くなるにつれて減衰し、逆にクロストークは高周波数で増加するので、抵抗損失はクロストークをさらに悪化させてしまいます。

デジタル制御

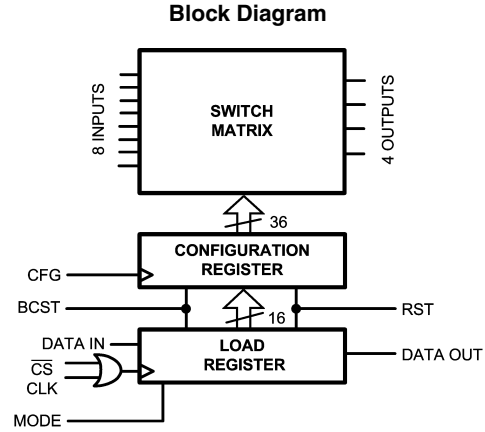


FIGURE 7.

論理ピン

| Pin Name | Level Sensitive | Edge Triggered | Triggered by |
|-----------------|-----------------|----------------|------------------|
| CLK | Yes | | |
| \overline{CS} | | Yes | CLK rising edge |
| DATA IN | | Yes | CLK falling edge |
| DATA OUT | | Yes | CLK rising edge |
| CFG | Yes | | |
| MODE | Yes | | |
| RST | Yes | | |
| BCST | Yes | | |

LMH6580/LMH6581 には、2 つのプログラミング・モード、すなわちシリアル・モードとアドレス指定モードがあります。LMH6580/LMH6581 には、クロスポイント・スイッチのプログラム状態を保存する内部制御レジスタがあります。プログラミングの柔軟性を最大限に高めるために 2 段階構成のロジックを使用しています。制御ロジックの第 1 段はクロスポイント・スイッチ・マトリクスに直結しています。このロジックは、デバイスの各出力に対して 1 つのレジスタを持ち、各レジスタにはオン / オフ状態と入力の接続先を示すアドレスが保存されます。ユーザーはこれらのレジスタに直接アクセスはできません。ロジックの第 2 段には、第 1 段と同じレジスタがもう 1 つバンク搭載されています。ただし、このレジスタはシフト・レジスタ構成になっています。ユーザーはシリアル入力バスを介して、このレジスタにアクセスできます。

プログラミングは、シリアル入力バスと他のデジタル制御ピン 4 本を用いて行います。シリアル・バスはクロック・ピン (CLK)、シリアル・データ入力ピン (DIN)、シリアル・データ出力ピン (DOUT) から構成されます。シリアル・バスはチップ選択ピン (CS) によりゲートされます。チップ選択ピンはアクティブ Low です。チップ選択ピンが High の間は、シリアル入力ピン上のデータおよびクロック・ピンはすべて無視されます。チップ選択ピンを Low にすると、クロック信号が最初に Low から High に遷移する (0 → 1) タイミングで、データ受信開始のための内部ロジック設定が行われます。チップ選択ピンは、クロック信号の最初の立ち上がりエッジの少なくとも 5ns 前には Low になっている必要があります。クロック信号が次に High から Low に遷移する (1 → 0) タイミングで、最初のデータ・ビットが取り込まれます。入力データは、すべてクロック信号の立ち下がりエッジでバスから読み込まれます。有効なデータをすべて取り込み終わったら、チップ選択ピンを High にするか、クロック

論理ピン (つぎ)

ク信号を停止する必要があります。これを行わないと、無効データがチップに取り込まれる可能性があります。チップに読み込まれたデータは、CFG ピンが High になるまでクロスポイント・マトリクスには転送されません。この条件は MODE ピンの状態にかかわらず常に有効です。CFG ピンは、チップ選択ピンの状態には依存しません。チップに新たにデータが取り込まれない限り、CFG ピンにパルスを印加してもデバイス動作には何の影響もありません。

プログラミング時に入力するシリアル・データのフォーマットは MODE ピンによって選択します。MODE ピンが High の場合、変更する出力のアドレスを含む文字列データを入力することにより、1 出力ずつクロスポイントをプログラムできます (アドレス指定モード)。MODE ピンが Low の場合はシリアル・モードになります。このモードでは 16 ビットのアレイ・データを入力し、すべての出力をプログラムできます。いずれのモードで入力した場合も、CFG ピンに High パルスが加わるまで、入力データによってチップ動作が変わることはありません。CFG ピンと MODE ピンはチップ選択ピンに依存しません。

3 線式制御と 4 線式制御

シリアル・データ・ピンの接続方法は 2 つあります。4 つのピンをすべて個別に制御する方法と、CFG ピンと CS ピンを一緒に接続して 3 線式インタフェースにする方法です。4 線式インタフェースでは、チップを CS ピンとは独立して設定できる利点があります。この利点は、複数のクロスポイント・チップをすべてあらかじめプログラムしてから、同時に設定するシステムにおいて有効です。4 線式ソリューションは、CLK ピンにフリー・ランニング・クロックを用いるシステムにも適しています。この場合、有効なデータ・ビットをすべて取り込んだ後に CS ピンを High にして、無効なデータがチップに取り込まれるのを防ぐ必要があります。

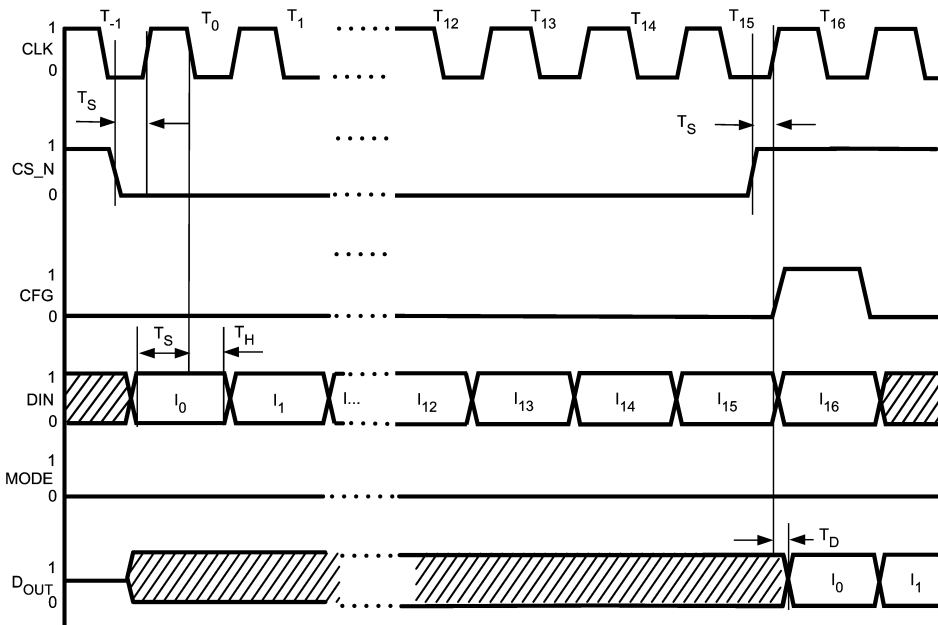
3 線式では、制御するピンを 1 つ減らせる反面、CFG ピンの自由度が減ってしまいます。この自由度の減少を回避するには、クロッ

ク信号を FPGA またはマイクロコントローラで生成し、データが取り込まれた後でクロック信号を停止させる方法があります。この場合、クロック信号の有無に基づいてチップ選択機能が働きます。

シリアル・プログラミング・モード

シリアル・プログラミング・モードは、MODE ピンを Low にすると選択されます。このモードでは 16 ビットのストリームによってクロスポイントの 4 つの出力をすべてプログラムします。データは、下記の「Serial Mode Data Frame」表のようにチップに入力されます (データ・フレーム全体を示すために 2 つの表が必要です)。この表では、クロスポイントのレジスタに最初に取り込まれるビットをビット番号 0 としています。ブロック図に記載された "Load Register" という名前のレジスタはシフト・レジスタです。チップへの有効なデータのシフト入力が完了したにも関わらず、チップ選択ピンを Low のままにしてクロック信号を駆動しつづけると、余分なデータがレジスタに取り込まれ、目的のデータがシフトアウトされてしまいます。

また下記の「Timing Diagram for Serial Mode」のタイミング図では、デジタル・ピンのタイミングの関係を示します。データ・ピンとクロック・ピンのタイミングだけではなく、すべてのピンのタイミング関係が重要であることに注意してください。例えば、チップ選択ピン (CS) はクロック信号の最初の立ち上がりエッジの前に Low に遷移している必要があります。これによって内部のタイミング回路が同期し、データが次の立ち下がりエッジで入力されます。次に、データ・ビットの入力が完了した後で、別のクロック信号が立ち上がる前にチップ選択ピンは High に遷移して、無効なデータがチップに取り込まれることを防ぐ必要があります。同じ状態を作り出すには、クロック・ピンを Low 状態にして、必要な数のパルスだけ開始および終了してクロック・ピンをストップする方法もあります。CFG ピンのタイミングはそれほど重要ではありませんが、このピンはすべてのデータがクロスポイント・レジスタにシフトされるまで Low の状態にしておく必要があります。



Timing Diagram for Serial Mode

シリアル・モードのデータ・フレーム (最初の2ワード)

| | | | | | | | |
|--------|---|-----|--------|--------|-----|---|--------|
| 出力 0 | | | | 出力 1 | | | |
| 入力アドレス | | | オン = 0 | 入力アドレス | | | オン = 0 |
| LSB | | MSB | オフ = 1 | LSB | LSB | | オフ = 1 |
| 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 |

Off = TRI-STATE[®]、ビット0はデバイスに取り込まれる最初のビットです。

シリアル・モードのデータ・フレーム (つづき)

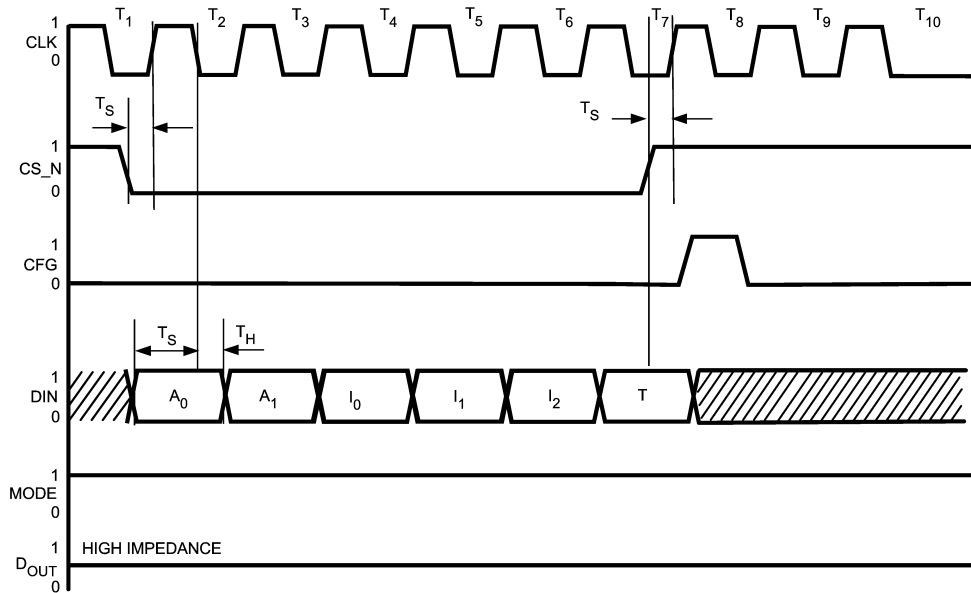
| | | | | | | | |
|--------|---|-----|--------|--------|----|-----|--------|
| 出力 2 | | | | 出力 3 | | | |
| 入力アドレス | | | オン = 0 | 入力アドレス | | | オン = 0 |
| LSB | | MSB | オフ = 1 | LSB | | MSB | オフ = 1 |
| 8 | 9 | 10 | 11 | 12 | 13 | 14 | 15 |

アドレス指定プログラミング・モード

アドレス指定プログラミング・モードでは、1度に1つの出力レジスタを変更します。このモードを使用するにはMODEピンをHighにする必要があります。その他のピン機能は、シリアル・プログラミング・モードと同じです。ただし、クロック入力するワードは5ビットで、指定した出力に対するもののみになります。アドレス指定モードのデータ・フォーマットを、下表「アドレス指定モードのワードのフォーマット」に示します。

また下記の「Timing Diagram for Addressed Mode」のタイミング図では、デジタル・ピンのタイミングの関係を示します。データ・ピンとクロック・ピンのタイミングだけではなく、すべてのピンのタイミング関係が重要であることに注意してください。例えば、チップ選

択ピン (CS) はクロック信号の最初の立ち上がりエッジの前にLowに遷移している必要があります。これによって内部のタイミング回路が同期し、データが次の立ち上がりエッジで入力されます。次に、データ・ビットの入力が完了した後で、別のクロック信号が立ち上がる前にチップ選択ピンはHighに遷移して、無効なデータがチップに取り込まれることを防ぐ必要があります。またアドレス指定モードでは、チップ選択ピンがHighになった後で、クロック信号がLowからHighに遷移する必要があります。チップ選択ピンがHighになった後でクロックのLowからHighへの遷移が起らなかった場合、後続のデータはチップに正しく入力されません。CFGピンのタイミングはそれほど重要ではありませんが、このピンは、すべてのデータがクロスポイント・レジスタにシフトされるまでLowの状態にしておく必要があります。



Timing Diagram for Addressed Mode

アドレス指定モードのワードのフォーマット

| 出力アドレス | | 入力アドレス | | | TRI-STATE |
|--------|-----|--------|---|-----|-------------------------|
| LSB | MSB | LSB | | MSB | 1 = TRI-STATE 0 = オン |
| 0 | 1 | 2 | 3 | 4 | 5 |

ビット 0 はデバイスに取り込まれる最初のビットです。

シリアル・モードのデジター・チェーン・オプション

LMH6580/LMH6581 は、複数チップのデジター・チェーン接続によるシリアル・データ・ストリームに対応しています。この機能はシリアル・プログラミング・モードに対してのみ適用可能です。この機能を使用するには、最初のチップの D_{IN} ピンにシリアル・データをクロック入力し、2 番目のチップの D_{IN} ピンには最初のチップの D_{OUT} ピンを接続します。チップ選択信号は両方のチップで共用するか、あるいは 2 番目のチップを個別に選択できます。両チップのチップ選択ピンを Low にした後、最初のチップに 2 倍長のワードをクロック入力します。最初のチップに最初のワードをクロック入力する間に、2 番目のチップには元は最初のチップのシフト・レジスタに保存されていたデータ（無効なデータ）が送られます。16 ビットのデータがすべて最初のチップに入力されると、次のクロック・サイクルからは、2 番目のチップに新しい設定データの最初のフレームが転送されます。32 クロック・サイクル後、両チップへの有効なデータの入力が完了したら、両チップのチップ選択ピンを High にして無効なデータによるオーバーシュートが生じないようにします。CFG ピンにパルスを加えると、新しい設定を両方のチップで同時にアクティブ化できます。あるいは、チップごとに独立してアクティブ化することもできます。両チップのモード(MODE)、チップ選択 (CS)、設定 (CFG)、クロック (CLK) の各ピンを両チップで共有すれば、同じ信号源で駆動することも可能です。

特殊制御ピン

LMH6580/LMH6581 には、シリアル制御バスとは独立して機能する 2 つの特殊な制御ピンがあります。そのうちの 1 つがリセット・ピン (RST) です。RST ピンはアクティブ High です。すなわちロジック・レベル 1 を与えると、すべての出力がディセーブルされ、チップが高インピーダンス状態になります。RST ピンにより、すべてのレジスタが入力アドレス 0 に設定され、すべての出力がオフになります。この設定では、デバイスに流れる電流がわずか 11mA になります。このため、RST ピンを消費電力を低減するためのシャットダウン機能に使用できます。もう 1 つの特殊制御ピンはブロードキャストピン (BCST) です。BCST ピンもアクティブ High です。すべての出力をオン状態にし入力 0 に接続します。このモードがブロードキャスト・モードと呼ばれる場合があるのは、入力 0 の値が 8 つの出力すべてにブロードキャストされるためです。

サーマル・マネジメント

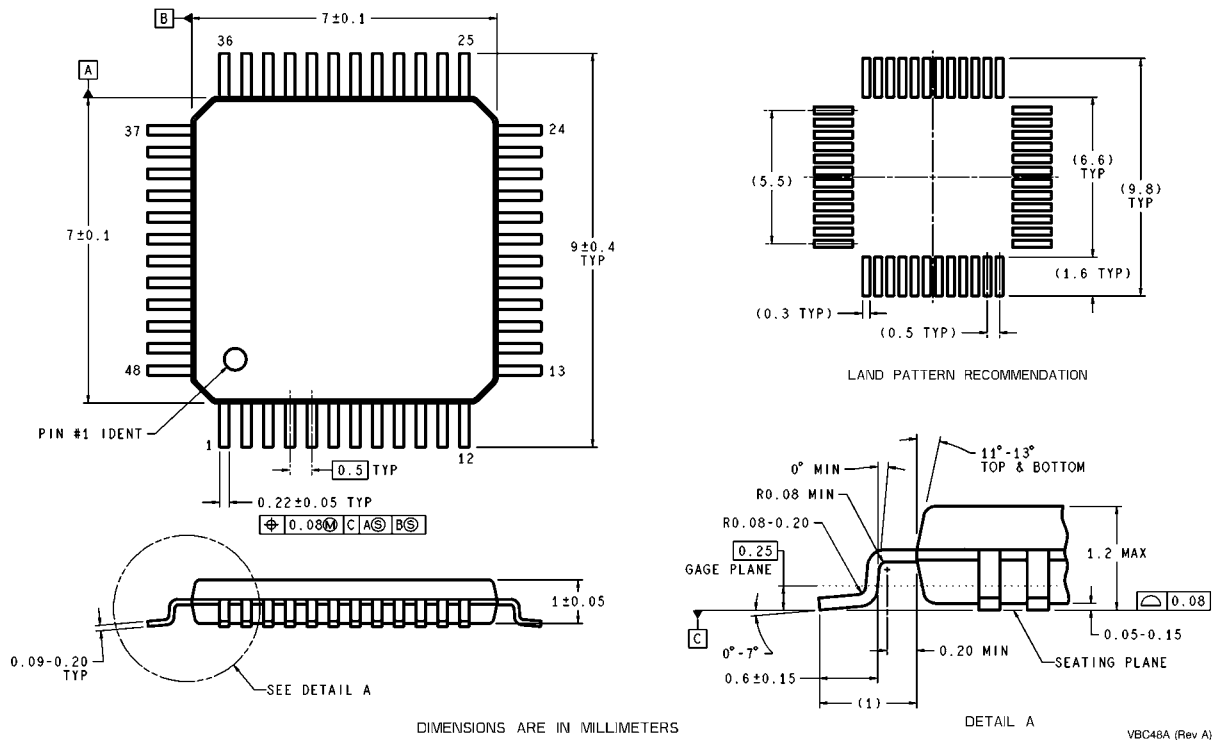
LMH6580/LMH6581 は、大量の熱を発生する高性能デバイスです。± 5V の電源を使用し、すべての出力を有効に設定した場合、LMH6580/LMH6581 は約 0.5W の待機電力を消費します。待機電力は、50mA (typ) の消費電流と 10V の電源電圧を基にして計算されています。この消費電力は、製造工程のばらつきにより 0.4W ~ 0.6W の範囲の変動があります。さらに、出力に接続された等価ビデオ負荷 (150) あたり 30mW の消費電力を見込む必要があります。各出力にビデオ負荷が 1 つ接続される一般的な用途では、この電力の総計は 0.62W になります。JA が 44 /W であるため、シリコンは周囲温度より 27 高温になります。さらに過酷な用途で、各出力に 2 系統のビデオ負荷を接続した場合、消費電力は 0.74W となり、温度上昇は 33 に達します。さらに重い負荷を接続する場合、外部ヒート・シンクと強制空冷を使用すると、TQFP パッケージの熱特性が著しく改善します。また、システム筐体内で動作するすべてのデバイスの発熱による周囲温度の上昇も考慮する必要があります。大出力のデバイスであることから、サーマル・マネジメントについては回路設計プロセスのごく初期から検討することを推奨します。受動的であっても十分な換気が得られる構造、および垂直方向に基板を実装することにより、ファン冷却やヒート・シンクが不要になる場合もあります。また、LMH6580/LMH6581 は ± 3.3V 電源でも動作可能です。これによって消費電力は著しく削減される一方、帯域幅は約 10% (2V_{pp} 出力) 削減するだけです。LMH6580/LMH6581 は、電力の削減が要求されるアプリケーション用に、± 3.3V 電源条件で完全に仕様が定められ工場試験が実施されています。

プリント基板のレイアウト

一般的に、適正な高周波レイアウトでは、電源トレースとグラウンド・トレースを入出力ピンから離します。これらのノードの寄生容量（対グラウンド）は、周波数応答にピークをつくらせ、回路発振を起こしたりする原因となります（「アプリケーション・ノート OA-15」を参照）。デジタル制御ラインとアナログ信号ライン（特に入力）を交差させなければならない場合は、垂直に交差させるようにします。高周波用レイアウトの基準として、またデバイスの試験や特性測定の手助手段として、次の評価用ボードの利用を推奨します。

| | | |
|---------|-------|-------------|
| デバイス | パッケージ | 評価用ボード部品番号 |
| LMH6580 | 48 ピン | LMH730164EF |

外形寸法図 単位は millimeters



48-Pin QFP
NS Package Number VBC48A

このドキュメントの内容はナショナル セミコンダクター 社製品の関連情報として提供されます。ナショナル セミコンダクター 社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター 社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター 社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター 社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター 社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター 社との取引条件で規定される場合を除き、ナショナル セミコンダクター 社は一切の義務を負わないものとし、また、ナショナル セミコンダクター 社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター 社の製品は、ナショナル セミコンダクター 社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクター のロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2008 National Semiconductor Corporation
製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

本資料に掲載されているすべての回路の使用に起因する第三者の特許権その他の権利侵害に関して、弊社ではその責を負いません。また掲載内容は予告無く変更されることがありますのでご了承ください。

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは承認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上