

LMV721,LMV722

LMV721/LMV722 10MHz, Low Noise, Low Voltage, and Low Power Operational Amplifier



Literature Number: JAJ631

LMV721/LMV722

10MHz、低ノイズ、低電圧、低電力オペアンプ

概要

LMV721 (シングル) および LMV722 (デュアル) は、広範囲のアプリケーションに組み込み設計可能な低ノイズ、低電圧、および低電力オペアンプです。LMV721/LMV722 は、ユニティ・ゲイン帯域幅が 10MHz、スルーレートが 5V/ μ s、待機時消費電流が 2.2V で 930 μ A/アンプです。

LMV721/722 は、低電圧および低ノイズのシステムで最適性能を発揮するよう設計されています。これらのオペアンプは、重負荷にフルシング出力を供給できます。LMV721/LMV722 への同相入力電圧範囲はグラウンドまで含み、最大入力オフセット電圧は (全動作温度範囲にわたって) 3.5mV です。両オペアンプの容量性負荷性能は低電源電圧においても優れています。動作電圧範囲は 2.2V ~ 5.5V です。

チップは、ナショナル セミコンダクター社の先進のサブミクロン・シリコン・ゲート BiCMOS プロセスを使用して製造されています。シングル・バージョン LMV721 は、5 ピン SOT23-5 および SC-70 パッケージで提供されます。デュアル・バージョン LMV722 は、SO-8、MSOP-8、および 8 ピン LLP パッケージで提供されます。

特長

(特記のない限り、 $V^+ = 5V$ 、 $V^- = 0V$)

2.2V と 5V の電圧で特性を保証

低消費電流 930 μ A/アンプ (@2.2V 時)

広ユニティ・ゲイン帯域幅 10MHz

フルシング出力

@600 負荷、2.2V 動作時、各電源からそれぞれ $\pm 120mV$

@2k 負荷、2.2V 動作時、各電源からそれぞれ $\pm 50mV$

同相入力電圧範囲がグラウンドを含む

Silicon Dust™、SC70-5 パッケージ 2.0 × 2.0 × 1.0mm

小型パッケージ: LLP-8 2.5mm × 3mm × 0.8mm

入力電圧ノイズ 9 nV/Hz@f=1kHz

アプリケーション

携帯電話およびコードレス電話

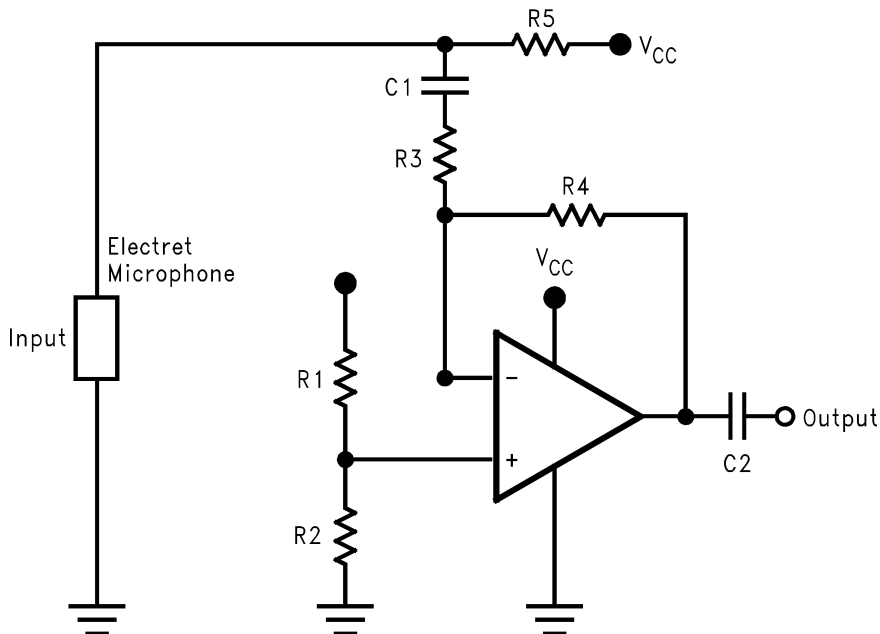
アクティブ・フィルタおよびバッファ

ラップトップおよび PDA 製品

バッテリー運用型エレクトロニクス機器

代表的なアプリケーション

A Battery Powered Microphone Preamplifier



Silicon Dust™ はナショナル セミコンダクター社の商標です。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

ESD 耐圧 (Note 2)

人体モデル	2000V
マシン・モデル	100V
差動入力電圧	±電源電圧
電源電圧 ($V^+ - V^-$)	5.5V
ハンダ付け条件	
赤外線または対流方式 (20 秒)	235
保存温度範囲	- 65 ~ + 150
接合部温度 (Note 4)	150

動作定格 (Note 3)

電源電圧	2.2V ~ 5.0V
温度範囲	- 40 T_J + 85
熱抵抗 (J_A)	
Silicon Dust SC70-5 パッケージ	440 /W
小型 SOT23-5 パッケージ	265 /W
SO パッケージ、8 ピン表面実装	190 /W
MSOP パッケージ、8 ピン・ミニ表面実装	235 /W
SO パッケージ、14 ピン表面実装	145 /W
LLP パッケージ、8 ピン	58.2 /W

2.2V DC 電気的特性

特記のない限り、すべてのリミット値は $T_J = 25$ 。 $V^+ = 2.2V$ 、 $V^- = 0V$ 、 $V_{CM} = V^+ / 2$ 、 $V_O = V^+ / 2$ および $R_L > 1 M$ に対して保証されます。太字のリミット値は全動作温度範囲に適用されます。

Symbol	Parameter	Condition	Typ (Note 5)	Limit (Note 6)	Units
V_{OS}	Input Offset Voltage		0.02	3 3.5	mV max
TCV_{OS}	Input Offset Voltage Average Drift		0.6		$\mu V/^{\circ}C$
I_B	Input Bias Current		260		nA
I_{OS}	Input Offset Current		25		nA
CMRR	Common Mode Rejection Ratio	$0V \leq V_{CM} \leq 1.3V$	88	70 64	dB min
PSRR	Power Supply Rejection Ratio	$2.2V \leq V^+ \leq 5V$, $V_O = 0$, $V_{CM} = 0$	90	70 64	dB min
V_{CM}	Input Common-Mode Voltage Range	For CMRR $\geq 50dB$	-0.30 1.3		V V
A_V	Large Signal Voltage Gain	$R_L = 600\Omega$ $V_O = 0.75V$ to $2.00V$	81	75 60	dB min
		$R_L = 2k\Omega$ $V_O = 0.50V$ to $2.10V$	84	75 60	dB min
V_O	Output Swing	$R_L = 600\Omega$ to $V^+/2$	2.125	2.090 2.065	V min
			0.071	0.120 0.145	V max
		$R_L = 2k\Omega$ to $V^+/2$	2.177	2.150 2.125	V min
			0.056	0.080 0.105	V max
I_O	Output Current	Sourcing, $V_O = 0V$ $V_{IN}(diff) = \pm 0.5V$	14.9	10.0 5.0	mA min
		Sinking, $V_O = 2.2V$ $V_{IN}(diff) = \pm 0.5V$	17.6	10.0 5.0	mA min
I_S	Supply Current	LMV721	0.93	1.2 1.5	mA max
		LMV722	1.81	2.2 2.6	

2.2V AC 電気的特性

特記のない限り、すべてのリミット値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 2.2\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = V^+ / 2$ 、 $V_O = V^+ / 2$ および $R_L > 1\text{M}$ に対して保証されます。太字のリミット値は全動作温度範囲に適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	Units
SR	Slew Rate	(Note 7)	4.9	V/ μs
GBW	Gain-Bandwidth Product		10	MHz
Φ_m	Phase Margin		67.4	Deg
G_m	Gain Margin		-9.8	dB
e_n	Input-Referred Voltage Noise	$f = 1\text{kHz}$	9	$\frac{\text{nV}}{\sqrt{\text{Hz}}}$
i_n	Input-Referred Current Noise	$f = 1\text{kHz}$	0.3	$\frac{\text{pA}}{\sqrt{\text{Hz}}}$
THD	Total Harmonic Distortion	$f = 1\text{kHz}$ $A_v = 1$ $R_L = 600\Omega$, $V_O = 500\text{mV}_{PP}$	0.004	%

5V DC 電気的特性

特記のない限り、すべてのリミット値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = V^+ / 2$ 、 $V_O = V^+ / 2$ および $R_L > 1\text{M}$ に対して保証されます。太字のリミット値は全動作温度範囲に適用されます。

Symbol	Parameter	Condition	Typ (Note 5)	Limit (Note 6)	Units
V_{OS}	Input Offset Voltage		-0.08	3 3.5	mV max
TCV_{OS}	Input Offset Voltage Average Drift		0.6		$\mu\text{V}/^\circ\text{C}$
I_B	Input Bias Current		260		nA
I_{OS}	Input Offset Current		25		nA
CMRR	Common Mode Rejection Ratio	$0\text{V} \leq V_{CM} \leq 4.1\text{V}$	89	70 64	dB min
PSRR	Power Supply Rejection Ratio	$2.2\text{V} \leq V^+ \leq 5.0\text{V}$, $V_O = 0$ $V_{CM} = 0$	90	70 64	dB min
V_{CM}	Input Common-Mode Voltage Range	For CMRR $\geq 50\text{dB}$	-0.30 4.1		V V
A_v	Large Signal Voltage Gain	$R_L = 600\Omega$ $V_O = 0.75\text{V}$ to 4.80V	87	80 70	dB min
		$R_L = 2\text{k}\Omega$, $V_O = 0.70\text{V}$ to 4.90V ,	94	85 70	dB min
V_O	Output Swing	$R_L = 600\Omega$ to $V^+ / 2$	4.882	4.840 4.815	V min
			0.134	0.190 0.215	V max
		$R_L = 2\text{k}\Omega$ to $V^+ / 2$	4.952	4.930 4.905	V min
			0.076	0.110 0.135	V max
I_O	Output Current	Sourcing, $V_O = 0\text{V}$ $V_{IN}(\text{diff}) = \pm 0.5\text{V}$	52.6	25.0 12.0	mA min
		Sinking, $V_O = 5\text{V}$ $V_{IN}(\text{diff}) = \pm 0.5\text{V}$	23.7	15.0 8.5	mA min
I_S	Supply Current	LMV721	1.03	1.4 1.7	mA max
		LMV722	2.01	2.4 2.8	

5V AC 電気的特性

特記のない限り、すべてのリミット値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = V^+ / 2$ 、 $V_O = V^+ / 2$ 、および $R_L > 1\text{M}\Omega$ に対して保証されます。太字のリミット値は全動作温度範囲に適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	Units
SR	Slew Rate	(Note 7)	5.25	V/ μs
GBW	Gain-Bandwidth Product		10.0	MHz
Φ_m	Phase Margin		72	Deg
G_m	Gain Margin		-11	dB
e_n	Input-Related Voltage Noise	$f = 1\text{kHz}$	8.5	$\frac{\text{nV}}{\sqrt{\text{Hz}}}$
i_n	Input-Referred Current Noise	$f = 1\text{kHz}$	0.2	$\frac{\text{pA}}{\sqrt{\text{Hz}}}$
THD	Total Harmonic Distortion	$f = 1\text{kHz}$, $A_V = 1$ $R_L = 600\Omega$, $V_O = 1\text{V}_{PP}$	0.001	%

Note 1: 「絶対最大定格」とは、それを超えると、デバイスに損傷が生じるおそれがあるリミット値を示します。「動作定格」は、デバイスが正常に機能する条件を示し、特定の性能を保証するものではありません。保証されている仕様およびその試験条件については、「電気的特性」を参照してください。

Note 2: 人体モデルでは 1.5k Ω と 100pF が直列接続され、マシン・モデルでは 200 Ω と 100pF が直列接続されます。

Note 3: 単一電源および分割電源の両動作に適用されます。高周囲温度下で短絡動作を連続させると、150 $^\circ\text{C}$ の最大許容接合部温度を超える場合があります。出力電流が長時間にわたって 30mA を超えると、信頼性が損なわれることがあります。

Note 4: 最大消費電力は、 $T_{J(\text{max})}$ 、 J_A 、および T_A の関数です。任意の周囲温度における最大許容消費電力は $P_D = (T_{J(\text{max})} - T_A) / J_A$ により求めます。数値はすべて、プリント基板に直接ハンダ付けされているパッケージに適用されます。

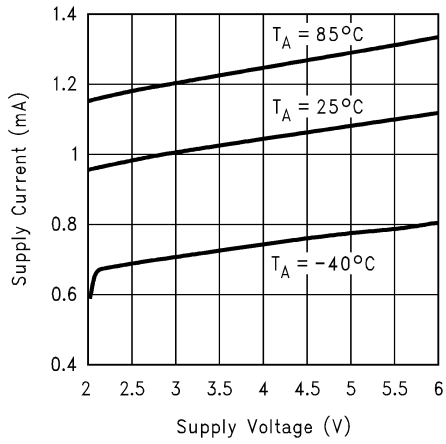
Note 5: Typ(標準)値は最も標準的な値を表します。

Note 6: リミット値は、すべて試験または統計解析により保証されています。

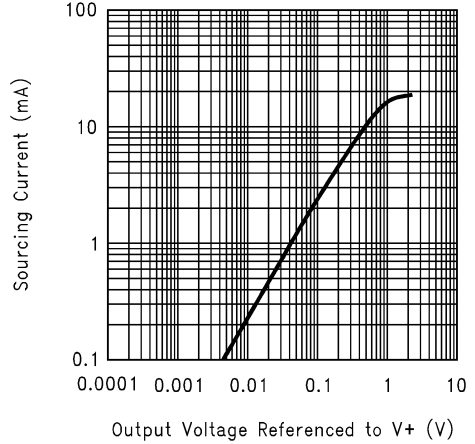
Note 7: 1V ステップ入力による電圧フォロアとして接続。指定値は、正および負のスローレートのいずれか遅い方。

代表的な性能特性

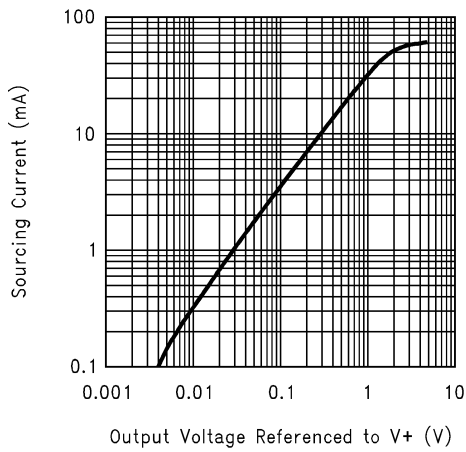
Supply Current vs. Supply Voltage (LMV721)



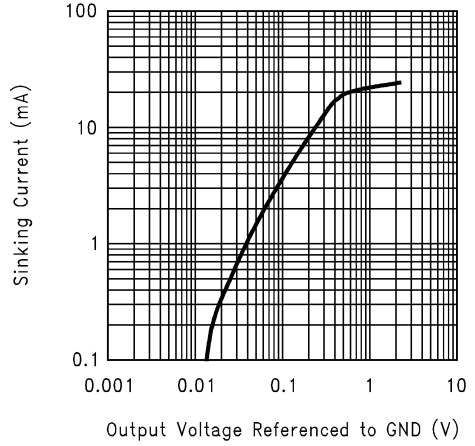
Sourcing Current vs. Output Voltage ($V_S = 2.2V$)



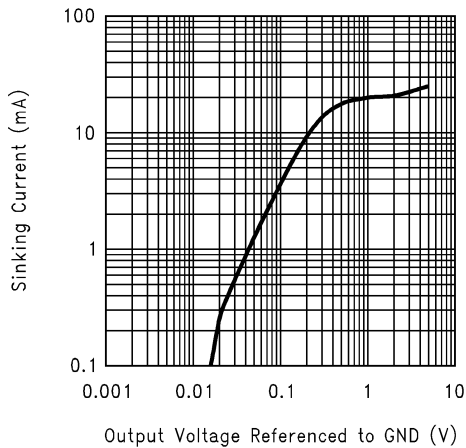
Sourcing Current vs. Output Voltage ($V_S = 5V$)



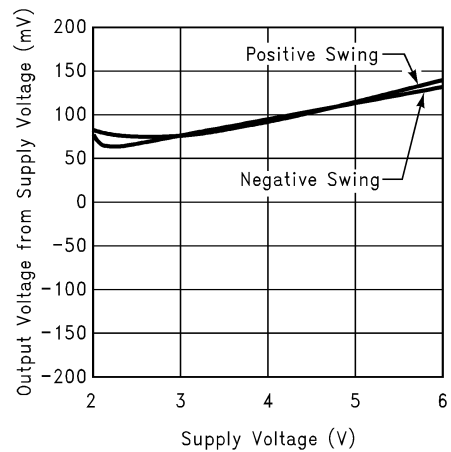
Sinking Current vs. Output Voltage ($V_S = 2.2V$)



Sinking Current vs. Output Voltage ($V_S = 5V$)

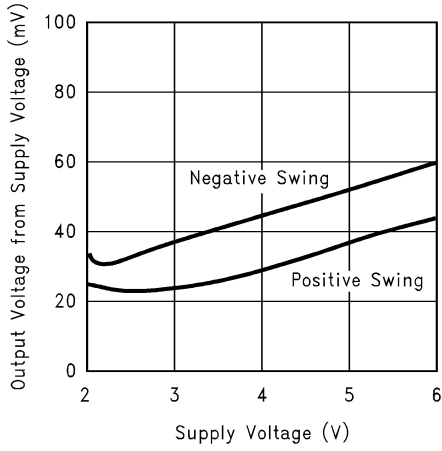


Output Voltage Swing vs. Supply Voltage ($R_L = 600 \Omega$)

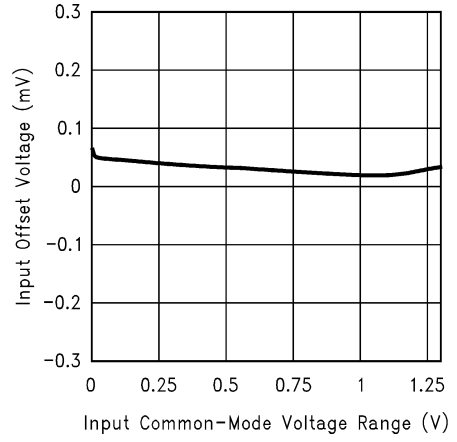


代表的な性能特性 (つぎ)

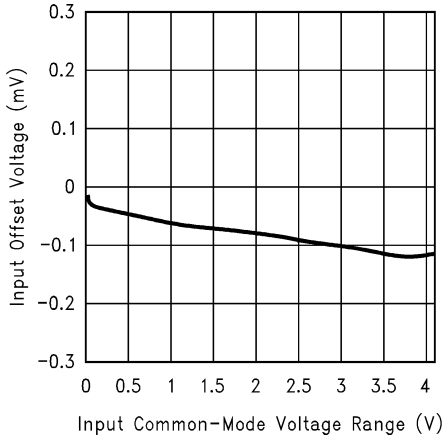
Output Voltage Swing vs. Supply Voltage
($R_L = 2k$)



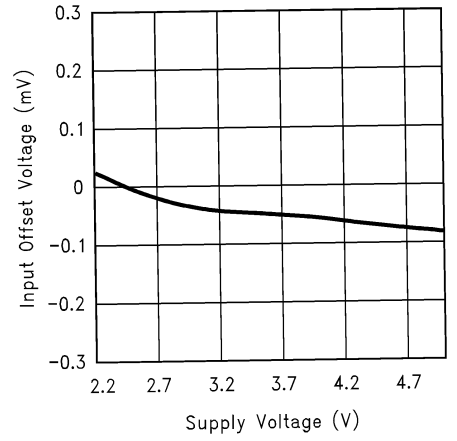
Input Offset Voltage vs. Input Common-Mode Voltage
Range $V_S = 2.2V$



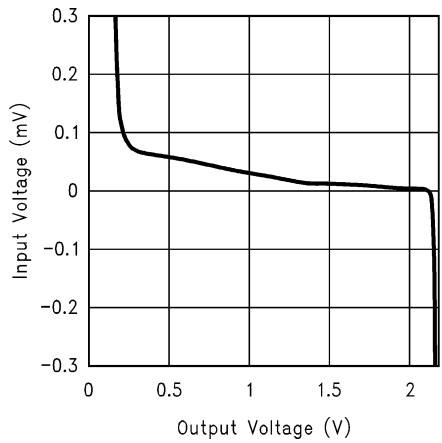
Input Offset Voltage vs. Input Common-Mode Voltage
Range $V_S = 5V$



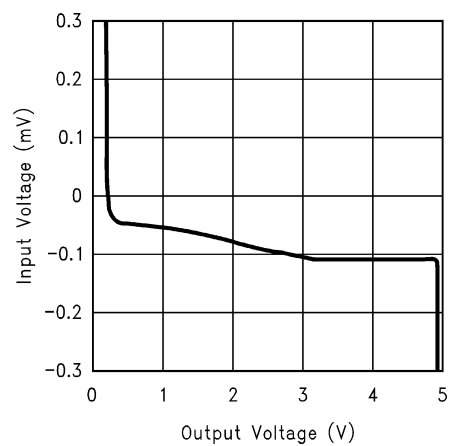
Input Offset Voltage vs. Supply Voltage ($V_{CM} = V^+ / 2$)



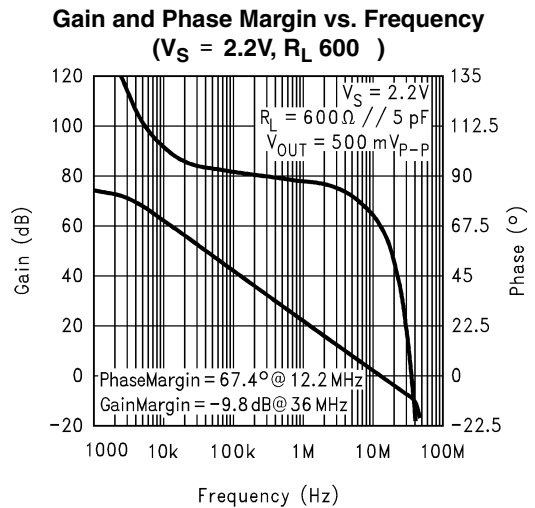
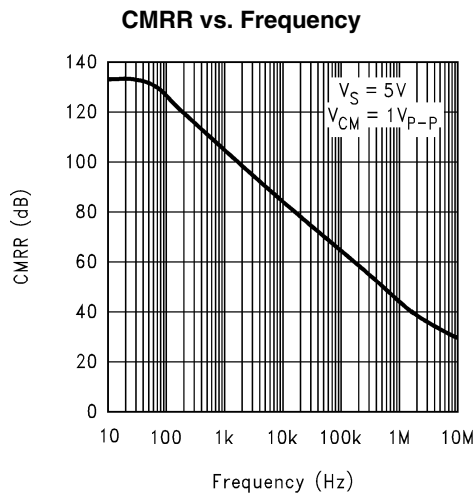
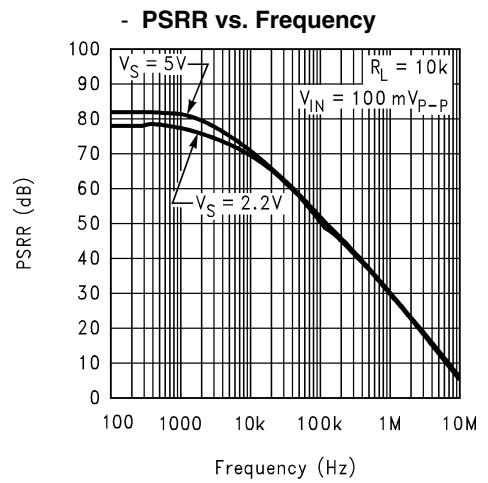
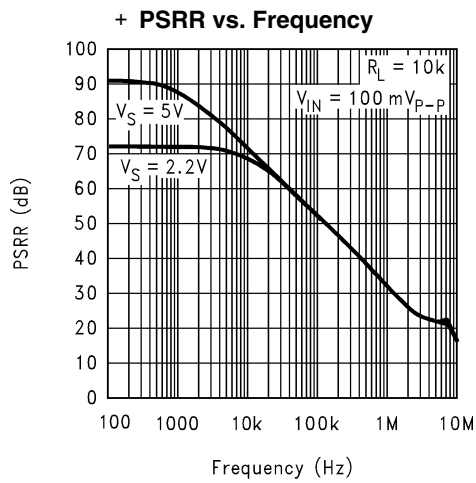
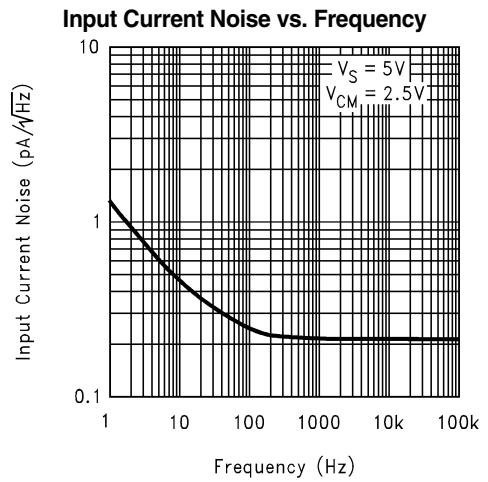
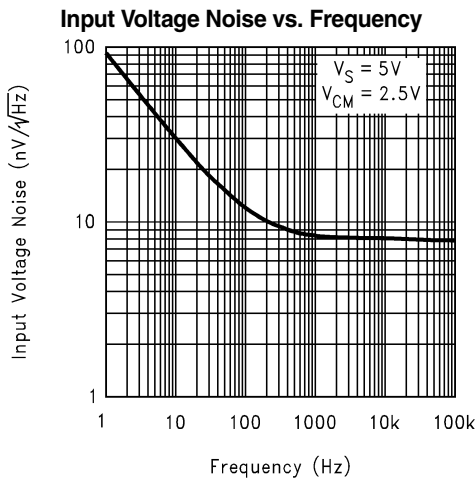
Input Voltage vs. Output Voltage ($V_S = 2.2V, R_L = 2k$)



Input Voltage vs. Output Voltage ($V_S = 5V, R_L = 2k$)

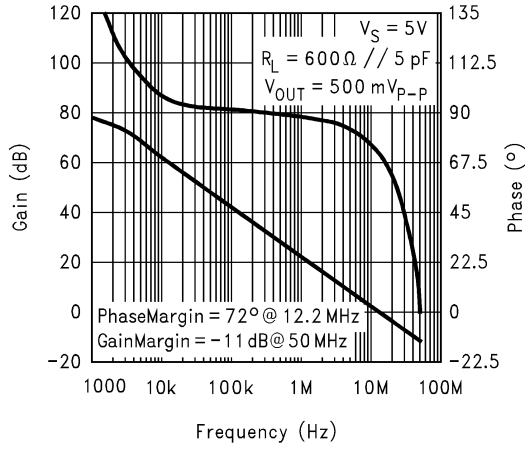


代表的な性能特性 (つぎ)

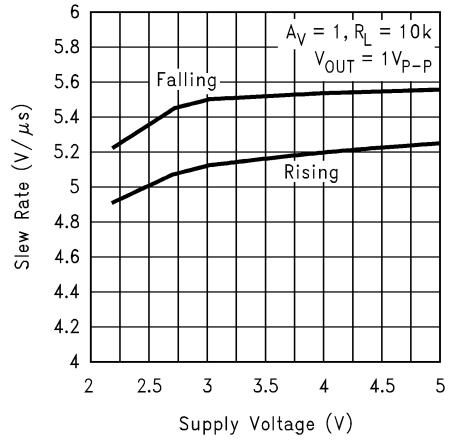


代表的な性能特性

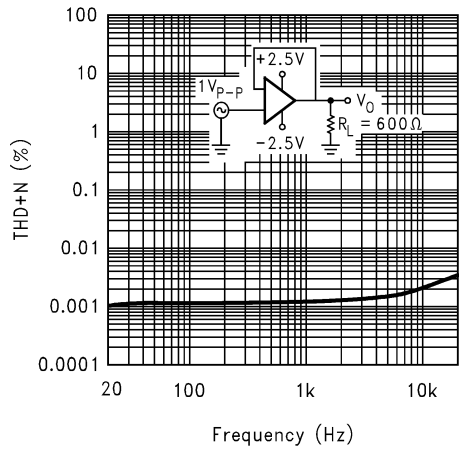
Gain and Phase Margin vs. Frequency
($V_S = 5V, R_L 600 \Omega$)



Slew Rate vs. Supply Voltage



THD vs. Frequency



アプリケーション・ノート

1.0 LMV721/722 のサイズの利点

LMV721/722 はパッケージの占有面積が小さいため、プリント基板上の省スペースが図れ、携帯電話、ページャ、その他の携帯システムなどのエレクトロニクス製品の小型設計が可能になります。LMV721/722 は薄型であるため、PCMCIA タイプ III カードに使用できます。

信号の品位。信号源からアンプまでの間で、信号はノイズを拾うことがあります。アンプ・パッケージが物理的に小さいために、LMV721/722 は信号源の近くに配置できるので、ノイズを拾いにくくし、信号の品位を向上させることができます。

基板レイアウトの単純化。LMV721/722 は、プリント基板レイアウト上で長い配線を回避する上で効果的です。つまり、長い配線間の干渉に起因する不要信号の除去用フィルタとして、コンデンサや抵抗などの部品を新たに必要としなくなります。

低消費電流。LMV721/722 は、バッテリーを最大限に長持ちさせるのに効果的です。したがって、バッテリー電源のシステムに最適です。

低電源電圧。ナショナル セミコンダクター社は 2.2V および 5V の電源電圧で規格性能を保証します。したがって、バッテリーの寿命が尽きるまで正常動作が保証されます。

フルスイング出力。フルスイング出力が可能のため、出力の可能な限り最大のダイナミック・レンジが実現されます。これは、低電源電圧での動作時に特に重要です。

グラウンドを含む入力範囲。単一電源動作時に、GND 近くの電圧を直接検出できます。

入力電圧を (25 μ V で) - 0.3V より負に振らせないよう保護手段を講じる必要があります。IC の入力端子に入力クランプ・ダイオードを抵抗と併用するのが一般的です。

2.0 容量性負荷許容度

LMV721/722 は、ユニティ・ゲインで発振なしに 4700pF を直接ドライブできます。ユニティ・ゲイン・フォロワは、容量性負荷から最も影響を受けやすい回路構成です。容量性負荷を直接ドライブすると、アンプの位相マージンが小さくなります。アンプの出力インピーダンスと容量性負荷とが組み合わせると、位相遅れが生じます。結果として、大きなリングングを伴うパルス応答が発振が生じます。重い容量性負荷をドライブするには、Figure 1 に示す回路を使用するとよいでしょう。

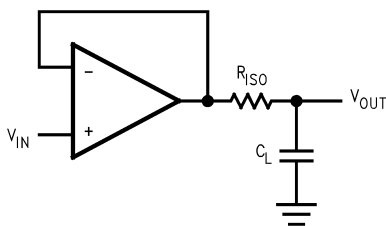


FIGURE 1. Indirectly Driving A Capacitive Load Using Resistive Isolation

Figure 1 では、分離抵抗 R_{ISO} と負荷コンデンサ C_L がポールを形成して、システム全体により大きな位相マージンを追加することにより安定度を増しています。求められる性能は R_{ISO} の値に依存します。 R_{ISO} の抵抗値が大きいほど、 V_{OUT} の安定度が増します。Figure 2 は、 R_{ISO} として 100 Ω 、 C_L として 2000 μ F を使用した場合の、Figure 1 の出力波形です。

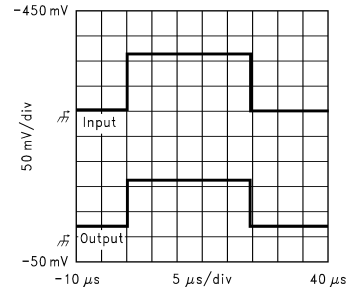


FIGURE 2. Pulse Response of the LMV721 Circuit in Figure 1

Figure 3 は、Figure 1 の回路を改善した回路です。つまり、この回路は、AC 安定度に加えて DC 精度も改善しています。Figure 1 に負荷抵抗があったとすれば、出力は R_{ISO} と負荷抵抗によって分圧されます。それに対して Figure 3 では、フィードフォワード技術を使用して V_{IN} を R_L に接続することにより、 R_F が DC 精度を改善しています。LMV721/722 には入力バイアス電流があるため、 R_F の値の選定には注意が必要です。 C_F と R_{ISO} は、出力信号の高周波成分をアンプの反転入力にフィードバックし、その結果、フィードバック・ループ全体の位相マージンを維持すると、位相マージンの損失を中和する働きをします。 C_F の値を大きくすれば、容量性負荷のドライブ容量を増大できます。ただし、これは見返りとしてパルス応答の低速化をもたらします。

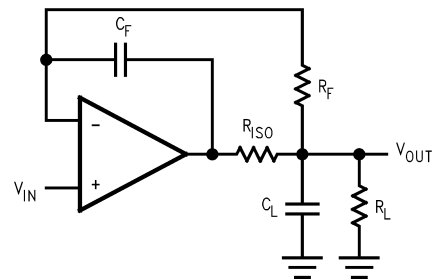


FIGURE 3. Indirectly Driving A Capacitive Load with DC Accuracy

3.0 入力バイアス電流の相殺

LMV721/722 ファミリーは入力段がバイポーラ構成です。LMV721/722 の入力バイアス電流の I_{typ} 値は、5V 電源の場合 260nA です。したがって、100k Ω の入力抵抗を使用すれば、26mV の誤差電圧が生じます。反転および非反転両入力の抵抗値のバランスをとると、アンプの入力バイアス電流によって生じる誤差が小さくなります。Figure 4 の回路は、入力バイアス電流による誤差を相殺する方法を示したものです。

アプリケーション・ノート (つづき)

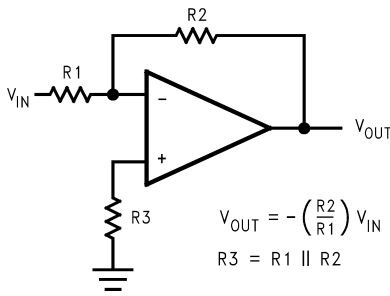
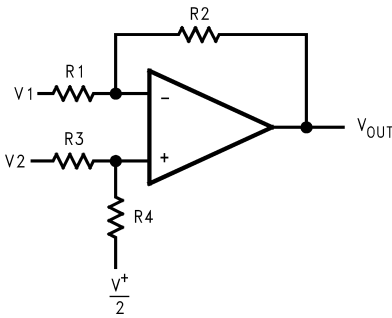


FIGURE 4. Cancelling the Error Caused by Input Bias Current

4.0 代表的な単一電源アプリケーション回路

4.1 差動アンプ

差動アンプは、2つの電圧間の減算、または特殊なケースとして、2入力への共通信号の相殺が可能です。差動アンプは、差動式からシングルエンド式に変換したり、同相信号を除去する場合のオペアンプとして便利です。



$$V_{OUT} = \left(\frac{R1+R2}{R3+R4}\right) \frac{R4}{R1} V_2 - \frac{R2}{R1} V_1 + \left(\frac{R1+R2}{R3+R4}\right) \frac{R3}{R1} \cdot \frac{V^+}{2}$$

for $R1 = R3$ and $R2 = R4$

$$V_{OUT} = \frac{R2}{R1} (V_2 - V_1) + \frac{V^+}{2}$$

FIGURE 5. Difference Application

4.2 計装用回路

上記の差動アンプの入力インピーダンスは、抵抗 R_1 、 R_2 、 R_3 および R_4 によって設定されます。低入力インピーダンスの問題を取り除くための1つの方法は、下の2つの計装アンプに示すように、各入力の前に電圧フォロワを使用することです。

4.2.1 3 オペアンプ構成計装アンプ

LMV721/722を使用して、Figure 6 に示すような、3つのオペアンプからなる計装用アンプを組み立てられます。

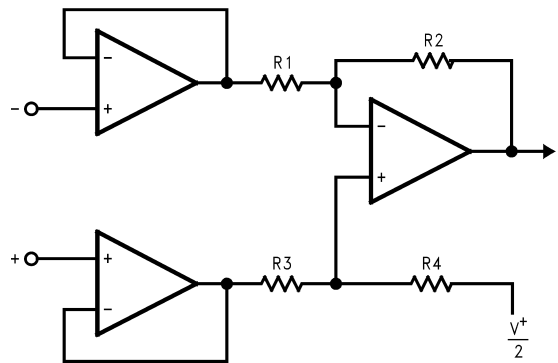
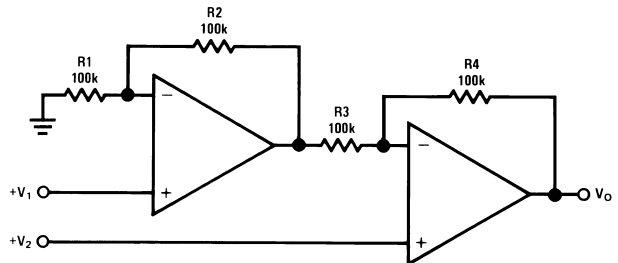


FIGURE 6. Three-op-amp Instrumentation Amplifier

この計装アンプの初段は、電圧フォロワを2つ使用している差動入力、差動出力のアンプです。これら2つの電圧フォロワは、 $100M\Omega$ を上回る入力インピーダンスを保証します。この計装アンプのゲインは、 R_2/R_1 の比によって設定されます。 R_3 は R_1 と、 R_4 は R_2 とそれぞれ値を一致させる必要があります。 R_3 と R_1 、および R_4 と R_2 の一致の程度によってCMRRは変わります。規格温度範囲にわたって優れたCMRRを得るためには、低ドリフト抵抗を使用します。 R_4 を R_2 よりわずかに小さくし、 R_2 と R_4 との差の2倍に等しいドリム・ボットを追加すれば、CMRRの最適調整が可能になります。

4.2.2 2 オペアンプ構成計装アンプ

2つのオペアンプからなる計装用アンプを使用しても、高入力インピーダンスのDC差動アンプ (Figure 7) が作れます。2オペアンプ回路の場合と同様に、この計装アンプでも、良好なCMRRを得るためには、抵抗を精密に一致させる必要があります。 R_4 は R_1 と、 R_3 は R_2 とそれぞれ一致させなければなりません。



$$V_0 = \left(1 + \frac{R4}{R3}\right) (V_2 - V_1), \text{ where } R1 = R4 \text{ and } R2 = R3$$

As shown: $V_0 = 2(V_2 - V_1)$

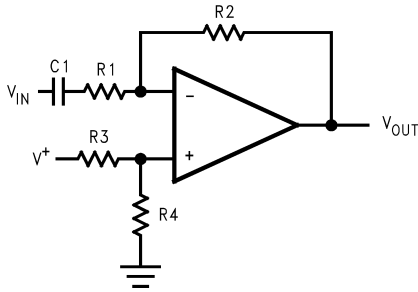
FIGURE 7. Two-op-amp Instrumentation Amplifier

4.3 単一電源での反転アンプ

アンプへの入力信号が負電圧である場合もあります。アンプを単一電源電圧で動作させるので、 R_3 と R_4 を使用する分圧回路を導入して、入力信号がアンプの同相入力電圧範囲内になるようにアンプにバイアスをかけます。コンデンサ C_1 を反転入力と抵抗 R_1 との間に挿入して、AC入力信号源 V_{IN} に行くDC信号を遮断しています。 R_1 と C_1 の値によって、カットオフ周波数 $f_c = 1/2 R_1 C_1$ が変わります。

アプリケーション・ノート (つづき)

結果として、(分圧回路によって非反転入力に $V^+ / 2$ が得られるとすると)出力信号の中心電圧は電源電圧のほぼ 1/2 になります。出力は、電源電圧までスイングでき、低電圧システムでも S/N 比を最大限にできます。



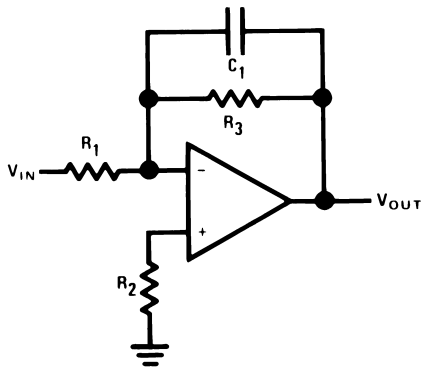
$$V_{OUT} = -\frac{R_2}{R_1} V_{IN}$$

FIGURE 8. Single-Supply Inverting Amplifier

4.4 アクティブ・フィルタ

4.4.1 単純なローパス・アクティブ・フィルタ

単純なローパス・アクティブ・フィルタを Figure 9 に示します。このフィルタのローパス周波数ゲイン (A_L) は $-R_3/R_1$ によって定義されます。したがって、ユニティ・ゲイン以外の低周波ゲインを求めることができます。このフィルタの、コーナー周波数 f_c 以降の減衰特性は -20dB/decade です。バイアス電流による誤差を最小限にするため、 R_2 は R_1 と R_3 との並列合成抵抗に等しく選定する必要があります。このフィルタの周波数応答を Figure 10 に示します。



$$A_L = -\frac{R_3}{R_1}$$

$$f_c = \frac{1}{2\pi R_3 C_1}$$

$$R_2 = R_1 \parallel R_3$$

FIGURE 9. Simple Low-Pass Active Filter

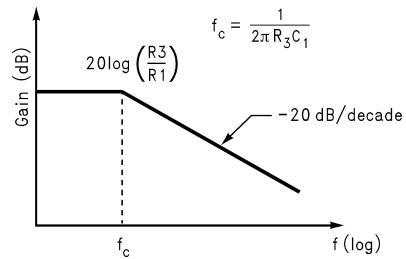


FIGURE 10. Frequency Response of Simple Low-pass Active Filter in Figure 9

注意いただきたい点は、単一オペアンプ構成のアクティブ・フィルタは、低 Q ($Q \approx 10$)、低周波数 ($f_c \approx 5\text{kHz}$)、および低ゲイン ($A_L \approx 10$) か、または小さな Q 積の値 ($Q \times A_L \approx 100$) が必要なアプリケーションで使用されることです。使用したい最大周波数におけるオペアンプの開ループ電圧ゲインは、その周波数におけるフィルタのゲインより最低 50 倍高くする必要があります。さらに、選択するオペアンプのスルーレートは下記の条件を満たす必要があります。

$$\text{スルーレート} = 0.5 \times (A_L V_{OPP}) \times 10^{-6} \text{V}/\mu\text{sec}$$

ここで、 A_L は使用したい最大周波数であり、 V_{OPP} はピーク・ツー・ピーク出力電圧です。

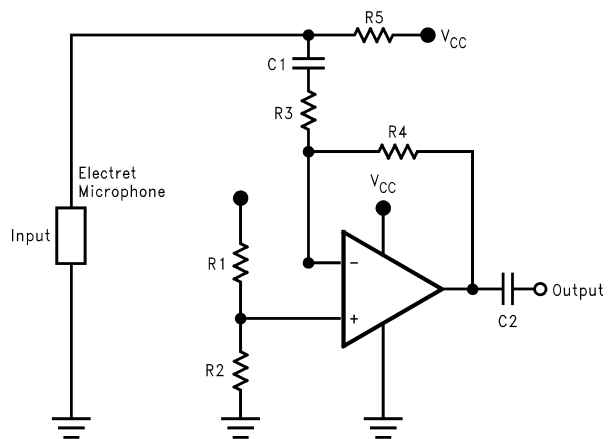
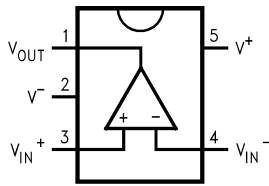


FIGURE 11. A Battery Powered Microphone Preamplifier

上図は、LMV721 をマイクロホン・プリアンプとして使用した例です。LMV721 は、低ノイズ、低電力のオペアンプなので、バッテリー電源型マイク・プリアンプの理想的候補になっています。この例では、LMV721 は反転構成として接続されています。抵抗 $R_1 = R_2 = 4.7\text{k}$ によって、基準電圧は $V_{CC} = 3\text{V}$ とグラウンド電位との中間に設定されています。したがって、オペアンプは単一電源用に構成されています。このプリアンプのゲイン 50 倍 (34dB) は、抵抗 $R_3 = 10\text{k}$ と $R_4 = 500\text{k}$ によって設定されています。LMV721 の GB (ゲイン帯域幅) 積は 10MHz ですが、オーディオ・レンジは一般的に 20Hz ~ 20kHz なので、ほとんどのオーディオ・アプリケーションにはこれで十分です。抵抗 $R_5 = 5\text{k}$ を使用して、エレクトレット・マイクロホンにバイアスがかけられています。オペアンプの入力と出力に接続されているコンデンサ $C_1 = C_2 = 4.7\mu\text{F}$ は DC 電圧オフセット阻止用です。

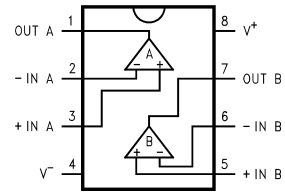
配置図

5-Pin SC-70/SOT23-5



Top View

8-Pin SO-MSOP



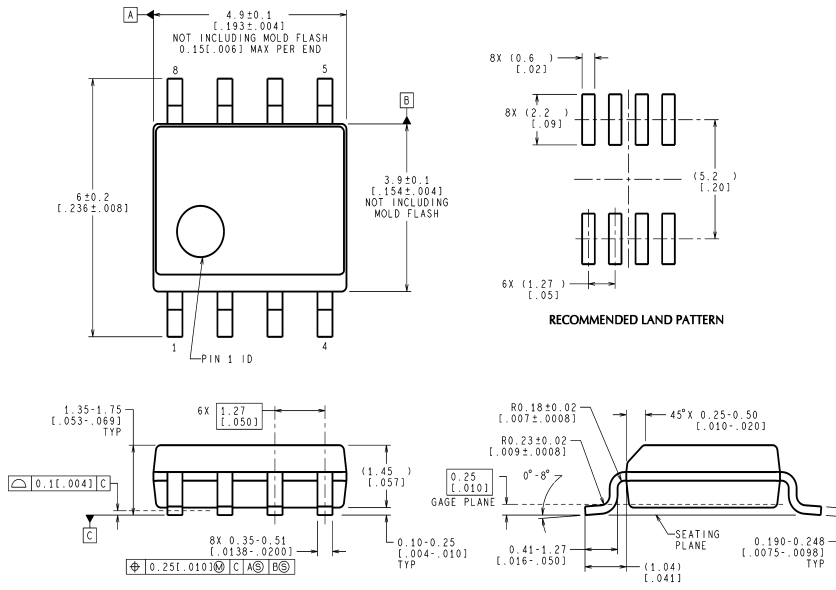
Top View

Note: LLP-8 の露出 DAP 部分をグラウンドに接続すれば熱特性を向上させることができます。

製品情報

Package	Temperature Range	Package Marking	Transport Media	NSC Drawing
	Industrial -40°C to +85°C			
8-Pin Small Outline	LMV722M	LMV722M	Rails	M08A
	LMV722MX		2.5k Units Tape and Reel	
8-pin MSOP	LMV722MM	LMV722	1k Units Tape and Reel	MUA08A
	LMV722MMX		3.5k Units Tape and Reel	
8-pin LLP	LMV722LD	L22	1k Units Tape and Reel	LDA08C
	LMV722LDX		3.5k Units Tape and Reel	
5-Pin SOT23	LMV721M5	A30A	1k Units Tape and Reel	MF05A
	LMV721M5X		3k Units Tape and Reel	
5-Pin SC-70	LMV721M7	A20	1k Units Tape and Reel	MAA05A
	LMV721M7X		3k Units Tape and Reel	

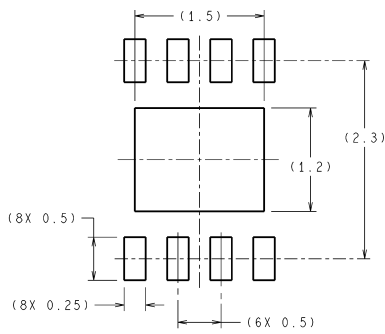
外形寸法図 単位は millimeters



CONTROLLING DIMENSION IS MILLIMETER
VALUES IN [] ARE INCHES
DIMENSIONS IN () FOR REFERENCE ONLY

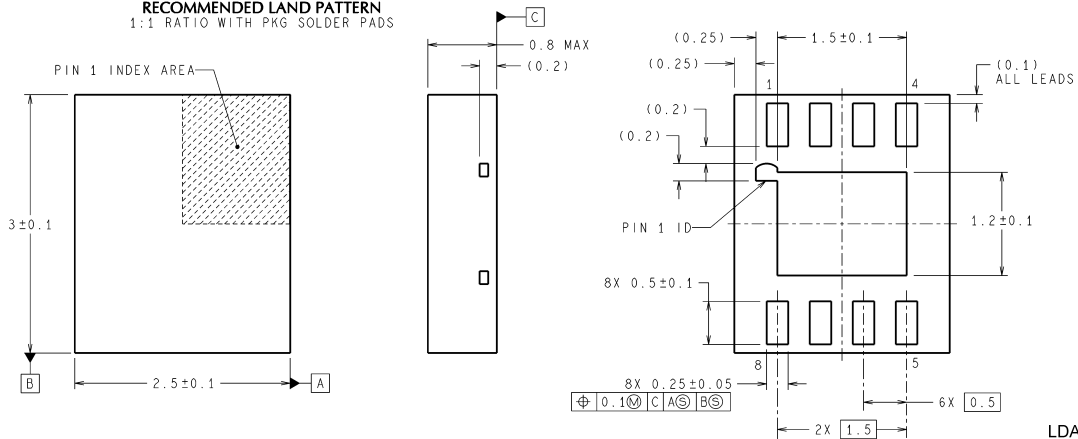
M08A (Rev K)

8-Pin SOIC
NS Package Number M08A



DIMENSIONS ARE IN MILLIMETERS
DIMENSIONS IN () FOR REFERENCE ONLY

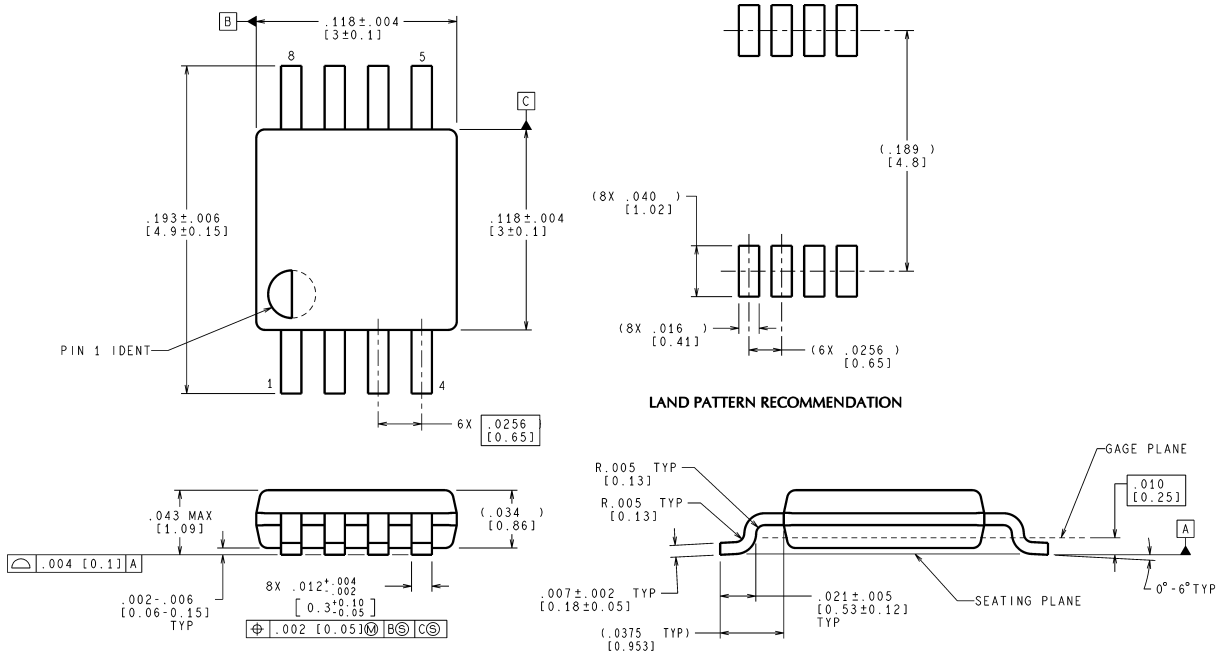
RECOMMENDED LAND PATTERN
1:1 RATIO WITH PKG SOLDER PADS



LDA08C (Rev B)

8-Pin LLP
NS Package Number LDA08C

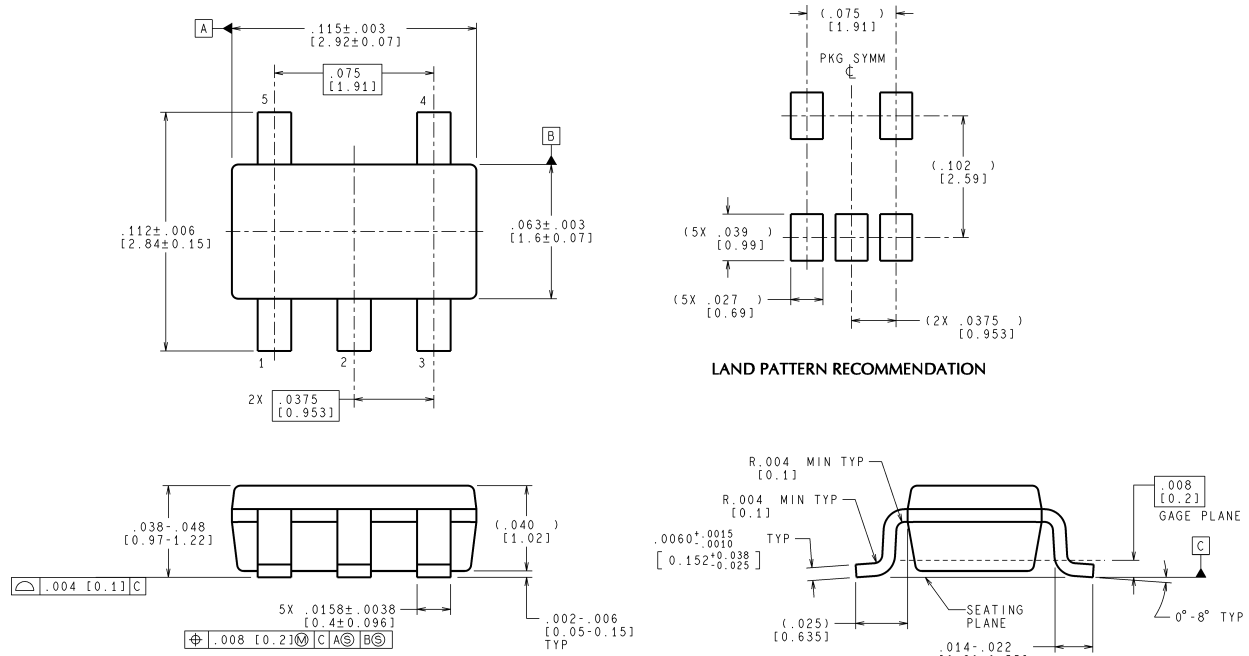
外形寸法図 特記のない限り inches (millimeters) (つづき)



CONTROLLING DIMENSION IS INCH
VALUES IN [] ARE MILLIMETERS

MUA08A (Rev E)

8-Pin MSOP
NS Package Number MUA08A



CONTROLLING DIMENSION IS INCH
VALUES IN [] ARE MILLIMETERS
DIMENSIONS IN () FOR REFERENCE ONLY

MF05A (Rev C)

5-Pin SOT23
NS Package Number MF05A

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上