

LMZ14203H

LMZ14203H 3A SIMPLE SWITCHER Power Module for High Output Voltage



Literature Number: JAJSB36

3A 高出力電圧 SIMPLE SWITCHER[®] 電源モジュール

Easy to use 7 pin package



Top View



Bottom View

TO-PMOD 7 Pin Package

10.16 x 13.77 x 4.57 mm (0.4 x 0.542 x 0.18 in)

$\theta_{JA} = 16^{\circ}\text{C/W}$, $\theta_{JC} = 1.9^{\circ}\text{C/W}$

RoHS Compliant

電気的特性

- 最大出力電流: 3A
- 入力電圧範囲: 6V ~ 42V
- 最小出力電圧: 5V
- 最高 97% の高効率

主な特長

- シールド・インダクタ内蔵
- シンプルな PCB レイアウト
- 外部ソフトスタート、高精度イネーブルを使用した柔軟なスタートアップ・シーケンス
- 突入電流からの保護
- 入力 UVLO や出力短絡からの保護
- 接合部温度範囲: -40°C ~ $+125^{\circ}\text{C}$
- 実装と製造を容易にする単一の露出パッドと標準的なピン配置
- 低出力リップル電圧
- 完全ピン互換ファミリ:
 - LMZ14203H/2H/1H (42V max 3A, 2A, 1A)
 - LMZ14203/2/1 (42V max 3A, 2A, 1A)
 - LMZ12003/2/1 (20V max 3A, 2A, 1A)
- Webench[®] Power Designer で完全対応

アプリケーション

- 12V、24V レールへの中間バス変換
- 短時間での設計完了を必要とするプロジェクト
- スペースや温度の制約が大きいアプリケーション
- 負電圧出力アプリケーション

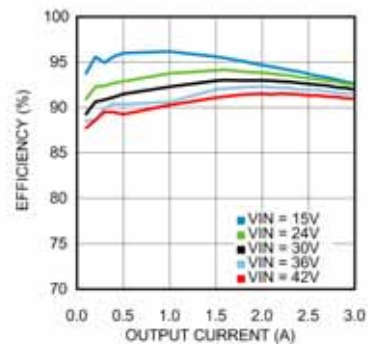
SIMPLE SWITCHER[®] は、ナショナルセミコンダクター社の登録商標です。

性能上の利点

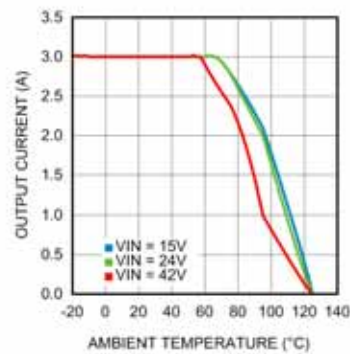
- 高効率でシステムからの発熱を低減
- 低 EMI 放射 (EN 55022 Class B に準拠) (Note 5)
- 補償の必要なし
- 低パッケージ熱抵抗

システム性能

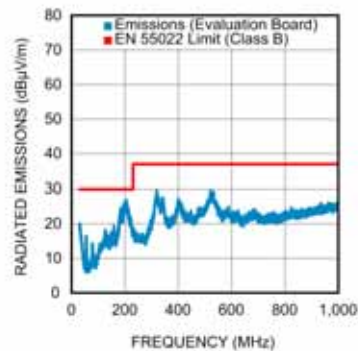
Efficiency $V_{OUT} = 12\text{V}$



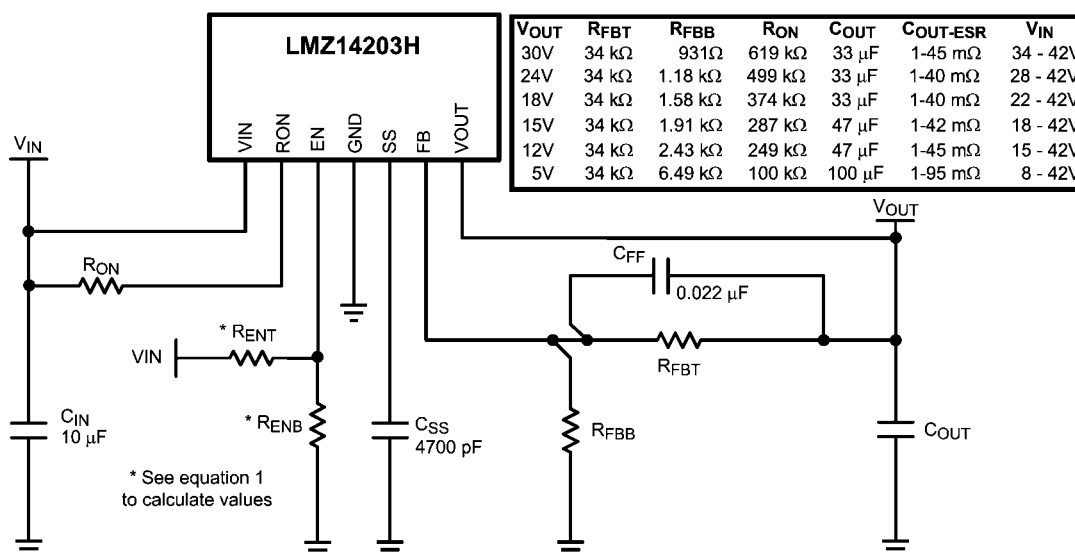
Thermal Derating $V_{OUT} = 12\text{V}$, $\theta_{JA} = 16^{\circ}\text{C/W}$



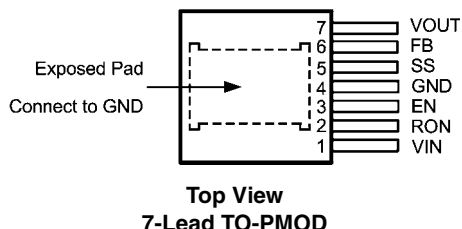
Radiated Emissions (EN 55022 Class B)



簡略アプリケーション図



ピン配置図



製品情報

Order Number	Package Type	NSC Package Drawing	Supplied As
LMZ14203HTZ	TO-PMOD-7	TZA07A	250 Units on Tape and Reel
LMZ14203HTZX	TO-PMOD-7	TZA07A	500 Units on Tape and Reel
LMZ14203HTZE	TO-PMOD-7	TZA07A	45 Units in a Rail

ピン説明

ピン番号	ピン名	説明
1	VIN	電源入力: このピンと露出パッド (EP) の間に追加の外部入力コンデンサが必要です。
2	RON	オン時間抵抗: V _{IN} からこのピンへの外部抵抗で、アプリケーションのオン時間と周波数を設定します。一般的な値は、100kΩ ~ 700kΩ となります。
3	EN	イネーブル: 高精度イネーブル・コンパレータへの入力。立ち上がりスレッシュホールドは 1.18V です。
4	GND	グラウンド (接地): 記載されたすべての電圧の基準点。EP に外部接続する必要があります。
5	SS	ソフトスタート: 内蔵の 8 μA の電流源により、ソフトスタート機能を提供する外部コンデンサを充電します。
6	FB	帰還 (フィードバック): レギュレーション・コンパレータ、過電圧コンパレータ、短絡コンパレータに内部で接続されています。レギュレーションの基準点は、この内部ピンでは 0.8V です。出力とグラウンド間に帰還分圧抵抗を接続し、出力電圧を設定します。
7	VOUT	出力電圧: 内蔵インダクタからの出力。このピンと EP の間に出力コンデンサを接続します。
EP	EP	露出パッド: 4 ピンに内部接続されます。動作中にパッケージから放熱するために使用します。パッケージ外で 4 ピンに電気接続する必要があります。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

V _{IN} 、R _{ON} ~ GND 間	- 0.3V ~ 43.5V
EN、FB、SS ~ GND 間	- 0.3V ~ 7V
接合部温度	150 °C
保存温度範囲	- 65 °C ~ 150 °C

ESD 耐圧 (Note 2)

± 2kV

ハンダ付け仕様については、
www.national.com の製品フォルダと www.national.com/ms/
MS/MS-SOLDERING.pdf を参照してください。

動作定格 (Note 1)

電源電圧 V _{IN}	6V ~ 42V
EN	0V ~ 6.5V
接合部動作温度範囲	- 40 °C ~ + 125 °C

電気的特性

標準字体で記載されたリミット値は T_J = 25 °C の場合に限りです。太字で記載されたリミット値は - 40 °C ~ + 125 °C の接合部温度 (T_J) 範囲にわたって適用されます。最小 / 最大リミット値は、試験、設計、または統計的の相関によって保証されます。代表値 (typ) は T_J = 25 °C での最も標準的なパラメータ値を表しますが、参考として示す以外の目的はありません。特記のない限り、V_{IN} = 24V、V_{OUT} = 12V、R_{ON} = 249kΩ の条件が適用されます。

Symbol	Parameter	Conditions	Min (Note 3)	Typ (Note 4)	Max (Note 3)	Units
SYSTEM PARAMETERS						
Enable Control						
V _{EN}	EN threshold trip point	V _{EN} rising	1.10	1.18	1.25	V
V _{EN-HYS}	EN threshold hysteresis			90		mV
Soft-Start						
I _{SS}	SS source current	V _{SS} = 0V	8	10	15	μA
I _{SS-DIS}	SS discharge current			-200		μA
Current Limit						
I _{CL}	Current limit threshold	DC average	3.2	4.7	5.5	A
VIN UVLO						
V _{INUVLO}	Input UVLO	EN pin floating V _{IN} rising		3.75		V
V _{INUVLO-HYST}	Hysteresis	EN pin floating V _{IN} falling		130		mV
ON/OFF Timer						
t _{ON-MIN}	ON timer minimum pulse width			150		ns
t _{OFF}	OFF timer pulse width			260		ns
Regulation and Over-Voltage Comparator						
V _{FB}	In-regulation feedback voltage	V _{IN} = 24V, V _{OUT} = 12V V _{SS} >+ 0.8V T _J = -40°C to 125°C I _{OUT} = 10mA to 3A	0.782	0.803	0.822	V
		V _{IN} = 24V, V _{OUT} = 12V V _{SS} >+ 0.8V T _J = 25°C I _{OUT} = 10mA to 3A	0.786	0.803	0.818	V
V _{FB}	In-regulation feedback voltage	V _{IN} = 36V, V _{OUT} = 24V V _{SS} >+ 0.8V T _J = -40°C to 125°C I _{OUT} = 10mA to 3A	0.780	0.803	0.826	V
		V _{IN} = 36V, V _{OUT} = 24V V _{SS} >+ 0.8V T _J = 25°C I _{OUT} = 10mA to 3A	0.787	0.803	0.819	V
V _{FB-OVP}	Feedback over-voltage protection threshold			0.92		V
I _{FB}	Feedback input bias current			5		nA

電气的特性 (つづき)

標準字体で記載されたリミット値は $T_J = 25^\circ\text{C}$ の場合に限りです。太字で記載されたリミット値は $-40^\circ\text{C} \sim +125^\circ\text{C}$ の接合部温度 (T_J) 範囲にわたって適用されます。最小 / 最大リミット値は、試験、設計、または統計的の相関によって保証されます。代表値 (typ) は $T_J = 25^\circ\text{C}$ での最も標準的なパラメータ値を表しますが、参考として示す以外の目的はありません。特記のない限り、 $V_{IN} = 24\text{V}$ 、 $V_{OUT} = 12\text{V}$ 、 $R_{ON} = 249\text{k}\Omega$ の条件が適用されます。

Symbol	Parameter	Conditions	Min (Note 3)	Typ (Note 4)	Max (Note 3)	Units
I_O	Non Switching Input Current	$V_{FB} = 0.86\text{V}$		1		mA
I_{SD}	Shut Down Quiescent Current	$V_{EN} = 0\text{V}$		25		μA

Thermal Characteristics

Symbol	Parameter	Conditions	Min	Typ	Max	Units
T_{SD}	Thermal Shutdown	Rising		165		$^\circ\text{C}$
$T_{SD-HYST}$	Thermal Shutdown Hysteresis			15		$^\circ\text{C}$
θ_{JA}	Junction to Ambient	4 layer Printed Circuit Board, 7.62cm x 7.62cm (3in x 3in) area, 1 oz Copper, No air flow		16		$^\circ\text{C/W}$
		4 layer Printed Circuit Board, 6.35cm x 6.35cm (2.5in x 2.5in) area, 1 oz Copper, No air flow		18.4		$^\circ\text{C/W}$
θ_{JC}	Junction to Case	No air flow		1.9		$^\circ\text{C/W}$

PERFORMANCE PARAMETERS

Symbol	Parameter	Conditions	Min	Typ	Max	Units
ΔV_{OUT}	Output Voltage Ripple	$V_{OUT} = 5\text{V}$, $C_O = 100\mu\text{F}$ 6.3V X7R		8		mV _{PP}
$\Delta V_{OUT}/\Delta V_{IN}$	Line Regulation	$V_{IN} = 16\text{V to } 42\text{V}$, $I_{OUT} = 3\text{A}$.01		%
$\Delta V_{OUT}/\Delta I_{OUT}$	Load Regulation	$V_{IN} = 24\text{V}$, $I_{OUT} = 0\text{A to } 3\text{A}$		1.5		mV/A
η	Efficiency	$V_{IN} = 24\text{V}$ $V_{OUT} = 12\text{V}$ $I_{OUT} = 1\text{A}$		94		%
η	Efficiency	$V_{IN} = 24\text{V}$ $V_O = 12\text{V}$ $I_O = 3\text{A}$		93		%

Note 1: 絶対最大定格とは、デバイスに破壊が発生する可能性のあるリミット値をいいます。動作定格はデバイスが機能する条件を示しています。保証される仕様およびテスト条件については、「電气的特性」を参照してください。

Note 2: 人体モデルは、100pF のコンデンサから直列抵抗 1.5k Ω を介して各ピンに放電させます。テスト方法は JESD-22-114 に従っています。

Note 3: 25 $^\circ\text{C}$ 時の Min/Max 各リミット値は 100% テストされます。全温度範囲でのリミット値は、統計的品質管理 (SQC) 手法によって決められた補正データを加味して保証されます。これらのリミット値は、ナショナル セミコンダクターの平均出荷品質レベル (AOQL) の計算に使用されます。

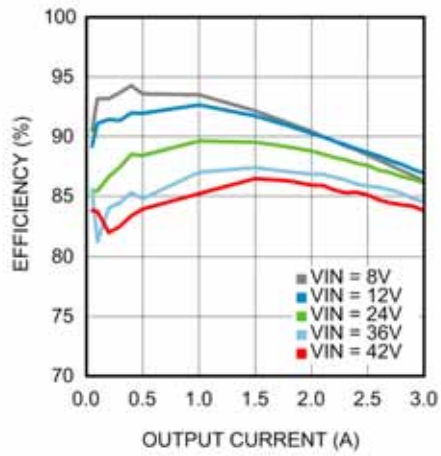
Note 4: 代表値 (typ) は 25 $^\circ\text{C}$ で得られる最も標準的な数値を表します。

Note 5: EN 55022:2006、+A1:2007、FCC Part 15 Subpart B: 2007.

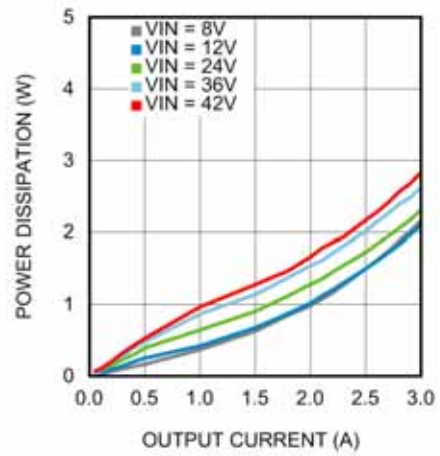
代表的な性能特性

特記のない限り次の条件が適用されます。 $V_{IN} = 24V$ 、 $C_{in} = 10\mu F$ X7R セラミック、 $C_O = 47\mu F$ 、 $T_{AMB} = 25^\circ C$ です。

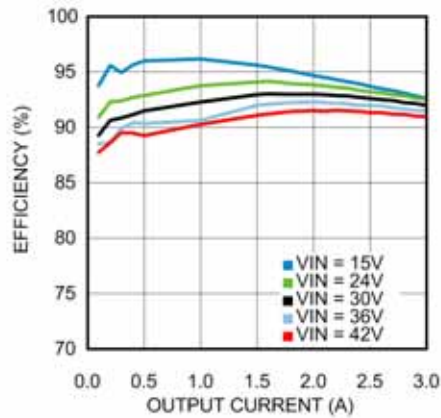
Efficiency $V_{OUT} = 5.0V$ $T_{AMB} = 25^\circ C$



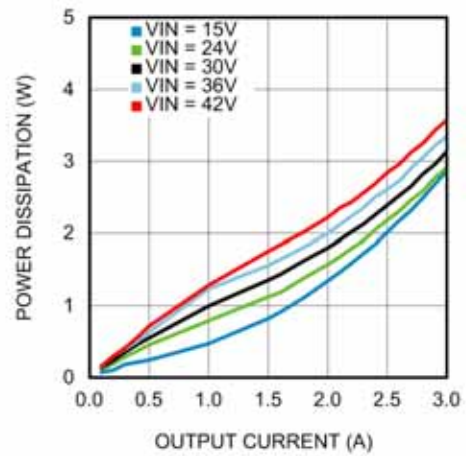
Power Dissipation $V_{OUT} = 5.0V$ $T_{AMB} = 25^\circ C$



Efficiency $V_{OUT} = 12V$ $T_{AMB} = 25^\circ C$



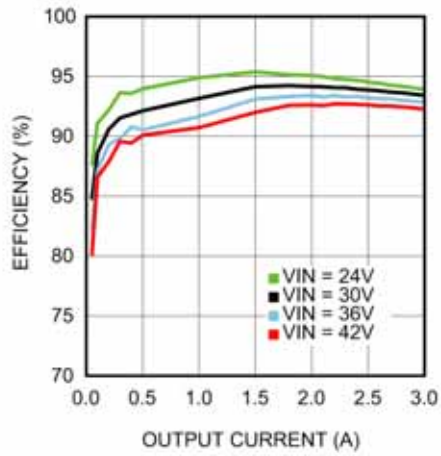
Power Dissipation $V_{OUT} = 12V$ $T_{AMB} = 25^\circ C$



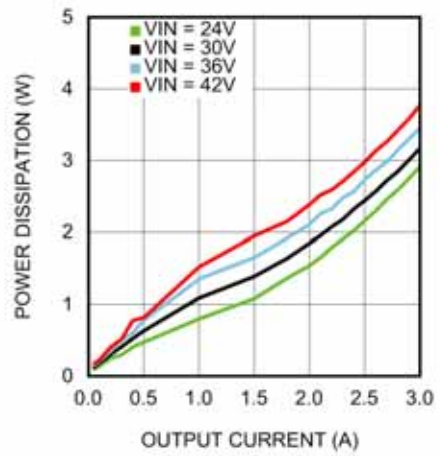
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{IN} = 24V$ 、 $C_{in} = 10\mu F$ X7R セラミック、 $C_O = 47\mu F$ 、 $T_{AMB} = 25^\circ C$ です。

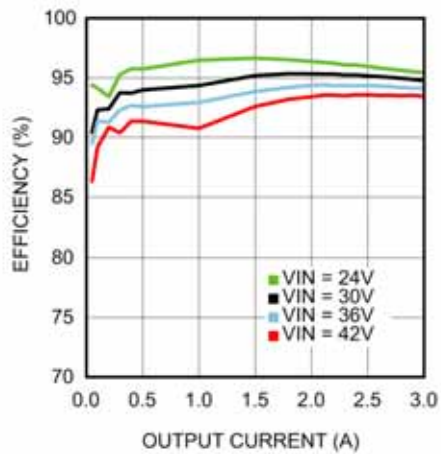
Efficiency $V_{OUT} = 15V$ $T_{AMB} = 25^\circ C$



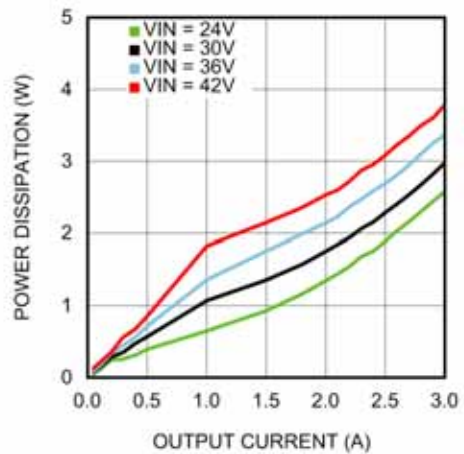
Power Dissipation $V_{OUT} = 15V$ $T_{AMB} = 25^\circ C$



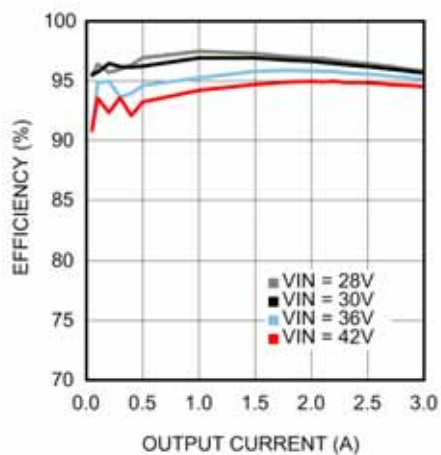
Efficiency $V_{OUT} = 18V$ $T_{AMB} = 25^\circ C$



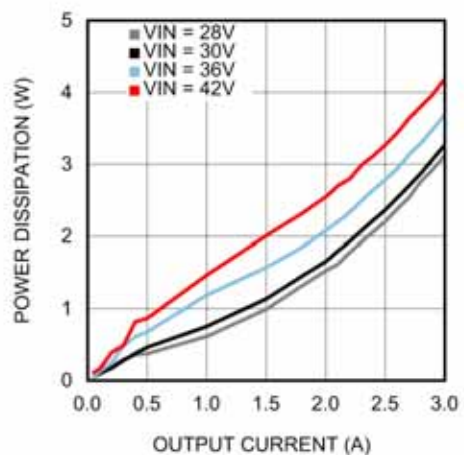
Power Dissipation $V_{OUT} = 18V$ $T_{AMB} = 25^\circ C$



Efficiency $V_{OUT} = 24V$ $T_{AMB} = 25^\circ C$



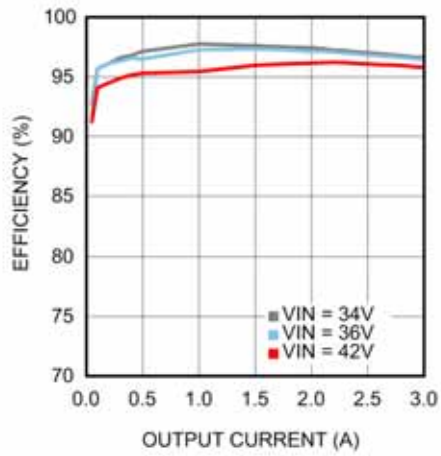
Power Dissipation $V_{OUT} = 24V$ $T_{AMB} = 25^\circ C$



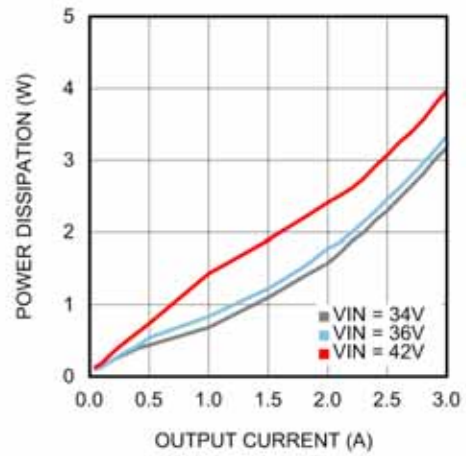
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{IN} = 24V$ 、 $C_{in} = 10\mu F$ X7R セラミック、 $C_O = 47\mu F$ 、 $T_{AMB} = 25^\circ C$ です。

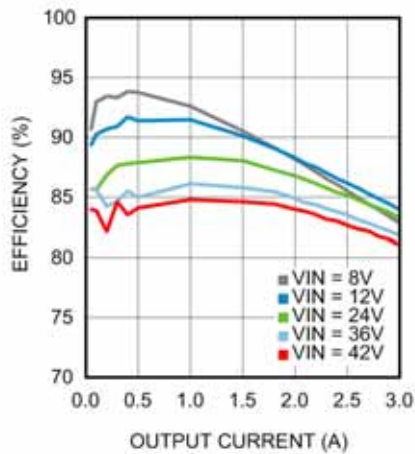
Efficiency $V_{OUT} = 30V$ $T_{AMB} = 25^\circ C$



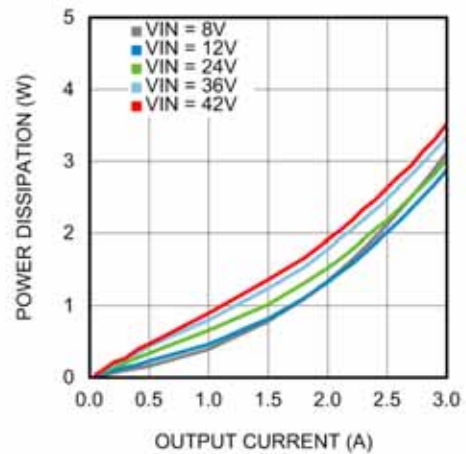
Power Dissipation $V_{OUT} = 30V$ $T_{AMB} = 25^\circ C$



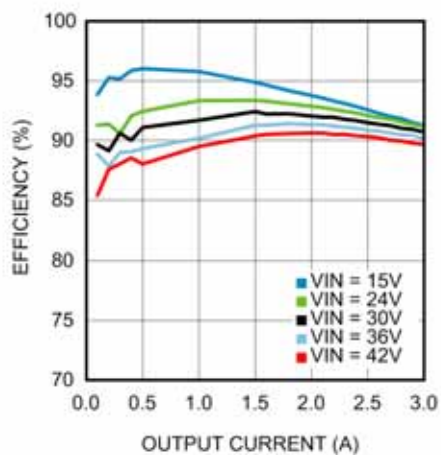
Efficiency $V_{OUT} = 5.0V$ $T_{AMB} = 85^\circ C$



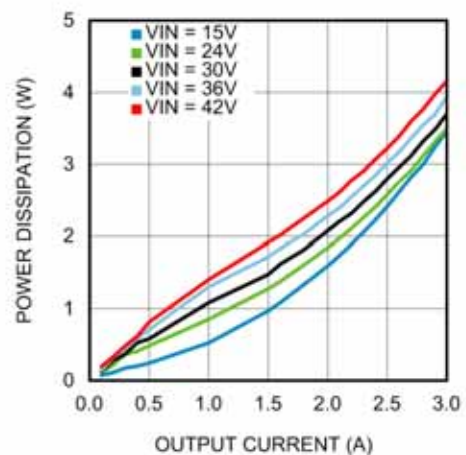
Power Dissipation $V_{OUT} = 5.0V$ $T_{AMB} = 85^\circ C$



Efficiency $V_{OUT} = 12V$ $T_{AMB} = 85^\circ C$



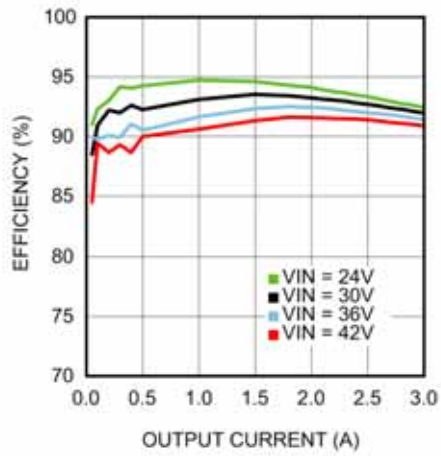
Power Dissipation $V_{OUT} = 12V$ $T_{AMB} = 85^\circ C$



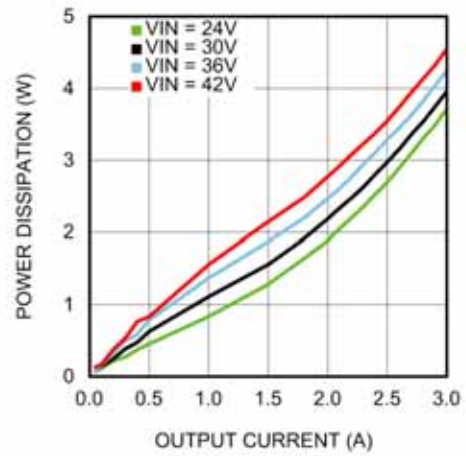
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{IN} = 24V$ 、 $C_{in} = 10\mu F$ X7R セラミック、 $C_O = 47\mu F$ 、 $T_{AMB} = 25^\circ C$ です。

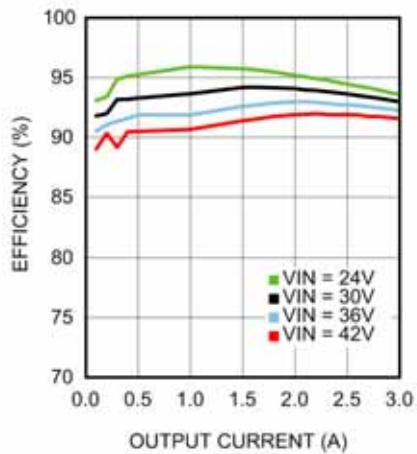
Efficiency $V_{OUT} = 15V$ $T_{AMB} = 85^\circ C$



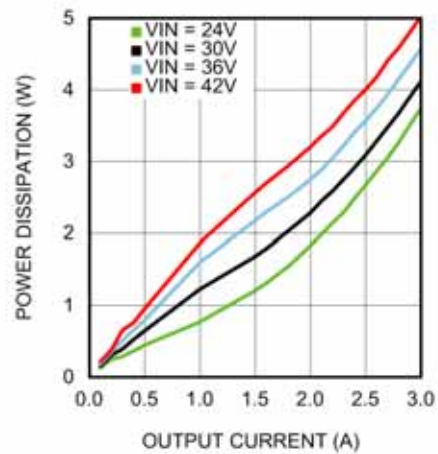
Power Dissipation $V_{OUT} = 15V$ $T_{AMB} = 85^\circ C$



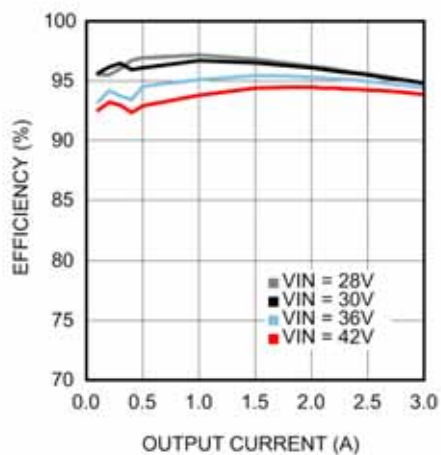
Efficiency $V_{OUT} = 18V$ $T_{AMB} = 85^\circ C$



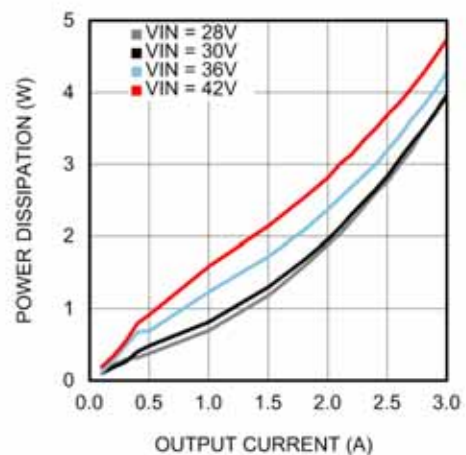
Power Dissipation $V_{OUT} = 18V$ $T_{AMB} = 85^\circ C$



Efficiency $V_{OUT} = 24V$ $T_{AMB} = 85^\circ C$



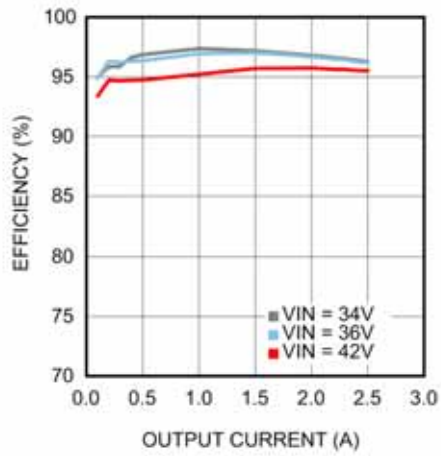
Power Dissipation $V_{OUT} = 24V$ $T_{AMB} = 85^\circ C$



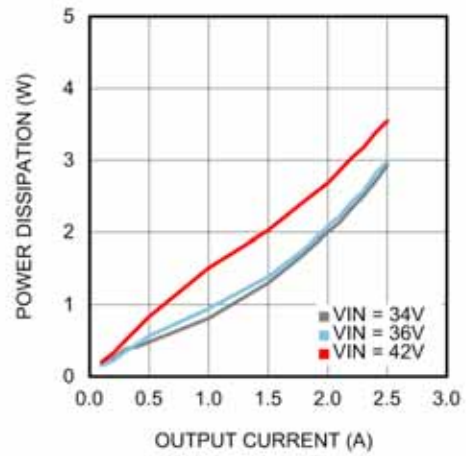
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{IN} = 24V$ 、 $C_{in} = 10\mu F$ X7R セラミック、 $C_O = 47\mu F$ 、 $T_{AMB} = 25^\circ C$ です。

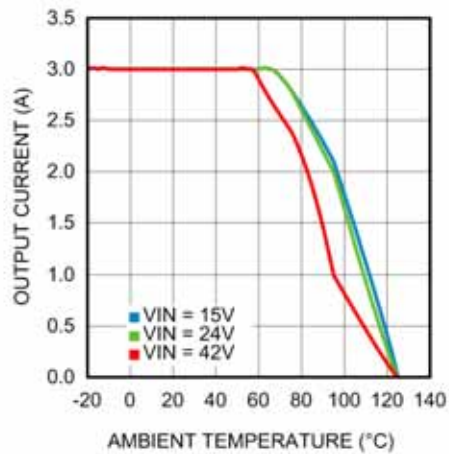
Efficiency $V_{OUT} = 30V$ $T_{AMB} = 85^\circ C$



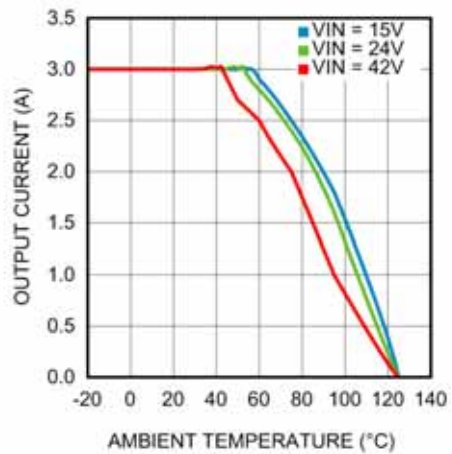
Power Dissipation $V_{OUT} = 30V$ $T_{AMB} = 85^\circ C$



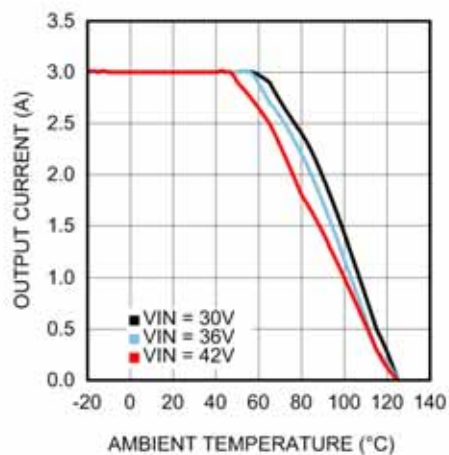
Thermal Derating $V_{OUT} = 12V$, $\theta_{JA} = 16^\circ C/W$



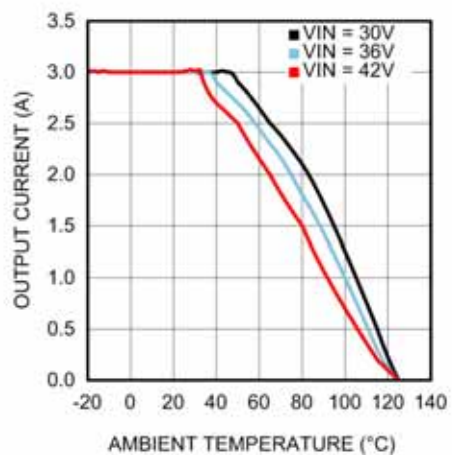
Thermal Derating $V_{OUT} = 12V$, $\theta_{JA} = 20^\circ C/W$



Thermal Derating $V_{OUT} = 24V$, $\theta_{JA} = 16^\circ C/W$



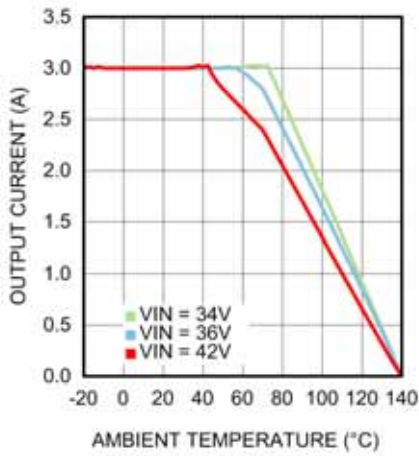
Thermal Derating $V_{OUT} = 24V$, $\theta_{JA} = 20^\circ C/W$



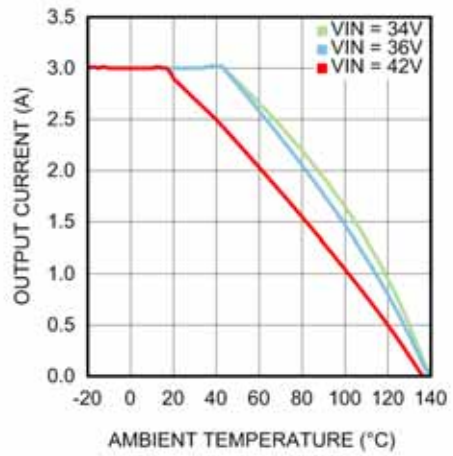
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{IN} = 24V$ 、 $C_{in} = 10\mu F$ X7R セラミック、 $C_O = 47\mu F$ 、 $T_{AMB} = 25^\circ C$ です。

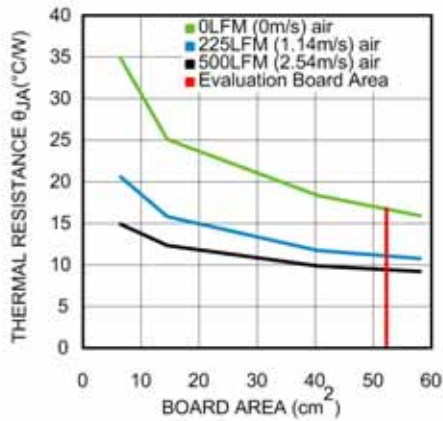
Thermal Derating $V_{OUT} = 30V$, $\theta_{JA} = 16^\circ C/W$



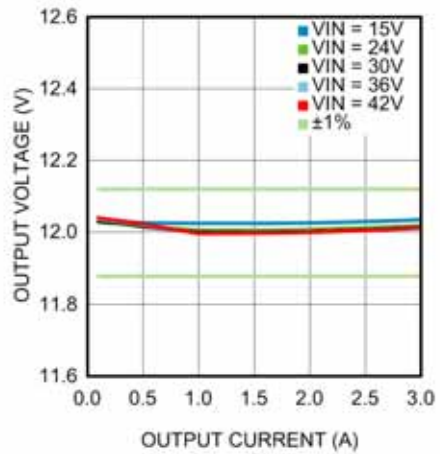
Thermal Derating $V_{OUT} = 30V$, $\theta_{JA} = 20^\circ C/W$



**Package Thermal Resistance θ_{JA}
4 Layer Printed Circuit Board with 1oz Copper**

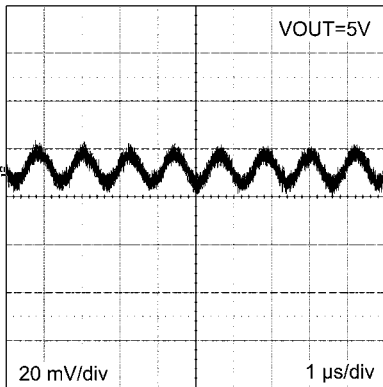


Line and Load Regulation $T_{AMB} = 25^\circ C$



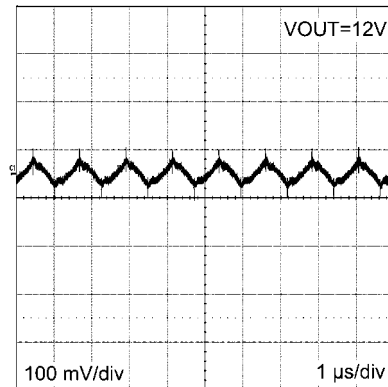
Output Ripple

$V_{IN} = 12V$, $I_{OUT} = 3A$, Ceramic C_{OUT} , BW = 200 MHz



Output Ripple

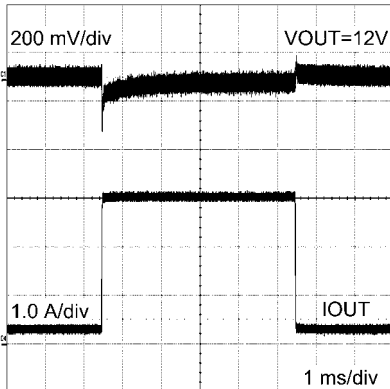
$V_{IN} = 24V$, $I_{OUT} = 3A$, Polymer Electrolytic C_{OUT} , BW = 200 MHz



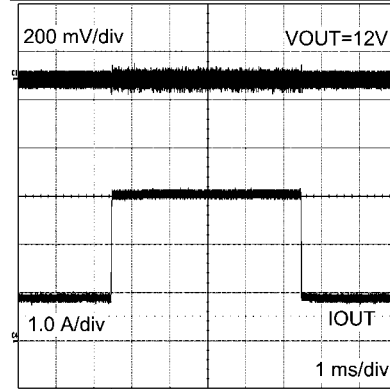
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{IN} = 24V$ 、 $C_{in} = 10\mu F$ X7R セラミック、 $C_O = 47\mu F$ 、 $T_{AMB} = 25^\circ C$ です。

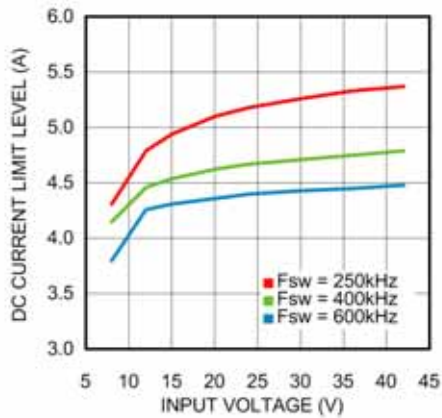
**Load Transient Response $V_{IN} = 24V$ $V_{OUT} = 12V$
Load Step from 10% to 100%**



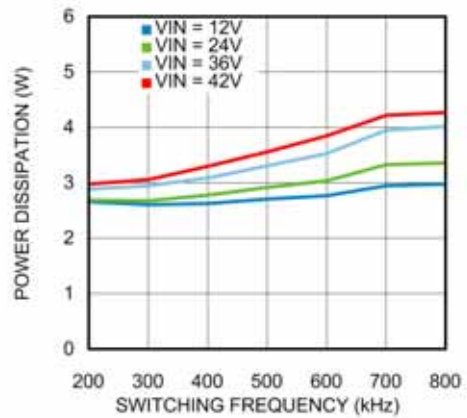
**Load Transient Response $V_{IN} = 24V$ $V_{OUT} = 12V$
Load Step from 30% to 100%**



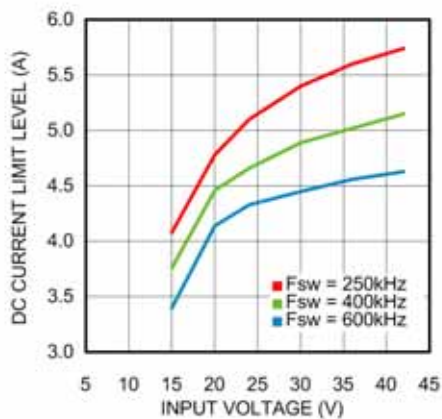
**Current Limit vs. Input Voltage
 $V_{OUT} = 5V$**



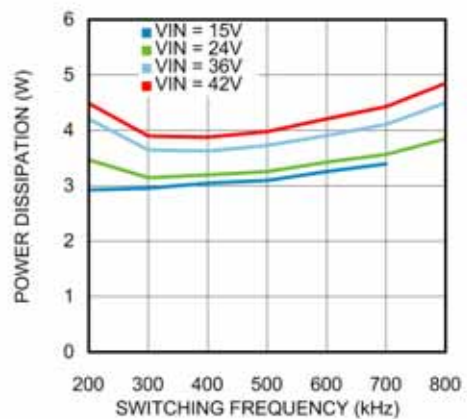
**Switching Frequency vs. Power Dissipation
 $V_{OUT} = 5V$**



**Current Limit vs. Input Voltage
 $V_{OUT} = 12V$**



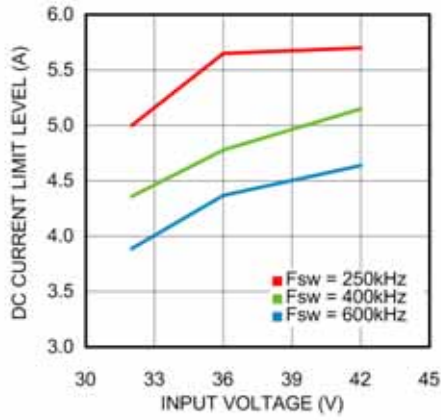
**Switching Frequency vs. Power Dissipation
 $V_{OUT} = 12V$**



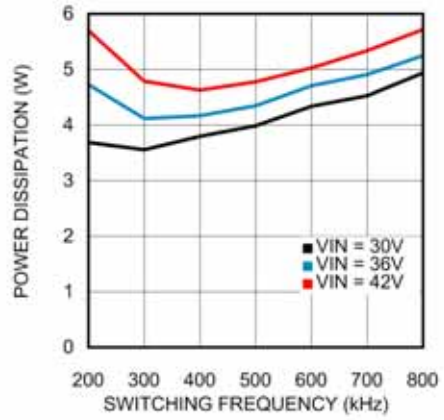
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{IN} = 24V$ 、 $C_{in} = 10\mu F$ X7R セラミック、 $C_O = 47\mu F$ 、 $T_{AMB} = 25^\circ C$ です。

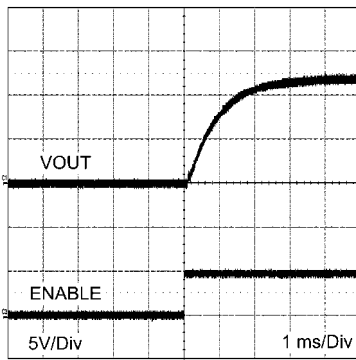
Current Limit vs. Input Voltage
 $V_{OUT} = 24V$



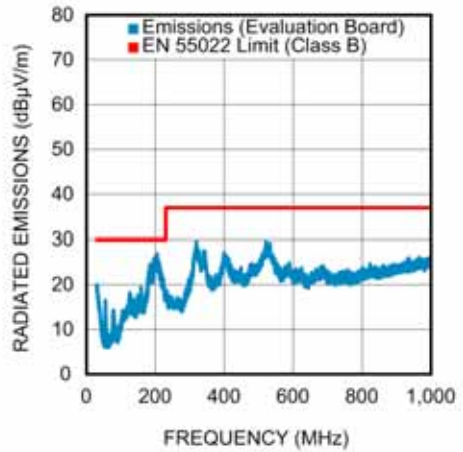
Switching Frequency vs. Power Dissipation
 $V_{OUT} = 24V$



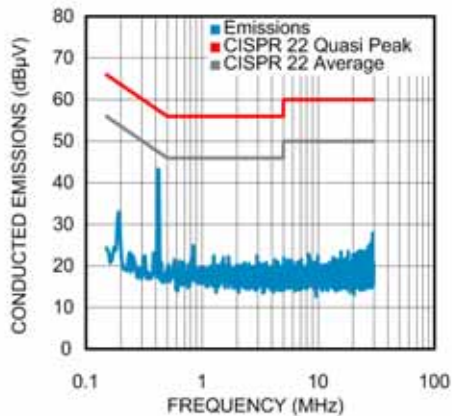
Startup
 $V_{IN} = 24V$ $I_{OUT} = 3A$



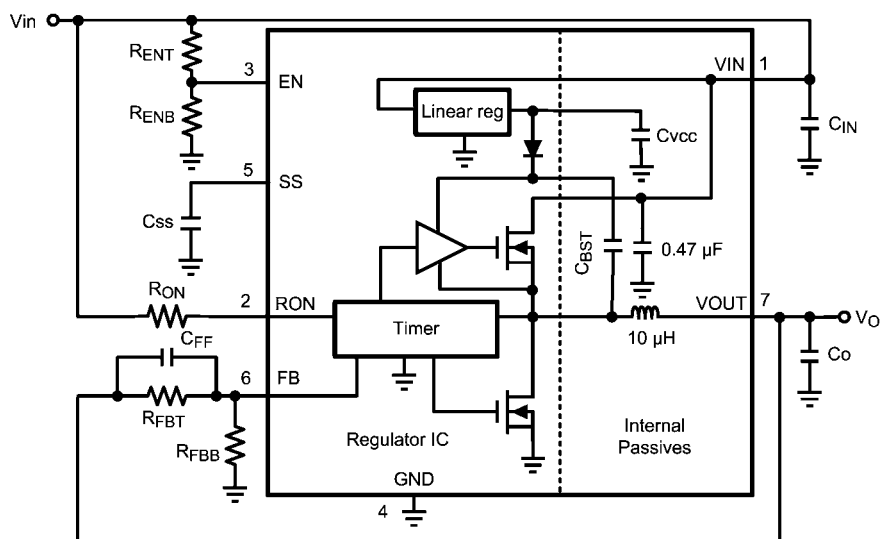
Radiated EMI of Evaluation Board, $V_{OUT} = 12V$



Conducted EMI, $V_{OUT} = 12V$
Evaluation Board BOM and $3.3\mu H$ $2 \times 10\mu F$ LC line filter



アプリケーション・ブロック図



COT 制御回路の概要

コンスタント・オンタイム制御は、内部リファレンスの 0.8V と出力の帰還電圧を比較するコンパレータとオンタイマのワンショットが制御の基本になっています。帰還電圧がリファレンス電圧を下回っている場合、プログラム抵抗 R_{ON} で設定されたオン時間の間だけハイサイド MOSFET がオンになります。 R_{ON} は、入力電圧が増加するとオン時間が短くなるように V_{IN} に接続します。このオン時間の後、ハイサイド MOSFET は最小で 260ns の間オフ状態で維持されます。帰還ピンの電圧が再び基準レベルを下回ると、オン時間のサイクルが開始されます。この動作を繰り返すことにより、出力電圧をレギュレートします。

LMZ14203H アプリケーションの設計ステップ

LMZ14203H は、以下の機能を備えた WEBENCH[®] に完全対応しています。

- 回路素子の選択
- 電気特性シミュレーション
- 熱特性シミュレーション
- 設計時間を短縮する Build-It ボード
(有償の試作ボード作成サービス)

LMZ14203H アプリケーションをマニュアルで設計する場合、以下の手順で行います。

- イネーブル分圧抵抗により、最小動作 V_{IN} を選択する
- 分圧抵抗の選択により、 V_O をプログラムする
- ソフトスタート・コンデンサの選択により、ターンオン時間をプログラムする
- C_O を選択する
- C_{IN} を選択する
- R_{ON} で動作周波数を設定する
- モジュールの消費電力を求める
- 必要な熱特性に基づいて PCB のレイアウトを行なう

イネーブル分圧、 R_{ENT} および R_{ENB} の選択

イネーブル入力、高精度の 1.18V リファレンス・スレッシュホールドを持ち、ロジック信号を直接入力したり、 V_{IN} のような高い電

圧を分圧した電圧を供給することが可能です。また、イネーブル入力は、90mV (typ) のヒステリシスにより、1.09V の立ち下がりスレッシュホールドを実現します。EN ピンへの推奨最大電圧は 6.5V です。イネーブル分圧の midpoint が 6.5V を超えるアプリケーションの場合、この電圧を制限するため、小さいツェナーを追加できます。

アプリケーション・ブロック図に示された R_{ENT} と R_{ENB} 分圧の機能を使用すると、入力電圧が低下した際に回路をディスエーブルできます。これにより、UVLO (アンダーボルテージ・ロックアウト) の機能を実現します。この機能は通常、バッテリー駆動システムで使用し、システム・バッテリーが大幅に放電されるのを防止します。さらに、出力ラインのシーケンシングを行なう場合や、主入力電圧ラインが電源投入時に立ち上がる時に電源の早期ターンオンを防止する場合のシステム設計にも有効です。主入力ラインへのイネーブル分圧の適用は通常、24V AC/DC システムなど、低電圧動作の境界を確立する必要がある高入力電圧システムの場合に行います。電源シーケンシングの場合、分圧は、LMZ14203H 出力ラインよりも先に電源投入サイクルでアクティブになるラインに接続します。2 つの抵抗は、以下の比に基づいて選択する必要があります。

$$R_{ENT} / R_{ENB} = (V_{IN-ENABLE} / 1.18V) - 1 \quad (1)$$

EN ピンは内部で V_{IN} にプルアップされており、このピンをフロート状態にしておくとき常時オンの動作を維持できます。ただし、イネーブル分圧を利用して、 V_{IN} が公称値に近づいたときにレギュレータをオンにすることを推奨します。これで、スムーズなスタートアップが実現し、入力電源への過負荷を防止できます。

出力電圧の選択

出力電圧は、 V_O とグラウンド間に接続された 2 つの分圧抵抗によって決まります。分圧の midpoint を FB 入力に接続します。FB の電圧は、0.8V の過電圧検出用の内部リファレンス電圧と比較されます。通常の動作では、FB ピンの電圧が 0.8V を下回ると、オン時間サイクルが開始されます。ハイサイド MOSFET のオン時間サイクルにより、出力電圧が上昇し、FB の電圧が 0.8V を上回ります。FB の電圧が 0.8V を上回っている限り、オン時間サイクルは発生しません。

出力電圧は外部分圧抵抗 R_{FBT} と R_{FBB} により以下のように設定します。

$$V_O = 0.8V \times (1 + R_{FBT} / R_{FBB}) \quad (2)$$

LMZ14203H アプリケーションの設計ステップ

(つづき)

式を整理すると、必要な出力電圧に対する帰還抵抗の比は、以下になります。

$$R_{FBT} / R_{FBB} = (V_O / 0.8V) - 1 \quad (3)$$

これらの抵抗は、1kΩ ~ 50kΩ の範囲から値を選択する必要があります。

フィードフォワード・コンデンサは、負荷ステップ過渡応答を改善するため、 R_{FBT} と並列に配置します。その値は通常、DCM と CCM モード間の負荷ステップと、最適な過渡応答と最小出力リップルの調整に基づいて経験的に決まります。

R_{FBT} 、 R_{FBB} 、 R_{ON} の値の一覧表は、簡略アプリケーション図に含まれています。

ソフトスタート・コンデンサ、 C_{SS} の選択

プログラム可能なソフトスタートにより、レギュレータは、イネーブルの後、安定状態の動作ポイントまでゆっくりと上昇するため、入力電源からの突入電流を低減し、出力電圧立ち上がり時間を延長してオーバーシュートを防止します。

すべての UVLO 条件を満たした後、ターンオン時に内部 8μA 電流源が外部ソフトスタート・コンデンサへの充電を開始します。安定動作に達するまでのソフトスタート時間の長さは、以下の式で求めます。

$$t_{SS} = V_{REF} \times C_{SS} / I_{SS} = 0.8V \times C_{SS} / 8\mu A \quad (4)$$

この式は、以下のように整理できます。

$$C_{SS} = t_{SS} \times 8\mu A / 0.8V \quad (5)$$

4,700pF のコンデンサを使用すると、ソフトスタート時間が 0.5ms となります。この値が推奨値です。 C_{SS} コンデンサ容量の値が高い場合は、負荷過渡応答が DCM-CCM 境界を超えたときに出力電圧が低下します。特定の動作条件に適した DCM-CCM 境界の負荷電流を求めるには、式18を使用してください。DCM モードと CCM モードの間のステップで高速の負荷過渡応答が要求される場合は、ソフトスタート・コンデンサの値を 0.018μF 未満にする必要があります。

以下の条件の場合、内部 200μA 電流シンクにより、SS 入力をグラウンドに放電し、ソフトスタート・コンデンサがリセットされます。

- イネーブル入力が「低下している」
- サーマル・シャットダウン
- 過電流異常
- 内部 V_{INUVLO}

出力コンデンサ、 C_O の選択

必要な出力コンデンサ容量は、モジュール内に含まれていません。最低でも、出力コンデンサのワーストケースの RMS 電流定格は式 (19) で導かれる $0.5 \times I_{LRP-P}$ を満たさなければなりません。さらに、コンデンサを追加すると、ESR が十分に低ければ出力リップルが低減されます。最小値 10μF が通常必要です。最小値で動作を行なう場合、実験で確認する必要があります。セラミック・コンデンサや高分子電解コンデンサなどの低 ESR のコンデンサを推奨します。

コンデンサ容量

以下の式では、負荷過渡応答特性から要求される C_O を概算できます。

$$C_O \geq I_{STEP} \times V_{FB} \times L \times V_{IN} / (4 \times V_O \times (V_{IN} - V_O) \times V_{OUT-TRAN}) \quad (6)$$

例えば、3A の負荷ステップ、 $V_{IN} = 24V$ 、 $V_{OUT} = 12V$ 、 $V_{OUT-TRAN} = 50mV$ の場合は以下ようになります。

$$C_O \geq 3A \times 0.8V \times 10\mu H \times 24V / (4 \times 12V \times (24V - 12V) \times 50mV)$$

$$C_O \geq 20\mu F$$

ESR

出力コンデンサの ESR は、出力電圧リップルに影響を与えます。ESR が高いと、 V_{OUT} ピーク・ツー・ピーク・リップル電圧が増加します。さらに、過剰な ESR によって出力電圧リップルが増加すると、FB ピンで監視されている過電圧保護がトリガされる場合があります。したがって、必要な最大 V_{OUT} ピーク・ツー・ピーク・リップル電圧を満たしつつ、通常動作時の過電圧保護を避けられるように ESR を選択する必要があります。以下の式を使用できます。

$$ESR_{MAX-RIPPLE} \leq V_{OUT-RIPPLE} / I_{LRP-P} \quad (7)$$

I_{LRP-P} は、式 (19) を使用して計算します。

$$ESR_{MAX-OVP} < (V_{FB-OVP} - V_{FB}) / (I_{LRP-P} \times A_{FB}) \quad (8)$$

A_{FB} は、スイッチング周波数における V_{OUT} から V_{FB} への帰還ネットワークのゲインです。

ワーストケースとしては、スイッチング周波数で C_{FF} コンデンサを使用した場合の A_{FB} のゲインを 1 と想定します。

選択されたコンデンサは、十分な電圧と RMS 電流定格を備えている必要があります。出力コンデンサにおける RMS 電流は、以下の式で計算できます。

$$I(C_{OUT(RMS)}) = I_{LRP-P} / \sqrt{2} \quad (9)$$

入力コンデンサ、 C_{IN} の選択

LMZ14203H モジュールには、0.47μF 入力セラミック・コンデンサが含まれています。アプリケーションの入力リップル電流を処理するには、モジュール外部で追加の入力コンデンサが必要です。この入力コンデンサは、モジュールのできる限り近くに配置する必要があります。入力コンデンサの選択は通常、コンデンサ値よりも、入力リップル電流要件を満たすように行います。入力リップル電流定格のワーストケースは、以下の式により求められます。

$$I(C_{IN(RMS)}) \cong 1/2 \times I_O \times \sqrt{D/(1-D)} \quad (10)$$

$$D \cong V_O / V_{IN}$$

(基準点としてのリップル電流のワーストケースは、モジュールにフル負荷電流が供給され、 $V_{IN} = 2 \times V_O$ の場合に発生します。)

推奨の最小入力コンデンサは、10μF X7R セラミックで、アプリケーションの最大投入入力電圧よりも少なくとも 25% 以上高い電圧定格とします。また、選択したコンデンサの電圧と温度のデレーティングにも注意することを推奨します。セラミック・コンデンサのリップル電流定格がコンデンサのデータシートに記載されていない場合、この定格をコンデンサのメーカーに問い合わせる必要があります。

システム設計で、入力リップル電圧 ΔV_{IN} の最大値を考慮する必要がある場合、以下の式を使用します。

$$C_{IN} \geq I_O \times D \times (1 - D) / f_{SW-CCM} \times \Delta V_{IN} \quad (11)$$

24V 入力から 12V 出力のアプリケーションで、 ΔV_{IN} が V_{IN} の 1% である場合、240mV と $f_{SW} = 400kHz$ に相当します。

$$C_{IN} \geq 3A \times 12V/24V \times (1 - 12V/24V) / (400000 \times 0.240V)$$

$$C_{IN} \geq 7.8\mu F$$

さらに、入力給電ラインの入力容量と寄生インダクタンスによる共振を減衰させるために、より ESR の大きいバルク・コンデンサが必要になる場合があります。

LMZ14203H アプリケーションの設計ステップ

(つづき)

オン時間抵抗、 R_{ON} の選択

多くの設計が、必要なスイッチング周波数に基づいて開始されます。「代表的な性能特性」で示されているように、300kHz ~ 400kHz のスイッチング周波数範囲で最大限の効率が得られます。 R_{ON} の値は以下の式で計算できます。

$$f_{SW(CCM)} \cong V_O / (1.3 \times 10^{-10} \times R_{ON}) \quad (12)$$

これは、以下のように整理できます。

$$R_{ON} \cong V_O / (1.3 \times 10^{-10} \times f_{SW(CCM)}) \quad (13)$$

R_{ON} と $f_{SW(CCM)}$ の選択は、COT 制御部のオン時間とオフ時間の制約を考慮する必要があります。

LMZ14203H タイマのオン時間は、抵抗 R_{ON} と入力電圧 V_{IN} から求めます。計算は以下のように行います。

$$t_{ON} = (1.3 \times 10^{-10} \times R_{ON}) / V_{IN} \quad (14)$$

t_{ON} と V_{IN} の反比例関係により、 V_{IN} が変動してもスイッチング周波数はほぼ一定になります。 R_{ON} は、最大 V_{IN} でのオン時間が 150ns より長くなるように選択する必要があります。オンタイムには、 t_{ON} で最小 150ns のリミッタが含まれます。このリミッタは、以下の式で導かれる最大動作周波数を制限します。

$$f_{SW(MAX)} = V_O / (V_{IN(MAX)} \times 150ns) \quad (15)$$

この式を使用すると、最小オン時間 150ns が維持される動作周波数を必要とする場合の R_{ON} を選択できます。 R_{ON} の限界は、以下の式で求めます。

$$R_{ON} \geq V_{IN(MAX)} \times 150ns / (1.3 \times 10^{-10}) \quad (16)$$

(13) で計算した R_{ON} が (16) の最小値よりも小さい場合、低い周波数を選択しなおす必要があります。あるいは、 $V_{IN(MAX)}$ を制限して、周波数を変更しないで済ませることもできます。

また、最小オフ時間 260ns (typ) は、最大デューティ比を制限します。大きなデューティ比が必要なアプリケーションでは、大きな R_{ON} (小さい f_{SW}) を選択する必要があります。

不連続 / 連続モード

軽負荷時、レギュレータは不連続モード (DCM) で動作します。負荷電流が臨界導通点を超えると、レギュレータは連続モード (CCM) で動作します。DCM で動作している場合、スイッチング・サイクルは、ゼロ・アンペアのインダクタ電流から開始し、ピーク値まで上昇した後、オフ時間の終了までにゼロに戻ります。インダクタ電流がゼロの期間中、すべての負荷電流は出力コンデンサから供給されます。次のオン期間は、FB ピンの電圧が内部リファレンス電圧を下回ると始まります。CCM と比較して、DCM ではスイッチング周波数が低く、負荷電流が大きく変化します。導通損失とスイッチング損失は小さな負荷と低いスイッチング周波数で低減されるため、DCM の変換効率は維持されます。DCM の動作周波数は、以下の式で計算できます。

$$f_{SW(DCM)} \cong V_O \times (V_{IN} - 1) \times 10 \mu H \times 1.18 \times 10^{20} \times I_O / (V_{IN} - V_O) \times R_{ON}^2 \quad (17)$$

CCM の場合、スイッチング・サイクル全体を通して電流がインダクタを流れ、オフ時間中もゼロになりません。スイッチング周波数は、負荷電流と入力電圧が変化しても比較的一定となります。CCM 動作周波数は、前述の式 12 より計算できます。

DCM/CCM 境界を求める概算式は、次のとおりです。

$$I_{DCB} \cong V_O \times (V_{IN} - V_O) / (2 \times 10 \mu H \times f_{SW(CCM)} \times V_{IN}) \quad (18)$$

モジュール内部のインダクタは $10 \mu H$ です。この値は、低入力電圧と高入力電圧のアプリケーション間でバランスを取るために選択しました。インダクタの影響を受ける主なパラメータは、インダクタ・リップル電流の振幅 (I_{LR}) です。 I_{LR} は、以下のように計算できます。

$$I_{LR P-P} = V_O \times (V_{IN} - V_O) / (10 \mu H \times f_{SW} \times V_{IN}) \quad (19)$$

V_{IN} は最大入力電圧を示し、 f_{SW} は式 12 から求められます。

$I_O = I_L$ として出力電流 I_O を求めた場合、 I_{LR} の上側と下側のピーク値を求めることができます。CCM 動作が必要な場合、 I_{LR} の下側のピーク値は正の値でなければなりません。

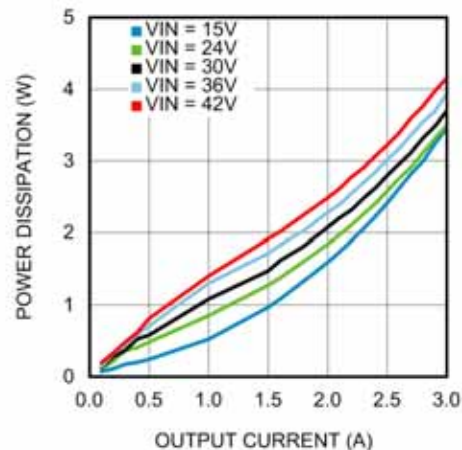
消費電力とボードの熱要件

$V_{IN} = 24V$, $V_{OUT} = 12V$, $I_{OUT} = 3A$, $T_{AMB} (MAX) = 65^\circ C$, $T_{JUNCTION} = 125^\circ C$ の設計事例の場合、デバイスでは、接合部・周囲温度間熱抵抗の最大値が以下の値である必要があります。

$$\theta_{JA-MAX} < (T_{J-MAX} - T_{AMB(MAX)}) / P_D$$

この θ_{JA-MAX} であれば、特定のアプリケーションの周囲温度においてレギュレータの接合部温度が T_{J-MAX} を超えることを防止できます。

必要な θ_{JA-MAX} を計算するには、IC での電力損失を概算する必要があります。以下のグラフは「代表的な性能特性」に掲載されているものであり、 $V_{OUT} = 12V$, $T_{AMB} = 85^\circ C$ における LMZ14203H の消費電力を示しています。

Power Dissipation $V_{OUT} = 12V$ $T_{AMB} = 85^\circ C$ 

控えめな開始点として $T_{AMB} = 85^\circ C$ での消費電力データを使用すると、 $V_{IN} = 24V$, $V_{OUT} = 12V$ の場合の消費電力 P_D は 3.5W と概算できました。これで、必要な θ_{JA-MAX} を計算できます。

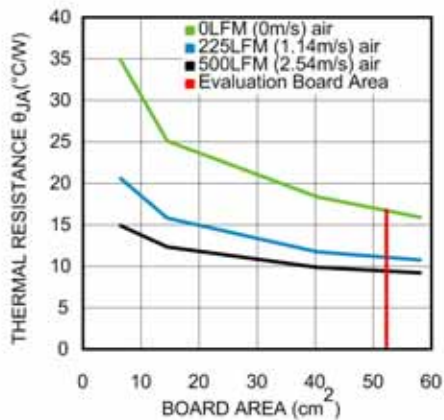
$$\theta_{JA-MAX} < (125^\circ C - 65^\circ C) / 3.5W$$

$$\theta_{JA-MAX} < 17.1^\circ C/W$$

この熱抵抗を実現するには、PCB が効率よく放熱する必要があります。PCB の面積は、全体的な接合部・周囲温度間熱抵抗に直接影響を与えます。必要な銅箔部分の面積を概算するには、次の Package Thermal Resistance グラフを参照してください。このグラフは「代表的な性能特性」に掲載されているものであり、PCB の面積に応じた θ_{JA} の変化を示しています。

LMZ14203H アプリケーションの設計ステップ

(つづき)

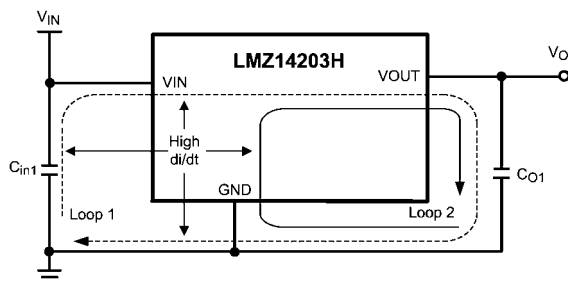
Package Thermal Resistance θ_{JA} 4 Layer Printed Circuit Board with 1oz Copper

$\theta_{JA-MAX} < 17.1 \text{ } ^\circ\text{C/W}$ で、自然対流のみ (すなわち、空気流なし) の場合、PCB の面積は 52cm^2 以上が必要です。 $7.25\text{cm} \times 7.25\text{cm}$ (2.85 インチ \times 2.85 インチ) の銅エリア、4 つの層、1oz の厚さの銅箔を備えた正方形の基板であれば、これに該当します。銅箔を厚くするほど、全体的な熱特性が向上します。参考のために言うと、評価ボードでは上下層に 2oz の銅箔を使用して、同じ基板面積で $14.9 \text{ } ^\circ\text{C/W}$ の θ_{JA} を実現しています。なお、PCB の上層から中間層や下層へ容易に放熱できるように、IC パッケージの底面にサーマル・ビアを設ける必要があります。

PCB の銅箔部分の面積、サーマル・ビアの配置、一般的な熱設計ガイドラインの詳細は、アプリケーション・ノート AN-2020 (<http://www.national.com/an/AN/AN-2020.pdf>) を参照してください。

プリント基板レイアウトのガイドライン

プリント基板のレイアウトは DC/DC コンバータの設計の重要な部分を占めています。設計が適切ではないプリント基板を使用すると、EMI、グラウンド・バウンス、配線の電圧降下などにより、DC/DC コンバータの性能と周辺回路の動作に影響を与えます。不適切な基板では、DC/DC コンバータに不正な信号が入力され、制御性と安定度が低下します。以下の基本的な設計ルールに従い、適切なプリント基板設計を行ってください。



1. スイッチングされる電流ループの面積を最小限に抑えます。

EMI 低減の観点から、プリント基板のレイアウト設計を行う場合、High di/dt の経路をできるだけ短くすることが必須となります。入力コンデンサ (C_{in1}) を LMZ14203H から離して配置すると、高電流ループが High di/dt の部分に重ならず、出力ピンに高周波ノイズが発生します。したがって、 C_{in1} を LMZ14203H の VIN と GND 露出パッドに可能な限り近づけて配置します。こうする

と High di/dt の面積が最小化され、EMI が低減されます。また、入力 / 出力コンデンサのグラウンディング (接地) は、GND 露出パッド (EP) に接続するローカルな最上層にとる必要があります。

2. グラウンドは 1 点とします。

フィードバック (帰還)、ソフトスタート、イネーブル回路素子のグラウンド接続は、デバイスの GND ピンへ配線する必要があります。これにより、スイッチ電流または負荷電流がアナログ・グラウンド配線に流れ込むことを防ぎます。グラウンド・レイアウトが適切に配置されていないと、負荷制御特性が劣化したり、出力電圧リップルの振る舞いが不安定になったりします。4 ピンから EP へ 1 点でグラウンド接続を行います。

3. FB ピンへの配線は最短にします。

両方の帰還抵抗 R_{FBT} と R_{FBB} 、フィード・フォワード・コンデンサ C_{FF} は FB ピンの近くに配置します。FB ノードは高インピーダンスであるため、銅箔部分の面積はできるだけ小さくします。 R_{FBT} 、 R_{FBB} 、 C_{FF} のトレースは、ノイズを最小限に抑えるため、LMZ14203H のボディから離して配線する必要があります。

4. 入出力バス接続は、できるだけ広くします。

コンバータ入出力部分での電圧降下を抑え、効率を最大化するためです。負荷部分の電圧精度を最適化するには、フィードバック電圧を検出するための専用の配線を負荷まで走らせます。この配線により電圧降下を補正し、最適な出力精度を実現できます。

5. デバイスのヒートシンクを適切に行います。

露出パッドをプリント基板の裏面のグラウンド・プレーンに接続する、ヒートシンク用のビア配列を設けます。多層基板の場合は、これらのサーマル・ビアを中間層に接続して、中間層を熱を拡散させるためのグラウンド・プレーンとしても使用できます。サーマル・ビアのスペーシング間隔を 59mil (1.5mm) とした最小径 10mil (254 μm) のビアを 6×6 列配置すると、最適の結果が得られます。ヒート・シンクには十分な銅箔部分の面積を確保し、接合部温度を $125 \text{ } ^\circ\text{C}$ 未満に保ってください。

その他の機能

出力過電圧コンパレータ

FB の電圧は、0.92V の過電圧検出用の内部リファレンス電圧と比較されます。FB の電圧が 0.92V を超えると、オン時間は即座に終了します。この状態を過電圧保護 (OVP) と呼びます。この状態は、入力電圧が急激に上昇したり、出力負荷が急激に低下した場合に発生します。OVP が起動すると、状態が解消されるまで、ハイサイド MOSFET のオン時間は強制的に停止します。また、同期 MOSFET は、インダクタ電流がゼロに達するまでオンのままになります。

電流制限

電流制限の検出は、同期 MOSFET の電流を監視して、オフ時間中に行われます。機能ブロック図を参照してください。ハイサイド MOSFET がオフになった場合、インダクタ電流が負荷を通過して PGND ピンと内部同期 MOSFET に流れます。この電流が 4.2A (typ) を超えると、電流制限コンパレータが次のオン時間の開始を無効にします。次のスイッチング・サイクルは、FB 入力に 0.8V 未満になり、インダクタ電流が 4.2A 未満に減少した場合にのみ発生します。インダクタ電流は、同期 MOSFET の通電期間を通して監視されます。インダクタ電流が 4.2A を上回っている限り、ハイサイド MOSFET の以降のオン時間は発生しません。オフ時間が長くなるため、電流制限中のスイッチング周波数は低くなります。また、DC 電流制限はデューティ・サイクル、スイッチング周波数、温度に応じて変化します。

その他の機能 (つづき)

過熱保護

LMZ14203H の接合部温度は、最大定格を超えてはなりません。過熱保護は、内部のサーマル・シャットダウン回路によって実行されます。この回路は、165 °C (typ) で動作し、デバイスを低電力スタンバイ状態にします。この状態では、主 MOSFET がオフのままとなり、 V_O が低下し、さらに CSS コンデンサがグラウンドへ放電されます。過熱保護により、デバイスが誤って過熱され、致命的な障害が発生するのを防止します。接合部温度が 145 °C (標準的なヒステリシス幅は 20 °C) 未満に下がると、SS ピンが解放され、 V_O が滑らかに上昇し、通常動作が再開されます。

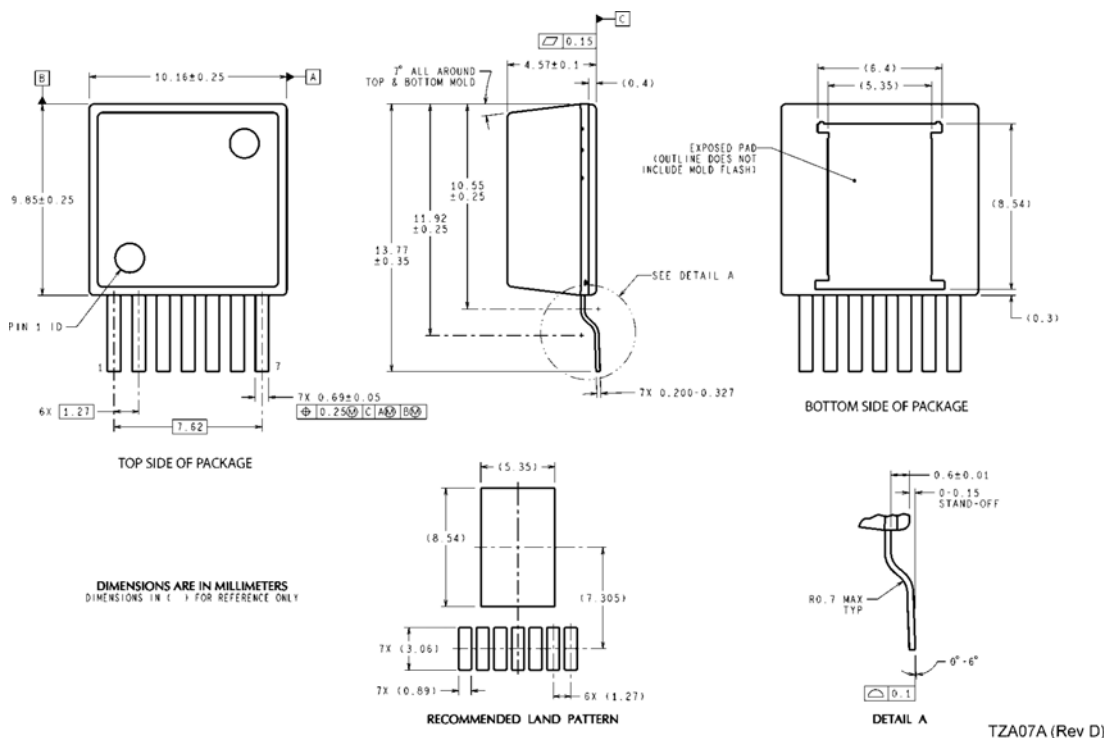
ゼロ・コイル電流検出

ローサイド (同期) MOSFET の電流は、ゼロ・コイル電流検出回路によって監視されます。この回路は、電流がゼロに達すると、次のオン時間まで同期 MOSFET をオフにします。この回路は、DCM 動作モードを有効にし、軽負荷で効率を改善します。

プリバイアス・スタートアップ

LMZ14203H は、出力がプリバイアスされた状態から正しくスタートアップします。このようなスタートアップ状態は、スタートアップ・シーケンス中に異なる電源ライン間に電流経路が存在することがある複数ライン論理アプリケーションで一般的に見られます。出力電圧のプリバイアス・レベルは、入力 UVLO のセットポイント未満にする必要があります。このようにすると、出力プリバイアスがハイサイド MOSFET のボディ・ダイオードを通じてレギュレータをイネーブルにすることを防止できます。

外形寸法図 特記のない限り inches (millimeters)



7-Lead TZA Package
NS Package Number TZA07A

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務を負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2011 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを含みません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2012, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上