

LMZ22003

LMZ22003 3A SIMPLE SWITCHER® Power Module with 20V Maximum Input Voltage



Literature Number: JAJSB24

3A 最大入力電圧 20V SIMPLE SWITCHER[®] 電源モジュール

Easy to use 7 pin package



Top View



Bottom View

TO-PMOD 7 Pin Package

10.16 x 13.77 x 4.57 mm (0.4 x 0.542 x 0.18 in)

$\theta_{JA} = 12^{\circ}\text{C/W}$, $\theta_{JC} = 1.9^{\circ}\text{C/W}$ (Note 6)

RoHS Compliant

電気的特性

- 最大合計出力電力: 18W
- 最大出力電流: 3A
- 入力電圧範囲: 6V ~ 20V
- 出力電圧範囲: 0.8V ~ 6V
- 最高 92% の高効率

主な特長

- シールド・インダクタ内蔵
- シンプルな PCB レイアウト
- 周波数同期入力 (650kHz ~ 950kHz)
- 外部ソフトスタート、トラッキング、高精度イネーブルを使用した柔軟なスタートアップ・シーケンス
- 突入電流や、入力 UVLO、出力短絡などの障害からの保護
- 接合部温度範囲: -40°C ~ $+125^{\circ}\text{C}$
- 実装と製造を容易にする単一の露出パッドと標準的なピン配置
- FPGA、ASIC に電源を供給する高速負荷応答
- Webench[®] Power Designer で完全対応
- LMZ23605/LMZ23603/LMZ22005 とピン互換

アプリケーション

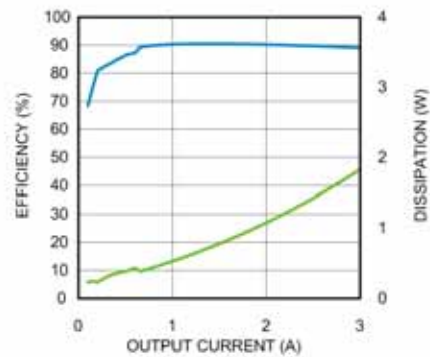
- 12V 入力ラインからの POL (ポイント・オブ・ロード) 変換
- 短時間での設計完了を必要とするプロジェクト
- スペースや温度の制約が大きいアプリケーション
- 負電圧出力アプリケーション (AN-2027 参照)

性能上の利点

- 高効率でシステムからの発熱を低減
- EN55022 Class B に準拠 (Note 5)
- わずかな部品数 (5 個の外付け部品で動作可能)
- 低出力リップル電圧
- プリント基板をヒート・シンクとして使用し、空気流は不要

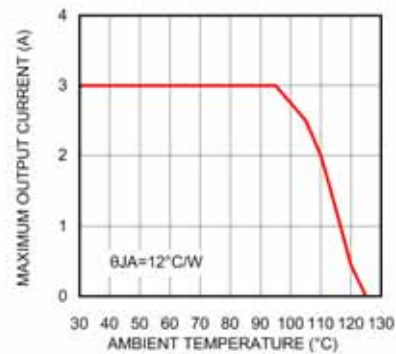
システム性能

Efficiency $V_{IN} = 12\text{V}$ $V_{OUT} = 5.0\text{V}$

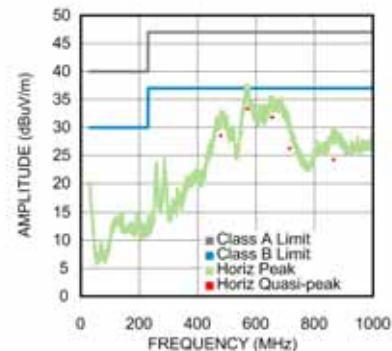


Thermal Derating Curve

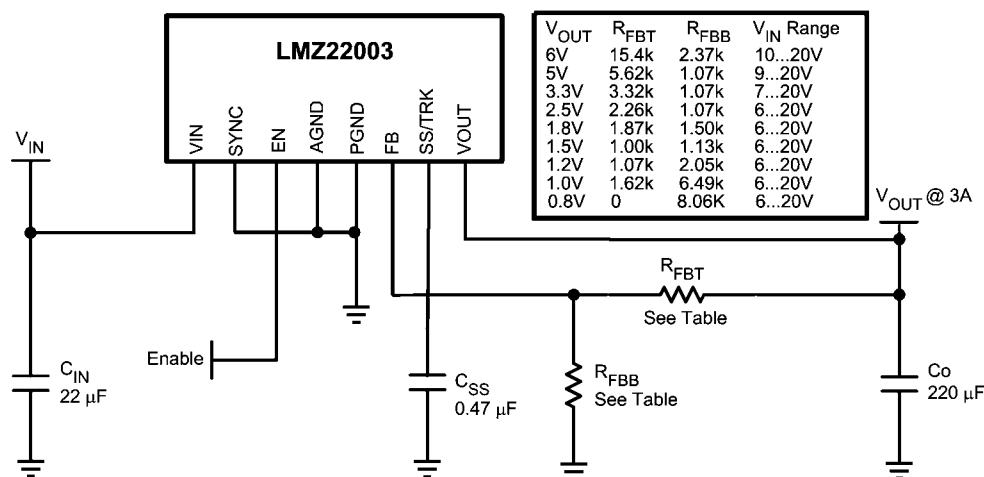
$V_{IN} = 12\text{V}$ $V_{OUT} = 5.0\text{V}$



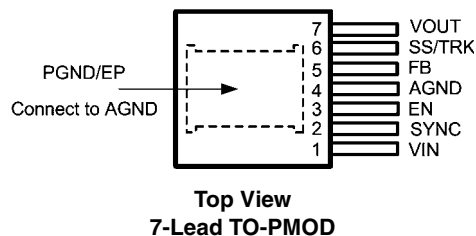
Radiated EMI (EN 55022) of Demo Board (See AN-2125)



簡略アプリケーション図



ピン配置図



製品情報

Order Number	Package Type	NSC Package Drawing	Supplied As
LMZ22003TZ	TO-PMOD-7	TZA07A	45 Units in a Rail
LMZ22003TZE	TO-PMOD-7	TZA07A	250 Units on Tape and Reel
LMZ22003TZX	TO-PMOD-7	TZA07A	500 Units on Tape and Reel

ピン説明

ピン番号	ピン名	説明
1	VIN	電源入力：公称動作範囲は、6V ~ 20V です。パッケージ・アセンブリに含まれているのは、内部コンデンサ容量のごく一部です。このピンと露出パッド (PGND) の間に追加の外部入力コンデンサが必要です。
2	SYNC	同期入力：PWM 動作周波数を外部周波数ソースに同期させるには、周波数が 650kHz ~ 950kHz の CMOS ロジック・レベル矩形波を印加します。同期を行わない場合は、グラウンドに接続する必要があります。このモジュールのフリーラン PWM 周波数は、812kHz (typ) です。
3	EN	イネーブル：高精度イネーブル・コンパレータへの入力。立ち上がりスレッシュホールドは 1.279V (typ) です。モジュールをイネーブルにすると、21uA のソース電流が内部でアクティブになり、設定可能なヒステリシスに対応できます。
4	AGND	アナログ・グラウンド：記載されたすべての電圧の基準点。PGND (EP) に外部接続する必要があります。
5	FB	フィードバック：レギュレーション・アンプ、過電圧コンパレータに内部で接続されています。レギュレーションの基準点は、この内部ピンでは 0.796V です。出力と AGND の間に帰還抵抗分圧回路を接続し、出力電圧を設定します。
6	SS/TRK	ソフトスタート/トラック：1.6ms の内部ソフトスタートを延長するには、外付けソフトスタート・コンデンサを接続します。トラックを行うには、優先度の高い電源レールに接続された外付け抵抗分圧回路に接続します。「アプリケーション」を参照してください。

ピン説明 (つづき)

ピン番号	ピン名	説明
7	VOUT	出力電圧：内蔵インダクタからの出力。このピンと露出パッドの間に出力コンデンサを接続します。
EP	PGND	露出パッド / モジュール内電源回路の電氣的パワー・グラウンド経路。AGND/ピン 4 には内部接続されていません。動作中にパッケージから放熱するために使用します。パッケージ外で 4 ピンに電気接続する必要があります。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。関連する電気的信頼性試験方法の規格を参照ください。

VIN ~ PGND 間	- 0.3V ~ 24V
EN、SYNC ~ AGND 間	- 0.3V ~ 5.5V
SS/TRK、FB ~ AGND 間	- 0.3V ~ 2.5V
AGND (PGND 基準)	- 0.3V ~ 0.3V
接合部温度	150 °C
保存温度範囲	- 65 °C ~ 150 °C

ESD 耐圧 (Note 2)

± 2kV

ハンダ付け仕様については、www.national.com の製品フォルダと www.national.com/ms/MS/MS-SOLDERING.pdf を参照してください。

動作定格 (Note 1)

VIN	6V ~ 20V
EN、SYNC	0V ~ 5.0V
接合部動作温度範囲	- 40 °C ~ + 125 °C

電気的特性

標準字体で記載されたリミット値は $T_J = 25\text{ °C}$ の場合に限りです。太字で記載されたリミット値は $-40\text{ °C} \sim +125\text{ °C}$ の接合部温度 (T_J) 範囲にわたって適用されます。最小/最大リミット値は、試験、設計、または統計的相関によって保証されます。代表値 (typ) は $T_J = 25\text{ °C}$ での最も標準的なパラメータ値を表しますが、参考として示す以外の目的はありません。特記のない限り、 $V_{IN} = 12\text{V}$ 、 $V_{out} = 3.3\text{V}$ の条件が適用されます。

Symbol	Parameter	Conditions	Min (Note 3)	Typ (Note 4)	Max (Note 3)	Units
SYSTEM PARAMETERS						
Enable Control						
V_{EN}	EN threshold trip point	V_{EN} rising	1.10	1.279	1.458	V
V_{EN-HYS}	EN input hysteresis current	$V_{EN} > 1.279\text{V}$		-21		μA
Soft-Start						
I_{SS}	SS source current	$V_{SS} = 0\text{V}$	40	50	60	μA
t_{SS}	Internal soft-start interval			1.6		msec
Current Limit						
I_{CL}	Current limit threshold	d.c. average	3.4			A
Internal Switching Oscillator						
f_{osc}	Free-running oscillator frequency	Sync input connected to ground.	711	812	914	kHz
f_{sync}	Synchronization range		650		950	kHz
$V_{IL-sync}$	Synchronization logic zero amplitude	Relative to AGND			0.4	V
$V_{IH-sync}$	Synchronization logic one amplitude	Relative to AGND.	1.5			V
Sync _{d.c.}	Synchronization duty cycle range		15	50	85	%
D_{max}	Maximum Duty Factor			83		%
Regulation and Over-Voltage Comparator						
V_{FB}	In-regulation feedback voltage	$V_{SS} > +0.8\text{V}$ $I_O = 3\text{A}$	0.776	0.796	0.816	V
V_{FB-OV}	Feedback over-voltage protection threshold			0.86		V
I_{FB}	Feedback input bias current			5		nA
I_O	Non Switching Input Current	$V_{FB} = 0.86\text{V}$		2.6		mA
I_{SD}	Shut Down Quiescent Current	$V_{EN} = 0\text{V}$		70		μA
Thermal Characteristics						
T_{SD}	Thermal Shutdown	Rising		165		°C
$T_{SD-HYST}$	Thermal shutdown hysteresis	Falling		15		°C
θ_{JA}	Junction to Ambient (Note 6)	4 layer Evaluation Printed Circuit Board, 60 vias, No air flow		12.0		°C/W
		2 layer JEDEC Printed Circuit Board, No air flow		21.5		°C/W
θ_{JC}	Junction to Case	No air flow		1.9		°C/W

電気的特性 (つづき)

標準字体で記載されたリミット値は $T_J = 25^\circ\text{C}$ の場合に限り、太字で記載されたリミット値は $-40^\circ\text{C} \sim +125^\circ\text{C}$ の接合部温度 (T_J) 範囲にわたって適用されます。最小/最大リミット値は、試験、設計、または統計的相関によって保証されます。代表値 (typ) は $T_J = 25^\circ\text{C}$ での最も標準的なパラメータ値を表しますが、参考として示す以外の目的はありません。特記のない限り、 $V_{IN} = 12\text{V}$ 、 $V_{out} = 3.3\text{V}$ の条件が適用されます。

Symbol	Parameter	Conditions	Min (Note 3)	Typ (Note 4)	Max (Note 3)	Units
PERFORMANCE PARAMETERS (Note 7)						
ΔV_O	Output voltage ripple	$C_{out} = 220\mu\text{F w/ } 7 \text{ milliohm ESR} + 100\mu\text{F X7R} + 2 \times 0.047\mu\text{F BW@ } 20 \text{ MHz}$		9		mV _{pp}
$\Delta V_O/\Delta V_{IN}$	Line regulation	$V_{IN} = 12\text{V to } 20\text{V}, I_O = .001\text{A}$		± 0.02		%
$\Delta V_O/\Delta I_{OUT}$	Load regulation	$V_{IN} = 12\text{V}, I_O = 0.001\text{A to } 3\text{A}$		1		mV/A
η	Peak efficiency	$V_{IN} = 12\text{V}, V_O = 3.3\text{V}, I_O = 1\text{A}$		86		%
η	Full load efficiency	$V_{IN} = 12\text{V}, V_O = 3.3\text{V}, I_O = 3\text{A}$		85		%

Note 1: 絶対最大定格とは、デバイスに破壊が発生する可能性のあるリミット値をいいます。動作定格はデバイスが機能する条件を示しています。保証される仕様およびテスト条件については、「電気的特性」を参照してください。

Note 2: 人体モデルは、100pF のコンデンサから直列抵抗 1.5k Ω を介して各ピンに放電させます。テスト方法は JESD-22-114 に従っています。

Note 3: 25 $^\circ\text{C}$ 時の Min/Max 各リミット値は 100% テストされます。全温度範囲でのリミット値は、統計的品質管理 (SQC) 手法によって決められた補正データを加味して保証されます。これらのリミット値は、ナショナル セミコンダクターの平均出荷品質レベル (AOQL) の計算に使用されます。

Note 4: 代表値 (typ) は 25 $^\circ\text{C}$ で得られる最も標準的な数値を表します。

Note 5: EN 55022:2006、+A1:2007、FCC Part 15 Subpart B:2007. テスト対象となるデバイスのレイアウトについては、AN-2125 を参照してください。
 $V_{in} = 24\text{V}$ 、 $V_o = 3.3\text{V}$ 、 $I_o = 3\text{A}$

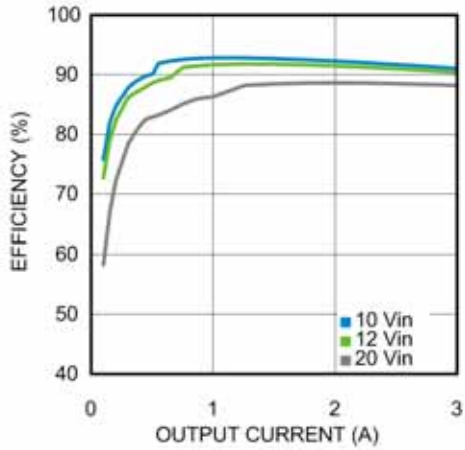
Note 6: θ_{JA} は、3 オンス (外層) と 2 オンス (内層) の銅箔、60 の 10mil サーマル・ビア、空気流なし、1W 消費電力により、3.5 インチ \times 3.5 インチの 4 層 PCB で測定。アプリケーション・ノートのレイアウト図を参照してください。

Note 7: Table 1 の BOM を参照してください。

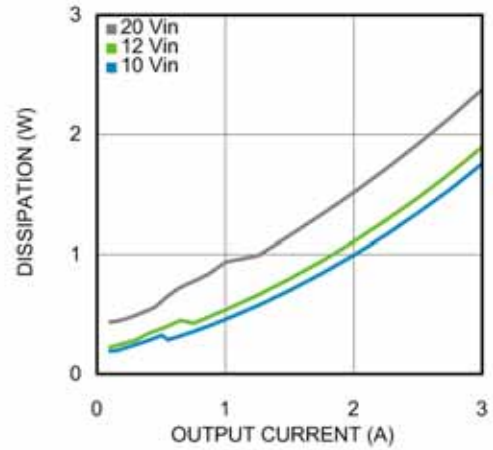
代表的な性能特性

特記のない限り次の条件が適用されます。 $V_{IN} = 12V$ 、 $C_{in} = 2 \times 10 \mu F + 1 \mu F$ X7R セラミック、 $C_O = 220 \mu F$ 特殊ポリマー + 10uF セラミック、波形は $T_{ambient} = 25^\circ C$ です。* が付いた効率や消費電力のグラフでは、軽負荷でサイクル・スキップが生じているので、出力リップルがわずかに高くなっています。「アプリケーション」を参照してください。

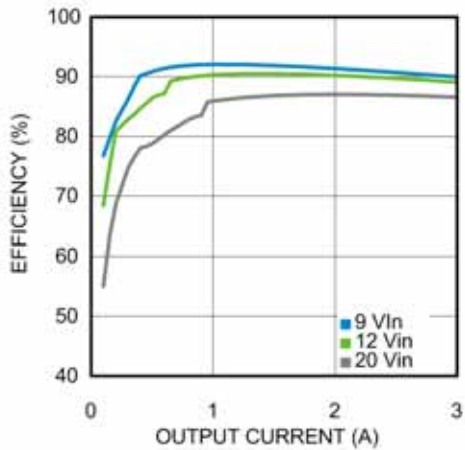
Efficiency 6.0V output @ 25°C ambient



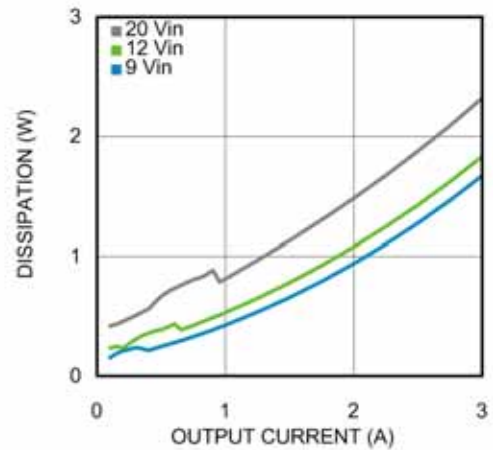
Dissipation 6.0V output @ 25°C ambient



Efficiency 5.0V output @ 25°C ambient



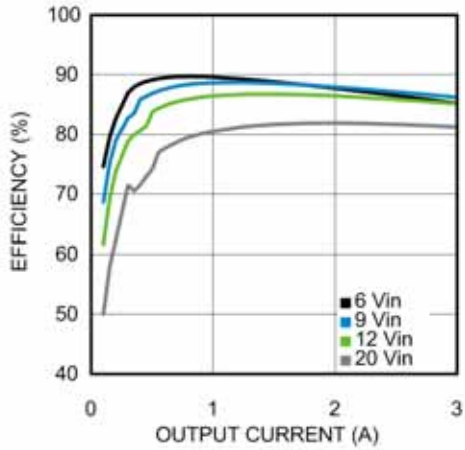
Dissipation 5.0V output @ 25°C ambient



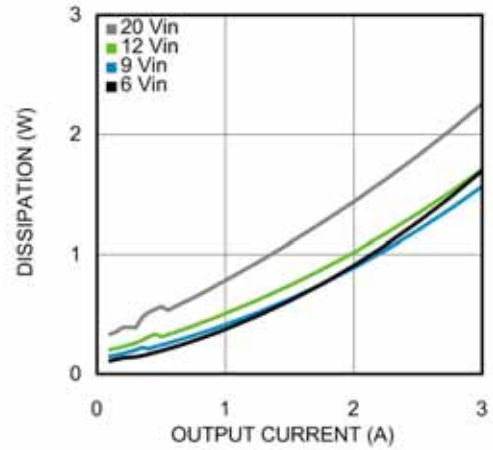
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{IN} = 12V$ 、 $C_{in} = 2 \times 10 \mu F + 1 \mu F$ X7R セラミック、 $C_O = 220 \mu F$ 特殊ポリマー + 10uF セラミック、波形は $T_{ambient} = 25^\circ C$ です。* が付いた効率や消費電力のグラフでは、軽負荷でサイクル・スキップが生じているので、出力リップルがわずかに高くなっています。「アプリケーション」を参照してください。

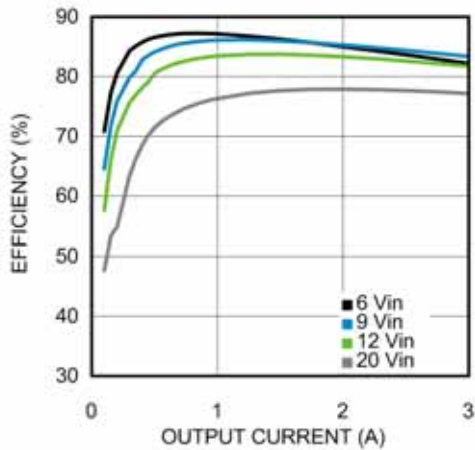
Efficiency 3.3V output @ 25°C ambient



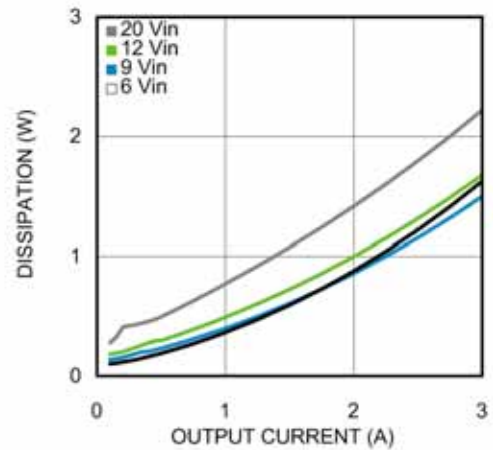
Dissipation 3.3V output @ 25°C ambient



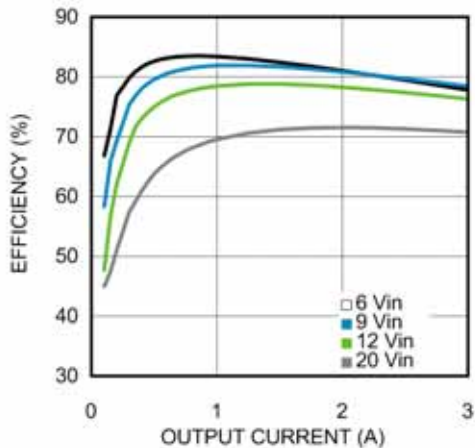
Efficiency 2.5V output @ 25°C ambient



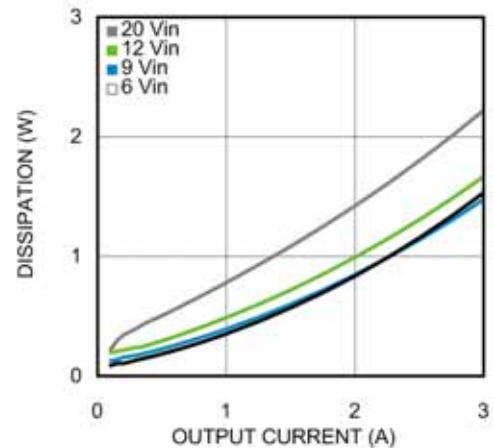
Dissipation 2.5V output @ 25°C ambient



Efficiency 1.8V output @ 25°C ambient



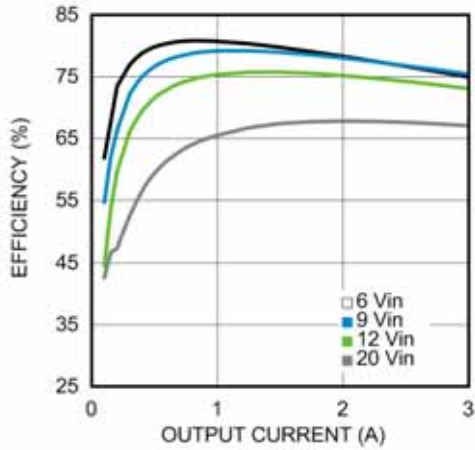
Dissipation 1.8V output @ 25°C ambient



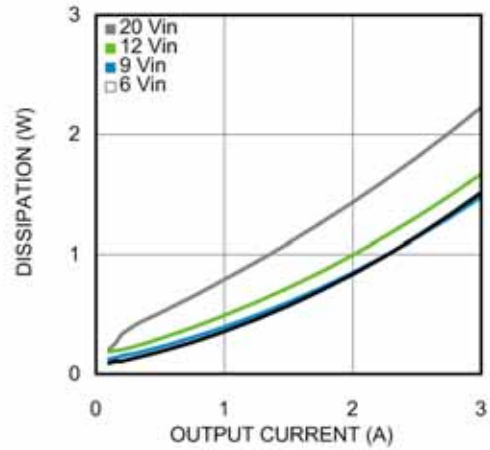
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{IN} = 12V$ 、 $C_{in} = 2 \times 10 \mu F + 1 \mu F$ X7R セラミック、 $C_O = 220 \mu F$ 特殊ポリマー + 10uF セラミック、波形は $T_{ambient} = 25^\circ C$ です。* が付いた効率や消費電力のグラフでは、軽負荷でサイクル・スキップが生じているので、出力リップルがわずかに高くなっています。「アプリケーション」を参照してください。

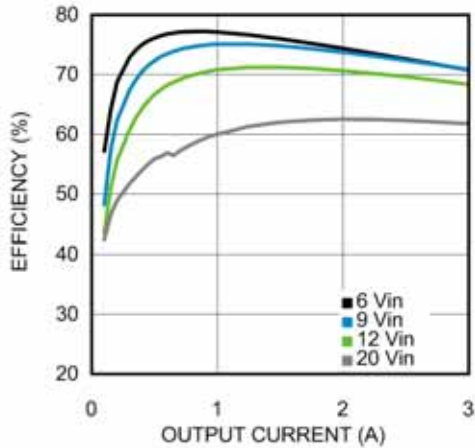
Efficiency 1.5V output @ 25°C ambient



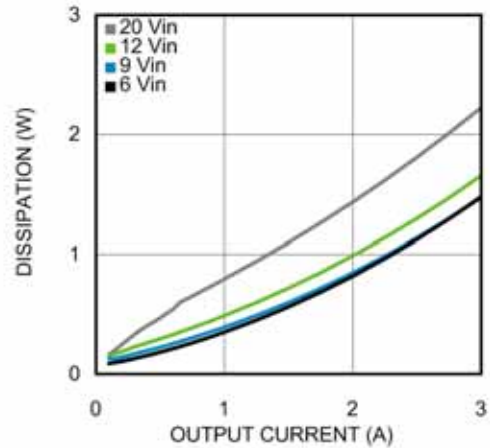
Dissipation 1.5V output @ 25°C ambient



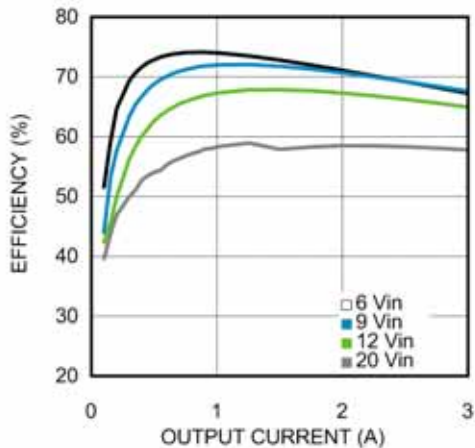
Efficiency 1.2V output @ 25°C ambient



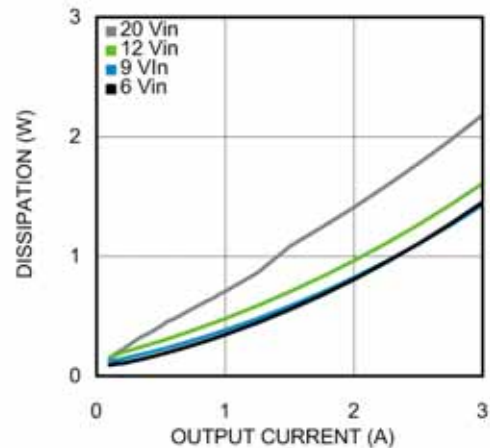
Dissipation 1.2V output @ 25°C ambient



Efficiency 1.0V output @ 25°C ambient



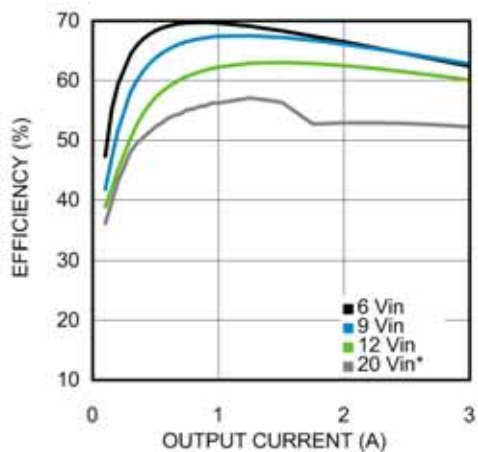
Dissipation 1.0V output @ 25°C ambient



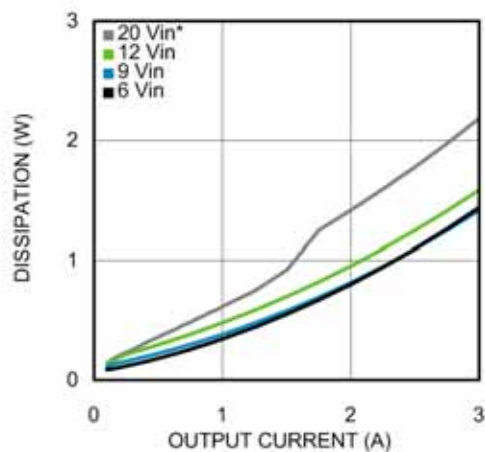
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{IN} = 12V$, $C_{in} = 2 \times 10 \mu F + 1 \mu F$ X7R セラミック, $C_O = 220 \mu F$ 特殊ポリマー + 10 μF セラミック、波形は $T_{ambient} = 25^\circ C$ です。* が付いた効率や消費電力のグラフでは、軽負荷でサイクル・スキップが生じているので、出力リップルがわずかに高くなっています。「アプリケーション」を参照してください。

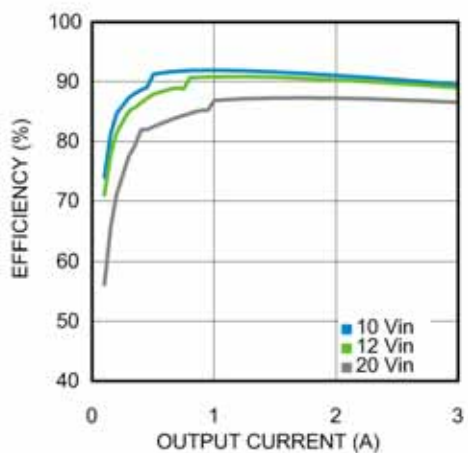
Efficiency 0.8V output @ 25°C ambient



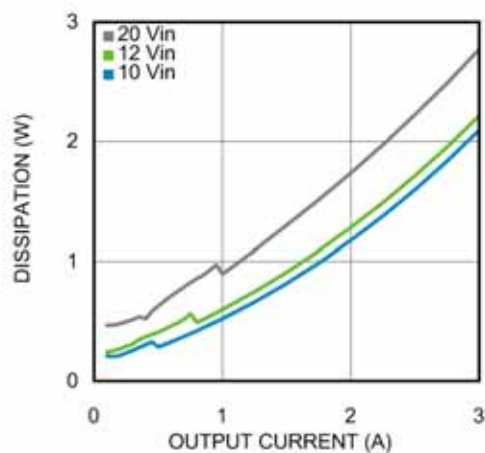
Dissipation 0.8V output @ 25°C ambient



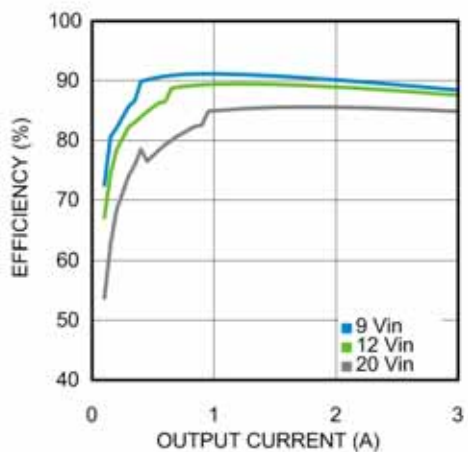
Efficiency 6.0V output @ 85°C



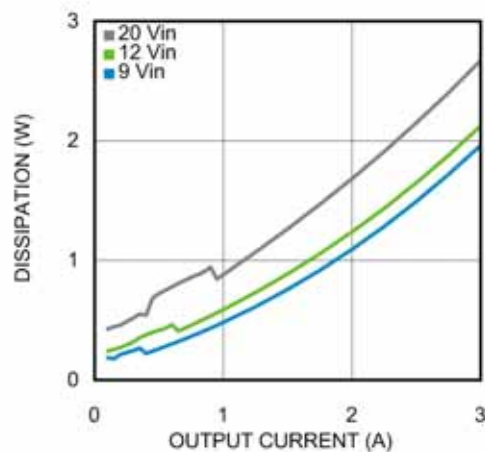
Dissipation 6.0V output @ 85°C ambient



Efficiency 5.0V output @ 85°C ambient



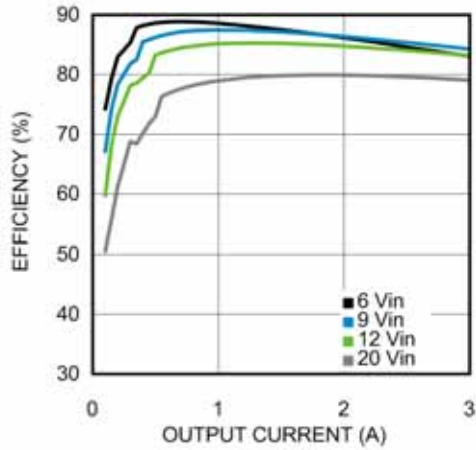
Dissipation 5.0V output @ 85°C ambient



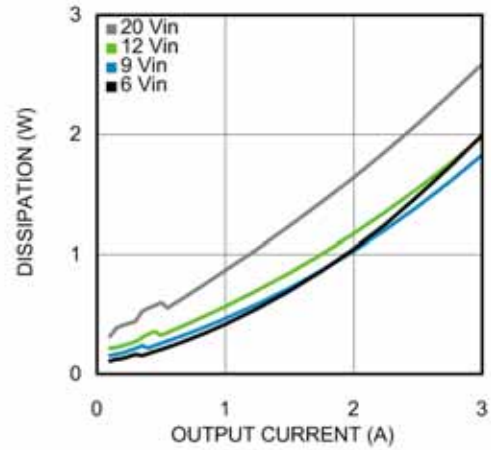
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{IN} = 12V$ 、 $C_{in} = 2 \times 10 \mu F + 1 \mu F$ X7R セラミック、 $C_O = 220 \mu F$ 特殊ポリマー + 10 μF セラミック、波形は $T_{ambient} = 25^\circ C$ です。* が付いた効率や消費電力のグラフでは、軽負荷でサイクル・スキップが生じているので、出力リップルがわずかに高くなっています。「アプリケーション」を参照してください。

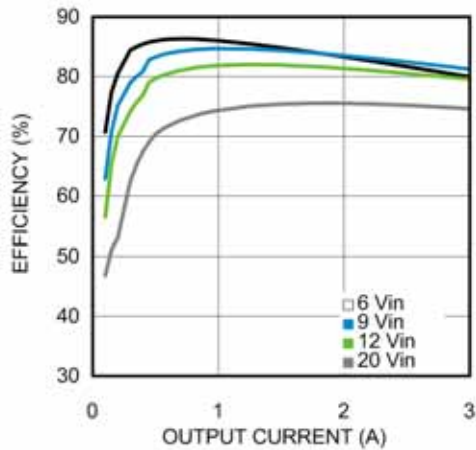
Efficiency 3.3V output @ 85°C ambient



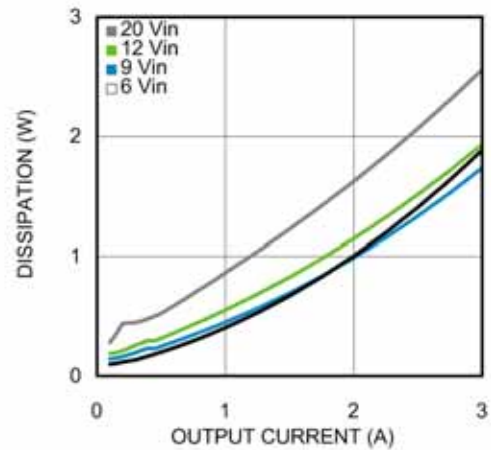
Dissipation 3.3V output @ 85°C ambient



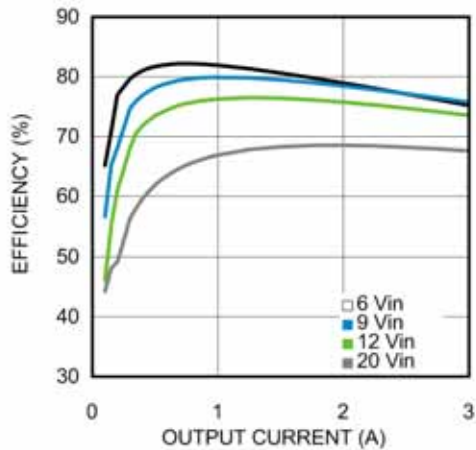
Efficiency 2.5V output @ 85°C ambient



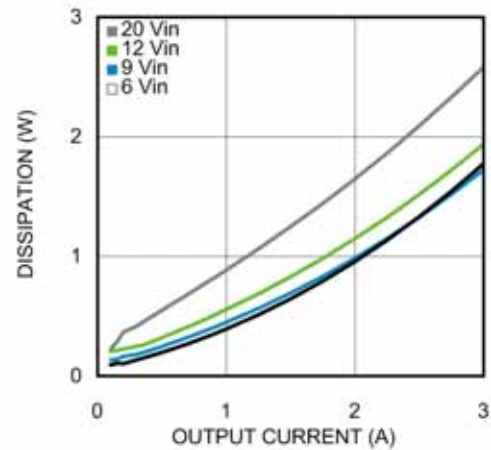
Dissipation 2.5V output @ 85°C ambient



Efficiency 1.8V output @ 85°C ambient



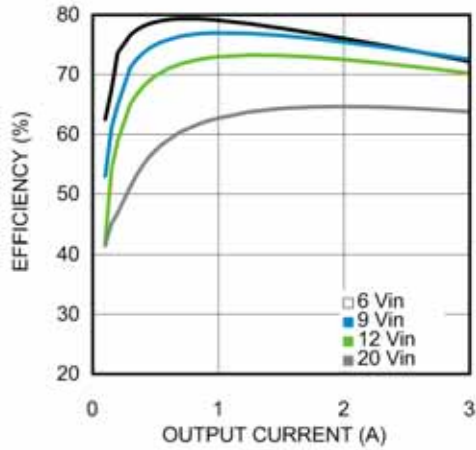
Dissipation 1.8V output @ 85°C ambient



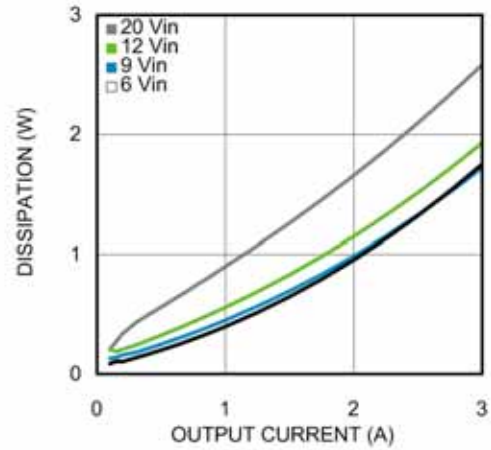
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{IN} = 12V$ 、 $C_{in} = 2 \times 10 \mu F + 1 \mu F$ X7R セラミック、 $C_O = 220 \mu F$ 特殊ポリマー + 10 μF セラミック、波形は $T_{ambient} = 25^\circ C$ です。* が付いた効率や消費電力のグラフでは、軽負荷でサイクル・スキップが生じているので、出力リップルがわずかに高くなっています。「アプリケーション」を参照してください。

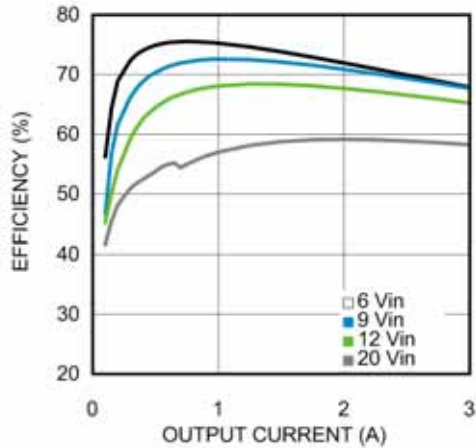
Efficiency 1.5V output @ 85°C ambient



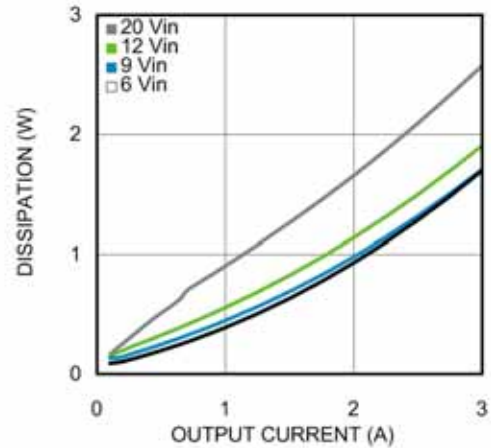
Dissipation 1.5V output @ 85°C ambient



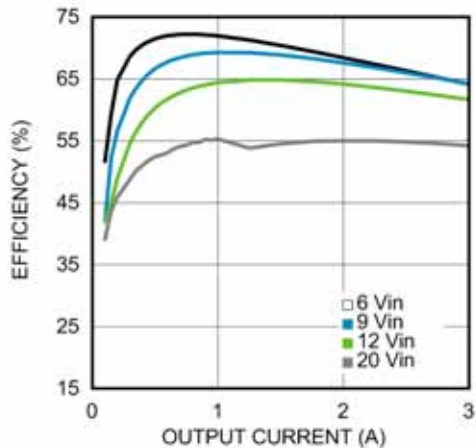
Efficiency 1.2V output @ 85°C ambient



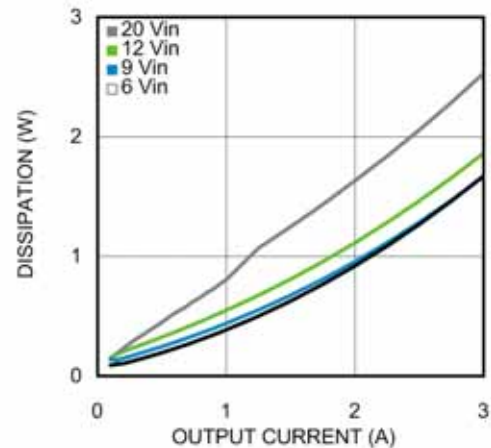
Dissipation 1.2V output @ 85°C ambient



Efficiency 1.0V output @ 85°C ambient



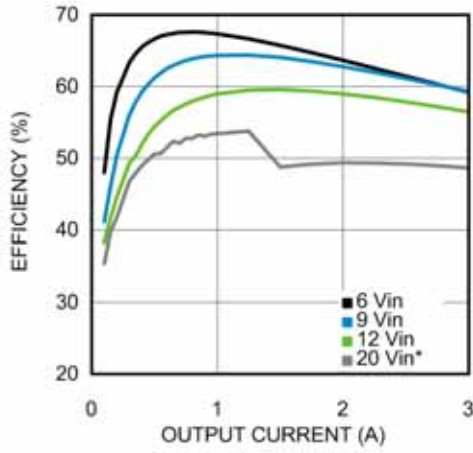
Dissipation 1.0V output @ 85°C ambient



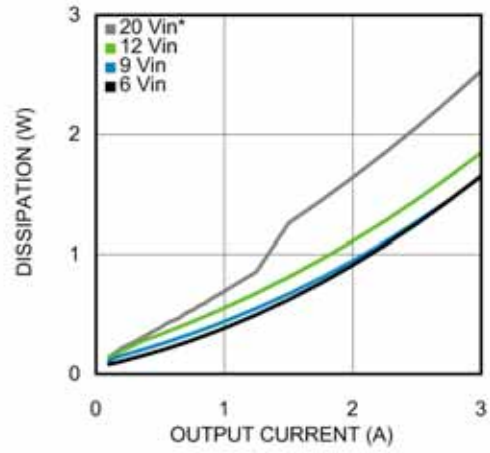
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{IN} = 12V$, $C_{in} = 2 \times 10 \mu F + 1 \mu F$ X7R セラミック、 $C_O = 220 \mu F$ 特殊ポリマー + 10uF セラミック、波形は $T_{ambient} = 25^\circ C$ です。* が付いた効率や消費電力のグラフでは、軽負荷でサイクル・スキップが生じているので、出力リップルがわずかに高くなっています。「アプリケーション」を参照してください。

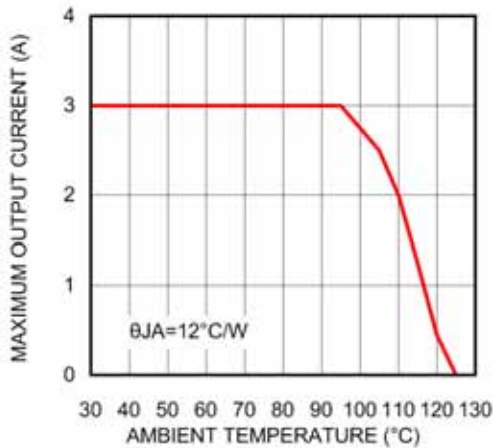
Efficiency 0.8V output @ 85°C ambient



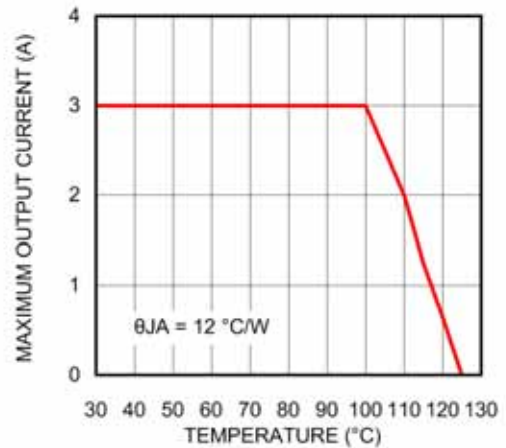
Dissipation 0.8V output @ 85°C ambient



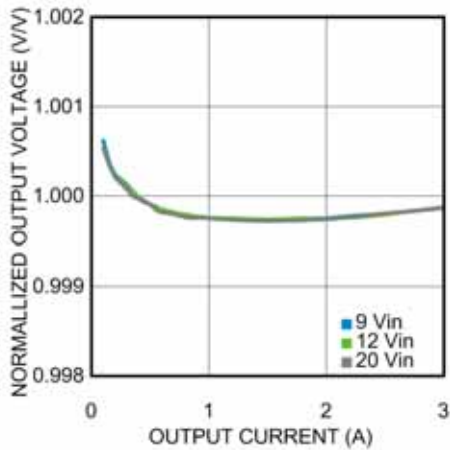
Thermal derating $V_{IN} = 12V$, $V_{OUT} = 5.0V$



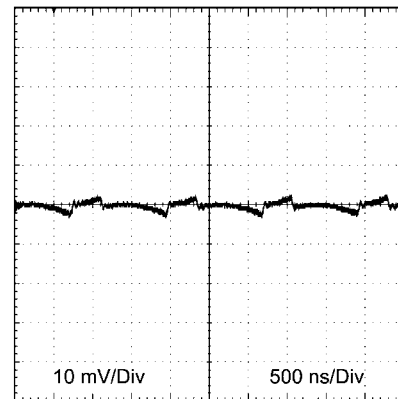
Thermal derating $V_{IN} = 12V$, $V_{OUT} = 3.3V$



Normalized Line and load regulation $V_{OUT} = 3.3V$



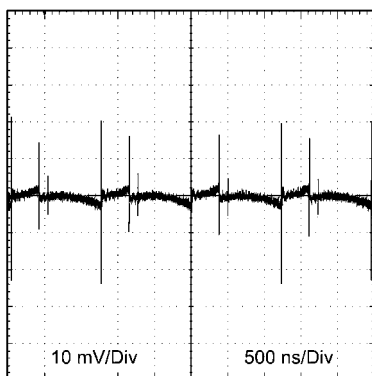
**Output ripple
 $12V_{IN}$ $3.3V_O$ @ 3A, BW = 20 MHz**



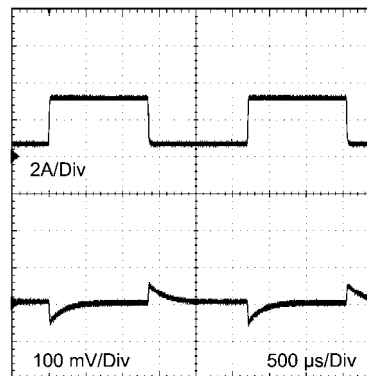
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 $V_{IN} = 12V$ 、 $C_{in} = 2 \times 10 \mu F + 1 \mu F$ X7R セラミック、 $C_O = 220 \mu F$ 特殊ポリマー + 10uF セラミック、波形は $T_{ambient} = 25 \text{ }^\circ\text{C}$ です。* が付いた効率や消費電力のグラフでは、軽負荷でサイクル・スキップが生じているので、出力リップルがわずかに高くなっています。「アプリケーション」を参照してください。

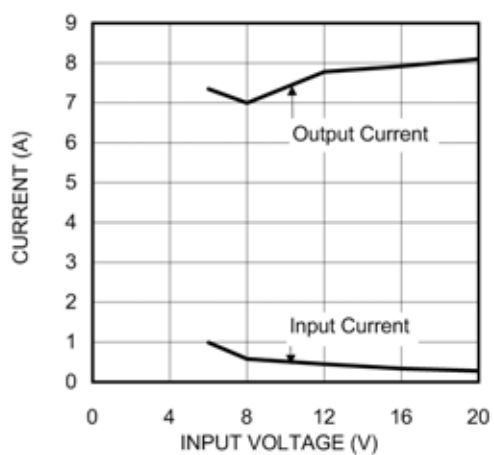
Output ripple
12V_{IN} 3.3V_O @ 3A BW = 250 MHz



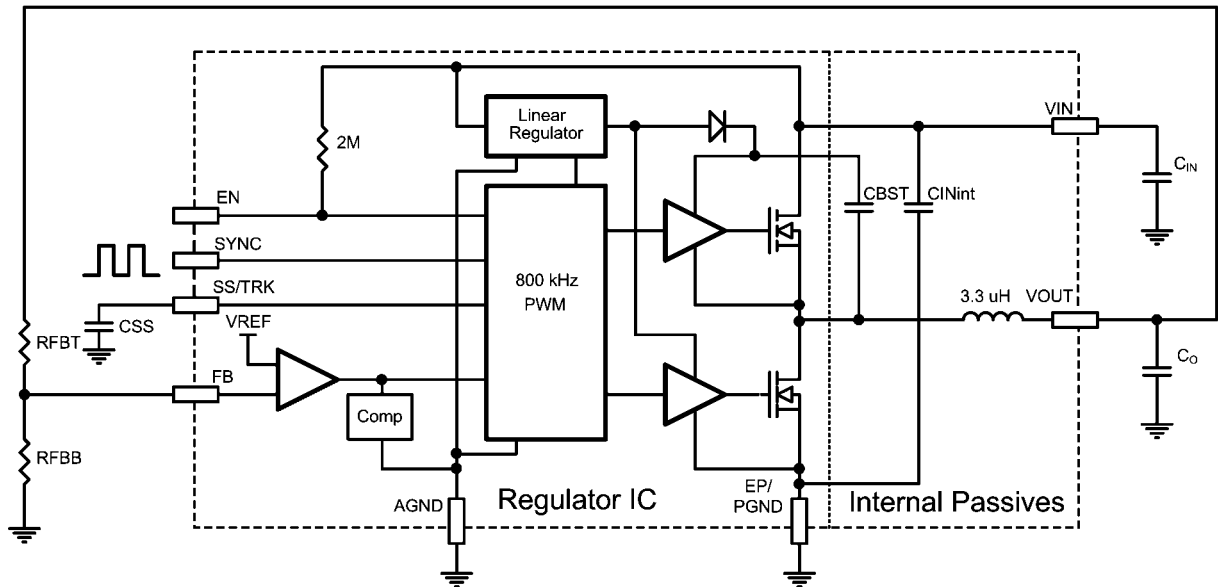
Transient response
12V_{IN} 3.3V_O 0.5 to 3A Step



Short circuit current vs input voltage



ブロック図



概要

LMZ22003 SIMPLE SWITCHER[®] 電源モジュールは、最大 3A の負荷を駆動可能な使いやすい降圧型 DC/DC ソリューションです。LMZ22003 は、放熱特性を改善する画期的なパッケージに実装され、手作業または機械によるハンダ付けに対応できます。

LMZ22003 は、6V ~ 20V の範囲の入力電圧レールに対応し、最低 0.8V まで調整可能な高精度の出力電圧を供給します。LMZ22003 は、2 つの外部抵抗と 3 つの外部コンデンサだけで電源ソリューションを実現できます。LMZ22003 は、サーマル・シャットダウン、設定可能な入力 UVLO (アンダーボルテージ・ロックアウト)、出力過電圧保護、短絡保護、出力電流制限、プリバイアス・スタートアップなどの機能を備えた、信頼性が高く堅牢な設計です。同期入力により、650kHz ~ 950kHz のスイッチング周波数範囲で同期化が可能です。

LMZ22003 アプリケーションの設計ステップ

LMZ22003 は、WEBENCH[®] で完全対応し、回路素子の選択、電気特性、熱特性シミュレーションなどの機能を装備しています。また、設計のスタート・ポイントとして利用可能な評価ボードとデモ・ボードが提供されています。LMZ22003 アプリケーションを手作業で設計する場合、以下の手順で行います。すべての値は、Figure 4 の代表的なアプリケーション図を参照してください。

- イネーブル分圧抵抗により、最小動作 V_{IN} を選択する
- 抵抗分圧回路の選択により、 V_O をプログラムする
- C_O を選択する
- C_{IN} を選択する
- モジュールの消費電力を求める
- 必要な熱特性に基づいて PCB のレイアウトを行なう

イネーブル分圧、 R_{ENT} 、 R_{ENB} 、 R_{ENH} の選択

このモジュールの内部では、 V_{IN} とイネーブルの間に $2M\Omega$ のプルアップ抵抗が接続されています。高精度なアンダーボルテージ・ロックアウト (UVLO) が不要なアプリケーションの場合、

イネーブル入力を開放状態のままにしておくと、内部抵抗によってモジュールが常時イネーブルになります。このような場合、内部 UVLO は通常 4.3V (V_{IN} 立ち上がり) で発生します。

個別の監視回路を備えたアプリケーションでは、イネーブルにロジック・ソースを直接接続できます。電源シーケンシングの場合、電源投入サイクルで、LMZ22003 の出力レールより先にアクティブになるレールへ分圧回路を接続します。

イネーブルは、高精度の 1.279V スレッシュホールドを持ち、ロジック信号を直接入力したり、 V_{IN} のような高い電圧を分圧した電圧の供給が可能です。また、イネーブル・ピンがスレッシュホールド電圧を超えるとオンになる $21\mu A$ (typ) オフセット電流によって、ヒステリシスを設定できます。Figure 1 を参照してください。

このイネーブル分圧機能を使用すると、入力電圧が低下した際に回路をディスエーブルできます。これにより、設定可能な UVLO の機能を実現します。2 つの抵抗は、以下の比に基づいて選択する必要があります。

$$R_{ENT} / R_{ENB} = (V_{IN\ UVLO} / 1.279V) - 1 \quad (1)$$

LMZ22003 の代表的なアプリケーションでは、 R_{ENB} には $12.7k\Omega$ 、 R_{ENT} には $42.2k\Omega$ を使用し、5.46V の UVLO を実現します。入力電圧が 20V に上昇すると、分圧回路の midpoint であるイネーブル・ピンは 8.33V に達し、これはイネーブル・ピンの推奨制限値 5.5V を上回る点に注意しなければなりません。この対策のために、midpoint に 5.1V ツェナー・クランプを追加すると、アプリケーションは 6V ~ 20V の動作範囲全体を網羅できます。最大イネーブル入力電圧を超過することがターゲット・アプリケーションによって防止されている場合、ツェナー・クランプは必要ありません。

R_{ENH} により、イネーブル電圧ヒステリシスを追加できます。 R_{ENH} の値をゼロにして設計から省略して、 R_{ENT} と R_{ENB} の値を選択することも可能です。

立ち上がりスレッシュホールドは次式で計算できます。

$$V_{EN} (\text{rising}) = 1.279 (1 + (R_{ENT} \parallel 2 \text{ meg}) / R_{ENB})$$

立ち下がりスレッシュホールド・レベルは次式で計算できます。

$$V_{EN} (\text{falling}) = V_{EN} (\text{rising}) - 21\mu A (R_{ENT} \parallel 2 \text{ meg} \parallel R_{ENB} + R_{ENH})$$

LMZ22003 アプリケーションの設計ステップ (つづき)

Enable Input Detail

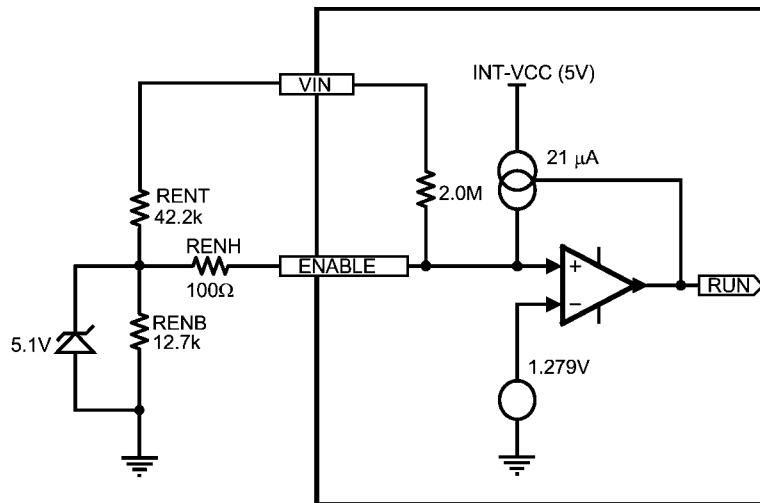


Figure 1.

出力電圧の選択

出力電圧は、 V_O とグラウンド間に接続された 2 つの分圧抵抗によって決まります。分圧の midpoint を FB 入力に接続します。

出力電圧は外部分圧抵抗 R_{FBT} と R_{FBB} により以下のように設定します。

$$V_O = 0.796V \times (1 + R_{FBT} / R_{FBB}) \quad (2)$$

式を整理すると、必要な出力電圧に対する帰還抵抗の比は、以下になります。

$$R_{FBT} / R_{FBB} = (V_O / 0.796V) - 1 \quad (3)$$

これらの抵抗は通常、 $1.0k\Omega \sim 10.0k\Omega$ の範囲から値を選択する必要があります。

$V_O = 0.8V$ の場合、FB ピンを出力に直結可能であり、 R_{FBB} を $8.06k\Omega$ に設定して出力負荷を最小にできます。

R_{FBT} と R_{FBB} の値の一覧表は、2 ページの簡略アプリケーション図に掲載されています。

ソフトスタート・コンデンサの選択

プログラム可能なソフトスタートにより、レギュレータは、イネーブルの後、安定状態の動作ポイントまでゆっくりと上昇するため、入力電源からの突入電流を低減し、出力電圧立ち上がり時間を延長します。

すべての UVLO 条件を満たした後、ターンオン時に内部の $1.6ms$ ソフトスタート回路が SS/TRK ピンをゆっくりと上昇させて、内部ソフトスタートを実行します。ターンオン時間が $2ms$ で十分な場合、 C_{SS} コンデンサは未実装のままでも構いません。外部コンデンサをこのピンに追加すると、ソフトスタート時間を延長できます。

ソフトスタート時間は次式で計算できます。

$$t_{SS} = V_{REF} \times C_{SS} / I_{SS} = 0.796V \times C_{SS} / 50\mu A \quad (4)$$

この式は、以下のように整理できます。

$$C_{SS} = t_{SS} \times 50 \mu A / 0.796V \quad (5)$$

$0.22 \mu F$ のコンデンサを使用するとソフトスタート時間が $3.5ms$ (typ) となり、 $0.47 \mu F$ のコンデンサを使用すると $7.5ms$ (typ) となります。 $0.47 \mu F$ が推奨初期値です。

ソフトスタート入力が $0.796V$ を超えると、出力電圧が設定値にレギュレートされ、 $50 \mu A$ の電流が非アクティブ状態になります。以下のような条件の場合、内部電流シンクにより、SS 入力をグラウンドに放電し、ソフトスタート・コンデンサがリセットされます。

- イネーブル入力が低下している
- サーマル・シャットダウン
- 内部 V_{CC} UVLO (入力電圧 V_{IN} が約 $4.3V$)

トラッキング電源分圧オプション

トラッキング機能を利用すると、モジュールをスレーブ電源として一次電圧レール (通常は $3.3V$ のシステム・レール) に接続可能であり、この場合、スレーブ・モジュールの出力電圧はマスタの出力電圧よりも低い必要があります。構成が適切であれば、スレーブ・レールはマスタ・レールと同時にオンになるので、電圧上昇時のレール間の電圧差を少なくできます (代表値で $0.15V$ 未満)。トラッキング抵抗分圧回路の値は、 $50\mu A$ の内部電流源の影響を最小限に抑えられるように選択しなければなりません。ほとんどの場合、トラッキング分圧抵抗の比率は、出力電圧設定分圧の比率と等しくします。トラッキング・モードで適切に動作させるには、スレーブ・レールのソフトスタート時間をマスタ・レールよりも短くする必要があります。これは、 C_{SS} コンデンサを R_{TKB} に置き換えることによって容易に満たせる条件です。トラッキング機能はマスタ電源のパワーオン時のみサポートされるので、SS/TRK が $0.8V$ を上回ると、ソフトスタートがディスエーブルされ、 $50\mu A$ の内部電流源がオフになります。

LMZ22003 アプリケーションの設計ステップ

(つづき)

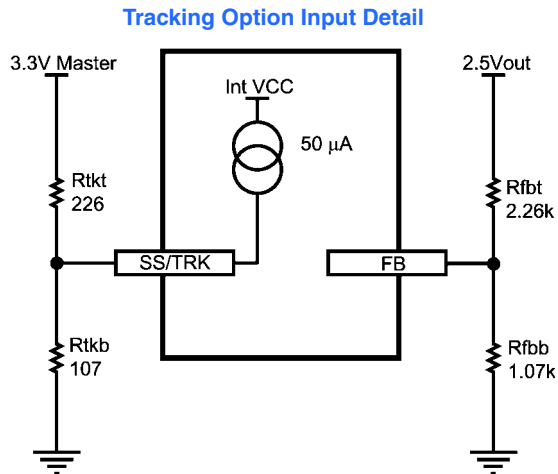


Figure 2.

C_O の選択

必要な C_O 出力コンデンサ容量は、モジュール内に含まれていません。エラー・アンプの内部補償の値に基づく、少なくとも 200 μF が必要です。リップルを最小限に抑えるには、低 ESR タンタル、有機半導体、または特殊ポリマーのコンデンサ・タイプを推奨します。出力コンデンサ C_O は、モジュールの近くで並列接続した複数のコンデンサで構成できます。出力コンデンサのワーストケースの最小リップル電流定格は、式 (14) で導かれる $0.5 \times I_{LR,P-P}$ も満たさなければなりません。さらに、コンデンサを追加すると、ESR が十分に低ければ出力リップルが低減されます。ループ応答の検証も、閉ループ動作の確認に役立ちます。代表的なアプリケーション図と評価ボードには、このような目的から R_{FRA} が含まれています。これは、最終設計では不要になります。

動的な負荷変動があるアプリケーションの場合は、以下の式により、負荷過渡要件での C_O の適切なファースト・パス見積もりを計算します。V_{O-Tran} は、3.3V 出力設計で 100mV になります。

$$C_O \geq I_{O-Tran} / ((V_{O-Tran} - ESR \times I_{O-Tran}) \times (f_{SW} / V_O)) \quad (6)$$

解法：

$$C_O \geq 2.5A / ((0.1V - .007 \times 2.5A) \times (800000Hz / 3.3V)) \geq 125 \mu F \quad (7)$$

200 μF の最小出力容量は安定性要件を確保するために優先されます。

推奨する出力コンデンサの組み合わせは、220μF、7mΩ ESR の特殊ポリマー・コンデンサと 100μF、6.3V の X5R セラミック・コンデンサを並列接続したものです。この組み合わせは、一部のアプリケーションの要件を上回る優れた性能を発揮します。小型のセラミック・コンデンサをいくつか追加すると、高周波 EMI を抑制できます。

C_{IN} の選択

LMZ22003 モジュールには、小容量の入力セラミック・コンデンサが内蔵されています。アプリケーションの入力リップル電流を処理するには、モジュール外部で追加の入力コンデンサが必要です。並列接続した複数のコンデンサを入力コンデンサとして使用できます。この入力コンデンサは、モジュールのすぐ近くに配置する必要があります。入力コンデンサの選択は通常、コンデンサ値よりも、入力リップル電流要件を満たすように行います。入力リップル電流定格は次式で計算できます。

$$I(C_{IN(RMS)}) \doteq 1/2 \times I_O \times \text{SQRT}(D / 1 - D) \quad (8)$$

D = V_O / V_{IN} です。

(基準点としてのリップル電流のワーストケースは、モジュールにフル負荷電流が供給され、V_{IN} = 2 × V_O の場合に発生します。)

推奨の最小入力コンデンサは、22μF X7R (または X5R) セラミックで、アプリケーションの最大投入入力電圧よりも少なくとも 25% 以上高い電圧定格とします。また、選択したコンデンサの電圧と温度のデレーティングにも注意することを推奨します。セラミック・コンデンサのリップル電流定格がコンデンサのデータシートに記載されていない場合、このパラメータをコンデンサのメーカーに問い合わせる必要があります。

システム設計で、ピーク・ツー・ピーク入力リップル電圧 (ΔV_{IN}) の最小値を維持する必要がある場合、以下の式を使用します。

$$C_{IN} \geq I_O \times D \times (1 - D) / f_{SW-CCM} \times \Delta V_{IN} \quad (9)$$

12V 入力から 3.3V 出力のアプリケーションで、ΔV_{IN} が V_{IN} の 1% である場合、120 mV に相当し、f_{SW} = 812 kHz です。

$$C_{IN} \geq 3A \times 3.3V/12V \times (1 - 3.3V/12V) / (812000 \times 0.120V) \geq 6.14 \mu F$$

さらに、入力給電ラインの入力容量と寄生インダクタンスによる共振を減衰させるために、より ESR の大きいバルク・コンデンサが必要になる場合があります。LMZ22003 の代表的なアプリケーション図と評価ボードには、この機能を目的とした 150 μF 50V のアルミ・コンデンサが含まれています。このコンデンサが不要な場合も数多く存在します。

消費電力とボードの熱要件

モジュールの消費電力を計算する際は、アプリケーションの最大入力電圧と平均出力電流を使用します。多くの一般的な動作条件が特性曲線として提供されているので、一般的でないアプリケーションについても補間によって導き出せます。すべての設計において、接合部温度を最大定格の 125 °C 以下に維持する必要があります。

V_{IN} = 12V、V_O = 3.3V、I_O = 3A、T_{AMB(MAX)} = 85 °C の設計事例の場合、モジュールでは、ケースから周囲への熱抵抗が以下の値未満である必要があります。

$$\theta_{CA} < (T_{J-MAX} - T_{A-MAX}) / P_{IC-LOSS} - \theta_{JC} \quad (10)$$

接合部からケースへの熱抵抗は標準値 1.9 °C / W (typ) です。「代表的な性能特性」に示した 85 °C での消費電力曲線を使用して、設計中のアプリケーションの P_{IC-LOSS} を見積もります。このアプリケーションでは 2W です。

$$\theta_{CA} = (125 - 85) / 2W - 1.9 = 18.4 \quad (11)$$

θ_{CA} = 18.1 を実現するには、PCB を効率よく放熱する必要があります。空気流と外付けヒート・シンクがない場合、上下の金属層が 2oz の銅で被覆されたボードの必要な面積の正しい見積もりは、以下のとおりです。

$$\text{Board_Area_cm}^2 = 500 \text{ °C} \times \text{cm}^2/\text{W} / \theta_{CA} \quad (12)$$

したがって、この PCB 設計では、上下層で約 28 平方 cm の 2oz 銅箔が必要となります。PCB 銅箔ヒート・シンクは、露出パッドに接続する必要があります。概算で、上側銅箔部分と下側銅箔部分を接続する 10mil (254 μm) のサーマル・ビアがスペーシング 39mil (1.0mm) で 60 個必要です。SIMPLE SWITCHER® 電源モジュール向けの優れた熱特性 PCB レイアウトの例については、AN-2085、AN-2125、AN-2020、AN-2026 を参照してください。

LMZ22003 アプリケーションの設計ステップ

(つづき)

プリント基板レイアウトのガイドライン

プリント基板のレイアウトはDC/DCコンバータの設計の重要な部分を占めています。設計が適切ではないプリント基板を使用すると、EMI、グラウンド・バウンス、配線の電圧降下などにより、DC/DCコンバータの性能と周辺回路の動作に影響を与えます。不適切な基板では、DC/DCコンバータに不正な信号が入力され、制御性と安定度が低下します。以下の基本的な設計ルールに従い、適切なプリント基板設計を行ってください。適切なレイアウト例を Figure 5 に示します。

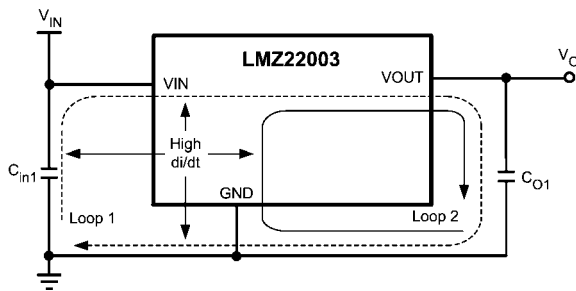


Figure 3.

1. スイッチング電流ループの面積を最小限に抑えます。

EMI低減の観点から、プリント基板のレイアウト設計を行う場合、上の図に示すように High di/dt の経路をできるだけ短くすることが必須となります。入力コンデンサ (Cin1) を LMZ22003 から離して配置すると、高電流ループが High di/dt の部分に重ならず、出力ピンに高周波ノイズが発生します。したがって、Cin1 を LMZ22003 の VIN と PGND 露出パッドに可能な限り近づけて配置します。こうすると High di/dt の面積が最小化され、EMI が低減されます。また、入力 / 出力コンデンサのグラウンディング (接地) は、PGND 露出パッド (EP) に接続するローカルな最上層にとる必要があります。

2. グラウンドは 1 点とします。

フィードバック (帰還)、ソフトスタート、イネーブル回路素子のグラウンド接続は、デバイスの AGND ピンへ配線する必要があります。これにより、スイッチ電流または負荷電流がアナログ・グラウンド配線に流れ込むことを防ぎます。グラウンド・レイアウトが適切に配置されていないと、負荷制御特性が劣化したり、出力電圧リップルの振る舞いが不安定になったりします。また、4 ピン (AGND) から EP/PGND へ 1 点でグラウンド接続を行います。

3. FB ピンへの配線は最短にします。

両方の帰還抵抗 R_{FBT} と R_{FBB} は、FB ピンの近くに配置します。FB ノードは高インピーダンスであるため、銅箔部分の面積はできるだけ小さくします。 R_{FBT} と R_{FBB} のトレースは、ノイズを拾う可能性を最小限に抑えるため、LMZ22003 本体から離して配線します。

4. 入出力バス接続は、できるだけ広くします。

コンバータ入出力部分での電圧降下を抑え、効率を最大化するためです。負荷部分の電圧精度を最適化するには、フィードバック電圧を検出するための専用の配線を負荷まで走らせます。この配線により電圧降下を補正し、最適な出力精度を実現できます。

5. デバイスのヒートシンクを適切に行います。

露出パッドをプリント基板の裏面のグラウンド・プレーンに接続するヒートシンク用のビア配列を設けます。多層基板の場合

は、これらのサーマル・ビアを中間層に接続して、中間層を熱を拡散させるためのグラウンド・プレーンとしても使用できます。サーマル・ビアのスペーシング間隔を 39mil (1.0mm) として最小径 10mil (254 μ m) のビアを 6 \times 10 列配置すると、最適の結果が得られます。ヒート・シンクには十分な銅箔部分の面積を確保し、接合部温度を 125 $^{\circ}$ C 未満に保ってください。

その他の機能

同期入力

PWM スイッチング周波数は、外部周波数ソースに同期できません。同期機能を使用しない場合は、この入力をグラウンドに直接接続するか、1.5k Ω 以下の抵抗を介してグラウンドに接続します。許容されている同期周波数範囲は 650kHz \sim 950kHz です。代表的な入力スレッショルドの遷移レベルは 1.4V です。入力クロックがスレッショルドを 2 倍にオーバードライブする理想的な方法として、3.3V ロジックから 1.5k Ω のテプナン・ソース抵抗を介して直接駆動することを推奨します。「ロジック 1」を継続的に印加すると 0Hz の PWM 周波数に相当し、モジュールがスイッチングを停止します。

出力オーバーボルテージ保護 (OVP)

FB の電圧が 0.86V の内部オーバーボルテージ検出電圧を超えると、エラー・アンプの出力がグラウンドにプルダウンされ、 V_O が低下します。

電流制限

LMZ22003 は、ローサイド (LS) やハイサイド (HS) の電流制限回路によって保護されています。LS 電流制限の検出は、LS 同期 MOSFET の電流を監視して、オフ時間中に行われます。機能ブロック図を参照してください。ハイサイド MOSFET がオフになった場合、インダクタ電流が負荷を通して PGND ピンと内部同期 MOSFET に流れます。この電流が LS 電流制限値を超えると、電流制限コンパレータが次のスイッチング周期の開始を無効にします。電流が制限以下に低下するまで、スイッチング・サイクルは禁止されます。また、代表的な性能のグラフに示したように、制限される DC 出力電流はデューティ・サイクルに依存します。HS 電流制限では、HS MOSFET の電流が監視されます。HS 電流制限が検出された場合、HS MOSFET が即座にシャットオフされ、次のサイクルまでシャットオフ状態が続きます。HS 電流制限を超えると、 V_O が低下します。LS 電流制限を超えた場合の代表的な振る舞いとしては、 f_{SW} が動作周波数の 1/2 に減少します。

過熱保護

LMZ22003 の接合部温度は、最大定格を超えてはなりません。過熱保護は、内部のサーマル・シャットダウン回路によって実行されます。この回路は、165 $^{\circ}$ C (typ) で動作し、デバイスを低電力スタンバイ状態にします。この状態では、主 MOSFET がオフのままとなり、 V_O が低下し、さらに C_{SS} コンデンサがグラウンドへ放電されます。過熱保護により、デバイスが誤って過熱され、致命的な障害が発生するのを防止します。接合部温度が 150 $^{\circ}$ C (標準的なヒステリシス幅は 15 $^{\circ}$ C) 未満に下がると、SS ピンが解放され、 V_O が滑らかに上昇し、通常動作が再開されます。

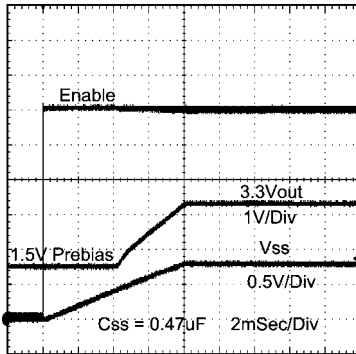
特に高入力電圧で最大出力電流が必要なアプリケーションの場合の高い温度条件では、追加のデレーティングが必要となる場合があります。

その他の機能 (つづき)

プリバイアス・スタートアップ

LMZ22003 は、出力がプリバイアスされた状態から正しくスタートアップします。このようなスタートアップ状態は、スタートアップ・シーケンス中に異なる電源ライン間に電流経路が存在することがある複数ライン論理アプリケーションで一般的に見られます。以下に、このモードでの正しい振る舞いを示します。トレース1では、イネーブルが High 状態です。トレース2は、1.5V のプリバイアス状態から 3.3V に上昇しています。トレース3では、 C_{SS} によって立ち上がり時間が決定されています。

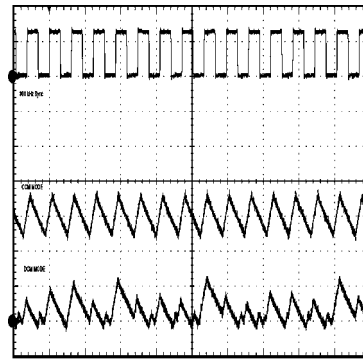
Pre-Biased Startup



不連続モードと連続モード

軽負荷時、レギュレータは不連続モード (DCM) で動作します。負荷電流が臨界導通点を超えると、レギュレータは連続モード (CCM) で動作します。CCM の場合、スイッチング・サイクル全体を通して電流がインダクタを流れ、オフ時間中もゼロになりません。DCM での動作時は、インダクタ電流が平均値に維持され、 I_{out} と等しくなります。エミュレート電流モード制御方式を使用した場合、インダクタ電流は通常の振る舞いを見せません。この動作モード時は通常、出力電圧リップルが増加します。

次に、CCM (上側) と DCM 動作モードの波形の比較を示します。

CCM and DCM Operating Modes
 $V_{IN} = 12V, V_O = 3.3V, I_O = 3A/0.3A \ 2 \mu\text{sec/div}$ 

DCM/CCM 境界を求める概算式は、次のとおりです。

$$I_{DCB} \doteq V_O \times (V_{IN} - V_O) / (2 \times 3.3 \mu\text{H} \times f_{SW(\text{CCM})} \times V_{IN}) \quad (13)$$

モジュール内部のインダクタは $3.3 \mu\text{H}$ です。この値は、低入力電圧と高入力電圧のアプリケーション間でバランスを取るために選択しました。インダクタの影響を受ける主なパラメータは、インダクタ・リップル電流の振幅 (I_{LR}) です。 I_{LR} は、以下のように計算できます。

$$I_{LR P-P} = V_O \times (V_{IN} - V_O) / (3.3 \mu\text{H} \times f_{SW} \times V_{IN}) \quad (14)$$

V_{IN} は最大入力電圧を示し、 f_{SW} は通常 812kHz です。

$I_O = I_L$ として出力電流 I_O を求めた場合、 I_{LR} の上側と下側のピーク値を求められます。

代表的なアプリケーション回路図

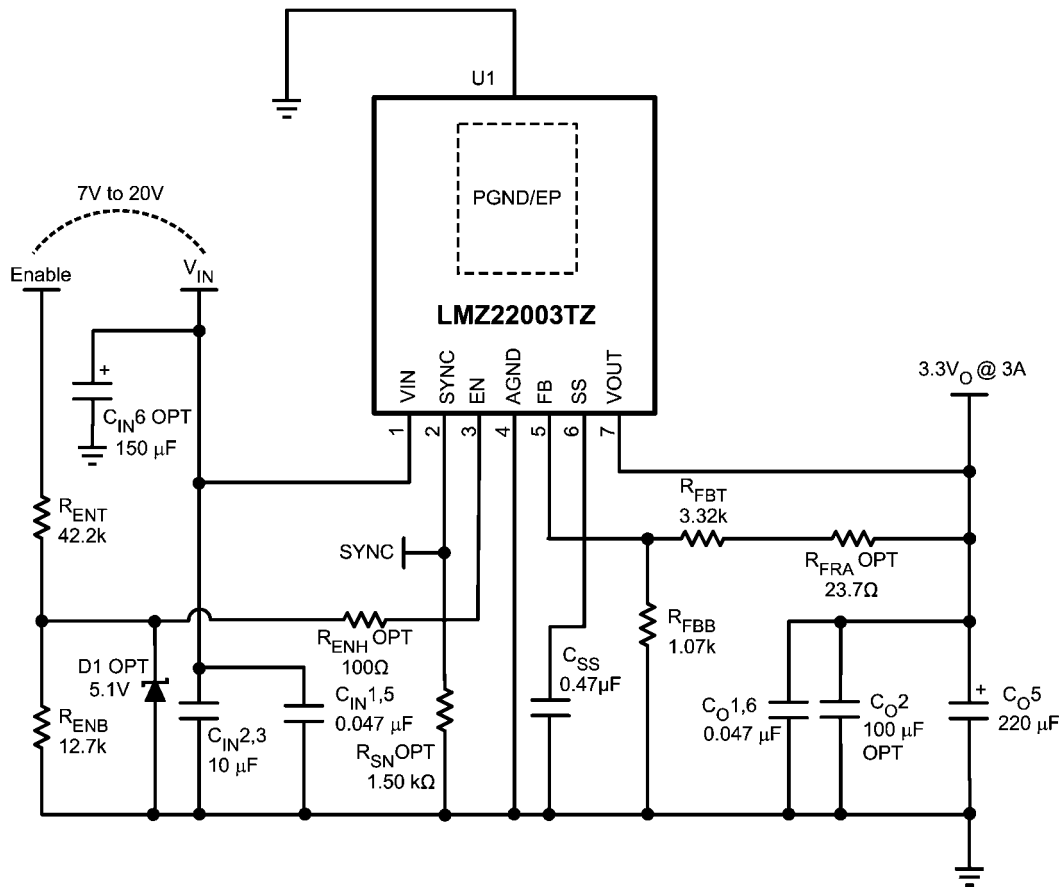
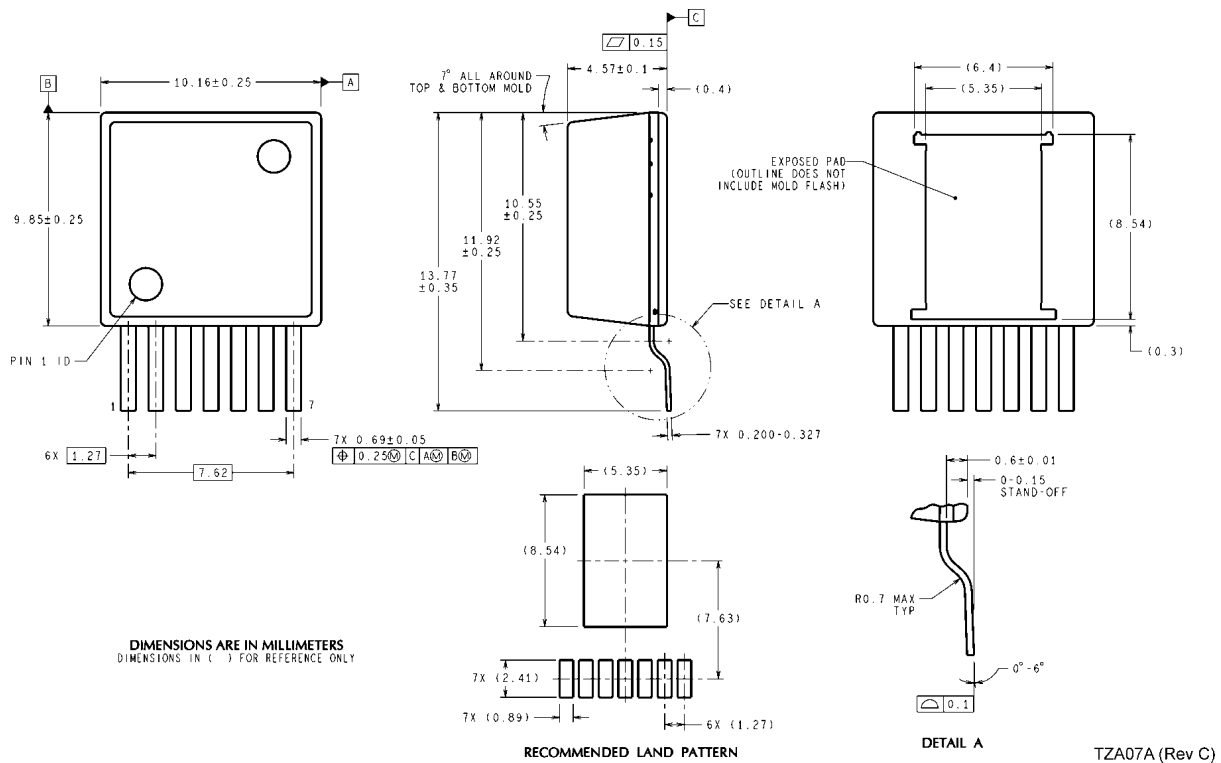


Figure 4.

Table 1. 代表的なアプリケーションの部品表

Ref Des	Description	Case Size	Manufacturer	Manufacturer P/N
U1	SIMPLE SWITCHER ®	TO-PMOD-7	National Semiconductor	LMZ22003TZ
C _{in} 1,5	0.047 µF, 50V, X7R	1206	Yageo America	CC1206KRX7R9BB473
C _{in} 2,3	10 µF, 50V, X7R	1210	Taiyo Yuden	UMK325BJ106MM-T
C _{in} 6 (OPT)	CAP, AL, 150µF, 50V	Radial G	Panasonic	EEE-FK1H151P
C _O 1,6	0.047 µF, 50V, X7R	1206	Yageo America	CC1206KRX7R9BB473
C _O 2 (OPT)	100 µF, 6.3V, X7R	1210	TDK	C3225X5R0J107M
C _O 5	220 µF, 6.3V, SP-Cap	(7343)	Panasonic	EEF-UE0J221LR
R _{FBT}	3.32 kΩ	0805	Panasonic	ERJ-6ENF3321V
R _{FBB}	1.07 kΩ	0805	Panasonic	ERJ-6ENF1071V
R _{SN} (OPT)	1.50 kΩ	0805	Vishay Dale	CRCW08051K50FKEA
R _{ENT}	42.2 kΩ	0805	Panasonic	ERJ-6ENF4222V
R _{ENB}	12.7 kΩ	0805	Panasonic	ERJ-6ENF1272V
R _{FRA} (OPT)	23.7Ω	0805	Vishay Dale	CRCW080523R7FKEA
R _{ENH}	100 Ω	0805	Vishay Dale	CRCW0805100RFKEA
C _{SS}	0.47 µF, ±10%, X7R, 16V	0805	AVX	0805YC474KAT2A
D1(OPT)	5.1V, 0.5W	SOD-123	Diodes Inc.	MMSZ5231BS-7-F

外形寸法図 特記のない限り inches (millimeters)



7-Lead TZA Package
NS Package Number TZA07A

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務を負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2011 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

本資料に掲載されているすべての回路の使用に起因する第三者の特許権その他の権利侵害に関して、弊社ではその責を負いません。また掲載内容は予告無く変更されることがありますのでご了承ください。

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上