

LP38512

*LP38512-1.8 1.5A Fast-Transient Response Low-Dropout Linear Voltage
Regulator with Error Flag*



Literature Number: JAJSAJ1

LP38512-1.8

1.5A 高速過渡応答、エラー・フラグ機能内蔵、 低ドロップアウト・リニア電圧レギュレータ

概要

LP38512-1.8 高速過渡応答低ドロップアウト電圧レギュレータは、デジタル・コア電源に要求される高い AC および DC 精度を満たす最高レベルの性能を実現します。LP38512-1.8 は独自の制御ループにより、入力電圧変動および負荷要求の変動にきわめて高速な応答を可能にします。入力電圧変動、負荷変動、全温度範囲 (-40 ~ +125) に対して $\pm 2.5\%$ の出力電圧 DC 精度が保証されます。LP38512-1.8 は 2.5V、3.3V、5.0V 電源レールからの入りに最適で、10 μF セラミック・コンデンサで安定し、1.8V 出力を内蔵します。エラー・フラグ機能により出力電圧を監視し、出力電圧が公称値より $\pm 15\%$ 以上低下すると、システム・プロセッサに出力電力の低下を通知します。LP38512-1.8 は、サーバ、ルータ、変換機、基地局といったハイインテンシブなアプリケーションに見られる高性能のデジタル・コア向けの ASIC、DSP、FPGA の要求を満たす優れた過渡特性を提供します。

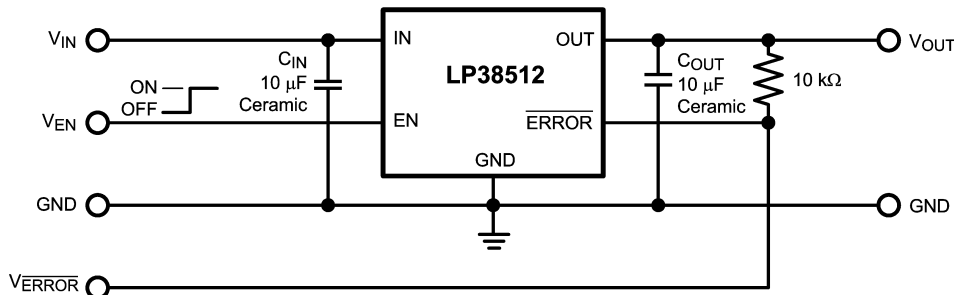
特長

- 2.25V ~ 5.5V の入力電圧範囲
- 1.8V 固定出力電圧
- 1.5A 出力負荷電流
- 入力電圧変動、負荷変動、全温度範囲 (-40 ~ +125) に対して $\pm 2.5\%$ 精度
- 10 μF セラミック・コンデンサで安定
- 10mA ~ 1.5A の出力電圧負荷レギュレーションは 0.20%
- イネーブル・ピン
- Error フラグによる出力電圧のステータス表示
- シャットダウン時の待機時電流が 1 μA
- 100kHz での PSRR が 40dB
- 過熱 / 過電流保護
- TO-263 および TO-263 薄型表面実装パッケージ

アプリケーション

- デジタル・コア向け ASIC、FPGA、DSP
- サーバ
- ルータおよび変換機
- 基地局
- ストレージ・エリア・ネットワーク (SAN)
- DDR2 メモリ

代表的なアプリケーション

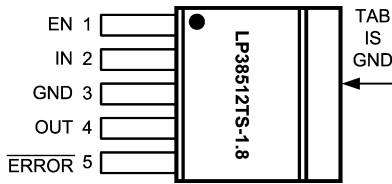


製品情報

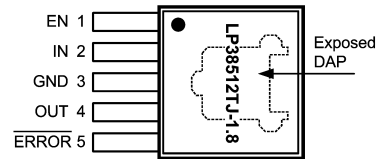
TABLE 1. Package Marking and Ordering Information

Output Voltage	Order Number	Package Type	Package Marking	Supplied As:
1.8	LP38512TJ-1.8	TO263-5 THIN	LP38512TJ-1.8	Rail
	LP38512TJX-1.8	TO263-5 THIN	LP38512TJ-1.8	Tape and Reel
	LP38512TS-1.8	TO263-5	LP38512TS-1.8	Rail
	LP38512TSX-1.8	TO263-5	LP38512TS-1.8	Tape and Reel

ピン配置図



Top View
TO-263 5 Pin Package



Top View
TO-263 THIN 5 Pin Package

ピン説明 (TO-263 および TO-263 薄型パッケージ)

ピン番号	ピン名	機能
1	EN	イネーブル。High にすると、出力がイネーブルになり、Low にすると出力がディスエーブルになります。このピンには内部バイアスがなく、入力電圧に接続するか、またはアクティブに駆動する必要があります。
2	IN	電源入力ピン
3	GND	グラウンド
4	OUT	レギュレート電圧出力ピン
5	$\overline{\text{ERROR}}$	$\overline{\text{ERROR}}$ フラグ。High レベルであると、 V_{OUT} が公称規定電圧の 15% (V_{OUT} 降下) 以内であることを示します。
TAB/DAP	TAB/DAP	TO-263 TAB および TO-263 THIN DAP は、デバイスから外部ヒートシンクに熱を逃がすための放熱用接続として使用されます。TAB/DAP はデバイス・ピン 3 と内部で接続され、電気的なグラウンド接続でもあります。

絶対最大定格 (Note 1)

このデバイスの軍用規格品は提供されません。本データシートには軍用・航空宇宙用の規格は記載されていません。関連する電気的信頼性試験方法の規格を参照ください。

接合部温度範囲	- 65 ~ + 150
ハンダ付け実装温度 (Note 3)	
TO-220、ウェーブ	260、10s
TO-263	235、30s
ESD 定格 (Note 2)	± 2kV
消費電力 (Note 4)	内部制限
入力ピン電圧 (最大)	- 0.3V ~ + 6.0V
イネーブル・ピン電圧 (最大)	- 0.3V ~ + 6.0V
出力ピン電圧 (最大)	- 0.3V ~ + 6.0V
ERROR ピン電圧 (最大)	0.3V ~ + 6.0V
I _{OUT} (最大)	内部制限

動作定格 (Note 1)

入力電源電圧、V _{IN}	2.25V ~ 5.5V
イネーブル入力電圧、V _{EN}	0.0V ~ 5.5V
ERROR ピン電圧	0.0V ~ V _{IN}
出力電流 (DC)	0mA ~ 1.5A
接合部温度 (Note 4)	- 40 ~ + 125

電気的特性

特記のない限り、以下の規格は V_{IN} = 2.5V、I_{OUT} = 10mA、C_{IN} = 10μF、C_{OUT} = 10μF、V_{EN} = V_{IN} を条件としています。標準字体で記載されたリミット値は T_J = 25 の場合に限り、太字で記載されたリミット値は - 40 ~ + 125 の接合部温度 (T_J) 範囲にわたって適用されます。最小リミット値および最大リミット値は、試験、設計、または統計上の相関関係により保証されています。代表値 (Typ) は T_J = 25 での最も標準的なパラメータ値を表しますが、参考として示す以外の目的はありません。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
V _{OUT}	Output Voltage Tolerance (Note 7)	2.25V ≤ V _{IN} ≤ 5.5V 10 mA ≤ I _{OUT} ≤ 1.5A	-1.0 -2.5	0	+1.0 +2.5	%
ΔV _{OUT} /ΔV _{IN}	Output Voltage Line Regulation (Notes 5, 7)	2.25V ≤ V _{IN} ≤ 5.5V	-	0.02 0.06	-	%/V
ΔV _{OUT} /ΔI _{OUT}	Output Voltage Load Regulation (Notes 6, 7)	10 mA ≤ I _{OUT} ≤ 1.5A	-	0.25 0.40	-	%/A
V _{DO}	Dropout Voltage (Note 8)	I _{OUT} = 1.5A	-	250	340 400	mV
I _{GND}	Ground Pin Current, Output Enabled	I _{OUT} = 10 mA ERROR pin = GND	-	7.5	11 12	mA
		I _{OUT} = 1.5A ERROR pin = GND	-	9.5	13 14	
	Ground Pin Current, Output Disabled	V _{EN} = 0.50V ERROR pin = GND	-	0.1	3.5 12	μA
I _{SC}	Short Circuit Current	V _{OUT} = 0V	-	2.5	-	A

Enable Input

V _{EN(ON)}	Enable ON Threshold	V _{EN} rising from 0.50V until V _{OUT} = ON	0.90 0.80	1.20	1.50 1.60	V
V _{EN(OFF)}	Enable OFF Threshold	V _{EN} falling from 1.60V until V _{OUT} = OFF	0.60 0.50	1.00	1.40 1.50	
V _{EN(HYS)}	Enable Hysteresis	V _{EN(ON)} - V _{EN(OFF)}	-	200	-	mV
t _{d(OFF)}	Turn-off delay	Time from V _{EN} < V _{EN(OFF)} to V _{OUT} = OFF, I _{LOAD} = 1.5A	-	1	-	μs
t _{d(ON)}	Turn-on delay	Time from V _{EN} > V _{EN(ON)} to V _{OUT} = ON, I _{LOAD} = 1.5A	-	25	-	
I _{EN}	Enable Pin Current	V _{EN} = V _{IN}	-	1	-	nA
		V _{EN} = 0V	-	-1	-	

電氣的特性 (つづき)

特記のない限り、以下の規格は $V_{IN} = 2.5V$ 、 $I_{OUT} = 10mA$ 、 $C_{IN} = 10\mu F$ 、 $C_{OUT} = 10\mu F$ 、 $V_{EN} = V_{IN}$ を条件としています。標準字体で記載されたリミット値は $T_J = 25$ の場合に限りです。太字で記載されたリミット値は $-40 \sim +125$ の接合部温度 (T_J) 範囲にわたって適用されます。最小リミット値および最大リミット値は、試験、設計、または統計上の相関関係により保証されています。代表値 (Typ) は $T_J = 25$ での最も標準的なパラメータ値を表しますが、参考として示す以外の目的はありません。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
ERROR Flag						
V_{TH}	ERROR Flag Threshold (Note 9)	V_{OUT} rising threshold where ERROR Flag goes high	78	90	98	%
		V_{OUT} falling threshold where ERROR Flag goes low	74	85	93	
$V_{ERROR(SAT)}$	ERROR Flag Saturation Voltage	$I_{SINK} = 100 \mu A$	-	12.5	45	mV
I_{lk}	ERROR Flag Pin Leakage Current	$V_{ERROR} = 5.5V$	-	1	-	nA
t_d	ERROR Flag Delay time		-	1	-	μs
AC Parameters						
PSRR	Ripple Rejection	$V_{IN} = 2.5V$ $f = 120Hz$	-	73	-	dB
		$V_{IN} = 2.5V$ $f = 1 kHz$	-	73	-	
e_n	Output Noise Density	$f = 120Hz$	-	2	-	nV/\sqrt{Hz}
	Output Noise Voltage	$BW = 100Hz - 100kHz$	-	75	-	μV (RMS)
Thermal Characteristics						
T_{SD}	Thermal Shutdown	T_J rising	-	165	-	$^{\circ}C$
ΔT_{SD}	Thermal Shutdown Hysteresis	T_J falling from T_{SD}	-	10	-	
θ_{J-A}	Thermal Resistance Junction to Ambient (Note 4)	TO-263 and TO-263 THIN	-	60	-	$^{\circ}C/W$
θ_{J-C}	Thermal Resistance Junction to Case	TO-263 and TO-263 THIN	-	3	-	$^{\circ}C/W$

Note 1: 絶対最大定格とは、デバイスに破壊を生じさせる可能性がある上限または下限値のことです。動作定格は、デバイスの意図する動作条件を示し、特定の性能のリミット値を保証するものではありません。保証されている仕様および条件については、「電氣的特性」を参照してください。

Note 2: 人体モデルでは、100pFのコンデンサから1.5k の抵抗を通して各ピンに放電させます。試験はJESD22-A114に基づいて行います。

Note 3: 表面実装デバイス (SMD) パッケージのリフロー・プロファイルおよび条件については、JEDEC J-STD-020Cを参照してください。特記のない限り、温度および時間はSn-Pb (STD)のみを対象としています。

Note 4: デバイスの動作は、周囲温度 (T_A)、消費電力 (P_D)、動作時の最大許容接合部温度 ($T_{J(MAX)}$)、およびパッケージの熱抵抗 (θ_{JA}) に基づいて評価し、必要に応じてデレーティングする必要があります。

Note 5: 出力電圧のライン・レギュレーションは、入力側の電圧の変化 (V_{IN}) による出力電圧の公称値からの変化 (V_{OUT}) として定義されます。

Note 6: 出力電圧のロード・レギュレーションは、出力側の負荷電流の変化 (I_{OUT}) による出力電圧の公称値からの変化 (V_{OUT}) として定義されます。

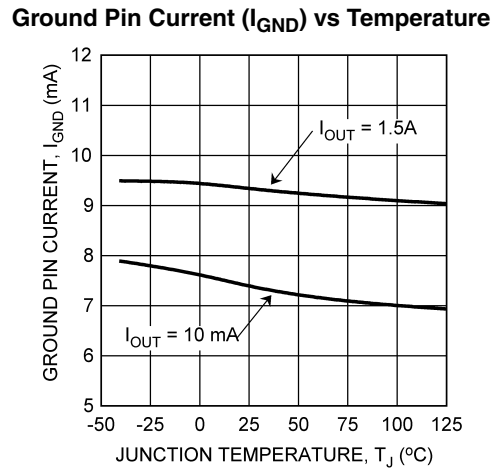
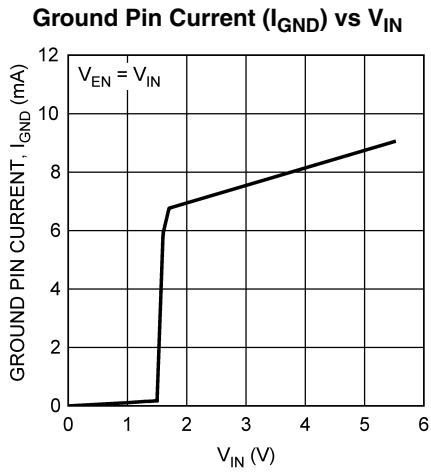
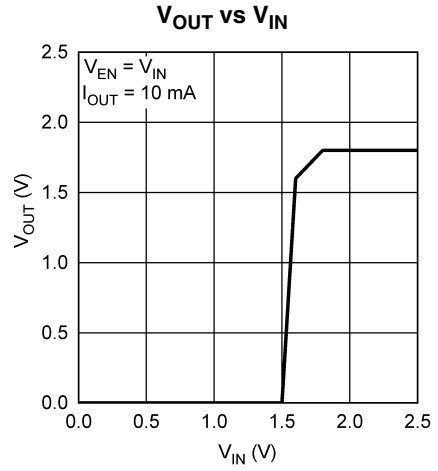
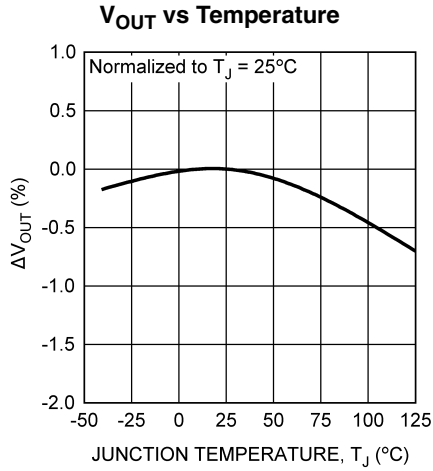
Note 7: ラインおよびロード・レギュレーションの仕様には、代表値のみが示されています。ラインおよびロード・レギュレーションのリミット値は、許容出力電圧の仕様に含まれています。

Note 8: ドロップアウト電圧は、出力電圧が公称値より2%下降する最小の入出力電圧差として定義されています。LP38512-1.8では、最小 V_{IN} 動作電圧が制約因子になります。

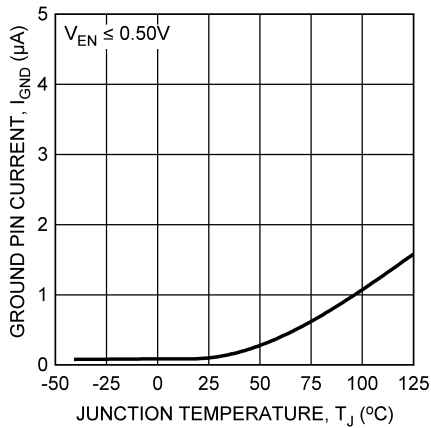
Note 9: ERRORフラグのスレッシュホールドは、公称規定出力電圧の割合 (パーセント) として指定されています。「アプリケーション情報」を参照してください。

代表的な性能特性

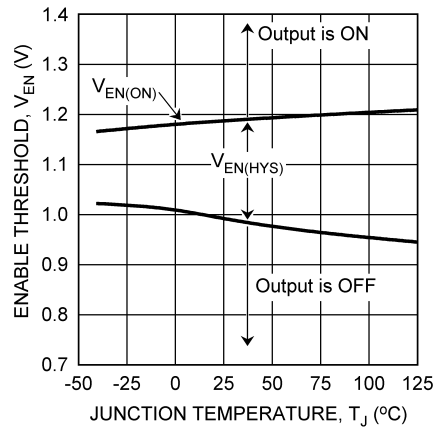
特記のない限り、以下の規格は $T_J = 25^\circ\text{C}$ 、 $V_{IN} = 2.5\text{V}$ 、 $V_{EN} = V_{IN}$ 、 $C_{IN} = 10\mu\text{F}$ 、 $C_{OUT} = 10\mu\text{F}$ 、 $I_{OUT} = 10\text{mA}$ を条件としています。



Ground Pin Current (I_{GND}) vs Temperature, $V_{EN} = 0.5\text{V}$

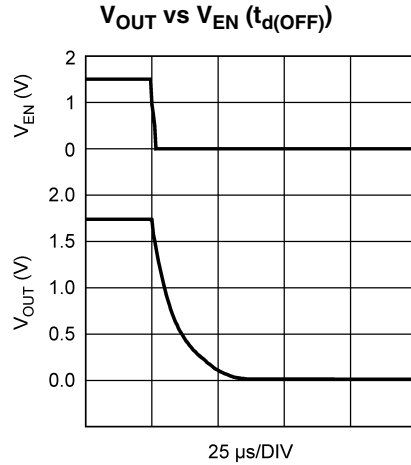
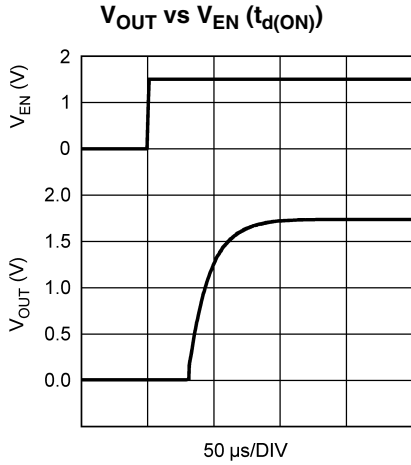


Enable Thresholds vs Temperature

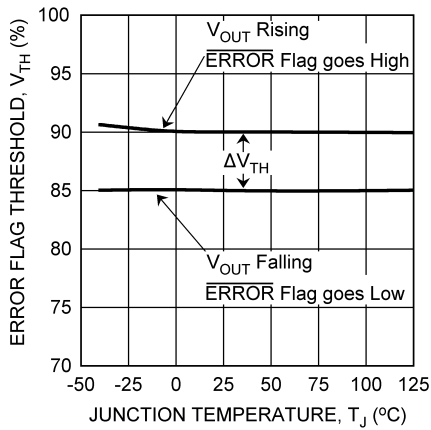


代表的な性能特性 (つぎ)

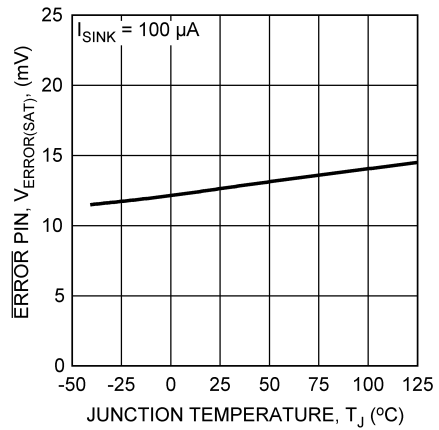
特記のない限り、以下の規格は $T_J = 25^\circ\text{C}$ 、 $V_{IN} = 2.5\text{V}$ 、 $V_{EN} = V_{IN}$ 、 $C_{IN} = 10\mu\text{F}$ 、 $C_{OUT} = 10\mu\text{F}$ 、 $I_{OUT} = 10\text{mA}$ を条件としています。



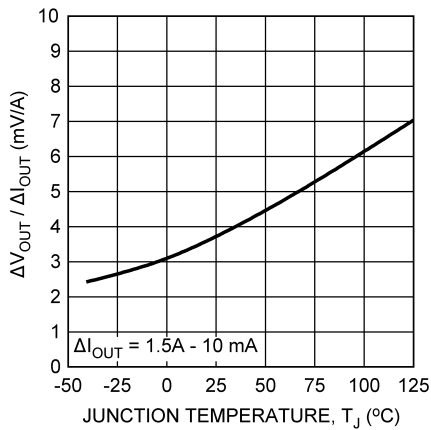
V_{OUT} ERROR Flag Threshold vs Temperature



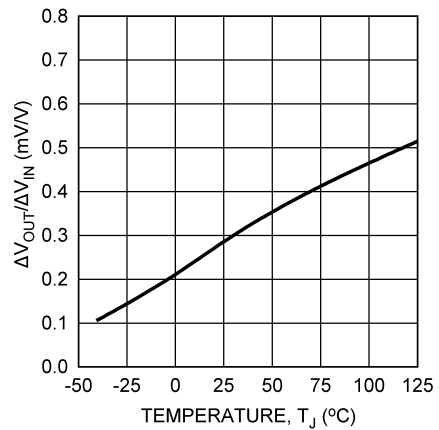
ERROR Flag Low vs Temperature



Load regulation vs Temperature



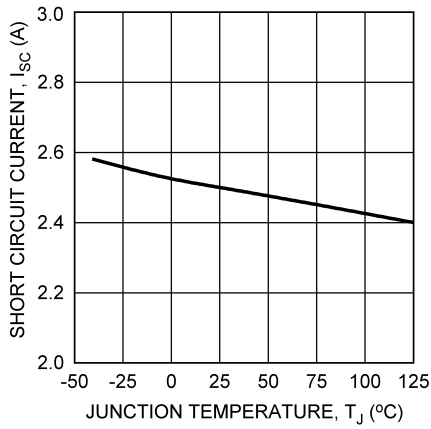
Line Regulation vs Temperature



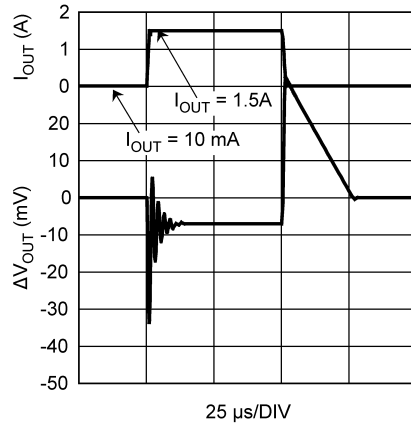
代表的な性能特性 (つづき)

特記のない限り、以下の規格は $T_J = 25^\circ\text{C}$ 、 $V_{IN} = 2.5\text{V}$ 、 $V_{EN} = V_{IN}$ 、 $C_{IN} = 10\mu\text{F}$ 、 $C_{OUT} = 10\mu\text{F}$ 、 $I_{OUT} = 10\text{mA}$ を条件としています。

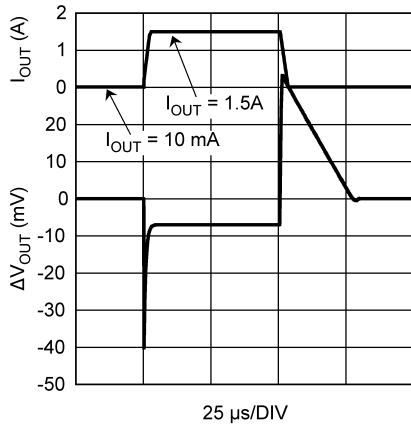
Current Limit vs Temperature



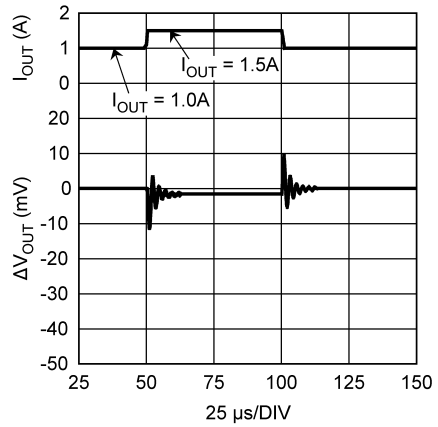
Load Transient, 10 mA to 1.5A
 $C_{OUT} = 10\mu\text{F}$ Ceramic



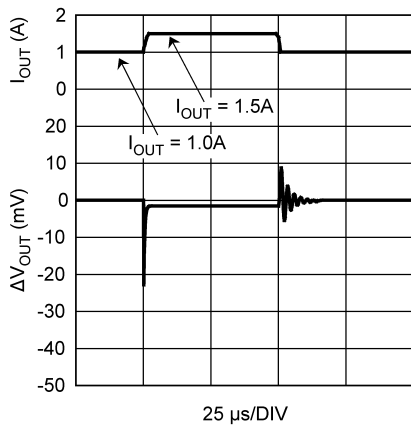
Load Transient, 10 mA to 1.5A
 $C_{OUT} = 10\mu\text{F}$ Ceramic + 100 μF Aluminum



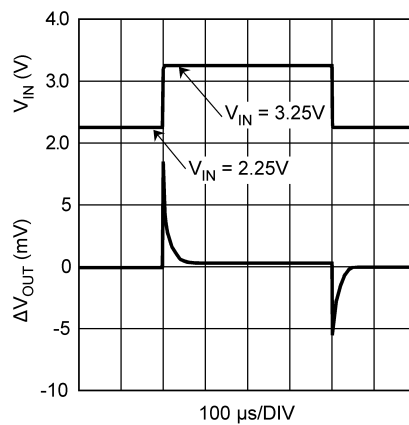
Load Transient, 500 mA to 1.5A
 $C_{OUT} = 10\mu\text{F}$ Ceramic



Load Transient, 500 mA to 1.5A
 $C_{OUT} = 10\mu\text{F}$ Ceramic + 100 μF Aluminum

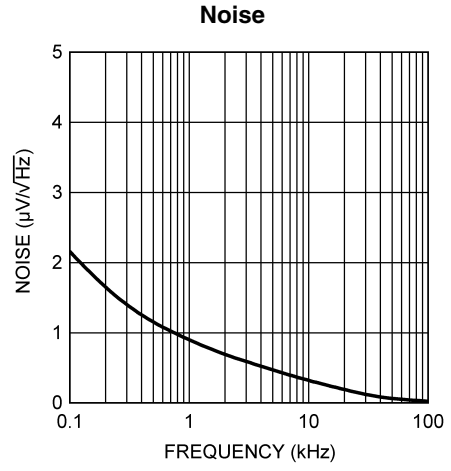
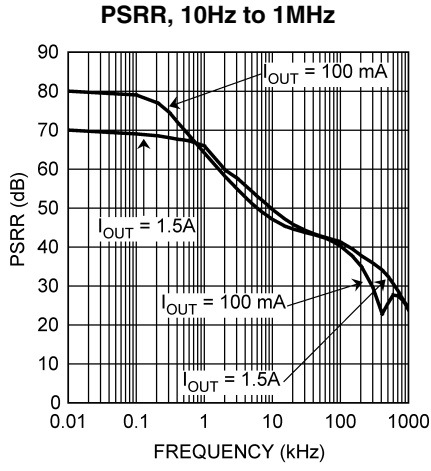


Line Transient

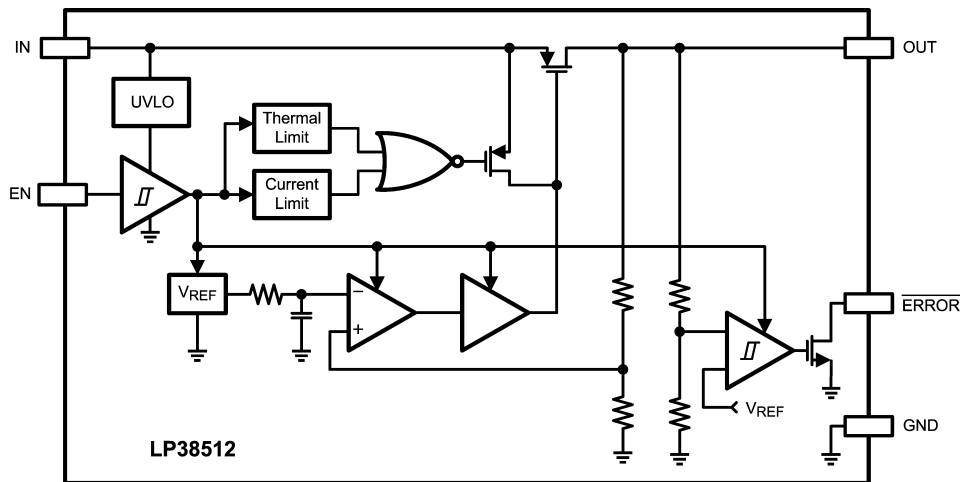


代表的な性能特性 (つづき)

特記のない限り、以下の規格は $T_J = 25^\circ\text{C}$ 、 $V_{IN} = 2.5\text{V}$ 、 $V_{EN} = V_{IN}$ 、 $C_{IN} = 10\mu\text{F}$ 、 $C_{OUT} = 10\mu\text{F}$ 、 $I_{OUT} = 10\text{mA}$ を条件としています。



ブロック図



アプリケーション情報

外付けコンデンサ

他の低ドロップアウト・レギュレータと同様に、安定した動作を得るためには外付けコンデンサが必要です。デバイスの性能を引き出すために適切な外部コンデンサを選択してください。

入力コンデンサ

10 μ F 以上のセラミック入力コンデンサが必要です。あらゆる負荷電流や動作条件でデバイスを汎用的に使うには、10 μ F セラミック入力コンデンサが満足のいく性能を発揮します。

出力コンデンサ

ループの安定性のため、出力ピンでは 10 μ F 以上のセラミック・コンデンサが必要です。デバイスからの距離が 1cm 未満の位置に配置し、その他の電流は一切流れない配線パターンを使用して出力ピンとグラウンド・ピンに直接接続する必要があります。10 μ F 以上のセラミックという条件を満たしていれば、追加容量に対する制限は一切ありません。

動作温度範囲および電圧範囲に対する容量変化率が $\pm 20\%$ と小さい、X7R 特性 (温度範囲 - 55 ~ + 125 で容量変化率 $\pm 15\%$) および X5R 特性 (温度範囲 - 55 ~ + 85 で容量変化率 $\pm 15\%$) の誘電体を用いたセラミック・コンデンサの使用を強く推奨します。当然ですが、電圧定格と容量定格が同じ場合、X7R 品 / X5R 品は Z5U/Y5V 品より寸法が大きく、また価格も高くなります。

Z5U 特性 (温度範囲 + 10 ~ + 85 で容量変化率 - 56% ~ + 22%)、Y5V 特性 (温度範囲 - 30 ~ + 85 で容量変化率 - 82% ~ + 22%) の誘電体を用いたセラミック・コンデンサは、印加する電圧によって容量が大きく低下するため、推奨しません。一般的な Z5U および Y5V タイプのセラミック・コンデンサは、定格電圧の 1/2 の電圧を印加したときに、容量は定格容量の 60% 低下します。また、Z5U と Y5V は温度の影響も大きく、温度範囲の上限または下限で 50% 以下の容量となります。

逆方向電圧

出力ピンの電圧が入力ピンの電圧より高い場合に逆方向電圧状態が存在します。通常このような状態は、 V_{IN} が突然低下し、 C_{OUT} には入力電圧と出力電圧を逆転させる十分な電荷が残っ

ている場合に発生します。それほど一般的ではないものの、代替電圧源が出力に接続されている場合もあります。

2 通りの電流経路が可能であり、逆方向電圧状態では出力ピンから入力ピンに向けて逆に電流が流れます。

V_{IN} が High で制御回路が駆動され、かつインナー・ピン電圧が $V_{EN(ON)}$ のスレッシュホールドを超えると、制御回路は出力電圧のレギュレートを開始します。入力電圧が出力電圧より小さいため、制御回路はパス素子のゲートをフルオン状態まで駆動し、出力電圧が低下しはじめます。この状態で、出力ピンから入力ピンに向けて逆電流が流れます。その値は、パス素子のオン抵抗 $R_{DS(ON)}$ と入力と出力電圧の差のみで決まります。最大 1000 μ F の出力コンデンサまでならば電流が急速に減衰するため、この方法によって放電してもデバイスを損傷することはありません。ただし、定常的な逆電流は避けてください。

LP38512 の内部 PFET パス要素には、固有の寄生ダイオードが存在しています。通常動作時には、入力電圧は出力電圧より高く、寄生ダイオードは逆バイアス状態です。ただし、出力電力と入力電力の差が 500mV (typ) を超えた場合、寄生ダイオードは順方向バイアスとなり、出力ピンからダイオードを通り、入力ピンに電流が流れます。寄生ダイオードを流れる電流は、1A 連続および 5A ピーク未満に制限されていなければなりません。

レギュレータの負荷のリターン側が負電源に接続される \pm 両電源システムで使用する場合は、出力ピンはグラウンドにダイオード・クランプしなければなりません。この保護にはショットキ・ダイオードを使用することを推奨します。

短絡保護機能

LP38512 は短絡保護機能を備えており、過電流状態が起こると短絡制御ループが速やかに出力バス・トランジスタの PMOS を遮断します。PMOS を介した電源出力経路がシャットダウンされると、平均消費電力がサーマル・シャットダウン回路を動作させて長い周期での繰り返しオン / オフを自動制御するようになるまでの間、短絡制御ループが短い周期で出力を繰り返しオン / オフします。消費電力の計算については、「消費電力 / 放熱」の項を参照してください。

アプリケーション情報 (つづき)

イネーブル動作

Enable ON スレッシュホールドは通常 1.2V、OFF スレッシュホールドは通常 1.0V です。信頼性の高い動作を実現するには、イネーブル・ピンの電圧の上は最大 $V_{EN(ON)}$ スレッシュホールドを上回り、下は最小 $V_{EN(OFF)}$ スレッシュホールドを下回らなければなりません。イネーブルのスレッシュホールドには、高いノイズ耐性を実現するために、通常 200mV のヒステリシスを持たせてあります。

イネーブル・ピン (EN) にはデフォルトの状態を設定するためのプルアップ回路やプルダウン回路は内蔵されていないため、アクティブまたはパッシブにこのピンを終端する必要があります。

イネーブル・ピンがシングルエンド・デバイス (ディスクリート・トランジスタなど) から駆動される場合、正常な動作のために、 V_{IN} にプルアップ抵抗を接続するか、またはグラウンドにプルダウン抵抗を接続する必要があります。EN ピンのデフォルトの状態を設定するプルアップ抵抗またはプルダウン抵抗として、1k ~ 100k の抵抗を使用できます。抵抗値については、浮遊容量に加え、外部シングルエンド・デバイスの漏れ電流を抑制できるものを選択してください。

イネーブル・ピンを (CMOS フルスイング・コンパレータ出力のように) アクティブ High またはアクティブ Low で駆動できる場合には、プルアップ抵抗またはプルダウン抵抗は必要ありません。

イネーブル機能が不要の場合は、隣接する V_{IN} ピンに直接このピンを接続します。

イネーブル・ピンの状態も $\overline{\text{ERROR}}$ フラグの動作に影響します。イネーブル・ピンが High であると、レギュレータ制御ループがアクティブになり、 $\overline{\text{ERROR}}$ フラグによって出力電圧の状態が通知されます。イネーブル・ピンが Low になると、レギュレータ制御ループはシャットダウン状態になり、出力がターンオフされ、ただちに $\overline{\text{ERROR}}$ フラグ・ピンは強制的に Low になります。

 $\overline{\text{ERROR}}$ フラグの動作

LP38512 イネーブル・ピンが High の場合、出力の低下が公称出力電圧の 15% (typ) を上回ると、 $\overline{\text{ERROR}}$ フラグ・ピンにロジック Low の信号が発生します。この出力電圧の低下の原因として、低入力電圧、過電流制限、または熱的制限 (サーマルリミット) が考えられます。このフラグには、ヒステリシスが組み込まれています。ERROR フラグがロジック High 状態に戻るには、出力電圧が公称出力電圧の 10% (typ) 以内まで上昇する必要があります。イネーブル・ピンを Low にすると、 $\overline{\text{ERROR}}$ フラグ・ピンも強制的に Low になるので、この点についても注意してください。

内部の $\overline{\text{ERROR}}$ フラグ・コンパレータには、オープン・ドレインの出力段があります。したがって、 $\overline{\text{ERROR}}$ ピンは外部プルアップ抵抗が必要です。プルアップ抵抗の値は 10k ~ 1M の範囲にします。内部寄生ダイオードを流れる電流によって、予期しない動作が生じる恐れがあるため、ERROR フラグ・ピンは V_{IN} より高い電圧源にはプルアップしないでください。この機能を使用しない場合は、ERROR フラグはグラウンドに接続しなければなりません。

Figure 1 のタイミング図で、 $\overline{\text{ERROR}}$ フラグと出力電圧との関係を示します。

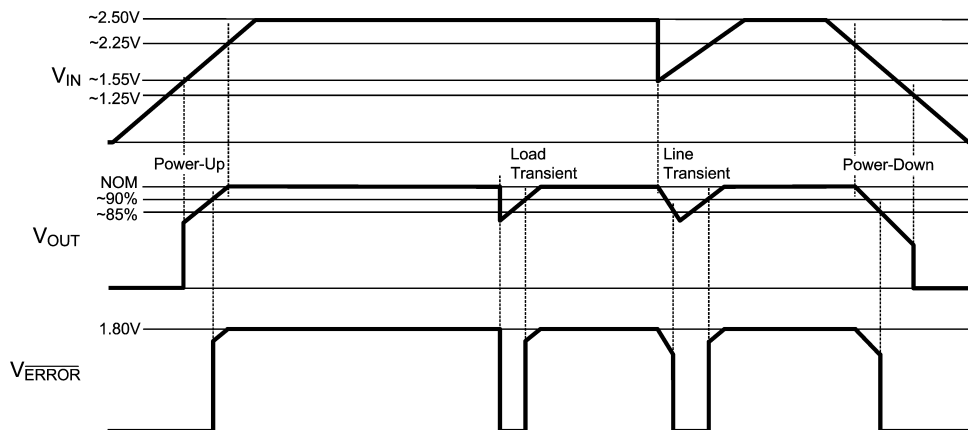


FIGURE 1. $\overline{\text{ERROR}}$ Flag Operation, see Typical Application

アプリケーション情報 (つづき)

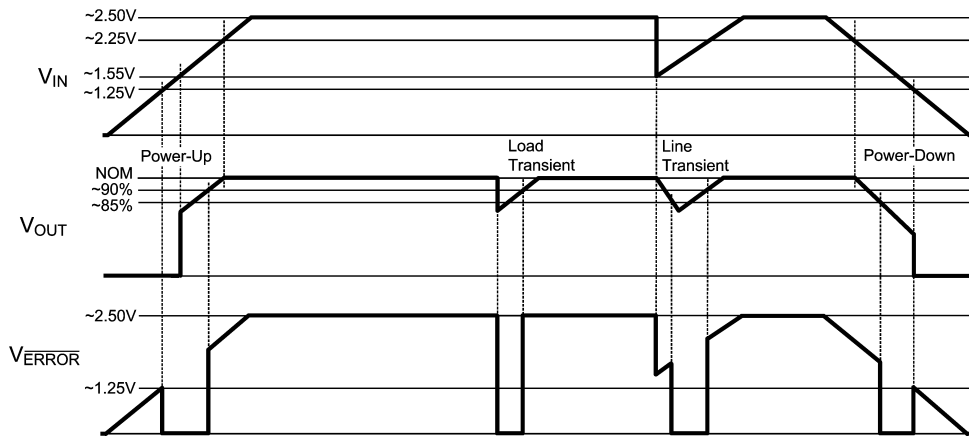


FIGURE 2. ERROR Flag Operation, biased from V_{IN}

消費電力 / 放熱

最大消費電力 (P_{D(MAX)})、アプリケーションの最大周囲温度 (T_{A(MAX)})、およびパッケージの熱抵抗 (θ_{JA}) によっては、ヒートシンクが必要になる場合があります。考えられるすべての条件下で、接合部温度 (T_J) は「動作定格」で指定された範囲内でなければなりません。デバイスの合計許容損失の概算は、次式で与えられます。

$$P_D = ((V_{IN} - V_{OUT}) \times I_{OUT}) + (V_{IN} \times I_{GND}) \quad (1)$$

I_{GND} はデバイスのグラウンド・ピン電流です (「電気的特性」で規定)。

最大許容接合部温度上昇 (T_J) は、アプリケーションの予想される最大周囲温度 (T_{A(MAX)}) と最大許容接合部温度 (T_{J(MAX)}) に依存します。

$$T_J = T_{J(MAX)} - T_{A(MAX)} \quad (2)$$

接合部から周囲に対する熱抵抗の最大許容値 θ_{JA} は、次式を用いて求められます。

$$\theta_{JA} = T_J / P_{D(MAX)} \quad (3)$$

TO-263 パッケージの放熱

TO-263 パッケージおよび薄型 TO-263 パッケージは、プリント基板の銅箔をヒートシンクとして使用します。パッケージのタブまたは DAP 部分を放熱のために銅箔にハンダ付けします。Figure 3 に、35 μm 厚の銅箔を用いた一般的なプリント基板で、放熱のために銅箔エリアにはレジストを塗布していない場合の、銅箔の面積に対する TO-263 パッケージの θ_{JA} 特性を示します。

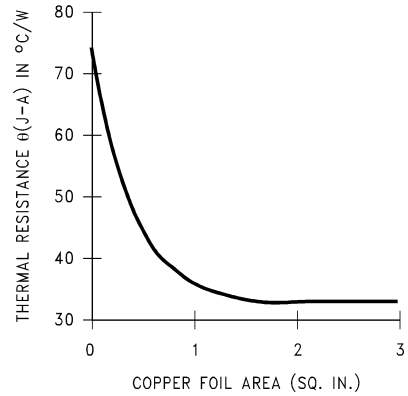


FIGURE 3. θ_{JA} vs Copper (1 Ounce) Area for TO-263 package

図に示すように、銅領域の面積が 1 平方インチを超えると、ほとんど性能が上がりません。また、TO-263 パッケージを 2 層のプリント基板に実装したときの θ_{JA} の最小値は、同図からわかるように 32 °C/W です。

Figure 4 に、θ_{JA} を 35 °C/W、最大接合部温度を 125 °C とそれぞれ仮定したときの、周囲温度に対する TO-263 パッケージの最大許容損失を示します。

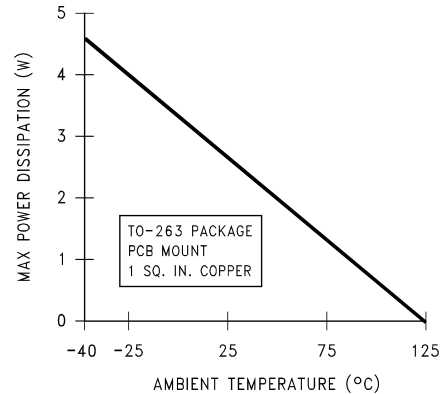
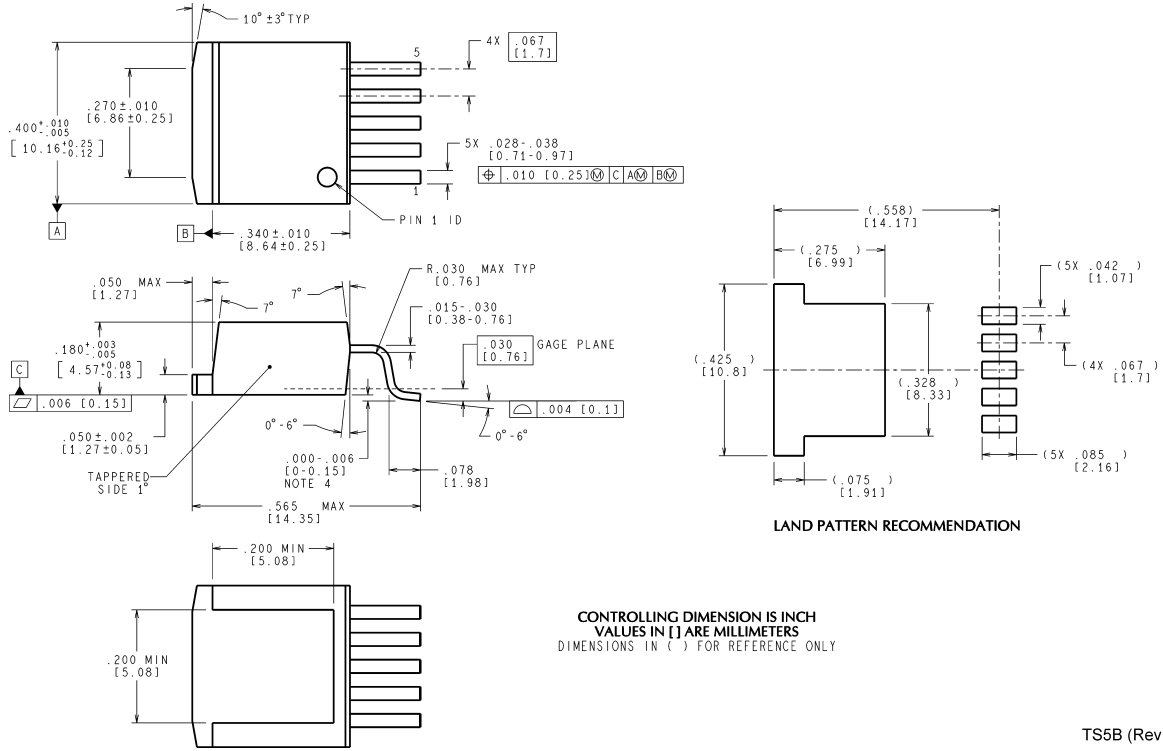


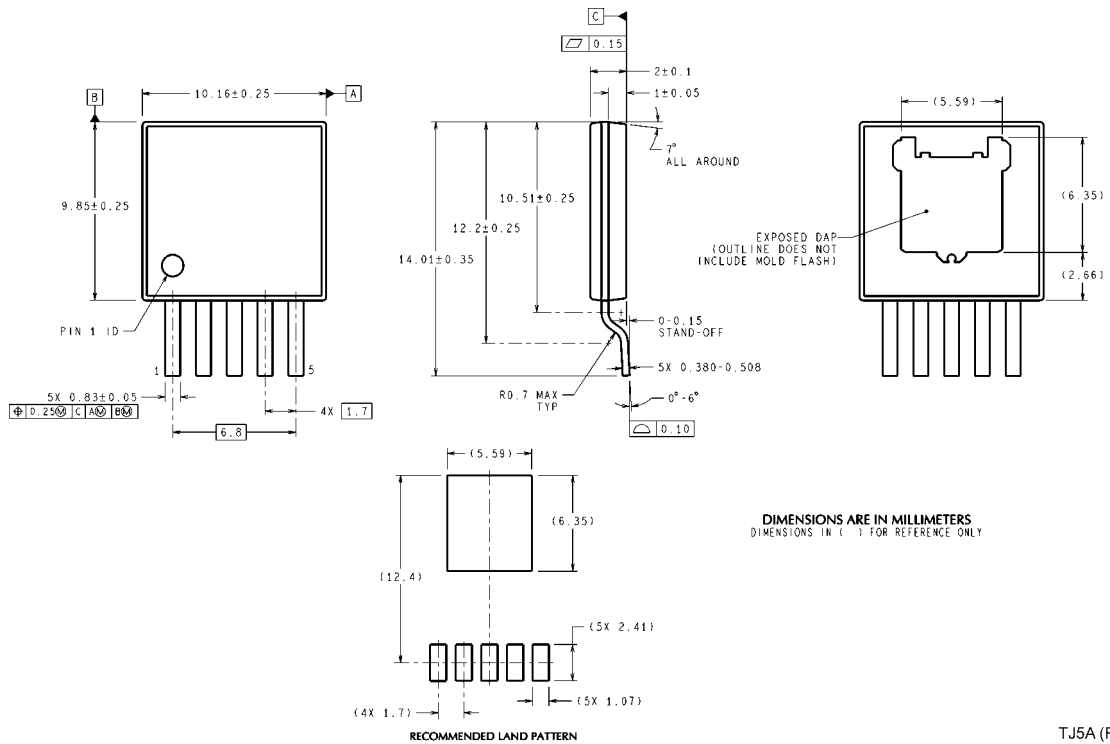
FIGURE 4. Maximum Power Dissipation vs Ambient Temperature for TO-263 Package

外形寸法図 特記のない限り inches (millimeters)



TO-263, Molded, 5-Lead, 0.067in (1.7mm) Pitch, Surface Mount Package
NS Package Number TS5B

TS5B (Rev D)



TO-263 THIN, Molded, 5-Lead, 1.7mm Pitch, Surface Mount Package
NS Package Number TJ5A

単位は millimeters

TJ5A (Rev E)

このドキュメントの内容はナショナル セミコンダクター社（以下ナショナル）製品の関連情報として提供されます。ナショナルは、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナルがナショナルの製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナルは製品適用の援助や購入者の製品設計に対する義務を負いかねます。ナショナルの部品を使用した製品および製品適用の責任は購入者にあります。ナショナルの製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナルとの取引条件で規定される場合を除き、ナショナルは一切の義務を負わないものとし、また、ナショナルの製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナルの製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。ここで、

生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター社の商標または登録商標です。一部のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2008 National Semiconductor Corporation
製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上