

MCF8329A センサレス・フィールド・オリエンテッド制御 (FOC) の 3 相 BLDC ゲート・ドライバ

1 特長

- センサレス モーター制御アルゴリズムを統合した 3 相 BLDC モーター ドライバ
 - コード不要のシングル シャント フィールド オリエンテッド制御
 - 最大 1.8 kHz (電氣的周波数) をサポート
 - フラックス減衰制御をサポート
 - 順方向および逆方向の巻線のサポート
 - アナログ、PWM、周波数、または I²C ベースの制御入力
 - 構成可能なモーターの起動と停止のオプション
 - オプションの閉ループ速度、電力、電流制御、変調インデックス制御
 - 構成可能な 5 点リファレンス プロファイルをサポート
 - 電圧サージ防止の保護機能により過電圧を防止
 - 自動デッドタイム補償により音響性能を向上
 - アンペアあたりの最大トルク (MTPA) をサポート
 - オフライン モーター逆起電力測定
 - DACOUT を使用した可変監視
- 65V 対応の 3 相ゲートドライバ
 - 3 個のハイサイドおよび 3 個のローサイド N チャネル MOSFET を駆動、動作電圧 4.5~60V
 - 100% の PWM デューティ サイクルをサポート
 - ブートストラップ方式のゲートドライバアーキテクチャ
 - 最大ピークソース/シンク電流: 1A/2A
- 電流検出アンプを内蔵
 - 可変ゲイン (5、10、20、40V/V)
- 低消費電力スリープモード
 - V_{VM} = 24V、T_A = 25°C で 5μA (最大値)
- 速度ループの精度: 内部クロックの場合に 3% 未満
- 構成可能な不揮発性メモリ (EEPROM) にデバイス構成を保存
- 低インダクタンスのモーターをサポートするため、最大 75kHz の PWM 周波数に対応
- VREG に接続された AVDD で、高精度 LDO (AVDD) 3.3V±3%、50mA をサポート
- 独立したドライバ シャットダウンパス (DRVOFF)
- スペクトラム拡散により EMI を軽減
- 各種保護機能を内蔵
 - 電源低電圧誤動作防止 (UVLO)
 - モーター ロック検出 (3 つの異なる種類)
 - 過電流保護 (OCP)
 - サーマル シャットダウン (TSD)
 - フォルト状況表示ピン (nFAULT)

- I²C インターフェイスによるフォルト診断 (オプション)

2 アプリケーション

- ブラシレス DC (BLDC) モーター・モジュール
- コードレス掃除機
- 洗浄機と食器洗い機ポンプ
- 電気器具のファンとポンプ
- コードレスの庭園機器および電動工具、芝刈り機

3 概要

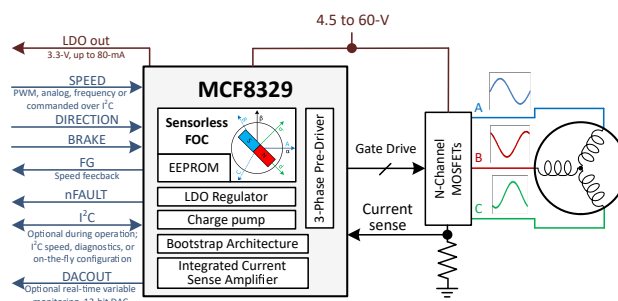
MCF8329A は、ブラシレス DC モーター (BLDC) または永久磁石同期モーター (PMSM) を駆動するための、シングルチップでコードフリーのセンサレス FOC ソリューションとなります。MCF8329A には 3 つのハーフブリッジゲートドライバがあり、それぞれがハイサイドとローサイドの N チャネル パワー MOSFET を駆動できます。このデバイスは、内部のチャージポンプを使用して適切なゲート駆動電圧を生成し、ブートストラップ回路を使用してハイサイド MOSFET をオンさせます。100% デューティサイクルをサポートするためにトリクルチャージポンプを備えています。MCF8329A は単一電源で動作でき、4.5V~60V の広い入力電源電圧範囲に対応します。

アルゴリズム構成は、不揮発性 EEPROM に保存されるため、構成後はデバイスをスタンドアロンで動作できます。単一の外部シャント抵抗をサポートする内蔵電流センシングアンプを使用して、モーター電流を検出します。MCF8329A は、本デバイス自身、モーター、システムをフォルトイベントから保護するための多くの保護機能を内蔵しています。

製品情報⁽¹⁾

部品番号	パッケージ	本体サイズ (公称)
MCF8329A1IREER	VQFN (36)	5.00mm × 4.00mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



概略回路図



目次

1 特長.....	1	7.6 EEPROM アクセスと I ² C インターフェイス.....	82
2 アプリケーション.....	1	7.7 EEPROM (不揮発性) レジスタ・マップ.....	89
3 概要.....	1	7.8 RAM (揮発性) レジスタ・マップ.....	137
4 改訂履歴.....	2	8 アプリケーションと実装.....	192
5 ピン構成および機能.....	3	8.1 アプリケーション情報.....	192
6 仕様.....	6	8.2 代表的なアプリケーション.....	192
6.1 絶対最大定格.....	6	9 電源に関する推奨事項.....	202
6.2 ESD 定格 (通信機器).....	7	9.1 バルク容量.....	202
6.3 推奨動作条件.....	8	10 レイアウト.....	203
6.4 熱に関する情報 (1 パッケージ).....	8	10.1 レイアウトのガイドライン.....	203
6.5 電気的特性.....	9	10.2 レイアウト例.....	204
6.6 スタンダード モードとファースト モードの SDA およ び SCL バスの特性.....	15	10.3 熱に関する注意事項.....	205
6.7 代表的な特性.....	17	11 デバイスおよびドキュメントのサポート.....	206
7 詳細説明.....	18	11.1 ドキュメントのサポート.....	206
7.1 概要.....	18	11.2 サポート・リソース.....	206
7.2 機能ブロック図.....	19	11.3 商標.....	206
7.3 機能説明.....	20	11.4 静電気放電に関する注意事項.....	206
7.4 デバイスの機能モード.....	78	11.5 用語集.....	206
7.5 外部インターフェイス.....	79	12 メカニカル、パッケージ、および注文情報.....	206

4 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	リビジョン	注:
November 2023	*	初版

5 ピン構成および機能

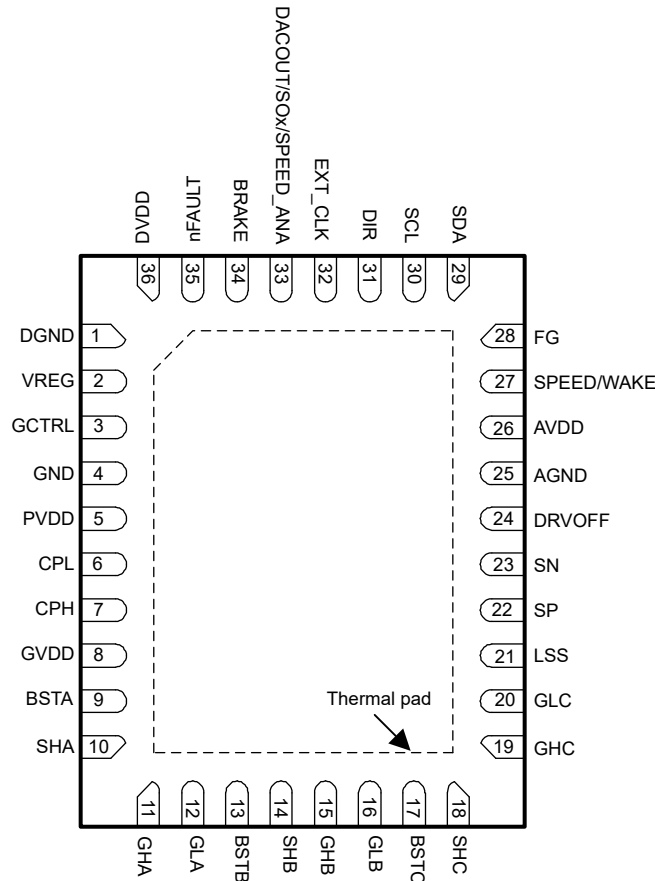


図 5-1. MCF8329A 36 ピン VQFN (露出サーマルパッド付き) 上面図

表 5-1. ピンの機能

ピン 名称	36 ピン パッケージ MCF8329A1I	タイプ (1)	説明
AGND	25	GND	デバイスのアナログ グランド。
AVDD	26	PWR	3.3V レギュレータ出力。X5R または X7R、0.1µF、6.3V セラミック コンデンサを AVDD ピンと AGND ピンの間に接続します。このレギュレータは、最大 50mA の電流を外部に供給できます (AVDD が VREG に短絡されている場合)。コンデンサの電圧定格を、ピンの通常動作電圧の 2 倍以上とすることを推奨します。
BRAKE	34	I	High → モーターにブレーキをかける。 Low → 通常動作 使用しない場合、10kΩ の抵抗を介して GND に接続します。
BSTA	9	O	ブートストラップ出力ピン。X5R または X7R、1µF、25V セラミック コンデンサを BSTA ピンと SHA ピンの間に接続します。
BSTB	13	O	ブートストラップ出力ピン。X5R または X7R、1µF、25V セラミック コンデンサを BSTB ピンと SHB ピンの間に接続します。
BSTC	17	O	ブートストラップ出力ピン。X5R または X7R、1µF、25V セラミック コンデンサを BSTC ピンと SHC ピンの間に接続します。
CPH	7	PWR	チャージポンプのスイッチング ノード。X5R または X7R、PVDD 定格セラミック コンデンサを CPH ピンと CPL ピンの間に接続します。コンデンサの電圧定格を、ピンの通常動作電圧の 2 倍以上とすることを推奨します。
CPL	6	PWR	

表 5-1. ピンの機能 (続き)

ピン 名称	36 ピン パッケージ MCF8329A11	タイプ (1)	説明
DACOUT/S Ox/ SPEED_AN A	33	I/O	多目的ピン。DAC 出力、電流検出アンプ出力、アナログリファレンス入力のいずれかとして構成できます。
DGND	1	GND	デバイス デジタル グランド
DIR	31	I	モーターの回転方向。 Low の場合、位相駆動シーケンスは OUT A → OUT C → OUT B High の場合、位相駆動シーケンスは OUT A → OUT B → OUT C 使用しない場合、10kΩ の抵抗を介して GND に接続します。
DRVOFF	24	I	独立したドライバ シャットダウンパス。DRVOFF を High にプルすると、ゲートドライバをプルダウン状態にすることで、すべての外部 MOSFET がターンオフされます。この信号は、デジタルおよび制御コアをバイパスおよびオーバーライドします。
DVDD	36	PWR	1.5V 内部レギュレータ出力。X5R または X7R、1μF、6.3V セラミック コンデンサを DVDD ピンと DGND ピンの間に接続します。
EXT_CLK	32	I	外部クロック基準モードの外部クロック基準入力。
FG	28	O	モーター速度インジケータ出力。オープンドレイン出力には、1.8V~5V への外部プルアップ抵抗が必要です。そのピン機能を使わない場合でも、外部プルアップ抵抗を接続する必要があります。
GCTRL	3	O	VREG ピンを介してデジタル サブシステムに電流を供給するためのレギュレータとして使用される外部 MOSFET のゲート制御。この機能は、デバイス内部の消費電力を低減するのに役立ちます。
GHA	11	O	ハイサイド ゲートドライバ出力。ハイサイド パワー MOSFET のゲートに接続します。
GHB	15	O	ハイサイド ゲートドライバ出力。ハイサイド パワー MOSFET のゲートに接続します。
GHC	19	O	ハイサイド ゲートドライバ出力。ハイサイド パワー MOSFET のゲートに接続します。
GLA	12	O	ローサイド ゲートドライバ出力。ローサイド パワー MOSFET のゲートに接続します。
GLB	16	O	ローサイド ゲートドライバ出力。ローサイド パワー MOSFET のゲートに接続します。
GLC	20	O	ローサイド ゲートドライバ出力。ローサイド パワー MOSFET のゲートに接続します。
GND	4	GND	デバイスの電源グランド
GVDD	8	PWR	ゲートドライバの電源出力。X5R または X7R、10μF 以上の 30V 定格セラミック ローカル コンデンサを GVDD ピンと GND ピンの間に接続します。C _{BSTx} の 10 倍を上回る容量値と、ピンの通常動作電圧の 2 倍以上の電圧定格を推奨します。
LSS	21	PWR	ローサイド ソースピン。外部ローサイド MOSFET のすべてのソースをここに接続します。このピンはローサイド ゲートドライバのシンク パスであり、ローサイド MOSFET の VDS 電圧と VSEN_OCP 電圧を監視するための入力として機能します。
nFAULT	35	O	フォルト インジケータ。このピンは、フォルト条件によってロジック Low にプルされます。オープンドレイン出力には、1.8V~5V への外部プルアップ抵抗が必要です。そのピン機能を使わない場合でも、外部プルアップ抵抗を接続する必要があります。
PVDD	5	PWR	ゲートドライバの電源入力。ブリッジ電源に接続します。X5R または X7R、0.1μF、PVDD の 2 倍を超える定格のセラミック コンデンサと 10μF を超えるローカル コンデンサを PVDD ピンと GND ピンの間に接続します。コンデンサの電圧定格を、ピンの通常動作電圧の 2 倍以上とすることを推奨します。
SCL	30	I	I ² C クロック入力
SDA	29	I/O	I ² C データライン
SHA	10	I/O	ハイサイド ソースピン。ハイサイド パワー MOSFET のソースに接続します。このピンは VDS 監視用入力であり、ハイサイド ゲートドライバのシンクのための出力です。
SHB	14	I/O	ハイサイド ソースピン。ハイサイド パワー MOSFET のソースに接続します。このピンは VDS 監視用入力であり、ハイサイド ゲートドライバのシンクのための出力です。
SHC	18	I/O	ハイサイド ソースピン。ハイサイド パワー MOSFET のソースに接続します。このピンは VDS 監視用入力であり、ハイサイド ゲートドライバのシンクのための出力です。

表 5-1. ピンの機能 (続き)

ピン 名称	36 ピン パッケージ MCF8329A1I	タイプ (1)	説明
SN	23	I	電流検出アンプ入力。電流シャント抵抗の低電位側に接続します。
SP	22	I	ローサイド電流シャントアンプ入力。ローサイド パワー MOSFET のソースと電流シャント抵抗の高電位側に接続します。
SPEED/ WAKE	27	I	マルチファンクション入力。 デバイス スリープ / ウェーク入力。 デバイス制御入力。アナログ、PWM、周波数方式のリファレンス (速度、電力、電流、変調インデックス) 入力をサポートしています。
VREG	2	PWR	内部 DVDD LDO の電圧レギュレータ入力電源。AVDD または外部 3~5.5V に接続します。X5R または X7R、0.1μF、6.3V セラミック コンデンサを VREG ピンと DGND ピンの間に接続します。
放熱パッド	-	PWR	GND に接続する必要があります。

(1) I = 入力、O = 出力、GND = グランド ピン、PWR = 電源、NC = 未接続

6 仕様

6.1 絶対最大定格

動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
電源ピン電圧	PVDD	-0.3	65	V
ブートストラップ ピン電圧	BSTx	-0.3	80	V
ブートストラップ ピン電圧	SHx を基準とした BSTx	-0.3	20	V
ブートストラップ ピン電圧	GHx を基準とした BSTx	-0.3	20	V
チャージ ポンプ ピン電圧	CPL, CPH	-0.3	V _{GVDD}	V
グラウンド ピン間の電圧差	GND, DGND, AGND	-0.3	0.3	V
電圧レギュレータ ピン電圧 (VREG)	VREG	-0.3	6	V
ゲート制御ピン電圧 (GCTRL)	GCTRL	-0.3	7	V
ゲートドライバレギュレータピン電圧	GVDD	-0.3	20	V
デジタルレギュレータピン電圧	DVDD	-0.3	1.7	V
アナログレギュレータピン電圧	AVDD	-0.3	4	V
ロジックピン電圧	BRAKE, DRVOFF, DIR, EXT_CLK, SCL, SDA, SPEED/WAKE, DACOUT/SOx/SPEED_ANA	-0.3	6	V
オープンドレイン ピン出力電圧	nFAULT, FG	-0.3	6	V
ハイサイド ゲート駆動ピン電圧	GHx	-8	80	V
過渡 500ns ハイサイド ゲート駆動ピン電圧	GHx	-10	80	V
ハイサイド ゲート駆動ピン電圧	SHx を基準とした GHx	-0.3	20	V
ハイサイド ソースピン電圧	SHx	-8	70	V
過渡 500ns ハイサイド ソースピン電圧	SHx	-10	72	V
ローサイド ゲート駆動ピン電圧	LSS を基準とした GLx	-0.3	20	V
過渡 500ns ローサイド ゲート駆動ピン電圧 ⁽²⁾	LSS を基準とした GLx	-1	20	V
ローサイド ゲート駆動ピン電圧	GVDD を基準とした GLx		0.3	V
過渡 500ns ローサイド ゲート駆動ピン電圧	GVDD を基準とした GLx		1	V
ローサイド ソース検出ピン電圧	LSS	-1	1	V
過渡 500ns ローサイド ソース検出ピン電圧	LSS	-10	8	V
ゲート駆動電流	GHx, GLx	内部的に制限	内部的に制限	A
シャント アンプ入力ピン電圧	SN, SP	-1	1	V
過渡 500ns シャント アンプ入力ピン電圧	SN, SP	-10	8	V
周囲温度、T _A		-40	125	°C
接合部温度、T _J		-40	150	°C
保管温度、T _{stg}		-65	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの恒久的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。
- (2) GLx - LSS が負である場合、500ns の間、最大 5A に耐えます。

6.2 ESD 定格 (通信機器)

			値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 (1)	±2000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 準拠 (2)	±750	

- (1) JEDEC のドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
- (2) JEDEC のドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

6.3 推奨動作条件

動作温度範囲内 (特に記述のない限り)

			最小値	公称値	最大値	単位
V _{PVDD}	電源電圧	PVDD	4.5		60	V
V _{PVDD_RAMP}	電源投入時の電源電圧ランプレート	PVDD			30	V/us
V _{BST}	SHx を基準とするブートストラップピンの電圧	SPEED/WAKE = High、出力はスイッチング	4		20	V
I _{AVDD} (1)	レギュレータの外部負荷電流 (AVDD を VREG に接続)	AVDD			50	mA
I _{TRICKLE}	トリクルチャージポンプの外部負荷電流	BSTx			2	μA
V _{VREG}	VGEG ピンの電圧	VREG	2.2		5.5	V
V _{IN}	ロジック入力電圧	BRAKE、DRVOFF、DIR、EXT_CLK、SPEED/WAKE、SDA、SCL	0		5.5	V
f _{PWM}	PWM 周波数		0		75	kHz
V _{OD}	オープンドレインプルアップ電圧	FG、nFAULT			5.5	V
I _{OD}	オープンドレイン出力電流	nFAULT			-10	mA
I _{GS} (1)	総平均ゲート駆動電流 (ローサイドとハイサイドを合わせて)	I _{GHx} 、I _{GLx}			30	mA
V _{SHSL}	SHx ピンのスルーレート				4	V/ns
C _{BOOT}	BSTx と SHx との間のコンデンサ				4.7 ⁽²⁾	μF
C _{GVDD}	GVDD と GND との間のコンデンサ				130	μF
T _A	動作時周囲温度		-40		125	°C
T _J	動作時接合部温度		-40		150	°C

(1) 消費電力および温度の制限に従う必要があります。

(2) C_{BSTx} > 4.7μF については、ブートダイオード (DBOOT) を流れる電流を制限する必要があります。

6.4 熱に関する情報 (1 パッケージ)

熱評価基準 (1)		MCF8329A	
		REE (VQFN)	
		36	
			単位
R _{θJA}	接合部から周囲への熱抵抗	37.7	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	23.3	°C/W
R _{θJB}	接合部から基板への熱抵抗	16	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	3.8	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	16	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗	5	°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーションレポートを参照してください。

6.5 電気的特性

4.5V \leq V_{PVDD} \leq 60V、-40°C \leq T_J \leq 150°C (特に記述のない限り)。標準値には T_A = 25°C、V_{PVDD} = 24V が適用されます。

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源 (PVDD、GVDD、AVDD、DVDD、VREG、GCTRL)						
I _{PVDDQ}	PVDD スリープ モード電流	V _{PVDD} = 24V、V _{SPEED/WAKE} = 0、T _A = 25°C、AVDD を VREG に接続	3	5		μA
		V _{SPEED/WAKE} = 0、T _A = 125°C、AVDD を VREG に接続	3.5	6		μA
I _{PVDDS}	PVDD スタンバイ モード電流	V _{PVDD} = 24V、V _{SPEED/WAKE} < V _{EN_SB} 、DRVOFF = Low、T _A = 25°C、AVDD を VREG に接続	25	28		mA
		V _{SPEED/WAKE} < V _{EN_SB} 、DRVOFF = Low、AVDD を VREG に接続	25	28		mA
I _{PVDD}	PVDD アクティブ モード電流	V _{PVDD} = 24V、V _{SPEED/WAKE} > V _{EX_SL} 、PWM_FREQ_OUT = 0011b (25kHz)、T _J = 25°C、FET もモーターも未接続、AVDD を VREG に接続	28	30		mA
		V _{PVDD} = 24V、V _{SPEED/WAKE} > V _{EX_SL} 、PWM_FREQ_OUT = 0011b (25kHz)、FET もモーターも未接続、AVDD を VREG に接続	28	30		mA
		V _{PVDD} = 8V、V _{SPEED/WAKE} > V _{EX_SL} 、PWM_FREQ_OUT = 0011b (25kHz)、T _J = 25°C、FET もモーターも未接続、AVDD は VREG に未接続、VREG = 3.3V (外部)	8.5	14.1		mA
		V _{PVDD} = 24V、V _{SPEED/WAKE} > V _{EX_SL} 、PWM_FREQ_OUT = 0011b (25kHz)、FET もモーターも未接続、AVDD は VREG に未接続、VREG = 3.3V (外部)	8.5	11.1		mA
I _{VREG}	VREG ピン アクティブ モード電流	V _{SPEED/WAKE} > V _{EX_SL} 、PWM_FREQ_OUT = 0011b (25kHz)、VREG を AVDD に接続			25	mA
I _{LBSx}	ブートストラップ ピンのリーク電流	V _{BSTx} = V _{SHx} = 60V、V _{GVDD} = 0V、V _{SPEED/WAKE} = Low	5	10	16	μA
I _{LBS_TRAN}	ブートストラップ ピンのアクティブ モードの過渡リーク電流	GLx = GHx = 20kHz でスイッチング、FET 未接続	60	115	300	μA
V _{GVDD_RT}	GVDD ゲートドライバレギュレータ電圧 (室温)	V _{PVDD} \geq 40V、I _{GS} = 10mA、T _J = 25°C	11.8	13	15	V
		22V \leq V _{PVDD} \leq 40V、I _{GS} = 30mA、T _J = 25°C	11.8	13	15	V
		8V \leq V _{PVDD} \leq 22V、I _{GS} = 30mA、T _J = 25°C	11.8	13	15	V
		6.75V \leq V _{PVDD} \leq 8V、I _{GS} = 10mA、T _J = 25°C	11.8	13	14.5	V
		4.5V \leq V _{PVDD} \leq 6.75V、I _{GS} = 10mA、T _J = 25°C	2* V _{PVDD} - 1		13.5	V

4.5V ≤ V_{PVDD} ≤ 60V、-40°C ≤ T_J ≤ 150°C (特に記述のない限り)。標準値には T_A = 25°C、V_{PVDD} = 24V が適用されます。

パラメータ		テスト条件	最小値	標準値	最大値	単位
V _{GVDD}	GVDD ゲートドライバレギュレータ電圧	V _{PVDD} ≥ 40V、I _{GS} = 10mA	11.5		15.5	V
		22V ≤ V _{PVDD} ≤ 40V、I _{GS} = 30mA	11.5		15.5	V
		8V ≤ V _{PVDD} ≤ 22V、I _{GS} = 30mA	11.5		15.5	V
		6.75V ≤ V _{PVDD} ≤ 8V、I _{GS} = 10mA	11.5		14.5	V
		4.5V ≤ V _{PVDD} ≤ 6.75V、I _{GS} = 10mA	2 * V _{PVDD} - 1.4		13.5	V
V _{AVDD_RT}	AVDD アナログレギュレータ電圧 (室温)	V _{PVDD} ≥ 6V、0mA ≤ I _{AVDD} ≤ 30mA、T _J = 25°C	3.26	3.3	3.33	V
		V _{PVDD} ≥ 6V、30mA ≤ I _{AVDD} ≤ 80mA、T _J = 25°C	3.2	3.3	3.4	V
		V _{PVDD} ≤ 6V、0mA ≤ I _{AVDD} ≤ 50mA、T _J = 25°C	3.13	3.3	3.46	V
V _{DVDD}	デジタルレギュレータ電圧	VREG = 3.3V	1.4	1.55	1.65	V
V _{AVDD}	AVDD アナログレギュレータ電圧	V _{PVDD} ≥ 6V、0mA ≤ I _{AVDD} ≤ 80mA	3.2	3.3	3.4	V
		V _{PVDD} ≤ 6V、0mA ≤ I _{AVDD} ≤ 50mA	3.125	3.3	3.5	V
V _{GCTRL}	ゲート制御電圧	V _{PVDD} > 4.5V	4.9	5.7	6.5	V
ゲートドライバ (GHx, GLx, SHx, SLx)						
V _{GSHx_LO}	ハイサイドゲート駆動の Low レベル電圧	I _{GHx} = -100mA、V _{GVDD} = 12V、FET 未接続	0.05	0.11	0.24	V
V _{GSHx_HI}	ハイサイドゲート駆動の High レベル電圧 (V _{BSTx} - V _{GHx})	I _{GHx} = 100mA、V _{GVDD} = 12V、FET 未接続	0.28	0.44	0.82	V
V _{GSLx_LO}	ローサイドゲート駆動の Low レベル電圧	I _{GLx} = -100mA、V _{GVDD} = 12V、FET 未接続	0.05	0.11	0.27	V
V _{GSLx_HI}	ローサイドゲート駆動の High レベル電圧 (V _{GVDD} - V _{GLx})	I _{GLx} = 100mA、V _{GVDD} = 12V、FET 未接続	0.28	0.44	0.82	V
R _{DS(ON)_PU_HS}	ハイサイドプルアップスイッチ抵抗	I _{GHx} = 100mA、V _{GVDD} = 12V	2.7	4.5	8.4	Ω
R _{DS(ON)_PD_HS}	ハイサイドプルダウンスイッチ抵抗	I _{GHx} = 100mA、V _{GVDD} = 12V	0.5	1.1	2.4	Ω
R _{DS(ON)_PU_LS}	ローサイドプルアップスイッチ抵抗	I _{GLx} = 100mA、V _{GVDD} = 12V	2.7	4.5	8.3	Ω
R _{DS(ON)_PD_LS}	ローサイドプルダウンスイッチ抵抗	I _{GLx} = 100mA、V _{GVDD} = 12V	0.5	1.1	2.8	Ω
I _{DRIVEP_HS}	ハイサイドピークソースゲート電流	V _{GSHx} = 12V	550	1000	1575	mA
I _{DRIVEN_HS}	ハイサイドピークシンクゲート電流	V _{GSHx} = 0V	1150	2000	2675	mA
I _{DRIVEP_LS}	ローサイドピークソースゲート電流	V _{GSLx} = 12V	550	1000	1575	mA
I _{DRIVEN_LS}	ローサイドピークシンクゲート電流	V _{GSLx} = 0V	1150	2000	2675	mA
R _{PD_LS}	ローサイドパッシブプルダウン	GLx から LSS	80	100	120	kΩ
R _{PDSA_HS}	ハイサイドセミアクティブプルダウン	GHx から SHx、V _{GSHx} = 2V	8	10	12.5	kΩ
ブートストラップダイオード						
V _{BOOTD}	ブートストラップダイオードの順方向電圧	I _{BOOT} = 100μA			0.8	V
		I _{BOOT} = 100mA			1.6	V
R _{BOOTD}	ブートストラップの動的抵抗 (ΔV _{BOOTD} /ΔI _{BOOT})	I _{BOOT} = 100mA および 50mA	4.5	5.5	9	Ω
ロジックレベル入力 (BRAKE、DIR、EXT_CLK、SCL、SDA、SPEED/WAKE)						
V _{IL}	入力ロジック Low 電圧	AVDD = 3~3.6V			0.25 * AVDD	V

4.5V ≤ V_{PVDD} ≤ 60V、-40°C ≤ T_J ≤ 150°C (特に記述のない限り)。標準値には T_A = 25°C、V_{PVDD} = 24V が適用されます。

パラメータ		テスト条件	最小値	標準値	最大値	単位
V _{IH}	入力ロジック High 電圧	AVDD = 3~3.6V	0.65 * AVDD			V
V _{HYS}	入力ヒステリシス		50	500	800	mV
I _{IL}	入力ロジック Low 電流	AVDD = 3~3.6V	-0.15		0.15	μA
I _{IH}	入力ロジック High 電流	AVDD = 3~3.6V	-0.3		0.1	μA
R _{PD_SPEED}	入力プルダウン抵抗	SPEED/WAKE ピンから GND に対して	0.6	1	1.4	MΩ
ロジックレベル入力 (DRVOFF)						
V _{IL}	入力ロジック Low 電圧				0.8	V
V _{IH}	入力ロジック High 電圧		2.2			V
V _{HYS}	入力ヒステリシス		200	400	650	mV
I _{IL}	入力ロジック Low 電流	ピン電圧 = 0V	-1	0	1	μA
I _{IH}	入力ロジック High 電流	ピン電圧 = 5V	7	20	35	μA
R _{PD_DRVOFF}	入力プルダウン抵抗	DRVOFF から GND に対して	100	200	300	kΩ
オープンドレイン出力 (nFAULT、FG)						
V _{OL}	出力ロジック Low 電圧	I _{OD} = -5mA			0.4	V
I _{OZ}	出力ロジック High 電流	V _{OD} = 3.3V	0		0.5	μA
SPEED 入力 - アナログ モード						
V _{ANA_FS}	アナログ フルスピード電圧		2.95	3	3.05	V
V _{ANA_RES}	アナログ電圧分解能			732		μV
SPEED 入力 - PWM モード						
f _{PWM}	PWM 入力周波数		0.01		95	kHz
Res _{PWM}	PWM 入力分解能	f _{PWM} = 0.01~0.35kHz	11	12	13	ビット
		f _{PWM} = 0.35~2kHz	12	13	14	ビット
		f _{PWM} = 2~3.5kHz	11	11.5	12	ビット
		f _{PWM} = 3.5~7kHz	13	13.5	14	ビット
		f _{PWM} = 7~14kHz	12	12.5	13	ビット
		f _{PWM} = 14~29.2kHz	11	11.5	12	ビット
		f _{PWM} = 29.3~60kHz	10	10.5	11	ビット
		f _{PWM} = 60~95kHz	8	9	10	ビット数
SPEED 入力 - 周波数モード						
f _{PWM_FREQ}	PWM 入力周波数範囲	デューティサイクル = 50%	3		32767	Hz
スリープ モード						
V _{EN_SL}	スリープ モードに移行するためのアナログ電圧	SPEED_MODE = 00b (アナログ モード)			40	mV
V _{EX_SL}	スリープ モードを終了するためのアナログ電圧		2.6			V
t _{DET_ANA}	SPEED/WAKE ピンでウェークアップ信号を検出するために必要な時間	SPEED_MODE = 00b (アナログ モード)、V _{SPEED/WAKE} > V _{EX_SL}	0.5	1	1.5	μs
t _{WAKE}	スリープ モードからのウェークアップ時間	V _{SPEED/WAKE} > V _{EX_SL} から DVDD 電圧利用可能まで、SPEED_MODE = 00b (アナログ モード)		3	5	ms
t _{EX_SL_DR_ANA}	スリープ モードから復帰後、モーターを駆動するために必要な時間	SPEED_MODE = 00b (アナログ モード) V _{SPEED/WAKE} > V _{EX_SL} 、ISD 検出は無効化			30	ms

4.5V ≤ V_{PVDD} ≤ 60V、-40°C ≤ T_J ≤ 150°C (特に記述のない限り)。標準値には T_A = 25°C、V_{PVDD} = 24V が適用されます。

パラメータ		テスト条件	最小値	標準値	最大値	単位
t _{DET_PWM}	SPEED ピンでウェークアップ信号を検出するために必要な時間	SPEED_MODE = 01b (PWM モード) または 11b (周波数モード)、V _{SPEED/WAKE} > V _{IH}	0.5	1	1.5	μs
t _{WAKE_PWM}	スリープ モードからのウェークアップ時間	V _{SPEED/WAKE} > V _{IH} から DVDD 電圧利用可能かつ nFault 解放まで、SPEED_MODE = 01b (PWM モード) または 11b (周波数モード)		3	5	ms
t _{EX_SL_DR_PWM}	スリープ状態から復帰後、モーターを駆動するために必要な時間	SPEED_MODE = 01b (PWM モード) V _{SPEED/WAKE} > V _{IH} . ISD 検出は無効化			30	ms
t _{DET_SL_ANA}	スリープ コマンドを検出するために必要な時間	SPEED_MODE = 00b (アナログ モード) V _{SPEED/WAKE} < V _{EN_SL} 、SLEEP_ENTRY_TIME = 00b または 01b	0.5	1	2	ms
t _{DET_SL_PWM}	スリープ コマンドを検出するために必要な時間	SPEED_MODE = 01b (PWM モード) または 11b (周波数モード)、V _{SPEED/WAKE} < V _{IL} (PWM モードおよび周波数モード)、SLEEP_ENTRY_TIME = 00b	0.035	0.05	0.065	ms
		SPEED_MODE = 01b (PWM モード) または 11b (周波数モード)、V _{SPEED/WAKE} < V _{IL} (PWM モードおよび周波数モード)、SLEEP_ENTRY_TIME = 01b	0.14	0.2	0.26	ms
		SPEED_MODE = 01b (PWM モード) または 11b (周波数モード) または 00b (アナログ モード)、V _{SPEED/WAKE} < V _{IL} (PWM モードおよび周波数モード)、V _{SPEED/WAKE} < V _{EN_SL} (アナログ モード)、SLEEP_ENTRY_TIME = 10b	14	20	26	ms
		SPEED_MODE = 01b (PWM モード) または 11b (周波数モード) または 00b (アナログ モード)、V _{SPEED/WAKE} < V _{IL} (PWM モードおよび周波数モード)、V _{SPEED/WAKE} < V _{EN_SL} (アナログ モード)、SLEEP_ENTRY_TIME = 11b	140	200	260	ms
t _{EN_SL}	スリープ コマンドの検出後、モーターの駆動を停止するために必要な時間	V _{SPEED/WAKE} < V _{EN_SL} (アナログ モード) または V _{SPEED/WAKE} < V _{IL} (PWM および周波数モード)		1	2	ms
スタンバイ モード						
t _{EX_SB_DR_ANA}	スタンバイ モードを終了した後、モーターを駆動するために必要な時間	SPEED_MODE = 00b (アナログ モード) V _{SPEED} > V _{EN_SB} . ISD 検出は無効化			6	ms
t _{EX_SB_DR_PWM}	スタンバイ モードを終了した後、モーターを駆動するために必要な時間	SPEED_MODE = 01b (PWM モード) V _{SPEED} > V _{IH} . ISD 検出は無効化			6	ms
t _{DET_SB_ANA}	スタンバイ モードを検出するために必要な時間	SPEED_MODE = 00b (アナログ モード) V _{SPEED} < V _{EN_SB}	0.5	1	2	ms

4.5V ≤ V_{PVDD} ≤ 60V、-40°C ≤ T_J ≤ 150°C (特に記述のない限り)。標準値には T_A = 25°C、V_{PVDD} = 24V が適用されます。

パラメータ		テスト条件	最小値	標準値	最大値	単位
t _{EN_SB_PWM}	スタンバイ コマンドを検出するために必要な時間	SPEED_MODE = 01b (PWM モード) または 11b (周波数モード)、V _{SPEED} < V _{IL} 、SLEEP_ENTRY_TIME = 00b	0.035	0.05	0.065	ms
		SPEED_MODE = 01b (PWM モード) または 11b (周波数モード)、V _{SPEED} < V _{IL} 、SLEEP_ENTRY_TIME = 01b	0.14	0.2	0.26	ms
		SPEED_MODE = 01b (PWM モード) または 11b (周波数モード)、V _{SPEED} < V _{IL} 、SLEEP_ENTRY_TIME = 10b	14	20	26	ms
		SPEED_MODE = 01b (PWM モード) または 11b (周波数モード)、V _{SPEED} < V _{IL} 、SLEEP_ENTRY_TIME = 11b	140	200	260	ms
t _{EN_SB_DIG}	スタンバイ モードを検出するために必要な時間	SPEED_MODE = 10b (I2C モード)、SPEED_CMD = 0		1	2	ms
t _{EN_SB}	スタンバイ コマンドの検出後、モーターの駆動を停止するために必要な時間	V _{SPEED} < V _{EN_SL} (アナログ モード) または V _{SPEED} < V _{IL} (PWM モード) または SPEED コマンド = 0 (I2C モード)		1	2	ms
発振器						
f _{OSCREF}	外部クロック基準	EXT_CLK_CONFIG = 000b		8		kHz
		EXT_CLK_CONFIG = 001b		16		kHz
		EXT_CLK_CONFIG = 010b		32		kHz
		EXT_CLK_CONFIG = 011b		64		kHz
		EXT_CLK_CONFIG = 100b		128		kHz
		EXT_CLK_CONFIG = 101b		256		kHz
		EXT_CLK_CONFIG = 110b		512		kHz
		EXT_CLK_CONFIG = 111b		1024		kHz
保護回路						
V _{VREG_UVLO}	レギュレータ入力の低電圧誤動作防止 (VREG-UVLO)	電源立ち上がり	1.8	1.9	2	V
		電源立ち下がり	1.7	1.8	1.9	V
V _{VREG_UVLO_HYS}	レギュレータ UVLO ヒステリシス	立ち上がりから立ち下がりへのスレッショルド	30	100	160	mV
t _{VREG_UVLO_DEG}	レギュレータ UVLO グリッチ除去時間			5		μs
V _{DVDD_UVLO}	デジタル レギュレータ低電圧誤動作防止 (DVDD-UVLO)	電源立ち上がり	1.2	1.25	1.32	V
		電源立ち下がり	1.25	1.35	1.45	V
V _{PVDD_UV}	PVDD 低電圧誤動作防止スレッショルド	V _{PVDD} の立ち上がり	4.3	4.4	4.5	V
		V _{PVDD} の立ち下がり	4	4.1	4.25	
V _{PVDD_UV_HYS}	PVDD 低電圧誤動作防止ヒステリシス	立ち上がりから立ち下がりへのスレッショルド	225	265	325	mV
t _{PVDD_UV_DG}	PVDD 低電圧グリッチ除去時間		10	20	30	μs
V _{AVDD_POR}	AVDD 電源 POR スレッショルド	AVDD の立ち上がり	2.7	2.85	3.0	V
		AVDD の立ち下がり	2.5	2.65	2.8	
V _{AVDD_POR_HYS}	AVDD POR ヒステリシス	立ち上がりから立ち下がりへのスレッショルド	170	200	250	mV

4.5V ≤ V_{PVDD} ≤ 60V、-40°C ≤ T_J ≤ 150°C (特に記述のない限り)。標準値には T_A = 25°C、V_{PVDD} = 24V が適用されます。

パラメータ		テスト条件	最小値	標準値	最大値	単位
t _{AVDD_POR_DG}	AVDD POR グリッチ除去時間		7	12	22	μs
V _{GVDD_UV}	GVDD 低電圧スレッシュヨルド	V _{GVDD} の立ち上がり	7.3	7.5	7.8	V
		V _{GVDD} の立ち下がり	6.4	6.7	6.9	V
V _{GVDD_UV_HYS}	GVDD 低電圧ヒステリシス	立ち上がりから立ち下がりへのスレッシュヨルド	800	900	1000	mV
t _{GVDD_UV_DG}	GVDD 低電圧グリッチ除去時間		5	10	15	μs
V _{BST_UV}	ブートストラップ低電圧スレッシュヨルド	V _{BSTx} - V _{SHx} 、V _{BSTx} の立ち上がり	3.9	4.45	5	V
		V _{BSTx} - V _{SHx} 、V _{BSTx} の立ち下がり	3.7	4.2	4.8	V
V _{BST_UV_HYS}	ブートストラップ低電圧ヒステリシス	立ち上がりから立ち下がりへのスレッシュヨルド	150	220	285	mV
t _{BST_UV_DG}	ブートストラップ低電圧グリッチ除去時間		2	4	6	μs
V _{DS_LVL}	V _{DS} 過電流保護スレッシュヨルドリファレンス	SEL_VDS_LVL = 0000	0.04	0.06	0.08	V
		SEL_VDS_LVL = 0001	0.09	0.12	0.15	V
		SEL_VDS_LVL = 0010	0.14	0.18	0.23	V
		SEL_VDS_LVL = 0011	0.19	0.24	0.29	V
		SEL_VDS_LVL = 0100	0.23	0.3	0.37	V
		SEL_VDS_LVL = 0101	0.3	0.36	0.43	V
		SEL_VDS_LVL = 0110	0.35	0.42	0.5	V
		SEL_VDS_LVL = 0111	0.4	0.48	0.56	V
		SEL_VDS_LVL = 1000	0.5	0.6	0.7	V
		SEL_VDS_LVL = 1001	0.65	0.8	0.9	V
		SEL_VDS_LVL = 1010	0.85	1	1.15	V
		SEL_VDS_LVL = 1011	1	1.2	1.34	V
		SEL_VDS_LVL = 1100	1.2	1.4	1.58	V
		SEL_VDS_LVL = 1101	1.4	1.6	1.78	V
		SEL_VDS_LVL = 1110	1.6	1.8	2	V
SEL_VDS_LVL = 1111	1.7	2	2.2	V		
V _{SENSE_LVL}	V _{SENSE} 過電流保護スレッシュヨルド	LSS から GND ピン = 0.5V	0.48	0.5	0.52	V
t _{DS_BLK}	V _{DS} 過電流保護ブランキング時間		0.5	1	2.7	μs
t _{DS_DG}	V _{DS} および V _{SENSE} 過電流保護グリッチ除去時間		1.5	3	5	μs
t _{SD_SINK_DIG}	DRVOFF ピークシンク電流の継続時間		3	5	7	μs
t _{SD_DIG}	DRVOFF デジタル シャットダウン遅延		0.5	1.5	2.2	μs
t _{SD}	DRVOFF アナログ シャットダウン遅延		7	14	21	μs
T _{OTSD}	過熱シャットダウン温度	T _J 立ち上がり:	160	170	187	°C
T _{HYS}	過熱シャットダウンヒステリシス		16	20	23	°C
I²C シリアル インターフェイス						
V _{I2C_L}	Low レベル入力電圧		-0.5	0.3 * AVDD		V
V _{I2C_H}	High レベル入力電圧		0.7 * AVDD	5.5		V
V _{I2C_HYS}	ヒステリシス		0.05 * AVDD			V
V _{I2C_OL}	Low レベル出力電圧	オープンドレイン (2mA のシンク電流)	0		0.4	V
I _{I2C_OL}	Low レベル出力電流	V _{I2C_OL} = 0.6V			6	mA

4.5V ≤ V_{PVDD} ≤ 60V、-40°C ≤ T_J ≤ 150°C (特に記述のない限り)。標準値には T_A = 25°C、V_{PVDD} = 24V が適用されます。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I _{I2C_IL}	SDA と SCL の入力電流		-10 ⁽¹⁾		10 ⁽¹⁾	μA
C _i	SDA と SCL の容量				10	pF
t _{of}	出力立ち下がり時間 (V _{I2C_H(min)} から V _{I2C_L(max)} まで)	スタンダード モード			250 ⁽²⁾	ns
		ファースト モード			250 ⁽²⁾	ns
t _{SP}	入力フィルタにより抑制されるスパイクの幅	ファースト モード	0		50 ⁽³⁾	ns
EEPROM						
EE _{Prog}	プログラミング電圧		1.35	1.5	1.65	V
EE _{RET}	保持	T _A = 25°C		100		年
		T _J = -40~150°C	10			年
EE _{END}	耐久性	T _J = -40~150°C	1000			回
		T _J = -40~85°C	20000			回

- (1) AVDD がオフの場合、I/O ピンが SDA および SCL ラインを妨げないようにする必要があります。
(2) SDA および SCL バスラインの tf の最大値 (300ns) は、出力段の tof の最大値の規定値 (250ns) より大きいです。そのため、SDA/SCL ピンと SDA/SCL バスラインとの間に直列保護抵抗 (Rs) を接続しても、tf の最大値の規定値を超えません。
(3) SDA および SCL 入力の入力フィルタは 50ns 未満のノイズスパイクを抑制します。

6.6 スタンダード モードとファースト モードの SDA および SCL バスの特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	公称値	最大値	単位
スタンダード モード						
f _{SCL}	SCL クロック周波数		0		100	kHz
t _{HD_STA}	(繰り返し) START 条件のホールド時間	この時間が経過すると、最初のクロック パルスが生成されます。	4			μs
t _{LOW}	SCL クロック Low 期間		4.7			μs
t _{HIGH}	SCL クロックの High の時間		4			μs
t _{SU_STA}	繰り返し START 条件のセットアップ時間		4.7			μs
t _{HD_DAT}	データ ホールド時間 ⁽¹⁾	I2C バス デバイス	0 ⁽²⁾		⁽³⁾	μs
t _{SU_DAT}	データ セットアップ時間		250			ns
t _r	SDA 信号と SCL 信号の両方の立ち上がり時間				1000	ns
t _f	SDA 信号と SCL 信号の両方の立ち下がり時間 ^{(2) (5) (6) (7)}				300	ns
t _{SU_STO}	STOP 条件のセットアップ時間		4			μs
t _{BUF}	STOP 条件と START 条件の間のバス解放時間		4.7			μs
C _b	各バスラインの容量性負荷 ⁽⁸⁾				400	pF
t _{VD_DAT}	データ有効時間 ⁽⁹⁾				3.45 ⁽³⁾	μs
t _{VD_ACK}	データ有効アクリッジ時間 ⁽¹⁰⁾				3.45 ⁽³⁾	μs
V _{nL}	Low レベルでのノイズ マージン	接続された各デバイスに対して (ヒステリシスを含む)	0.1 *	AVDD		V
V _{nh}	High レベルでのノイズ マージン	接続された各デバイスに対して (ヒステリシスを含む)	0.2 *	AVDD		V
ファースト モード						
f _{SCL}	SCL クロック周波数		0		400	kHz

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	公称値	最大値	単位
t_{HD_STA}	(繰り返し) START 条件のホールド時間	この時間が経過すると、最初のクロックパルスが生成されます。	0.6			μs
t_{LOW}	SCL クロックの Low の時間		1.3			μs
t_{HIGH}	SCL クロックの High の時間		0.6			μs
t_{SU_STA}	繰り返し START 条件のセットアップ時間		0.6			μs
t_{HD_DAT}	データ ホールド時間 (1)		0 (2)		(3)	μs
t_{SU_DAT}	データ セットアップ時間		100 (4)			ns
t_r	SDA 信号と SCL 信号の両方の立ち上がり時間		20		300	ns
t_f	SDA 信号と SCL 信号の両方の立ち下がり時間 (2) (5) (6) (7)		20 x (AVDD / 5.5V)		300	ns
t_{SU_STO}	STOP 条件のセットアップ時間		0.6			μs
t_{BUF}	STOP 条件と START 条件の間のバス解放時間		1.3			μs
C_b	各バスラインの容量性負荷 (8)				400	pF
t_{VD_DAT}	データ有効時間 (9)				0.9 (3)	μs
t_{VD_ACK}	データ有効アクリッジ時間 (10)				0.9 (3)	μs
V_{nL}	Low レベルでのノイズ マージン	接続された各デバイスに対して (ヒステリシスを含む)	0.1 *	AVDD		V
V_{nh}	High レベルでのノイズ マージン	接続された各デバイスに対して (ヒステリシスを含む)	0.2 *	AVDD		V

- (1) t_{HD_DAT} は、SCL の立ち下がりエッジから測定されたデータ ホールド時間であり、送信中のデータとアクリッジに適用されます。
- (2) SCL 信号の立ち下がりエッジの未定義領域をブリッジするため、デバイスは SDA 信号のために (SCL 信号の $V_{IH(min)}$ を基準として) 300ns 以上のホールド時間を内部的に確保する必要があります。
- (3) t_{HD_DAT} の最大値は、スタンダード モードで 3.45 μs 、ファースト モードで 0.9 μs ですが、 t_{VD_DAT} と t_{VD_ACK} の大きい方より遷移時間の分だけ小さくする必要があります。この最大値を満たす必要があるのは、SCL 信号の Low 期間 (t_{LOW}) を本デバイスがストレッチ (延長) しない場合に限られます。クロックが SCL をストレッチした場合、クロックが解放される時からセットアップ時間の分だけ前に、データが有効になっている必要があります。
- (4) ファースト モード I2C バス デバイスは、スタンダード モード I2C バス システムでも使えますが、その場合、 t_{SU_DAT} 250ns の要件を満たす必要があります。本デバイスが SCL 信号の Low 期間をストレッチしない場合、これは自動的に当てはまります。そのようなデバイスが SCL 信号の Low 期間を延長する場合、SCL ラインが解放されるより 1250ns ($t_{r(max)} + t_{SU_DAT} = 1000\text{ns} + 250\text{ns}$) だけ前に、次のデータビットを SDA ラインに出力する必要があります (スタンダード モード I2C バス仕様に従って)。アクリッジのタイミングもこのセットアップ時間を満たす必要があります。
- (5) HS モード デバイスと混在させる場合、より速い立ち下がり時間 (表 10 を参照) が許容されます。
- (6) SDA および SCL バスラインの立ち下がり時間 (t_f) の最大値は 300ns と規定されています。SDA 出力段の立ち下がり時間 (t_f) の最大値は 250ns と規定されています。そのため、SDA/SCL ピンと SDA/SCL バスラインとの間に直列保護抵抗 (R_s) を接続しても、 t_f の最大値の規定値を超えません。
- (7) ファースト モード プラスでは、出力段とバス タイミングの立ち下がり時間が同じに規定されています。直列抵抗を使用する場合、バスのタイミングを検討する際に設計者はこのことを見込む必要があります。
- (8) 許容される最大バス容量は、そのアプリケーションの実際の動作電圧および周波数に応じて、規定値と異なる場合があります。
- (9) t_{VD_DAT} = データ信号が必要とする SCL Low から SDA 出力 (High または Low、どちらか長い方) までの時間。
- (10) t_{VD_ACK} = アクリッジ信号が必要とする SCL Low から SDA 出力 (High または Low、どちらか長い方) までの時間。

6.7 代表的な特性

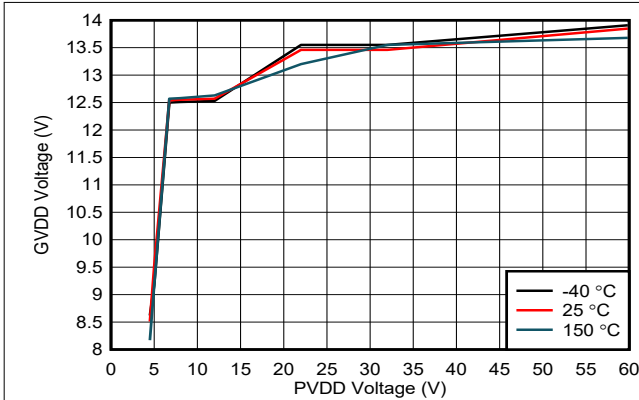


図 6-1. GVDD 電圧と PVDD 電圧との関係

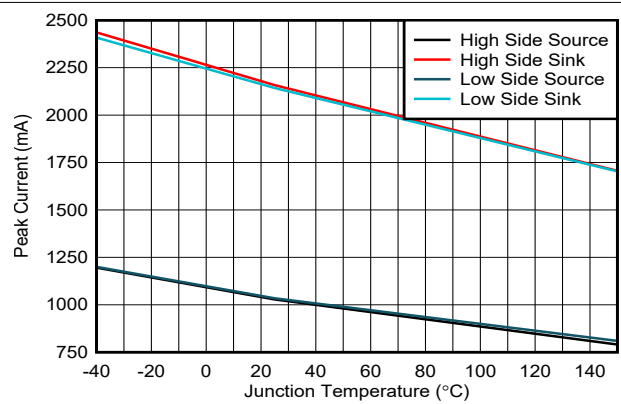


図 6-2. ドライバ・ピーク電流と接合部温度との関係

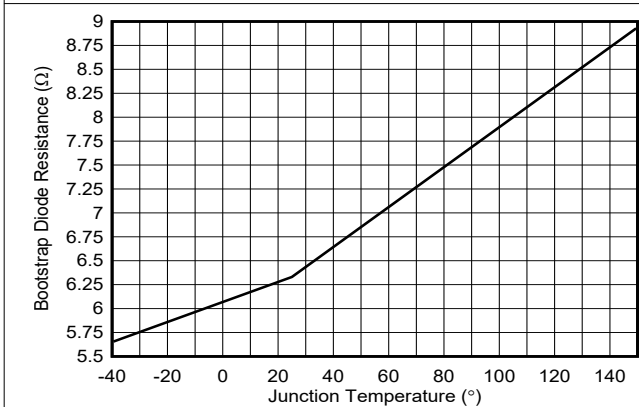


図 6-3. ブートストラップ・ダイオード抵抗と接合部温度との関係

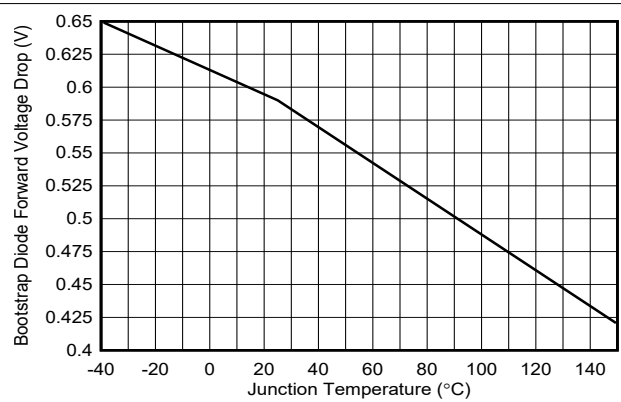


図 6-4. ブートストラップ・ダイオード順方向電圧降下と接合部温度との関係

7 詳細説明

7.1 概要

MCF8329A は、高速ブラシレス DC モーターを駆動するための 3 相ゲートドライバを内蔵した、コード作成不要のセンサレス FOC ソリューションを提供します。モーター電流は、内蔵の電流検出アンプ (シングル シャント構成の外付け検出抵抗が必要) を使用して検出されます。本デバイスは単一電源で動作できます。本デバイスに必要な電圧レールを生成し、また外部回路に電力を供給できる LDO を内蔵しています。

MCF8329A はセンサレス FOC を実装しているため、ブラシレス DC モーターを回転させるのに外部マイクロコントローラは不要です。このアルゴリズムは固定機能のステート マシンとして実装されているため、コードを作成する必要はありません。このアルゴリズムは、モーター起動動作から閉ループ動作まで、レジスタ設定によって詳細に設定できます。これらのレジスタ設定は不揮発性 EEPROM に保存されるため、設定後は本デバイスをスタンドアロンで動作させることができます。本デバイスでは高度な監視が可能です。1 つの 12 ビット DAC を使って、アルゴリズム内の任意の変数をアナログ出力として表示および監視できます。この機能により、速度または電力ループとモーター加速を効率的に調整できます。本デバイスは、PWM 入力、アナログ電圧、周波数入力、I²C コマンドによってリファレンス コマンドを受信します。本デバイスは、モーター速度 (速度制御)、DC 入力電力 (電力制御)、横 (Q) 軸電流 (電流制御)、または直接モーターへの印加電圧 (vq と vd) (変調インデックス制御または開ループ電圧制御) を制御するように構成できます。

内蔵保護機能には、電源低電圧誤動作防止 (PVDD_UVLO)、レギュレータ低電圧誤動作防止 (GVDD_UV)、ブートストラップ低電圧誤動作防止 (BST_UV)、VDS 過電流保護 (OCP)、検出抵抗過電流保護 (SEN_OCP)、モーター ロック検出、過熱シャットダウン (OTSD) が含まれます。フォルト イベントは nFAULT ピンにより通知され、ステータスレジスタで詳細なフォルト情報を取得できます。

標準の I²C を使うと、デバイスの各種設定とフォルト診断情報の読み出しを外部コントローラから簡単に行うことができます。

MCF8329A デバイスは、0.4mm ピッチの VQFN 表面実装パッケージで供給されます。この VQFN パッケージのサイズは 5mm × 4mm です。

7.2 機能ブロック図

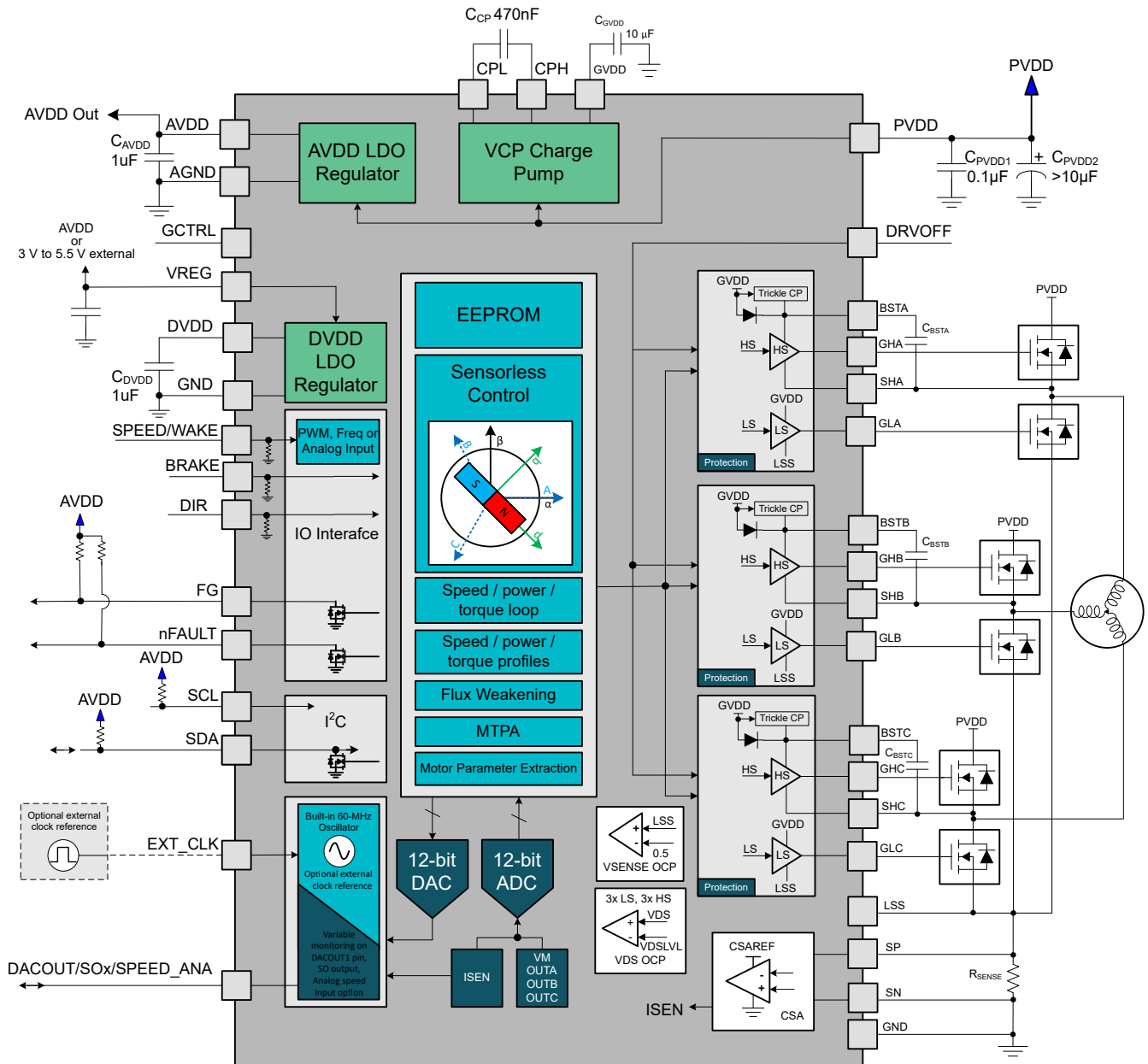


図 7-1. MCF8329A の機能ブロック図

7.3 機能説明

表 7-1 に、ドライバの外付け部品の推奨値を示します。

表 7-1. MCF8329A の外付け部品

部品	ピン 1	ピン 2	推奨
C _{PVDD1}	PVDD	PGND	X5R または X7R、0.1μF、PVDD の 2 倍を超える定格のコンデンサ
C _{PVDD2}	PVDD	PGND	10μF 以上、PVDD の 2 倍を超える定格のバルクコンデンサ
C _{CP}	CPH	CPL	X5R または X7R、470nF、PVDD 定格コンデンサ
C _{AVDD}	AVDD	AGND	X5R または X7R、1μF 以上、6.3V コンデンサ
C _{GVDD}	GVDD	GND	X5R または X7R、10μF 以上、30V 定格コンデンサ
C _{DVDD}	DVDD	GND	X5R または X7R、1μF、4V 以上。DVDD が出力電圧を正確に制御するには、コンデンサは、動作温度範囲全体にわたって、1.5V で 0.6μF~1.3μF の実効的な容量を持っている必要があります。
C _{VREG}	VREG	GND	X5R または X7R、1μF 以上、10V コンデンサ
C _{BSTx}	BSTx	SHx	X5R または X7R、1μF (標準値)、25V 定格コンデンサ
R _{nFAULT}	1.8~5V の電源	nFAULT	5.1kΩ、プルアップ抵抗
R _{FG}	1.8~5V の電源	FG	5.1kΩ、プルアップ抵抗
R _{SDA}	1.8~5V の電源	SDA	5.1kΩ、プルアップ抵抗
R _{SCL}	1.8~5V の電源	SCL	5.1kΩ、プルアップ抵抗
R _{BRAKE}	BRAKE	GND	BRAKE ピンを使用する場合、ノイズ耐性を向上させるため、任意で 10kΩ 未満の抵抗を使用できます。
R _{DIR}	DIR	GND	DIR ピンを使用する場合、ノイズ耐性を向上させるため、任意で 10kΩ 未満の抵抗を使用できます。

注

1. FG ピンと nFAULT ピンの内部プルアップ抵抗 (対 AVDD) はどちらも、PULLUP_ENABLE を 1b に設定することで有効化できます。このビットに対するすべての変更は、EEPROM に書き込む必要があります。その後、その変更を有効にするため、電源を入れ直す必要があります。PULLUP_ENABLE が 1b に設定されている場合、外部プルアップ抵抗を接続しないでください。
2. 内部プルアップを無効化し、外部電源と外部プルアップを使う場合、本デバイスがアクティブ状態になる前に、FG および nFAULT ピンは High にプルアップされる必要があります。
3. DIR ピンと BRAKE ピンは、それぞれ 100kΩ の内部プルダウン抵抗を備えています。これらのピンを使用する場合、ノイズ耐性を高めるために、10kΩ のプルダウン抵抗を外部に追加できます。
4. SPEED/WAKE ピンには、1MΩ の内部プルダウン抵抗があります。アナログ速度入力モードでは、ノイズを低減するため、適切な R-C フィルタを外部に追加できます。PWM 速度入力モードでは、グリッチ除去するため、SPEED_PIN_GLITCH_FILTER を適切に設定できます。

7.3.1 3 相 BLDC ゲート ドライバ

MCF8329A デバイスは 3 つのハーフブリッジゲートドライバを内蔵しており、それぞれがハイサイドとローサイドの N チャンネルパワー MOSFET を駆動できます。広い動作電圧範囲にわたって適切なゲートバイアス電圧を供給する GVDD を生成するため、チャージポンプが使われます。ローサイドゲート出力は GVDD から直接駆動されるのに対して、ハイサイドゲート出力はダイオード内蔵ブートストラップ回路を使って駆動されます。また、内部トリクルチャージポンプは 100% デューティサイクル動作をサポートしています。

7.3.2 ゲート ドライブ アーキテクチャ

本ドライバ デバイスは、ハイサイドとローサイド両方のドライバに対して、相補型のプッシュプルトポロジが使用されています。このトポロジにより、外部 MOSFET ゲートのプルアップとプルダウンが両方とも強化できます。ローサイド ゲートドライバには、GVDD レギュレータ電源から直接電力が供給されます。ハイサイド ゲートドライバ用には、ブートストラップ ダイオードとブートストラップ コンデンサを使ってフローティング ハイサイド ゲート電源電圧を生成します。ブートストラップ ダイオードは内蔵されており、BSTx ピンに外付けのブートストラップ コンデンサを使います。100% デューティ サイクル制御をサポートするため、トリクル チャージ ポンプが本デバイスに内蔵されています。ドライバと外部 MOSFET のリーク電流による電圧降下を防止するため、トリクル チャージ ポンプが BSTx ノードに接続されています。

スリープ状態中または電源が切り離された際に外部 MOSFET がターンオンするのを防止するため、ハイサイド ゲートドライバはセミアクティブ プルダウンを備えており、ローサイド ゲートはパッシブ プルダウンを備えています。

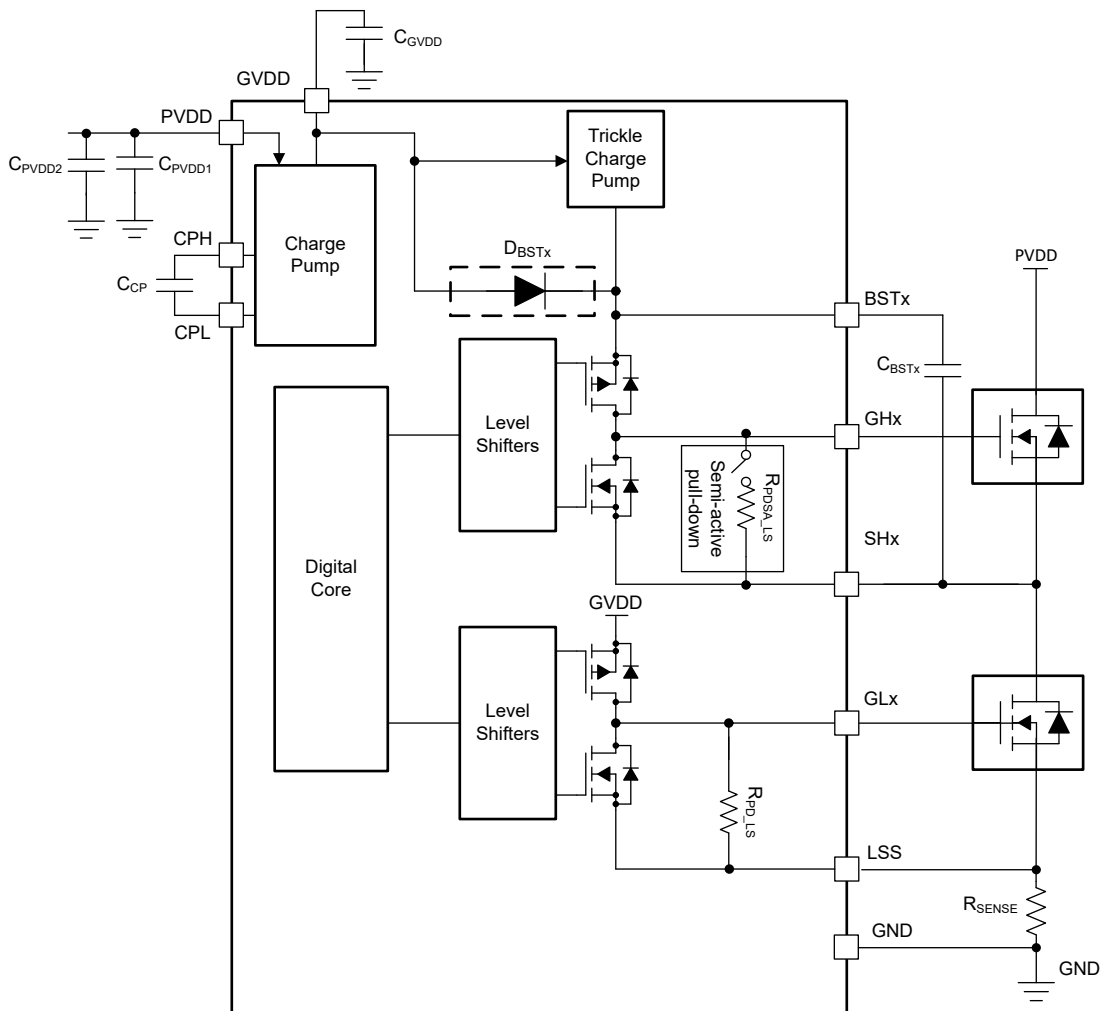


図 7-2. ゲート ドライバのブロック図

7.3.2.1 デッドタイムによるクロス導通の防止

MCF8329A は、各ハーフブリッジの外部 MOSFET の両方が同時にオンに切り換わるのを防止するため、ハイサイドとローサイドの PWM 信号の間にデジタル デッドタイムを挿入する機能を備えています。デジタル デッドタイムは、EEPROM レジスタ DIG_DEAD_TIME を設定することで、50ns~1000ns の範囲で調整できます。

7.3.3 AVDD リニア電圧レギュレータ

MCF8329A には 3.3V、80mA のリニア レギュレータが内蔵されており、外部回路から使用できます。VREG が AVDD に接続されている場合、外部回路が使用できるのはわずか 50mA です。LDO の出力は 3.3V に固定されています。このレギュレータは、低消費電力 MCU や、必要な電源電流が小さいその他の回路に電源電圧を供給できます。AVDD レギュレータの出力は、X5R または X7R、1μF、6.3V のセラミック コンデンサを使用して AVDD ピンの近くで AGND ピンにバイパスする必要があります。

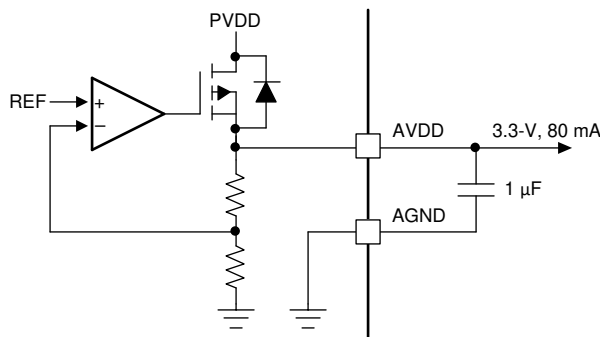


図 7-3. AVDD リニア レギュレータのブロック図

AVDD リニア レギュレータが本デバイス内で消費する電力は、次の式 1 のように計算できます。

$$P = (V_{PVDD} - V_{AVDD}) \times I_{AVDD} \tag{1}$$

たとえば、24V の V_{PVDD} で、AVDD から 20mA の電流が流れると、消費電力は式 2 のようになります。

$$P = (24 \text{ V} - 3.3 \text{ V}) \times 20 \text{ mA} = 414 \text{ mW} \tag{2}$$

7.3.4 DVDD 電圧レギュレータ

VREG ピンは、内蔵 DVDD 電圧レギュレータの電源入力として使用されます。VREG ピンに電源電圧を供給するために各種の方法 (外部の 3V~5.5V 電源 (30mA ソース) を使用、AVDD を VREG に接続、GCTRL ピンによって外部 MOSFET を制御) を選択できます。

7.3.4.1 AVDD から VREG への電力供給

外部 MOSFET レギュレータも外部電源も使用しない場合、AVDD を VREG ピンに接続します (図 7-4 を参照)。このモードでは、DVDD に接続されたデジタル回路に、AVDD を使って電力が供給されます。このモードでは、外部負荷に供給できる AVDD 電流能力は 50mA に減少します。

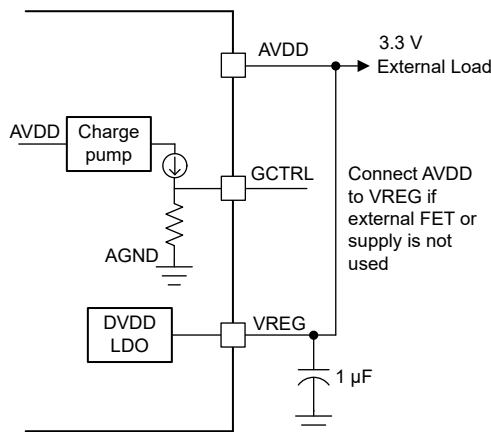


図 7-4. AVDD から VREG への電力供給

7.3.4.2 VREG 用の外部電源

MCF8329A は、外部電源電圧を VREG ピンに接続するための機能を備えています (図 7-5 を参照)。このモードでは、GCTRL ピンをフローティングのままにし、外部レギュレータを VREG ピンに接続する必要があります。DVDD に電力を供給するために外部 MOSFET または外部電源を使用する場合、AVDD がサポートする最大外部負荷は 80mA です。

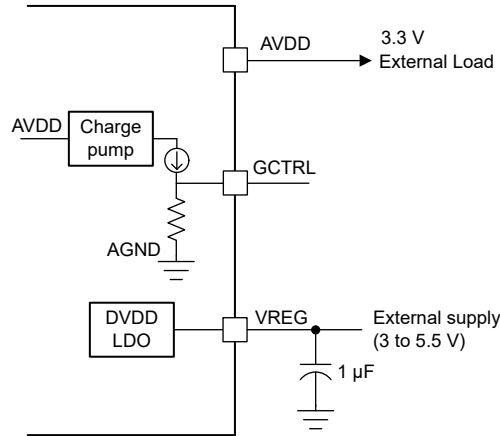


図 7-5. VREG 用の外部電源

7.3.4.3 VREG 電源用外部 MOSFET

MCF8329A は、レギュレータとして機能し、VREG ピンを使って内部デジタル回路に電力を供給するために使用できる外部 MOSFET を駆動する機能を備えています (セクション 7.3.4.3 を参照)。この場合、VREG を AVDD にも外部 3.3V/5V 電源にも接続しないでください。外部 MOSFET を接続すると、熱的課題を抱える使用事例のために、MCF8329A 内の消費電力を低減し、電力損失を外部 MOSFET に移転できます。

外部 MOSFET の $V_{GS(th)}$ は、動作条件全体にわたって VREG 電圧が確実に 2.2 V~5.5 V の間になるように選択する必要があります。アプリケーションの設計例の計算については、セクション 8.2.3 を参照してください。起動時間 ($t_{EX_SL_DR_ANA}$ (アナログ入力) または $t_{EX_SL_DR_PWM}$ (PWM 入力)) の規定を満たすため、外部 MOSFET の入力容量は 2nF 未満とする必要があります。

注

GCTRL ピンはハイインピーダンス ノード ($> 1M\Omega$) であり、外部 MOSFET ゲートと C_{GCTRL} 以外の外部負荷をこのピンに接続しないでください。GCTRL ピン (と GND との間) に外部負荷を接続すると、GCTRL ピンと VREG ピンの電圧が低下します。

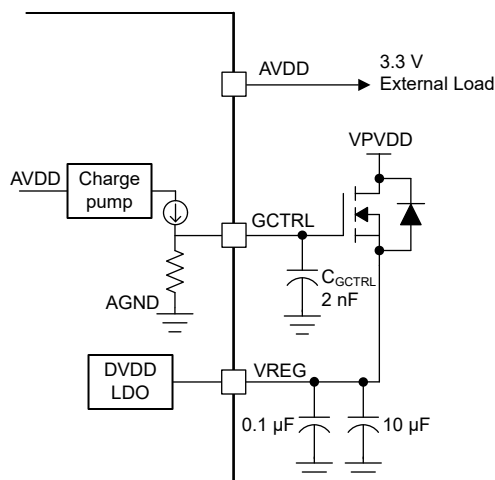


図 7-6. VREG 用の外部 MOSFET 電圧レギュレータ

7.3.5 ローサイド電流検出アンプ

MCF8329A は、ローサイド シャント抵抗を使った電流測定のための高性能ローサイド電流検出アンプを内蔵しています。ローサイド電流測定は、MCF8329A の各種制御機能および保護のために使用されます。この電流検出アンプは、EEPROM 設定によりゲイン (5V/V、10V/V、20V/V、40V/V) を設定できます。この電流検出アンプは、ローサイド シャント抵抗を流れる双方向の電流を検出できます。

MCF8329A は、両方向の電流測定の分解能を最大限に高めるため、 $V_{REF}/2$ のコモンモード電圧を内部で生成します。 V_{REF} は、内部で生成される基準電圧 (標準値は 3V) です。

SP と SN の間に接続されたシャント抵抗 (R_{SENSE}) の値を設計するには、式 3 を使います。ここで、ローサイド シングルシャントを流れる電流を I 、EEPROM ビットを設定することで選択された電流検出アンプ ゲインを CSA_GAIN とします。

$$R_{SENSE} = \frac{V_{SO} - \frac{V_{REF}}{2}}{CSA_GAIN \times I} \quad (3)$$

注

選択されたゲイン (CSA_GAIN) において、ローサイド シングル シャント抵抗電流 (I) の動作範囲全体にわたって、電流検出アンプの出力電圧 (V_{SO}) が 0.25V と 3V の間に制限されるようにシャント抵抗 (R_{SENSE}) の値を設計することを推奨します。 I^2R_{SENSE} 損失に基づき、十分なマージンを確保した上でシャント抵抗の電力定格を適切に選択します。

7.3.6 デバイス インターフェイス モード

MCF8329A は、柔軟性と単純性のどちらにも適した最終アプリケーションの設計にも使えるように、I2C インターフェイスをサポートしています。I2C インターフェイスに加えて、本デバイスは FG、nFAULT、DIR、BRAKE、SPEED/WAKE、DACOUT/SOx/SPEED_ANA、EXT_CLK、DRVOFF などの I/O ピンをサポートしています。ピン配置およびインターフェイス オプションは MCT8329A と互換性があり、アプリケーション設計者はある特定のインターフェイス バージョンを使用して評価を行い、その設計に最小限の変更を加えるだけでその他の制御方法に移行できます。

7.3.6.1 インターフェイス - 制御と監視

- BRAKE:** BRAKE ピンが「High」に駆動されると、MCF8329A はブレーキ状態に移行します。ブレーキ状態はローサイド ブレーキです (ローサイド ブレーキを参照)。MCF8329A は、ブレーキ状態に入る前に、BRAKE_SPEED_THRESHOLD で定義された値まで出力速度を下げます。BRAKE が「High」に駆動されている限り、MCF8329A はブレーキ状態にとどまります。BRAKE ピン入力は、I²C インターフェイスを介して BRAKE_INPUT を設定することで上書きできます。

- **DIR:** DIR ピンはモーターの回転方向を決定します。「High」に駆動すると、シーケンスは OUTA → OUTB → OUTC となり、「Low」に駆動すると、シーケンスは OUTA → OUTC → OUTB となります。DIR ピン入力は、I²C インターフェイスを介して DIR_INPUT を設定することで上書きできます。
- **DRVOFF:** DRVOFF ピンを「High」に駆動すると、MCF8329A はゲートドライバをプルダウン状態にすることで、すべての外部 MOSFET をターンオフします。DRVOFF を「Low」に駆動すると、モーターを再始動させる場合と同様に、MCF8329A は通常の動作状態に戻ります。DRVOFF は、本デバイスがスリープモードにもスタンバイモードにも移行する原因にはなりません (デジタルコアはアクティブに維持されます)。
- **SPEED/WAKE:** SPEED/WAKE ピンは、モーター速度 (または電力または電流または変調インデックス) を制御し、MCF8329A をスリープモードから復帰させるために使われます。SPEED/WAKE ピンは、PWM、周波数、アナログ制御入力信号を入力するように設定できます。このピンはスリープおよびスタンバイモードの開始と終了に使われます。
- **DACOUT/SOx/SPEED_ANA:** DACOUT/SOx/SPEED_ANA ピンは多重化された機能を備えており、このピンは DACOUT 出力ピン、電流検出アンプの出力ピン、速度 (または電力または電流または開ループ電圧) 制御アナログ入力ピンとして構成できます。DACOUT/SOx/SPEED_ANA ピンを DACOUT として構成すると、本デバイスはアルゴリズム変数、速度などを監視できます (セクション 7.5.2 を参照)。DACOUT/SOx/SPEED_ANA ピンを SOx として構成すると、本デバイスは内蔵電流センスアンプ出力 (V_{SOx}) を監視できます。DACOUT/SOx/SPEED_ANA ピンを SPEED_ANA として構成すると、ユーザーは DACOUT/SOx/SPEED_ANA ピンを使って速度、電力、電圧のアナログ制御入力を与えることができます。その場合、独立した速度またはスタンバイ制御入力ピンとして SPEED/WAKE ピンを使用できます。このピン機能は、EEPROM レジスタビット DAC_SOX_ANA_CONFIG によって設定できます。
- **EXT_CLK:** EXT_CLK ピンは、外部クロック基準を供給するために使えます。その場合、内部クロックは外部クロックを使って較正されます。
- **FG:** FG ピンは、モーター速度に比例するパルスを出力します (セクション 7.3.22 を参照)。
- **nFAULT:** nFAULT ピンは、デバイスまたはモーター動作のフォルトステータスを示します。

7.3.6.2 I²C インターフェイス

MCF8329A は、それによって外部コントローラがデータを送受信できる I²C シリアル通信インターフェイスをサポートしています。この I²C インターフェイスにより、外部コントローラは EEPROM を設定し、フォルトとモーターの状態の詳しい情報を読み出すことができます。I²C バスは、以下に説明するような、SCL および SDA ピンを使用する 2 線式インターフェイスです。

- SCL ピンはクロック信号入力です。
- SDA ピンはデータ入力および出力です。

7.3.7 モーター制御入力オプション

MCF8329A は、モーターを制御するための 4 つの方法を備えています。

1. 速度制御: 速度制御モードでは、入力リファレンスに応じた閉ループ PI 制御を使ってモーター速度が制御されます。
2. 電力制御: 電力制御モードでは、入力リファレンスに応じた閉ループ PI 制御を使ってインバータ出力段の DC 入力電力が制御されます。
3. 電流制御: 電流制御モードでは、入力リファレンスに応じた閉ループ PI 制御を使ってトルク制御電流 (iq) が制御されます。このモードでは、速度 / 電力制御ループは無効化されます。
4. 変調インデックス制御 (電圧制御): 電圧制御モードでは、入力リファレンスに応じてモーターの印加電圧が制御されます。

このデバイスは、SPEED_MODE の設定に従って、4 種類の入力リファレンス信号を受け取ることができます。

- SPEED/WAKE ピンの PWM 入力信号のデューティ サイクルを変化させることで制御
- SPEED/WAKE ピンの周波数を変化させることで制御
- SPEED/WAKE ピンまたは DACOUT/SOx/SPEED_ANA ピンのアナログ入力信号の振幅を変化させることで制御
- DIGITAL_SPEED_CTRL を設定することで、I²C を介して制御

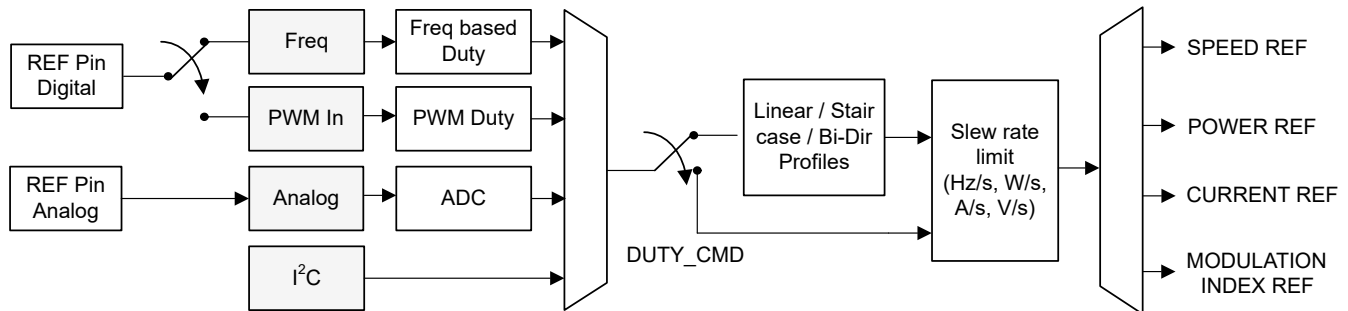


図 7-7. リファレンス入力コマンドの多重化

図 7-7 に、リファレンス (SPEED/WAKE または DACOUT/SOx/SPEED_ANA) ピン入力 (または I²C による入力) から出力リファレンス (SPEED REF、POWER REF、CURRENT REF、MODULATION INDEX REF) までの信号路を示します。

7.3.7.1 アナログモードのモーター制御

アナログ入力方式のモーター制御は、SPEED_MODE を 00b に設定することで有効化できます。このモードでは、デューティ コマンド (DUTY_CMD) は、SPEED/WAKE ピンのアナログ電圧入力 ($V_{\text{SPEED/WAKE}}$) または DACOUT/SOx/SPEED_ANA ピン (DAC_SOX_ANA_CONFIG によって設定可能) によって変化します。 $0 < V_{\text{SPEED/WAKE}} < V_{\text{EN_SB}}$ の場合、DUTY_CMD はゼロに設定されます。 $V_{\text{EN_SB}} < V_{\text{SPEED/WAKE}} < V_{\text{ANA_FS}}$ の場合、DUTY_CMD は $V_{\text{SPEED/WAKE}}$ に対して直線的に変化します (図 7-8 を参照)。 $V_{\text{SPEED/WAKE}} > V_{\text{ANA_FS}}$ の場合、DUTY_CMD は 100% にクランプされます。

アナログ制御入力として DACOUT/SOx/SPEED_ANA ピンを使用すると、スリープまたはスタンバイの開始 / 終了を制御するために SLEEP/WAKE ピンを独立して使用できます (表 7-6 を参照)。

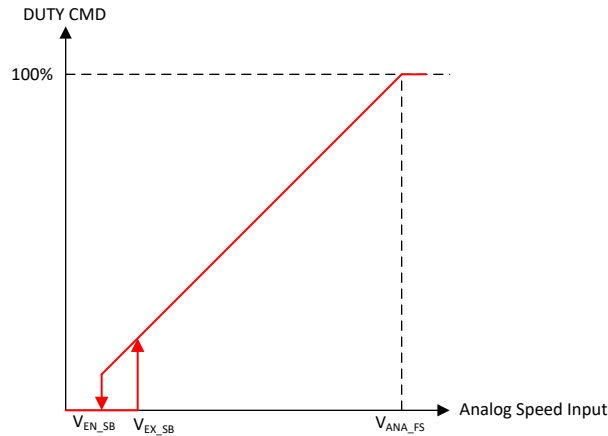


図 7-8. アナログ モード速度制御

7.3.7.2 PWM モード モーター制御

PWM 方式のモーター制御は、SPEED_MODE を 01b に設定することで有効化できます。このモードでは、SPEED/WAKE ピンに印加される PWM デューティ サイクルが 0 から 100% に変化し、印加される PWM デューティ サイクルに応じて、デューティコマンド (DUTY_CMD) が直線的に変化します。0 ≤ Duty_{SPEED} ≤ Duty_{EN_SB} の場合、DUTY_CMD は 0 に設定されます。Duty_{EX_SB} ≤ Duty_{SPEED} ≤ 100% の場合、DUTY_CMD は Duty_{SPEED} に比例して変化します (図 7-9 を参照)。Duty_{EX_SB} と Duty_{EN_SB} はスタンバイ開始および終了スレッシュホールドです。Duty_{EX_SB} と Duty_{EN_SB} の詳細については、セクション 7.4.1.2 を参照してください。SPEED/WAKE ピンに印加される PWM 入力信号の周波数は f_{PWM} として定義され、この周波数の範囲は SPD_RANGE_SEL によって設定できます。

注

1. f_{PWM} は、モーター速度を制御するために本デバイスが SPEED/WAKE ピンで受け取ることができる PWM 信号の周波数です。この値は、モーター位相に印加される PWM 出力周波数とは一致しません。PWM 出力周波数は PWM_FREQ_OUT によって設定できます (セクション 7.3.17 を参照)。
2. SLEEP_ENTRY_TIME は、最も小さいデューティ入力において、PWM 信号のオフ時間よりも長い値 (V_{SPEED/WAKE} < V_{IL}) に設定する必要があります。たとえば、f_{PWM} が 10kHz、デューティ入力の最小値が 2% の場合、意図せずスリープ / スタンバイに入らないように、SLEEP_ENTRY_TIME は 98μs よりも大きい値にする必要があります。

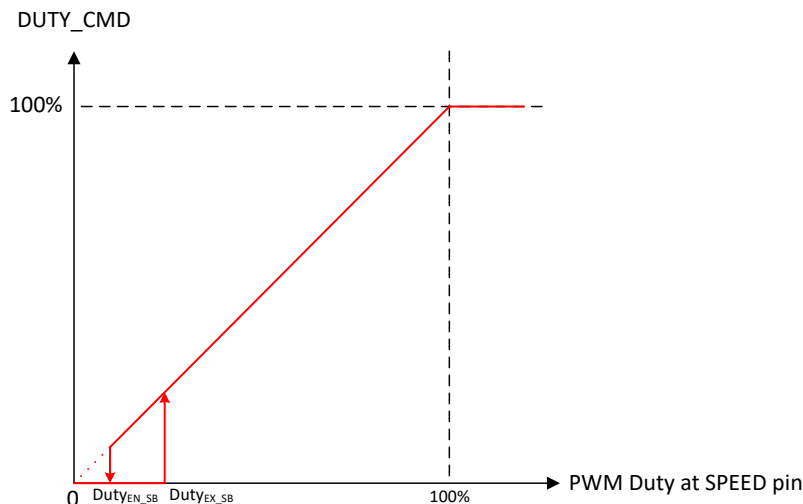


図 7-9. PWM モード モーター制御

7.3.7.3 周波数モード モーター制御

周波数方式のモーター制御は、SPEED_MODE を 11b に設定することで有効化されます。このモードでは、SPEED (SPEED/WAKE) ピンの方形波入力の周波数の関数として、デューティコマンドは直線的に変化します。0 ≤ Freq_{SPEED} ≤ Freq_{EN_SB} の場合、DUTY_CMD はゼロに設定されます。Freq_{EX_SB} ≤ Freq_{SPEED} ≤ INPUT_MAXIMUM_FREQ の場合、DUTY_CMD は Freq_{SPEED} に対して線形的に変化します (図 7-10 を参照)。Freq_{EX_SB} と Freq_{EN_SB} はスタンバイ開始および終了スレッシュホールドです。Freq_{EX_SB} と Freq_{EN_SB} の詳細については、セクション 7.4.1.2 を参照してください。入力周波数が INPUT_MAXIMUM_FREQ を超えると、DUTY_CMD は 100% にクランプされます。

注

周波数モード制御でのゼロのリファレンスとして、SPEED/WAKE ピンに論理 Low 信号を印加することを推奨します。

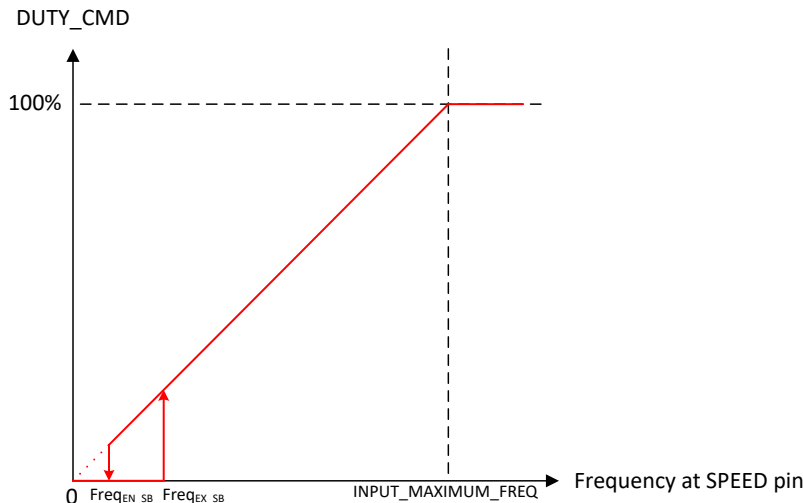


図 7-10. 周波数モード モーター制御

7.3.7.4 I²C 方式のモーター制御

SPEED_MODE を 10b に設定することで、I²C 方式のシリアル インターフェイスを使ってモーターを制御できます。このモードでは、デューティコマンドを DIGITAL_SPEED_CTRL レジスタに直接書き込むことができます。スリープの開始と終了は SLEEP/WAKE によって制御されます (表 7-6 を参照)。

7.3.7.5 入力制御リファレンス プロファイル

MCF8329A は、DUTY_CMD をリファレンス制御信号に変換するため、3 種類のプロファイル (リニア、階段、双方向) をサポートしています。入力制御リファレンス信号には、CTRL_MODE の設定に従い、モーター速度、DC 入力電力、モーター電流 (i_q)、モーター電圧 (変調インデックス制御) を使用できます。REF_PROFILE_CONFIG によって、各種プロファイルを設定できます。REF_PROFILE_CONFIG が 00b に設定されている場合、プロファイルは適用されず、入力リファレンスはセクション 7.3.7.6 に示すデューティコマンド (DUTY_CMD) と同じになります。

速度制御モードでは、プロファイル出力 (REF_X) は最大速度のパーセンテージ (MAX_SPEED によって設定) に相当します (式 4 を参照)。電力制御モードでは、プロファイル出力 (REF_X) は最大電力のパーセンテージ (MAX_POWER によって設定) に相当します (Unable to auto-generate link text を参照)。電流制御モード (i_q 制御) では、プロファイル出力 REF_X は ILIMIT のパーセンテージに対応します (式 6 を参照)。電圧制御モード (変調インデックス制御モード) では、REF_X はモーターへの V_d および V_q 変調インデックス印加電圧のパーセンテージに対応します。

$$SPEED\ REF(Hz) = \frac{REF_X}{255} \times Maximum\ Speed\ (Hz) \tag{4}$$

$$POWER\ REF(W) = \frac{REF_X}{255} \times Maximum\ Power\ (W) \quad (5)$$

$$CURRENT\ (i_q)\ REF(W) = \frac{REF_X}{255} \times I\ LIMIT\ (A) \quad (6)$$

$$MODULATION\ INDEX\ REF(V_s) = \frac{REF_X}{255} \times 100\% \quad (7)$$

REF_PROFILE_CONFIG が 00b に設定されている場合、DUTY_CMD に DUTY_HYS 未満の値の変化が生じて、SPEED REF、POWER REF、CURRENT REF、MODULATION INDEX REF に何の変化も生じさせません。DUTY_HYS は、ノイズに対する耐性を高めるため、DUTY_CMD の前後にヒステリシス ウィンドウを生成します。

7.3.7.5.1 リニア制御プロファイル

注

3 種類のプロファイル (リニア、階段、双方向) のすべてにおいて、

- MCF8329A がスリープ デバイスとして構成されている場合、ゼロ入力リファレンス (アナログ モードの場合 0V、PWM モードの場合 0% デューティ、I2C モードの場合 DIGITAL_SPEED_CTRL = 0b、周波数モードの場合 0Hz) により、モーターは停止します。
- MCF8329A がスタンバイ デバイスとして構成されている場合、ゼロ入力コマンドにより、REF_OFF1 で設定されたリファレンス レベル (速度、電力、電流、電圧) でモーターは動作します。

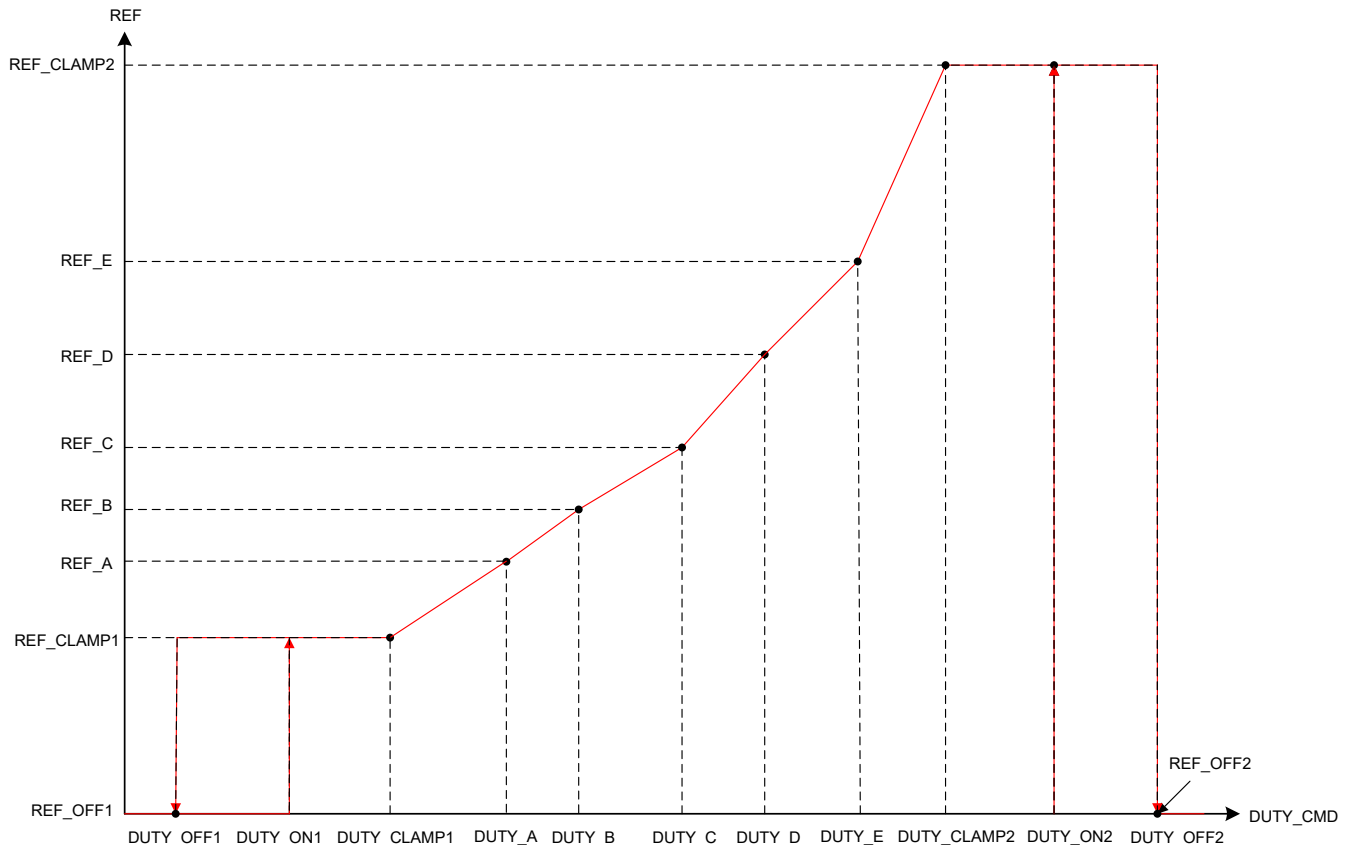


図 7-11. リニア制御プロファイル

リニア制御プロファイルは、REF_PROFILE_CONFIG を 01b に設定することで有効化できます。リニア プロファイルは、DUTY_x と REF_x の組み合わせによって設定できる各種スロープで REF_CLAMP1 と REF_CLAMP2 の間を直線的に変化する入力制御リファレンスを特長としています。

- DUTY_OFF1 は、それを下回るとリファレンスが REF_OFF1 になるデューティコマンドを設定します。
- DUTY_OFF1 と DUTY_ON1 は、リファレンス制御入力 REF_CLAMP1 および REF_OFF1 間を遷移する際のヒステリシスを設定します (図 7-11 を参照)。
- DUTY_CLAMP1 は、そこまでリファレンスが一定の値 (REF_CLAMP1) に維持されるデューティコマンドを設定します。DUTY_CLAMP1 は、DUTY_OFF1 と DUTY_A の間の任意の位置に配置できます。
- DUTY_A は、リファレンス REF_A のデューティコマンドを設定します。DUTY_CLAMP1 と DUTY_A の間で、リファレンスは REF_CLAMP1 から REF_A まで直線的に変化します。DUTY_A から DUTY_E は、図 7-11 と同じ順序である必要があります。
- DUTY_B は、リファレンス REF_B のデューティコマンドを設定します。このリファレンスは、DUTY_A と DUTY_B の間を直線的に変化します。
- DUTY_C は、リファレンス REF_C のデューティコマンドを設定します。このリファレンスは、DUTY_B と DUTY_C の間を直線的に変化します。
- DUTY_D は、リファレンス REF_D のデューティコマンドを設定します。このリファレンスは、DUTY_C と DUTY_D の間を直線的に変化します。
- DUTY_E は、リファレンス REF_E のデューティコマンドを設定します。このリファレンスは、DUTY_D と DUTY_E の間を直線的に変化します。
- DUTY_CLAMP2 は、それを上回るとリファレンスが一定 (REF_CLAMP2) に維持されるデューティコマンドを設定します。REF_CLAMP2 は、DUTY_CLAMP2 と DUTY_OFF2 の間のこの一定のリファレンスを設定します。このリファレンスは、DUTY_E と DUTY_CLAMP2 の間を直線的に変化します。DUTY_CLAMP2 は、DUTY_E と DUTY_OFF2 の間の任意の位置に配置できます。
- DUTY_OFF2 と DUTY_ON2 は、リファレンス制御入力 REF_CLAMP2 および REF_OFF2 間を遷移する際のヒステリシスを設定します (図 7-11 を参照)。
- DUTY_OFF2 は、それを上回るとリファレンスが REF_CLAMP2 から REF_OFF2 まで変化するデューティコマンドを設定します。

7.3.7.5.2 階段制御プロファイル

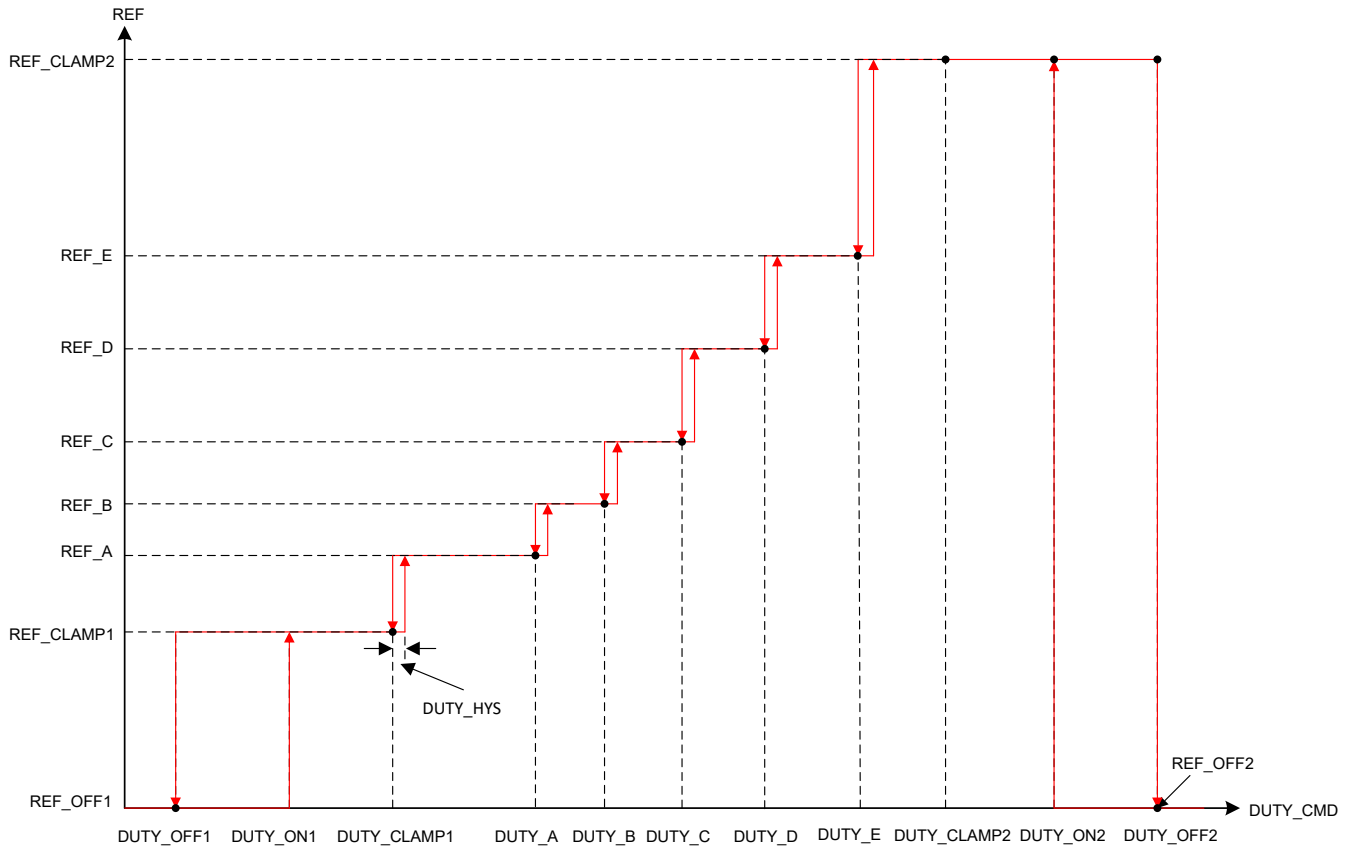


図 7-12. 階段制御プロファイル

階段制御プロファイルは、REF_PROFILE_CONFIG を 10b に設定することで有効化できます。階段プロファイルは、DUTY_x と REF_x を設定することで、入力制御リファレンスが REF_CLAMP1 と REF_CLAMP2 の間を階段状に変化することを特長としています。

- DUTY_OFF1 は、それを下回るとリファレンスが REF_OFF1 になるデューティ・コマンドを設定します。
- DUTY_OFF1 と DUTY_ON1 は、リファレンス制御入力 REF_CLAMP1 および REF_OFF1 間を遷移する際のヒステリシスを設定します (図 7-12 を参照)。
- DUTY_CLAMP1 は、そこまでリファレンスが一定に維持されるデューティ・コマンドを設定します。REF_CLAMP1 は、DUTY_OFF1 と DUTY_CLAMP1 の間のこの一定のリファレンスを設定します。DUTY_CLAMP1 は、DUTY_OFF1 と DUTY_A の間の任意の位置に配置できます。
- DUTY_A は、リファレンス REF_A のデューティ・コマンドを設定します。このリファレンスは、DUTY_CLAMP1 において REF_CLAMP1 から REF_A に階段的に変化します。DUTY_A から DUTY_E は、図 7-12 と同じ順序である必要があります。
- DUTY_B は、リファレンス REF_B のデューティ・コマンドを設定します。このリファレンスは、DUTY_A において REF_A から REF_B に階段的に変化します。
- DUTY_C は、リファレンス REF_C のデューティ・コマンドを設定します。このリファレンスは、DUTY_B において REF_B から REF_C に階段的に変化します。
- DUTY_D は、リファレンス REF_D のデューティ・コマンドを設定します。このリファレンスは、DUTY_C において REF_C から REF_D に階段的に変化します。
- DUTY_E は、リファレンス REF_E のデューティ・コマンドを設定します。このリファレンスは、DUTY_D において REF_D から REF_E に階段的に変化します。

- DUTY_CLAMP2 は、それを上回るとリファレンスが一定 (REF_CLAMP2) に維持されるデューティ・コマンドを設定します。REF_CLAMP2 は、DUTY_CLAMP2 と DUTY_OFF2 の間のこの一定のリファレンスを設定します。このリファレンスは、DUTY_E において REF_E から REF_CLAMP2 に段階的に変化します。DUTY_CLAMP2 は、DUTY_E と DUTY_OFF2 の間の任意の位置に配置できます。
- DUTY_OFF2 と DUTY_ON2 は、リファレンス制御入力 REF_CLAMP2 および REF_OFF2 間を遷移する際のヒステリシスを設定します (図 7-12 を参照)。
- DUTY_OFF2 は、それを上回るとリファレンスが REF_CLAMP2 から REF_OFF2 まで変化するデューティ・コマンドを設定します。
- DUTY_HYS は、DUTY_CLAMP1、DUTY_A、DUTY_E.での各段階的変化時のヒステリシスを設定します。

7.3.7.5.3 双方向プロファイル

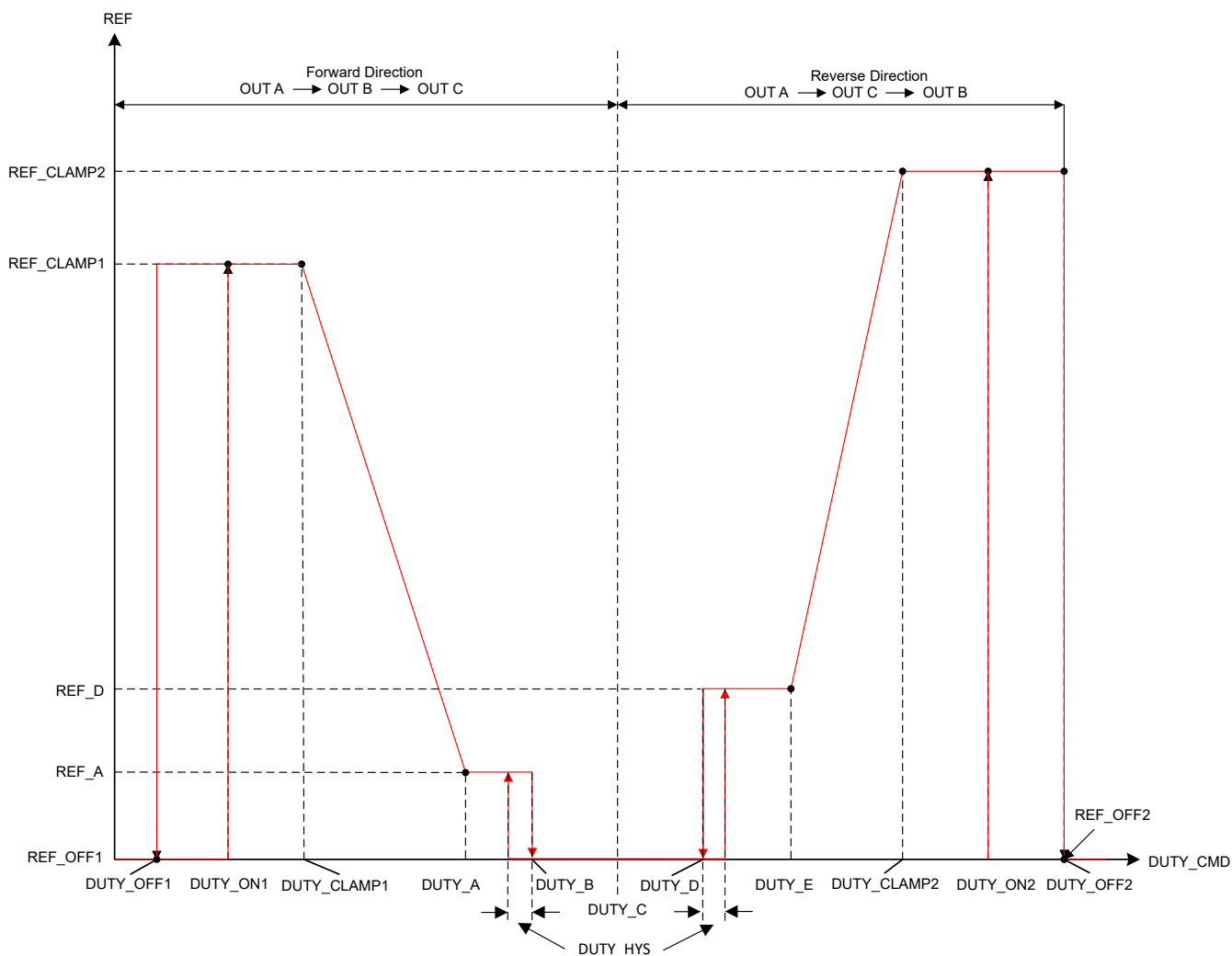


図 7-13. 双方向制御プロファイル

双方向制御プロファイルは、REF_PROFILE_CONFIG を 11b に設定することで有効化できます。双方向プロファイルは、デューティ・コマンドの調整によって方向を変える機能を持っています。DUTY_C は、そこで方向が変わるデューティ・コマンドを設定します。双方向速度プロファイルを使うと、個別の信号を使わなくてもモーターの方向を制御できます。

注

DIR ピンと DIR_INPUT ビットによる方向変更機能は、双方向プロファイル・モードでは無効化されます。

- DUTY_OFF1 は、それを下回るとリファレンスが REF_OFF1 になるデューティ・コマンドを設定します。
- DUTY_OFF1 と DUTY_ON1 は、リファレンス制御入力 REF_CLAMP1 および REF_OFF1 間を遷移する際のヒステリシスを設定します (図 7-13 を参照)。
- DUTY_CLAMP1 は、そこまでリファレンスが一定に維持されるデューティ・コマンドを設定します。REF_CLAMP1 は、DUTY_OFF1 と DUTY_CLAMP1 の間のこの一定のリファレンスを設定します。DUTY_CLAMP1 は、DUTY_OFF1 と DUTY_A の間の任意の位置に配置できます。
- DUTY_A は、リファレンス REF_A のデューティ・コマンドを設定します。このリファレンスは、DUTY_CLAMP1 と DUTY_A の間を直線的に変化します。DUTY_A から DUTY_E は、図 7-13 と同じ順序である必要があります。
- DUTY_B は、それを上回ると MCF8329A がオフ状態になるデューティ・コマンドを設定します。このリファレンスは、DUTY_A と DUTY_B の間で一定 (REF_A) に維持されます。
- DUTY_C は、そこで方向が変わるデューティ・コマンドを設定します。
- DUTY_D は、それを上回ると MCF8329A が逆方向の動作状態に入るデューティ・コマンドを設定します。REF_D は、DUTY_D と DUTY_E の間の一定のリファレンスを設定します。
- DUTY_E は、それを上回るとリファレンスが DUTY_E と DUTY_CLAMP2 の間を直線的に変化するデューティ・コマンドを設定します。
- DUTY_CLAMP2 は、それを上回るとリファレンスが一定 (REF_CLAMP2) に維持されるデューティ・コマンドを設定します。REF_CLAMP2 は、DUTY_CLAMP2 と DUTY_OFF2 の間のこの一定のリファレンスを設定します。DUTY_CLAMP2 は、DUTY_E と DUTY_OFF2 の間の任意の位置に配置できます。
- DUTY_OFF2 と DUTY_ON2 は、リファレンス制御入力 REF_CLAMP2 および REF_OFF2 間を遷移する際のヒステリシスを設定します (図 7-13 を参照)。
- DUTY_OFF2 は、それを上回るとリファレンスが REF_CLAMP2 から REF_OFF2 まで逆方向に変化するデューティ・コマンドを設定します。
- DUTY_HYS は、DUTY_B と DUTY_D で段階的に変化する際のヒステリシスを設定します。

7.3.7.6 プロファイルを使わない制御入力の伝達関数

CTRL_MODE の設定に従い、入力制御信号としてモーター速度、DC 入力電力、モーター電流 (i_q)、モーター電圧 (変調インデックス) を使用できます。

速度入力の伝達関数

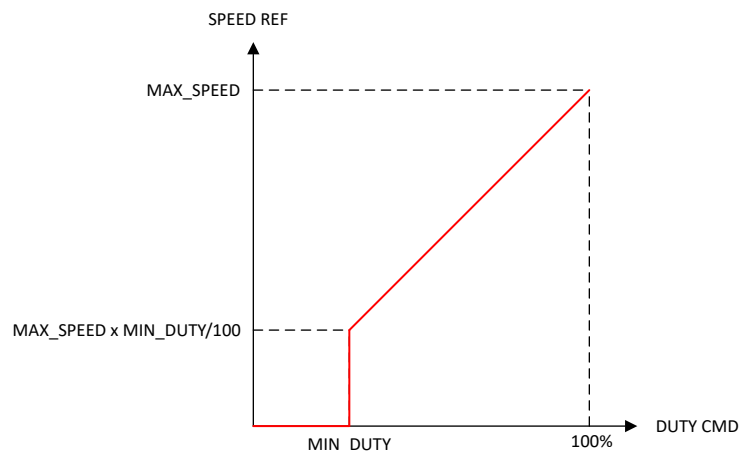


図 7-14. 速度入力の伝達関数

図 7-14 に、DUTY CMD と SPEED REF との関係を示します。速度ループが有効化されている場合、DUTY CMD は SPEED REF (単位:Hz) を設定します。MAX_SPEED は、100% の DUTY CMD での SPEED REF を設定します。MIN_DUTY は、SPEED REF の最小値 ($\text{MIN_DUTY} \times \text{MAX_SPEED}$) を設定します。MAX_SPEED が 0 に設定されると、SPEED REF は (DUTY CMD に関係なく) 0 にクリップされ、モーターは停止状態になります。

電力入力の伝達関数

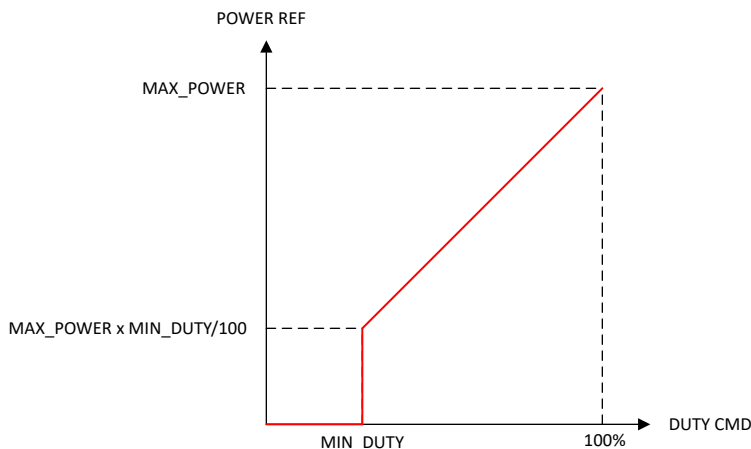


図 7-15. 電力入力の伝達関数

図 7-15 に、DUTY CMD と POWER REF との関係を示します。電力ループが有効化されている場合、DUTY CMD は POWER REF (単位:ワット) を設定します。MAX_POWER は 100% の DUTY CMD で POWER REF を設定します。MIN_DUTY は POWER REF の最小値 ($\text{MIN_DUTY} \times \text{MAX_POWER}$) を設定します。MAX_POWER が 0 に設定されている場合、POWER REF は (DUTY CMD に関係なく) 0 にクランプされ、モーターは停止状態になります。

電流入力の伝達関数

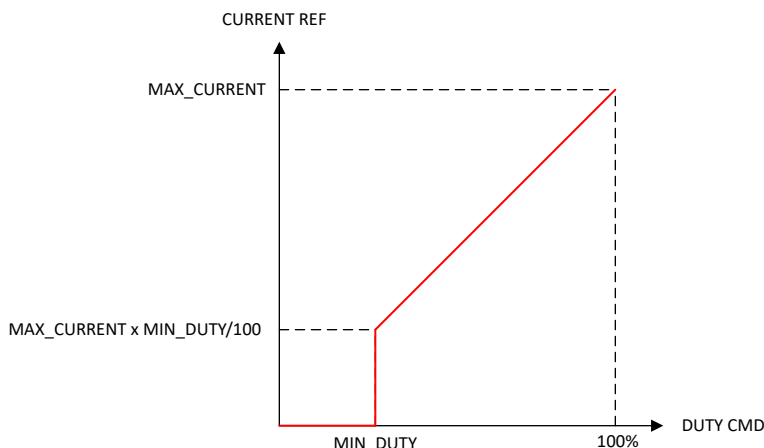


図 7-16. 電流入力の伝達関数

図 7-16 に、DUTY_CMD と CURRENT_REF との関係を示します。電流ループが有効化されている場合、DUTY_CMD は Q 軸 CURRENT_REF (i_{q_ref}) (単位:アンペア) を設定します。MAX_CURRENT は ILIMIT と同じであり、100% の DUTY CMD で CURRENT_REF を設定します。MIN_DUTY は CURRENT_REF の最小値 ($\text{MIN_DUTY} \times \text{MAX_CURRENT}$) を設定します。

注

1. MCF8329A では、MIN_DUTY は 1% に設定されています。デューティコマンド (DUTY_CMD) またはリファレンス (入力プロファイルからの REF_X) のすべての値を 1% 未満に設定すると、目標リファレンス (SPEED REF、POWER REF、CURRENT REF、MODULATION INDEX REF) は 0 にクランプされ、モーターは停止状態になります。

変調インデックス入力の伝達関数

変調インデックス制御モードでは、モーターに印加される電圧 (変調インデックスの直軸成分 V_d と変調インデックスの横軸成分 V_q) は DUTY_CMD に比例します (モーターに印加される MIN_DUTY から 100% PWM デューティまで)。DUTY_CMD が MIN_DUTY より小さい場合、デューティサイクルを 0 にすることで、モーターに印加される電圧は 0 にクランプされます。

7.3.8 ブートストラップ コンデンサの初期充電

MCF8329A は、起動時にブートストラップ コンデンサをプリチャージする機能を備えています。そのアルゴリズムでは、GLx ピンの PWM ターンオン パルスを使って外付けローサイド MOSFET をターンオンすることで、各相のブートストラップ コンデンサを充電するシーケンスを使います (図 7-17 を参照)。その充電シーケンスの中で、ローサイド MOSFET は、PWM_FREQ_OUT で設定された周波数と $t_{LS_ON_BC}$ のオン時間 (5% のオン時間デューティ サイクル) でスイッチングされます。各相は、BST_CHRG_TIME の 1/3 に等しい期間にわたって充電されます。

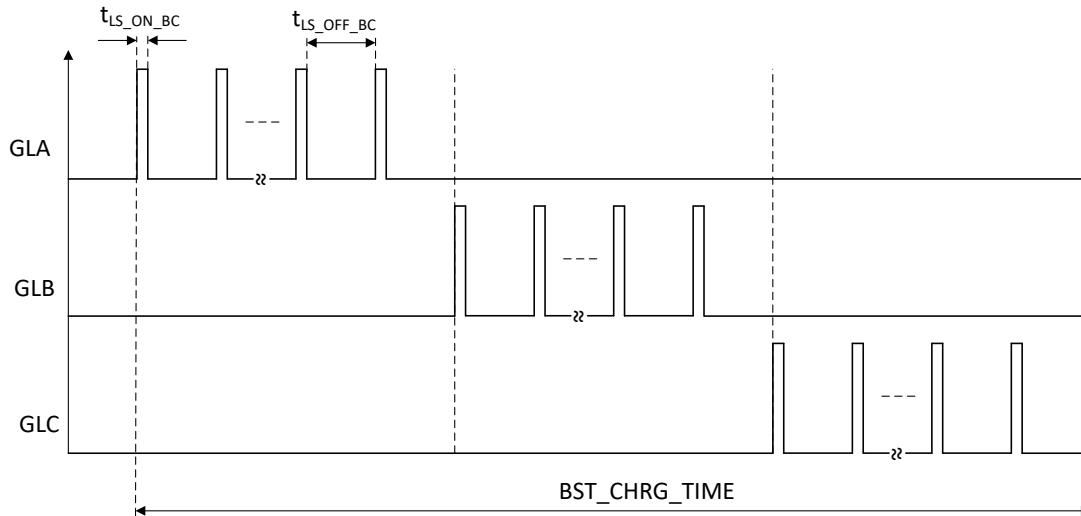


図 7-17. 起動時のブートストラップ コンデンサのプリチャージ

7.3.9 異なる初期条件でのモーターの起動

MCF8329A が起動プロセスを開始する際、モーターは 3 つの状態のいずれかになります。モーターの状態は、停止、正方向の回転、逆方向の回転のいずれかです。MCF8329A は、これらのすべての状態で確実にモーターを起動できるように、各種機能を備えています。図 7-18 に、モーターの 3 つの初期状態のそれぞれのモーター起動フローを示します。

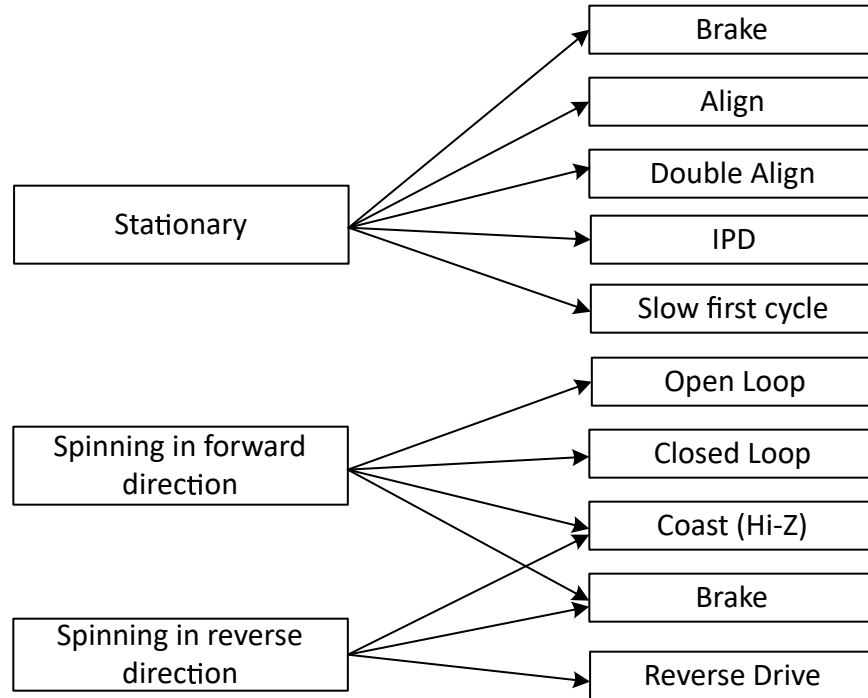


図 7-18. 異なる初期条件でのモーターの起動

注

「正方向」とは「命令された方向と同じ方向に回転すること」を意味し、「逆方向」とは「命令された方向と反対方向に回転すること」を意味します。

7.3.9.1 ケース 1 – モーターが停止

モーターが停止している場合、モーターの位置と位相が一致するように整流を初期化する必要があります。MCF8329A は、モーター位置に対して整流ロジックを初期化し、モーターを確実に起動させるための各種機能を備えています。

- アラインおよびダブル・アライン方式では、特定のモーター位相にわたって電圧を印加することで、この位相に合わせてモーターを強制的に回転させ、モーターを強制的に整列させます。
- 初期位置検出 (IPD) は、決定論的なインダクタンス変動に基づいてモーターの位置を決定します。この変動は BLDC モーターにしばしば存在するものです。
- スロー・ファースト・サイクル方式は、電気的な 1 回転が完了するまでに、印加される整流に対して回転子の位置が整列するように、低周波数のサイクルを印加することでモーターを起動します。

MCF8329A は、上記の起動方法の 1 つを開始する前にモーターが確実に停止するように、設定可能なブレーキ機能も備えています。本デバイスは、設定された起動方法を実行した後、開ループ加速に移行します。

7.3.9.2 ケース 2 – モーターが正方向に回転

モーターが、十分な速度 (BEMF) で正方向 (命令された方向と同じ方向) に回転している場合、MCF8329A は回転するモーターに再同期し、閉ループ動作に直接移行することで整流を継続します。モーター速度が低すぎて閉ループ動作に入れない場合、MCF8329A は、閉ループ動作に入るのに十分な速度に達するまでモーターを加速するため、開ループ動作に移行します。回転するモーターに再同期することで、ユーザーはこの初期条件において可能な限り高速な起動時間を達成できます。この再同期機能は、RESYNC_EN によって有効化または無効化できます。MCF8329A では、再同期が無効化されている場合、モーターが惰性で回転して停止するまで待つように、またはブレーキをかけるように設定できます。モーターが回転を停止した後、モーターが停止していることを踏まえて、ケース 1 のようにモーター起動シーケンスが進行します。

7.3.9.3 ケース 3 – モーターが逆方向に回転

モーターが逆方向 (命令された方向とは反対の方向) に回転している場合、MCF8329A は、方向を変え、命令された方向の目標速度リファレンスまでモーターを駆動するための各種手段を備えています。

リバース・ドライブ方式を使うと、モーターがゼロ速度まで減速するようにモーターを駆動できます。逆方向に回転している場合、モーターは最短のスピンアップ時間を達成します。

MCF8329A では、リバース・ドライブが無効化されている場合、モーターが惰性で回転して停止するまで待つように、またはブレーキをかけるように設定できます。モーターが回転を停止した後、モーターが停止していることを踏まえて、ケース 1 のようにモーター起動シーケンスが進行します。

注

リバース・ドライブまたはブレーキ機能を使う際は、電流が許容レベルに制限されるように、また、エネルギーが電源に逆流することで電源電圧が急激に増加しないように注意します。

7.3.10 モーターの起動シーケンス (MSS)

図 7-19 に、MCF8329A デバイスに実装されているモーター起動シーケンスを示します。

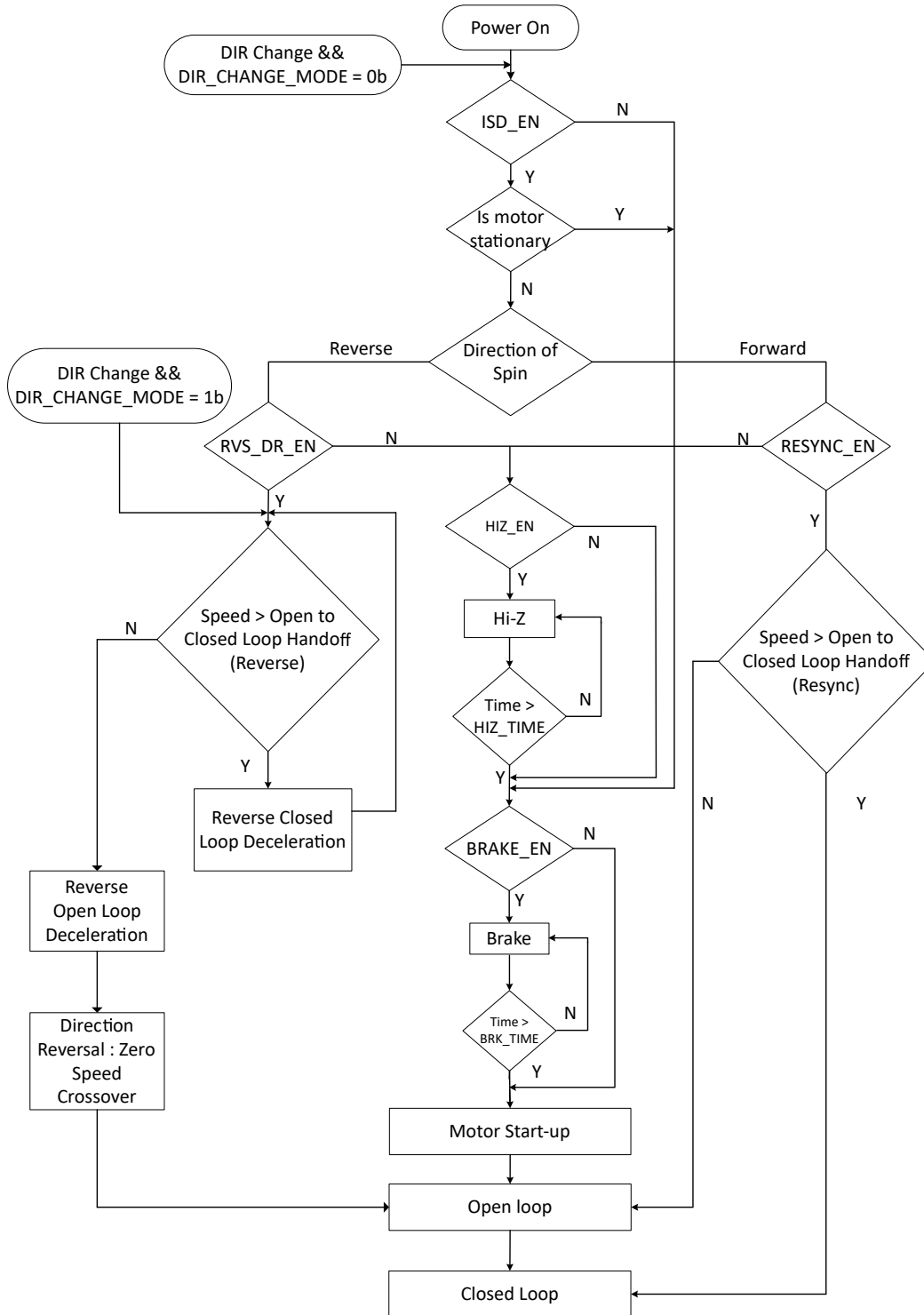


図 7-19. モーター起動フロー

パワーオン状態	これは、モーター起動シーケンス (MSS) の初期状態です。最初のパワーアップ時、またはスタンバイまたはスリープ モードから MCF8329A デバイスが復帰したときは常に、MSS はこの状態で開始します。
DIR 変更 && DIR_CHANGE_MODE = 0b 判定	MCF8329A では、すべての状態 (閉ループを含む) で、方向変更コマンドが検出され、かつ DIR_CHANGE_MODE が 0b に設定されている場合、本デバイスは MSS を再起動します。
ISD_EN 判定	パワーオン後、MCF8329A の MSS は、初期速度検出 (ISD) 機能が有効化されている (ISD_EN = 1b) かどうかを調べる ISD_EN 判定に入ります。ISD が無効化されている場合、MSS は直接 BRAKE_EN 判定に進みます。ISD が有効化されている場合、MSS は ISD (Is Motor Stationary) 状態に進みます。
ISD 状態	MSS はモーターの初期条件 (速度、回転方向) を決定します (「初期速度検出 (ISD)」を参照)。モーターが停止している (モーター BEMF < STAT_DETECT_THR) と見なされた場合、MSS は BRAKE_EN 判定に進みます。モーターが停止していない場合、MSS は回転方向の検証に進みます。
回転方向判定	MSS は、モーターが正方向と逆方向のどちらで回転しているのかを判定します。モーターが正方向に回転している場合、MCF8329A は RESYNC_EN 判定に進みます。モーターが逆方向に回転している場合、MSS は RVS_DR_EN 判定に進みます。
RESYNC_EN 判定	RESYNC_EN が 1b に設定されている場合、MCF8329A は「速度」>「開ループ - 閉ループ ハンドオフ」(再同期) 判定に進みます。RESYNC_EN が 0b に設定されている場合、MSS は HIZ_EN 判定に進みます。
「速度」>「開ループ - 閉ループ ハンドオフ」(再同期) 判定	モーター速度が FW_DRV_RESYN_THR より大きい場合、MCF8329A は ISD 状態から得た速度および位置情報を使用して、閉ループ状態に直接遷移します (「モーターの再同期化」を参照)。モーター速度が FW_DRV_RESYN_THR より小さい場合、MCF8329A は開ループ状態に遷移します。
RVS_DR_EN 判定	MSS は、リバースドライブ機能が有効化されている (RVS_DR_EN = 1) かどうかを調べます。リバースドライブ機能が有効化されている場合、MSS は逆方向モーター速度の確認に遷移します。リバースドライブ機能が有効化されていない場合、MSS は HIZ_EN 判定に進みます。
「速度」>「開ループ - 閉ループ ハンドオフ」(再同期) 判定	MSS は、MCF8329A が閉ループで減速するのに十分な逆転速度であるかどうかを確認します。速度 (逆方向) が十分上がるまで、MSS は逆方向閉ループ減速にとどまります。速度が低すぎると、MSS は逆方向開ループ減速に遷移します。
逆方向閉ループ、開ループ減 速、ゼロ速度クロスオーバー	MCF8329A は逆方向で再同期し、モーター速度がハンドオフ スレッシュホールドを下回るまで、閉ループでモーターを減速させます (「リバースドライブ」を参照)。逆方向のモーター速度が低すぎる場合、MCF8329A は開ループに切り替わり、開ループでモーターを減速させ、ゼロ速度に達します。次に開ループで正方向に加速し、モーター速度が十分に上がった後、閉ループ動作に入ります。
HIZ_EN 判定	MSS は、コースト (ハイ インピーダンス) 機能が有効化されている (HIZ_EN = 1) かどうかを確認します。コースト機能が有効化されている場合、MSS はコースト ルーチンに進みます。コースト機能が無効化されている場合、MSS は BRAKE_EN 判定に進みます。
コースト (ハイ インピーダンス) ルーチン	本デバイスは、HIZ_TIME によって設定された特定の時間の間、6 つの MOSFET のすべてをターンオフすることで、モーターを惰性で回転させます。
BRAKE_EN 判定	MSS は、ブレーキ機能が有効化されている (BRAKE_EN = 1) かどうかを確認します。ブレーキ機能が有効化されている場合、MSS はブレーキ ルーチンに進みます。ブレーキ機能が無効化されている場合、MSS はモーター起動状態に進みます (セクション 7.3.10.4 を参照)。

ブレーキ ルーチン	MCF8329A は、BRK_TIME の間、3 つのローサイド MOSFET のすべてをターンオンすることで、ブレーキを掛けます。
閉ループ状態	この状態では、MCF8329A は FOC を使ってモーターを駆動します。

注

ユーザーは、ブートストラップ コンデンサを完全に充電するのに十分な起動時間を確保する必要があります。ブート コンデンサを充電する 1 つの方法は、起動時にローサイド ブレーキで十分な時間を確保することです。その他に、ブートストラップ プリチャージ ルーチンを使用する方法があります。ISD 動作については、ブートストラップ 電圧が UVLO スレッシュホールドを超えた後にのみ、本デバイスは ISD を開始します。

7.3.10.1 初期速度検出 (ISD)

ISD 機能は、モーターの初期状態を識別するために使われ、ISD_EN を 1b に設定することで有効化されます。最初の速度、位置、方向は、内蔵 ADC を使って位相電圧をサンプリングすることで判断されます。ISD は、ISD_EN を 0b に設定することで無効化できます。この機能が無効化 (ISD_EN が 0b に設定) されている場合、MCF8329A は初期速度検出機能を実行せず、ブレーキ・ルーチン (BRAKE_EN) が有効化されているかどうかの確認に進みます。

7.3.10.2 モーターの再同期化

モーター再同期機能は、ISD 機能と再同期機能がどちらも有効化されており、かつモーターの初期状態が正方向 (命令された方向と同じ方向) の回転であると本デバイスが判断した場合に機能します。ISD 中に測定された速度と位置の情報は、MCF8329A の駆動状態を初期化するために使われます (初期化された駆動状態は閉ループ状態 (または閉ループ動作に必要なモーター速度が不足している場合は開ループ状態) に直接遷移でき、モーターを停止させる必要はありません)。MCF8329A のモーター再同期機能は RESYNC_EN ビットによって有効化 / 無効化できます。モーター再同期機能が無効化されている場合、本デバイスはモーター・コースト (ハイ・インピーダンス) ルーチンが有効化されているかどうかの確認に進みます。

7.3.10.3 リバース ドライブ

ISD_EN と RVS_DR_EN の両方が 1b に設定されており、かつモーターの回転方向が、命令された方向と反対であると ISD が判断した場合、MCF8329A はリバースドライブ機能を使ってモーターの回転方向を変更します。リバースドライブは、逆方向でのモーター速度との同期、ゼロ速度までの逆方向のモーター減速、方向転換、本デバイスが正方向の開ループに遷移するまでの正方向 (命令された方向) の開ループ加速から成ります (図 7-20 を参照)。MCF8329A では、REV_DRV_CONFIG を設定することで、正方向パラメータを使う方法と、それとは別のリバースドライブ パラメータ セットを使う方法のどちらかを選択できます。

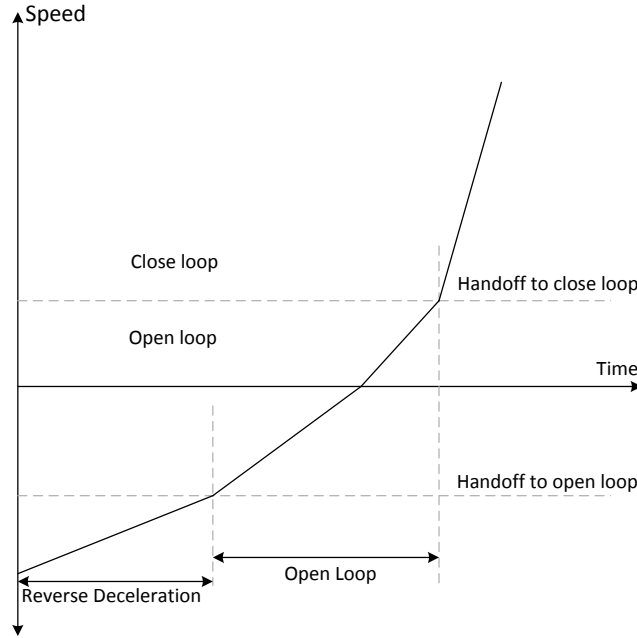


図 7-20. リバース ドライブ機能

7.3.10.3.1 リバース ドライブ チューニング

MCF8329A には、リバースドライブの開ループ - 閉ループ ハンドオフ スレッシュホールド、開ループ加速度 (正負)、開ループ電流制限値を、フォワードドライブ動作で使われる値とは異なる値に調整する機能を備えています。リバースドライブ固有のパラメータは、REV_DRV_CONFIG を 1b に設定することで使用できます。REV_DRV_CONFIG が 0b に設定されている場合、MCF8329A は、フォワードドライブ動作のために設定されたものと同じパラメータをリバースドライブ動作時にも使います。

モーターが逆方向の開ループに入る際の速度は、REV_DRV_HANDOFF_THR によって設定できます。ジャークも同期喪失も起こさずに滑らかに遷移させるため、REV_DRV_OPEN_LOOP_CURRENT を設定することで、速度反転中にモーターが開ループで回転する際の電流を適切な値に制限できます。速度反転中の正方向の開ループ加速度は、REV_DRV_OPEN_LOOP_ACCEL_A1 と REV_DRV_OPEN_LOOP_ACCEL_A2 によって設定されます。モーターが逆方向にゼロ速度まで減速する際のリバースドライブ開ループ減速度は、リバースドライブ開ループ加速度のパーセンテージとして REV_DRV_OPEN_LOOP_DEC によって設定できます。

7.3.10.4 モーター起動

停止位置からモーターを起動するために各種の機能が備わっており、これらの機能の選択は MTR_STARTUP によって設定できます。アラインおよびダブル・アライン・モードでは、DC 電流の注入によって、モーターは既知の位置に整列します。IPD モードでは、6 つの異なる高周波数パルスを押加することで、回転子の位置が推定されます。スロー・ファースト・サイクル・モードでは、低周波数のサイクルを押加することで、モーターが起動されます。

7.3.10.4.1 アライン

アラインは、MTR_STARTUP を 00b に設定することで有効化されます。MCF8329A は、ALIGN_TIME によって設定された特定の時間の間、特定の位相パターンを使って DC 電流を注入することで、モーターを整列させます。アライン中の位相パターンは ALIGN_ANGLE に基づいて生成されます。MCF8329A では、アライン中の電流制限値は、ALIGN_OR_SLOW_CURRENT_LIMIT によって設定されます。

位相電流が急速に変化すると、駆動トルクが急激に変化し、音響ノイズが発生する可能性があります。これを回避するため、MCF8329 は、ALIGN_SLOW_RAMP_RATE によって設定された構成可能なレートで、デューティ・サイクルを 0 から電流制限値まで増加させます。アライン・ルーチンの終了時に、モーターは既知の位置に整列します。

7.3.10.4.2 ダブル・アライン

ダブル・アラインは、MTR_STARTUP を 01b に設定することで有効化されます。回転子の初期位置が、適用された位相パターンに対して 180° 位相がずれている場合、シングル・アラインは頼りになりません。この場合、シングル・アラインを使うと起動に失敗する可能性があります。アライン方式の起動の信頼性を高めるため、MCF8329A ではダブル・アライン起動機能を選択できます。ダブル・アライン起動では、MCF8329A は、第 1 のアラインの位相パターンより 90° 進んだ第 2 のアラインの位相パターンを使用します。ダブル・アラインでは、アライン時間、電流制限、ランプ・レートなどの関連パラメータは、シングル・アラインで使われるものと同じです。初期の回転子位置に関係なく、モーターが既知の位置に確実に整列するように、2 つの異なる位相パターンが同じパラメータを使って連続して適用されます。

7.3.10.4.3 初期位置検出 (IPD)

初期位置検出 (IPD) は、MTR_STARTUP を 10b に設定することで有効化できます。IPD では、モーター・インダクタンスの空間的変動を利用してモーターの初期位置を決定するために誘導検出方式が使われます。

アラインまたはダブル・アラインを行うと、開ループ加速を開始する前に、モーターが逆方向に回転する可能性があります。IPD は、モーターの逆回転が許されないアプリケーションでも使用できます。IPD は、モーターが整流に整列するのを待たないため、より速いモーター起動シーケンスを実現できます。IPD は、モーターのインダクタンスが位置の関数として変化する場合にうまく機能します。IPD は、モーターにパルス電流を印加することで動作するため、音響ノイズが発生する可能性があります。特定のアプリケーションでは、最適な起動方法を決定する際にこのことを考慮する必要があります。

7.3.10.4.3.1 IPD の動作

IPD は、BC → CB → AB → BA → CA → AC のシーケンスに従って 6 種類の位相パターンを順に印加することで動作します (図 7-21 を参照)。IPD_CURR_THR によって設定されたスレッシュホールドに電流が達すると、MCF8329A は特定の位相パターンの駆動を停止し、特定の位相パターンが適用されたときからその電流スレッシュホールドに達するまでにかかった時間を測定します。このようにして、6 つの位相パターンのすべてについて、IPD_CURR_THR に達するのに要した時間が測定されます (この時間は、モーター巻線のインダクタンスの関数として変化します)。時間が最も短い状態は、インダクタンスが最小である状態を表します。インダクタンスが最小になるのは、モーターの N 極が、この特定の駆動状態に整列されている場合です。

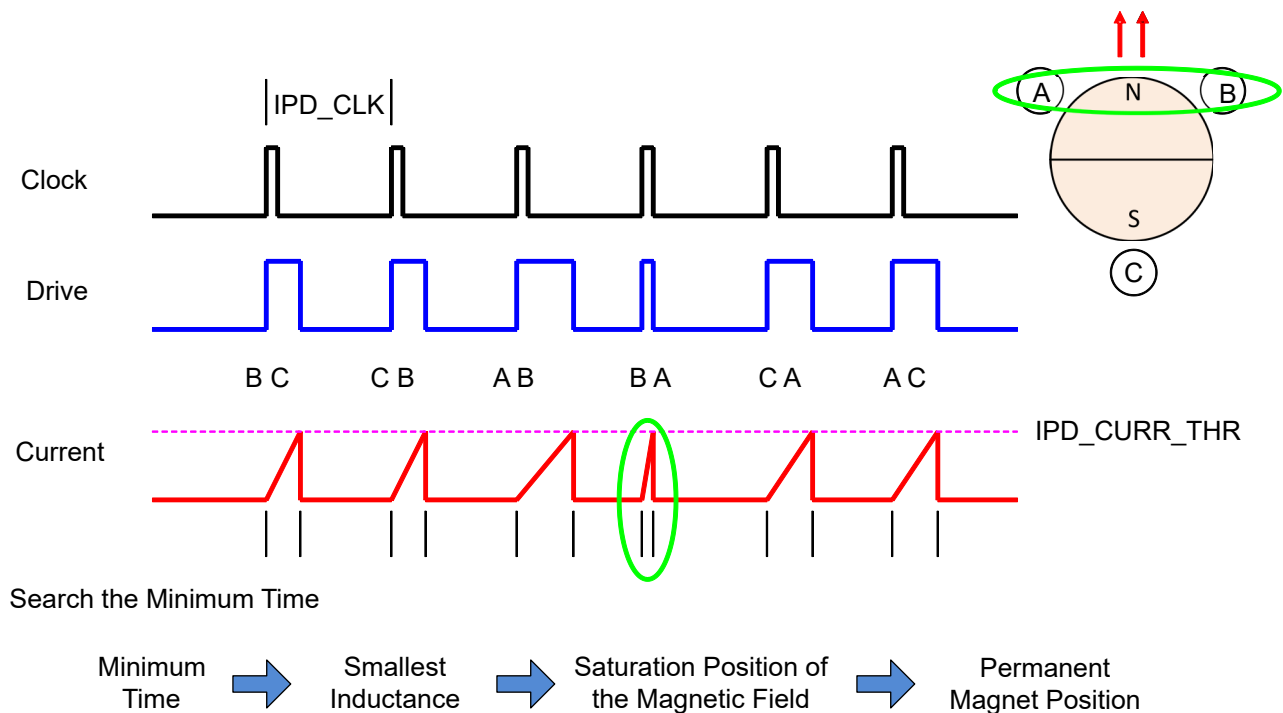


図 7-21. IPD の機能

注

設定可能な IPD_CURR_THR の最小値は、CSA_GAIN の設定によって決まります。

- CSA_GAIN = 40V/V の場合: 設定可能な IPD_CURR_THR の最小値は 20%
- CSA_GAIN = 20V/V の場合: 設定可能な IPD_CURR_THR の最小値は 10%
- CSA_GAIN = 10V/V の場合: 設定可能な IPD_CURR_THR の最小値は 5%
- CSA_GAIN = 5V/V の場合: 設定可能な IPD_CURR_THR の最小値は 2.5%

7.3.10.4.3.2 IPD 解放

IPD 解放ではハイ・インピーダンス・モードを使います。このモードでは、ハイサイド MOSFET (HSA) とローサイド MOSFET (LSC) がどちらもターンオフし、電流はボディ・ダイオードを通して電源に還流されます (図 7-22 を参照)。

IPD 解放中のハイ・インピーダンス・モードでは、モーターの DC 電源電圧 VM (V_{PVDD}) が上昇する可能性があります。クランプ回路の追加と、エネルギーを吸収するのに十分な V_{PVDD} - GND 間容量の追加を適切に選択することで、この問題を管理する必要があります。

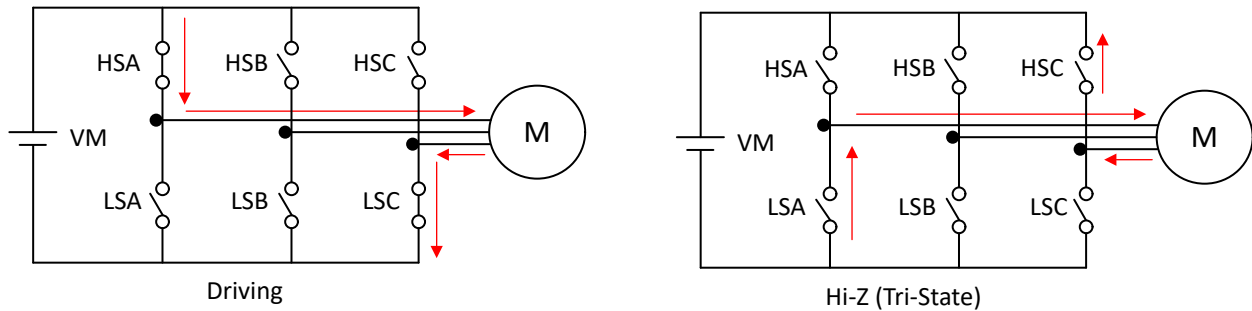


図 7-22. IPD 解放ハイ・インピーダンス・モード

7.3.10.4.3.3 IPD アドバンス角度

初期位置が検出された後、MCF8329A は、IPD_ADV_ANGLE で指定された角度で、開ループでモーターを駆動し始めます。

駆動角を 0°~180° の任意の位置に進めると、正のトルクが得られます。駆動角度を 90° 進めると、最大の初期トルクが得られます。最初から最大トルクを加えると、回転子の加速がぎくしゃくする可能性があります。アプリケーションで滑らかな加速が得られるように IPD_ADV_ANGLE を選択します (図 7-23 を参照)。

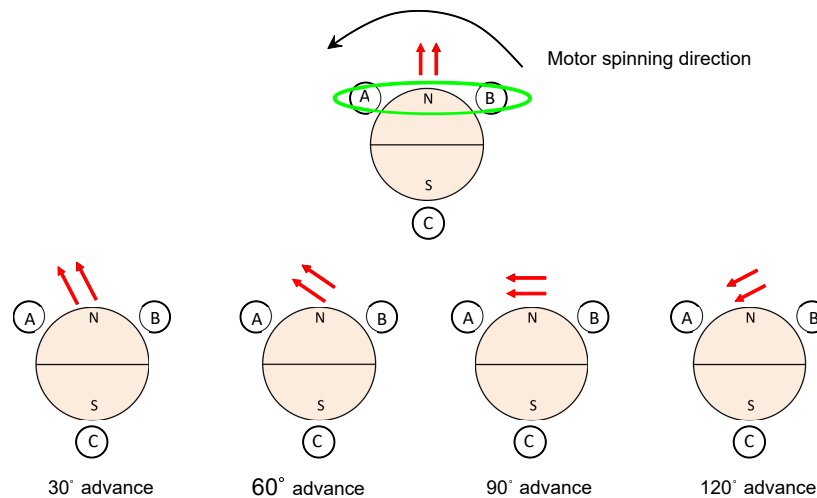


図 7-23. IPD アドバンス角度

7.3.10.4.4 スロー ファースト サイクル起動

MTR_STARTUP を 11b に設定することで、スロー ファースト サイクル起動が有効化されます。スロー ファースト サイクル起動では、MCF8329A は、LOW_FIRST_CYC_FREQ によって設定された周波数でモーターの整流を開始します。設定された周波数は最初のサイクルでのみ使用され、その後モーター整流は、開ループ加速度係数 A1 および A2 によって設定された加速プロファイルに従います。スロー ファースト サイクルの周波数は、モーターが整流シーケンスと同期できるように、十分低く設定する必要があります。このモードではアライン時間を大幅に短縮できるため、高速起動が求められる場合に役立ちます。

7.3.10.4.5 オープンループ

アライン、ダブル アライン、IPD、スロー ファースト サイクルのいずれかでモーター位置の初期化が完了すると、MCF8329A は開ループでモーターを加速し始めます。開ループ中、その速度は固定電流制限で増加します。開ループでは、 I_q と I_d の制御 PI ループは電流を能動的に制御します。開ループ中の角度は、ランプ ジェネレータから提供されます (図 7-24 を参照)。

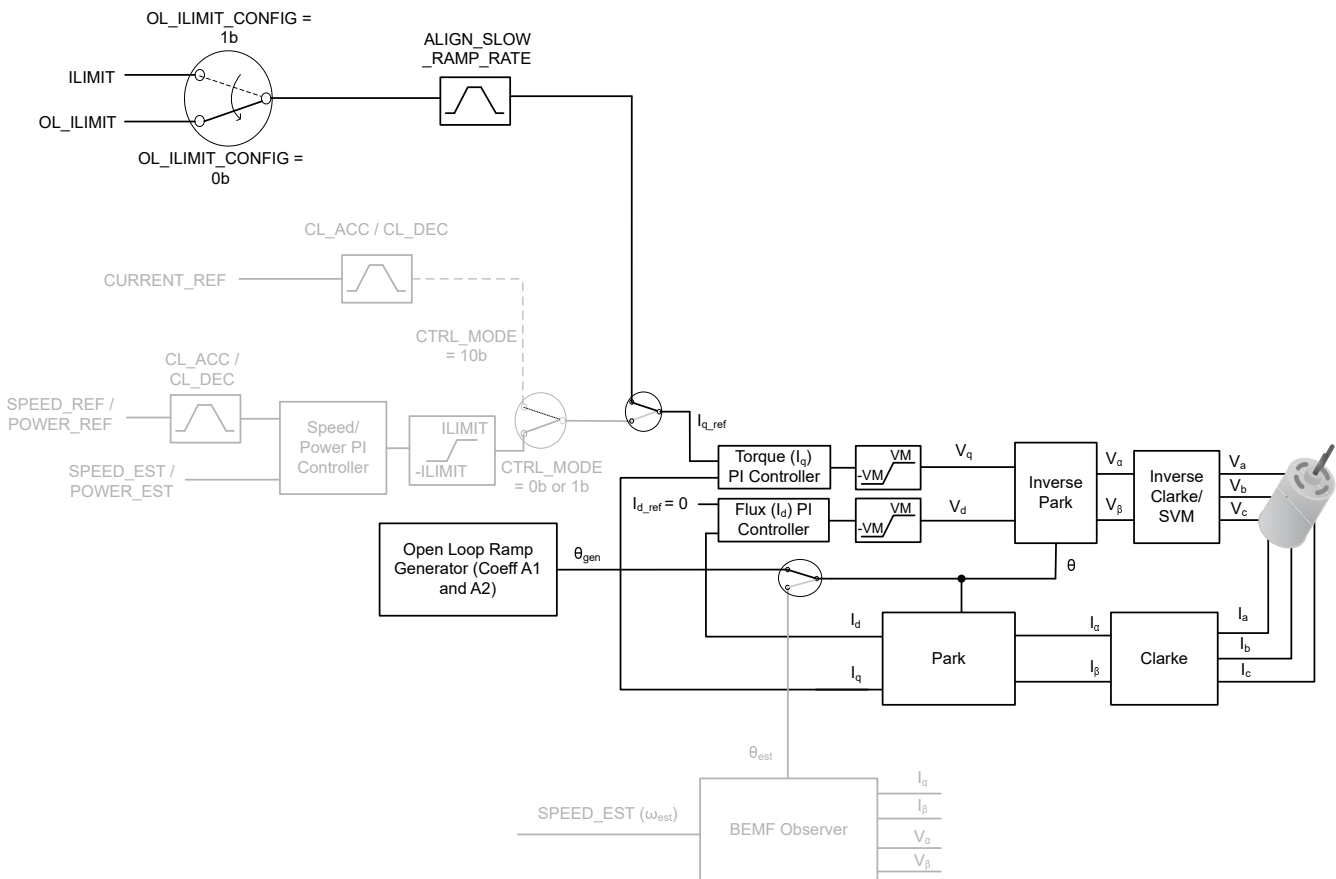


図 7-24. 開ループ

MCF8329A では、電流制限スレッシュホールドは OL_ILIMIT_CONFIG によって設定され、OL_ILIMIT_CONFIG の設定に基づいて ILIMIT または OL_ILIMIT によって設定されます。開ループ動作の機能は、逆起電力オブザーバが回転子の位置を正確に検出できるように、モーターが十分な BEMF を生成する速度までモーターを駆動することです。モーターは開ループで加速され、任意の時点での速度は式 8 で求められます。MCF8329A では、開ループ加速度係数 (A1 と A2) はそれぞれ OL_ACC_A1 と OL_ACC_A2 によって設定されます。

$$\text{速度 (t)} = A1 * t + 0.5 * A2 * t^2 \tag{8}$$

7.3.10.4.6 オープンループからクローズループへの遷移

モーターの角度と速度を逆起電力オブザーバが推定するのに十分な速度にモーターが達すると、MCF8329A は閉ループ状態に遷移します。このハンドオフ速度は、逆起電力とモーター速度の測定値に基づいて自動的に決定されます。また、OPN_CL_HANDOFF_THR を設定し、AUTO_HANDOFF_EN を 0b に設定することで、ハンドオフ速度を手動で設定することもできます。速度が急変することなく、遷移が円滑に行われるように、遷移後、theta_error ($\Theta_{gen} - \Theta_{est}$) は直線的に減少します。theta_error 低減のランプレートは THETA_ERROR_RAMP_RATE によって設定できます。開ループ中に設定された電流制限値が大きく、かつ閉ループに遷移する前にその電流制限値が低減されない場合、閉ループに遷移した後、一時的にモーター速度が SPEED_REF の値を上回る可能性があります。このような速度の変動を防ぐため、IQ_RAMP_EN を 1b に設定します。そうすれば、閉ループに遷移する前に、 i_{q_ref} が小さくなります。ただし、最終的な速度リファレンス (SPEED_REF) が開ループ - 閉ループ ハンドオフ速度 (OPN_CL_HANDOFF_THR) の 2 倍より大きい場合、より速いモーター加速を可能にするため、IQ_RAMP_EN の設定にかかわらず、 i_{q_ref} は小さくなりません。

十分な速度で閉ループにハンドオフされた後も、エスティメータが完全にはアラインされていないために、依然として θ 誤差が残っている可能性があります。開ループ - 閉ループ遷移の後に弱い加速を使うことで、 θ 誤差を確実にゼロに低減できます。この弱い加速は CL_SLOW_ACC によって設定できます。

図 7-25 に、開ループ - 閉ループ遷移の制御シーケンスを示します。IQ_RAMP_EN が 1b に設定されている場合、電流 i_{q_ref} は電流減衰領域でより小さい値に減少します。IQ_RAMP_EN が 0b に設定されている場合、電流減衰領域は遷移シーケンスに存在しません。

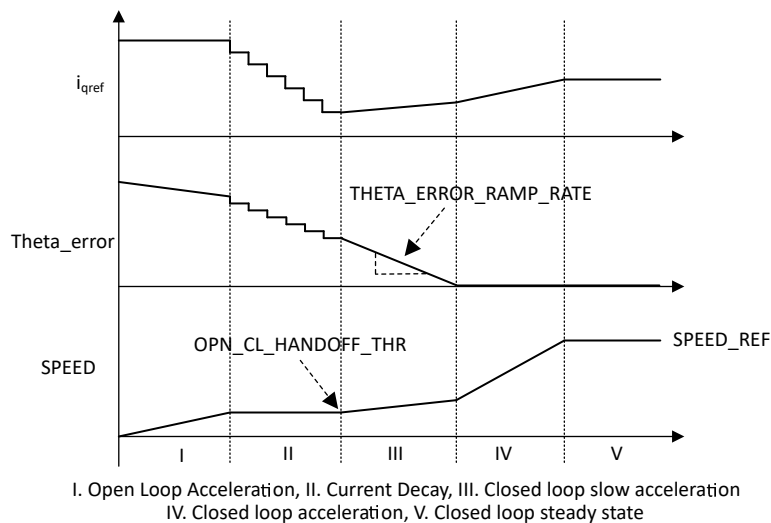


図 7-25. 開ループ - 閉ループ遷移の制御シーケンス

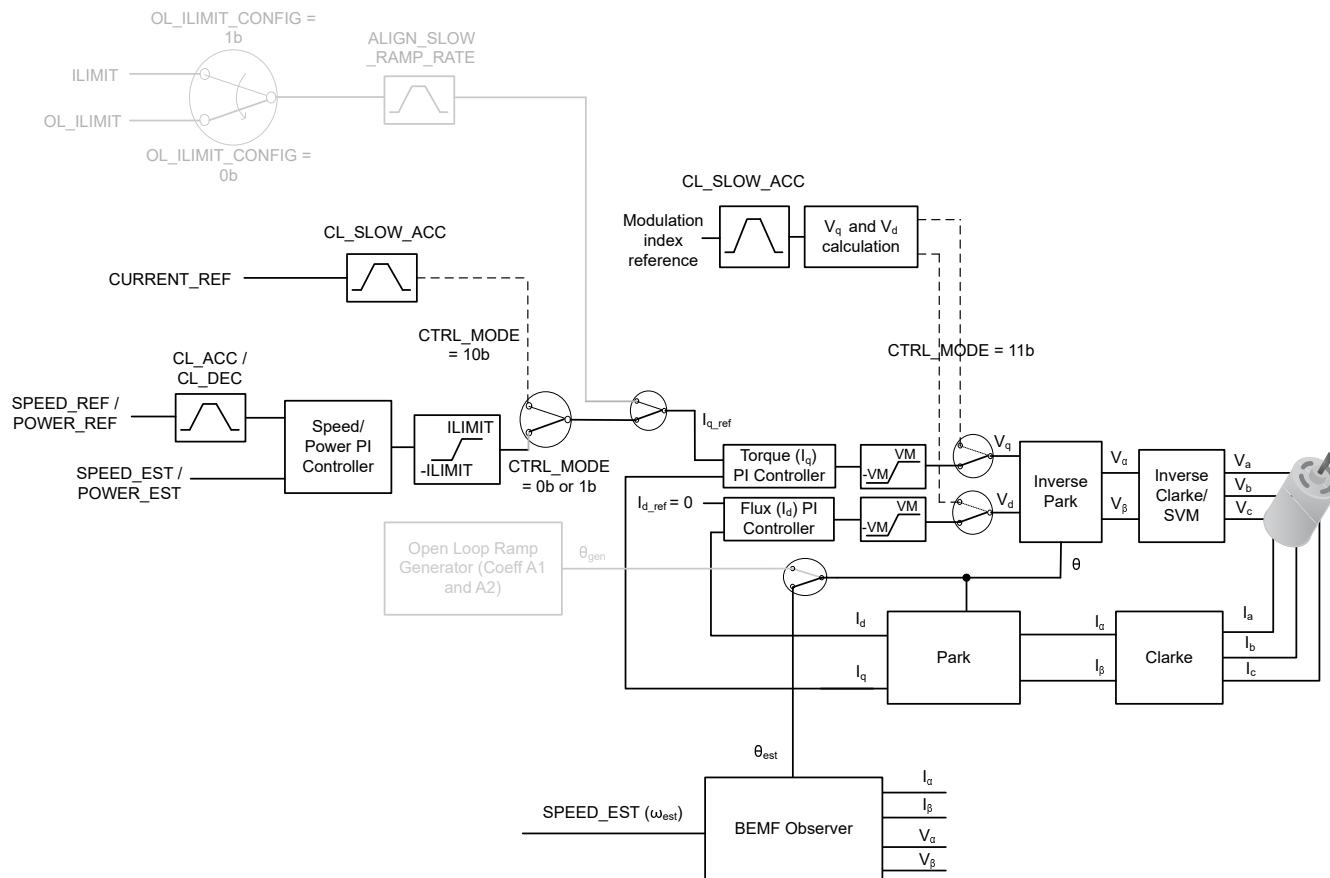


図 7-26. 開ループ - 閉ループ遷移の制御ブロック図

7.3.11 閉ループ制御

MCF8329A はフィールド オリエンテッド制御 (FOC) を使用してモーターを駆動します (図 7-27 を参照)。閉ループ動作では、逆起電力オブザーバを使ってモーターの角度 (θ_{est}) と速度 (Speed_{est}) が推定されます。速度および電流レギュレーションは、PI 制御ループを使って行われます。最大の効率を達成するため、直接軸電流はゼロ ($I_{d_ref} = 0$) に設定されます。これにより、固定子と回転子の磁界が互いに直交 (位相差が 90°) します。フラックス減衰または MTPA が有効化されている場合、閉ループ動作中、 I_{d_ref} は、ゼロまたは負の値に設定できます。

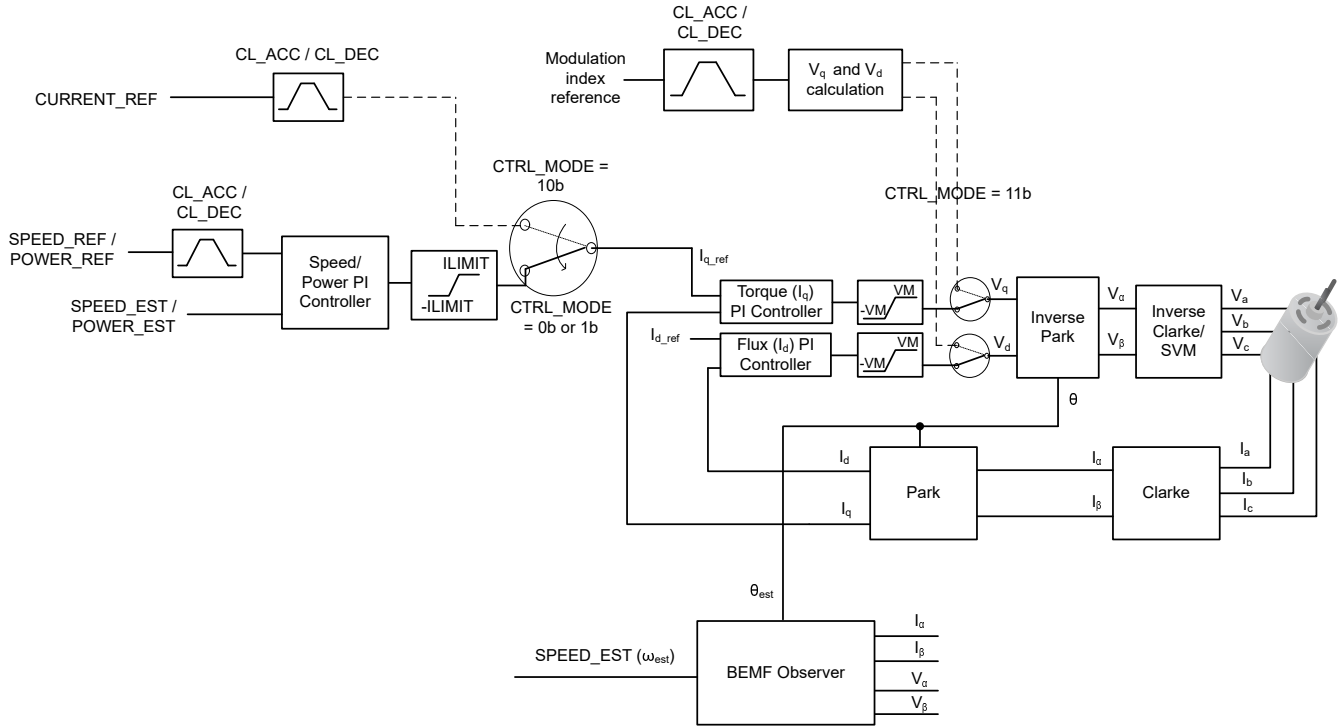


図 7-27. 閉ループ FOC 制御

7.3.11.1 閉ループ加速

MCF8329A では、閉ループ加速 / 減速中のリファレンス入力のスルーレートを設定できます。これにより、(アナログ、PWM、周波数、I²C からの) リファレンス入力が増段階的に変化した場合でも、リファレンス入力 (速度、電力、電流、変調インデックス) を直線的に変化させることができます (図 7-28 を参照)。音響ノイズを引き起こす可能性がある、モーターに加わるトルクの急激な変化が起こらないように、このスルーレートを設定できます。閉ループ加速 / 減速スルーレート パラメータ (CL_ACC/CL_DEC) はそれぞれ加速 / 減速時のリファレンスのスルーレートを設定します (AVS がアクティブでない場合)。

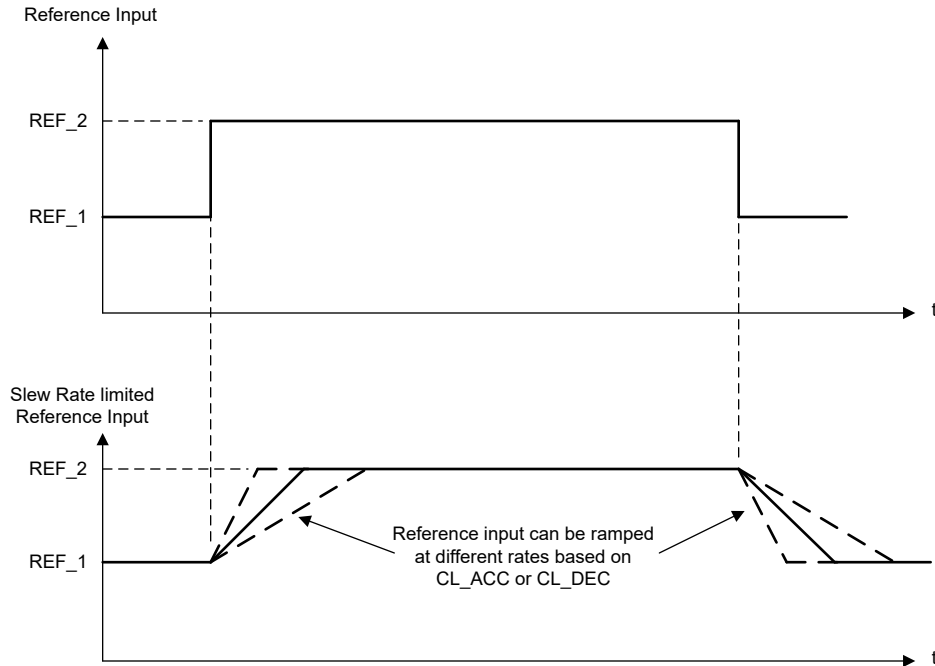


図 7-28. 閉ループ加速 / 減速スルーレート

7.3.11.2 速度 PI 制御

統合された速度制御ループは、動作条件が変わっても一定の速度を維持するのに役立ちます。K_p および K_i 係数は SPD_LOOP_KP と SPD_LOOP_KI によって設定されます。速度ループの出力は、トルク制御用の電流リファレンス (I_{q_ref}) を生成するために使われます。速度ループの出力は、電流制限値を実装するために制限されます。この電流制限値は ILIMIT によって設定されます。速度ループの出力が飽和すると、積分器ワインドアップを防止するため、積分器が無効化されます。

SPEED_REF は、デューティ コマンド入力と、ユーザーによって設定された速度プロファイルから導かれます。SPEED_MEAS は逆起電力オブザーバによる推定速度です。

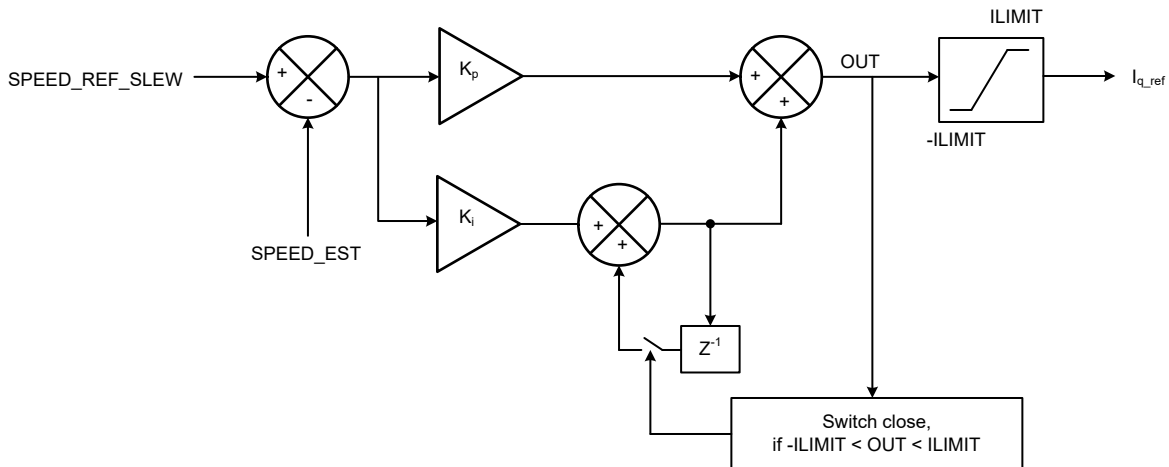


図 7-29. 速度 PI 制御

7.3.11.3 電流 PI 制御

MCF8329A は 2 つの PI コントローラを備えており、 I_d と I_q がそれぞれ磁束とトルクを個別に制御します。 K_p および K_i 係数はどちらの PI コントローラでも同じであり、**CURR_LOOP_KP** と **CURR_LOOP_KI** によって設定されます。電流制御ループの出力は、モーターに印加される電圧信号 (V_d と V_q) を生成するために使われます。電流ループの出力は電源電圧 (V_M) にクランプされます。 I_d 電流 PI ループが最初に実行され、 I_d 電流 PI ループの出力 (V_d) が飽和しているかどうかチェックされます。電流ループの出力が飽和すると、積分器windアップを防止するため、積分が無効化されます。

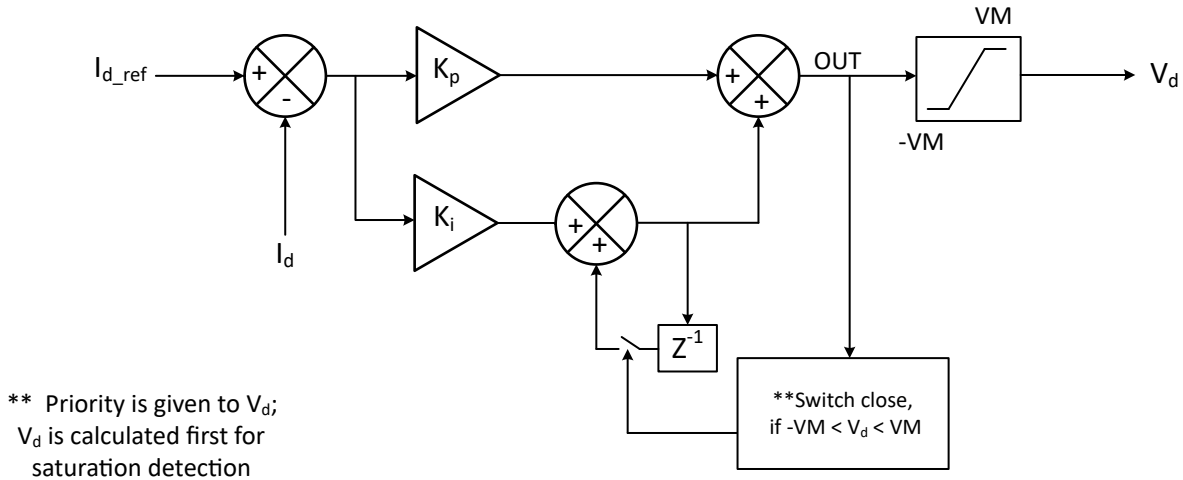


図 7-30. I_d 電流 PI 制御

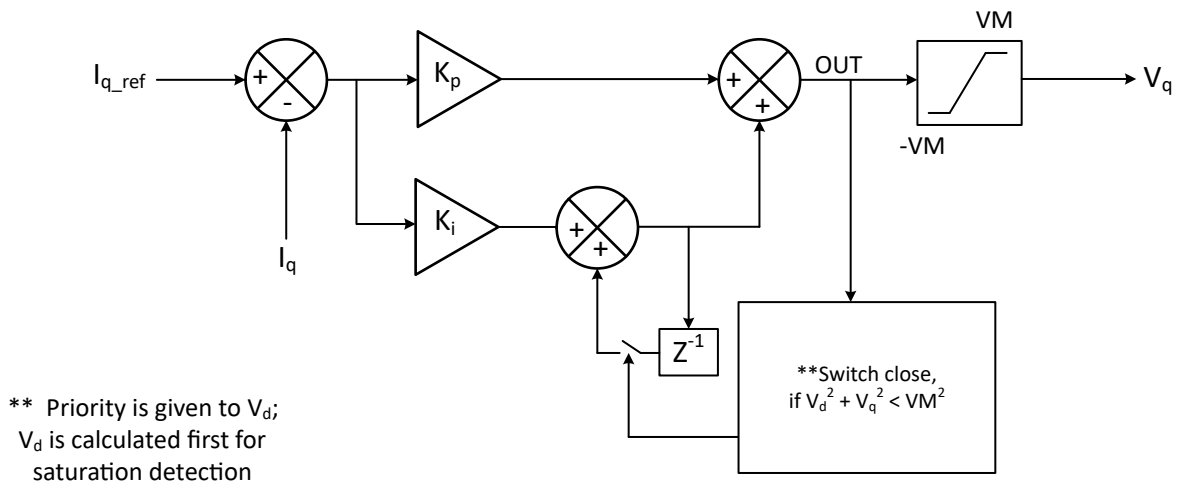


図 7-31. I_q 電流 PI 制御

7.3.11.4 電力ループ

MCF8329A は、閉ループ電力制御のために、モーター速度の代わりに (入力 DC) 電力をレギュレートする機能を備えています。CTRL_MODE を 01b に設定することで、(モーター速度ではなく) 入力電力レギュレーション モードが選択されます。MCF8329A が DC 入力電源から引き出すことができる最大電力は、**MAX_POWER** によって設定されます。電力ループの K_p および K_i 係数は **SPD_LOOP_KP** と **SPD_LOOP_KI** によって設定されます。

$$POWER REF(W) = DUTY CMD \times Maximum Power (W) \quad (9)$$

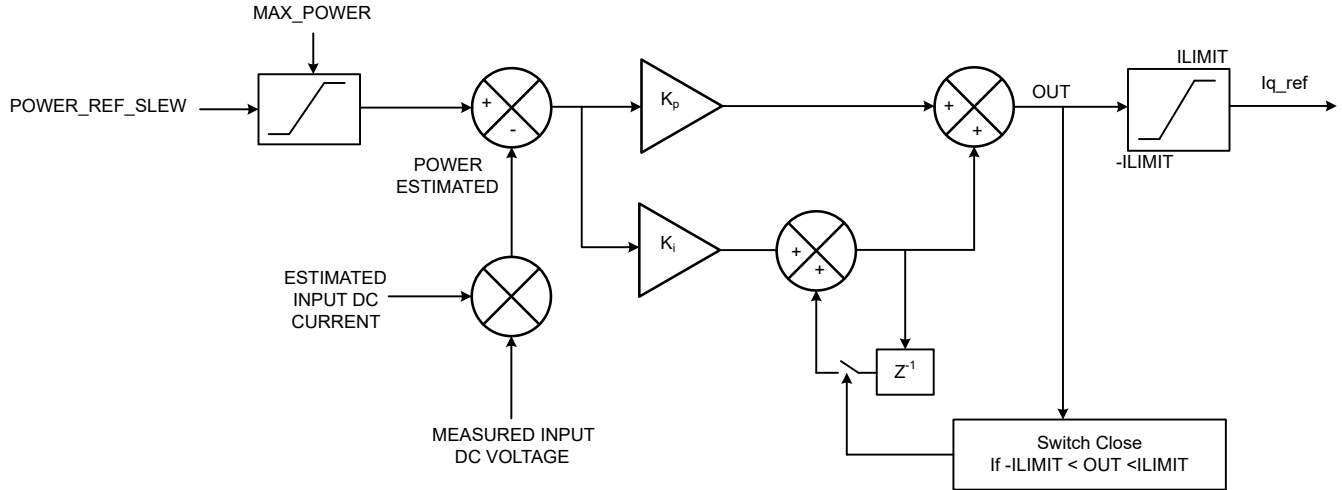


図 7-32. 閉ループ電力制御

7.3.11.5 変調インデックス制御

MCF8329A は、CTRL_MODE を 11b に設定することで選択される電圧制御モードを備えています。このモードでは、閉ループ速度制御、電力制御、電流制御 (i_q と i_d) は無効化されます。印加される V_q と V_d は、ユーザー定義の変調インデックスリファレンス電圧 (VOLTAGE REF) と進角設定を使用して直接制御されます。VOLTAGE REF は MIN_DUTY から 100% まで変化します。

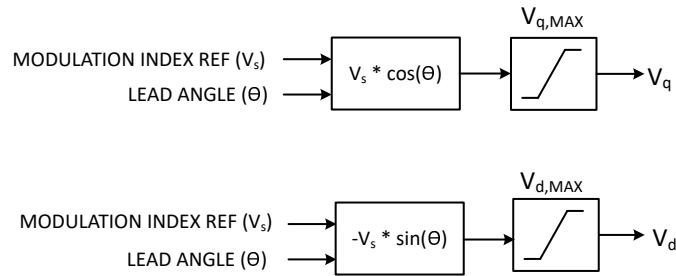


図 7-33. 開ループ電圧制御

注

1. 変調制御モードでサポートされる最大変調インデックス (V_s) は、DIG_DEAD_TIME、SINGLE_SHUNT_BLANKING_TIMES、PWM_FREQ_OUT の設定で決まります。
2. MCF8329A は、変調インデックス制御モード中の還流停止モードをサポートするようには設計されていません。

7.3.12 アンペアあたり最大トルク (MTPA) 制御

磁気突極性を持つ PMSM または BLDC モーターは、直 (D) 軸インダクタンスと横 (Q) 軸インダクタンスの差からリラクタンストルクを生成します。IPM モーターの最大効率、全電流の磁気トルク電流とリラクタンストルク電流との電流ベクトル比を適切に選択することで達成できます。MCF8329A はアンペアあたりの最大トルクを制御できます。その際、次の式のように、与えられたバス電流に対して、D 軸の電流リファレンスを Q 軸の電流リファレンスの関数として設定することで、最高のトルク性能を得ることができます。

$$i_d = \frac{\psi_m}{2(L_q - L_d)} \left(1 - \sqrt{1 + \frac{4(L_q - L_d)^2 i_q^2}{\psi_m^2}} \right) \quad (10)$$

L_q と L_d は D 軸と Q 軸のインダクタンスです。 i_q は Q 軸の電流、 ψ_m は BEMF 定数です。回転子に突極性を持たないモーターの場合、D 軸と Q 軸のインダクタンスは同じであるため、最大トルクの点は常に D 軸の電流リファレンスが 0 である点となります。突極性を持つモーターの場合、上記の式で導出されるように D 軸リファレンスを Q 軸リファレンスの関数として設定することで、DC バスから供給されるあらゆる電流値に対して最大トルクを生成できます。

7.3.13 フラックス減衰制御

PMSM モータは、基本速度以下の定トルク領域 (通常定格速度) だけでなく、基本速度以上の定電力領域でも動作できますが、電流および電圧制限に応じて基本速度は変化することがあります。モーターの定格速度を超えて速度を上げるため、MCF8329A はフラックス減衰制御機能を備えています。フラックス減衰は、FLUX_WEAKENING_EN に 1b を設定することで有効化できます。フラックス減衰制御では、[図 7-34](#) に示す PI 制御ループを使用して I_{dref} を生成します。フラックス減衰ループの Kp および Ki 係数は FLUX_WEAKENING_KP と FLUX_WEAKENING_KI によって設定されます。

フラックス減衰電流リファレンス (I_{d_FW}) の絶対最大値は、FLUX_WEAKENING_CURRENT_RATIO を設定することで、ILIMIT のパーセンテージとして制限できます。FLUX_WEAKENING_CURRENT_RATIO = 0b の場合、循環制限のみが適用されます。この場合、 $i_q^2 + i_d^2$ は ILIMIT に制限されます。 I_{d_FW} の絶対値が増加すると、循環制限を満たすため、 i_q は減少します。

ユーザーは、その値以下ではフラックス減衰が無効化され、かつ I_{d_FW} がゼロになる変調インデックスリファレンス V_{s_ref} ([式 11](#) を参照) を設定できます。この設定はビット FLUX_WEAKENING_REFERENCE で利用できます。

$$V_{s_ref} = \sqrt{V_{q_ref}^2 + V_{d_ref}^2} \quad (11)$$

I_{dref} は、ゼロまたは、フラックス減衰の i_d リファレンスと MTPA の i_d リファレンスの小さい方となります。変数 FLUX_MODE_REFERENCE は揮発性メモリ (RAM) 内で利用でき、ゼロ以外の値で I_{d_FW} と I_{d_MTPA} を上書きできません。

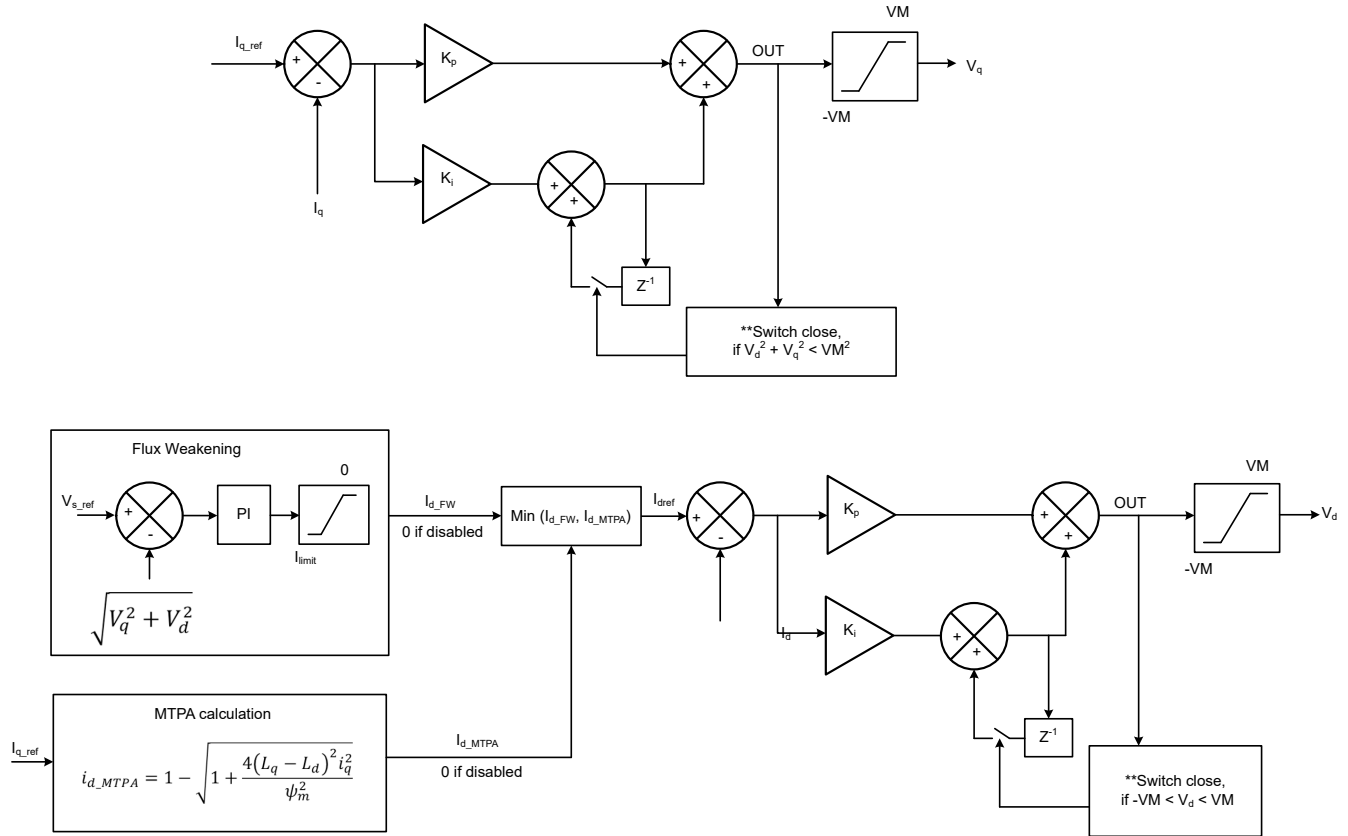


図 7-34. フラックス減衰制御

7.3.14 モーター パラメータ

MCF8329A は、モーター抵抗、モーター インダクタンス、モーター逆起電力定数を使用して、閉ループ動作時のモーター位置を推定します。MCF8329A は、オフライン状態でモーター逆起電力定数を測定できます (モーター パラメータ抽出ツール (MPET) を参照)。通常のモーター動作の前に、(有効化されている場合、) モーター逆起電力定数のオフライン測定が行われます。ユーザーは、オフライン測定を無効化し、EEPROM を使ってモーター パラメータを設定することもできます。このオフライン モーター パラメータ測定機能は、モーターの製造時のばらつきを考慮に入れる上で役立ちます。

7.3.14.1 モーター抵抗

Y 結線モーターの場合、モーター位相抵抗 (R_{PH}) とは、位相出力からセンター タップまでの抵抗を指します (図 7-35 で R_{PH} と表示)。デルタ結線モーターの場合、モーターの位相抵抗とは、Y 結線 (図 7-35) における等価な位相 - センター タップ間抵抗を指します。

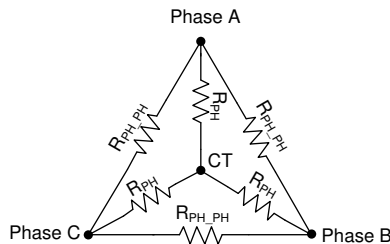


図 7-35. モーター抵抗

デルタ結線モーターと Y 結線モーターの両方において、等価な R_{PH} を得る簡単な方法は、2 つの位相端子間の抵抗 (R_{PH_PH}) を測定し、その値を 2 で割ることです ($R_{PH} = \frac{1}{2} R_{PH_PH}$)。Y 結線モーターでは、センター タップ (CT) にアクセスできる場合、センター タップ (CT) と位相端子との間で R_{PH} を測定することもできます。

モーター抵抗 (R_{PH}) を、表 7-2 と最も近い値に設定します。

表 7-2. モーター抵抗の参照表

MOTOR_RES (16 進)	R_{PH} (Ω)	MOTOR_RES (16 進)	R_{PH} (Ω)	MOTOR_RES (16 進)	R_{PH} (Ω)	MOTOR_RES (16 進)	R_{PH} (Ω)
0x00	無効	0x40	0.145	0x80	0.465	0xC0	2.1
0x01	0.006	0x41	0.150	0x81	0.470	0xC1	2.2
0x02	0.007	0x42	0.155	0x82	0.475	0xC2	2.3
0x03	0.008	0x43	0.160	0x83	0.480	0xC3	2.4
0x04	0.009	0x44	0.165	0x84	0.485	0xC4	2.5
0x05	0.010	0x45	0.170	0x85	0.490	0xC5	2.6
0x06	0.011	0x46	0.175	0x86	0.495	0xC6	2.7
0x07	0.012	0x47	0.180	0x87	0.50	0xC7	2.8
0x08	0.013	0x48	0.185	0x88	0.51	0xC8	2.9
0x09	0.014	0x49	0.190	0x89	0.52	0xC9	3.0
0x0A	0.015	0x4A	0.195	0x8A	0.53	0xCA	3.2
0x0B	0.016	0x4B	0.200	0x8B	0.54	0xCB	3.4
0x0C	0.017	0x4C	0.205	8x0C	0.55	0xCC	3.6
0x0D	0.018	0x4D	0.210	8x0D	0.56	0xCD	3.8
0x0E	0.019	0x4E	0.215	0x8E	0.57	0xCE	4.0
0x0F	0.020	0x4F	0.220	0x8F	0.58	0xCF	4.2
0x10	0.022	0x50	0.225	0x90	0.59	0xD0	4.4
0x11	0.024	0x51	0.230	0x91	0.60	0xD1	4.6
0x12	0.026	0x52	0.235	0x92	0.61	0xD2	4.8
0x13	0.028	0x53	0.240	0x93	0.62	0xD3	5.0
0x14	0.030	0x54	0.245	0x94	0.63	0xD4	5.2
0x15	0.032	0x55	0.250	0x95	0.64	0xD5	5.4
0x16	0.034	0x56	0.255	0x96	0.65	0xD6	5.6
0x17	0.036	0x57	0.260	0x97	0.66	0xD7	5.8
0x18	0.038	0x58	0.265	0x98	0.67	0xD8	6.0
0x19	0.040	0x59	0.270	0x99	0.68	0xD9	6.2
0x1A	0.042	5x0A	0.275	0x9A	0.69	0xDA	6.4
0x1B	0.044	0x5B	0.280	0x9B	0.70	0xDB	6.6
0x1C	0.046	0x5C	0.285	0x9C	0.72	0xDC	6.8
0x1D	0.048	0x5D	0.290	0x9D	0.74	0xDD	7.0
0x1E	0.050	0x5E	0.295	0x9E	0.76	0xDE	7.2
0x1F	0.052	0x5F	0.300	0x9F	0.78	0xDF	7.4
0x20	0.054	0x60	0.305	0xA0	0.80	0xE0	7.6
0x21	0.056	0x61	0.310	0xA1	0.82	0xE1	7.8
0x22	0.058	0x62	0.315	0xA2	0.84	0xE2	8.0
0x23	0.060	0x63	0.320	0xA3	0.86	0xE3	8.2
0x24	0.062	0x64	0.325	0xA4	0.88	0xE4	8.4
0x25	0.064	0x65	0.330	0xA5	0.90	0xE5	8.6
0x26	0.066	0x66	0.335	0xA6	0.92	0xE6	8.8

表 7-2. モーター抵抗の参照表 (続き)

MOTOR_RES (16 進)	R _{PH} (Ω)	MOTOR_RES (16 進)	R _{PH} (Ω)	MOTOR_RES (16 進)	R _{PH} (Ω)	MOTOR_RES (16 進)	R _{PH} (Ω)
0x27	0.068	0x67	0.340	0xA7	0.94	0xE7	9
0x28	0.070	0x68	0.345	0xA8	0.96	0xE8	9.2
0x29	0.072	0x69	0.350	0xA9	0.98	0xE9	9.4
0x2A	0.074	0x6A	0.355	0xAA	1.00	0xEA	9.6
0x2B	0.076	0x6B	0.360	0xAB	1.05	0xEB	9.8
0x2C	0.078	0x6C	0.365	0xAC	1.10	0xEC	10.0
0x2D	0.080	0x6D	0.370	0xAD	1.15	0xED	10.5
0x2E	0.082	0x6E	0.375	0xAE	1.20	0xEE	11.0
0x2F	0.084	0x6F	0.380	0xAF	1.25	0xEF	11.5
0x30	0.086	0x70	0.385	0xB0	1.30	0xF0	12.0
0x31	0.088	0x71	0.390	0xB1	1.35	0xF1	12.5
0x32	0.090	0x72	0.395	0xB2	1.40	0xF2	13.0
0x33	0.092	0x73	0.400	0xB3	1.45	0xF3	13.5
0x34	0.094	0x74	0.405	0xB4	1.50	0xF4	14.0
0x35	0.096	0x75	0.410	0xB5	1.55	0xF5	14.5
0x36	0.098	0x76	0.415	0xB6	1.60	0xF6	15.0
0x37	0.100	0x77	0.420	0xB7	1.65	0xF7	15.5
0x38	0.105	0x78	0.425	0xB8	1.70	0xF8	16.0
0x39	0.110	0x79	0.430	0xB9	1.75	0xF9	16.5
0x3A	0.115	0x7A	0.435	0xBA	1.80	0xFA	17.0
0x3B	0.120	0x7B	0.440	0xBB	1.85	0xFB	17.5
0x3C	0.125	0x7C	0.445	0xBC	1.90	0xFC	18.0
0x3D	0.130	0x7D	0.450	0xBD	1.95	0xFD	18.5
0x3E	0.135	0x7E	0.455	0xBE	2.00	0xFE	19.0
0x3F	0.140	0x7F	0.460	0xBF	2.05	0xFF	20.0

7.3.14.2 モーター インダクタンス

Y 結線モーターの場合、モーター位相インダクタンス (L_{PH}) とは、位相出力とセンター タップとの間のインダクタンスを指します (図 7-36 で L_{PH} と表示)。デルタ結線モーターの場合、モーター位相インダクタンスとは、Y 結線 (図 7-36) における等価な位相 - センター タップ間インダクタンスを指します。

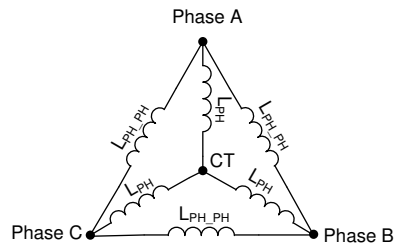


図 7-36. モーター インダクタンス

デルタ結線モーターと Y 結線モーターの両方において、等価な L_{PH} を得る簡単な方法は (L_{PH_PH} 、2 つの位相端子間のインダクタンスを測定し、その値を 2 で割ることです ($L_{PH} = \frac{1}{2} L_{PH_PH}$)。Y 結線モーターでは、センター タップ (CT) にアクセスできる場合、センター タップ (CT) と位相端子との間で L_{PH} を測定することもできます。

モーター インダクタンス (L_{PH}) を、表 7-3 と最も近い値に設定します。

表 7-3. モーター インダクタンスの参照テーブル

MOTOR_IND (16 進)	L _{PH} (mH)	MOTOR_IND (16 進)	L _{PH} (mH)	MOTOR_IND (16 進)	L _{PH} (mH)	MOTOR_IND (16 進)	L _{PH} (mH)
0x00	無効	0x40	0.145	0x80	0.465	0xC0	2.1
0x01	0.006	0x41	0.150	0x81	0.470	0xC1	2.2
0x02	0.007	0x42	0.155	0x82	0.475	0xC2	2.3
0x03	0.008	0x43	0.160	0x83	0.480	0xC3	2.4
0x04	0.009	0x44	0.165	0x84	0.485	0xC4	2.5
0x05	0.010	0x45	0.170	0x85	0.490	0xC5	2.6
0x06	0.011	0x46	0.175	0x86	0.495	0xC6	2.7
0x07	0.012	0x47	0.180	0x87	0.50	0xC7	2.8
0x08	0.013	0x48	0.185	0x88	0.51	0xC8	2.9
0x09	0.014	0x49	0.190	0x89	0.52	0xC9	3.0
0x0A	0.015	0x4A	0.195	0x8A	0.53	0xCA	3.2
0x0B	0.016	0x4B	0.200	0x8B	0.54	0xCB	3.4
0x0C	0.017	0x4C	0.205	8x0C	0.55	0xCC	3.6
0x0D	0.018	0x4D	0.210	8x0D	0.56	0xCD	3.8
0x0E	0.019	0x4E	0.215	0x8E	0.57	0xCE	4.0
0x0F	0.020	0x4F	0.220	0x8F	0.58	0xCF	4.2
0x10	0.022	0x50	0.225	0x90	0.59	0xD0	4.4
0x11	0.024	0x51	0.230	0x91	0.60	0xD1	4.6
0x12	0.026	0x52	0.235	0x92	0.61	0xD2	4.8
0x13	0.028	0x53	0.240	0x93	0.62	0xD3	5.0
0x14	0.030	0x54	0.245	0x94	0.63	0xD4	5.2
0x15	0.032	0x55	0.250	0x95	0.64	0xD5	5.4
0x16	0.034	0x56	0.255	0x96	0.65	0xD6	5.6
0x17	0.036	0x57	0.260	0x97	0.66	0xD7	5.8
0x18	0.038	0x58	0.265	0x98	0.67	0xD8	6.0
0x19	0.040	0x59	0.270	0x99	0.68	0xD9	6.2
0x1A	0.042	5x0A	0.275	0x9A	0.69	0xDA	6.4
0x1B	0.044	0x5B	0.280	0x9B	0.70	0xDB	6.6
0x1C	0.046	0x5C	0.285	0x9C	0.72	0xDC	6.8
0x1D	0.048	0x5D	0.290	0x9D	0.74	0xDD	7.0
0x1E	0.050	0x5E	0.295	0x9E	0.76	0xDE	7.2
0x1F	0.052	0x5F	0.300	0x9F	0.78	0xDF	7.4
0x20	0.054	0x60	0.305	0xA0	0.80	0xE0	7.6
0x21	0.056	0x61	0.310	0xA1	0.82	0xE1	7.8
0x22	0.058	0x62	0.315	0xA2	0.84	0xE2	8.0
0x23	0.060	0x63	0.320	0xA3	0.86	0xE3	8.2
0x24	0.062	0x64	0.325	0xA4	0.88	0xE4	8.4
0x25	0.064	0x65	0.330	0xA5	0.90	0xE5	8.6
0x26	0.066	0x66	0.335	0xA6	0.92	0xE6	8.8
0x27	0.068	0x67	0.340	0xA7	0.94	0xE7	9
0x28	0.070	0x68	0.345	0xA8	0.96	0xE8	9.2
0x29	0.072	0x69	0.350	0xA9	0.98	0xE9	9.4
0x2A	0.074	0x6A	0.355	0xAA	1.00	0xEA	9.6
0x2B	0.076	0x6B	0.360	0xAB	1.05	0xEB	9.8

表 7-3. モーター インダクタンスの参照テーブル (続き)

MOTOR_IND (16 進)	L _{PH} (mH)	MOTOR_IND (16 進)	L _{PH} (mH)	MOTOR_IND (16 進)	L _{PH} (mH)	MOTOR_IND (16 進)	L _{PH} (mH)
0x2C	0.078	0x6C	0.365	0xAC	1.10	0xEC	10.0
0x2D	0.080	0x6D	0.370	0xAD	1.15	0xED	10.5
0x2E	0.082	0x6E	0.375	0xAE	1.20	0xEE	11.0
0x2F	0.084	0x6F	0.380	0xAF	1.25	0xEF	11.5
0x30	0.086	0x70	0.385	0xB0	1.30	0xF0	12.0
0x31	0.088	0x71	0.390	0xB1	1.35	0xF1	12.5
0x32	0.090	0x72	0.395	0xB2	1.40	0xF2	13.0
0x33	0.092	0x73	0.400	0xB3	1.45	0xF3	13.5
0x34	0.094	0x74	0.405	0xB4	1.50	0xF4	14.0
0x35	0.096	0x75	0.410	0xB5	1.55	0xF5	14.5
0x36	0.098	0x76	0.415	0xB6	1.60	0xF6	15.0
0x37	0.100	0x77	0.420	0xB7	1.65	0xF7	15.5
0x38	0.105	0x78	0.425	0xB8	1.70	0xF8	16.0
0x39	0.110	0x79	0.430	0xB9	1.75	0xF9	16.5
0x3A	0.115	0x7A	0.435	0xBA	1.80	0xFA	17.0
0x3B	0.120	0x7B	0.440	0xBB	1.85	0xFB	17.5
0x3C	0.125	0x7C	0.445	0xBC	1.90	0xFC	18.0
0x3D	0.130	0x7D	0.450	0xBD	1.95	0xFD	18.5
0x3E	0.135	0x7E	0.455	0xBE	2.00	0xFE	19.0
0x3F	0.140	0x7F	0.460	0xBF	2.05	0xFF	20.0

7.3.14.3 モーター逆起電力定数

逆起電力定数は、モーター速度の関数としての、モーター位相 - 中点間逆起電力を表します。Y 結線モーターの場合、モーター BEMF 定数 (K_{tPH_N}) とは、時間の関数としての、位相出力とセンター・タップとの間の BEMF を指します (図 7-37 で K_{tPH_N} と表示)。デルタ結線モーターの場合、モーター BEMF 定数とは、Y 結線 (図 7-37) における等価な位相 - センター・タップ間 BEMF を指します。

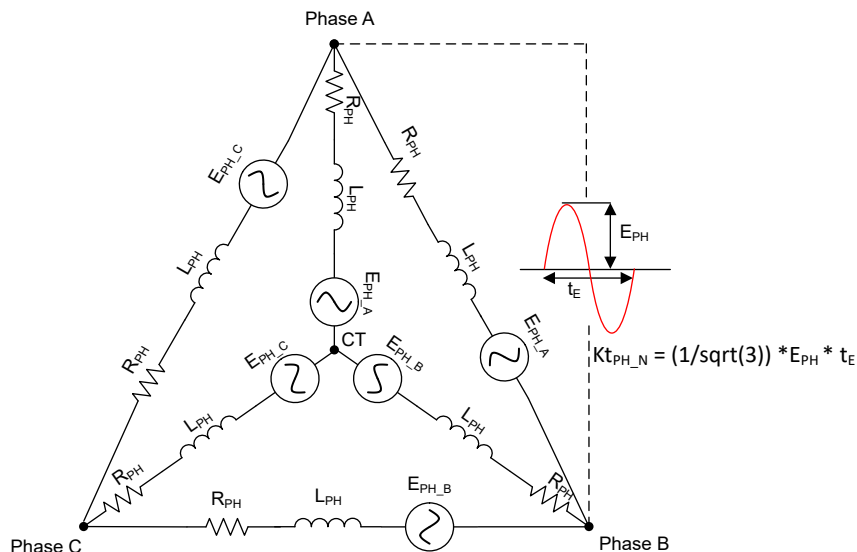


図 7-37. モーター逆起電力定数

デルタ結線モーターと Y 結線モーターの両方において、等価な Kt_{PH_N} を得る簡単な方法は、2 つの位相端子間の 1 電氣的サイクルの範囲の BEMF のピーク値を測定し (E_{PH})、それに 1 電氣的サイクルの周期を掛け、位相間から位相 - 中点間に変換するために $\sqrt{3}$ で割ることです (式 12 を参照)。

$$Kt_{PH_N} = \frac{1}{\sqrt{3}} \times E_{PH} \times t_E \quad (12)$$

モーター BEMF 定数 (Kt_{PH_N}) を、表 7-4 と最も近い値に設定します。

表 7-4. モーター BEMF 定数の参照テーブル

MOTOR_BEMF_CONST (16 進)	Kt_{PH_N} (mV/Hz)	MOTOR_BEMF_CONST (16 進)	Kt_{PH_N} (mV/Hz)	MOTOR_BEMF_CONST (16 進)	Kt_{PH_N} (mV/Hz)	MOTOR_BEMF_CONST (16 進)	Kt_{PH_N} (mV/Hz)
0x00	自己測定 (モーター パラメータ抽出ツール (MPET) を参照)	0x40	14.5	0x80	46.5	0xC0	210
0x01	0.6	0x41	15.0	0x81	47.0	0xC1	220
0x02	0.7	0x42	15.5	0x82	47.5	0xC2	230
0x03	0.8	0x43	16.0	0x83	48.0	0xC3	240
0x04	0.9	0x44	16.5	0x84	48.5	0xC4	250
0x05	1.0	0x45	17.0	0x85	49.0	0xC5	260
0x06	1.1	0x46	17.5	0x86	49.5	0xC6	270
0x07	1.2	0x47	18.0	0x87	50.0	0xC7	280
0x08	1.3	0x48	18.5	0x88	51	0xC8	290
0x09	1.4	0x49	19.0	0x89	52	0xC9	300
0x0A	1.5	0x4A	19.5	0x8A	53	0xCA	320
0x0B	1.6	0x4B	20.0	0x8B	54	0xCB	340
0x0C	1.7	0x4C	20.5	8x0C	55	0xCC	360
0x0D	1.8	0x4D	21.0	8x0D	56	0xCD	380
0x0E	1.9	0x4E	21.5	0x8E	57	0xCE	400
0x0F	2.0	0x4F	22.0	0x8F	58	0xCF	420
0x10	2.2	0x50	22.5	0x90	59	0xD0	440
0x11	2.4	0x51	23.0	0x91	60	0xD1	460
0x12	2.6	0x52	23.5	0x92	61	0xD2	480
0x13	2.8	0x53	24.0	0x93	62	0xD3	500
0x14	3.0	0x54	24.5	0x94	63	0xD4	520
0x15	3.2	0x55	25.0	0x95	64	0xD5	540
0x16	3.4	0x56	25.5	0x96	65	0xD6	560
0x17	3.6	0x57	26.0	0x97	66	0xD7	580
0x18	3.8	0x58	26.5	0x98	67	0xD8	600
0x19	4.0	0x59	27.0	0x99	68	0xD9	620
0x1A	4.2	5x0A	27.5	0x9A	69	0xDA	640
0x1B	4.4	0x5B	28.0	0x9B	70	0xDB	660
0x1C	4.6	0x5C	28.5	0x9C	72	0xDC	680
0x1D	4.8	0x5D	29.0	0x9D	74	0xDD	700
0x1E	5.0	0x5E	29.5	0x9E	76	0xDE	720
0x1F	5.2	0x5F	30.0	0x9F	78	0xDF	740
0x20	5.4	0x60	30.5	0xA0	80	0xE0	760

表 7-4. モーター BEMF 定数の参照テーブル (続き)

MOTOR_BEMF_ CONST (16 進)	Kt _{PH_N} (mV/Hz)	MOTOR_BEMF_ CONST (16 進)	Kt _{PH_N} (mV/Hz)	MOTOR_BEMF_ CONST (16 進)	Kt _{PH_N} (mV/Hz)	MOTOR_BEMF_ CONST (16 進)	Kt _{PH_N} (mV/Hz)
0x21	5.6	0x61	31.0	0xA1	82	0xE1	780
0x22	5.8	0x62	31.5	0xA2	84	0xE2	800
0x23	6.0	0x63	32.0	0xA3	86	0xE3	820
0x24	6.2	0x64	32.5	0xA4	88	0xE4	840
0x25	6.4	0x65	33.0	0xA5	90	0xE5	860
0x26	6.6	0x66	33.5	0xA6	92	0xE6	880
0x27	6.8	0x67	34.0	0xA7	94	0xE7	900
0x28	7.0	0x68	34.5	0xA8	96	0xE8	920
0x29	7.2	0x69	35.0	0xA9	98	0xE9	940
0x2A	7.4	0x6A	35.5	0xAA	100	0xEA	960
0x2B	7.6	0x6B	36.0	0xAB	105	0xEB	980
0x2C	7.8	0x6C	36.5	0xAC	110	0xEC	1000
0x2D	8.0	0x6D	37.0	0xAD	115	0xED	1050
0x2E	8.2	0x6E	37.5	0xAE	120	0xEE	1100
0x2F	8.4	0x6F	38.0	0xAF	125	0xEF	1150
0x30	8.6	0x70	38.5	0xB0	130	0xF0	1200
0x31	8.8	0x71	39.0	0xB1	135	0xF1	1250
0x32	9.0	0x72	39.5	0xB2	140	0xF2	1300
0x33	9.2	0x73	40.0	0xB3	145	0xF3	1350
0x34	9.4	0x74	40.5	0xB4	150	0xF4	1400
0x35	9.6	0x75	41.0	0xB5	155	0xF5	1450
0x36	9.8	0x76	41.5	0xB6	160	0xF6	1500
0x37	10.0	0x77	42.0	0xB7	165	0xF7	1550
0x38	10.5	0x78	42.5	0xB8	170	0xF8	1600
0x39	11.0	0x79	43.0	0xB9	175	0xF9	1650
0x3A	11.5	0x7A	43.5	0xBA	180	0xFA	1700
0x3B	12.0	0x7B	44.0	0xBB	185	0xFB	1750
0x3C	12.5	0x7C	44.5	0xBC	190	0xFC	1800
0x3D	13.0	0x7D	45.0	0xBD	195	0xFD	1850
0x3E	13.5	0x7E	45.5	0xBE	200	0xFE	1900
0x3F	14.0	0x7F	46.0	0xBF	205	0xFF	2000

7.3.15 モーター パラメータ抽出ツール (MPET)

MCF8329A は、モーター巻線抵抗、モーター巻線インダクタンス、逆起電力定数を使用して、閉ループ動作時のモーター位置を推定します。MPET ルーチンはモーターの逆起電力定数、機械的負荷の慣性および摩擦係数を測定します。パラメータのオフライン測定は通常のモーター動作の前に行われます。パラメータの変動による影響を最小限に抑えるため、モーターを起動する前にモーター パラメータを推定することを推奨します。

図 7-38 に、MPET ルーチンの動作シーケンスを示します。MPET ルーチンには、MPET_CMD ビットが 1b に設定されている場合、または目標速度が 0 でない場合に遷移します。MPET ルーチンは 4 つの段階 (IPD、開ループ加速、電流低減、コースト) で構成されます。図 7-38 に示した条件が真であると評価された場合、その段階は実行されます。その条件が偽であると評価された場合、アルゴリズムはその特定の段階をバイパスし、シーケンスの次の段階に進みます。これらの段階のすべてを完了 (またはバイパス) すると、アルゴリズムは MPET ルーチンを終了します。MPET ルーチンが終了

すると、目標速度が 0 以外の値に設定されている場合、アルゴリズムは起動および加速 (目標速度リファレンスまで) シーケンスを開始します。

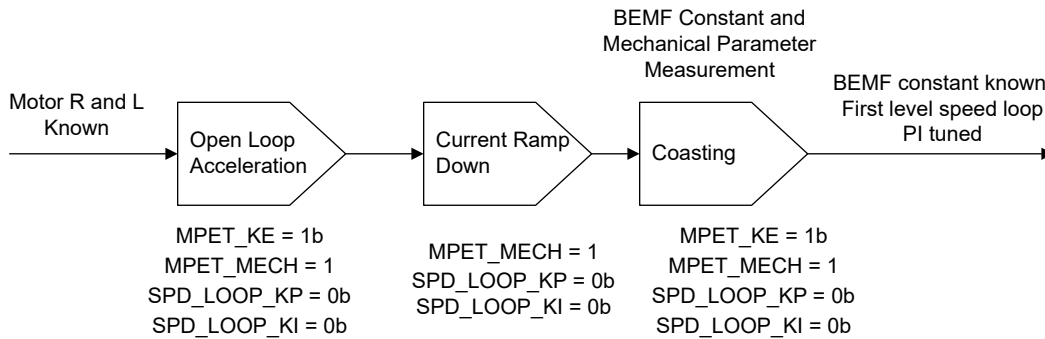


図 7-38. MPET シーケンス

テキサス・インスツルメンツ独自の MPET ルーチンには、以下の動作シーケンスが含まれます。

- 開ループ加速:** MPET_KE = 1b と MPET_MECH = 1b を設定することで逆起電力定数または機械的パラメータ測定が有効化されている場合、MPET ルーチンはアライン、次に開ループ加速を実行します。MPET_MECH = 0b であっても、速度ループ PI 定数が 0 に設定されている場合、MPET ルーチンには機械的パラメータ測定のシーケンスが含まれます。ユーザーは MPET 専用の開ループ設定パラメータを設定できます。または、通常のもーター動作の開ループ設定パラメータを使用できます。開ループ設定の選択は、MPET_KE_MEAS_PARAMETER_SELECT によって行われます。MPET_KE_MEAS_PARAMETER_SELECT = 1b の場合、速度スルーレートは MPET_OPEN_LOOP_SLEW_RATE によって設定され、開ループ電流リファレンスは MPET_OPEN_LOOP_CURR_REF によって設定され、開ループ速度リファレンスは MPET_OPEN_LOOP_SPEED_REF によって設定されます。MPET_KE_MEAS_PARAMETER_SELECT = 0b の場合、速度スルーレートは OL_ACC_A1 と OL_ACC_A2、電流リファレンスは OL_ILIMIT、速度リファレンスは OPN_CL_HANDOFF_THR 速度によって設定されます。
- 電流低減:** 開ループ加速の後、機械的パラメータ測定が有効化されている場合、MPET ルーチンは、負荷に対応するには十分なより小さい値にモーター電流を最適化します。機械的パラメータ測定が無効化されている場合 (MPET_MECH = 0b または速度ループ PI パラメータが 0 以外の場合)、MPET は電流低減シーケンスを行いません。
- コースト:** MPET ルーチンは、このシーケンスによってハイインピーダンス状態を作り出し、モーターが惰性で回転できるようにします。モーターの逆起電力と機械的パラメータを示す値は、モーターコースト期間中に測定されます。STAT_DETECT_THR によって設定されたスレッシュホールドをモーターの逆起電力が下回ると、MPET_BEMF_FAULT が生成されます。

EEPROM または MPET からのパラメータの選択

MPET の推定値は MTR_PARAMS レジスタから読み出すことができます。MPET_WRITE_SHADOW ビットを 1 に設定すると、MPET の推定値がシャドウレジスタに書き込まれ、MOTOR_BEMF_CONST、SPD_LOOP_KP、SPD_LOOP_KI シャドウレジスタのユーザー設定値 (EEPROM からの) が MPET による推定値で上書きされます。シャドウレジスタのいずれかが (EEPROM レジスタから) 0 に初期化されている場合、MPET_WRITE_SHADOW 設定に関係なく、MPET の推定値がこれらのレジスタのために使われます。MPET は、ユーザーによって入力された抵抗およびインダクタンス値を使って電流ループ KP および KI を計算します。MPET は、シャフトでの慣性および摩擦係数 (モーターとシャフトの両方の結合負荷を含む) を含む機械的パラメータを推定します。これらの値を使って、速度ループ KP および KI の初期値が設定されます。速度ループ KP および KI 設定の推定値は初期設定としてのみ使用できます。性能要件に基づいて、ユーザーがアプリケーションでこれらのパラメータを調整することを推奨します。

注

1. MPET 測定中、VdcFilterDisable ビットを 1b に設定することを推奨します。
2. MPET 中、FG 信号は正確ではありません。
3. CURRENT_LOOP_KP と CURRENT_LOOP_KI がゼロに設定されている場合、MCF8329A はモーターの抵抗とインダクタンスの値を使用して、これらの係数を自動的に計算します。

7.3.16 電圧サージ防止 (AVS)

モーターが駆動される際、電源からモーターにエネルギーが転送されます。このエネルギーの一部は、誘導および機械エネルギーの形で蓄積されます。モーターによって生成される BEMF 電圧が、モーターに印加されている電圧よりも大きくなるほど速度コマンドが急減した場合、モーターの機械エネルギーは電源に逆流し、V_{PVDD} 電圧が急増します。AVS 機能は、この V_{PVDD} の電圧サージを防止するように作用し、AVS_EN を 1b に設定することで有効化できます。AVS 機能は、AVS_EN を 0b に設定することで無効化できます。AVS が無効化されている場合、減速度は CL_DEC_CONFIG によって設定されます。

7.3.17 出力 PWM スイッチング周波数

MCF8329A は、MOSFET の出力 PWM スイッチング周波数を PWM_FREQ_OUT によって設定する機能を備えています。PWM_FREQ_OUT の範囲は 10~75kHz です。最適な出力 PWM スイッチング周波数を選択するため、電流リップルとスイッチング損失の利害得失を評価する必要があります。通常、L/R 比が小さいモーターほど、電流リップルを低減するのに高い PWM スイッチング周波数を必要とします。

注

15kHz の倍数の PWM 周波数を使うことで、電流ループの帯域幅を拡大できるため、モーターの高速動作時に最高の性能を得ることができます。

7.3.18 アクティブ ブレーキ

モーターを迅速に減速させるには、モーターの機械的エネルギーを高速かつ制御された方法で回転子から引き抜く必要があります。しかし、減速プロセス中にモーターの機械的エネルギーが電源に戻ると、DC 電源電圧は上昇します。MCF8329A は、アクティブ ブレーキと呼ばれる斬新な手法を使って、ポンピング エネルギーを電源電圧に戻すことなく、モーターを迅速に減速できます。アクティブ ブレーキを有効化し、モーターを急激に減速する際の DC バス電圧スパイクを防止するには、ACTIVE_BRAKE_EN を 1b に設定する必要があります。DC 電圧スパイクを発生させずに、モーターを素早く減速させるため、リバースドライブ中 (「[リバースドライブ](#)」を参照) またはモーター停止中 (「[アクティブ・スピン・ダウン](#)」を参照) にアクティブ ブレーキを使うこともできます。

アクティブ ブレーキ中に DC バスから供給される電流の上限値 (i_{dc_ref}) は、ACTIVE_BRAKE_CURRENT_LIMIT によって設定できます。アクティブ ブレーキ中の電力の流れは、Q 軸電流成分 (i_q) と D 軸電流成分 (i_d) の両方を使って制御されます。D 軸基準電流 (i_{d_ref}) は、DC バス電流の上限値 (i_{dc_ref}) と DC バス電流の推定値 (i_{dc}) との間の偏差から、PI コントローラを使って生成されます。 i_{dc} の値は、電力平衡の式を使って、位相電流、位相電圧、DC バス電圧の測定値から推定されます (100% の効率を仮定し、3 相すべての位相電力の瞬時値の合計と DC バス電力の瞬時値が等しいと見なします)。アクティブ ブレーキ中、DC バス電流の上限値 (i_{dc_ref}) は、ACTIVE_BRAKE_BUS_CURRENT_SLEW_RATE によって設定されたスルーレートで、0 から ACTIVE_BRAKE_CURRENT_LIMIT まで直線的に増加します。PI コントローラのゲイン定数は、ACTIVE_BRAKE_KP と ACTIVE_BRAKE_KI によって設定できます。図 7-39 に、アクティブ ブレーキの i_d 電流制御ループを示します。

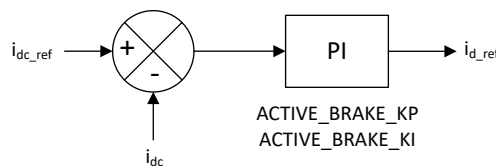


図 7-39. アクティブ ブレーキの i_{d_ref} 電流制御ループ

ACTIVE_BRAKE_SPEED_DELTA_LIMIT_ENTRY は、その値を上回るとアクティブ ブレーキ動作に入る、初期速度と目標速度の差の最小値を設定します。たとえば、ACTIVE_BRAKE_SPEED_DELTA_LIMIT_ENTRY が 10% に設定されていると仮定します。初期速度が 100%、目標速度が 95% に設定されている場合、95% 速度に到達するのに、MCF8329A はアクティブ ブレーキの代わりに AVS を使います。なぜなら、指示された速度変化 (5%) が ACTIVE_BRAKE_SPEED_DELTA_LIMIT_ENTRY (10%) より小さいためです。

ACTIVE_BRAKE_SPEED_DELTA_LIMIT_EXIT は、その値を下回るとアクティブ ブレーキ動作を終える、現在の速度と目標速度の差を設定します。たとえば、ACTIVE_BRAKE_SPEED_DELTA_LIMIT_EXIT が 5% に設定されていると仮定します。モーターの初期速度が 100%、目標速度が 10% に設定されている場合、モーター速度を 15% に下げると、MCF8329A はアクティブ ブレーキを使います。15% の速度に達すると、MCF8329A はアクティブ ブレーキ動作を終了し、AVS を使ってモーター速度を 10% まで下げます。

ACTIVE_BRAKE_MOD_INDEX_LIMIT は、それを下回るとアクティブ ブレーキが使われる、変調インデックスを設定します。たとえば、ACTIVE_BRAKE_MOD_INDEX_LIMIT が 50%、ACTIVE_BRAKE_SPEED_DELTA_LIMIT_ENTRY が 5%、ACTIVE_BRAKE_SPEED_DELTA_LIMIT_EXIT が 2.5% に設定されていると仮定します。モーターの初期速度が 70% (対応する変調インデックスは 90%)、目標速度が 40% (対応する変調インデックスは 60%) に設定されている場合、MCF8329A は AVS を使って 40% の目標速度までモーターを減速します。なぜなら、最終的な速度に対応する変調インデックス (60%) が ACTIVE_BRAKE_MOD_INDEX_LIMIT (50%) より大きいためです。同様に、最終速度コマンドが 10% である場合 (対応する変調インデックスは 30%)、MCF8329A は 30% の速度 (対応する変調インデックスは 50%) まで AVS を使い、30% ~ 15% の速度ではアクティブ ブレーキに切り換えます (最終速度 (10%) + ACTIVE_BRAKE_SPEED_DELTA_LIMIT_EXIT (5%))。そして、15%~10% の速度で AVS を使いアクティブ ブレーキを完了します。ACTIVE_BRAKE_MOD_INDEX_LIMIT を 100% に設定してアクティブ ブレーキ チューニングを開始することをテキサス・インスツルメンツは推奨します。アクティブ ブレーキ中に DC バス電圧スパイクが観測された場合、この電圧スパイクが除去されるように ACTIVE_BRAKE_MOD_INDEX_LIMIT を段階的に減らします。ACTIVE_BRAKE_MOD_INDEX_LIMIT が 0% に設定されている場合、(ACTIVE_BRAKE_EN が 1b に設定されている場合でも) MCF8329A は AVS で順方向に減速します。逆方向 (方向変更中) の場合、ACTIVE_BRAKE_MOD_INDEX_LIMIT は適用されないため、MCF8329A はアクティブ ブレーキで減速します。

注

- ACTIVE_BRAKE_SPEED_DELTA_LIMIT_ENTRY、ACTIVE_BRAKE_SPEED_DELTA_LIMIT_EXIT、ACTIVE_BRAKE_MOD_INDEX_LIMIT は、順方向での減速中のみ適用され、方向変更中は適用されません。
- アクティブ ブレーキを動作させる場合、ACTIVE_BRAKE_SPEED_DELTA_LIMIT_ENTRY は ACTIVE_BRAKE_SPEED_DELTA_LIMIT_EXIT よりも大きい値に設定する必要があります。
- アクティブ (または閉ループ) ブレーキ中、 I_{q_ref} は -ILIMIT にクランプされます。これ (I_{q_ref} が -ILIMIT にクランプされること) により、減速中に速度 PI ループが飽和し、SPEED_LOOP_SATURATION ビットが 1b に設定される可能性があります。減速が完了し、速度 PI ループが飽和状態を脱すると、このビットは自動的に 0b に設定されます。したがって、減速中、速度ループ飽和フォルトは無視する必要があります。
- アクティブ ブレーキは、速度制御モードでのみ使用できます。

7.3.19 デッド タイム補償

貫通条件を回避するため、ハーフブリッジレグのハイサイド MOSFET のスイッチングの瞬間とローサイド MOSFET のスイッチングの瞬間との間にデッドタイムが挿入されます。デッドタイムの挿入により、位相電流の方向によっては、位相ノードでの電圧の期待値と印加電圧が一致なくなります。この位相ノードの電圧歪みは、位相電流に望ましくない歪みをもたらす、可聴ノイズの原因となります。デッドタイムによる電流波形歪みは、dq リファレンス フレームで基本周波数の 6 次高調波として現れます。MCF8329A には独自のデッド タイム補償機能が内蔵されているため、デッド タイムに起因する電流歪みが低減されます。デッドタイム補償は、DEADTIME_COMP_EN を設定することで有効化または無効化できます。DEADTIME_COMP_EN が 1b (補償が有効) に設定されていても、モーターの電氣的周波数が 108Hz を超えるとデッド タイム補償は無効化されます。

7.3.20 電圧検出のスケーリング

MCF8329A は、位相電圧と DC バス電圧の検出の分解能を向上させるため、動的電圧スケーリング機能を内蔵しています。DC バス電圧は PVDD ピンで検出されます。モーター位相電圧と DC バス電圧は、動作電圧全体にわたって検出電圧を 3V 未満に制限するための内蔵分圧器 (5V/V、10V/V、20V/V の電圧スケーリング) を使って検出されます。ビット DYN_VOLT_SCALING_EN を 0b に設定すると、動的電圧スケーリングが無効化され、MCF8329A は 20V/V のゲインを使用します。ビット DYN_VOLT_SCALING_EN を 1b に設定すると、動的な電圧スケーリングが有効化され、MCF8329A はモーター起動中の DC バス電圧を検出し、5V/V、10V/V、20V/V の適切な電圧スケーリングを選択します。

注

15 V を超える DC バス電圧が予測される場合、動的電圧スケーリングを無効化することを推奨します。

7.3.21 モーター停止オプション

MCF8329A は、MTR_STOP によって設定できる各種のモーター停止方法を備えています。

7.3.21.1 コースト (ハイ・インピーダンス) モード

コースト (ハイ・インピーダンス) モードは、MTR_STOP を 000b に設定することで有効化されます。モーター停止コマンドが受信されると、MCF8329A はすべての外部 MOSFET をターンオフし、位相モーター端子にハイ・インピーダンス状態を作ります。MCF8329A がモーター駆動からハイ・インピーダンス状態に移行すると、モーター巻線内の誘導電流は流れ続け、MOSFET 出力段のボディ・ダイオードを通して電源にエネルギーが逆流します (図 7-40 の例を参照)。

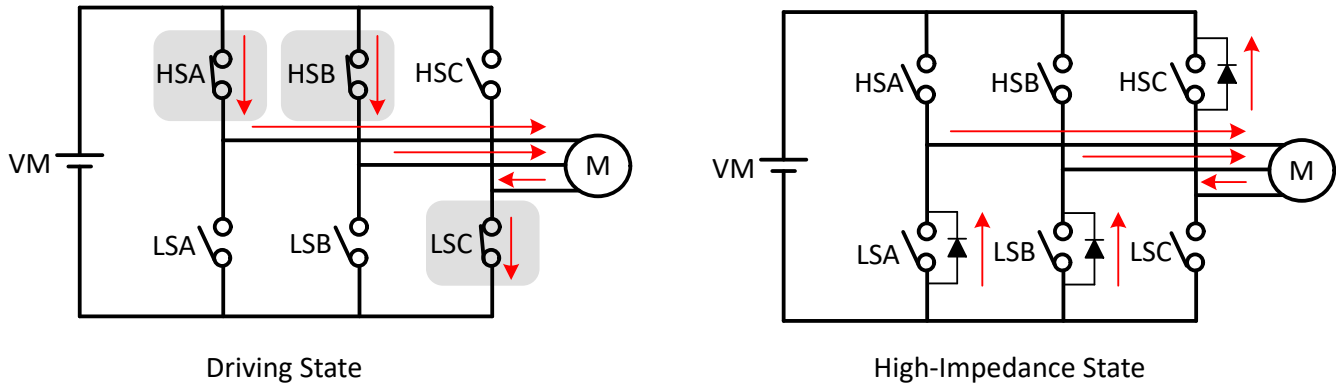


図 7-40. コースト (ハイ・インピーダンス) モード

この例では、ハイサイド位相 A MOSFET (HSA)、ハイサイド位相 B MOSFET (HSB) を経由してモーターに電流が印加され、ローサイド位相 C の MOSFET (LSC) を経由して戻ります。モーター停止コマンドが受信されると、6 つの MOSFET のすべてがハイ・インピーダンス状態に移行し、誘導エネルギーは MOSFET (LSA、LSB、HSC) のボディ・ダイオードを経由して電源に逆流します。

7.3.21.2 還流モード

還流モードは、MTR_STOP を 001b に設定することで有効化されます。モーター停止時に誘導エネルギーが DC 入力電源に逆流するのを防ぐため、MCF8329A では、特定の時間 (誘導電流が 0 まで減衰できるように自動計算された還流時間) の間、ターンオンしている MOSFET の一部を選択的にターンオフすることで、外部 MOSFET 内で電流を循環させることができます。その後、残りの MOSFET をターンオフしてハイインピーダンスに移行します。

停止コマンドの受信時の位相電圧パターンに応じて、ローサイド (図 7-41 を参照) またはハイサイド還流 (図 7-42 を参照) を使ってモーターを停止します。誘導エネルギーを DC 入力電源に逆流させることはありません。

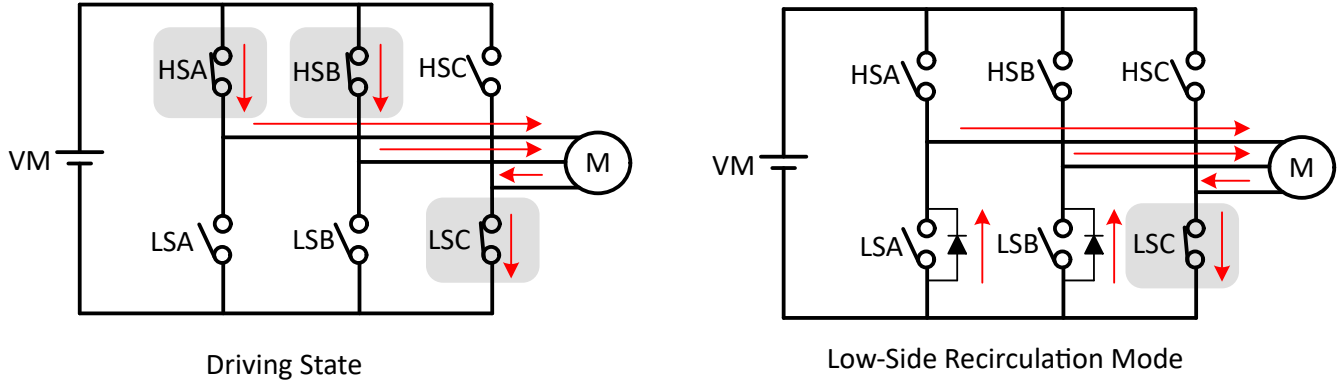


図 7-41. ローサイド還流

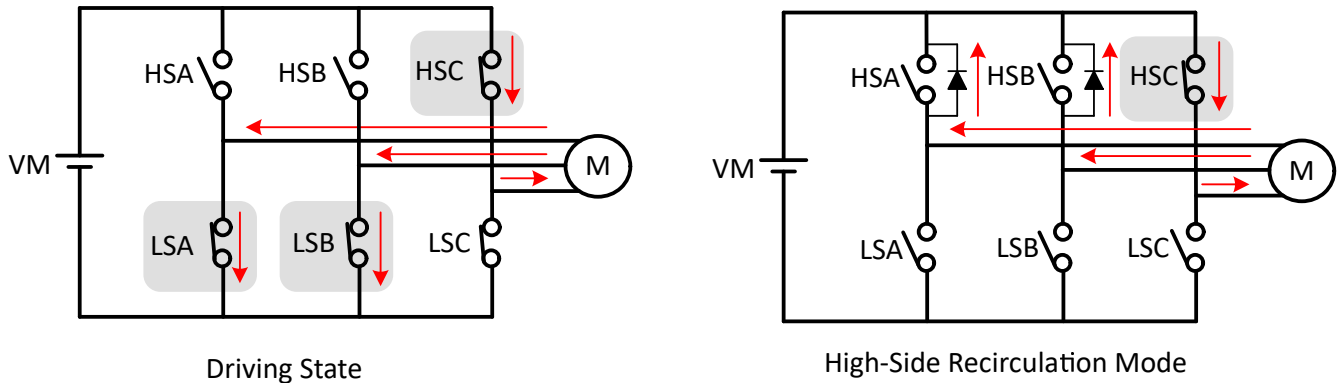


図 7-42. ハイサイド還流

注

1. フラックス減衰ゾーン、MTPA、アクティブ ブレーキ モードのいずれかにモーターが入っている場合、還流停止モードはサポートされず、ハイインピーダンスで上書きされます。
2. 変調インデックス制御モードではリサーキュレーション (還流) モードはサポートされていません。変調インデックス制御モードを使用する場合、その他の停止モードを使用することを推奨します。

7.3.21.3 ローサイドブレーキ

ローサイドブレーキモードは、MTR_STOP を 010b または 011b に設定することで有効化されます。モーター停止コマンドを受信すると、BRAKE_SPEED_THRESHOLD で定義された値まで出力速度を低減します。その後、MTR_STOP_BRK_TIME で定義された時間の間、すべてのハイサイド MOSFET をターンオンします (図 7-43 の例を参照)。停止コマンドを受信する前にモーター速度が BRAKE_SPEED_THRESHOLD を下回っている場合、MCF8329A はブレーキ状態に直接遷移します。MTR_STOP_BRK_TIME の間ブレーキを加えた後、すべての MOSFET をターンオフすることで、MCF8329A はハイインピーダンス状態に遷移します。

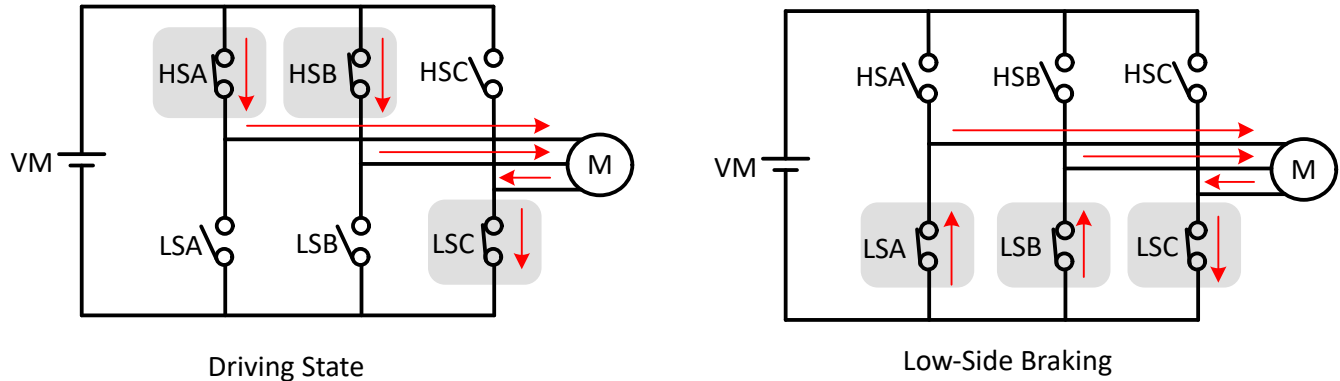


図 7-43. ローサイド ブレーキ

MCF8329A は、BRAKE ピン入力によってローサイド ブレーキに移行することもできます。BRAKE ピンが High 状態にプルされると、BRAKE_SPEED_THRESHOLD で定義された値まで出力速度を低減します。その後、すべてのローサイド MOSFET をターンオンします。この場合、BRAKE ピンが Low 状態に変化するまで、MCF8329A はローサイド ブレーキ状態にとどまります。

7.3.21.4 アクティブ・スピン・ダウン

アクティブ・スピン・ダウン・モードは、MTR_STOP を 100b に設定することで有効化されます。モーター停止コマンドが受信されると、MCF8329A は SPEED_REF を ACT_SPIN_THR まで減らした後、すべての MOSFET をターンオフすることでハイ・インピーダンス状態に移行します。このモードの利点は、SPEED_REF を下げることでモーターが減速され、それによって、ハイ・インピーダンスに移行する前に位相電流が減少することです。そのため、モーターがハイ・インピーダンス状態に移行する際に電源に逆流するエネルギーが減少します。ACT_SPIN_THR スレッシュホールドは、MCF8329A がモーターとの同期を失わないように、十分高い値に設定する必要があります。

7.3.22 FG 構成

MCF8329A は、周波数生成 (FG) ピンを使ってモーター速度に関する情報を提供します。MCF8329A では、FG ピンの出力は FG_CONFIG によって設定されます。FG_CONFIG が 0b に設定されている場合、MCF8329A がモーターを駆動している限り、FG 出力はアクティブです。FG_CONFIG が 1b に設定されている場合、MCF8329A がモーターを駆動している限り、または惰性で回っている限り、FG_BEMF_THR で設定されたスレッシュホールドをモーターの逆起電力が下回るまで、MCF8329A は FG パルスを出力します。

7.3.22.1 FG 出力周波数

FG 出力周波数は FG_DIV によって設定できます。多くのアプリケーションでは、モーターが機械的に 1 回転するごとに FG 出力がパルスを 1 つ出力することが求められます。2 極～30 極のモーターに適した FG_DIV 値を設定することで、これを実現できます。

図 7-44 に、1 電氣的サイクル (2 極) ごとに 1 回、2 電氣的サイクル (4 極) ごとに 1 回、3 電氣的サイクル (6 極) ごとに 1 回、4 電氣的サイクル (8 極) ごとに 1 回 (以下同様)、それぞれ MCF8329A が FG パルスを出力するように設定されている場合の FG 出力を示します。

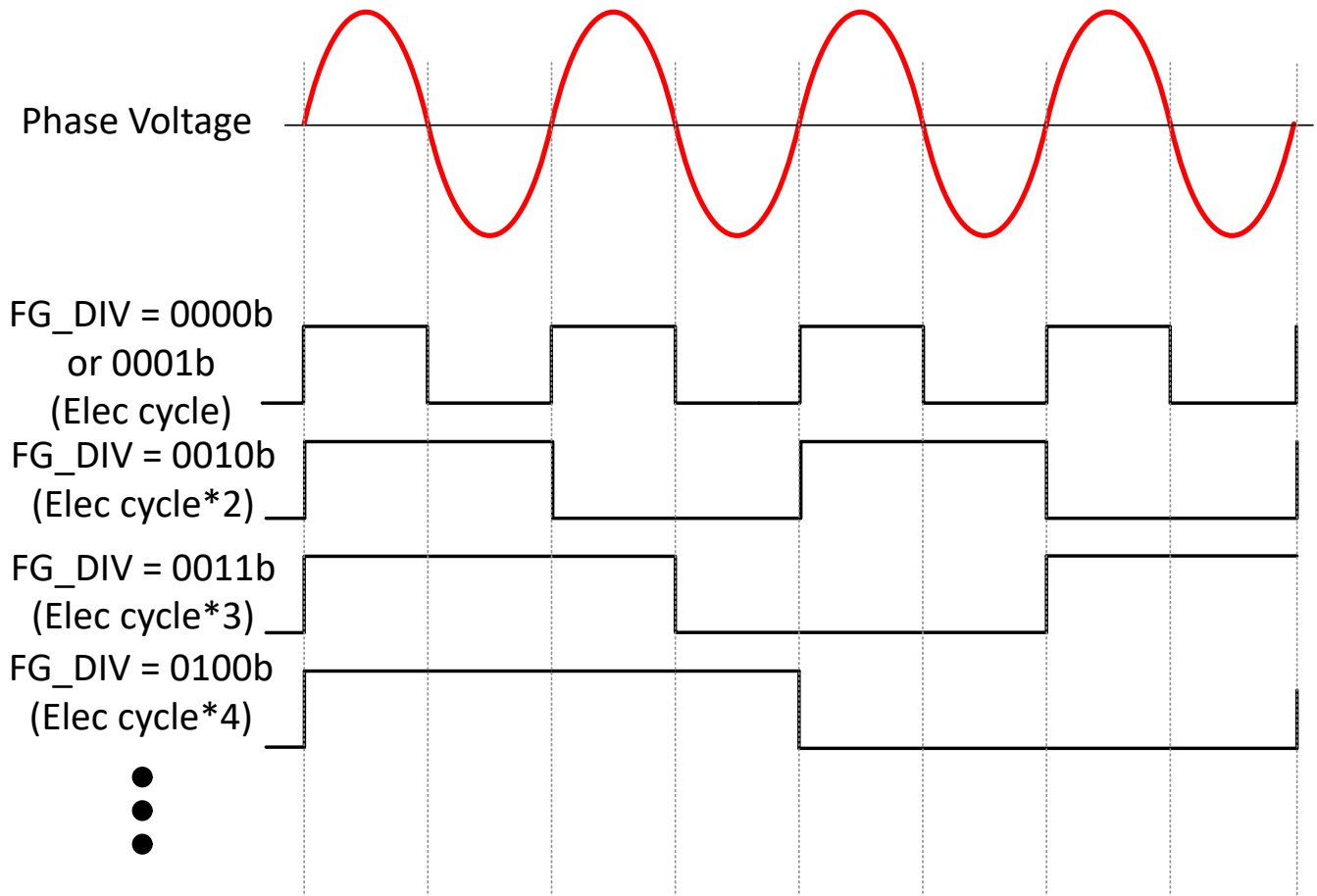


図 7-44. FG 分周器

7.3.22.2 開ループ中の FG

閉ループ (整流) 動作中、駆動速度 (FG 出力周波数) と実際のモーター速度は同期します。しかし、開ループ動作中は、FG が実際のモーター速度を反映するとは限りません。ここでの開ループと閉ループとは、モーターの整流方式を指しており、閉ループ速度も電力制御も指していません。

MCF8329A では、開ループ中の FG 出力を制御するために 3 つの方法があります (図 7-45 を参照)。これらの方法は、FG_SEL によって設定されます。

FG_SEL の値によって以下が選択されます。

- 00b: ISD、開ループ、閉ループで FG を出力します。
- 01b: 閉ループのみで FG を出力します。開ループ中、FG ピンはハイインピーダンス (外部プルアップによって High) になります。
- 10b: パワーオン後の最初のモーター起動サイクルの開ループ動作中、FG 出力は駆動周波数を反映します。その後の起動サイクルの開ループ動作中、FG はハイインピーダンス (外部プルアップによって High) になります。

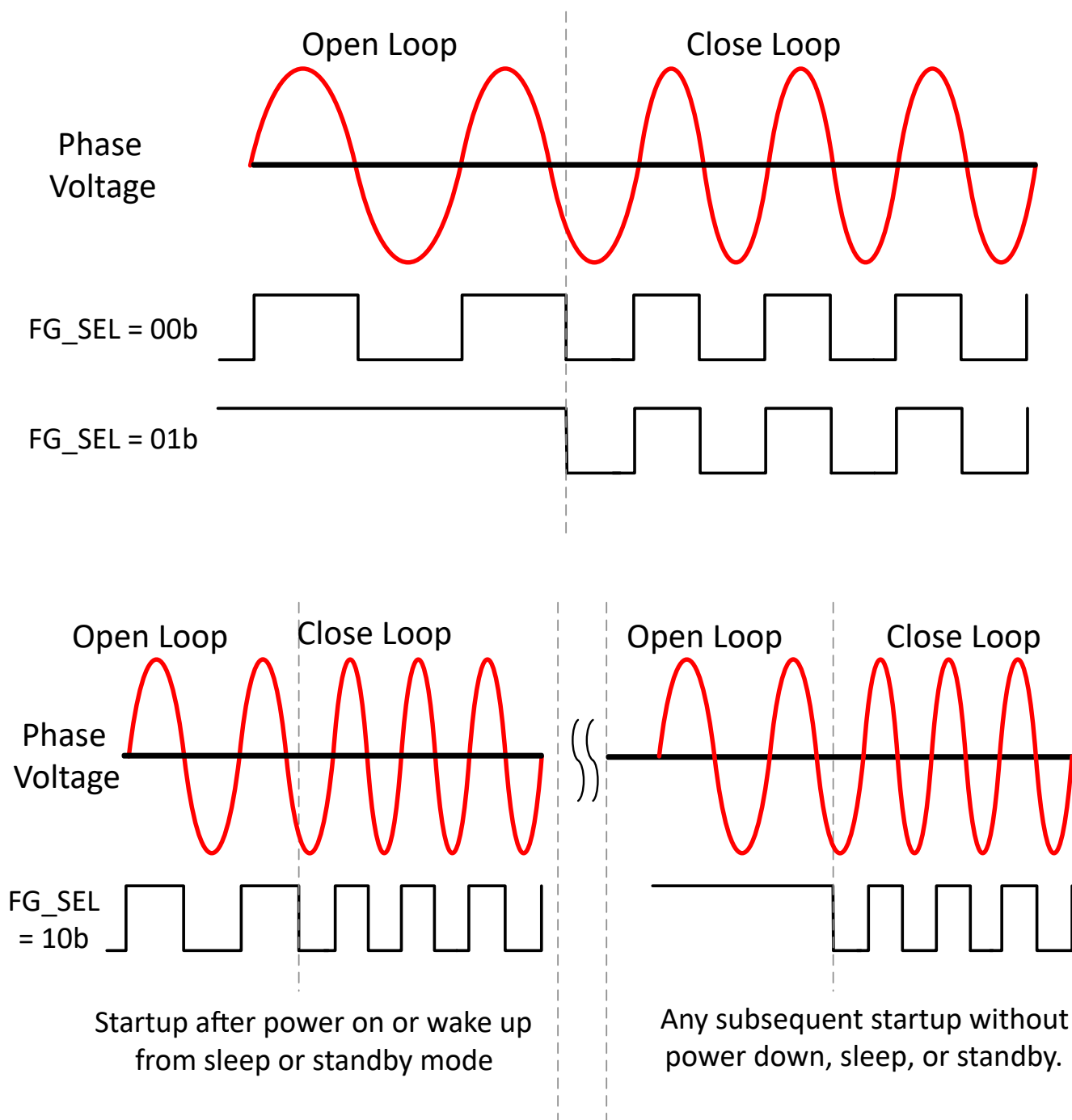


図 7-45. 開ループ中の FG の動作

7.3.22.3 モーター停止時の FG

モーターが回転を停止したときの FG ピンの状態は、FG_IDLE_CONFIG によって設定できます。モーターの停止は FG_BEMF_THR によって判断されます。

7.3.22.4 フォルト中の FG の動作

フォルト (nFAULT ピンで通知されるフォルト) 中の FG の動作は FG_FAULT_CONFIG によって設定できます。

7.3.23 DC バス電流制限

DC バス電流制限機能は、定電流モードに移行せずに、ソースから供給される電流を制限するアプリケーションで使用できます。DC バス電流制限機能は、`BUS_CURRENT_LIMIT_ENABLE` を 1b に設定することで有効化できます。DC バス電流制限スレッシュホールドは `BUS_CURRENT_LIMIT` によって設定できます。DC バス電流制限は速度リファレンスを制限します。図 7-46、図 7-47、図 7-48 に、機能図を示します。この機能を有効化すると、ソースからの電流が制限されるようにモーターの速度が制限される場合があります。このアルゴリズムは、位相電流、位相電圧、DC バス電圧の測定値を使ってバス電流を推定します。電流制限ステータスは `BUS_CURRENT_LIMIT_STATUS` で通知されます。

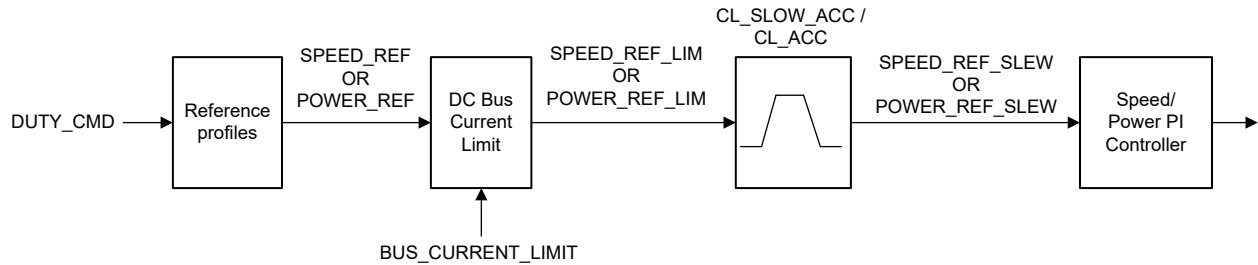


図 7-46. 速度または電力制御モードの DC バス電流制限の機能ブロック図

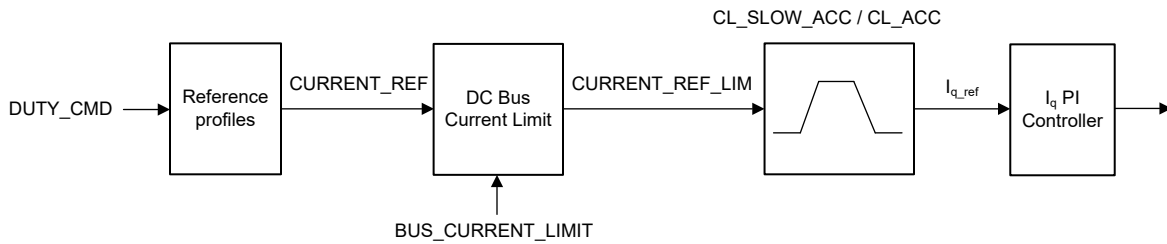


図 7-47. 電流制御モードの DC バス電流制限の機能ブロック図

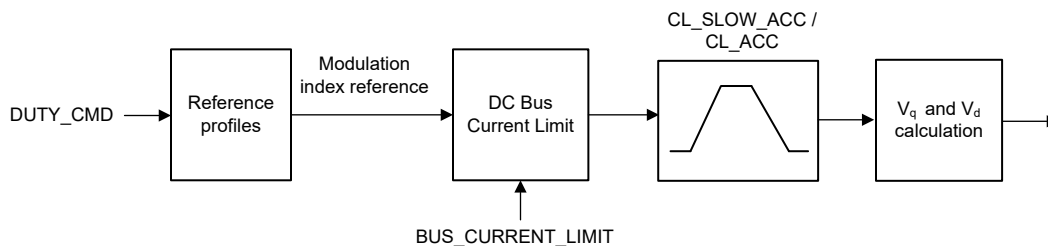


図 7-48. 変調インデックス制御モードの DC バス電流制限の機能ブロック図

注

1. アクティブ ブレーキが有効な場合、DC バス電流制限機能は利用できません。
2. `BUS_CURRENT_LIMIT` 付近でのチャタリングを避けるため、MCF8329A はこの設定点の前後に 5% のヒステリシスを実装しています。

7.3.24 保護機能

MCF8329A は、モーター ロック、PVDD 低電圧、AVDD 低電圧、GVDD 低電圧、ブートストラップ低電圧、過熱、過電流 イベントを含む多くのフォルト イベントに対して保護されます。表 7-5 に、各種のフォルトの応答、復帰モード、ゲートドライバのステータス、通知方法を示します。

注

- 次の動作につながるフォルトと通知のみのフォルト (ラッチまたはリトライ) は常に nFAULT ピンで (ロジック Low として) 通知されます。
- 複数のフォルトが発生した場合の優先順位は、ラッチ > より長いリトライ時間のフォルト > より短いリトライ時間のフォルト > 通知のみのフォルトです。たとえば、ラッチ フォルトとリトライ フォルトが同時に発生した場合、ユーザーが CLR_FLT に 1b を書き込むことでクリア フォルト コマンドを発行するまで、または電源を入れ直すまで、本デバイスはフォルト モードにラッチされたままとどまります。リトライ時間の異なる 2 つのリトライ フォルトが同時に発生した場合、本デバイスはより長い (遅い) 方のリトライ時間が経過した後のみリトライを行います。
- 復帰とは、フォルト条件が解消された後のゲートドライバの状態のみを指します。自動とは、フォルト条件が解消されてから、リトライ時間が経過したときに、本デバイスが自動的に復帰すること (ゲートドライバ出力、したがって外部 FET がアクティブになること) を指します。ラッチとは、(CLR_FLT ビットに「1b」を書き込むことで、または電源を入れ直すことで、) フォルト条件がクリアされるのを本デバイスが待機していることを指します。
- GVDD 低電圧、BST 低電圧、VDS OCP、SENSE OCP フォルトは、nFAULT ピンで (ロジック Low として) 通知されるまで、フォルト応答 (外部 FET をハイ インピーダンスにするため、ゲートドライバ出力を Low にプル) の後、最大 200ms を要することがあります。
- ラッチ フォルトは、(I2C 経由で) CLR_FLT コマンドを発行してから、クリアされるのに最大 200ms を要することがあります。
- (I2C 経由の) CLR_FLT コマンドを使用すると、ラッチ、リトライ、自動復帰フォルトを含め、すべてのフォルトをクリアできます。

表 7-5. フォルト動作および応答

フォルト	条件	設定	通知	ゲートドライバ	ロジック	復帰
PVDD 低電圧 (PVDD_UV)	$V_{PVDD} < V_{PVDD_UV}$	—	nFAULT	ディセーブル	ディセーブル	自動: $V_{PVDD} > V_{PVDD_UV}$
AVDD POR (AVDD_POR)	$V_{AVDD} < V_{AVDD_POR}$	—	nFAULT	ディセーブル	ディセーブル	自動: $V_{AVDD} > V_{AVDD_POR}$
GVDD 低電圧 (GVDD_UV)	$V_{GVDD} < V_{GVDD_UV}$	GVDD_UV_MODE = 0b	nFAULT および GATE_DRIVER_FAULT_STATUS レジスタ	Low に設定 ²	アクティブ	ラッチ: CLR_FLT
		GVDD_UV_MODE = 1b	nFAULT および GATE_DRIVER_FAULT_STATUS レジスタ	Low に設定 ²	アクティブ	リトライ: t_{LCK_RETRY}
BSTx 低電圧 (BST_UV)	$V_{BSTx} - V_{SHx} < V_{BST_UV}$	DIS_BST_FLT = 0b BST_UV_MODE = 0b	nFAULT および GATE_DRIVER_FAULT_STATUS レジスタ	Low に設定 ²	アクティブ	ラッチ: CLR_FLT
		DIS_BST_FLT = 0b BST_UV_MODE = 1b	nFAULT および GATE_DRIVER_FAULT_STATUS レジスタ	Low に設定 ²	アクティブ	リトライ: t_{LCK_RETRY}
V _{DS} 過電流 (VDS_OCP)	$V_{DS} > V_{SEL_VDS_LVL}$	DIS_VDS_FLT = 0b VDS_FLT_MODE = 0b	nFAULT および GATE_DRIVER_FAULT_STATUS レジスタ	Low に設定 ²	アクティブ	ラッチ: CLR_FLT
		DIS_VDS_FLT = 0b VDS_FLT_MODE = 1b	nFAULT および GATE_DRIVER_FAULT_STATUS レジスタ	Low に設定 ²	アクティブ	リトライ: t_{LCK_RETRY}

表 7-5. フォルト動作および応答 (続き)

フォルト	条件	設定	通知	ゲートドライバ	ロジック	復帰
V _{SENSE} 過電流 (SEN_OCP) V _{SENSE} 過電流 (SEN_OCP)	V _{SP} > V _{SENSE_LVL}	DIS_SNS_FLT = 0b SNS_FLT_MODE = 0b	nFAULT および GATE_DRIVER_FAULT_STATUS レジスタ	Low に設定 ²	アクティブ	ラッチ: CLR_FLT
		DIS_SNS_FLT = 0b SNS_FLT_MODE = 1b	nFAULT および GATE_DRIVER_FAULT_STATUS レジスタ	Low に設定 ²	アクティブ	リトライ: t _{LCK_RETRY}
3 モーター ロック (MTR_LCK)	モーター ロック: 異常速度、モーターなしロック、異常な BEMF	MTR_LCK_MODE = 0000b または 0001b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	Low に設定 ² (MOSFET はハイインピーダンス)	アクティブ	ラッチ: CLR_FLT
		MTR_LCK_MODE = 0010b または 0011b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	ローサイド プレーキ ロジック	アクティブ	ラッチ: CLR_FLT
		MTR_LCK_MODE = 0100b または 0101b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	Low に設定 ² (MOSFET はハイインピーダンス)	アクティブ	リトライ: t _{LCK_RETRY}
		MTR_LCK_MODE = 0110b または 0111b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	ローサイド プレーキ ロジック	アクティブ	リトライ: t _{LCK_RETRY}
		MTR_LCK_MODE = 1000b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	アクティブ	アクティブ	何も起こらない
		MTR_LCK_MODE = 1001b~1111b	なし	アクティブ	アクティブ	何も起こらない
ハードウェア ロック検出電流制限 (HW_LOCK_ILIMIT)	位相電流 > HW_LOCK_ILIMIT	HW_LOCK_ILIMIT_MODE = 0000b または 0001b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	Low に設定 ² (MOSFET はハイインピーダンス)	アクティブ	ラッチ: CLR_FLT
		HW_LOCK_ILIMIT_MODE = 0010b または 0011b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	ローサイド プレーキ ロジック	アクティブ	ラッチ: CLR_FLT
		HW_LOCK_ILIMIT_MODE = 0100b または 0101b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	Low に設定 ² (MOSFET はハイインピーダンス)	アクティブ	リトライ: t _{LCK_RETRY}
		HW_LOCK_ILIMIT_MODE = 0110b または 0111b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	ローサイド プレーキ ロジック	アクティブ	リトライ: t _{LCK_RETRY}
		HW_LOCK_ILIMIT_MODE = 1000b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	アクティブ	アクティブ	何も起こらない
		HW_LOCK_ILIMIT_MODE = 1001b~1111b	なし	アクティブ	アクティブ	何も起こらない

表 7-5. フォルト動作および応答 (続き)

フォルト	条件	設定	通知	ゲートドライバ	ロジック	復帰
ADC によるロック検出 電流制限 (LOCK_ILIMIT)	位相電流 > LOCK_ILIMIT	LOCK_ILIMIT_MODE = 0000b または 0001b	nFAULT および CONTROLLER_FAULT _STATUS レジスタ	Low に設 定 ² (MOSFET はハイイン ピーダン ス)	アクティブ	ラッチ: CLR_FLT
		LOCK_ILIMIT_MODE = 0010b または 0011b	nFAULT および CONTROLLER_FAULT _STATUS レジスタ	ローサイド ブレーキ ロ ジック	アクティブ	ラッチ: CLR_FLT
		LOCK_ILIMIT_MODE = 0100b または 0101b	nFAULT および CONTROLLER_FAULT _STATUS レジスタ	Low に設 定 ² (MOSFET はハイイン ピーダン ス)	アクティブ	リトライ: t _{LCK_RETRY}
		LOCK_ILIMIT_MODE = 0110b または 0111b	nFAULT および CONTROLLER_FAULT _STATUS レジスタ	ローサイド ブレーキ ロ ジック	アクティブ	リトライ: t _{LCK_RETRY}
		LOCK_ILIMIT_MODE = 1000b	nFAULT および CONTROLLER_FAULT _STATUS レジスタ	アクティブ	アクティブ	何も起こらない
		LOCK_ILIMIT_MODE = 1001b~1111b	なし	アクティブ	アクティブ	何も起こらない
IPD タイムアウト フォ ルト (IPD_T1_FAULT)	IPD 時間 > 約 500ms、IPD 電流増 加または低減中	IPD_TIMEOUT_FAU LT_EN = 0b	-	アクティブ	アクティブ	何も起こらない
		IPD_TIMEOUT_FAU LT_EN = 1b	nFAULT および CONTROLLER_FAULT _STATUS レジスタ	Low に設 定 ² (MOSFET はハイイン ピーダン ス)	アクティブ	リトライ: t _{LCK_RETRY}
IPD 周波数フォルト (IPD_FREQ_FAULT)	前の IPD の電流減衰 前の IPD パルス	IPD_FREQ_FAULT_ EN = 0b	-	アクティブ	アクティブ	何も起こらない
		IPD_FREQ_FAULT_ EN = 1b	nFAULT および CONTROLLER_FAULT _STATUS レジスタ	Low に設 定 ² (MOSFET はハイイン ピーダン ス)	アクティブ	リトライ: t _{LCK_RETRY}
MPET 逆起電力フォ ルト (MPET_BEMF_FAU LT)	モーターの逆起電力 < STAT_DETECT_TH R	MPET_CMD = 1 また は MPET_KE = 1	nFAULT および CONTROLLER_FAULT _STATUS レジスタ	ハイインピ ーダンス	アクティブ	ラッチ: CLR_FLT
最大 V _{PVDD} (過電圧) フォルト	MAX_VM_MOTOR ≠ 000b の場合、 V _{PVDD} > MAX_VM_MOTOR	MAX_VM_MODE = 0b	nFAULT および CONTROLLER_FAULT _STATUS レジスタ	Low に設 定 ² (MOSFET はハイイン ピーダン ス)	アクティブ	ラッチ: CLR_FLT
		MAX_VM_MODE = 1b	nFAULT および CONTROLLER_FAULT _STATUS レジスタ	Low に設 定 ² (MOSFET はハイイン ピーダン ス)	アクティブ	自動: (V _{VM} < MAX_VM_MOTOR - VM_UV_OV_HYS) V

表 7-5. フォルト動作および応答 (続き)

フォルト	条件	設定	通知	ゲートドライバ	ロジック	復帰
最小 V _{PVDD} (低電圧) フォルト	MIN_VM_MOTOR ≠ 000b の場合、V _{PVDD} < MIN_VM_MOTOR	MIN_VM_MODE = 0b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	Low に設定 ² (MOSFET はハイインピーダンス)	アクティブ	ラッチ: CLR_FLT
		MIN_VM_MODE = 1b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	Low に設定 ² (MOSFET はハイインピーダンス)	アクティブ	自動: (V _{VM} > MIN_VM_MOTOR + VM_UV_OV_HYS) V
バス電流制限	I _{VM} > BUS_CURRENT_LIMIT	BUS_CURRENT_LIMIT_ENABLE = 1b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	アクティブ: DC バス電流を制限するため、モーターの速度 / 電力 / 電流が制限されます。	アクティブ	自動: I _{VM} < BUS_CURRENT_LIMIT になると、制限は解消されます。
電流ループの飽和	V _{VM} が小さいことによる電流ループ飽和を示します。	SATURION_FLAGS_EN = 1b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	アクティブ: モーターの速度 / 電力 / 電流がリファレンスに達していない場合があります。	アクティブ	自動: 飽和を脱すると、モーターはリファレンス動作点に達します。
速度 / 電力ループの飽和	V _{VM} が小さいこと、ILIMIT 設定が小さいことなどによる速度 / 電力ループの飽和を示します。	SATURION_FLAGS_EN = 1b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	アクティブ: モーターの速度 / 電力がリファレンスに達していない場合があります。	アクティブ	自動: 飽和を脱すると、モーターはリファレンス動作点に達します。
外部ウォッチドッグフォルト	ウォッチドッグティックの間隔 > EXT_WD_CONFIG	EXT_WD_EN = 1b EXT_WD_FAULT = 0b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	アクティブ	アクティブ	何も起こらない
		EXT_WD_EN = 1b EXT_WD_FAULT = 1b	nFAULT および CONTROLLER_FAULT_STATUS レジスタ	Low に設定 ²	アクティブ	ラッチ: CLR_FLT
サーマル シャットダウン (TSD)	T _J > T _{TSD}	OTS_AUTO_RECOVERY = 0b	nFAULT および GATE_DRIVER_FAULT_STATUS レジスタ	Low に設定 ²	アクティブ	ラッチ: CLR_FLT
		OTS_AUTO_RECOVERY = 1b	nFAULT および GATE_DRIVER_FAULT_STATUS レジスタ	Low に設定 ²	アクティブ	自動: T _J < T _{OTS} - T _{HYS}

- 無効化: GLx はパッシブ プルダウン、GHx はセミアクティブ プルダウン
- Low に設定: GHx と GLx はゲートドライバによってアクティブに Low にプルされます。

注

nFAULT ピン、CONTROLLER_FAULT_STATUS レジスタ、GATE_DRIVER_FAULT_STATUS レジスタでのすべてのフォルト通知には最大 200ms のレイテンシがあります。

7.3.24.1 PVDD 電源低電圧誤動作防止 (PVDD_UV)

PVDD ピンの電源電圧が V_{PVDD_UV} スレッショルドを下回る状態が、 $t_{PVDD_UV_DG}$ 時間より長く続くと常に、本デバイスは PVDD 低電圧イベントを検出します。低電圧条件の検出後、ゲート・ドライバは無効化され、チャージ・ポンプは無効化され、内部デジタル・ロジックは無効化され、nFAULT ピンは Low に駆動されます。PVDD ピンが V_{PVDD_UV} を上回ると、通常動作が再開されます (ゲート・ドライバが動作可能になり、nFAULT ピンが解放される)。

7.3.24.2 AVDD パワーオン・リセット (AVDD_POR)

AVDD ピンの電源電圧が V_{AVDD_POR} スレッショルドを下回る状態が、 $t_{AVDD_POR_DG}$ 時間より長く続くと常に、本デバイスは非アクティブ状態に移行して、ゲート・ドライバ、チャージ・ポンプ、内部デジタル・ロジックを無効化し、nFAULT は Low に駆動されます。通常動作 (デジタル・ロジックが動作可能) では、AVDD が V_{AVDD_POR} レベルを上回っている必要があります。

7.3.24.3 GVDD 低電圧誤動作防止 (GVDD_UV)

GVDD ピンの電圧が V_{GVDD_UV} スレッショルドを下回る状態が、 $t_{GVDD_UV_DG}$ 時間を超えると常に、本デバイスは GVDD 低電圧イベントを検出します。GVDD_UV 低電圧イベントの検出後、外部 MOSFET をオフにするため、すべてのゲートドライバ出力は Low に駆動され、チャージ・ポンプは引き続き動作し、nFAULT ピンは Low に駆動されます。

本デバイスは、GVDD_UV_MODE ビットを使用して、ラッチされたフォルト状態、または GVDD_UV 条件時のリトライモードに構成できます。GVDD_UV_MODE = 0b の場合、GVDD_UV 条件が解消され、CLR_FLT ビットによってクリア フォルト コマンドが発行されると、通常動作が再開されます。GVDD_UV_MODE = 1b の場合、GVDD_UV 条件が解消され、 t_{LCK_RETRY} の時間が経過すると、通常動作が再開されます。

7.3.24.4 BST 低電圧誤動作防止 (BST_UV)

BSTx ピンと SHx ピンの間の電圧が V_{BST_UV} スレッショルドを下回る状態が、 $t_{BST_UV_DG}$ 時間を超えると常に、本デバイスは BST 低電圧イベントを検出します。BST_UV イベントの検出後、外部 MOSFET をオフにするため、すべてのゲートドライバ出力は Low に駆動され、nFAULT ピンは Low に駆動されます。BST_UV は、DIS_BST_FLT を 1b に設定することで無効化できます。

本デバイスは、BST_UV_MODE ビットを使用して、ラッチされたフォルト状態、または BST_UV 条件時のリトライモードに構成できます。BST_UV_MODE = 0b の場合、BST_UV 条件が解消され、CLR_FLT ビットによってクリア フォルト コマンドが発行されると、通常動作が再開されます。BST_UV_MODE = 1b の場合、BST_UV 条件が解消され、 t_{LCK_RETRY} の時間が経過すると、通常動作が再開されます。

7.3.24.5 MOSFET VDS 過電流保護 (VDS_OCP)

本デバイスは、外部パワー MOSFET での過電流状態や短絡状態を検出するため、調整可能な VDS 電圧監視機能を備えています。外部 MOSFET の過電流状態は、その MOSFET の $R_{DS(on)}$ の電圧降下を監視することで検出されます。ハイサイド VDS モニタは PVDD ピンと SHx ピンの間の電圧を測定し、ローサイド VDS モニタは SHx ピンと LSS ピンの間の電圧を測定します。外部 MOSFET にかかる電圧が、SEL_VDS_LVL によって設定されたスレッショルドをグリッチ除去時間 (t_{DS_DG}) より長い間上回ると、 V_{DS_OCP} イベントが認識されます。VDS 過電流イベントの検出後、外部 MOSFET をオフにするため、すべてのゲートドライバ出力は Low に駆動され、nFAULT ピンは Low に駆動されます。 V_{DS_OCP} は、DIS_VDS_FLT を 1b に設定することで無効化できます。

本デバイスは、VDS_FLT_MODE ビットを使用して、ラッチされたフォルト状態、または V_{DS_OCP} イベント時のリトライモードに構成できます。VDS_FLT_MODE = 0b の場合、 V_{DS_OCP} 条件が解消され、CLR_FLT ビットによってクリア フォルト コマンドが発行されると、通常動作が再開されます。VDS_FLT_MODE = 1b の場合、 V_{DS_OCP} 条件が解消され、 t_{LCK_RETRY} の時間が経過すると、通常動作が再開されます。

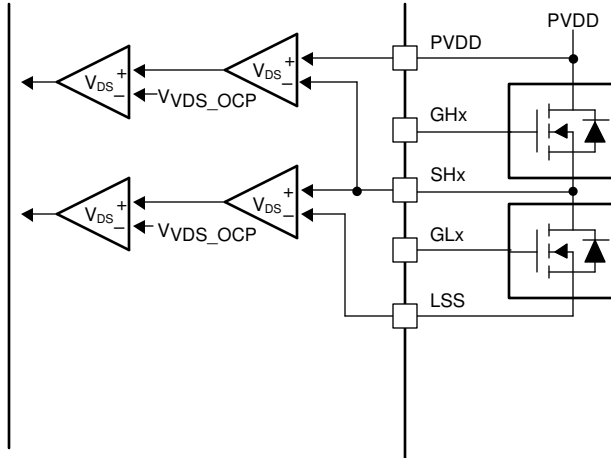


図 7-49. MCF8329A の VDS モニタ

7.3.24.6 VSENSE 過電流保護 (SEN_OCP)

LSS と GND ピンの間の外部電流検出抵抗での電圧降下を検出することにより、過電流も監視できます。LSS 入力の電圧が、VSEN_OCP スレッシュホールドを、 t_{DS_DG} グリッチ除去時間よりも長い間上回ると、SEN_OCP イベントが認識されます。SEN_OCP 過電流イベントの検出後、外部 MOSFET をオフにするため、すべてのゲートドライバ出力は Low に駆動され、nFAULT ピンは Low に駆動されます。VSENSE スレッシュホールドは 0.5V に固定されています。DIS_SNS_FLT を 1b に設定することで、VSEN_OCP を無効化できます。

本デバイスは、SNS_FLT_MODE ビットを使用して、ラッチされたフォルト状態、または V_{DS_OCP} イベント時のリトライモードに構成できます。SNS_FLT_MODE = 0b の場合、VSEN_OCP 条件が解消され、CLR_FLT ビットによってクリアフォルトコマンドが発行されると、通常動作が再開されます。SNS_FLT_MODE = 1b の場合、VSEN_OCP 条件が解消され、 t_{LCK_RETRY} の時間が経過すると、通常動作が再開されます。

7.3.24.7 サーマル・シャットダウン (OTSD)

ダイ温度がサーマル・シャットダウン制限のトリップ・ポイント (T_{OTSD}) を超えると、OTSD イベントが認識されます。OTSD 過熱イベントの検出後、外部 MOSFET をオフにするため、すべてのゲート・ドライバ出力は Low に駆動され、nFAULT ピンは Low に駆動されます。この過熱保護は、OTS_AUTO_RECOVERY を設定することで、ラッチ・モードまたは自動復帰モードに構成できます。ラッチ・モードでは、 T_{OTSD} 条件が解消され、CLR_FLT ビットによってクリア・フォルト・コマンドが発行されると、通常動作が再開されます。自動復帰モードでは、 T_{OTSD} 条件が解消されると、通常動作が再開されます。

7.3.24.8 ハードウェア・ロック検出電流制限 (HW_LOCK_ILIMIT)

ハードウェア・ロック検出電流制限機能は、電流を制限してシステムに対する損傷を防止するための設定可能なスレッシュホールドを提供します。電流検出アンプの出力は、ハードウェア・コンパレータに接続されています。CSA 出力の電圧が $t_{HW_LOCK_ILIMIT}$ より長い時間 HW_LOCK_ILIMIT スレッシュホールドを超えると常に、HW_LOCK_ILIMIT イベントが認識され、HW_LOCK_ILIMIT_MODE に従って動作が行われます。このスレッシュホールドは HW_LOCK_ILIMIT によって設定され、 $t_{HW_LCK_ILIMIT}$ は HW_LOCK_ILIMIT_DEG によって設定されます。HW_LOCK_ILIMIT_MODE ビットは 4 種類のモード (HW_LOCK_ILIMIT ラッチ付きシャットダウン、HW_LOCK_ILIMIT 自動リトライ、HW_LOCK_ILIMIT 通知のみ、HW_LOCK_ILIMIT 無効) で動作できます。

7.3.24.8.1 HW_LOCK_ILIMIT ラッチ付きシャットダウン (HW_LOCK_ILIMIT_MODE = 00xxb)

このモードで HW_LOCK_ILIMIT イベントが発生すると、MOSFET のステータスは HW_LOCK_ILIMIT_MODE によって設定され、nFAULT は Low に駆動されます。HW_LOCK_ILIMIT 中の MOSFET のステータスは次のように設定されます。

- HW_LOCK_ILIMIT_MODE = 0000b または 0001b: すべての MOSFET はターンオフしています。

- HW_LOCK_ILIMIT_MODE = 0010b または 0011b: すべてのローサイド MOSFET はターンオンしています。

フォルト ステータス レジスタの CONTROLLER_FAULT および HW_LOCK_ILIMIT ビットが 1b に設定されています。HW_LOCK_ILIMIT 条件が解消され、CLR_FLT ビットによってクリア フォルト コマンドが発行されると、通常動作が再開されます (ゲートドライバの動作が再開され、nFAULT ピンが解放される)。

7.3.24.8.2 HW_LOCK_ILIMIT 自動復帰 (HW_LOCK_ILIMIT_MODE = 01xxb)

このモードで HW_LOCK_ILIMIT イベントが発生すると、MOSFET のステータスは HW_LOCK_ILIMIT_MODE によって設定され、nFAULT は Low に駆動されます。HW_LOCK_ILIMIT 中の MOSFET のステータスは次のように設定されます。

- HW_LOCK_ILIMIT_MODE = 0100b または 0101b: すべての MOSFET はターンオフしています。
- HW_LOCK_ILIMIT_MODE = 0110b または 0111b: すべてのローサイド MOSFET はターンオンしています。

フォルト ステータス レジスタの CONTROLLER_FAULT および HW_LOCK_ILIMIT ビットが 1b に設定されています。 t_{LCK_RETRY} 時間 (LCK_RETRY によって設定) が経過した後、通常動作が自動的に再開されます (ゲートドライバの動作が再開され、nFAULT ピンが解放される)。 t_{LCK_RETRY} 期間が経過すると、CONTROLLER_FAULT および HW_LOCK_ILIMIT ビットは 0b にリセットされます。

7.3.24.8.3 HW_LOCK_ILIMIT 通知のみ (HW_LOCK_ILIMIT_MODE = 1000b)

このモードで HW_LOCK_ILIMIT イベントが発生しても、何の保護動作も行われません。ハードウェア ロック検出電流制限イベントは、フォルト ステータス レジスタの CONTROLLER_FAULT および HW_LOCK_ILIMIT ビットを 1b に設定し、nFAULT を Low にプルすることで通知されます。ゲートドライバは動作を継続します。外部コントローラは適切に動作することによってこの状態を管理します。HW_LOCK_ILIMIT 条件が解消され、CLR_FLT ビットによってクリア フォルト コマンドが発行されると、通知はクリアされます。

7.3.24.8.4 HW_LOCK_ILIMIT 無効 (HW_LOCK_ILIMIT_MODE = 1001b~1111b)

このモードで HW_LOCK_ILIMIT イベントが発生しても、何の動作も行われません。

7.3.24.9 ロック検出電流制限 (LOCK_ILIMIT)

ロック検出電流制限機能は、電流を制限することでシステムへの損傷を防止するための設定可能なスレッショルドを提供します。MCF8329A は、ADC を使って電流検出アンプ (CSA) の出力を常に監視しています。位相電流が t_{LCK_ILIMIT} より長い時間 LOCK_ILIMIT を超えると常に、LOCK_ILIMIT イベントが認識され、LOCK_ILIMIT_MODE に従って動作が行われます。このスレッショルドは LOCK_ILIMIT によって設定され、 t_{LCK_ILIMIT} は LOCK_ILIMIT_DEG によって設定されます。LOCK_ILIMIT_MODE は、4 種類のモード (LOCK_ILIMIT ラッチ付きシャットダウン、LOCK_ILIMIT 自動リトライ、LOCK_ILIMIT 通知のみ、LOCK_ILIMIT 無効) に設定できます。

7.3.24.9.1 LOCK_ILIMIT ラッチ付きシャットダウン (LOCK_ILIMIT_MODE = 00xxb)

このモードで LOCK_ILIMIT イベントが発生すると、外部 MOSFET のステータスは LOCK_ILIMIT_MODE によって設定され、nFAULT は Low に駆動されます。LOCK_ILIMIT 中に MCF8329A によって駆動される外部 MOSFET のステータスを以下に示します。

- LOCK_ILIMIT_MODE = 0000b または 0001b: すべての MOSFET はターンオフしています (ゲートドライバの出力が Low をプルしました)。
- LOCK_ILIMIT_MODE = 0010b または 0011b: すべてのローサイド MOSFET (ゲートドライバ出力) はターンオンしています。

フォルト ステータス レジスタの CONTROLLER_FAULT および LOCK_ILIMIT ビットが 1b に設定されています。LOCK_ILIMIT 条件が解消され、CLR_FLT ビットによってクリア フォルト コマンドが発行されると、通常動作が再開されます (ゲートドライバの動作が再開され、nFAULT ピンが解放される)。

7.3.24.9.2 LOCK_ILIMIT 自動復帰 (LOCK_ILIMIT_MODE = 01xxb)

このモードで LOCK_ILIMIT イベントが発生すると、外部 MOSFET のステータスは LOCK_ILIMIT_MODE によって設定され、nFAULT は Low に駆動されます。LOCK_ILIMIT 中に MCF8329A によって駆動される外部 MOSFET のステータスを以下に示します。

- LOCK_ILIMIT_MODE = 0100b または 0101b: すべての MOSFET はターンオフしています (ゲートドライバの出力が Low をプルしました)。
- LOCK_ILIMIT_MODE = 0110b または 0111b: すべてのローサイド MOSFET (ゲートドライバ出力) はターンオンしています。

フォルト ステータス レジスタの CONTROLLER_FAULT および LOCK_ILIMIT ビットが 1b に設定されています。t_{LCK_RETRY} 時間 (LCK_RETRY によって設定) が経過した後、通常動作が自動的に再開されます (ゲートドライバの動作が再開され、nFAULT ピンが解放される)。t_{LCK_RETRY} 期間が経過すると、CONTROLLER_FAULT および LOCK_ILIMIT ビットは 0b にリセットされます。

7.3.24.9.3 LOCK_ILIMIT 通知のみ (LOCK_ILIMIT_MODE = 1000b)

このモードで LOCK_ILIMIT イベントが発生しても、何の保護動作も行われません。ロック検出電流制限イベントは、フォルト ステータス レジスタの CONTROLLER_FAULT および LOCK_ILIMIT ビットを 1b に設定し、nFAULT を Low にプルすることで通知されます。ゲートドライバは動作を継続します。外部コントローラは適切に動作することによってこの状態を管理します。LOCK_ILIMIT 条件が解消され、CLR_FLT ビットによってクリア フォルト コマンドが発行されると、通知はクリアされます。

7.3.24.9.4 LOCK_ILIMIT 無効 (LOCK_ILIMIT_MODE = 1xx1b)

このモードで LOCK_ILIMIT イベントが発生しても、何の動作も行われません。

7.3.24.10 モーター・ロック (MTR_LCK)

モーター動作中、MCF8329A は各種モーター・ロック条件の有無を常に確認しています (「モーター・ロック検出」を参照)。有効化されたロック条件が 1 つでも発生すると、MTR_LCK イベントが認識され、MTR_LCK_MODE に従って動作が行われます。

すべてのロックは個別に有効化または無効化でき、リトライ時間は LCK_RETR によって設定できます。MTR_LCK_MODE ビットは 4 種類のモード (MTR_LCK ラッチ付きシャットダウン、MTR_LCK 自動リトライ、MTR_LCK 通知のみ、MTR_LCK 無効) で動作できます。

7.3.24.10.1 MTR_LCK ラッチ付きシャットダウン (MTR_LCK_MODE = 00xxb)

このモードで MTR_LCK イベントが発生すると、外部 MOSFET のステータスは MTR_LCK_MODE によって設定され、nFAULT は Low に駆動されます。MTR_LCK 中の外部 MOSFET のステータスは以下のように設定されます。

- MTR_LCK_MODE = 0000b または 0001b: すべての MOSFET はターンオフしています (ゲートドライバの出力が Low をプルしました)。
- MTR_LCK_MODE = 0010b または 0011b: すべてのローサイド MOSFET (ゲートドライバ出力) はターンオンしています。

フォルト ステータス レジスタの CONTROLLER_FAULT、MTR_LCK、各モーター ロック条件ビットが 1b に設定されています。MTR_LCK 条件が解消され、CLR_FLT ビットによってクリア フォルト コマンドが発行されると、通常動作が再開されます (ゲートドライバの動作が再開され、nFAULT ピンが解放される)。

7.3.24.10.2 MTR_LCK 自動復帰 (MTR_LCK_MODE = 01xxb)

このモードで MTR_LCK イベントが発生すると、MOSFET のステータスは MTR_LCK_MODE によって設定され、nFAULT は Low に駆動されます。MTR_LCK 中の MOSFET のステータス:

- MTR_LCK_MODE = 0100b または 0101b: すべての MOSFET はターンオフしています (ゲートドライバの出力が Low をプルしました)。

- MTR_LCK_MODE = 0110b または 0111b: すべてのローサイド MOSFET (ゲートドライバ出力) はターンオンしています。

フォルト ステータス レジスタの CONTROLLER_FAULT、MTR_LCK、各モーター ロック条件ビットが 1b に設定されています。t_{LCK_RETRY} 時間 (LCK_RETRY によって設定) が経過した後、通常動作が自動的に再開されます (ゲートドライバの動作が再開され、nFAULT ピンが解放される)。t_{LCK_RETRY} 期間が経過すると、CONTROLLER_FAULT、MTR_LCK、各モーター ロック条件ビットが 0b にリセットされます。

7.3.24.10.3 MTR_LCK 通知のみ (MTR_LCK_MODE = 1000b)

このモードで MTR_LCK イベントが発生しても、何の保護動作も行われません。フォルト ステータス レジスタの CONTROLLER_FAULT、MTR_LCK、各モーター ロック条件ビットを 1b に設定し、nFAULT を Low にプルすることで、モーター ロック イベントが通知されます。ゲートドライバは動作を継続します。外部コントローラは適切に動作することによってこの状態を管理します。MTR_LCK 条件が解消され、CLR_FLT ビットによってクリア フォルト コマンドが発行されると、通知はクリアされます。

7.3.24.10.4 MTR_LCK 無効 (MTR_LCK_MODE = 1xx1b)

このモードで MTR_LCK イベントが発生しても、何の動作も行われません。

7.3.24.11 モーター・ロック検出

MCF8329A は、モーターがロック状態にあるかどうかを判断するため、各種ロック検出機能を備えています。ロック状態を迅速かつ確実に検出できるように、複数の検出機能が連携します。MCF8329A は、モーター・ロック条件の有無を検出することに加えて、システムにモーターが接続されていないことを識別し、対応策を講じることもできます。ロック検出機能とモーターなし検出機能はどちらも、それぞれのレジスタ・ビットによって無効化できます。

7.3.24.11.1 ロック 1 : 異常速度 (ABN_SPEED)

MCF8329A は常に速度を監視しています。速度が LOCK_ABN_SPEED を超えると常に、ABN_SPEED ロック イベントが認識され、MTR_LCK_MODE に従って動作が行われます。

このスレッシュホールドは LOCK_ABN_SPEED レジスタによって設定されます。ABN_SPEED ロックは、LOCK1_EN で有効化 / 無効化できます。

7.3.24.11.2 ロック 2 : 異常 BEMF (ABN_BEMF)

MCF8329 は、閉ループでモーターを最適に動作させるため、逆起電力を推定します。この逆起電力の推定値は、速度と BEMF 定数の推定値を使って計算された逆起電力の期待値と比較されます。低速では逆起電力が小さくなるため、モーターがストールするとすぐに逆起電力の推定値は不正確になります。逆起電力の推定値と期待値との差が ABNORMAL_BEMF_THR を超えると、異常 BEMF フォルトがトリガされ、MTR_LCK_MODE に従って動作が行われません。

ABN_BEMF ロックは、LOCK2_EN で有効化 / 無効化できます。

7.3.24.11.3 ロック 3 : モーター フォルトなし (NO_MTR)

MCF8329A は 3 相すべての位相電流を常に監視しています。開ループ中 500ms の間、いずれかの位相電流が NO_MTR_THR を下回ると、NO_MTR イベントが認識されます。NO_MTR イベントに対する応答は、MTR_LCK_MODE によって設定されます。NO_MTR ロックは、LOCK3_EN で有効化 / 無効化できます。

注

モーターなしフォルトを確実に検出するには、開ループ時間が 500ms を十分に上回っていることを確認してください。

7.3.24.12 MPET フォルト

BEMF 定数測定中のエラーは、MPET_BEMF_FAULT によって通知されます。このフォルトは、STAT_DETECT_THR によって設定されたスレッシュホールドを逆起電力の測定値が下回った際にトリガされます。このようなフォルトシナリオの 1 つの例として、不適切な開ループ設定の使用による開ループ動作中のモーター ストールが挙げられます。

7.3.24.13 IPD フォルト

モーター起動が IPD として設定されている (MTR_STARTUP が 10b に設定されている) 場合、MCF8329A は 12 ビット タイマを使って IPD 中の電流の増加時間を推定します。IPD 中、アルゴリズムは、IPD_CURR_THR までの電流増加が成功するかどうかを、最初は 10MHz の IPD クロックから確認します。失敗 (電流が IPD_CURR_THR に達する前にタイマがオーバーフロー) した場合、IPD はより低い周波数クロック (1MHz、100kHz、10kHz) を使って順々に繰り返されます。4 つのクロック周波数のすべてで IPD タイマがオーバーフローした (電流が IPD_CURR_THR に達しない) 場合、IPD_T1_FAULT がトリガされます。IPD_TIMEOUT_FAULT_EN を 1b に設定することで、IPD タイムアウト (IPD タイマ オーバーフロー) を有効化できます。

現在の IPD パルスによる電流が完全に減衰する前に次の IPD パルスが命令された場合、IPD は不正確な結果をもたらします。このような状況では、MCF8329A は IPD_FREQ_FAULT_EN を 1b に設定することで、IPD_FREQ_FAULT と呼ばれるフォルトを生成できます。IPD_FREQ_FAULT は、IPD 電流制限に対して IPD 周波数が高すぎる場合、または IPD 周波数と IPD 電流制限に対してモーターのインダクタンスが高すぎる場合にトリガされる可能性があります。

7.4 デバイスの機能モード

7.4.1 機能モード

7.4.1.1 スリープモード

スリープモードでは、すべてのゲートドライバ、GVDD レギュレータ、AVDD レギュレータ、検出アンプ、I²C バスが無効化されます。DEV_MODE を 1b に設定することで、(スタンバイではなく) スリープモードに移行するように本デバイスを構成できます。表 7-6 に、スリープ状態の開始と終了を示します。

表 7-6. スリープモードの開始または終了条件

入力ファレンス コマンド モード	スリープの開始、 DEV_MODE = 1b	スリープの終了	スタンバイの開始、 DEV_MODE = 0b	スタンバイの終了
SPEED/WAKE ピンのアナログ 入力	$V_{SPEED/WAKE} < V_{EN_SL}$ (SLEEP_ENTRY_TIME = 00b または 01b の場合、 $t_{DET_SL_ANA}$ の間、 SLEEP_ENTRY_TIME = 10b または 11b の場合、 $t_{DET_SL_PWM}$ の間)	$V_{SPEED/WAKE} > V_{EX_SL}$	$V_{SPEED/WAKE} < V_{EN_SB}$	$V_{SPEED/WAKE} > V_{EX_SB}$
DACOUT/SOx/SPEED_ANA ピンのアナログ入力	$V_{SPEED/WAKE} < V_{IL}$	$V_{SPEED/WAKE} > V_{IH}$	$V_{SPEED/WAKE} < V_{IL}$ または $V_{DACOUT/SOx/SPEED_ANA} <$ V_{EN_SB}	$V_{SPEED/WAKE} > V_{IH}$ かつ $V_{DACOUT/SOx/SPEED_ANA} >$ V_{EX_SB}
PWM	$V_{SPEED/WAKE} < V_{IL}$ ($t_{DET_SL_PWM}$ の間)	$V_{SPEED/WAKE} > V_{IH}$ (t_{DET_PWM} の間)	DutySPEED/WAKE < DutyEN_SB ($t_{DET_SL_PWM}$ の 間)	DutySPEED/WAKE > DutyEX_SB (t_{DET_PWM} の間)
周波数	$V_{SPEED/WAKE} < V_{IL}$ ($t_{DET_SL_PWM}$ の間)	$V_{SPEED/WAKE} > V_{IH}$ (t_{DET_PWM} の間)	FreqSPEED/WAKE < FreqEN_SB ($t_{DET_SL_PWM}$ の 間)	FreqSPEED/WAKE > FreqEX_SB (t_{DET_PWM} の間)
I ² C	$V_{SPEED/WAKE} < V_{IL}$	$V_{SPEED/WAKE} > V_{IH}$	$V_{SPEED/WAKE} < V_{IL}$ または DIGITAL_SPEED_CTRL < DIGITAL_SPEED_CTRL _E N_SB	$V_{SPEED/WAKE} > V_{IH}$ かつ DIGITAL_SPEED_CTRL > DIGITAL_SPEED_CTRL _{EX} SB

注

パワーアップおよびパワーダウン中、内部レギュレータが無効化されているため、nFAULT ピンは Low に保持されます。レギュレータが有効化された後、nFAULT ピンは自動的に解放されます。

7.4.1.2 スタンバイモード

スタンバイモードでは、ゲートドライバ、AVDD LDO、I²C バスはアクティブです。DEV_MODE を 0b に設定することで、スタンバイモードに移行するように本デバイスを構成できます。プロファイラの後のリファレンス コマンドが 0 になると、本デバイスはスタンバイモードに移行します。

各種入力モードでのスタンバイモードの開始および終了スレッシュホールドは、次のとおりです。

表 7-7. スタンバイモードの開始 / 終了スレッシュホールド

制御入力源	スタンバイ開始 / 終了スレッシュホールド	REF_PROFILE_CONFIG = 00b	REF_PROFILE_CONFIG ≠ 00b
アナログ	V_{EN_SB} または V_{EX_SB}	(1% と DUTY_HYS の大きい方) x V_{ANA_FS}	REF_X = MAX_SPEED または MAX_POWER または ILIMIT また は MODULATION INDEX の 1%
PWM	DutyEN_SB または DutyEX_SB	1% と DUTY_HYS の大きい方	REF_X = MAX_SPEED または MAX_POWER または ILIMIT また は MODULATION INDEX の 1%

表 7-7. スタンバイ モードの開始 / 終了スレッシュホールド (続き)

制御入力源	スタンバイ開始 / 終了スレッシュホールド	REF_PROFILE_CONFIG = 00b	REF_PROFILE_CONFIG ≠ 00b
I ² C	DIGITAL_SPEED_CTRL_EN_SB または DIGITAL_SPEED_CTRL_EX_SB	(1% と DUTY_HYS の大きい方) x 32767	REF_X = MAX_SPEED または MAX_POWER または ILIMIT または MODULATION INDEX の 1%
周波数	Freq _{EN_SB} または Freq _{EX_SB}	(1% と DUTY_HYS の大きい方) x INPUT_MAXIMUM_FREQ (最小値は 3Hz)	REF_X = MAX_SPEED または MAX_POWER または ILIMIT または MODULATION INDEX の 1%

注

制御ソースが DACOUT/SOx/SPEED_ANA ピン経由のアナログ入力である場合、または制御入力ソースが I²C モードの DIGITAL_SPEED_CTRL である場合、SPEED/WAKE ピンを論理 Low にすると、本デバイスはスタンバイ モードに移行します。

7.4.1.3 フォルト・リセット (CLR_FLT)

フォルト条件がラッチされると、本デバイスはパワー MOSFET とシステムを保護するために部分的シャットダウン状態に移行します。フォルト条件が解消されると、CLR_FLT を 1b に設定することで、本デバイスは再び動作状態に移行できます。

7.5 外部インターフェイス

7.5.1 DRVOFF - ゲート ドライバ シャットダウン機能

DRVOFF が High に駆動されると、ゲートドライバはシャットダウンに移行します。DRVOFF はデバイス内部のデジタル制御ロジックをバイパスし、ゲートドライバ出力に直接接続されます (図 7-50 を参照)。このピンを使うと、内部制御ロジックを直接バイパスできるため、ゲートドライバが無効化された際のフォルトを外部から監視できます。MCF8329A は DRVOFF ピンのロジック High を検出すると、ゲートドライバを無効化し、プルダウン モードに移行します (図 7-51 を参照)。ゲートドライバのシャットダウンシーケンスは、図 7-51 に示すように進行します。ゲートドライバがシャットダウンシーケンスを開始すると、ゲートドライバは、I_{SD_SINK_DIG} の電流で t_{SD_SINK_DIG} 時間の間アクティブプルダウンされ、その後、パッシブプルダウンモードに移行します。

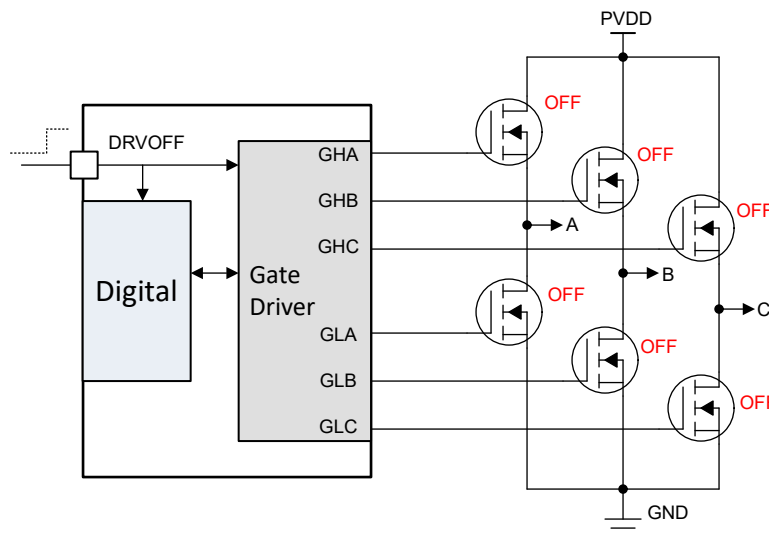


図 7-50. DRVOFF のゲートドライバの出力状態

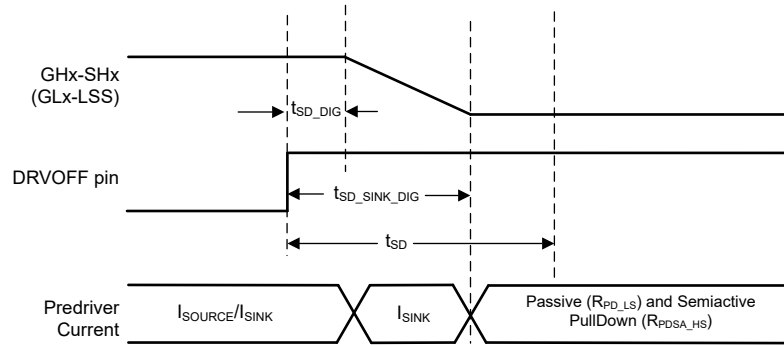


図 7-51. ゲートドライバシャットダウンシーケンス

注

DRVOFF ピンを High にプルしても、本デバイスはスリープモードにもスタンバイモードにも移行せず、デジタルコアは依然としてアクティブです。DRVOFF のステータスは DRV_OFF ビットで通知され、ピンのステータス変更と DRV_OFF ビットのステータス更新との間に最大 200ms の待ち時間があります。DRVOFF は nFAULT ピンでは通知されませんが、モーター動作中に DRVOFF がロジック High になったときにモーターフォルトが発生した場合、nFAULT ピンが Low になることがあります。DRVOFF を High から Low にプルすると、(DRVOFF ピンを Low にしてから最大 200ms の待ち時間で) MCF8329A はモーター起動シーケンスを実行します (セクション 7.3.10 を参照)。

7.5.2 DAC 出力

MCF8329A は、デジタル変数に相当するアナログ電圧を、12 ビットの分解能と 3V の最大電圧で DACOUT ピンに出力する 12 ビット DAC を備えています。DACOUT ピンに出力される信号は、アルゴリズム変数をリアルタイムで追跡するのに便利であり、速度コントローラまたはモーター加速時間の調整に利用できます。DACOUT の変数のアドレスは DACOUT1_VAR_ADDR によって設定されます。

注

フォルト、ブレーキ、ハイインピーダンス状態では、選択された変数の DACOUT 値は不正確である場合があります。

7.5.3 電流検出アンプ出力

MCF8329A は、DACOUT/SOx/SPEED_ANA を設定することで、内蔵の電流検出アンプ出力を DACOUT/SOx/SPEED_ANA ピンに出力できます。

7.5.4 発振器ソース

MCF8329A は、すべてのデジタルペリフェラルとタイミング測定のクロックソースとして使用される発振器を内蔵しています。MCF8329A のデフォルト設定は内部発振器を使用することであり、この設定は、外部の水晶振動子もクロックソースも必要とせずにモーターを駆動するのに十分です。

MCF8329A がタイミング測定または速度ループの精度要件を満たさない場合、MCF8329A は外部クロック基準をサポートすることもできます。

EMI 性能を高めるため、MCF8329A は、SPREAD_SPECTRUM_MODULATION_DIS によってスペクトラム拡散変調 (SSM) を有効化することでクロック周波数を変調する機能も備えています。

7.5.4.1 外部クロック・ソース

任意のより正確なクロック基準を EXT_CLK ピンに接続することで、広い動作温度範囲にわたって MCF8329A の速度ループ精度を高めることができます (図 7-52 を参照)。EXT_CLK は、内部クロック発振器を較正し、外部クロックの精度と

一致させるために使用されます。外部クロック・ソースは、CLK_SEL を 11b に設定し、かつ EXT_CLK_EN を 1b に設定することで選択できます。外部クロック・ソースの周波数は EXT_CLK_CONFIG によって設定できます。

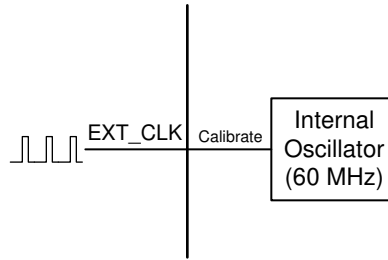


図 7-52. 外部クロック基準

注

外部クロックは任意であり、より高いクロック精度が求められる場合に使えます。MCF8329A は、すべてのモードで常に内部発振器を使って起動します。

7.6 EEPROM アクセスと I²C インターフェイス

7.6.1 EEPROM アクセス

MCF8329A は 1024 ビット (64 ビット x 16 行) の EEPROM を備えており、その EEPROM を使ってモーターの設定パラメータを保存します。消去動作は行単位 (64 ビットすべてが 1 回の消去動作で消去されます) で実行されますが、32 ビット書き込みおよび読み出し動作がサポートされています。EEPROM は、I²C シリアル・インターフェイスを使用した書き込みと読み出しは可能ですが、I²C シリアル・インターフェイスを使用した消去は実行できません。EEPROM に対応するシャドウ・レジスタは、アドレス 0x000080~0x0000AE に配置されます。

注

MCF8329A では、モーターが回転していないときのみ、EEPROM の書き込みおよび読み出し動作が可能です。

7.6.1.1 EEPROM 書き込み

MCF8329A での EEPROM 書き込み手順を次に示します。

1. ISD およびリバースドライブ設定 (再同期イネーブル、リバースドライブ イネーブル、停止検出スレッシュホールド、リバースドライブ ハンドオフ スレッシュホールドなど) をレジスタ 0x000080 (ISD_CONFIG) に書き込みます。
2. リバースドライブおよびアクティブ ブレーキ設定 (リバースドライブ開ループ加速度、アクティブ ブレーキ電流制限、Kp、Ki の値など) をレジスタ 0x000082 (REV_DRIVE_CONFIG) に書き込みます。
3. モーター起動設定 (起動方法、IPD パラメータ、アライン パラメータなど) をレジスタ 0x000084 (MOTOR_STARTUP1) に書き込みます。
4. モーター起動設定 (開ループ加速度、開ループ電流制限、最初のサイクルの周波数など) をレジスタ 0x000086 (MOTOR_STARTUP2) に書き込みます。
5. モーター制御設定 (閉ループ加速度、PWM 周波数、FG 信号パラメータなど) をレジスタ 0x000088 (CLOSED_LOOP1) に書き込みます。
6. モーター制御設定 (モーター巻線抵抗およびインダクタンス、モーター停止オプション、ブレーキ速度スレッシュホールドなど) をレジスタ 0x00008A (CLOSED_LOOP2) に書き込みます。
7. モーター制御設定 (モーター BEMF 定数、電流ループ Kp、Ki など) をレジスタ 0x00008C (CLOSED_LOOP3) に書き込みます。
8. モーター制御設定 (速度ループ Kp、Ki、最大速度など) をレジスタ 0x00008E (CLOSED_LOOP4) に書き込みます。
9. フォルト制御設定 (複数の電流制限、ロック電流制限値および動作、リトライ時間など) をレジスタ 0x000090 (FAULT_CONFIG1) に書き込みます。
10. フォルト制御設定 (ハードウェア電流制限動作、OV/UV 制限値および動作、異常速度レベル、モーターなしスレッシュホールドなど) をレジスタ 0x000092 (FAULT_CONFIG2) に書き込みます。
11. 速度プロファイル設定 (プロファイル タイプ、デューティ サイクル、速度クランプ レベル、デューティ サイクル クランプ レベルなど) をレジスタ 0x000094~0x00009E (SPEED_PROFILES1~6) に書き込みます。
12. その他の設定 (ISD 実行時間およびタイムアウト、MPET パラメータなど) をレジスタ 0x0000A0 (INT_ALGO_1) に書き込みます。
13. その他の設定 (追加の MPET パラメータ、IPD 高分解能イネーブル、アクティブ ブレーキ電流スルーレート、フラックス減衰など) をレジスタ 0x0000A2 (INT_ALGO_2) に書き込みます。
14. ピン設定 (速度入力モード (アナログまたは PWM)、BRAKE ピン モードなど) をレジスタ 0x0000A4 (PIN_CONFIG1) に書き込みます。
15. クロック ソース選択、ピン 33 設定、ウォッチドッグ設定などのデバイス設定をレジスタ 0x0000A6 および 0x0000A8 (DEVICE_CONFIG1 と DEVICE_CONFIG2) に書き込みます。
16. ペリフェラル設定 (デッドタイム、バス電流制限、DIR 入力、SSM イネーブルなど) をレジスタ 0x0000AA (PERI_CONFIG1) に書き込みます。

17. ゲートドライバ設定 (スルーレート、CSA ゲイン、OCP レベル、モード、OVP イネーブル、レベル、降圧電圧レベル、降圧電流制限など) をレジスタ 0x0000AC および 0x0000AE (GD_CONFIG1 と GD_CONFIG2) に書き込みます。
18. シャドウ レジスタ (0x000080~0x0000AE) の値を EEPROM に書き込むには、レジスタ 0x0000EA に 0x8A500000 を書き込みます。
19. EEPROM 書き込み動作が完了するまで、300ms の間待ちます。

ステップ 1~17 は、変更する必要があるレジスタ / パラメータに基づいて選択的に実行できます。必要な値を使ってすべてのシャドウ レジスタを更新した後、シャドウ レジスタの内容を EEPROM にコピーするため、ステップ 18 を実行する必要があります。

注

EEPROM の予約済みビット フィールドのデフォルト設定値は変更できません。予約済みビットの内容を変更しないように、「リード モディファイ ライト」シーケンスを使って EEPROM 書き込み動作を実行することを推奨します。

7.6.1.2 EEPROM 読み出し

MCF8329A での EEPROM 読み出し手順を次に示します。

1. EEPROM データをシャドウ・レジスタ (0x000080~0x0000AE) に読み込むため、レジスタ 0x0000EA に 0x40000000 を書き込みます。
2. EEPROM の読み出し動作が完了するまで、100ms の間待ちます。
3. I²C 読み出しコマンドを使って、シャドウ・レジスタの値を一度に 1 または 2 レジスタずつ読み出します (セクション 7.6.2 を参照)。シャドウ・レジスタのアドレスは 0x000080~0x0000AE です。32 ビット読み出し動作の場合、レジスタ・アドレスは 2 ステップずつ増加します (各アドレスが 16 ビット位置であるため)。

7.6.2 I²C シリアル・インターフェイス

MCF8329A は I²C シリアル・インターフェイス経由で外部 MCU と接続します。MCF8329A は、コントローラと接続する I²C ターゲットです。外部 MCU は、MCF8329A 内の予約済みレジスタ以外のすべてのレジスタの読み出し / 書き込みのためにこのインターフェイスを使うことができます。

注

信頼性の高い通信を確保するため、I²C バスを介して転送されるすべてのバイトの間に 100µs の遅延を使用する必要があります。

7.6.2.1 I²C データ・ワード

表 7-8 に、I²C データ・ワードのフォーマットを示します。

表 7-8. I²C データ・ワードのフォーマット

TARGET_ID	R/W	制御ワード	データ	CRC-8
A6 - A0	W0	CW23 - CW0	D15 / D31/ D63 - D0	C7 - C0

ターゲット ID および R/W ビット: 先頭バイトには、7 ビットの I²C ターゲット ID (0x01) が含まれており、その後に読み出し / 書き込みコマンド・ビットが続きます。MCF8329A のパケットごとに、24 ビットの制御ワードの書き込みから通信プロトコルが始まるため、R/W ビットは常に 0 になります。

24 ビット制御ワード: ターゲット・アドレスの後に 24 ビットの制御ビットが続きます。表 7-9 に、制御ワードのフォーマットを示します。

表 7-9. 24 ビット制御ワードのフォーマット

OP_R/W	CRC_EN	DLEN	MEM_SEC	MEM_PAGE	MEM_ADDR
CW23	CW22	CW21- CW20	CW19 - CW16	CW15 - CW12	CW11 - CW0

制御ワードの各フィールドの詳細を、以下に説明します。

OP_R/W – 読み出し / 書き込み: R/W ビットは、これが読み出し動作と書き込み動作のどちらであることを示します。ビット値 0 は、それが書き込み動作であることを示します。ビット値 1 は、それが読み出し動作であることを示します。書き込み動作の場合、24 ビット制御ワードの後にデータ・バイトが送信されるものと MCF8329A は想定します。読み出し動作の場合、24 ビット制御ワードの後に、繰り返し START または通常の START による I²C 読み出し要求を MCF8329A は要求します。

CRC_EN – 巡回冗長性検査 (CRC) イネーブル: MCF8329A は、データの整合性を検証するため、CRC をサポートしています。このビットは、CRC 機能を有効化するかどうかを制御します。

DLEN – データ長: DLEN フィールドは、外部 MCU によって MCF8329A に送信されるデータの長さを決定します。MCF8329A のプロトコルは 3 つのデータ長 (16 ビット、32 ビット、64 ビット) をサポートしています。

表 7-10. データ長の構成

DLEN の値	データ長
00b	16 ビット
01b	32 ビット
10b	64 ビット
11b	予約済み

MEM_SEC – メモリ・セクション: MCF8329A の各メモリ位置は、制御ワード内の 3 つの独立したエンティティ (メモリ・セクション、メモリ・ページ、メモリ・アドレス) を使ってアドレス指定されます。メモリ・セクションは、そのメモリ位置が属するメモリ・セクション (RAM、ROM など) を示す 4 ビットのフィールドです。

MEM_PAGE – メモリ・ページ: メモリ・ページは、そのメモリ位置が属するメモリ・ページを示す 4 ビットのフィールドです。

MEM_ADDR – メモリ・アドレス: メモリ・アドレスは、アドレスの最後の 12 ビットです。22 ビット・アドレス全体は、3 つのフィールド (メモリ・セクション、メモリ・ページ、メモリ・アドレス) のすべてを使って MCF8329A によって内部的に構成されます。メモリ位置 0x000000-0x000800 の場合、メモリ・セクションは 0x0、メモリ・ページは 0x0、メモリ・アドレスは下位 12 ビット (0x000000 の場合 0x000、0x000080 の場合 0x080、0x000800 の場合 0x800) です。

データ・バイト: MCF8329A への書き込み動作の場合、24 ビットの制御ワードの後にデータ・バイトが続きます。制御ワード内の DLEN フィールドは、このセクションで送信されるバイト数と一致している必要があります。

CRC バイト: 制御ワードで CRC 機能が有効化されている場合、書き込みトランザクションの終了時に CRC バイトが送信されるはずですが、CRC を計算する手順については、以下の「CRC バイト計算」で説明します。

7.6.2.2 I²C 書き込み動作

MCF8329A での I²C を介した書き込みトランザクションには、次のシーケンスが含まれます (図 7-53 を参照)。

- I²C START 条件。
- START の後に I²C ターゲット ID バイトが続きます。このバイトは、7 ビットのターゲット ID と 0b に設定された R/W ビットとで構成されます。黄色の枠で囲まれた ACK は、受信されたターゲット ID を MCF8329A が処理したことを示します。この ID が I²C ターゲット ID と一致していることを根拠に、このトランザクションは進められます。受信されたターゲット ID が MCF8329A の I²C ID と一致しない場合、そのトランザクションは無視され、MCF8329A は ACK を送信しません。
- ターゲット ID バイトの後に、24 ビットの制御ワードが 1 バイトずつ送信されます。書き込みトランザクションであるため、制御ワードのビット 23 は 0b に設定されます。ACK (青色の枠で囲まれた部分) は、「(制御ワードの) 前のバイトの受信が完了したため、次のバイトを送信してもよい」という、MCF8329A がコントローラに送信したアクノリッジに対応します。
- 24 ビットの制御ワードの後にデータ・バイトが続きます。コントローラが送信するバイト数は制御ワードの DLEN フィールドで決まります。

- a. データバイト送信時、LSB バイトが最初に送信されます。詳細については、[セクション 7.6.2.4](#) を参照してください。
 - b. 16 ビット / 32 ビット書き込み – 送信されたデータは、制御ワードに記載されたアドレスに書き込まれます。
 - c. 64 ビット書き込み – 64 ビットは、2 つの連続した 32 ビット書き込みとして扱われます。制御ワードに記載されたアドレスは、Addr_1 と見なされます。Addr_2 は、Addr_1 を 0x2 ずつインクリメントすることで、MCF8329A によって内部的に計算されます。合計 8 データバイトが送信されます。最初の 4 バイト (LSB ファーストで送信) は Addr_1 に書き込まれ、次の 4 バイトは Addr_2 に書き込まれます。
 - d. ACK (青色の枠で囲まれた部分) は、「前のバイトの受信が完了したため、次のバイトを送信してもよい」という、MCF8329A がコントローラに送信したアクリッジに対応します。
5. CRC が有効化されている場合、パケットの最後に CRC バイトが付きます。CRC は、パケット全体 (ターゲット ID + W ビット、制御ワード、データバイト) に対して計算されます。MCF8329A は、CRC バイトを受信すると ACK を送信します。
 6. トランザクションを終了するための、コントローラからの I²C STOP 条件。

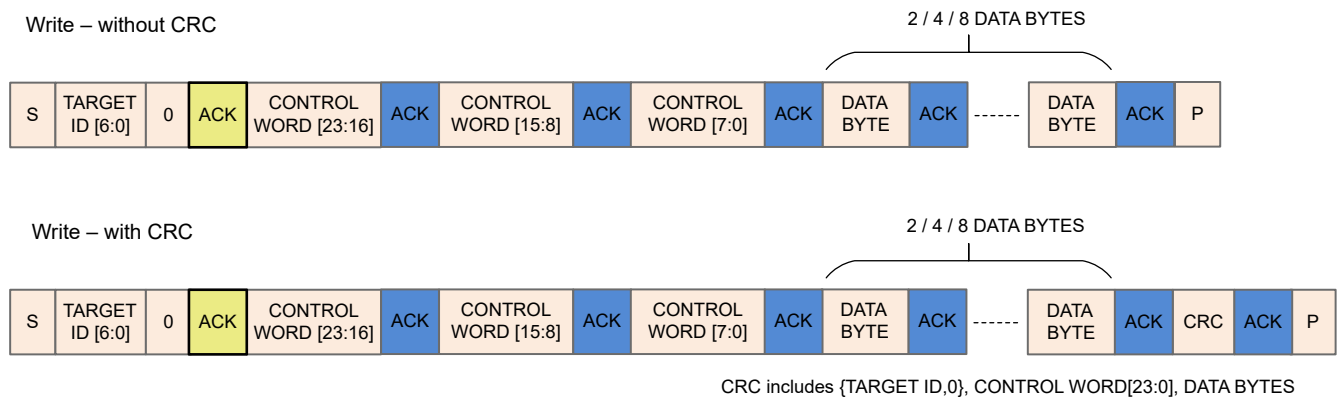


図 7-53. I²C 書き込みトランザクション シーケンス

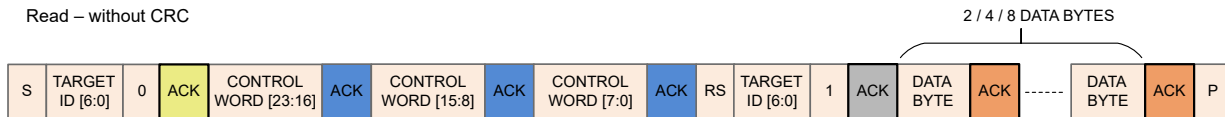
7.6.2.3 I²C 読み取り動作

MCF8329A での I²C を介した読み出しトランザクションには、次のシーケンスが含まれます (図 7-54 を参照)。

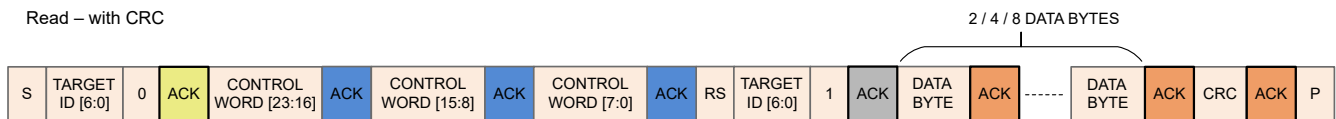
1. トランザクションを開始するためのコントローラからの I²C START 条件。
2. START の後に I²C ターゲット ID バイトが続きます。このバイトは、7 ビットのターゲット ID と 0b に設定された R/W ビットとで構成されます。ACK (黄色の枠で囲まれた部分) は、受信されたターゲット ID を MCF8329A が処理したことを示します。この ID が I²C ターゲット ID と一致していることを根拠に、このトランザクションは進められます。受信されたターゲット ID が MCF8329A の I²C ID と一致しない場合、そのトランザクションは無視され、MCF8329A は ACK を送信しません。
3. ターゲット ID バイトの後に、24 ビットの制御ワードが 1 バイトずつ送信されます。読み出しトランザクションであるため、制御ワードのビット 23 は 1b に設定されます。ACK (青色の枠で囲まれた部分) は、「(制御ワードの) 前のバイトの受信が完了したため、次のバイトを送信してもよい」という、MCF8329A がコントローラに送信したアクリッジに対応します。
4. 制御ワードの後に、繰り返し START (RS、先行する STOP なしで START) または通常の START (P の後に S) が続き、MCF8329A から I²C コントローラへの、(リードバックされる) データの転送が開始されます。RS または S の後に、7 ビットのターゲット ID と 1b に設定された R/W ビットが続き、読み出しトランザクションが開始されます。MCF8329A は、読み出しトランザクション要求を受信したことをアクリッジするため、ACK (RS の後の灰色の枠で囲まれた部分) をコントローラに送信します。
5. 読み出しトランザクション要求をアクリッジした後、MCF8329A はデータ バイトを SDA に 1 バイトずつ送信します。MCF8329A が送信するデータ バイト数は制御ワードの DLEN フィールドで決まります。
 - a. データバイト送信時、LSB バイトが最初に送信されます。詳細については、[セクション 7.6.2.4](#) の例を参照してください。
 - b. 16 ビット / 32 ビット読み出し – 制御ワードに記載されたアドレスからのデータがコントローラに返されます。

- c. 64 ビット読み出し – 64 ビットは 2 つの連続した 32 ビット読み出しとして扱われます。制御ワードに記載されたアドレスは、Addr_1 と見なされます。Addr_2 は、Addr_1 を 0x2 ずつインクリメントすることで、MCF8329A によって内部的に計算されます。MCF8329A により、合計 8 データバイトが送信されます。最初の 4 バイト (LSB ファーストで送信) は Addr_1 から読み出され、次の 4 バイトは Addr_2 から読み出されます。
 - d. オレンジ色の枠で囲まれた ACK は、「前のバイトの受信が完了したため、次のバイトを送信してもよい」という、MCF8329A がコントローラに送信したアクノリッジに対応します。
6. 制御ワード内で CRC が有効化されている場合、MCF8329A は追加の CRC バイトを最後に送信します。コントローラは CRC バイトを読み出した後で、最後の ACK (オレンジ色の枠で囲まれた部分) を送信する必要があります。CRC は、パケット全体 (ターゲット ID + W ビット、制御ワード、ターゲット ID + R ビット、データバイト) に対して計算されます。
7. トランザクションを終了するための、コントローラからの I²C STOP 条件。

Read – without CRC



Read – with CRC



CRC includes {TARGET ID,0}, CONTROL WORD[23:0], {TARGET ID,1}, DATA BYTES

図 7-54. I²C 読み出しトランザクション シーケンス

7.6.2.4 I²C 通信プロトコルパケットの例

この例で使用されているすべての値は 16 進形式です。この例で使用されている I²C ターゲット ID は 0x60 です。

32 ビット書き込み動作の例: アドレス – 0x00000080、データ – 0x1234ABCD、CRC バイト – 0x45 (値の例です。実際の CRC 計算とは一致しません。)

表 7-11. 32 ビット書き込み動作パケットの例

START バイト		制御ワード 0				制御ワード 1			制御ワード 2	データバイト				CRC
ターゲット ID	I ² C 書き込み	OP_R/W	CRC_EN	DLEN	MEM_SEC	MEM_PAGE	MEM_ADDR	MEM_ADDR	DB0	DB1	DB2	DB3	CRC バイト	
A6-A0	W0	CW23	CW22	CW21-CW20	CW19-CW16	CW15-CW12	CW11-CW8	CW7-CW0	D7-D0	D7-D0	D7-D0	D7-D0	C7-C0	
0x60	0x0	0x0	0x1	0x1	0x0	0x0	0x0	0x80	0xCD	0xAB	0x34	0x12	0x45	
0xC0		0x50				0x00			0x80	0xCD	0xAB	0x34	0x12	0x45

64 ビット書き込み動作の例: アドレス - 0x00000080、データアドレス 0x00000080 - データ 0x01234567、データアドレス 0x00000082 – データ 0x89ABCDEF、CRC バイト – 0x45 (値の例です。実際の CRC 計算とは一致しません。)

表 7-12. 64 ビット書き込み動作パケットの例

START バイト		制御ワード 0				制御ワード 1			制御ワード 2	データバイト	CRC
ターゲット ID	I ² C 書き込み	OP_R/W	CRC_EN	DLEN	MEM_SEC	MEM_PAGE	MEM_ADDR	MEM_ADDR	DB0 - DB7	CRC バイト	
A6-A0	W0	CW23	CW22	CW21-CW20	CW19-CW16	CW15-CW12	CW11-CW8	CW7-CW0	[D7-D0] x 8	C7-C0	
0x60	0x0	0x0	0x1	0x2	0x0	0x0	0x0	0x80	0x67452301EFCDA89	0x45	
0xC0		0x60				0x00			0x80	0x67452301EFCDA89	0x45

32 ビット読み出し動作の例: アドレス – 0x00000080、データ – 0x1234ABCD、CRC バイト – 0x56 (値の例です。実際の CRC 計算とは一致しません。)

表 7-13. 32 ビット読み出し動作パケットの例

START バイト		制御ワード 0				制御ワード 1			制御ワード 2	START バイト	バイト 0	バイト 1	バイト 2	バイト 3	バイト 4	
ターゲット ID	I ² C 書き込み	R/W	CRC_EN	DLEN	MEM_SEC	MEM_PAGE	MEM_ADDR	MEM_ADDR	ターゲット ID	I ² C 読み出し	DB0	DB1	DB2	DB3	CRC バイト	
A6-A0	W0	CW23	CW22	CW21-CW20	CW19-CW16	CW15-CW12	CW11-CW8	CW7-CW0	A6-A0	W0	D7-D0	D7-D0	D7-D0	D7-D0	C7-C0	
0x60	0x0	0x1	0x1	0x1	0x0	0x0	0x0	0x80	0x60	0x1	0xCD	0xAB	0x34	0x12	0x56	
0xC0		0xD0				0x00			0x80	0xC1		0xCD	0xAB	0x34	0x12	0x56

7.6.2.5 内部バッファ

MCF8329A は、I²C で受信したデータを格納するため、内部でバッファを使います。I²C バスでのデータの収集に、最も高い優先順位が与えられています。I²C Rx データ用に 2 つのバッファ (ピンポン)、I²C Tx データ用に 2 つのバッファ (ピンポン) が備わっています。

外部 MCU からの書き込み要求は Rx バッファ 1 に格納され、Rx バッファ 1 内のこのデータを解析するために構文解析ブロックがトリガされます。MCF8329A が Rx バッファ 1 からの書き込みパケットを処理している間に、別の新しい読み出し / 書き込み要求が発行された場合、I²C バスからのデータ全体は Rx バッファ 2 に格納され、現在の要求の後に処理されます。

MCF8329A は、最大 2 回の連続読み出し / 書き込み要求に対応できます。高優先度の割り込みにより MCF8329A がビジーの場合、送信されたデータは内部バッファ (Rx バッファ 1、Rx バッファ 2) に格納されます。この時点で第 3 の読み出し / 書き込み要求が発行された場合、バッファがすでに満杯であるため、ターゲット ID は NACK されます。

読み出し動作中、読み出し要求が処理され、レジスタからの読み出しデータと CRC バイト (有効化されている場合) は Tx バッファに格納されます。外部 MCU が I²C 読み出し (ターゲット ID + R ビット) を開始すると、この Tx バッファからのデータは I²C を介して転送されます。2 つの Tx バッファが備わっているため、MCF8329A の 2 つの読み出しからのレジスタ・データをバッファできます。このシナリオでは、第 3 の読み出し要求が発行されると、制御ワードは Rx バッファ 1 に格納されますが、Tx バッファが満杯であるため、MCF8329A では処理されません。

Tx バッファからデータが読み出されると、そのデータは Tx バッファにはもはや格納されません。バッファはクリアされ、次のデータを格納できるようになります。読み出しトランザクションが中断され、MCU が全バイトの読み出しを完了していない場合、最初からすべてのデータ・バイトを読み出すため、外部 MCU は再度 I²C 読み出し (I²C 読み出しのみ、制御ワード情報なし) を開始できます。

7.6.2.6 CRC バイト計算

CRC 計算には 8 ビット CCIT 多項式 ($x^8 + x^2 + x + 1$) と CRC 初期値 (0xFF) が使用されます。

書き込み動作時の CRC 計算: 外部 MCU が MCF8329A に書き込む際に CRC が有効化されている場合、外部 MCU は 8 ビット CRC バイトを計算し、その CRC バイトをデータの末尾に追加する必要があります。MCF8329A は、同じ多項式を使用して CRC を内部的に計算し、一致しない場合、その書き込み要求は破棄されます。書き込み動作のための外部 MCU による CRC 計算の入力データを以下に示します。

1. ターゲット ID + 書き込みビット
2. 制御ワード – 3 バイト
3. データ バイト – 2/4/8 バイト

読み出し動作時の CRC 計算: 外部 MCU が MCF8329A を読み出す際に CRC が有効化されている場合、MCF8329A はデータの末尾に CRC バイトを送信します。読み出し動作時の CRC 計算には、START バイト、外部 MCU から送信される制御ワード、MCF8329A から送信されるデータ バイトが必要です。MCF8329A が送信したデータを検証するための、外部 MCU による CRC 計算の入力データを以下に示します。

1. ターゲット ID + 書き込みビット
2. 制御ワード – 3 バイト
3. ターゲット ID + 読み出しビット
4. データ バイト – 2/4/8 バイト

7.7 EEPROM (不揮発性) レジスタ・マップ

7.7.1 Algorithm_Configuration レジスタ

Algorithm_Configuration レジスタのメモリマップされたレジスタを、表 7-14 に示します。表 7-14 に記載されていないレジスタ オフセット アドレスは、すべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

表 7-14. ALGORITHM_CONFIGURATION レジスタ

オフセット	略称	レジスタ名	セクション
80h	ISD_CONFIG	ISD の設定	セクション 7.7.1.1
82h	REV_DRIVE_CONFIG	リバースドライブ設定	セクション 7.7.1.2
84h	MOTOR_STARTUP1	モーター起動設定 1	セクション 7.7.1.3
86h	MOTOR_STARTUP2	モーター起動設定 2	セクション 7.7.1.4
88h	CLOSED_LOOP1	閉ループ設定 1	セクション 7.7.1.5
8Ah	CLOSED_LOOP2	閉ループ設定 2	セクション 7.7.1.6
8Ch	CLOSED_LOOP3	閉ループ設定 3	セクション 7.7.1.7
8Eh	CLOSED_LOOP4	閉ループ設定 4	セクション 7.7.1.8
94h	REF_PROFILES1	リファレンス プロファイル設定 1	セクション 7.7.1.9
96h	REF_PROFILES2	リファレンス プロファイル設定 2	セクション 7.7.1.10
98h	REF_PROFILES3	リファレンス プロファイル設定 3	セクション 7.7.1.11
9Ah	REF_PROFILES4	リファレンス プロファイル設定 4	セクション 7.7.1.12
9Ch	REF_PROFILES5	リファレンス プロファイル設定 5	セクション 7.7.1.13
9Eh	REF_PROFILES6	リファレンス プロファイル設定 6	セクション 7.7.1.14

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 7-15 に、このセクションでアクセス タイプに使用しているコードを示します。

**表 7-15. Algorithm_Configuration のアクセス タイプ
コード**

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み取り
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.7.1.1 ISD_CONFIG レジスタ (オフセット = 80h) [リセット = 00000000h]

ISD_CONFIG を表 7-16 に示します。

[概略表](#)に戻ります。

初期速度検出設定値を設定するためのレジスタ

表 7-16. ISD_CONFIG レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30	ISD_EN	R/W	0h	ISD イネーブル 0h = 無効化 1h = 有効化
29	BRAKE_EN	R/W	0h	MSS 中のブレーキ イネーブル 0h = 無効化 1h = 有効化
28	HIZ_EN	R/W	0h	MSS 中のハイインピーダンス イネーブル 0h = 無効化 1h = 有効化
27	RVS_DR_EN	R/W	0h	リバースドライブ イネーブル 0h = 無効化 1h = 有効化
26	RESYNC_EN	R/W	0h	再同期イネーブル 0h = 無効化 1h = 有効化
25-22	FW_DRV_RESYN_THR	R/W	0h	閉ループに再同期する速度スレッシュホールドの最小値 (MAX_SPEED の%) 0h = 5% 1h = 10% 2h = 15% 3h = 20% 4h = 25% 5h = 30% 6h = 35% 7h = 40% 8h = 45% 9h = 50% Ah = 55% Bh = 60% Ch = 70% Dh = 80% Eh = 90% Fh = 100%
21	予約済み	R/W	0h	予約済み
20-17	SINGLE_SHUNT_BLANKING_TIME	R/W	0h	PWM エッジから電流がサンプリングされるまでのブランキング時間 0h = 0.25µs 1h = 0.5µs 2h = 0.75µs 3h = 1µs 4h = 1.25µs 5h = 1.5µs 6h = 1.75µs 7h = 2µs 8h = 2.25µs 9h = 2.5µs Ah = 2.75µs Bh = 3µs Ch = 3.5µs Dh = 4µs Eh = 5µs Fh = 6µs

表 7-16. ISD_CONFIG レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
16-13	BRK_TIME	R/W	0h	MSS 中のブレーキ時間 0h = 10ms 1h = 50ms 2h = 100ms 3h = 200ms 4h = 300ms 5h = 400ms 6h = 500ms 7h = 750ms 8h = 1s 9h = 2s Ah = 3s Bh = 4s Ch = 5s Dh = 7.5s Eh = 10s Fh = 15s
12-9	HIZ_TIME	R/W	0h	MSS 中のハイインピーダンス時間 0h = 10ms 1h = 50ms 2h = 100ms 3h = 200ms 4h = 300ms 5h = 400ms 6h = 500ms 7h = 750ms 8h = 1s 9h = 2s Ah = 3s Bh = 4s Ch = 5s Dh = 7.5s Eh = 10s Fh = 15s
8-6	STAT_DETECT_THR	R/W	0h	モーターが停止しているかどうかを検出するための BEMF スレッショルド 0h = 100mV 1h = 150mV 2h = 200mV 3h = 500mV 4h = 1000mV 5h = 1500mV 6h = 2000mV 7h = 3000mV
5-2	REV_DRV_HANDOFF_THR	R/W	0h	リバースドライブ時に開ループに遷移するために使われる速度スレッショルド (MAX_SPEED の %) 0h = 2.5% 1h = 5% 2h = 7.5% 3h = 10% 4h = 12.5% 5h = 15% 6h = 20% 7h = 25% 8h = 30% 9h = 40% Ah = 50% Bh = 60% Ch = 70% Dh = 80% Eh = 90% Fh = 100%

表 7-16. ISD_CONFIG レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
1-0	REV_DRV_OPEN_LOOP_CURRENT	R/W	0h	リバースドライブ時の開ループ電流制限 (BASE_CURRENT の %) 0h = 15% 1h = 25% 2h = 35% 3h = 50%

7.7.1.2 REV_DRIVE_CONFIG レジスタ (オフセット = 82h) [リセット = 00000000h]

REV_DRIVE_CONFIG を表 7-17 に示します。

概略表に戻ります。

リバーズドライブ設定値を設定するためのレジスタ

表 7-17. REV_DRIVE_CONFIG レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-27	REV_DRV_OPEN_LOOP_ACCEL_A1	R/W	0h	リバーズドライブ時の開ループ加速度係数 A1 0h = 0.01Hz/s 1h = 0.05Hz/s 2h = 1Hz/s 3h = 2.5Hz/s 4h = 5Hz/s 5h = 10Hz/s 6h = 25Hz/s 7h = 50Hz/s 8h = 75Hz/s 9h = 100Hz/s Ah = 250Hz/s Bh = 500Hz/s Ch = 750Hz/s Dh = 1000Hz/s Eh = 5000Hz/s Fh = 10000Hz/s
26-23	REV_DRV_OPEN_LOOP_ACCEL_A2	R/W	0h	リバーズドライブ時の開ループ加速度係数 A2 0h = 0.0Hz/s ² 1h = 0.05Hz/s ² 2h = 1Hz/s ² 3h = 2.5Hz/s ² 4h = 5Hz/s ² 5h = 10Hz/s ² 6h = 25Hz/s ² 7h = 50Hz/s ² 8h = 75Hz/s ² 9h = 100Hz/s ² Ah = 250Hz/s ² Bh = 500Hz/s ² Ch = 750Hz/s ² Dh = 1000Hz/s ² Eh = 5000Hz/s ² Fh = 10000Hz/s ²
22-20	ACTIVE_BRAKE_CURRENT_LIMIT	R/W	0h	アクティブ ブレーキ時のバス電流の制限値 (BASE_CURRENT の %) 0h = 10% 1h = 20% 2h = 30% 3h = 40% 4h = 50% 5h = 60% 6h = 70% 7h = 80%
19-10	ACTIVE_BRAKE_KP	R/W	0h	アクティブ ブレーキ PI ループ Kp の 10 ビット値。 $K_p = \text{ACTIVE_BRAKE_KP} / 2^7$
9-0	ACTIVE_BRAKE_KI	R/W	0h	アクティブ ブレーキ PI ループ Ki の 10 ビット値。 $K_i = \text{ACTIVE_BRAKE_KI} / 2^9$

7.7.1.3 MOTOR_STARTUP1 レジスタ (オフセット = 84h) [リセット = 0000000h]

MOTOR_STARTUP1 を表 7-18 に示します。

[概略表](#)に戻ります。

モーター起動設定値 1 を設定するためのレジスタ

表 7-18. MOTOR_STARTUP1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-29	MTR_STARTUP	R/W	0h	モーターの起動方法 0h = アライン 1h = ダブル アライン 2h = IPD 3h = スロー ファースト サイクル
28-25	ALIGN_SLOW_RAMP_RATE	R/W	0h	アライン、スロー ファースト サイクル、開ループの電流ランプ レート 0h = 1A/s 1h = 5A/s 2h = 10A/s 3h = 25A/s 4h = 50A/s 5h = 100A/s 6h = 150A/s 7h = 250A/s 8h = 500A/s 9h = 1000A/s Ah = 2000A/s Bh = 5000A/s Ch = 10000A/s Dh = 20000A/s Eh = 50000A/s Fh = 無制限
24-21	ALIGN_TIME	R/W	0h	アライン時間 0h = 10ms 1h = 50ms 2h = 100ms 3h = 200ms 4h = 300ms 5h = 400ms 6h = 500ms 7h = 750ms 8h = 1s 9h = 1.5s Ah = 2s Bh = 3s Ch = 4s Dh = 5s Eh = 7.5s Fh = 10s

表 7-18. MOTOR_STARTUP1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
20-17	ALIGN_OR_SLOW_CURRENT_ILIMIT	R/W	0h	アラインまたはスロー フェースト サイクルの電流制限値 (BASE_CURRENT の %) 0h = 5% 1h = 10% 2h = 15% 3h = 20% 4h = 25% 5h = 30% 6h = 40% 7h = 50% 8h = 60% 9h = 65% Ah = 70% Bh = 75% Ch = 80% Dh = 85% Eh = 90% Fh = 95%
16-14	IPD_CLK_FREQ	R/W	0h	IPD クロック周波数 0h = 50Hz 1h = 100Hz 2h = 250Hz 3h = 500Hz 4h = 1000Hz 5h = 2000Hz 6h = 5000Hz 7h = 10000Hz
13-9	IPD_CURR_THR	R/W	0h	IPD 電流スレッショルド (BASE_CURRENT の %) 0h = 2.5% 1h = 5% 2h = 7.5% 3h = 10% 4h = 12.5% 5h = 15% 6h = 20% 7h = 25% 8h = 30% 9h = 36.67% Ah = 40% Bh = 46.67% Ch = 53.33% Dh = 60% Eh = 66.67% Fh = 72% 10h = NA 11h = NA 12h = NA 13h = NA 14h = NA 15h = NA 16h = NA 17h = NA 18h = NA 19h = NA 1Ah = NA 1Bh = NA 1Ch = NA 1Dh = NA 1Eh = NA 1Fh = NA
8	予約済み	R/W	0h	予約済み

表 7-18. MOTOR_STARTUP1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
7-6	IPD_ADV_ANGLE	R/W	0h	IPD アドバンス角度 0h = 0° 1h = 30° 2h = 60° 3h = 90°
5-4	IPD_REPEAT	R/W	0h	IPD の実行回数 0h = 1 回 1h = 平均 2 回 2h = 平均 3 回 3h = 平均 4 回
3	OL_ILIMIT_CONFIG	R/W	0h	開ループ電流制限値の設定 0h = OL_ILIMIT によって開ループ電流制限値を設定 1h = ILIMIT によって開ループ電流制限値を設定
2	IQ_RAMP_DOWN_EN	R/W	0h	開ループから閉ループへの遷移のための Iq ランプ ダウン 0h = Iq ランプ ダウンを無効化 1h = Iq ランプ ダウンを有効化
1	ACTIVE_BRAKE_EN	R/W	0h	減速時のアクティブ ブレーキの有効化 0h = アクティブ ブレーキを無効化 1h = アクティブ ブレーキを有効化
0	REV_DRV_CONFIG	R/W	0h	リバースドライブの開ループ構成設定 0h = フォワードドライブに基づく開ループ電流、A1、A2 1h = リバースドライブに基づく開ループ電流、A1、A2

7.7.1.4 MOTOR_STARTUP2 レジスタ (オフセット = 86h) [リセット = 00000000h]

MOTOR_STARTUP2 を表 7-19 に示します。

概略表に戻ります。

モーター起動設定値 2 を設定するためのレジスタ

表 7-19. MOTOR_STARTUP2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-27	OL_ILIMIT	R/W	0h	開ループ電流制限値 (BASE_CURRENT の %) 0h = 5% 1h = 10% 2h = 15% 3h = 20% 4h = 25% 5h = 30% 6h = 40% 7h = 50% 8h = 60% 9h = 65% Ah = 70% Bh = 75% Ch = 80% Dh = 85% Eh = 90% Fh = 95%
26-23	OL_ACC_A1	R/W	0h	開ループ加速度係数 A1 0h = 0.01Hz/s 1h = 0.05Hz/s 2h = 1Hz/s 3h = 2.5Hz/s 4h = 5Hz/s 5h = 10Hz/s 6h = 25Hz/s 7h = 50Hz/s 8h = 75Hz/s 9h = 100Hz/s Ah = 250Hz/s Bh = 500Hz/s Ch = 750Hz/s Dh = 1000Hz/s Eh = 5000Hz/s Fh = 10000Hz/s
22-19	OL_ACC_A2	R/W	0h	開ループ加速度係数 A2 0h = 0.0Hz/s ² 1h = 0.05Hz/s ² 2h = 1Hz/s ² 3h = 2.5Hz/s ² 4h = 5Hz/s ² 5h = 10Hz/s ² 6h = 25Hz/s ² 7h = 50Hz/s ² 8h = 75Hz/s ² 9h = 100Hz/s ² Ah = 250Hz/s ² Bh = 500Hz/s ² Ch = 750Hz/s ² Dh = 1000Hz/s ² Eh = 5000Hz/s ² Fh = 10000Hz/s ²

表 7-19. MOTOR_STARTUP2 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
18	AUTO_HANDOFF_EN	R/W	0h	自動ハンドオフ イネーブル 0h = 自動ハンドオフを無効化 (かつ OPN_CL_HANDOFF_THR を使用) 1h = 自動ハンドオフを有効化
17-13	OPN_CL_HANDOFF_THR	R/W	0h	開ループから閉ループへのハンドオフ スレッショルド MAX_SPEED の (%) 0h = 1% 1h = 2% 2h = 3% 3h = 4% 4h = 5% 5h = 6% 6h = 7% 7h = 8% 8h = 9% 9h = 10% Ah = 11% Bh = 12% Ch = 13% Dh = 14% Eh = 15% Fh = 16% 10h = 17% 11h = 18% 12h = 19% 13h = 20% 14h = 22.5% 15h = 25% 16h = 27.5% 17h = 30% 18h = 32.5% 19h = 35% 1Ah = 37.5% 1Bh = 40% 1Ch = 42.5% 1Dh = 45% 1Eh = 47.5% 1Fh = 50%

表 7-19. MOTOR_STARTUP2 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
12-8	ALIGN_ANGLE	R/W	0h	アライン角 0h = 0° 1h = 10° 2h = 20° 3h = 30° 4h = 45° 5h = 60° 6h = 70° 7h = 80° 8h = 90° 9h = 110° Ah = 120° Bh = 135° Ch = 150° Dh = 160° Eh = 170° Fh = 180° 10h = 190° 11h = 210° 12h = 225° 13h = 240° 14h = 250° 15h = 260° 16h = 270° 17h = 280° 18h = 290° 19h = 315° 1Ah = 330° 1Bh = 340° 1Ch = 350° 1Dh = 予約済み 1Eh = 予約済み 1Fh = 予約済み
7-4	SLOW_FIRST_CYC_FREQ_Q	R/W	0h	スロー フェースト サイクル 起動の最初のサイクルの周波数 0h = 0.1% 1h = 0.2% 2h = 0.3% 3h = 0.4% 4h = 0.5% 5h = 0.7% 6h = 1.0% 7h = 1.2% 8h = 1.5% 9h = 2.0% Ah = 2.5% Bh = 3% Ch = 3.5% Dh = 4% Eh = 4.5% Fh = 5%
3	FIRST_CYCLE_FREQ_SEL	R/W	0h	アライン、ダブル アライン、IPD 起動オプションの開ループでの最初のサイクルの周波数 0h = 0Hz 1h = SLOW_FIRST_CYC_FREQ で定義

表 7-19. MOTOR_STARTUP2 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
2-0	THETA_ERROR_RAMP_RATE	R/W	0h	推定角度と開ループ角度の差を小さくするためのランプ レート 0h = 0.01°/ms 1h = 0.05°/ms 2h = 0.1°/ms 3h = 0.15°/ms 4h = 0.2°/ms 5h = 0.5°/ms 6h = 1°/ms 7h = 2°/ms

7.7.1.5 CLOSED_LOOP1 レジスタ (オフセット = 88h) [リセット = 00000000h]

CLOSED_LOOP1 を表 7-20 に示します。

[概略表](#)に戻ります。

閉ループ設定値 1 を設定するためのレジスタ

表 7-20. CLOSED_LOOP1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30	予約済み	R/W	0h	予約済み
29-25	CL_ACC	R/W	0h	閉ループ加速度 速度モード (Hz/s) 電力モード (W/s) 電流モード (A/s) 電圧モード (毎秒 0.1% の変調インデックス) 0h = 0.5 1h = 1 2h = 2.5 3h = 5 4h = 7.5 5h = 10 6h = 20 7h = 40 8h = 60 9h = 80 Ah = 100 Bh = 200 Ch = 300 Dh = 400 Eh = 500 Fh = 600 10h = 700 11h = 800 12h = 900 13h = 1000 14h = 2000 15h = 4000 16h = 6000 17h = 8000 18h = 10000 19h = 20000 1Ah = 30000 1Bh = 40000 1Ch = 50000 1Dh = 60000 1Eh = 70000 1Fh = 無制限
24	CL_DEC_CONFIG	R/W	0h	閉ループ減速設定 0h = CL_DEC によって設定された閉ループ減速 1h = CL_ACC によって設定された閉ループ減速

表 7-20. CLOSED_LOOP1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
23-19	CL_DEC	R/W	0h	閉ループ減速。 速度モード (Hz/s) 電力モード (W/s) 電流モード (A/s) 電圧モード (毎秒 0.1% の変調インデックス) 注: 速度モードで AVS が有効化されている場合、または CL_DEC_CONFIG が「1」に設定されている場合、この構成ビットは使用 されません。 0h = 0.5 1h = 1 2h = 2.5 3h = 5 4h = 7.5 5h = 10 6h = 20 7h = 40 8h = 60 9h = 80 Ah = 100 Bh = 200 Ch = 300 Dh = 400 Eh = 500 Fh = 600 10h = 700 11h = 800 12h = 900 13h = 1000 14h = 2000 15h = 4000 16h = 6000 17h = 8000 18h = 10000 19h = 20000 1Ah = 30000 1Bh = 40000 1Ch = 50000 1Dh = 60000 1Eh = 70000 1Fh = 無制限
18-15	PWM_FREQ_OUT	R/W	0h	PWM 出力周波数 0h = 10kHz 1h = 15kHz 2h = 20kHz 3h = 25kHz 4h = 30kHz 5h = 35kHz 6h = 40kHz 7h = 45kHz 8h = 50kHz 9h = 55kHz Ah = 60kHz Bh = 65kHz Ch = 70kHz Dh = 75kHz Eh = 該当なし Fh = 該当なし
14	予約済み	R/W	0h	予約済み

表 7-20. CLOSED_LOOP1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
13-12	FG_SEL	R/W	0h	FG 選択 0h = ISD、開ループ、閉ループで FG を出力 (HW 構成) 1h = 閉ループのみで FG を出力 2h = 初回は開ループで FG を出力 3h = 未定義
11-8	FG_DIV	R/W	0h	FG の分周係数 0h = 1 分周 (2 極モーターの機械的速度) 1h = 1 分周 (2 極モーターの機械的速度) 2h = 2 分周 (4 極モーターの機械的速度) 3h = 3 分周 (6 極モーターの機械的速度) 4h = 4 分周 (8 極モーターの機械的速度) ... Fh = 15 分周 (30 極モーターの機械的速度)
7	FG_CONFIG	R/W	0h	FG 出力構成 0h = モーターが駆動されている限り FG はアクティブ 1h = FG_BEMF_THR で定義された BEMF スレッショルドを BEMF が下回るまで FG はアクティブ
6-4	FG_BEMF_THR	R/W	0h	FG 出力の BEMF スレッショルド。SHx ピンの電圧を電圧ゲインで割った値として計算されます。 電圧ゲイン = 20V/V、BUS_VOLT = 60 電圧ゲイン = 10V/V、BUS_VOLT = 30 電圧ゲイン = 5V/V、BUS_VOLT = 15 0h = ±1mV 1h = ±2mV 2h = ±5mV 3h = ±10mV 4h = ±20mV 5h = ±30mV 6h = 該当なし 7h = 該当なし
3	AVS_EN	R/W	0h	AVS イネーブル 0h = 無効化 1h = 有効化
2	DEADTIME_COMP_EN	R/W	0h	デッドタイム補償イネーブル 0h = 無効化 1h = 有効化
1	予約済み	R/W	0h	予約済み
0	LOW_SPEED_RECIRC_B RAKE_EN	R/W	0h	MTR_STOP がリサーキュレーション (還流) モードであり、かつモーターがアラインまたは開ループで動作している際に、モーター停止オプションを適用 0h = ハイ インピーダンス 1h = ローサイド ブレーキ

7.7.1.6 CLOSED_LOOP2 レジスタ (オフセット = 8Ah) [リセット = 0000000h]

CLOSED_LOOP2 を表 7-21 に示します。

[概略表](#)に戻ります。

閉ループ設定値 2 を設定するためのレジスタ

表 7-21. CLOSED_LOOP2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-28	MTR_STOP	R/W	0h	モーター停止オプション 0h = ハイ インピーダンス 1h = 還流モード 2h = ローサイド ブレーキ 3h = ローサイド ブレーキ 4h = アクティブ スピン ダウン 5h = 未定義 6h = 未定義 7h = 未定義
27-24	MTR_STOP_BRK_TIME	R/W	0h	モーター停止時のブレーキ時間 0h = 1ms 1h = 1ms 2h = 1ms 3h = 1ms 4h = 1ms 5h = 5ms 6h = 10ms 7h = 50ms 8h = 100ms 9h = 250ms Ah = 500ms Bh = 1000ms Ch = 2500ms Dh = 5000ms Eh = 10000ms Fh = 15000ms
23-20	ACT_SPIN_THR	R/W	0h	アクティブ スピン ダウンの速度スレッシュホルド (MAX_SPEED の %) 0h = 100% 1h = 90% 2h = 80% 3h = 70% 4h = 60% 5h = 50% 6h = 45% 7h = 40% 8h = 35% 9h = 30% Ah = 25% Bh = 20% Ch = 15% Dh = 10% Eh = 5% Fh = 2.5%

表 7-21. CLOSED_LOOP2 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
19-16	BRAKE_SPEED_THRES HOLD	R/W	0h	その値を下回るとブレーキが作動する、BRAKE ピンとモーター停止オープン (ローサイド ブレーキ) の速度スレッショルド (MAX_SPEED の %) 0h = 100% 1h = 90% 2h = 80% 3h = 70% 4h = 60% 5h = 50% 6h = 45% 7h = 40% 8h = 35% 9h = 30% Ah = 25% Bh = 20% Ch = 15% Dh = 10% Eh = 5% Fh = 2.5%
15-8	MOTOR_RES	R/W	0h	モーター位相抵抗の 8 ビット値
7-0	MOTOR_IND	R/W	0h	モーター位相インダクタンスの 8 ビット値

7.7.1.7 CLOSED_LOOP3 レジスタ (オフセット = 8Ch) [リセット = 00000000h]

CLOSED_LOOP3 を表 7-22 に示します。

[概略表](#)に戻ります。

閉ループ設定値 3 を設定するためのレジスタ

表 7-22. CLOSED_LOOP3 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-23	MOTOR_BEMF_CONST	R/W	0h	モーター BEMF 定数の 8 ビット値
22-13	CURR_LOOP_KP	R/W	0h	Iq および Id PI ループの 10 ビット Kp 値。 CURR_LOOP_KP は 2 つの部分 (SCALE(9:8)、VALUE(7:0)) に分かれています。 $Kp = VALUE / 10^{SCALE}$ 現在の Kp と Ki を自動計算する場合、0 に設定します。
12-3	CURR_LOOP_KI	R/W	0h	Iq および Id PI ループの 10 ビット Ki 値。 CURR_LOOP_KI は 2 つの部分 (SCALE(9:8)、VALUE(7:0)) に分かれています。 $Ki = 1000 \times VALUE / 10^{SCALE}$ 現在の Kp と Ki を自動計算する場合、0 に設定します。
2-0	SPD_LOOP_KP	R/W	0h	速度ループ Kp の 3 MSB ビット。 SPD_LOOP_KP は 2 つの部分 (SCALE(9:8)、VALUE(7:0)) に分かれています。 $Kp = 0.01 \times VALUE / 10^{SCALE}$.

7.7.1.8 CLOSED_LOOP4 レジスタ (オフセット = 8Eh) [リセット = 0000000h]

CLOSED_LOOP4 を表 7-23 に示します。

概略表に戻ります。

閉ループ設定値 4 を設定するためのレジスタ

表 7-23. CLOSED_LOOP4 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-24	SPD_LOOP_KP	R/W	0h	速度ループ Kp の 7 LSB ビット。 SPD_LOOP_KP は 2 つの部分 (SCALE(10:9)、VALUE(8:0)) に分かれています。 $Kp = 0.01 \times VALUE / 10^{SCALE}$.
23-14	SPD_LOOP_KI	R/W	0h	速度ループ Ki の 10 ビット値。 SPD_LOOP_KI は 2 つの部分 (SCALE(9:8)、VALUE(7:0)) に分かれています。 $Ki = 0.1 \times VALUE / 10^{SCALE}$.
13-0	MAX_SPEED	R/W	0h	速度の最大値を電氣的 Hz で設定するための 14 ビット値。 $0 \sim 9600d = MAX_SPEED/6$ $9601d \sim 16383d = (MAX_SPEED/4 - 800)$ 例: MAX_SPEED が 0x5DC (1500d) の場合、最大モーター速度 (Hz) は $1500/6 = 250Hz$ MAX_SPEED が 0x2710 (10000d) の場合、最大モーター速度 (Hz) は $(10000/4) - 800 = 1700Hz$

7.7.1.9 REF_PROFILES1 レジスタ (オフセット = 94h) [リセット = 0000000h]

REF_PROFILES1 を表 7-24 に示します。

[概略表](#)に戻ります。

リファレンス プロファイル 1 を設定するためのレジスタ

表 7-24. REF_PROFILES1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-29	REF_PROFILE_CONFIG	R/W	0h	リファレンス プロファイルの設定 0h = リファレンス モード 1h = リニア モード 2h = 階段モード 3h = 双方向モード
28-21	DUTY_ON1	R/W	0h	Duty_ON1 の設定 ターンオン デューティ サイクル (%) = $\{(DUTY_ON1/255) \times 100\}$
20-13	DUTY_OFF1	R/W	0h	Duty_OFF1 の設定 ターンオフ デューティ サイクル (%) = $\{(DUTY_OFF1/255) \times 100\}$
12-5	DUTY_CLAMP1	R/W	0h	Duty_CLAMP1 の設定 クランプのデューティ サイクル (%) = $\{(DUTY_CLAMP1/255) \times 100\}$
4-0	DUTY_A	R/W	0h	デューティ サイクル A の 5 MSB ビット

7.7.1.10 REF_PROFILES2 レジスタ (オフセット = 96h) [リセット = 00000000h]

REF_PROFILES2 を表 7-25 に示します。

概略表に戻ります。

リファレンス プロファイル 2 を設定するためのレジスタ

表 7-25. REF_PROFILES2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-28	DUTY_A	R/W	0h	デューティ サイクル A の 3 LSB ビットの設定 デューティ サイクル A (%) = $\{(DUTY_A/255) \times 100\}$
27-20	DUTY_B	R/W	0h	Duty_B の設定 デューティ サイクル B (%) = $\{(DUTY_B/255) \times 100\}$
19-12	DUTY_C	R/W	0h	Duty_C の設定 デューティ サイクル C (%) = $\{(DUTY_C/255) \times 100\}$
11-4	DUTY_D	R/W	0h	Duty_D の設定 デューティ サイクル D (%) = $\{(DUTY_D/255) \times 100\}$
3-0	DUTY_E	R/W	0h	デューティ サイクル E の 4 MSB ビット

7.7.1.11 REF_PROFILES3 レジスタ (オフセット = 98h) [リセット = 00000000h]

REF_PROFILES3 を表 7-26 に示します。

[概略表](#)に戻ります。

リファレンス プロファイル 3 を設定するためのレジスタ

表 7-26. REF_PROFILES3 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-27	DUTY_E	R/W	0h	デューティ サイクル E の 4 LSB ビットの設定 デューティ サイクル E (%) = $\{(DUTY_E/255) \times 100\}$
26-19	DUTY_ON2	R/W	0h	Duty_ON2 の設定 ターンオン デューティ サイクル (%) = $\{(DUTY_ON2/255) \times 100\}$
18-11	DUTY_OFF2	R/W	0h	Duty_OFF2 の設定 ターンオフ デューティ サイクル (%) = $\{(DUTY_OFF2/255) \times 100\}$
10-3	DUTY_CLAMP2	R/W	0h	Duty_CLAMP2 の設定 クランプのデューティ サイクル (%) = $\{(DUTY_CLAMP2/255) \times 100\}$
2-1	DUTY_HYS	R/W	0h	デューティ ヒステリシス 0h = 0% 1h = 0.8% 2h = 2% 3h = 4%
0	RESERVED	R/W	0h	予約済み

7.7.1.12 REF_PROFILES4 レジスタ (オフセット = 9Ah) [リセット = 00000000h]

REF_PROFILES4 を表 7-27 に示します。

[概略表](#)に戻ります。

リファレンス プロファイル 4 を設定するためのレジスタ

表 7-27. REF_PROFILES4 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-23	REF_OFF1	R/W	0h	ターンオフ リファレンスの設定 ターンオフ リファレンス (リファレンスの最大値の %) = $\{(REF_OFF1/255) \times 100\}$
22-15	REF_CLAMP1	R/W	0h	リファレンス クランプ 1 の設定 クランプ リファレンス (リファレンスの最大値の %) = $\{(REF_CLAMP1/255) \times 100\}$
14-7	REF_A	R/W	0h	リファレンス A の設定 リファレンス A (リファレンスの最大値の %) = $\{(REF_A/255) \times 100\}$
6-0	REF_B	R/W	0h	REF_B の 7 MSB の設定

7.7.1.13 REF_PROFILES5 レジスタ (オフセット = 9Ch) [リセット = 0000000h]

REF_PROFILES5 を表 7-28 に示します。

[概略表](#)に戻ります。

リファレンス プロファイル 5 を設定するためのレジスタ

表 7-28. REF_PROFILES5 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30	REF_B	R/W	0h	REF_B の 1 LSB の設定 リファレンス B (リファレンスの最大値の %) = $\{(REF_B/255) \times 100\}$
29-22	REF_C	R/W	0h	リファレンス C の設定 リファレンス C (リファレンスの最大値の %) = $\{(REF_C/255) \times 100\}$
21-14	REF_D	R/W	0h	リファレンス D の設定 リファレンス D (リファレンスの最大値の %) = $\{(REF_D/255) \times 100\}$
13-6	REF_E	R/W	0h	リファレンス E の設定 リファレンス E (リファレンスの最大値の %) = $\{(REF_E/255) \times 100\}$
5-0	RESERVED	R/W	0h	予約済み

7.7.1.14 REF_PROFILES6 レジスタ (オフセット = 9Eh) [リセット = 00000000h]

REF_PROFILES6 を表 7-29 に示します。

[概略表](#)に戻ります。

リファレンス プロファイル 6 を設定するためのレジスタ

表 7-29. REF_PROFILES6 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-23	REF_OFF2	R/W	0h	ターンオフ リファレンスの設定 ターンオフ リファレンス (リファレンスの最大値の %) = $\{(REF_OFF2/255) \times 100\}$
22-15	REF_CLAMP2	R/W	0h	クランプ リファレンスの設定 クランプ リファレンス (リファレンスの最大値の %) = $\{(REF_CLAMP2/255) \times 100\}$
14-0	RESERVED	R/W	0h	予約済み

7.7.2 Internal_Algorithm_Configuration レジスタ

Internal_Algorithm_Configuration レジスタのメモリマップされたレジスタを、表 7-30 に示します。表 7-30 に記載されていないレジスタ オフセット アドレスは、すべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

表 7-30. INTERNAL_ALGORITHM_CONFIGURATION レジスタ

オフセット	略称	レジスタ名	セクション
A0h	INT_ALGO_1	内部アルゴリズム設定 1	セクション 7.7.2.1
A2h	INT_ALGO_2	内部アルゴリズム設定 2	セクション 7.7.2.2

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 7-31 に、このセクションでアクセス タイプに使用しているコードを示します。

表 7-31. Internal_Algorithm_Configuration のアクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み取り
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.7.2.1 INT_ALGO_1 レジスタ (オフセット = A0h) [リセット = 00000000h]

INT_ALGO_1 を表 7-32 に示します。

概略表に戻ります。

内部アルゴリズム パラメータ 1 を設定するためのレジスタ

表 7-32. INT_ALGO_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-29	ACTIVE_BRAKE_SPEED_DELTA_LIMIT_EXIT	R/W	0h	アクティブ ブレーキ状態を脱するための速度リファレンス差 (MAX_SPEED の %) 0h = 2.5% 1h = 5% 2h = 7.5% 3h = 10%
28-27	SPEED_PIN_GLITCH_FILTER	R/W	0h	PWM および周波数入力モードで SPEED/WAKE ピンに適用されるグリッチ フィルタ 0h = グリッチ フィルタなし 1h = 0.2 μ s 2h = 0.5 μ s 3h = 1.0 μ s
26	FAST_ISD_EN	R/W	0h	ISD 中の高速検出の有効化 0h = 高速 ISD を無効化 1h = 高速 ISD を有効化
25-24	ISD_STOP_TIME	R/W	0h	モーターが停止していると判断する際の根拠となる持続時間 0h = 1ms 1h = 5ms 2h = 50ms 3h = 100ms
23-22	ISD_RUN_TIME	R/W	0h	モーターが動作していると判断する際の根拠となる持続時間 0h = 1ms 1h = 5ms 2h = 50ms 3h = 100ms
21-20	ISD_TIMEOUT	R/W	0h	速度または方向を ISD が確実に検出できない場合のタイムアウト 0h = 500ms 1h = 750ms 2h = 1000ms 3h = 2000ms
19-17	AUTO_HANDOFF_MIN_BEMF	R/W	0h	自動ハンドオフのための BEMF の最小値 0h = 0mV 1h = 100mV 2h = 200mV 3h = 500mV 4h = 1000mV 5h = 2000mV 6h = 2500mV 7h = 3000mV
16-15	RESERVED	R/W	0h	予約済み
14-13	RESERVED	R/W	0h	予約済み
12-11	RESERVED	R/W	0h	予約済み

表 7-32. INT_ALGO_1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
10-8	MPET_OPEN_LOOP_CURR_REF	R/W	0h	MPET の開ループ電流リファレンス (BASE_CURRENT の %) 0h = 10% 1h = 20% 2h = 30% 3h = 40% 4h = 50% 5h = 60% 6h = 70% 7h = 80%
7-6	MPET_OPEN_LOOP_SPEED_REF	R/W	0h	MPET の開ループ速度リファレンス (MAXIMUM_SPEED の %) 0h = 15% 1h = 25% 2h = 35% 3h = 50%
5-3	MPET_OPEN_LOOP_SLW_RATE	R/W	0h	MPET の開ループ加速度 0h = 0.1Hz/s 1h = 0.5Hz/s 2h = 1Hz/s 3h = 2Hz/s 4h = 3Hz/s 5h = 5Hz/s 6h = 10Hz/s 7h = 20Hz/s
2-0	REV_DRV_OPEN_LOOP_DEC	R/W	0h	リバースドライブでの開ループ減速時に適用される開ループ加速度の % 0h = 50% 1h = 60% 2h = 70% 3h = 80% 4h = 90% 5h = 100% 6h = 125% 7h = 150%

7.7.2.2 INT_ALGO_2 レジスタ (オフセット = A2h) [リセット = 0000000h]

INT_ALGO_2 を表 7-33 に示します。

概略表に戻ります。

内部アルゴリズム パラメータ 2 を設定するためのレジスタ

表 7-33. INT_ALGO_2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-21	FLUX_WEAKENING_KP	R/W	0h	フラックス減衰 Kp の 10 ビット値 FLUX_WEAKENING_KP は 2 つの部分 (SCALE(9:8) と VALUE(7:0)) に分かれています。 $Kp = 0.1 \times VALUE / 10^{SCALE}$
20-11	FLUX_WEAKENING_KI	R/W	0h	フラックス減衰 Ki の 10 ビット値 FLUX_WEAKENING_KI は 2 つの部分 (SCALE(9:8) と VALUE(7:0)) に分かれています。 $Ki = 10.0 \times VALUE / 10^{SCALE}$
10	FLUX_WEAKENING_EN	R/W	0h	フラックス減衰イネーブル 0h = フラックス減衰を無効化 1h = フラックス減衰を有効化
9-6	CL_SLOW_ACC	R/W	0h	閉ループに遷移した直後、エスティメータがまだ完全にはアラインされていない場合の閉ループ加速度 速度モード (Hz/s) 電力モード (W/s) 電流モード (A/s) 電圧モード (毎秒 0.1% の変調インデックス) 0h = 0.1 1h = 1 2h = 2 3h = 3 4h = 5 5h = 10 6h = 20 7h = 30 8h = 40 9h = 50 Ah = 100 Bh = 200 Ch = 500 Dh = 750 Eh = 1000 Fh = 2000
5-3	ACTIVE_BRAKE_BUS_CURRENT_SLEW_RATE	R/W	0h	アクティブ ブレーキ時のバス電流スルーレート (A/s) 0h = 10A/s 1h = 50A/s 2h = 100A/s 3h = 250A/s 4h = 500A/s 5h = 1000A/s 6h = 5000A/s 7h = 無制限
2	予約済み	R/W	0h	予約済み
1	MPET_KE_MEAS_PARAMETER_SELECT	R/W	0h	MPET パラメータの選択 0h = 通常のモーター動作のために設定されたパラメータ (スルーレートは OL_ACC_A1、OL_ACC_A2、電流リファレンスは OL_ILIMIT、速度リファレンスは OPN_CL_HANDOFF_THR) 1h = MPET 固有のパラメータ (スルーレートは MPET_OPEN_LOOP_SLEW_RATE、電流リファレンスは MPET_OPEN_LOOP_CURR_REF、速度リファレンスは MPET_OPEN_LOOP_SPEED_REF)

表 7-33. INT_ALGO_2 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
0	IPD_HIGH_RESOLUTION_EN	R/W	0h	IPD 高分解能イネーブル 0h = 無効化 1h = 有効化

7.7.3 Hardware_Configuration レジスタ

Hardware_Configuration レジスタのメモリマップされたレジスタを、表 7-34 に示します。表 7-34 に記載されていないレジスタ オフセット アドレスは、すべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

表 7-34. HARDWARE_CONFIGURATION レジスタ

オフセット	略称	レジスタ名	セクション
A4h	PIN_CONFIG	ハードウェア ピン設定	セクション 7.7.3.1
A6h	DEVICE_CONFIG1	デバイス設定 1	セクション 7.7.3.2
A8h	DEVICE_CONFIG2	デバイス設定 2	セクション 7.7.3.3
AAh	PERI_CONFIG1	ペリフェラル設定 1	セクション 7.7.3.4
ACh	GD_CONFIG1	ゲートドライバ設定 1	セクション 7.7.3.5
A Eh	GD_CONFIG2	ゲートドライバ設定 2	セクション 7.7.3.6

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 7-35 に、このセクションでアクセス タイプに使用しているコードを示します。

**表 7-35. Hardware_Configuration のアクセス タイプ
コード**

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み取り
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.7.3.1 PIN_CONFIG レジスタ (オフセット = A4h) [リセット = 0000000h]

PIN_CONFIG を表 7-36 に示します。

概略表に戻ります。

ハードウェア ピンを設定するためのレジスタ

表 7-36. PIN_CONFIG レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-28	FLUX_WEAKENING_CURRENT_RATIO	R/W	0h	フラックス減衰電流リファレンスの最大値 (ILIMIT の %) 0h = 循環制限のみを適用 1h = 80% 2h = 70% 3h = 60% 4h = 50% 5h = 40% 6h = 30% 7h = 20%
27	VdcFilterDisable	R/W	0h	Vdc フィルタの無効化 0h = Vdc フィルタを有効化 1h = Vdc フィルタを無効化
26-22	LEAD_ANGLE	R/W	0h	進角 (度) 0~15 = 1 × ビット値 15~31 = 2 × (ビット値 - 15) + 15
21-11	MAX_POWER	R/W	0h	最大電力 (W) 0~1023 = 1 × ビット値 1024~2047 = 2 × (ビット値 - 1024) + 1024
10-9	FG_IDLE_CONFIG	R/W	0h	停止時の FG の設定 0h = FG_CONFIG の条件で、FG は継続し、終了状態は未定義 (コースト中に FG を定義) 1h = FG はハイ インピーダンス (外部からプルアップされる。) 2h = FG は Low にプルされる。 3h = FG はハイ インピーダンス (外部からプルアップされる。)
8-7	FG_FAULT_CONFIG	R/W	0h	フォルト時の FG 信号の動作 0h = FG はハイ インピーダンス (外部からプルアップされる。) 1h = FG はハイ インピーダンス (外部からプルアップされる。) 2h = FG は Low にプルされる。 3h = FG_CONFIG が 1 の場合、FG_BEMF_THR によって設定された BEMF スレッシュホールドを BEMF が下回るまで、FG はアクティブ
6	予約済み	R/W	0h	予約済み
5	BRAKE_PIN_MODE	R/W	0h	ブレーキ ピン モード 0h = ローサイド ブレーキ 1h = 予約済み
4	予約済み	R/W	0h	予約済み
3-2	BRAKE_INPUT	R/W	0h	ブレーキ ピンのオーバーライド 0h = ハードウェア ピンとしての BRAKE 1h = BRAKE_PIN_MODE に従って、ピンとブレーキをオーバーライド 2h = ピンをオーバーライドし、ブレーキ / アラインをオーバーライドしない 3h = ハードウェア ピンとしての BRAKE
1-0	SPEED_MODE	R/W	0h	SPEED ピンによるリファレンス コマンド モードの設定 0h = アナログ モード 1h = SPEED 入力ピンのデューティ サイクルによる制御 2h = レジスタ オーバーライド モード 3h = SSPEED 入力ピンの周波数による制御

7.7.3.2 DEVICE_CONFIG1 レジスタ (オフセット = A6h) [リセット = 0000000h]

DEVICE_CONFIG1 を表 7-37 に示します。

概略表に戻ります。

デバイスを設定するためのレジスタ

表 7-37. DEVICE_CONFIG1 レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30	MTPA_EN	R/W	0h	アンペアあたり最大トルク (MTPA) 動作を有効化 0h = MTPA を無効化 1h = MTPA を有効化
29-28	DAC_SOX_ANA_CONFIG	R/W	0h	ピン 33 の設定 0h = DACOUT 1h = CSA_OUT 2h = ANA_ON_PIN 3h = CSA_OUT
27	予約済み	R/W	0h	予約済み
26-20	I2C_SLAVE_ADDR	R/W	0h	I2C スレーブ アドレス
19-5	RESERVED	R/W	0h	予約済み
4~3	SLEW_RATE_I2C_PINS	R/W	0h	I2C ピンのスルーレート制御 0h = 4.8mA 1h = 3.9mA 2h = 1.86mA 3h = 30.8mA
2	PULLUP_ENABLE	R/W	0h	nFault および FG ピンの内部プルアップ イネーブル 0h = 無効化 1h = 有効化
1-0	BUS_VOLT	R/W	0h	最大 DC バス電圧の設定 (V) 0h = 15V 1h = 30V 2h = 60V 3h = 未定義

7.7.3.3 DEVICE_CONFIG2 レジスタ (オフセット = A8h) [リセット = 00000000h]

DEVICE_CONFIG2 を表 7-38 に示します。

概略表に戻ります。

デバイスを設定するためのレジスタ

表 7-38. DEVICE_CONFIG2 レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-16	INPUT_MAXIMUM_FREQ	R/W	0h	「SPEED 入力ピンの周波数による制御」を使った制御モードの SPEED ピンの入力周波数 (100% デューティ サイクルに対応) 入力デューティ サイクル = 入力周波数 / INPUT_MAXIMUM_FREQ
15-14	SLEEP_ENTRY_TIME	R/W	0h	SLEEP_ENTRY_TIME の間、入力ソースが継続的にスリープ開始スレッショルド以下に維持されると、本デバイスはスリープモードに移行します。 0h = SPEED ピンが 50µs の間 Low にとどまると、スリープに移行 1h = SPEED ピンが 200µs の間 Low にとどまると、スリープに移行 2h = SPEED ピンが 20ms の間 Low にとどまると、スリープに移行 3h = SPEED ピンが 200ms の間 Low にとどまると、スリープに移行
13	予約済み	R/W	0h	予約済み
12	DYNAMIC_VOLTAGE_GAIN_EN	R/W	0h	あらゆる電圧レベルで最適な電圧分解能が得られるように、電圧ゲインを 1ms のレートで調整する機能 0h = 動的電圧ゲインを無効化 1h = 動的電圧ゲインを有効化
11	DEV_MODE	R/W	0h	デバイスモード選択 0h = スタンバイモード 1h = スリープモード
10-9	CLK_SEL	R/W	0h	クロックソース 0h = 内部発振器 1h = N/A 2h = N/A 3h = 外部クロック入力
8	EXT_CLK_EN	R/W	0h	外部クロックモード イネーブル 0h = 無効化 1h = 有効化
7-5	EXT_CLK_CONFIG	R/W	0h	外部クロックの設定 0h = 8kHz 1h = 16kHz 2h = 32kHz 3h = 64kHz 4h = 128kHz 5h = 256kHz 6h = 512kHz 7h = 1024kHz
4	EXT_WD_EN	R/W	0h	外部ウォッチドッグ イネーブル 0h = 無効化 1h = 有効化
3-2	EXT_WD_CONFIG	R/W	0h	I2C モードでの外部ウォッチドッグの設定 0h = 1s 1h = 2s 2h = 5s 3h = 10s
1	予約済み	R/W	0h	予約済み
0	EXT_WD_FAULT_MODE	R/W	0h	外部ウォッチドッグのフォルトモード 0h = 通知のみ 1h = ハイインピーダンスでラッチ

7.7.3.4 PERI_CONFIG1 レジスタ (オフセット = AAh) [リセット = 4000000h]

PERI_CONFIG1 を表 7-39 に示します。

概略表に戻ります。

ペリフェラル 1 へのレジスタ

表 7-39. PERI_CONFIG1 レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30	SPREAD_SPECTRUM_MODULATION_DIS	R/W	1h	スペクトラム拡散変調の無効化 0h = SSM を有効化 1h = SSM を無効化
29-26	DIG_DEAD_TIME	R/W	0h	デッドタイム 0h = 0 1h = 50ns 2h = 100ns 3h = 150ns 4h = 200ns 5h = 250ns 6h = 300ns 7h = 350ns 8h = 400ns 9h = 450ns Ah = 500ns Bh = 600ns Ch = 700ns Dh = 800ns Eh = 900ns Fh = 1000ns
25-22	BUS_CURRENT_LIMIT	R/W	0h	バス電流制限 (BASE_CURRENT の %) 0h = 5% 1h = 10% 2h = 15% 3h = 20% 4h = 25% 5h = 30% 6h = 40% 7h = 50% 8h = 60% 9h = 65% Ah = 70% Bh = 75% Ch = 80% Dh = 85% Eh = 90% Fh = 95%
21	BUS_CURRENT_LIMIT_ENABLE	R/W	0h	バス電流制限イネーブル 0h = 無効化 1h = 有効化
20-19	DIR_INPUT	R/W	0h	DIR ピンのオーバーライド 0h = ハードウェア ピンとしての DIR 1h = 時計回り (OUTA-OUTB-OUTC) で DIR ピンをオーバーライド 2h = 反時計回り (OUTA-OUTC-OUTB) で DIR ピンをオーバーライド 3h = ハードウェア ピンとしての DIR
18	DIR_CHANGE_MODE	R/W	0h	DIR ピン ステータスの変更に対する応答 0h = DIR の変化を検出すると、モーター停止オプションと ISD ルーチンに従う。 1h = モーターを駆動し続けながら、リバースドライブによって方向を変える。
17	予約済み	R/W	0h	予約済み

表 7-39. PERI_CONFIG1 レジスタ フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
16-13	ACTIVE_BRAKE_SPEED_DELTA_LIMIT_ENTRY	R/W	0h	アクティブ ブレーキ状態に入るための速度リファレンス差 (MAX_SPEED の %) 0h = 2.5% 1h = 5% 2h = 10% 3h = 15% 4h = 20% 5h = 25% 6h = 30% 7h = 35% 8h = 40% 9h = 45% Ah = 50% Bh = 60% Ch = 70% Dh = 80% Eh = 90% Fh = 100%
12-10	ACTIVE_BRAKE_MOD_INDEX_LIMIT	R/W	0h	その値を下回るとアクティブ ブレーキが作動する変調インデックス 0h = 0% 1h = 40% 2h = 50% 3h = 60% 4h = 70% 5h = 80% 6h = 90% 7h = 100%
9	SPD_RANGE_SELECT	R/W	0h	SPEED/WAKE ピン PWM 入力周波数選択 0h = 325Hz~100kHz の速度 PWM 入力 1h = 10Hz~325Hz の速度 PWM 入力
8	予約済み	R/W	0h	予約済み
7-6	FLUX_WEAKENING_REFERENCE	R/W	0h	フラックス減衰モードでトラッキングされる変調インデックス リファレンス 0h = 70% 1h = 80% 2h = 90% 3h = 95%
5-4	CTRL_MODE	R/W	0h	制御モード 0h = 速度制御 1h = 電力制御 2h = 電流制御 3h = 変調インデックス制御
3-0	SALIENCY_PERCENTAGE	R/W	0h	$((Lq-Ld) \times 100)/(4 \times (Lq+Ld))$ で計算される突極率

7.7.3.5 GD_CONFIG1 レジスタ (オフセット = ACh) [リセット = 0000000h]

GD_CONFIG1 を表 7-40 に示します。

概略表に戻ります。

ゲートドライバ設定 1 を設定するためのレジスタ

表 7-40. GD_CONFIG1 レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-26	RESERVED	R/W	0h	予約済み
25-24	BST_CHRG_TIME	R/W	0h	ブートストラップ コンデンサの充電時間 0h = 0ms 1h = 3ms 2h = 6ms 3h = 12ms
23	SNS_FLT_MODE	R/W	0h	過電流フォルト検出モード 0h = ラッチ モード 1h = tLCK_RETRY 後にリトライ
22	VDS_FLT_MODE	R/W	0h	VDS 過電流フォルト モード 0h = ラッチ モード 1h = tLCK_RETRY 後にリトライ
21	BST_UV_MODE	R/W	0h	BST 低電圧フォルト モード 0h = ラッチ モード 1h = tLCK_RETRY 後にリトライ
20	GVDD_UV_MODE	R/W	0h	GVDD 低電圧フォルト モード 0h = ラッチ モード 1h = tLCK_RETRY 後にリトライ
19	予約済み	R/W	0h	予約済み
18	予約済み	R/W	0h	予約済み
17	予約済み	R/W	0h	予約済み
16	DIS_BST_FLT	R/W	0h	BST フォルトの無効化 0h = BST フォルトを有効化 1h = BST フォルトを無効化
15	OTS_AUTO_RECOVERY	R/W	0h	OTS 自動復帰 0h = OTS はフォルトをラッチ 1h = OTS は自動復帰
14-10	RESERVED	R/W	0h	予約済み
9	DIS_SNS_FLT	R/W	0h	検出フォルトの無効化 0h = SNS OCP フォルトを有効化 1h = SNS OCP フォルトを無効化
8	DIS_VDS_FLT	R/W	0h	VDS フォルトの無効化 0h = VDS フォルトを有効化 1h = VDS フォルトを無効化
7	予約済み	R/W	0h	予約済み

表 7-40. GD_CONFIG1 レジスタ フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
6-3	SEL_VDS_LVL	R/W	0h	VDS_OCP レベル選択 0h = 0.06 V 1h = 0.12 V 2h = 0.18 V 3h = 0.24 V 4h = 0.3 V 5h = 0.36 V 6h = 0.42 V 7h = 0.48 V 8h = 0.6 V 9h = 0.8 V Ah = 1.0 V Bh = 1.2 V Ch = 1.4 V Dh = 1.6 V Eh = 1.8 V Fh = 2.0 V
2	予約済み	R/W	0h	予約済み
1-0	CSA_GAIN	R/W	0h	電流検出アンプ (CSA) ゲイン 0h = 5 V/V 1h = 10 V/V 2h = 20 V/V 3h = 40 V/V

7.7.3.6 GD_CONFIG2 レジスタ (オフセット = AEh) [リセット = 00000000h]

GD_CONFIG2 を [表 7-41](#) に示します。

[概略表](#)に戻ります。

ゲートドライバ設定 2 を設定するためのレジスタ

表 7-41. GD_CONFIG2 レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-15	RESERVED	R/W	0h	予約済み
14-0	BASE_CURRENT	R/W	0h	ゲイン設定に基づいて計算されたベース電流 (15 ビット値) ベース電流 (A) = $1.5 / (\text{RSENSE} \times \text{CSA_GAIN})$ $\text{BASE_CURRENT} = \text{ベース電流 (A)} \times 32768 / 1200$ 例: 15A の場合、 $15 \times 32768 / 1200$ を入力

7.7.4 Fault_Configuration レジスタ

Fault_Configuration レジスタのメモリマップされたレジスタを、表 7-42 に示します。表 7-42 に記載されていないレジスタ オフセット アドレスは、すべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

表 7-42. FAULT_CONFIGURATION レジスタ

オフセット	略称	レジスタ名	セクション
90h	FAULT_CONFIG1	フォルト設定 1	セクション 7.7.4.1
92h	FAULT_CONFIG2	フォルト設定 2	セクション 7.7.4.2

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 7-43 に、このセクションでアクセス タイプに使用しているコードを示します。

表 7-43. Fault_Configuration のアクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み取り
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.7.4.1 FAULT_CONFIG1 レジスタ (オフセット = 90h) [リセット = 00000000h]

FAULT_CONFIG1 を表 7-44 に示します。

[概略表](#)に戻ります。

フォルト設定 1 を設定するためのレジスタ

表 7-44. FAULT_CONFIG1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30-27	ILIMIT	R/W	0h	ピーク位相電流の制限値 (BASE_CURRENT の %) 0h = 5% 1h = 10% 2h = 15% 3h = 20% 4h = 25% 5h = 30% 6h = 40% 7h = 50% 8h = 60% 9h = 65% Ah = 70% Bh = 75% Ch = 80% Dh = 85% Eh = 90% Fh = 95%
26-23	HW_LOCK_ILIMIT	R/W	0h	コンパレータによるロック検出電流の制限値 (BASE_CURRENT の %) 0h = 5% 1h = 10% 2h = 15% 3h = 20% 4h = 25% 5h = 30% 6h = 40% 7h = 50% 8h = 60% 9h = 65% Ah = 70% Bh = 75% Ch = 80% Dh = 85% Eh = 90% Fh = 95%
22-19	LOCK_ILIMIT	R/W	0h	ADC によるロック検出電流の制限値 (BASE_CURRENT の %) 0h = 5% 1h = 10% 2h = 15% 3h = 20% 4h = 25% 5h = 30% 6h = 40% 7h = 50% 8h = 60% 9h = 65% Ah = 70% Bh = 75% Ch = 80% Dh = 85% Eh = 90% Fh = 95%

表 7-44. FAULT_CONFIG1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
18-15	LOCK_ILIMIT_MODE	R/W	0h	<p>ロック電流制限モード</p> <p>0h = ILIMIT ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲートドライバはトリステート</p> <p>1h = ILIMIT ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲートドライバはトリステート</p> <p>2h = ILIMIT ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲートドライバはローサイド ブレーキ モード (すべてのローサイド FET をターンオン)</p> <p>3h = ILIMIT ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲートドライバはローサイド ブレーキ モード (すべてのローサイド FET をターンオン)</p> <p>4h = LCK_RETRY 時間後、フォルトが自動的にクリアされる。リトライ回数は AUTO_RETRY_TIMES に制限される。リトライ回数が AUTO_RETRY_TIMES を超えると、フォルトがラッチされ、ゲートドライバはトリステートになり、nFAULT はアクティブになる。</p> <p>5h = LCK_RETRY 時間後、フォルトが自動的にクリアされる。リトライ回数は AUTO_RETRY_TIMES に制限される。リトライ回数が AUTO_RETRY_TIMES を超えると、フォルトがラッチされ、ゲートドライバはトリステートになり、nFAULT はアクティブになる。</p> <p>6h = AUTO_RETRY_TIMES の回数だけ、LCK_RETRY 時間後にフォルトが自動的にクリアされる。ゲートドライバはローサイド ブレーキ モード (すべてのローサイド FET がオン) になり、nFAULT はアクティブになる。</p> <p>7h = LCK_RETRY 時間後、フォルトが自動的にクリアされる。リトライ回数は AUTO_RETRY_TIMES に制限される。リトライ回数が AUTO_RETRY_TIMES を超えると、フォルトがラッチされ、ゲートドライバはローサイド ブレーキ モード (すべてのローサイド FET をターンオン) になり、nFAULT はアクティブになる。</p> <p>8h = ILIMIT ロック検出電流制限は通知のみ。何の動作も行われない。nFAULT はアクティブになる。</p> <p>9h = ILIMIT ロックを無効化</p> <p>Ah = ILIMIT ロックを無効化</p> <p>Bh = ILIMIT ロックを無効化</p> <p>Ch = ILIMIT ロックを無効化</p> <p>Dh = ILIMIT ロックを無効化</p> <p>Eh = ILIMIT ロックを無効化</p> <p>Fh = ILIMIT ロックを無効化</p>
14-11	LOCK_ILIMIT_DEG	R/W	0h	<p>ロック検出電流制限のグリッチ除去時間</p> <p>0h = グリッチ除去なし</p> <p>1h = 0.1ms</p> <p>2h = 0.2ms</p> <p>3h = 0.5ms</p> <p>4h = 1ms</p> <p>5h = 2.5ms</p> <p>6h = 5ms</p> <p>7h = 7.5ms</p> <p>8h = 10ms</p> <p>9h = 25ms</p> <p>Ah = 50ms</p> <p>Bh = 75ms</p> <p>Ch = 100ms</p> <p>Dh = 200ms</p> <p>Eh = 500ms</p> <p>Fh = 1000ms</p>

表 7-44. FAULT_CONFIG1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
10-7	LCK_RETRY	R/W	0h	ロック検出リトライ時間 0h = 300ms 1h = 500ms 2h = 1s 3h = 2s 4h = 3s 5h = 4s 6h = 5s 7h = 6s 8h = 7s 9h = 8s Ah = 9s Bh = 10s Ch = 11s Dh = 12s Eh = 13s Fh = 14s
6-3	MTR_LCK_MODE	R/W	0h	モーター ロック モード 0h = モーター ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲートドライバはトライステート 1h = モーター ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲートドライバはトライステート 2h = モーター ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲートドライバはローサイド ブレーキ モード (すべてのローサイド FET をターンオン) 3h = モーター ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲートドライバはローサイド ブレーキ モード (すべてのローサイド FET をターンオン) 4h = LCK_RETRY 時間後、フォルトが自動的にクリアされる。リトライ回数は AUTO_RETRY_TIMES に制限される。リトライ回数が AUTO_RETRY_TIMES を超えると、フォルトがラッチされ、ゲートドライバはトライステートになり、nFAULT はアクティブになる。 5h = LCK_RETRY 時間後、フォルトが自動的にクリアされる。リトライ回数は AUTO_RETRY_TIMES に制限される。リトライ回数が AUTO_RETRY_TIMES を超えると、フォルトがラッチされ、ゲートドライバはトライステートになり、nFAULT はアクティブになる。 6h = AUTO_RETRY_TIMES の回数だけ、LCK_RETRY 時間後にフォルトが自動的にクリアされる。ゲートドライバはローサイド ブレーキ モード (すべてのローサイド FET がオン) になり、nFAULT はアクティブになる。 7h = LCK_RETRY 時間後、フォルトが自動的にクリアされる。リトライ回数は AUTO_RETRY_TIMES に制限される。リトライ回数が AUTO_RETRY_TIMES を超えると、フォルトがラッチされ、ゲートドライバはローサイド ブレーキ モード (すべてのローサイド FET をターンオン) になり、nFAULT はアクティブになる。 8h = モーター ロック検出電流制限は通知のみ。何の動作も行われず、nFAULT はアクティブになる。 9h = モーター ロック検出を無効化 Ah = モーター ロック検出を無効化 Bh = モーター ロック検出を無効化 Ch = モーター ロック検出を無効化 Dh = モーター ロック検出を無効化 Eh = モーター ロック検出を無効化 Fh = モーター ロック検出を無効化
2	IPD_TIMEOUT_FAULT_EN	R/W	0h	IPD タイムアウト フォルト イネーブル 0h = 無効化 1h = 有効化
1	IPD_FREQ_FAULT_EN	R/W	0h	IPD 周波数フォルト イネーブル 0h = 無効化 1h = 有効化

表 7-44. FAULT_CONFIG1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
0	SATURATION_FLAGS_EN	R/W	0h	電流ループと速度ループの飽和の表示の有効化 0h = 無効化 1h = 有効化

7.7.4.2 FAULT_CONFIG2 レジスタ (オフセット = 92h) [リセット = 00000000h]

FAULT_CONFIG2 を表 7-45 に示します。

概略表に戻ります。

フォルト設定 2 を設定するためのレジスタ

表 7-45. FAULT_CONFIG2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	PARITY	R/W	0h	パリティビット
30	LOCK1_EN	R/W	0h	ロック 1 (異常速度) イネーブル 0h = 無効化 1h = 有効化
29	LOCK2_EN	R/W	0h	ロック 2 (異常 BEMF) イネーブル 0h = 無効化 1h = 有効化
28	LOCK3_EN	R/W	0h	ロック 3 (モーターなし) イネーブル 0h = 無効化 1h = 有効化
27-25	LOCK_ABN_SPEED	R/W	0h	異常速度ロック スレッシュホールド (MAX_SPEED の %) 0h = 130% 1h = 140% 2h = 150% 3h = 160% 4h = 170% 5h = 180% 6h = 190% 7h = 200%
24-22	ABNORMAL_BEMF_THR	R/W	0h	異常 BEMF ロック スレッシュホールド (BEMF の期待値の %) BEMF 期待値 = MOTOR_BEMF_CONST × 速度の期待値 0h = 40% 1h = 45% 2h = 50% 3h = 55% 4h = 60% 5h = 65% 6h = 67.5% 7h = 70%
21-19	NO_MTR_THR	R/W	0h	モーターなしロック スレッシュホールド (BASE_CURRENT の %) 0h = 1% 1h = 2% 2h = 3% 3h = 4% 4h = 5% 5h = 7.5% 6h = 10% 7h = 20%

表 7-45. FAULT_CONFIG2 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
18-15	HW_LOCK_ILIMIT_MODE	R/W	0h	<p>ハードウェア ロック検出電流モード</p> <p>0h = ハードウェア ILIMIT ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲートドライバはトリステート</p> <p>1h = ハードウェア ILIMIT ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲートドライバはトリステート</p> <p>2h = ハードウェア ILIMIT ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲートドライバはローサイド ブレーキ モード (すべてのローサイド FET をターンオン)</p> <p>3h = ハードウェア ILIMIT ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲートドライバはローサイド ブレーキ モード (すべてのローサイド FET をターンオン)</p> <p>4h = LCK_RETRY 時間後、フォルトが自動的にクリアされる。リトライ回数は AUTO_RETRY_TIMES に制限される。リトライ回数が AUTO_RETRY_TIMES を超えると、フォルトがラッチされ、ゲートドライバはトリステートになる。</p> <p>5h = LCK_RETRY 時間後、フォルトが自動的にクリアされる。リトライ回数は AUTO_RETRY_TIMES に制限される。リトライ回数が AUTO_RETRY_TIMES を超えると、フォルトがラッチされ、ゲートドライバはトリステートになる。</p> <p>6h = LCK_RETRY 時間後、フォルトが自動的にクリアされる。リトライ回数は AUTO_RETRY_TIMES に制限される。リトライ回数が AUTO_RETRY_TIMES を超えると、フォルトがラッチされ、ゲートドライバはローサイド ブレーキ モード (すべてのローサイド FET をターンオン) になる。</p> <p>7h = LCK_RETRY 時間後、フォルトが自動的にクリアされる。リトライ回数は AUTO_RETRY_TIMES に制限される。リトライ回数が AUTO_RETRY_TIMES を超えると、フォルトがラッチされ、ゲートドライバはローサイド ブレーキ モード (すべてのローサイド FET をターンオン) になる。</p> <p>8h = ハードウェア ILIMIT ロック検出電流制限は通知のみ。何の動作も行われない。</p> <p>9h = ハードウェア ILIMIT ロック検出を無効化</p> <p>Ah = ハードウェア ILIMIT ロック検出を無効化</p> <p>Bh = ハードウェア ILIMIT ロック検出を無効化</p> <p>Ch = ハードウェア ILIMIT ロック検出を無効化</p> <p>Dh = ハードウェア ILIMIT ロック検出を無効化</p> <p>Eh = ハードウェア ILIMIT ロック検出を無効化</p> <p>Fh = ハードウェア ILIMIT ロック検出を無効化</p>
14-12	HW_LOCK_ILIMIT_DEG	R/W	0h	<p>ハードウェア ロック検出電流制限のグリッチ除去時間</p> <p>0h = グリッチ除去なし</p> <p>1h = 1µs</p> <p>2h = 2µs</p> <p>3h = 3µs</p> <p>4h = 4µs</p> <p>5h = 5µs</p> <p>6h = 6µs</p> <p>7h = 7µs</p>
11	VM_UV_OV_HYS	R/W	0h	<p>DC バス低電圧および過電圧自動復帰のヒステリシス</p> <p>0h = 0.5V (UV)、1V (OV)</p> <p>1h = 1V (UV)、2V (OV)</p>
10-8	MIN_VM_MOTOR	R/W	0h	<p>モーターを駆動するための DC バス低電圧</p> <p>0h = 無制限</p> <p>1h = 5.0V</p> <p>2h = 6.0V</p> <p>3h = 7.0V</p> <p>4h = 8.0V</p> <p>5h = 10.0V</p> <p>6h = 12.0V</p> <p>7h = 15.0V</p>

表 7-45. FAULT_CONFIG2 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
7	MIN_VM_MODE	R/W	0h	DC バス低電圧フォルト復帰モード 0h = 低電圧時にラッチ 1h = 電圧が許容範囲内に入ると自動的にクリア
6-4	MAX_VM_MOTOR	R/W	0h	モーターを駆動するための DC バス過電圧 0h = 無制限 1h = 10.0V 2h = 15.0V 3h = 22.0V 4h = 32.0V 5h = 40.0V 6h = 50.0V 7h = 60.0V
3	MAX_VM_MODE	R/W	0h	DC バス過電圧フォルト復帰モード 0h = 過電圧時にラッチ 1h = 電圧が許容範囲内に入ると自動的にクリア
2-0	AUTO_RETRY_TIMES	R/W	0h	自動リトライ回数。いずれかのフォルト モードが「リトライ」として設定されている場合にのみ、このフィールドは使用されます。 0h = 制限なし 1h = 2 2h = 3 3h = 5 4h = 7 5h = 10 6h = 15 7h = 20

7.8 RAM (揮発性) レジスタ・マップ

7.8.1 Fault_Status レジスタ

Fault_Status レジスタのメモリマップされたレジスタを、表 7-46 に示します。表 7-46 に記載されていないレジスタ オフセット アドレスは、すべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

表 7-46. FAULT_STATUS レジスタ

オフセット	略称	レジスタ名	セクション
E0h	GATE_DRIVER_FAULT_STATUS	フォルト ステータス レジスタ	セクション 7.8.1.1
E2h	CONTROLLER_FAULT_STATUS	フォルト ステータス レジスタ	セクション 7.8.1.2

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 7-47 に、このセクションでアクセス タイプに使用しているコードを示します。

表 7-47. Fault_Status のアクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み出し
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.8.1.1 GATE_DRIVER_FAULT_STATUS レジスタ (オフセット = E0h) [リセット = 0000000h]

GATE_DRIVER_FAULT_STATUS を表 7-48 に示します。

概略表に戻ります。

各種ゲートドライバ フォルトのステータス

表 7-48. GATE_DRIVER_FAULT_STATUS レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	DRIVER_FAULT	R	0h	ドライバ フォルト レジスタの論理和 0h = ゲートドライバ フォルト条件は未検出 1h = ゲートドライバ フォルト条件を検出済み
30	RESERVED	R	0h	予約済み
29	OTS_FAULT	R	0h	過熱フォルト 0h = 過熱警告 / シャットダウンは未検出 1h = 過熱警告 / シャットダウンを検出済み
28	OCP_VDS_FAULT	R	0h	過電流 VDS フォルト ステータス 0h = 過電流条件は未検出 1h = 過電流条件を検出済み
27	OCP_SNS_FAULT	R	0h	過電流検出フォルト ステータス 0h = 過電流条件は未検出 1h = 過電流条件を検出済み
26	BST_UV_FAULT	R	0h	ブートストラップ UV 保護ステータス 0h = VM で BST 低電圧条件は未検出 1h = VM で BST 低電圧条件を検出済み
25	GVDD_UV_FLT	R	0h	GVDD UV フォルト ステータス 0h = VM で GVDD 低電圧条件は未検出 1h = VM で GVDD 低電圧条件を検出済み
24	DRV_OFF	R	0h	DRV OFF ステータス 0h = DRV はオン 1h = DRVOff 状態を検出済み
23-0	RESERVED	R	0h	予約済み

7.8.1.2 CONTROLLER_FAULT_STATUS レジスタ (オフセット = E2h) [リセット = 0000000h]

CONTROLLER_FAULT_STATUS を表 7-49 に示します。

概略表に戻ります。

各種コントローラ フォルトのステータス

表 7-49. CONTROLLER_FAULT_STATUS レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	CONTROLLER_FAULT	R	0h	コントローラ フォルト ステータス レジスタの論理和
30	RESERVED	R	0h	予約済み
29	IPD_FREQ_FAULT	R	0h	IPD 周波数フォルトの表示
28	IPD_T1_FAULT	R	0h	IPD T1 フォルトの表示
27	RESERVED	R	0h	予約済み
26	BUS_CURRENT_LIMIT_STATUS	R	0h	バス電流制限のステータスの表示
25	RESERVED	R	0h	予約済み
24	MPET_BEMF_FAULT	R	0h	BEMF 定数測定中のエラーの表示
23	ABN_SPEED	R	0h	異常速度モーター ロック条件の表示
22	ABN_BEMF	R	0h	異常 BEMF モーター ロック条件の表示
21	NO_MTR	R	0h	モーターなしフォルトの表示
20	MTR_LCK	R	0h	モーター ロックの 1 つがトリガされたことの表示
19	LOCK_LIMIT	R	0h	ロック制限フォルトの表示
18	HW_LOCK_LIMIT	R	0h	ハードウェア ロック制限フォルトの表示
17	DCBUS_UNDER_VOLTAGE	R	0h	DC バス低電圧フォルトの表示
16	DCBUS_OVER_VOLTAGE	R	0h	DC バス過電圧フォルトの表示
15	SPEED_LOOP_SATURATION	R	0h	速度ループ飽和の表示
14	CURRENT_LOOP_SATURATION	R	0h	電流ループ飽和の表示
13-4	予約済み	R	0h	予約済み
3	WATCHDOG_FAULT	R	0h	ウォッチドッグ フォルトの表示
2	RESERVED	R	0h	予約済み
1	予約済み	R	0h	予約済み
0	RESERVED	R	0h	予約済み

7.8.2 Algorithm_Control レジスタ

Algorithm_Control レジスタのメモリマップされたレジスタを、表 7-50 に示します。表 7-50 に記載されていないレジスタ オフセット アドレスは、すべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

表 7-50. ALGORITHM_CONTROL レジスタ

オフセット	略称	レジスタ名	セクション
ECh	ALGO_DEBUG1	アルゴリズム制御レジスタ	セクション 7.8.2.1
EEh	ALGO_DEBUG2	アルゴリズム制御レジスタ	セクション 7.8.2.2
F0h	CURRENT_PI	使用されている電流 PI コントローラ	セクション 7.8.2.3
F2h	SPEED_PI	使用されている速度 PI コントローラ	セクション 7.8.2.4
F4h	DAC_1	DAC1 制御レジスタ	セクション 7.8.2.5

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 7-51 に、このセクションでアクセス タイプに使用しているコードを示します。

表 7-51. Algorithm_Control のアクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み取り
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.8.2.1 ALGO_DEBUG1 レジスタ (オフセット = ECh) [リセット = 0000000h]

ALGO_DEBUG1 を表 7-52 に示します。

概略表に戻ります。

デバッグ用アルゴリズム制御レジスタ

表 7-52. ALGO_DEBUG1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	SPEED_OVER_RIDE	W	0h	SPEED_MODE ビットを制御するために使用。 SPEED_OVER_RIDE = 「1」の場合、ユーザーは I2C シリアル インターフェイスを使用してデューティ コマンドを書き込むことができます。 0h = アナログ / PWM モードを使った SPEED_MODE 1h = DIGITAL_SPEED_CTRL を使った SPEED_MODE
30-16	DIGITAL_SPEED_CTRL	W	0h	I2C によるデジタル デューティ コマンド OVERRIDE = 1 の場合、SPEED_MODE は DIGITAL_SPEED_CTRL を使用します。
15	CLOSED_LOOP_DIS	W	0h	閉ループの無効化 0h = 閉ループを有効化 1h = 閉ループを無効化、開ループでのモーター整流
14	FORCE_ALIGN_EN	W	0h	アライン状態強制イネーブル 0h = アライン状態の強制を無効化。MTR_STARTUP がアラインまたはダブル アラインに設定されている場合、本デバイスはアライン状態から復帰します。 1h = アライン状態の強制を有効化。MTR_STARTUP がアラインまたはダブル アラインに設定されている場合、本デバイスはアライン状態にとどまります。
13	FORCE_SLOW_FIRST_CYCLE_EN	W	0h	「スロー ファースト サイクル」強制イネーブル 0h = 「スロー ファースト サイクル」状態の強制を無効化。 MTR_STARTUP が「スロー ファースト サイクル」に設定されている場合、本デバイスは「スロー ファースト サイクル」状態から復帰します。 1h = 「スロー ファースト サイクル」状態の強制を有効化。 MTR_STARTUP が「スロー ファースト サイクル」に設定されている場合、本デバイスは「スロー ファースト サイクル」状態にとどまります。
12	FORCE_IPD_EN	W	0h	IPD 強制イネーブル 0h = IPD 状態の強制を無効化。MTR_STARTUP が IPD に設定されている場合、本デバイスは IPD 状態から復帰します。 1h = IPD 状態の強制を有効化。MTR_STARTUP が IPD に設定されている場合、本デバイスは IPD 状態にとどまります。
11	FORCE_ISD_EN	W	0h	ISD 強制イネーブル 0h = ISD 状態の強制を無効化。ISD_EN がセットされている場合、本デバイスは ISD 状態から復帰します。 1h = ISD 状態の強制を有効化。ISD_EN がセットされている場合、本デバイスは ISD 状態にとどまります。
10	FORCE_ALIGN_ANGLE_SRC_SEL	W	0h	アライン角の状態を強制する際の根拠の選択 0h = ALIGN_ANGLE によって設定されたアライン角を強制 1h = FORCED_ALIGN_ANGLE によって設定されたアライン角を強制
9-0	RESERVED	W	0h	予約済み

7.8.2.2 ALGO_DEBUG2 レジスタ (オフセット = EEh) [リセット = 0000000h]

ALGO_DEBUG2 を表 7-53 に示します。

概略表に戻ります。

デバッグ用アルゴリズム制御レジスタ

表 7-53. ALGO_DEBUG2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	RESERVED	W	0h	予約済み
30-28	FORCE_RECIRCULATE_STOP_SECTOR	W	0h	モーター停止強制条件中に、特定のセクタで還流を行うために使用 0h = 停止条件の前の最後のセクタ 1h = セクタ 1 2h = セクタ 2 3h = セクタ 3 4h = セクタ 4 5h = セクタ 5 6h = セクタ 6 7h = 停止条件の前の最後のセクタ
27	FORCE_RECIRCULATE_STOP_EN	W	0h	還流停止強制イネーブル 0h = 還流停止強制を有効化 1h = 還流停止強制を無効化
26	CURRENT_LOOP_DIS	W	0h	FORCE_VD_CURRENT_LOOP_DIS と FORCE_VQ_CURRENT_LOOP_DIS を制御するために使用。 CURRENT_LOOP_DIS = 「1」の場合、電流ループと速度ループを無効化 0h = 電流ループを有効化 1h = 電流ループを無効化
25-16	FORCE_VD_CURRENT_LOOP_DIS	W	0h	電流ループと速度ループが無効化されている際の Vd の設定。 CURRENT_LOOP_DIS = 0b1 の場合、 FORCE_VD_CURRENT_LOOP_DIS によって Vd を設定します。 mdRef = FORCE_VD_CURRENT_LOOP_DIS / 500 (FORCE_VD_CURRENT_LOOP_DIS < 500 の場合) (FORCE_VD_CURRENT_LOOP_DIS - 1024) / 500 (FORCE_VD_CURRENT_LOOP_DIS > 524 の場合) 有効な値: 0~500 と 524~1024
15-6	FORCE_VQ_CURRENT_LOOP_DIS	W	0h	電流ループと速度ループが無効化されている際の Vq の設定 CURRENT_LOOP_DIS = 0b1 の場合、 FORCE_VQ_CURRENT_LOOP_DIS によって Vq を設定します。 mqRef = FORCE_VQ_CURRENT_LOOP_DIS / 500 (FORCE_VQ_CURRENT_LOOP_DIS < 500 の場合) (FORCE_VQ_CURRENT_LOOP_DIS - 1024) / 500 (FORCE_VQ_CURRENT_LOOP_DIS > 524 の場合) 有効な値: 0~500 と 524~1024
5	MPET_CMD	W	0h	1 に設定すると、モーター パラメータ測定ルーチンが開始されます。
4	予約済み	W	0h	予約済み
3	予約済み	W	0h	予約済み
2	MPET_KE	W	0h	モーター パラメータ測定ルーチン中のモーター BEMF 定数測定の有効化 0h = モーター パラメータ測定ルーチン中のモーター BEMF 定数測定を無効化 1h = モーター パラメータ測定ルーチン中のモーター BEMF 定数測定を有効化
1	MPET_MECH	W	0h	モーター パラメータ測定ルーチン中のモーター機械的パラメータ測定の有効化 0h = モーター パラメータ測定ルーチン中のモーター機械的パラメータ測定を無効化 1h = モーター パラメータ測定ルーチン中のモーター機械的パラメータ測定を有効化

表 7-53. ALGO_DEBUG2 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
0	MPET_WRITE_SHADOW	W	0h	1 に設定すると、測定パラメータがシャドウ レジスタに書き込まれます。

7.8.2.3 CURRENT_PI レジスタ (オフセット = F0h) [リセット = 00000000h]

CURRENT_PI を表 7-54 に示します。

[概略表](#)に戻ります。

使用されている電流 PI コントローラ

表 7-54. CURRENT_PI レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-16	CURRENT_LOOP_KI	R	0h	電流ループ ki の 10 ビット CURR_LOOP_KI と同じ倍率
15-0	CURRENT_LOOP_KP	R	0h	電流ループ kp の 10 ビット CURR_LOOP_KP と同じ倍率

7.8.2.4 SPEED_PI レジスタ (オフセット = F2h) [リセット = 00000000h]

SPEED_PI を表 7-55 に示します。

[概略表](#)に戻ります。

使用されている速度 PI コントローラ

表 7-55. SPEED_PI レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-16	SPEED_LOOP_KI	R	0h	速度ループ ki の 10 ビット SPD_LOOP_KI と同じ倍率
15-0	SPEED_LOOP_KP	R	0h	速度ループ kp の 10 ビット SPD_LOOP_KP と同じ倍率

7.8.2.5 DAC_1 レジスタ (オフセット = F4h) [リセット = 00000000h]

DAC_1 を表 7-56 に示します。

[概略表](#)に戻ります。

DAC1 制御レジスタ

表 7-56. DAC_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-21	予約済み	R	0h	予約済み
20-17	DACOUT1_ENUM_SCALING	W	0h	DACOUT1 の増倍率 DACOUT1_VAR_ADDR に含まれるアドレスから抽出されたアルゴリズム変数と 2 ^{DACOUT1_ENUM_SCALING} を乗算した値 DACOUT1_SCALING がゼロの場合にのみ、DACOUT1_ENUM_SCALING は効力を生じます。
16-13	DACOUT1_SCALING	W	0h	DACOUT1 スケーリング係数 DACOUT1_VAR_ADDR に含まれるアドレスから抽出されたアルゴリズム変数と DACOUT1_SCALING / 8 を乗算した値実際の電圧は DACOUT1_UNIPOLAR に依存します。 DACOUT1_UNIPOLAR = 1 の場合、0V == アルゴリズム変数 * DACOUT1_SCALING / 8 の 0pu、3V == アルゴリズム変数 * DACOUT1_SCALING / 8 の 1pu DACOUT1_UNIPOLAR = 0 の場合、0V == アルゴリズム変数 * DACOUT1_SCALING / 8 の -1pu、3V == アルゴリズム変数 * DACOUT1_SCALING / 8 の 1pu 0h = s Enum の最大値が 31 であるとして処理 1h = 1/8 2h = 2/8 3h = 3/8 4h = 4/8 5h = 5/8 6h = 6/8 7h = 7/8 8h = 8/8 9h = 9/8 Ah = 10/8 Bh = 11/8 Ch = 12/8 Dh = 13/8 Eh = 14/8 Fh = 15/8
12	DACOUT1_UNIPOLAR	W	0h	DACOUT1 の出力を設定 DACOUT1_UNIPOLAR = 1 の場合、0V == アルゴリズム変数 * DACOUT1_SCALING / 16 の 0pu、3V == アルゴリズム変数 * DACOUT1_SCALING / 16 の 1pu DACOUT1_UNIPOLAR = 0 の場合、0V == アルゴリズム変数 * DACOUT1_SCALING / 16 の -1pu、3V == アルゴリズム変数 * DACOUT1_SCALING / 16 の 1pu 0h = バイポーラ (1.5V のオフセット) 1h = ユニポーラ (オフセットなし)
11-0	DACOUT1_VAR_ADDR	R/W	0h	監視対象の変数の 12 ビット アドレス

7.8.3 System_Status レジスタ

System_Status レジスタのメモリマップされたレジスタを、表 7-57 に示します。表 7-57 に記載されていないレジスタ オフセット アドレスは、すべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

表 7-57. SYSTEM_STATUS レジスタ

オフセット	略称	レジスタ名	セクション
E4h	ALGO_STATUS	システム ステータス レジスタ	セクション 7.8.3.1
E6h	MTR_PARAMS	システム ステータス レジスタ	セクション 7.8.3.2
E8h	ALGO_STATUS_MPET	システム ステータス レジスタ	セクション 7.8.3.3

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 7-58 に、このセクションでアクセス タイプに使用しているコードを示します。

表 7-58. System_Status のアクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み出し
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.8.3.1 ALGO_STATUS レジスタ (オフセット = E4h) [リセット = 00000000h]

ALGO_STATUS を表 7-59 に示します。

[概略表](#)に戻ります。

各種システムおよびアルゴリズム パラメータのステータス

表 7-59. ALGO_STATUS レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-16	VOLT_MAG	R	0h	適用される変調インデックスを示す 16 ビット値 適用される変調インデックス = VOLT_MAG * 100 / 32768%
15-4	DUTY_CMD	R	0h	PWM / アナログ モードでデコードされたデューティ コマンドを示す 12 ビット値 DUTY_CMD (%) = DUTY_CMD / 4096 * 100%
3	予約済み	R	0h	予約済み
2	SYS_ENABLE_FLAG	R	0h	1 は GUI がレジスタを制御できることを示します。 0 は GUI がシャドウ メモリからデフォルト パラメータをコピーしている最中であることを示します。
1-0	予約済み	R	0h	予約済み

7.8.3.2 MTR_PARAMS レジスタ (オフセット = E6h) [リセット = 00000000h]

MTR_PARAMS を表 7-60 に示します。

[概略表](#)に戻ります。

各種モーター パラメータのステータス

表 7-60. MTR_PARAMS レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-24	RESERVED	R	0h	予約済み
23-16	MOTOR_BEMF_CONST	R	0h	BEMF 定数の測定値を示す 8 ビット値
15~8	予約済み	R	0h	予約済み
7-0	RESERVED	R	0h	予約済み

7.8.3.3 ALGO_STATUS_MPET レジスタ (オフセット = E8h) [リセット = 00000000h]

ALGO_STATUS_MPET を表 7-61 に示します。

[概略表](#)に戻ります。

各種 MPET パラメータのステータス

表 7-61. ALGO_STATUS_MPET レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	RESERVED	R	0h	予約済み
30	RESERVED	R	0h	予約済み
29	MPET_KE_STATUS	R	0h	BEMF 定数測定の状態を示します。
28	MPET_MECH_STATUS	R	0h	機械的パラメータ測定の状態を示します。
27-24	MPET_PWM_FREQ	R	0h	BEMF 定数測定中に使用される PWM 周波数を示す 4 ビット値
23-0	RESERVED	R	0h	予約済み

7.8.4 Device_Control レジスタ

Device_Control レジスタのメモリマップされたレジスタを、表 7-62 に示します。表 7-62 に記載されていないレジスタ オフセット アドレスはすべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

表 7-62. DEVICE_CONTROL レジスタ

オフセット	略称	レジスタ名	セクション
EAh	ALGO_CTRL1	デバイス制御レジスタ	セクション 7.8.4.1

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 7-63 に、このセクションでアクセス タイプに使用しているコードを示します。

表 7-63. Device_Control のアクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み取り
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.8.4.1 ALGO_CTRL1 レジスタ (オフセット = EAh) [リセット = 00000000h]

ALGO_CTRL1 を表 7-64 に示します。

[概略表](#)に戻ります。

制御設定

表 7-64. ALGO_CTRL1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31	EEPROM_WRT	R/W	0h	設定を EEPROM に書き込みます。
30	EEPROM_READ	R/W	0h	デフォルト設定を EEPROM から読み出します。
29	CLR_FLT	W	0h	すべてのフォルトをクリアします。
28	CLR_FLT_RETRY_COUNT	W	0h	フォルト リトライ回数をクリアします。
27-20	EEPROM_WRITE_ACCESS_KEY	W	0h	EEPROM 書き込みアクセス キー
19-11	FORCED_ALIGN_ANGLE	W	0h	強制アライン状態 (FORCE_ALIGN_EN = 1) 中に使用される 9 ビット値 (単位:度)。適用される角度 = FORCED_ALIGN_ANGLE % 360deg
10	WATCHDOG_TICKLE	W	0h	I2C モードでウォッチドッグをティックルするための RAM ビット。EXT_WD_CONFIG ごとに、外部コントローラはこのビットを 1b に書き込む必要があります。MCF8329 はこのビットを 0b にリセットします。
9-0	FLUX_MODE_REFERENCE	W	0h	モーターが閉ループで動作している際の ID リファレンス (BASE_CURRENT の %) を設定 $idRef = (FLUX_MODE_REFERENCE/500) * BASE_CURRENT$ (FLUX_MODE_REFERENCE < 500 の場合) $idRef = (FLUX_MODE_REFERENCE - 1024)/500 * BASE_CURRENT$ (FLUX_MODE_REFERENCE > 524 の場合) 有効な値は 0~500 と 524~1024

7.8.5 Algorithm_Variables レジスタ

Algorithm_Variables レジスタのメモリマップされたレジスタを、表 7-65 に示します。表 7-65 に記載されていないレジスタ オフセット アドレスはすべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

表 7-65. ALGORITHM_VARIABLES レジスタ

オフセット	略称	レジスタ名	セクション
196h	ALGORITHM_STATE	電流アルゴリズム状態レジスタ	セクション 7.8.5.1
19Ch	FG_SPEED_FDBK	FG 速度帰還レジスタ	セクション 7.8.5.2
40Eh	BUS_CURRENT	DC バス電流計算値レジスタ	セクション 7.8.5.3
43Ch	PHASE_CURRENT_A	位相 A 測定電流レジスタ	セクション 7.8.5.4
43Eh	PHASE_CURRENT_B	位相 B 測定電流レジスタ	セクション 7.8.5.5
440h	PHASE_CURRENT_C	位相 C 測定電流レジスタ	セクション 7.8.5.6
450h	CSA_GAIN_FEEDBACK	CSA ゲイン レジスタ	セクション 7.8.5.7
458h	VOLTAGE_GAIN_FEEDBACK	電圧ゲイン レジスタ	セクション 7.8.5.8
45Ch	VM_VOLTAGE	VM 電圧レジスタ	セクション 7.8.5.9
460h	PHASE_VOLTAGE_VA	位相 A 電圧レジスタ	セクション 7.8.5.10
462h	PHASE_VOLTAGE_VB	位相 B 電圧レジスタ	セクション 7.8.5.11
464h	PHASE_VOLTAGE_VC	位相 C 電圧レジスタ	セクション 7.8.5.12
4AAh	SIN_COMMUTATION_ANGLE	整流角の正弦	セクション 7.8.5.13
4ACh	COS_COMMUTATION_ANGLE	整流角の余弦	セクション 7.8.5.14
4CCh	IALPHA	IALPHA 電流レジスタ	セクション 7.8.5.15
4CEh	IBETA	IBETA 電流レジスタ	セクション 7.8.5.16
4D0h	VALPHA	VALPHA 電圧レジスタ	セクション 7.8.5.17
4D2h	VBETA	VBETA 電圧レジスタ	セクション 7.8.5.18
4DCh	ID	D 軸電流測定値レジスタ	セクション 7.8.5.19
4DEh	IQ	Q 軸電流測定値レジスタ	セクション 7.8.5.20
4E0h	VD	VD 電圧レジスタ	セクション 7.8.5.21
4E2h	VQ	VQ 電圧レジスタ	セクション 7.8.5.22
51Ah	IQ_REF_ROTOR_ALIGN	アライン電流リファレンス	セクション 7.8.5.23
532h	SPEED_REF_OPEN_LOOP	開ループ速度レジスタ	セクション 7.8.5.24
542h	IQ_REF_OPEN_LOOP	開ループ電流リファレンス	セクション 7.8.5.25
5D0h	SPEED_REF_CLOSED_LOOP	速度リファレンス レジスタ	セクション 7.8.5.26
60Ah	ID_REF_CLOSED_LOOP	D 軸電流ループ リファレンス レジスタ	セクション 7.8.5.27
60Ch	IQ_REF_CLOSED_LOOP	Q 軸電流ループ リファレンス レジスタ	セクション 7.8.5.28
6B0h	ISD_STATE	ISD 状態レジスタ	セクション 7.8.5.29
6BAh	ISD_SPEED	ISD 速度レジスタ	セクション 7.8.5.30
6E4h	IPD_STATE	IPD 状態レジスタ	セクション 7.8.5.31
71Ah	IPD_ANGLE	IPD 角度計算値レジスタ	セクション 7.8.5.32
75Ch	ED	BEMF EQ 推定値レジスタ	セクション 7.8.5.33
75Eh	EQ	BEMF ED 推定値レジスタ	セクション 7.8.5.34
76Eh	SPEED_FDBK	速度帰還レジスタ	セクション 7.8.5.35
774h	THETA_EST	回転子位置推定値レジスタ	セクション 7.8.5.36

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 7-66 に、このセクションでアクセス タイプに使用しているコードを示します。

表 7-66. Algorithm_Variables のアクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み出し
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.8.5.1 ALGORITHM_STATE レジスタ (オフセット = 196h) [リセット = 0000h]

ALGORITHM_STATE を表 7-67 に示します。

[概略表](#)に戻ります。

電流アルゴリズム状態レジスタ

表 7-67. ALGORITHM_STATE レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15~0	ALGORITHM_STATE	R	0h	デバイスの現在の状態を示す 16 ビット値 0h = MOTOR_IDLE 1h = MOTOR_ISD 2h = MOTOR_TRISTATE 3h = MOTOR_BRAKE_ON_START 4h = MOTOR_IPD 5h = MOTOR_SLOW_FIRST_CYCLE 6h = MOTOR_ALIGN 7h = MOTOR_OPEN_LOOP 8h = MOTOR_CLOSED_LOOP_UNALIGNED 9h = MOTOR_CLOSED_LOOP_ALIGNED Ah = MOTOR_CLOSED_LOOP_ACTIVE_BRAKING Bh = MOTOR_SOFT_STOP Ch = MOTOR_RECIRCULATE_STOP Dh = MOTOR_BRAKE_ON_STOP Eh = MOTOR_FAULT Fh = MOTOR_MPET_MOTOR_STOP_CHECK 10h = MOTOR_MPET_MOTOR_STOP_WAIT 11h = MOTOR_MPET_MOTOR_BRAKE 12h = MOTOR_MPET_ALGORITHM_PARAMETERS_INIT 13h = MOTOR_MPET_RL_MEASURE 14h = MOTOR_MPET_KE_MEASURE 15h = MOTOR_MPET_STALL_CURRENT_MEASURE 16h = MOTOR_MPET_TORQUE_MODE 17h = MOTOR_MPET_DONE 18h = MOTOR_MPET_FAULT

7.8.5.2 FG_SPEED_FDBK レジスタ (オフセット = 19Ch) [リセット = 00000000h]

FG_SPEED_FDBK を表 7-68 に示します。

[概略表](#)に戻ります。

FG からの速度帰還

表 7-68. FG_SPEED_FDBK レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	FG_SPEED_FDBK	R	0h	回転子速度の推定値の絶対値を示す 32 ビット符号なし値 推定速度 = (FG_SPEED_FDBK / 2 ²⁷) * MAXIMUM_SPEED_HZ

7.8.5.3 BUS_CURRENT レジスタ (オフセット = 40Eh) [リセット = 00000000h]

BUS_CURRENT を表 7-69 に示します。

[概略表](#)に戻ります。

供給電流計算値レジスタ

表 7-69. BUS_CURRENT レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	BUS_CURRENT	R	0h	バス電流を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $I_{Bus} = (BUS_CURRENT / 2^{27}) * Base_Current / (2^{CSA_GAIN_FEEDBACK})$

7.8.5.4 PHASE_CURRENT_A レジスタ (オフセット = 43Ch) [リセット= 0000000h]

PHASE_CURRENT_A を表 7-70 に示します。

[概略表](#)に戻ります。

位相 A 電流測定値レジスタ

表 7-70. PHASE_CURRENT_A レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	PHASE_CURRENT_A	R	0h	位相 A 電流の測定値を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $I_a = (\text{PHASE_CURRENT_A} / 2^{27}) * \text{Base_Current} / (2^{\text{CSA_GAIN_FEEDBACK}})$

7.8.5.5 PHASE_CURRENT_B レジスタ (オフセット = 43Eh) [リセット= 0000000h]

PHASE_CURRENT_B を表 7-71 に示します。

[概略表](#)に戻ります。

位相 B 電流測定値レジスタ

表 7-71. PHASE_CURRENT_B レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	PHASE_CURRENT_B	R	0h	位相 B 電流の測定値を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $IB = (PHASE_CURRENT_B / 2^{27}) * Base_Current / (2^{CSA_GAIN_FEEDBACK})$

7.8.5.6 PHASE_CURRENT_C レジスタ (オフセット = 440h) [リセット= 0000000h]

PHASE_CURRENT_C を表 7-72 に示します。

[概略表](#)に戻ります。

位相 C 電流測定値レジスタ

表 7-72. PHASE_CURRENT_C レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	PHASE_CURRENT_C	R	0h	位相 C 電流の測定値を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $IC = (PHASE_CURRENT_C / 2^{27}) * Base_Current / (2^{CSA_GAIN_FEEDBACK})$

7.8.5.7 CSA_GAIN_FEEDBACK レジスタ (オフセット = 450h) [リセット = 0000h]

CSA_GAIN_FEEDBACK を表 7-73 に示します。

[概略表](#)に戻ります。

CSA ゲイン レジスタ

表 7-73. CSA_GAIN_FEEDBACK レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15~0	CSA_GAIN_FEEDBACK	R	0h	電流検出ゲインを示す 16 ビット値 0h = 40V/V 1h = 20V/V 2h = 10V/V 3h = 5V/V

7.8.5.8 VOLTAGE_GAIN_FEEDBACK レジスタ (オフセット = 458h) [リセット = 0000h]

VOLTAGE_GAIN_FEEDBACK を表 7-74 に示します。

[概略表](#)に戻ります。

電圧ゲイン レジスタ

表 7-74. VOLTAGE_GAIN_FEEDBACK レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15~0	VOLTAGE_GAIN_FEEDBACK	R	0h	電圧ゲインを示す 16 ビット値 0h = 15V 1h = 30V 2h = 60V

7.8.5.9 VM_VOLTAGE レジスタ (オフセット = 45Ch) [リセット = 0000000h]

VM_VOLTAGE を表 7-75 に示します。

[概略表](#)に戻ります。

電源電圧レジスタ

表 7-75. VM_VOLTAGE レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	VM_VOLTAGE	R	0h	DC バス電圧を示す 32 ビット値。 DC バス電圧 = VM_VOLTAGE * 60 / 2 ²⁷

7.8.5.10 PHASE_VOLTAGE_VA レジスタ (オフセット = 460h) [リセット = 00000000h]

PHASE_VOLTAGE_VA を表 7-76 に示します。

[概略表](#)に戻ります。

位相 A 電圧レジスタ

表 7-76. PHASE_VOLTAGE_VA レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	PHASE_VOLTAGE_VA	R	0h	ISD 中の位相電圧 Va を示す 32 ビット値 位相 A 電圧 = PHASE_VOLTAGE_VA * 60 / (sqrt(3) * 2 ²⁷)

7.8.5.11 PHASE_VOLTAGE_VB レジスタ (オフセット = 462h) [リセット = 0000000h]

PHASE_VOLTAGE_VB を表 7-77 に示します。

[概略表](#)に戻ります。

位相 B 電圧レジスタ

表 7-77. PHASE_VOLTAGE_VB レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	PHASE_VOLTAGE_VB	R	0h	ISD 中の位相電圧 Vb を示す 32 ビット値 位相 B 電圧 = PHASE_VOLTAGE_VB * 60 / (sqrt(3) * 2 ²⁷)

7.8.5.12 PHASE_VOLTAGE_VC レジスタ (オフセット = 464h) [リセット = 0h]

PHASE_VOLTAGE_VC を表 7-78 に示します。

[概略表](#)に戻ります。

位相 C 電圧レジスタ

表 7-78. PHASE_VOLTAGE_VC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
2	PHASE_VOLTAGE_VC	R	0h	ISD 中の位相電圧 V _c を示す 32 ビット値 位相 C 電圧 = PHASE_VOLTAGE_VC * 60 / (sqrt(3) * 2 ²⁷)
1-0	予約済み	R	0h	

7.8.5.13 SIN_COMMUTATION_ANGLE レジスタ (オフセット = 4AAh) [リセット= 0000000h]

SIN_COMMUTATION_ANGLE を表 7-79 に示します。

[概略表](#)に戻ります。

整流角の正弦

表 7-79. SIN_COMMUTATION_ANGLE レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	SIN_COMMUTATION_ANGLE	R	0h	整流角の正弦を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 SinCommutationAngle = (SIN_COMMUTATION_ANGLE / 2 ²⁷)

7.8.5.14 COS_COMMUTATION_ANGLE レジスタ (オフセット = 4ACh) [リセット = 0000000h]

COS_COMMUTATION_ANGLE を表 7-80 に示します。

[概略表](#)に戻ります。

整流角の余弦

表 7-80. COS_COMMUTATION_ANGLE レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	COS_COMMUTATION_ANGLE	R	0h	整流角の余弦を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $\text{CosCommutationAngle} = (\text{COS_COMMUTATION_ANGLE} / 2^{27})$

7.8.5.15 IALPHA レジスタ (オフセット = 4CCh) [リセット= 0000000h]

IALPHA を表 7-81 に示します。

[概略表](#)に戻ります。

IALPHA 電流レジスタ

表 7-81. IALPHA レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	IALPHA	R	0h	IALPHA の計算値を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $I_{\text{Alpha}} = (\text{IALPHA} / 2^{27}) * \text{Base_Current} / (2^{\text{CSA_GAIN_FEEDBACK}})$

7.8.5.16 IBETA レジスタ (オフセット = 4CEh) [リセット = 00000000h]

IBETA を表 7-82 に示します。

[概略表](#)に戻ります。

IBETA 電流レジスタ

表 7-82. IBETA レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	IBETA	R	0h	IBETA の計算値を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $IBeta = (IBETA / 2^{27}) * Base_Current / (2^{CSA_GAIN_FEEDBACK})$

7.8.5.17 VALPHA レジスタ (オフセット = 4D0h) [リセット = 00000000h]

VALPHA を表 7-83 に示します。

[概略表](#)に戻ります。

VALPHA 電圧レジスタ

表 7-83. VALPHA レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	VALPHA	R	0h	VALPHA の計算値を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $V_{Alpha} = (VALPHA / 2^{27}) * 60 / \text{sqrt}(3)$

7.8.5.18 VBETA レジスタ (オフセット = 4D2h) [リセット = 00000000h]

VBETA を表 7-84 に示します。

[概略表](#)に戻ります。

VBETA 電圧レジスタ

表 7-84. VBETA レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	VBETA	R	0h	VBETA の計算値を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $VBeta = (VBETA / 2^{27}) * 60 / \text{sqrt}(3)$

7.8.5.19 ID レジスタ (オフセット = 4DCh) [リセット= 00000000h]

ID を表 7-85 に示します。

[概略表](#)に戻ります。

D 軸電流測定値レジスタ

表 7-85. ID レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	ID	R	0h	ID の推定値を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $Id = (ID / 2^{27}) * Base_Current / (2^{CSA_GAIN_FEEDBACK})$

7.8.5.20 IQ レジスタ (オフセット = 4DEh) [リセット= 00000000h]

IQ を表 [7-86](#) に示します。

[概略表](#)に戻ります。

Q 軸電流測定値レジスタ

表 7-86. IQ レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	IQ	R	0h	Iq の推定値を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $Iq = (IQ / 2^{27}) * Base_Current / (2^{CSA_GAIN_FEEDBACK})$

7.8.5.21 VD レジスタ (オフセット = 4E0h) [リセット = 00000000h]

VD を表 7-87 に示します。

[概略表](#)に戻ります。

VD 電圧レジスタ

表 7-87. VD レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	VD	R	0h	印加される Vd を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $Vd = (VD / 2^{27}) * 60 / \text{sqrt}(3)$

7.8.5.22 VQ レジスタ (オフセット = 4E2h) [リセット = 00000000h]

VQ を表 7-88 に示します。

[概略表](#)に戻ります。

VQ 電圧レジスタ

表 7-88. VQ レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	VQ	R	0h	印加される Vq を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $Vq = (VQ / 2^{27}) * 60 / \text{sqrt}(3)$

7.8.5.23 IQ_REF_ROTATOR_ALIGN レジスタ (オフセット = 51Ah) [リセット = 00000000h]

IQ_REF_ROTATOR_ALIGN を表 7-89 に示します。

[概略表](#)に戻ります。

アライン電流リファレンス

表 7-89. IQ_REF_ROTATOR_ALIGN レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	IQ_REF_ROTATOR_ALIGN	R	0h	アライン電流リファレンスを示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $IqRefRotorAlign = (IQ_REF_ROTATOR_ALIGN / 2^{27}) * Base_Current / (2^{CSA_GAIN_FEEDBACK})$

7.8.5.24 SPEED_REF_OPEN_LOOP レジスタ (オフセット = 532h) [リセット = 00000000h]

SPEED_REF_OPEN_LOOP を表 7-90 に示します。

[概略表](#)に戻ります。

モーターが閉ループに遷移する際の速度

表 7-90. SPEED_REF_OPEN_LOOP レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	SPEED_REF_OPEN_LOOP	R	0h	開ループ速度を示す 32 ビット符号付き値。この値は、OUTA-OUTB-OUTC の場合は正、OUTA-OUTC-OUTB の場合は負の数であり、2 の補数で表されます。 $\text{OpenLoopSpeedRef} = (\text{SPEED_REF_OPEN_LOOP} / 2^{27}) * \text{max_Speed (Hz)}$

7.8.5.25 IQ_REF_OPEN_LOOP レジスタ (オフセット = 542h) [リセット= 0000000h]

IQ_REF_OPEN_LOOP を表 7-91 に示します。

[概略表](#)に戻ります。

開ループ電流リファレンス

表 7-91. IQ_REF_OPEN_LOOP レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	IQ_REF_OPEN_LOOP	R	0h	開ループ電流リファレンスを示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $IqRefOpenLoop = (IQ_REF_OPEN_LOOP / 2^{27}) * Base_Current / (2^{CSA_GAIN_FEEDBACK})$

7.8.5.26 SPEED_REF_CLOSED_LOOP レジスタ (オフセット = 5D0h) [リセット = 0000000h]

SPEED_REF_CLOSED_LOOP を表 7-92 に示します。

[概略表](#)に戻ります。

速度リファレンス レジスタ

表 7-92. SPEED_REF_CLOSED_LOOP レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	SPEED_REF_CLOSED_LOOP	R	0h	閉ループのリファレンスを示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 速度制御モードでは、閉ループの速度リファレンス (Hz) = $(\text{SPEED_REF_CLOSED_LOOP} / 2^{27}) * \text{MAX_SPEED (Hz)}$ 電力制御モードでは、閉ループの電力リファレンス (W) = $(\text{SPEED_REF_CLOSED_LOOP} / 2^{27}) * \text{MAX_POWER (W)}$ 電流制御モードでは、閉ループの IQ 電流リファレンス (A) = $(\text{SPEED_REF_CLOSED_LOOP} / 2^{27}) * \text{Base_Current} / (2^{\text{CSA_GAIN_FEEDBACK}})$

7.8.5.27 ID_REF_CLOSED_LOOP レジスタ (オフセット = 60Ah) [リセット = 0000000h]

ID_REF_CLOSED_LOOP を表 7-93 に示します。

[概略表](#)に戻ります。

電流ループ リファレンス レジスタ

表 7-93. ID_REF_CLOSED_LOOP レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	ID_REF_CLOSED_LOOP	R	0h	磁束ループの Id_ref を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $\text{IdRefClosedLoop} = (\text{ID_REF_CLOSED_LOOP} / 2^{27}) * \text{Base_Current} / (2^{\text{CSA_GAIN_FEEDBACK}})$

7.8.5.28 IQ_REF_CLOSED_LOOP レジスタ (オフセット = 60Ch) [リセット = 00000000h]

IQ_REF_CLOSED_LOOP を表 7-94 に示します。

[概略表](#)に戻ります。

電流ループ リファレンス レジスタ

表 7-94. IQ_REF_CLOSED_LOOP レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	IQ_REF_CLOSED_LOOP	R	0h	トルクループの Iq_ref を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $IqRefClosedLoop = (IQ_REF_CLOSED_LOOP / 2^{27}) * Base_Current / (2^{CSA_GAIN_FEEDBACK})$

7.8.5.29 ISD_STATE レジスタ (オフセット = 6B0h) [リセット = 0000h]

ISD_STATE を表 7-95 に示します。

[概略表](#)に戻ります。

ISD 状態レジスタ

表 7-95. ISD_STATE レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15~0	ISD_STATE	R	0h	現在の ISD 状態を示す 16 ビット値 0h = ISD_INIT 1h = ISD_MOTOR_STOP_CHECK 2h = ISD_ESTIM_INIT 3h = ISD_RUN_MOTOR_CHECK 4h = ISD_MOTOR_DIRECTION_CHECK 5h = ISD_COMPLETE 6h = ISD_FAULT

7.8.5.30 ISD_SPEED レジスタ (オフセット = 6BAh) [リセット = 00000000h]

ISD_SPEED を表 7-96 に示します。

[概略表](#)に戻ります。

ISD 速度レジスタ

表 7-96. ISD_SPEED レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	ISD_SPEED	R	0h	ISD 状態中の速度の絶対値の計算値を示す 32 ビット値 Isd 速度 = (ISD_SPEED / 2 ²⁷) * max_Speed (Hz)

7.8.5.31 IPD_STATE レジスタ (オフセット = 6E4h) [リセット = 0000h]

IPD_STATE を表 7-97 に示します。

[概略表](#)に戻ります。

IPD 状態レジスタ

表 7-97. IPD_STATE レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15~0	IPD_STATE	R	0h	現在の IPD 状態を示す 16 ビット値 0h = IPD_INIT 1h = IPD_VECTOR_CONFIG 2h = IPD_RUN 3h = IPD_SLOW_RISE_CLOCK 4h = IPD_SLOW_FALL_CLOCK 5h = IPD_WAIT_CURRENT_DECAY 6h = IPD_GET_TIMES 7h = IPD_SET_NEXT_VECTOR 8h = IPD_CALC_SECTOR_RISE 9h = IPD_CALC_ROTOR_POSITION Ah = IPD_CALC_ANGLE Bh = IPD_COMPLETE Ch = IPD_FAULT

7.8.5.32 IPD_ANGLE レジスタ (オフセット = 71Ah) [リセット = 00000000h]

IPD_ANGLE を表 7-98 に示します。

[概略表](#)に戻ります。

IPD 角度計算値レジスタ

表 7-98. IPD_ANGLE レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	IPD_ANGLE	R	0h	IPD 角度の測定値を示す 32 ビット値 $\text{IpdAngle} = (\text{IPD_ANGLE} / 2^{27}) * 360$ (度)

7.8.5.33 ED レジスタ (オフセット = 75Ch) [リセット = 0000000h]

ED を表 7-99 に示します。

[概略表](#)に戻ります。

BEMF EQ 推定値レジスタ

表 7-99. ED レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	ED	R	0h	ED の推定値を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 $Ed = (ED / 2^{27}) * 60 / \text{sqrt}(3)$

7.8.5.34 EQ レジスタ (オフセット = 75Eh) [リセット = 0000000h]

EQ を表 7-100 に示します。

[概略表](#)に戻ります。

BEMF ED 推定値レジスタ

表 7-100. EQ レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	EQ	R	0h	EQ の推定値を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 Eq = (EQ / 2 ²⁷) * 60 / sqrt(3)

7.8.5.35 SPEED_FDBK レジスタ (オフセット = 76Eh) [リセット = 0000000h]

SPEED_FDBK を表 7-101 に示します。

[概略表](#)に戻ります。

速度帰還レジスタ

表 7-101. SPEED_FDBK レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	SPEED_FDBK	R	0h	回転子速度の推定値を示す 32 ビット符号付き値。この値は、OUTA-OUTB-OUTC の場合は正、OUTA-OUTC-OUTB の場合は負の数であり、2 の補数で表されます。 推定速度 = (SPEED_FDBK / 2 ²⁷) * MAXIMUM_SPEED_HZ

7.8.5.36 THETA_EST レジスタ (オフセット = 774h) [リセット = 0000000h]

THETA_EST を表 7-102 に示します。

[概略表](#)に戻ります。

回転子位置推定値レジスタ

表 7-102. THETA_EST レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
31-0	THETA_EST	R	0h	回転子角度の推定値を示す 32 ビット符号付き値。負の数は 2 の補数で表されます。 角度の推定値 = $(\text{THETA_EST} / 2^{27}) * 360$ (度)

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

MCF8329A は、コードレス掃除機、HVAC のブロワ / 換気扇、家電のファン、ポンプ、医療用 CPAP のブロワなどの 3 相センサレス台形波モーター制御アプリケーションで使用されます。

8.2 代表的なアプリケーション

[図 8-1](#) に、MCF8329A の代表的な回路図を示します。[表 7-1](#) に、ドライバの外付け部品の推奨値を示します。

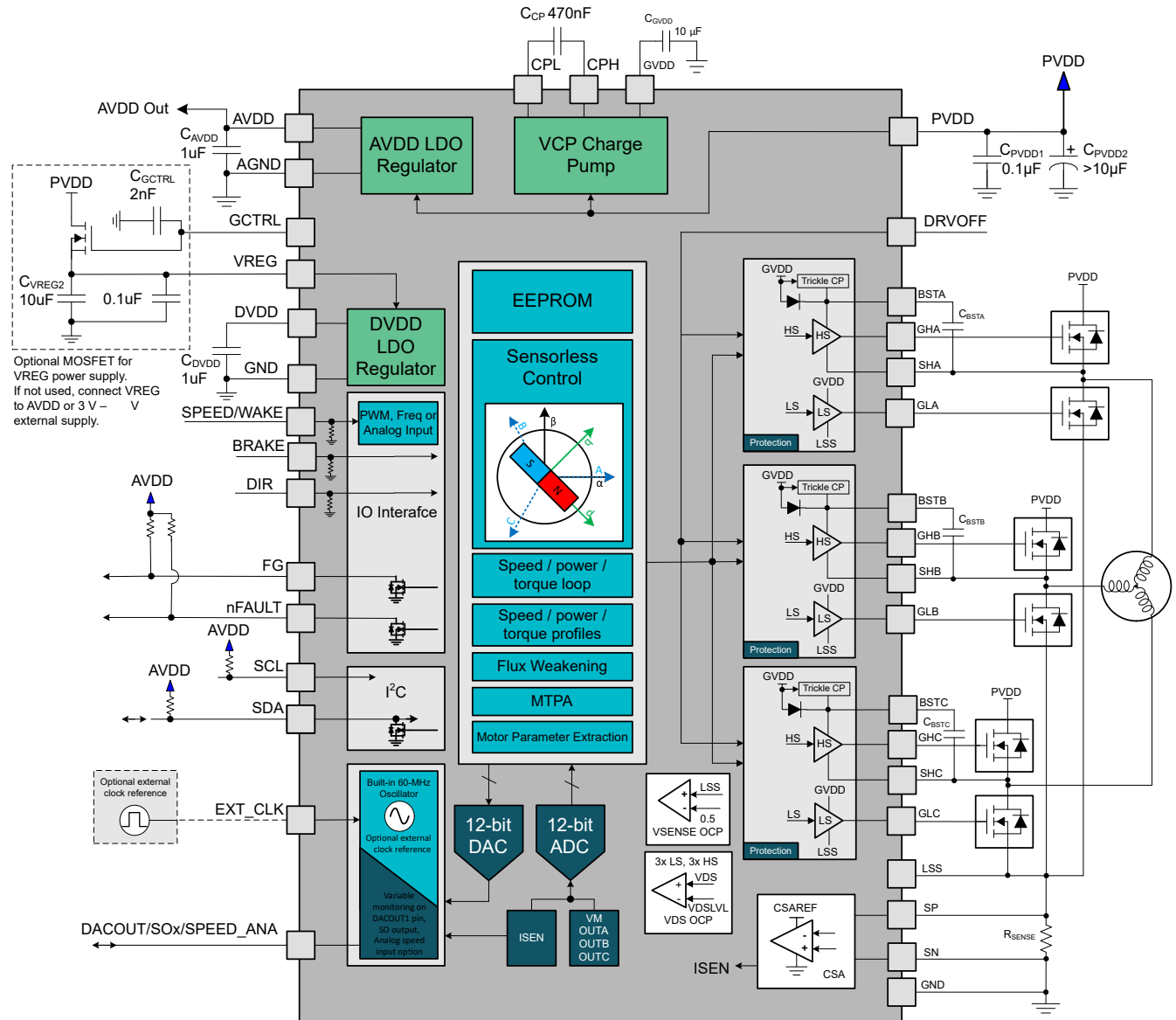


図 8-1. MCF8329A の代表的な回路図

表 8-1 に、MCF8329A のデフォルトの EEPROM 設定を示します。モーターの起動と閉ループ動作が確実に行われるように、デフォルト値が選択されています。

表 8-1. 推奨されるデフォルト値

住所の名前	アドレス	推奨値
ISD_CONFIG	0x00000080	0x64A2D4A1
REV_DRIVE_CONFIG	0x00000082	0x48300000
MOTOR_STARTUP1	0x00000084	0x10A64CC0
MOTOR_STARTUP2	0x00000086	0x2D81C007
CLOSED_LOOP1	0x00000088	0x1D7181B8
CLOSED_LOOP2	0x0000008A	0x0AAD0000
CLOSED_LOOP3	0x0000008C	0x00000000
CLOSED_LOOP4	0x0000008E	0x000004B0
REF_PROFILES1	0x00000094	0x00000000

表 8-1. 推奨されるデフォルト値 (続き)

住所の名前	アドレス	推奨値
REF_PROFILES2	0x00000096	0x00000000
REF_PROFILES3	0x00000098	0x00000004
REF_PROFILES4	0x0000009A	0x00000000
REF_PROFILES5	0x0000009C	0x00000000
REF_PROFILES6	0x0000009E	0x00000000
FAULT_CONFIG1	0x00000090	0x465A31A6
FAULT_CONFIG2	0x00000092	0x71422888
PIN_CONFIG	0x000000A4	0x40032309
DEVICE_CONFIG1	0x000000A6	0x00100002
DEVICE_CONFIG2	0x000000A8	0x03E8C00C
PERI_CONFIG1	0x000000AA	0x69845CC0
GD_CONFIG1	0x000000AC	0x0000807B
GD_CONFIG2	0x000000AE	0x00000400
INT_ALGO_1	0x000000A0	0x0946027D
INT_ALGO_2	0x000000A2	0x020082E3

8.2.1 詳細な設計手順

下表に、システム設計の入力パラメータの例を示します。

表 8-2. 設計パラメータ

設計パラメータ	略号	数値の例
電源電圧	V _{PVDD}	24V
モーターのピーク電流	I _{PEAK}	20A
PWM 周波数	f _{PWM}	20kHz
MOSFET VDS スルーレート	SR	120V/μs
MOSFET 入力ゲート容量	Q _G	54nC
MOSFET 入力ゲート容量	Q _{GD}	14nC
デッド・タイム	t _{dead}	200ns
過電流保護	I _{OCP}	30A

8.2.2 ブートストラップ・コンデンサと GVDD コンデンサの選択

正常に動作させるには、ブートストラップ電圧が低電圧誤動作防止スレッショルドより常に高くなるように、ブートストラップ・コンデンサの容量値を設定する必要があります。式 13 を使って、ブートストラップ・コンデンサの両端に生じ得る電位差の最大値を計算します。

$$\Delta V_{BSTX} = V_{GVDD} - V_{BOOTD} - V_{BSTUV} \quad (13)$$

$$\Delta V_{BSTX} = 12V - 0.85V - 4.45V = 6.7V$$

ここで、

- V_{GVDD} はゲート駆動の電源電圧
- V_{BOOTD} はブートストラップ・ダイオードの順方向電圧降下
- V_{BSTUV} はブートストラップ低電圧誤動作防止スレッショルド

この例では、ブートストラップ・コンデンサの両端に生じ得る電位差の最大値は **6.7V** です。通常は、ブートストラップ・コンデンサと **GVDD** コンデンサの両方のリップル電圧をできるだけ小さくすることが推奨されます。民生用、産業用、車載用の多くのアプリケーションでは、**0.5V~1V** のリップル値を使用します。

スイッチング・サイクルごとに必要な総電荷量は以下の式 **14** で推定できます。

$$Q_{TOT} = Q_G + \frac{I_{LBS_TRAN}}{f_{SW}} \quad (14)$$

$$Q_{TOT} = 54\text{nC} + 115\mu\text{A} / 20\text{kHz} = 54\text{nC} + 5.8\text{nC} = 59.8\text{nC}$$

ここで、

- Q_G は MOSFET の総ゲート電荷量
- I_{LBS_TRAN} はブートストラップ・ピンのリーク電流
- f_{SW} は PWM 周波数

したがって、ブートストラップ・コンデンサの最小値は、 ΔV_{BSTx} が **1V** と仮定して、次のように推定できます。

$$C_{BST_MIN} = Q_{TOT} / \Delta V_{BSTx} \quad (15)$$

$$C_{BST_MIN} = 59.8\text{nC} / 1\text{V} = 59.8\text{nF}$$

計算されたブートストラップ・コンデンサの推奨値は、**59.8nF** です。この容量値は、フル・バイアス電圧が必要であることに注意する必要があります。実際には、さまざまな過渡条件によって電力段がパルスをスキップできるように、ブートストラップ・コンデンサの値を計算値より大きくする必要があります。この例では、**100nF** のブートストラップ・コンデンサを使用することを推奨します。また、十分なマージンを確保するとともに、ブートストラップ・コンデンサを **BSTx** および **SHx** ピンのできるだけ近くに配置することを推奨します。

$$C_{GVDD} \geq 10 \times C_{BSTx} \quad (16)$$

$$C_{GVDD} = 10 * 100\text{nF} = 1\mu\text{F}$$

このアプリケーション例では、**1μF** の C_{GVDD} コンデンサを選択します。ほとんどのセラミック・コンデンサでは、バイアス印加時に容量が大幅に減少するため、そのコンデンサに印加される可能性がある最大電圧の **2 倍以上** の電圧定格のコンデンサを選択します。この値を選ぶことによって、システムの長期的な信頼性も向上します。

注

より長い期間にわたって **100%** のデューティ・サイクルに対応する必要がある大電力システムでは、**1μF** 以上の C_{BSTx} と **10μF** 以上の C_{GVDD} を使用することを推奨します。

8.2.3 VREG 電源用外部 MOSFET の選択

MCF8329A デバイスは、**VREG** ピンを経由して内部デジタル回路に電力を供給するためのレギュレータとして機能できる外部 MOSFET を (**GCTRL** ピンを使って) 駆動する機能を備えています (**セクション 7.3.4.3** を参照)。動作条件全体にわたって **VREG** ピンの電圧が **2.2V~5.5V** になるように、外部 MOSFET を選択します。計算例として、MOSFET を選択するために式 **17** を使って、最小 **GCTRL** ピン電圧が **4.9V** のときの最小 **VREG** ピン電圧 (**2.4V**) を求めます ($V_{GCTRL(\min)} - V_{VREG(\min)} = 2.5\text{V}$)。式 **18** を使って、最大 **GCTRL** ピン電圧のときの **VREG** ピンの最大電圧が **5.5V** 未満になるように設計します。

$$V_{GS(th)_max} + V_{PVDD} \left(\frac{C_{GD}}{C_{GD} + C_{GCTRL}} \right) + (1.3 \times I_{GATE_LEAK} \times 10^6) < 2.5\text{V} \quad (17)$$

$$V_{GCTRL(\max)} - V_{GS(th)_min} < 5.5\text{V} \quad (18)$$

ここで、

$V_{GS(th)_max}$ は、外部 MOSFET のゲート - ソース間スレッショルド電圧の動作条件全体での最大値

$V_{GS(th)_min}$ は、外部 MOSFET のゲート - ソース間スレッショルド電圧の動作条件全体での最小値

V_{PVDD} は、外部 MOSFET のドレイン電圧

C_{GD} は、外部 MOSFET のゲート - ドレイン間容量

C_{GCTRL} は、GCTRL ピンと GND との間に接続された容量

I_{GATE_LEAK} は、外部 MOSFET のゲートリークの最大値

$V_{GCTRL(max)}$ は、GCTRL ピン電圧の最大値

GCTRL ピンの電圧が GCTRL ピンの最大動作電圧より 0.5V 以上大きくならないように外部 MOSFET を選択する必要があります。式 19 を使って MOSFET を選択します。

$$V_{PVDD} \left(\frac{C_{GD}}{C_{GD} + C_{GCTRL}} \right) + (1.3 \times I_{GATE_LEAK} \times 10^6) < 0.5 V \quad (19)$$

表 8-3. 外部 MOSFET の例

部品番号	V_{DS} (V)	最大 $V_{GS(TH)}$ (V)	C_{ISS} (pF)	GCTRL - GND 容量 (nF)	GCTRL 起動時間 (ms)
CSD18534Q5A	60	2.3	1770	2	20

8.2.4 ゲート駆動電流

モーター電流を切り替えるためにパワー MOSFET のゲートをターンオン / オフする場合、適切なゲート駆動電流を選択することが不可欠です。MOSFET のゲート駆動電流と入力容量の大きさによって、ドレイン - ソース間電圧 (V_{DS}) のスルーレートが決まります。ゲート駆動電流には、GVDD から MOSFET ゲートにソースする場合 (I_{SOURCE}) と、MOSFET ゲートから SHx または LSS にシンクする場合 (I_{SINK}) があります。

過大なゲート駆動電流を使うと、MOSFET が過度に速くターンオンし、それにより、過剰なリングング、dV/dt カップリング、大電流のスイッチングによるクロス導通が発生する可能性があります。システム内に寄生インダクタンスおよび容量が存在する場合、MOSFET または MCF8329A デバイスに損傷を与え得る電圧スパイクまたはリングングが発生する可能性があります。

一方、ゲート駆動電流が小さすぎると、 V_{DS} のスルーレートが小さくなります。MOSFET をターンオンする速度が遅すぎると、 $R_{DS,on}$ スwitching 損失により MOSFET を発熱させる可能性があります。

ゲート駆動電流 (I_{GATE})、MOSFET ゲート - ドレイン間電荷 (Q_{GD})、 V_{DS} スルーレート・スイッチング時間 ($t_{rise,fall}$) の間の関係を以下の式に示します。

$$SR_{DS} = \frac{V_{DS}}{t_{rise,fall}} \quad (20)$$

$$I_{GATE} = \frac{Q_{gd}}{t_{rise,fall}} \quad (21)$$

初期評価中の意図しない動作による損傷を防止するため、より小さいゲート駆動電流で評価した後、ゲート駆動流設定を増やすことを推奨します。

8.2.5 ゲート抵抗の選択

SHx 接続のスルーレートは、外部 MOSFET のゲートが制御される速度で決まります。MCF8329A のプルアップ / プルダウン強度は内部で固定されているため、ゲート電圧のスルーレートは、外付け直列ゲート抵抗によって制御できます。一部のアプリケーションでは、ゲート・ドライバ・デバイスの負荷である MOSFET のゲート電荷が、ゲート・ドライバのピーク

出力電流能力より大幅に大きくなります。そのようなアプリケーションでは、外付けゲート抵抗を使うことでゲート・ドライバのピーク出力電流を制限できます。外付けゲート抵抗は、リングングとノイズを減衰させるためにも使われます。

MOSFET の特定のパラメータ、システム電圧、基板の寄生素子はすべて最終的な SHx スルーレートに影響を与えるため、外付けゲート抵抗の最適な値または構成の選択は通常繰り返し行われます。

ゲート駆動電流を低減するため、直列抵抗 (R_{GATE}) をゲート駆動出力に接続することで、ソースおよびシンク電流経路の電流を制御できます。1 つのゲート抵抗は、ソース・ゲート電流とシンク・ゲート電流に対してゲート経路として同じように作用するため、 R_{GATE} の値を大きくすることが、MOSFET のスイッチングに伴う SHx の立ち上がり / 立ち下がりスルーレートに及ぼす影響は似たものになります。ゲート駆動電流は、本デバイスの PVDD 電圧、接合部温度、プロセスばらつきによって変化することに注意します。

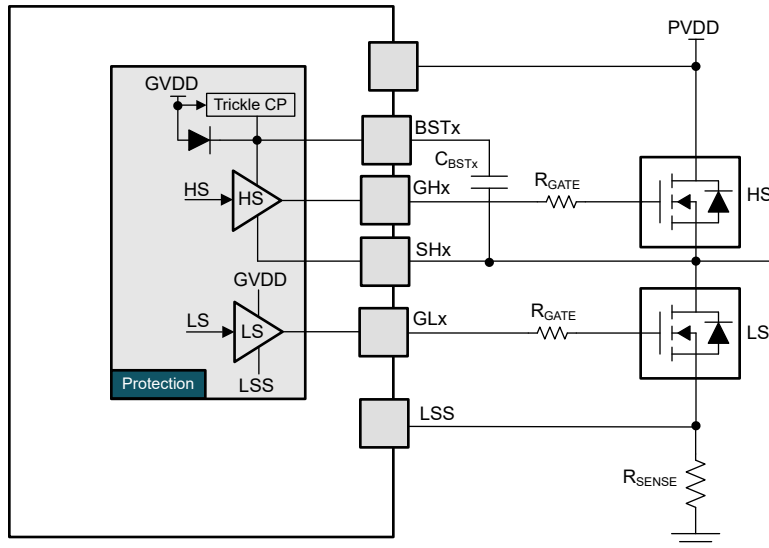


図 8-2. ゲート・ドライバ出力 (直列抵抗を使用)

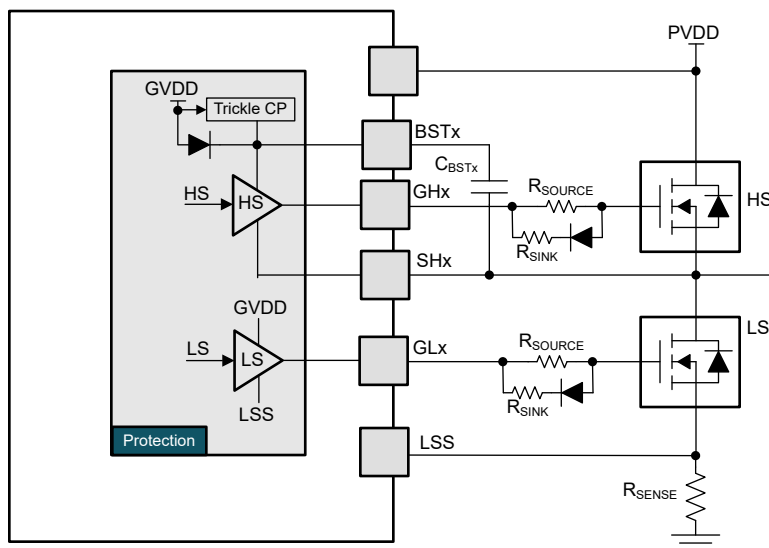


図 8-3. ゲート・ドライバ出力 (別個のソースおよびシンク電流経路を使用)

通常は、反対側の MOSFET がスイッチングしている間、MOSFET が確実にオフを維持するように、ゲートからソースへの強いプルダウンを実装するため、シンク電流をソース電流の 2 倍に設定することを推奨します。これは、ダイオードとシンク抵抗 (R_{SINK}) をソース抵抗 (R_{SOURCE}) と並列に配置し、ソース電流とシンク電流に対して別個の電流経路を提供す

ることで、ディスクリート実装できます。ソース抵抗とシンク抵抗を同じ値にすると、シンク経路の等価抵抗はソース経路の等価抵抗の半分になります。これにより、ゲート駆動のシンク電流がソース電流の 2 倍になり、MOSFET をオフにする際に SHx は 2 倍の速度で変化します。

大電力設計におけるシステムの考慮事項

大電力システムの設計では、設計とアプリケーションについて複数の事項を考慮する必要があります。この設計とアプリケーションの考慮事項は、問題解決ガイドライン、外付け部品および回路、ドライバ製品の機能、レイアウト手法を理解していれば対処できます。詳細については、『大電力モータードライバアプリケーションのシステム設計上の考慮事項』アプリケーション ノートを参照してください。

8.2.6 コンデンサの電圧定格

電圧定格が電源電圧 (PVDD、GVDD、AVDD など) の 2 倍のコンデンサを使用します。DC 電圧定格性能が低い場合、コンデンサの容量は定格容量の半分まで低下する可能性があります。

たとえば、ブートストラップ電圧は、SHx (BSTx-SHx) を基準として約 12~13V であるため、BSTx-SHx コンデンサの定格は 25V 以上にする必要があります。

8.2.7 外部出力段部品

出力段の外部部品は設計上必要ありませんが、過渡の抑制、インダクタ・コイル・エネルギーの管理、電源ポンピングの緩和、位相リングの減衰、ゲート・ソース間の強プルダウン経路の提供に有用です。これらの部品は、MCF8329A デバイスまたは外部 MOSFET の損傷を防止すると同時に、BLDC モーター・システムが堅牢になるように、システムを調整およびデバッグするために使用されます。

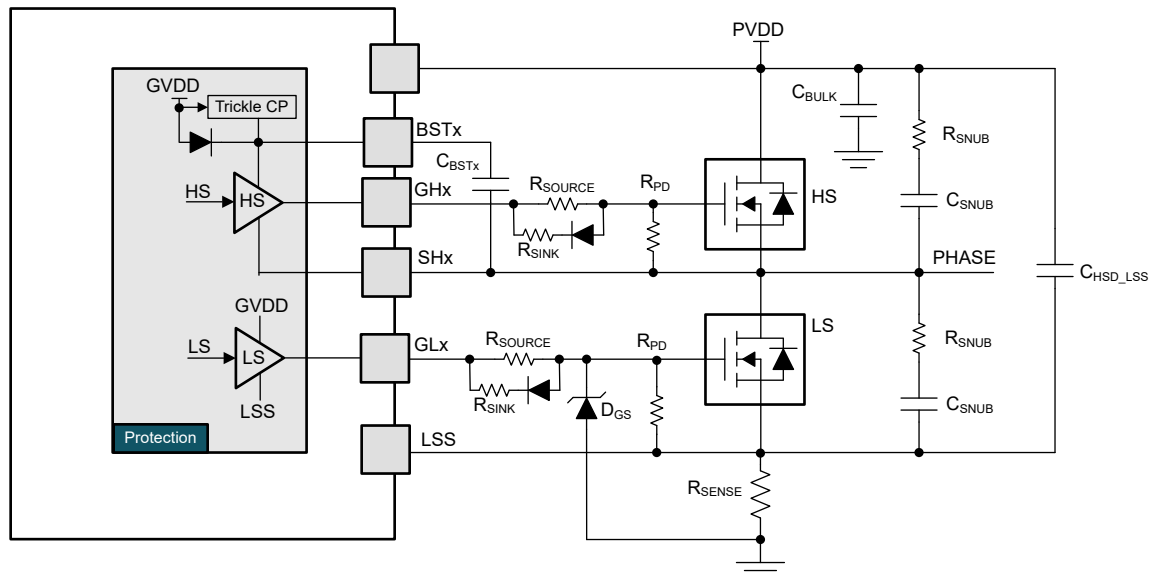


図 8-4. 任意の外部出力段部品

問題と、それらの問題を解決できる外部部品の例を、下表に示します。

表 8-4. 出力段のデバッグに関連する一般的な問題と解決策

問題	解決策	部品
必要なゲート駆動電流が大きすぎて、MOSFET の V_{DS} スルーレイトが非常に速くなる。	直列抵抗を配置することで、ゲート駆動電流を調整する。	ゲート・ドライバ出力 (GHx/GLx) の 0~100Ω の直列抵抗 (RGATE/RSOURCE)、任意のシンク抵抗 (RSINK)、シンク電流調整用ダイオード (ゲート抵抗と並列に接続)

表 8-4. 出力段のデバッグに関連する一般的な問題と解決策 (続き)

問題	解決策	部品
位相のスイッチ・ノード (SHx) でのリングングにより、EMI 放射が増加する。	RC スナバを各 HS/LS MOSFET と並列に配置することで、発振を抑制する。	MOSFET と並列に接続された抵抗 (RSNUB) とコンデンサ (CSNUB) (モーター・ドライバのための適切な RC スナバ設計 を使って、リングング周波数に基づいて RC 値を計算)
ローサイド・ソース (LSS) の負の過渡が仕様の最小値を下回る。	HS ドレインと LS ソースの間にコンデンサを接続することで、負のバウンスを抑制する。	PVDD と LSS の間に接続された 0.01 μ F ~ 1 μ F、PVDD 定格のコンデンサ (CHSD_LSS) (LS MOSFET のソースの近くに配置)
ローサイド・ゲート (GLx) の負の過渡が仕様の最小値を下回る。	ゲート - グランド間ツェナー・ダイオードで負電圧をクランプする。	アノードを GND、カソードを GLx に接続した、GVDD 電圧定格のツェナー・ダイオード (DGS)
ゲート駆動信号がハイ・インピーダンスである場合に MOSFET を確実にターンオフさせるため、さらなる保護が必要である。	外付けゲート - ソース間プルダウン抵抗を (直列ゲート抵抗の後に) 接続する。	各 MOSFET のゲートとソースの間に接続した 10k Ω ~ 100k Ω の抵抗 (RPD)

8.2.8 アプリケーション曲線

8.2.8.1 モータ起動

図 8-5 に、各種モーター動作での FG 波形と位相電流波形を示します。

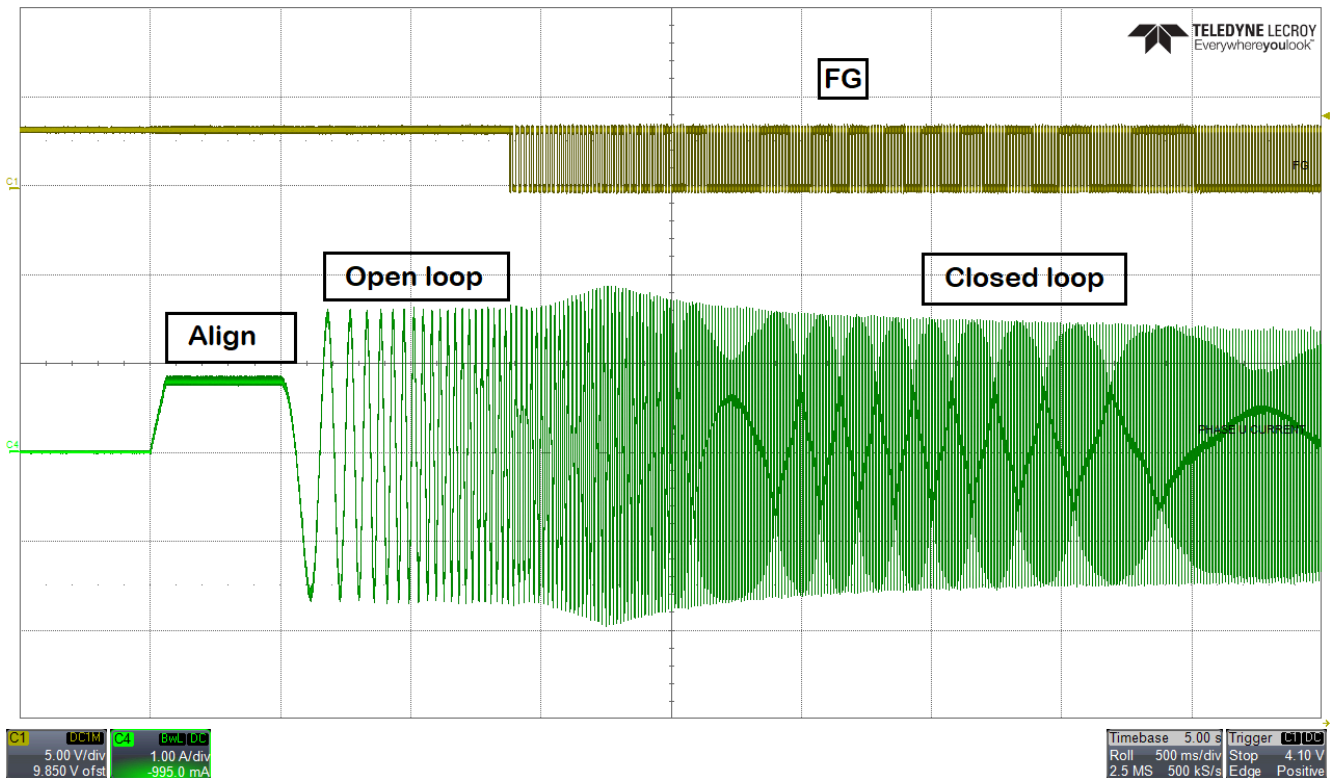


図 8-5. モーターの起動 - FG と位相電流

高速 (1.8kHz) 動作

図 8-6 に、1.8kHz の速度 (2 極、108kRPM) での高速モーターの位相電流波形と FG 信号を示します。

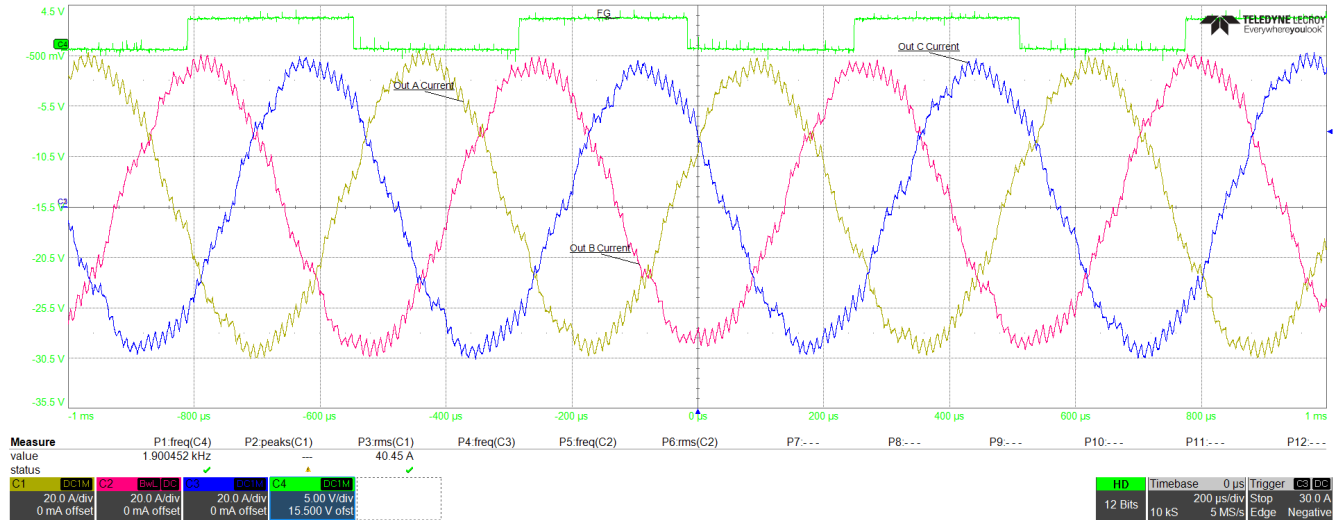


図 8-6. 1.8kHz のモーター速度時の位相電流

アクティブブレーキによる迅速な減速

非常に大きい減速レートでモーター速度を減速させると、モーターからの機械的エネルギーが電源に戻り、DC 電源電圧が上昇する可能性があります。アクティブ ブレーキ機能は、エネルギーを DC バスに戻さずに、より迅速な減速を実現するのに役立ちます。図 8-7 に、アクティブ ブレーキが無効化されており、500Hz/s の減速レートでモーターを 100% 速度から 20% 速度まで減速させる際の、電源電圧のオーバーシュートを示します。図 8-8 に、アクティブ ブレーキが有効化されている際の、電源電圧のオーバーシュートがない状態を示します。

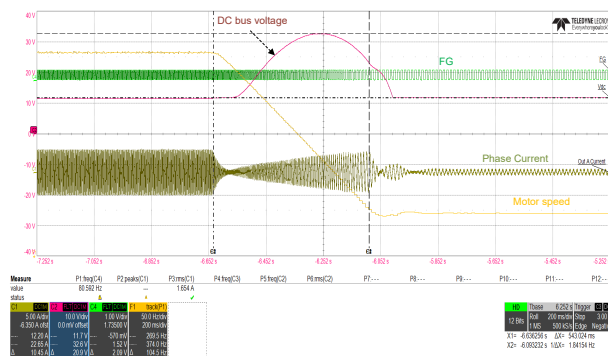


図 8-7. DC バススパイク (アクティブ ブレーキ無効、AVS 無効)

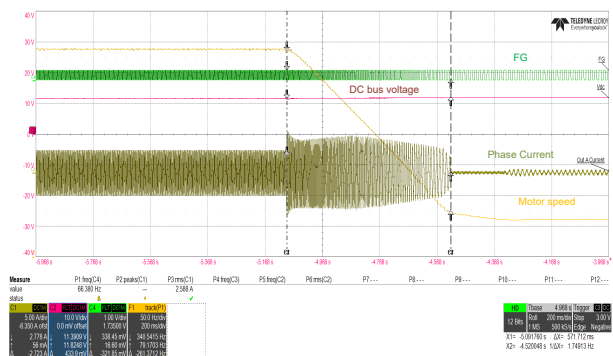


図 8-8. DC バス電圧 (アクティブ ブレーキ有効、AVS 無効)

8.2.8.2 デッドタイム補償

図 8-9 に、デッドタイム補償が無効化されている場合の位相電流波形を示します。位相電流の基本周波数は 40Hz です。位相電流の高速フーリエ変換 (FFT) プロットは 160Hz と 220Hz の高調波を示しています。図 8-10 に、デッドタイム補償が有効化されている場合の位相電流波形を示します。位相電流はより正弦波的に見え、位相電流の FFT プロットに高調波はありません。

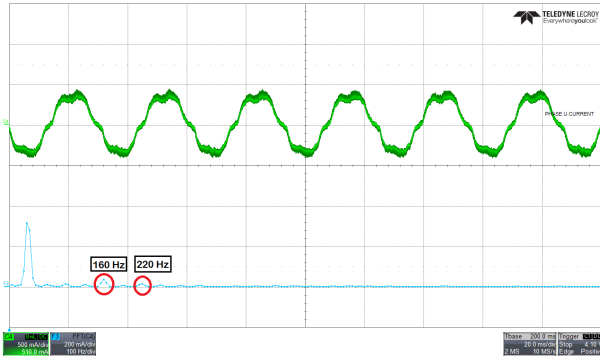


図 8-9. 位相電流と FFT - デッド タイム補償を無効化

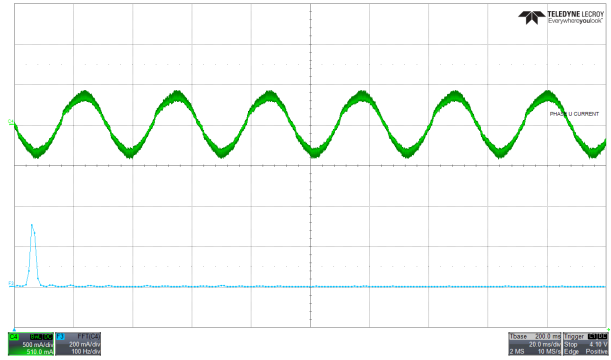


図 8-10. 位相電流と FFT - デッド タイム補償を有効化

9 電源に関する推奨事項

MCF8329A は、4.5V~60V の入力電源電圧 (PVDD) 範囲で動作するように設計されています。PVDD 定格の 10 μ F と 0.1 μ F セラミック・コンデンサを、本デバイスにできるだけ近づけて配置する必要があります。また、PVDD ピンにはバルク・コンデンサを配置する必要がありますが、外部パワー MOSFET のバルク・バイパス容量と共用可能です。外部のハーフ・ブリッジ MOSFET をバイパスするために追加のバルク容量が必要となり、その大きさはアプリケーションの要件によって決まります。

9.1 バルク容量

適切なローカル・バルク容量の確保は、モーター駆動システムの設計において重要な要素です。一般に、バルク容量が大きいほど利点がありますが、コストと物理的なサイズが増加します。

必要なローカル容量は、次のようなさまざまな要因で決まります。

- モーター・システムが必要とする最大電流
- 電源の容量と電流能力
- 電源とモーター・システムのための寄生インダクタンスの大きさ
- 許容される電圧リップル
- 使用するモーターの種類 (ブラシ付き DC、ブラシレス DC、ステップ)
- モーターのブレーキ方式

電源とモーター駆動システムとの間のインダクタンスにより、電源からの電流が変化できる速度は制限されます。ローカル・バルク容量が小さすぎると、モーターに大電流を供給しようとする場合、または負荷ダンピングが発生した場合、システムの PVDD 電圧が変動します。十分なバルク容量を使うことで、PVDD 電圧は安定し、大電流を素早く供給できます。

データシートには一般に推奨値が記載されていますが、バルク・コンデンサが適切かどうかを判断するにはシステム・レベルのテストが必要です。モーターが電源にエネルギーを伝達する場合のマージンを確保するため、バルク・コンデンサの定格電圧は動作電圧より高くする必要があります。

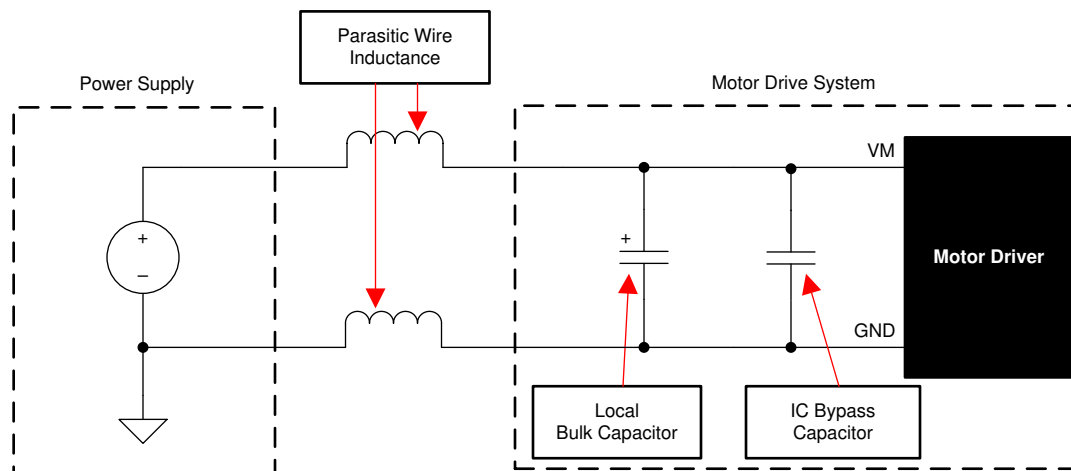


図 9-1. 外部電源を使用したモーター駆動システムの構成例

10 レイアウト

10.1 レイアウトのガイドライン

推奨値 $0.1\mu\text{F}$ の低 ESR セラミック バイパス コンデンサを使用して、PVDD ピンを GND (PGND) ピンにバイパスします。このコンデンサは、幅の広いパターン、または PGND ピンに接続されたグラウンド プレーンを使用して、PVDD ピンのできるだけ近くに配置してください。また、PVDD ピンは、PVDD の定格を持つバルク コンデンサを使用してバイパスします。これには電解コンデンサを使用できます。容量は $10\mu\text{F}$ 以上としてください。

外部 MOSFET 上の高電流パスをバイパスするために、追加のバルク容量が必要です。このバルク容量は、外部 MOSFET を通過する高電流パスの長さが最小となるよう配置する必要があります。接続用の金属パターンはできる限り幅広くし、PCB の層間を多数のビアで接続します。これらの手法により、インダクタンスが最小限に抑えられ、バルク コンデンサが高電流を伝達できるようになります。

CPL ピンと CPH ピンの間に低 ESR のセラミック コンデンサを配置します。これには、PVDD の定格を持つ 470nF のタイプ X5R または X7R コンデンサを使用する必要があります。

ゲート駆動経路のループ インダクタンスを最小化するため、ブートストラップ コンデンサ (BSTx-SHx) をデバイスピンに近づけて配置する必要があります。

タイプ X5R または X7R で 6.3V の定格を持つ $1\mu\text{F}$ の低 ESR セラミック コンデンサを使用して、AVDD ピンを AGND ピンにバイパスします。このコンデンサはピンにできる限り近づけて配置し、コンデンサから AGND ピンまでのパスを最短にします。

タイプ X5R または X7R で 4V 以上の定格を持つ $1\mu\text{F}$ の低 ESR セラミック コンデンサを使用して、DVDD ピンを GND ピンにバイパスします。このコンデンサはピンにできる限り近づけて配置し、コンデンサから GND ピンまでのパスを最短にします。

タイプ X5R または X7R の定格を持つ適切な低 ESR セラミック コンデンサを使用して、VREG ピンをバイパスします。

ハイサイドおよびローサイド ゲートドライバのループ長はできるだけ短くします。ハイサイド ループはデバイスの GHx ピンからハイサイド パワー MOSFET のゲートまでであり、その後ハイサイド MOSFET のソースを通過して SHx ピンへと戻ります。ローサイド ループはデバイスの GLx ピンからローサイド パワー MOSFET のゲートまでであり、その後ローサイド MOSFET のソースを通過して PGND ピンへと戻ります。

大電力システムを設計する場合、PCB レイアウトの物理的な性質として、システムの性能を低下させるような寄生のインダクタンス、容量、インピーダンスが生じる可能性があります。大電力モーター駆動システムに存在する寄生素子を理解することは、良好な PCB レイアウトによってそれらの影響を緩和するのに役立ちます。詳細については、『大電力モータードライバ アプリケーションのシステム設計上の考慮事項』および『モータードライバの基板レイアウトのベスト プラクティス』アプリケーション ノートを参照してください。

ゲート駆動のパターン (BSTx, GHx, SHx, GLx, LSS) は、寄生インダクタンスおよびインピーダンスを最小化するため、少なくとも $15\sim 20\text{mil}$ の幅で、MOSFET ゲートまでできる限り短く配線する必要があります。これにより、大きなゲート駆動電流を供給し、MOSFET を効果的にターンオンさせ、VGS と VDS を精度よく監視できます。ローサイドのソース (LSS) に生じるインダクタンスを最小化するため、LSS から GND へのローサイド電流を監視するように選定されたシャント抵抗を幅広くします。

電圧オフセットを低減し、ゲートドライバの性能を維持するため、各グラウンドは、ネット タイまたは幅広の抵抗を使って接続します。本デバイスのサーマル パッドは、PCB の最上層のグラウンド プレーンにはんだ付けする必要があります。複数のビアを使用して最下層の大きなグラウンド プレーンに接続する必要があります。大きな金属プレーンと複数のビアを使うと、本デバイス内で発生する熱を放散するのに有利です。放熱性を高めるため、サーマル パッド グラウンドに接続されたグラウンド領域を、PCB の全層にわたって最大化します。厚い銅のベタ パターンを使うと、接合部から外気への熱抵抗が下がり、ダイ表面からの放熱性が改善されます。

10.2 レイアウト例

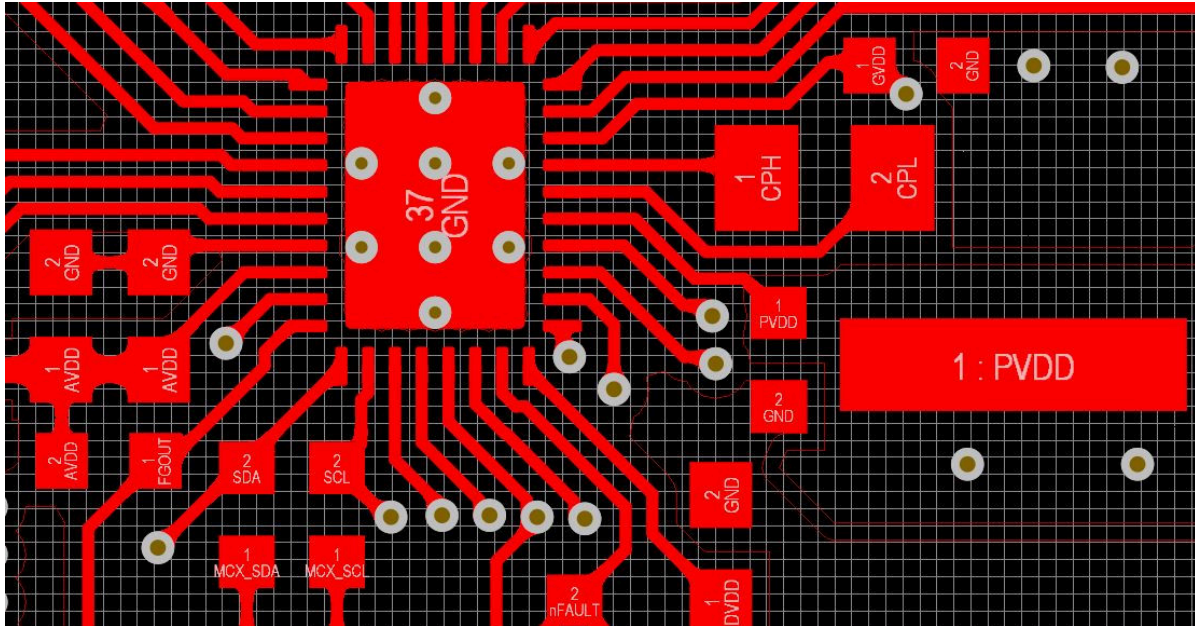


図 10-1. MCF8329A デバイスのレイアウト例

10.3 熱に関する注意事項

MCF8329A は、前述のようにサーマル・シャットダウン機能 (TSD) を備えています。ダイ温度が 150°C を超えると、ダイ温度が安全なレベルに低下するまで、本デバイスの機能は (最小限に) 無効化されます。

何度もサーマル・シャットダウンが作動する場合、それは、消費電力が過大である、ヒートシンクが不十分である、周囲温度が高すぎる、のいずれかであることを示しています。

10.3.1 消費電力

MCF8329A は、総合的な電力損失の原因となる各種回路を内蔵しています。これらの電力損失には、スタンバイ電力損失、GVDD 電力損失、AVDD 電力損失、DVDD 電力損失が含まれます。起動およびフォルト条件では、この電流は通常の動作電流よりはるかに大きくなります。これらのピーク電流とその持続時間を考慮に入れる必要があります。本デバイスが消費できる電力の最大値は、周囲温度とヒートシンクの影響を受けます。

11 デバイスおよびドキュメントのサポート

11.1 ドキュメントのサポート

11.1.1 関連資料

- アプリケーション・ノート『[DRV8329](#)を使用したコードレス電動工具での電力供給』を参照
- アプリケーション・ノート『[大電力モーター・ドライバ・アプリケーションのシステム設計上の考慮事項](#)』を参照
- E2E FAQ『[BLDC の回路図レビューおよびデバッグの実施方法](#)』を参照
- アプリケーション・ノート『[モーター・ドライバの基板レイアウトのベスト・プラクティス](#)』を参照
- アプリケーション・ノート『[QFN/SON の PCB 実装](#)』を参照
- アプリケーション・ノート『[大電流モーター駆動アプリケーションのカットオフ・スイッチ](#)』を参照

11.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

11.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

11.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

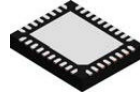
ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

11.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。これらの情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあり、ドキュメントの改訂を伴わない場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

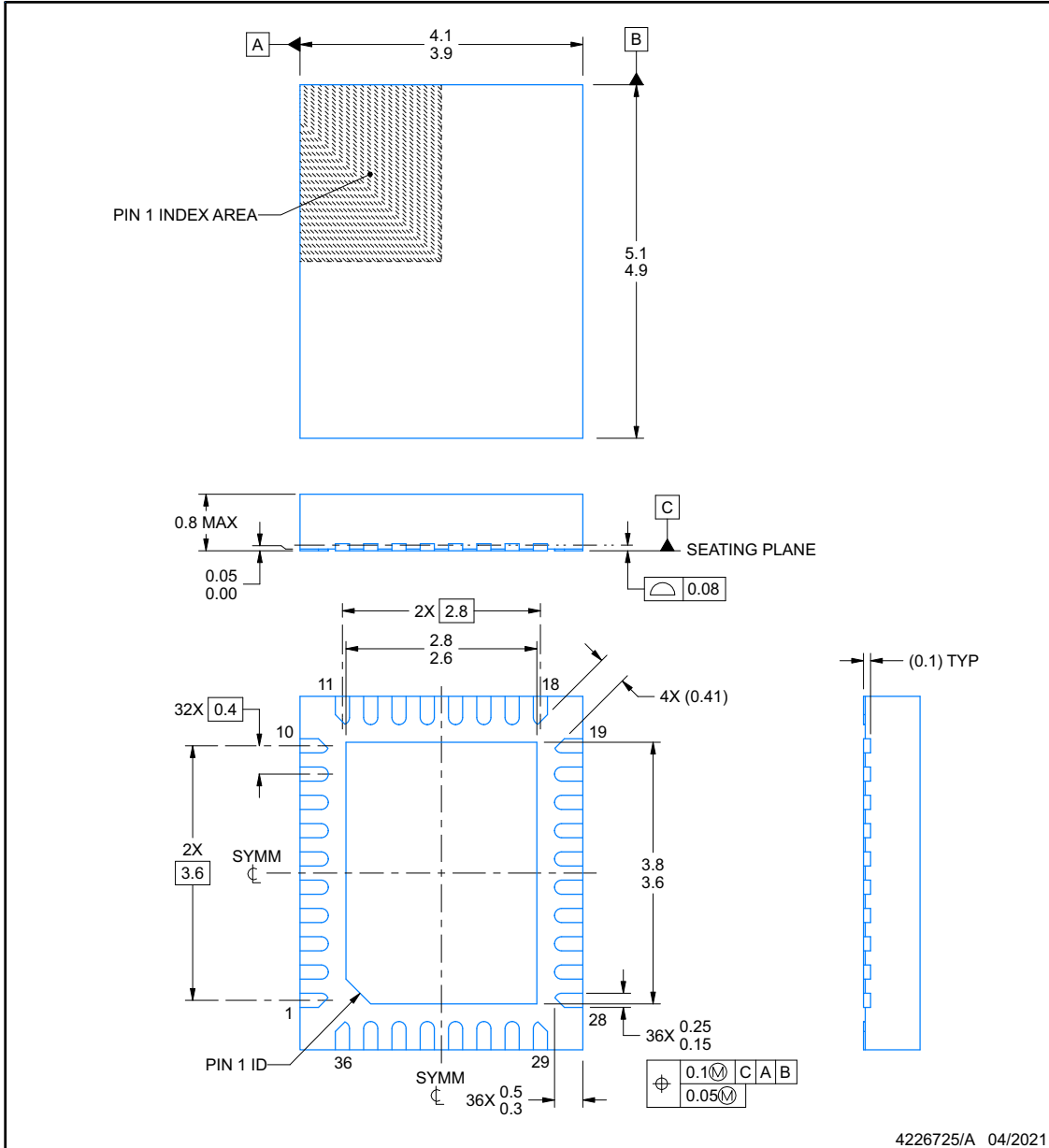


PACKAGE OUTLINE

REE0036A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4226725/A 04/2021

NOTES:

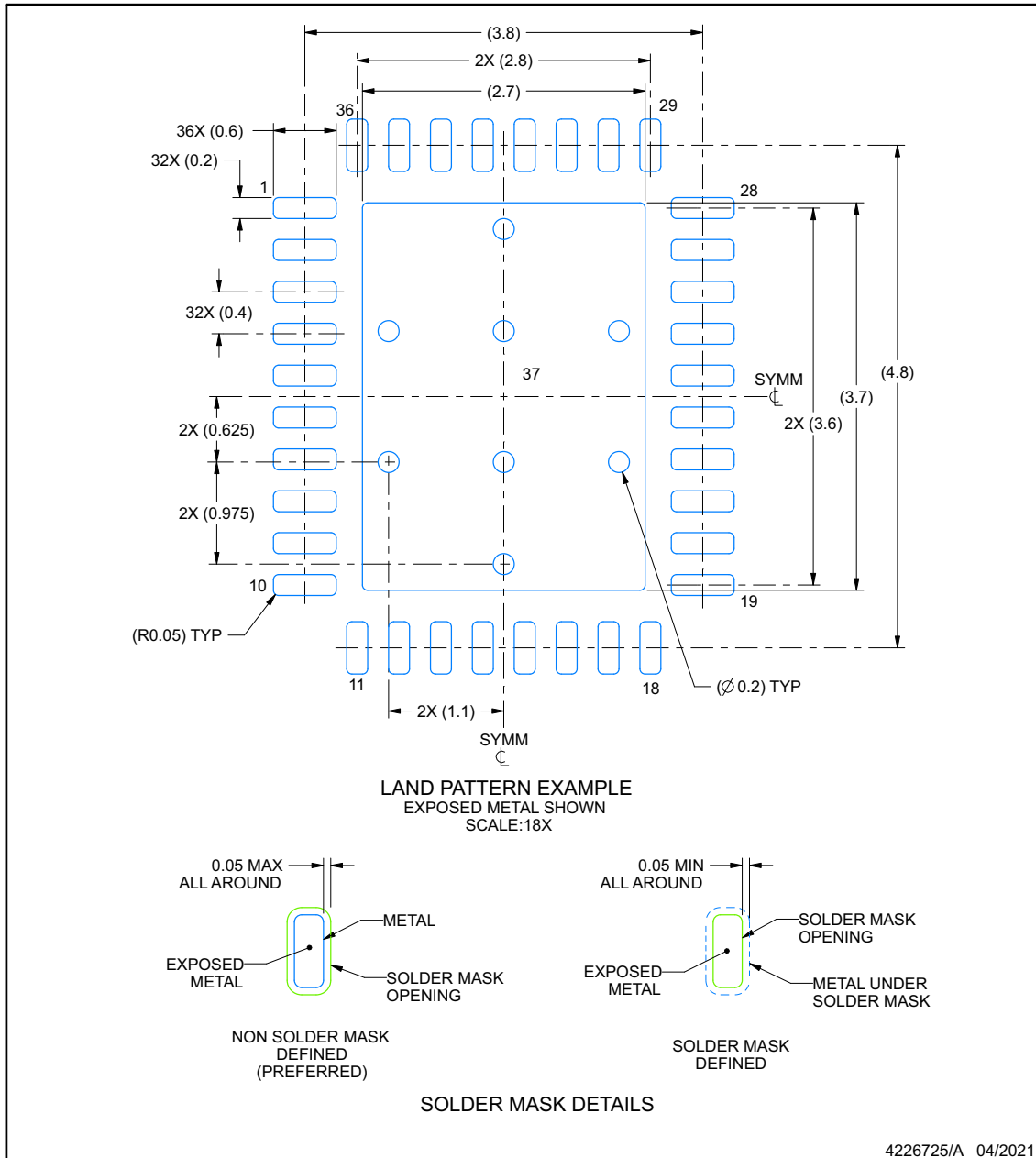
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

REE0036A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

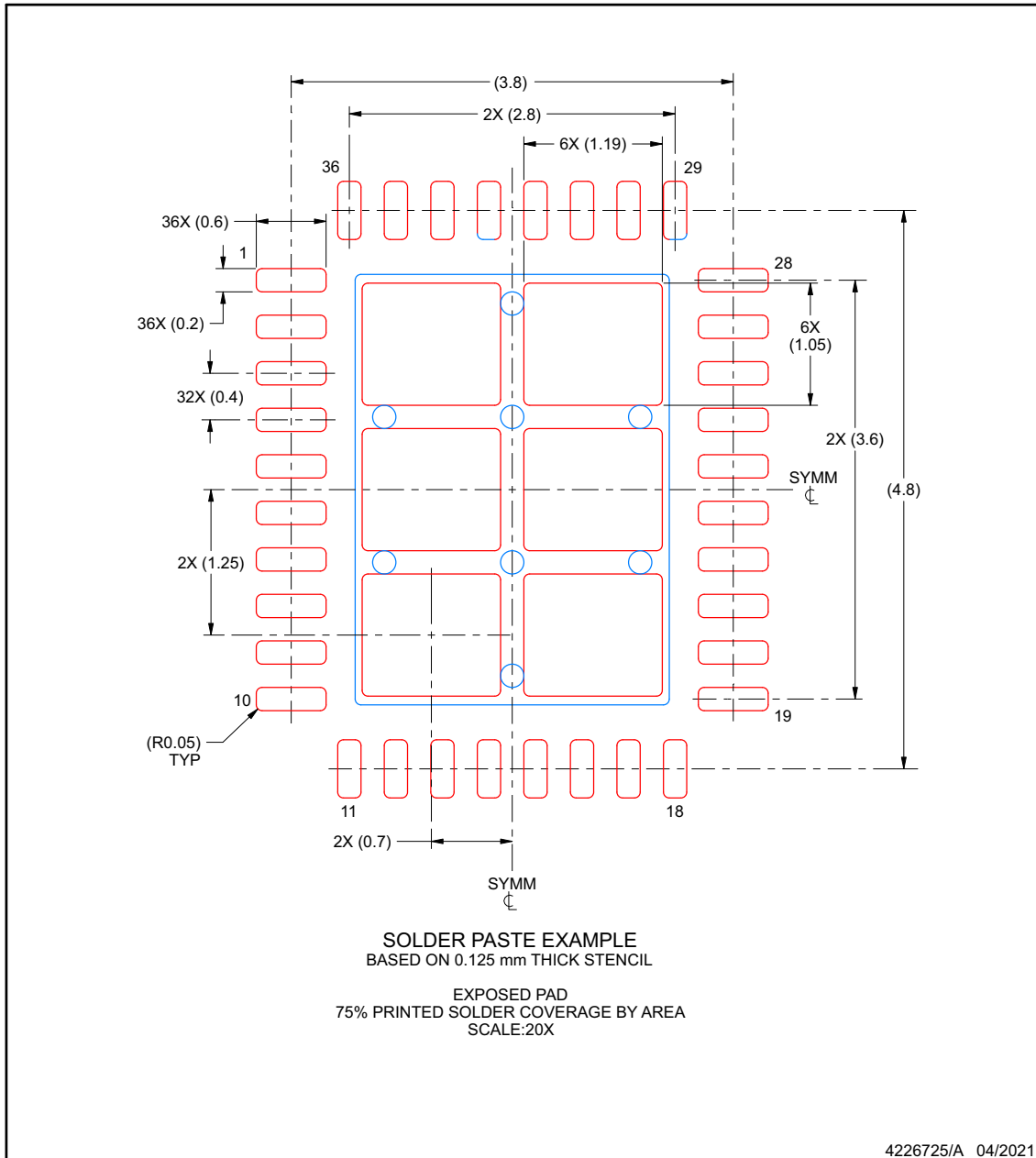
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

REE0036A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
MCF8329A1IREER	ACTIVE	WQFN	REE	36	5000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MCF8329 A1I	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBsolete: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

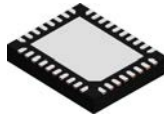
(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

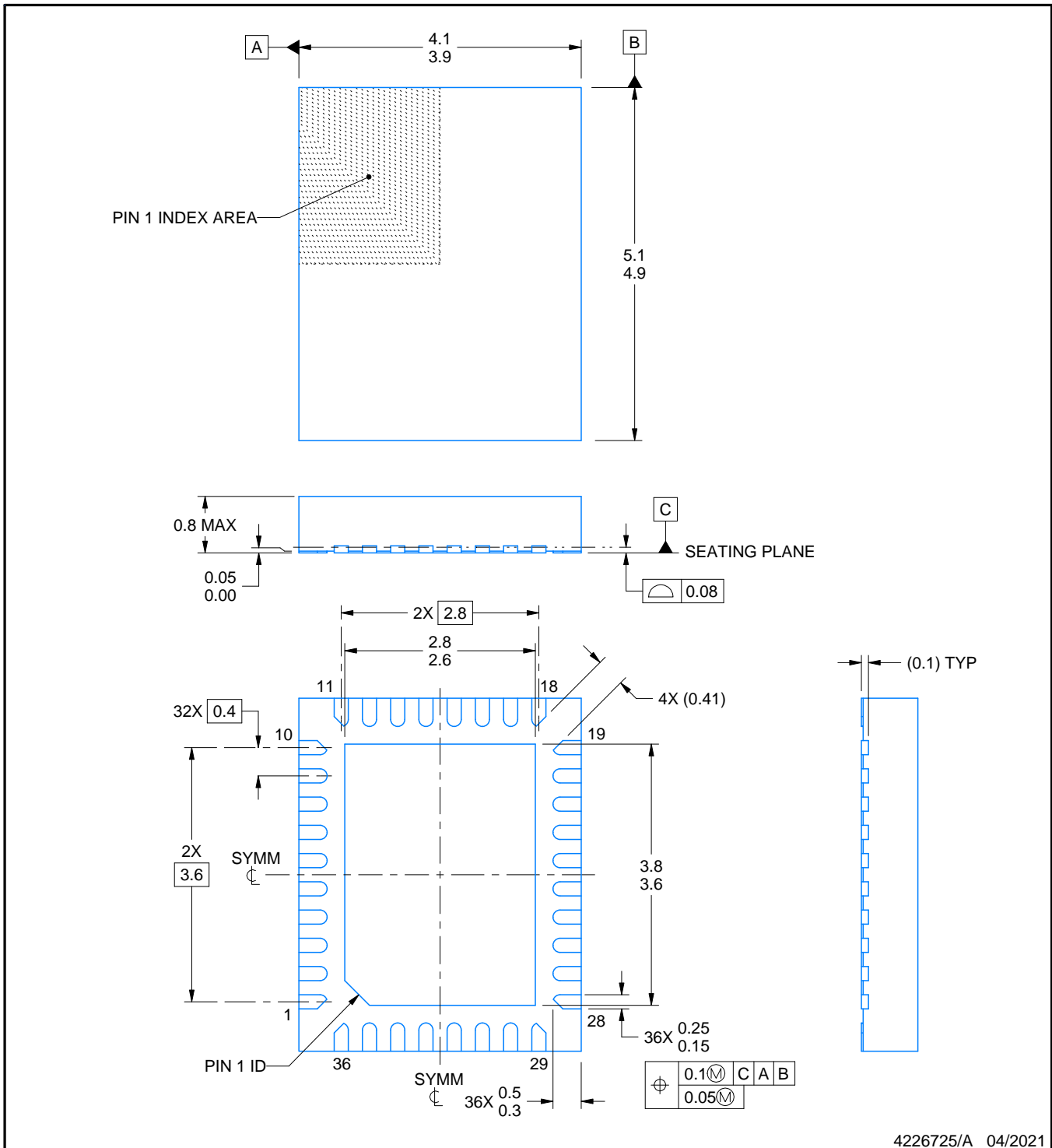
REE0036A



PACKAGE OUTLINE

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4226725/A 04/2021

NOTES:

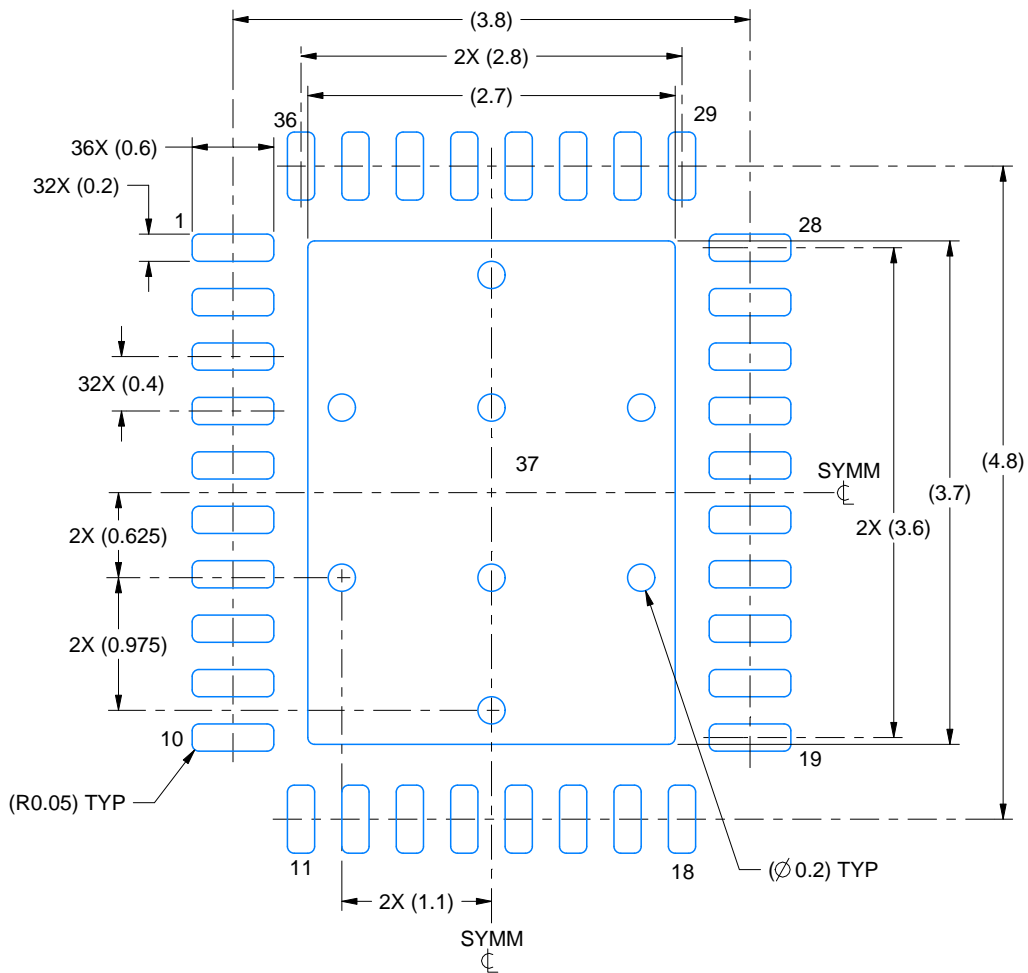
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

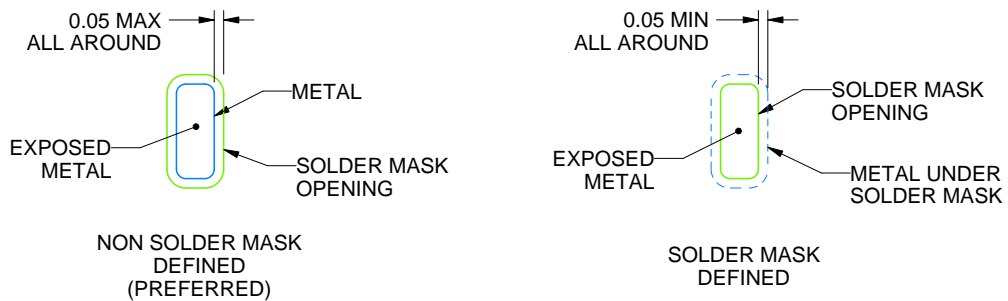
REE0036A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X



SOLDER MASK DETAILS

4226725/A 04/2021

NOTES: (continued)

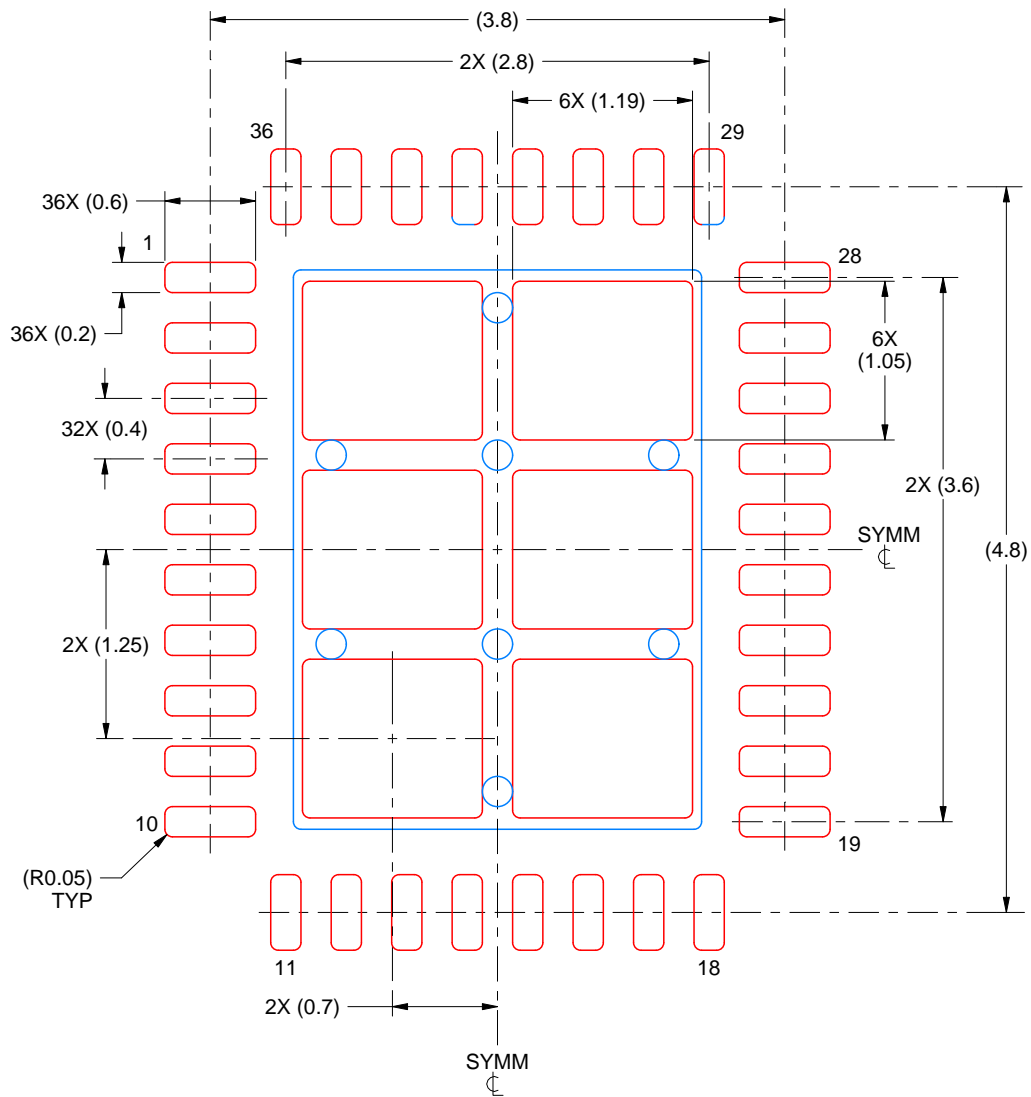
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

REE0036A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
EXPOSED PAD
75% PRINTED SOLDER COVERAGE BY AREA
SCALE:20X

4226725/A 04/2021

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated