

SoundPlus™ 高性能バイポーラ入力 オーディオ・オペアンプ

特長

- 高品質サウンド
- 超低ノイズ：1.1nV/ $\sqrt{\text{Hz}}$ (1kHz時)
- 超低歪：0.000015% (1kHz時)
- 高スルー・レート：27V/ μs
- 広帯域幅：40MHz (G = +1)
- 高い開ループ・ゲイン：130dB
- ユニティ・ゲインで安定
- 低い静止電流：3.6mA(シングル)、7.2mA(デュアル)
- レール・ツー・レール出力
- 広い電源範囲：±2.25V ~ ±18V
- シングルおよびデュアル製品を提供

アプリケーション

- 業務用オーディオ機器
- マイクフォン・プリアンプ
- アナログおよびデジタル・ミキシング・コンソール
- 放送スタジオ用機器

- オーディオ試験機器、計測機器
- ハイエンドAVレシーバ

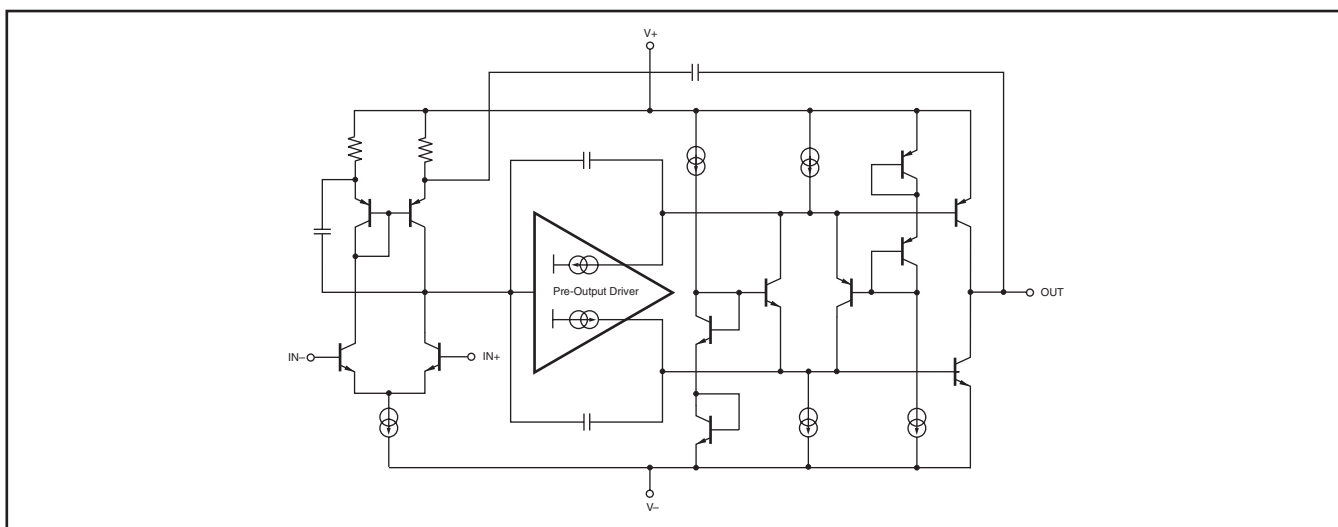
概要

OPA1611(シングル)およびOPA1612(デュアル)バイポーラ入力オペアンプは、0.000015%という超低歪で1.1nV/ $\sqrt{\text{Hz}}$ という非常に低いノイズ密度を実現します(1kHz動作時)。2k Ω の負荷に対して600mV以内のレール・ツー・レール出力振幅で動作するため、ヘッドルームとダイナミック・レンジが向上します。また、±30mAという高い出力駆動能力を持っています。

±2.25V~±18Vという非常に広い電源範囲で動作でき、チャンネルあたりの消費電流はわずか3.6mAです。OPA1611およびOPA1612オペアンプは、ユニティ・ゲインで安定であり、幅広い負荷条件で優れたダイナミック特性を發揮します。

デュアル製品では各回路が完全に独立し、クロストークが最小限に抑えられ、過駆動や過負荷の場合でもチャンネル間の相互作用はありません。

OPA1611およびOPA1612は、SO-8パッケージで供給され、-40°C~+85°Cの範囲で仕様が規定されています。



SoundPlusは、テキサス・インスツルメンツの登録商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ(日本TI)が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



静電気放電対策

これらのデバイスは、限定的なESD（静電破壊）保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

絶対最大定格⁽¹⁾

動作温度範囲内（特に記述のない限り）

		値	単位
電源電圧	$V_S = (V+) - (V-)$	40	V
入力電圧		$(V-) - 0.5 \sim (V+) + 0.5$	V
入力電流（電源ピンを除くすべてのピン）		± 10	mA
出力短絡 ⁽²⁾		連続	
動作温度	(T_A)	$-55 \sim +125$	$^{\circ}\text{C}$
保存温度	(T_A)	$-65 \sim +150$	$^{\circ}\text{C}$
接合部温度	(T_J)	200	$^{\circ}\text{C}$
ESD定格	人体モデル (HBM)	3000	V
	デバイス帯電モデル (CDM)	1000	V
	マシン・モデル (MM)	200	V

(1) 絶対最大定格以上のストレスが加わると、永続的な損傷を製品に与えることがあります。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。これはストレスの定格のみについて示しており、このデータシートに示された値を越える状態での本製品の機能動作は含まれていません。

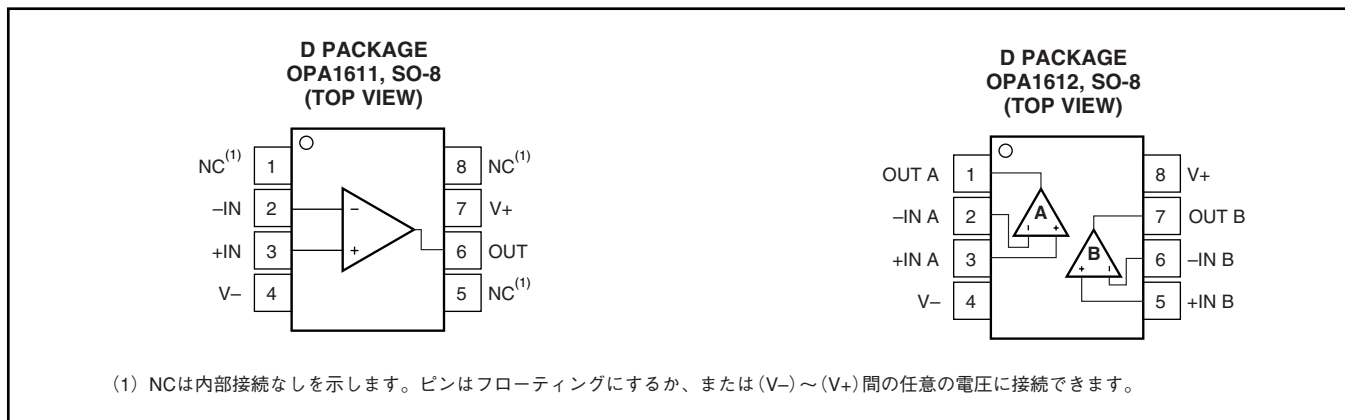
(2) $V_S/2$ (対称な両電源設定でのグラウンド) への短絡、パッケージあたり1つのアンブ。

パッケージ情報⁽¹⁾

製品名	パッケージ・リード	パッケージ・コード	パッケージ捺印
OPA1611	SO-8	D	TI OPA 1611A
OPA1612	SO-8	D	TI OPA 1612A

(1) 最新のパッケージおよびご発注情報については、この巻末にある「付録：パッケージ・オプション」を参照するか、TIのWebサイト (www.ti.com または www.tij.co.jp) をご覧ください。

ピン構成



電気的特性：V_S = ±2.25V ~ ±18V

T_A = +25°CおよびR_L = 2kΩです(特に記述のない限り)。V_{CM} = V_{OUT} = 電源中点です(特に記述のない限り)。太字のリミット値は、仕様温度範囲T_A = -40°C~+85°Cにわたって適用されます。

パラメータ	測定条件	OPA1611AI, OPA1612AI			単位
		MIN	TYP	MAX	
オーディオ特性					
全高調波歪 + ノイズ	THD+N G = +1, f = 1kHz, V _O = 3V _{RMS}		0.000015 -136		% dB
相互変調歪	IMD G = +1, V _O = 3V _{RMS} SMPTE/DIN 2 トーン、4:1 (60Hzおよび7kHz) DIM 30 (3kHz方形波および15kHz正弦波) CCIF 2 トーン (19kHzおよび20kHz)		0.000015 -136 0.000012 -138 0.000008 -142		% dB % dB % dB
周波数応答					
ゲイン帯域幅積	GBW G = 100 G = 1		80 40		MHz MHz
スルー・レート	SR G = -1		27		V/μs
フルパワー帯域幅 ⁽¹⁾	V _O = 1V _{PP}		4		MHz
過負荷回復時間	G = -10		500		ns
チャンネル間分離 (デュアル)	f = 1kHz		-130		dB
ノイズ					
入力電圧ノイズ	f = 20Hz to 20kHz		1.2		μV _{PP}
入力電圧ノイズ密度	e _n f = 10Hz f = 100Hz f = 1kHz		2 1.5 1.1		nV/√Hz nV/√Hz nV/√Hz
入力電流ノイズ密度	i _n f = 10Hz f = 1kHz		3 1.7		pA/√Hz pA/√Hz
オフセット電圧					
入力オフセット電圧	V _{OS} V _S = ±15V		±100	±500	μV
対温度 ⁽²⁾	dV _{OS} /dT		1	4	μV/°C
対電源電圧	PSRR V _S = ±2.25V to ±18V		0.1	1	μV/V
入力バイアス電流					
入力バイアス電流	i _B V _{CM} = 0V		±60	±250	nA
対温度 ⁽²⁾				350	nA
入力オフセット電流	i _{OS} V _{CM} = 0V		±25	±175	nA
入力電圧範囲					
同相電圧範囲	V _{CM}	(V-) + 2		(V+) - 2	V
同相除去比	CMRR (V-) + 2V ≤ V _{CM} ≤ (V+) - 2V	110	120		dB
入力インピーダンス					
差動			20k 8		Ω pF
同相			10 ⁹ 2		Ω pF

(1) フルパワー帯域幅 = SR/(2π × V_{PP})、SR = スルー・レート

(2) 設計および特性で規定されています。

電気的特性： $V_S = \pm 2.25V \sim \pm 18V$

$T_A = +25^\circ C$ および $R_L = 2k\Omega$ です(特に記述のない限り)。 $V_{CM} = V_{OUT} =$ 電源中点です(特に記述のない限り)。
太字のリミット値は、仕様温度範囲 $T_A = -40^\circ C \sim +85^\circ C$ にわたって適用されます。

パラメータ	測定条件	OPA1611AI, OPA1612AI			単位	
		MIN	TYP	MAX		
開ループ・ゲイン						
開ループ電圧ゲイン	A_{OL}	$(V-) + 0.2V \leq V_O \leq (V+) - 0.2V, R_L = 10k\Omega$	114	130		dB
	A_{OL}	$(V-) + 0.6V \leq V_O \leq (V+) - 0.6V, R_L = 2k\Omega$	110	114		dB
出力						
出力電圧	V_{OUT}	$R_L = 10k\Omega, A_{OL} \geq 114dB$ $R_L = 2k\Omega, A_{OL} \geq 110dB$	$(V-) + 0.2$ $(V-) + 0.6$		$(V+) - 0.2$ $(V+) - 0.6$	V V
出力電流	I_{OUT}		図27を参照			mA
開ループ出力インピーダンス	Z_O		図28を参照			Ω
出力短絡電流	I_{SC}		+55/-62			mA
容量性負荷駆動	C_{LOAD}		標準特性を参照			pF
電源						
仕様電圧	V_S		± 2.25		± 18	V
静的消費電流 (チャンネルあたり)	I_Q	$I_{OUT} = 0A$		3.6	4.5	mA
対温度 ⁽³⁾					5.5	mA
温度範囲						
仕様範囲			-40		+85	$^\circ C$
動作範囲			-55		+125	$^\circ C$
熱抵抗	θ_{JA}					$^\circ C/W$
SO-8				150		

(3) 設計および特性で規定されています。

標準特性

$T_A = +25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 、および $R_L = 2\text{k}\Omega$ です(特に記述のない限り)。

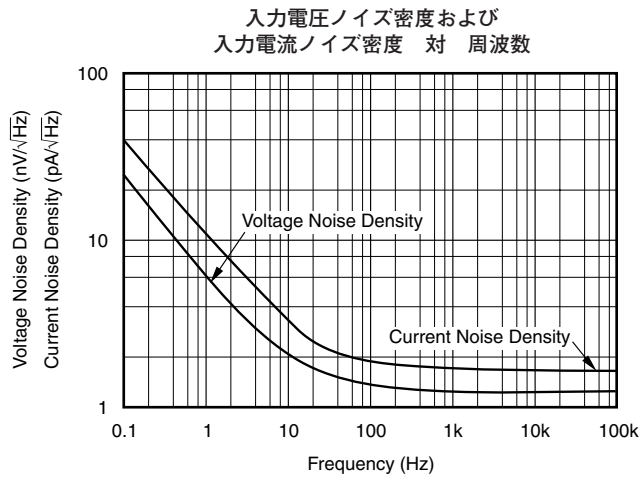


図 1

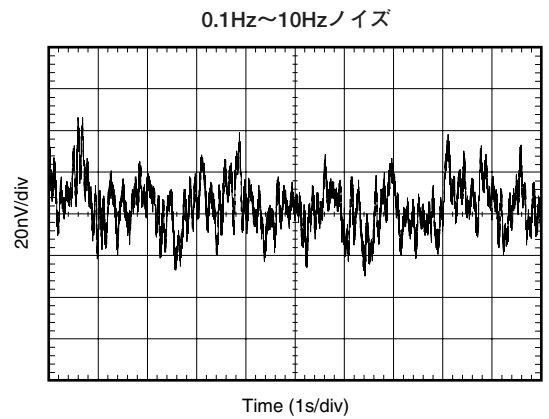


図 2

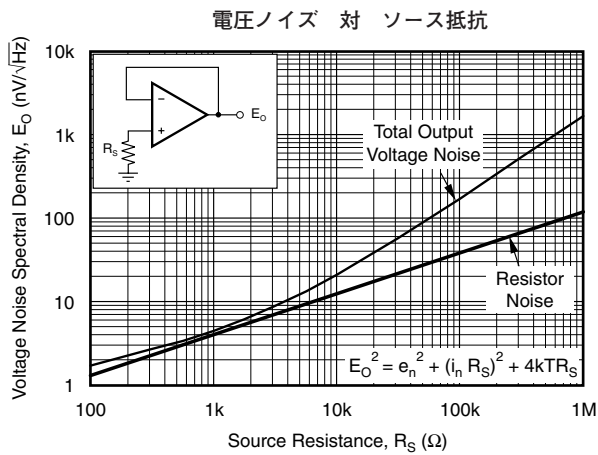


図 3

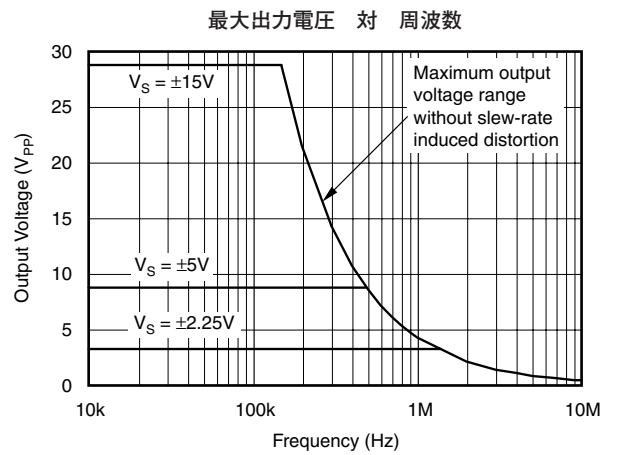


図 4

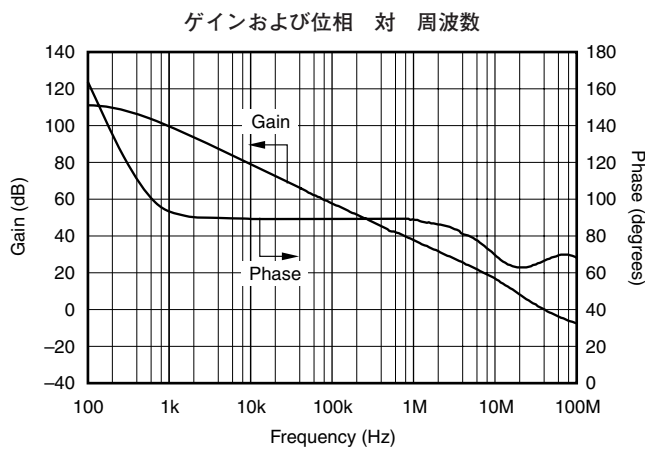


図 5

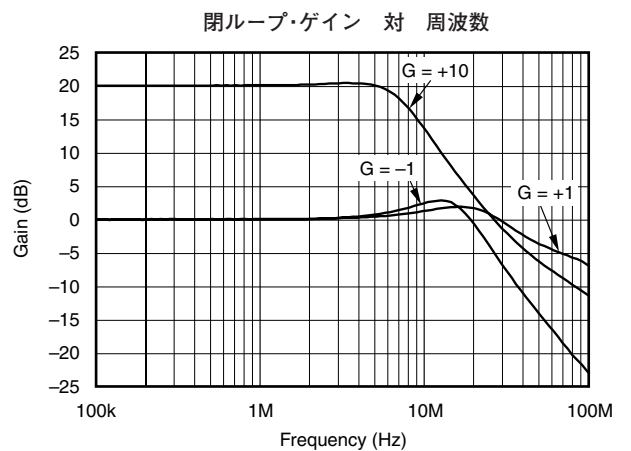


図 6

標準特性

$T_A = +25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 、および $R_L = 2\text{k}\Omega$ です (特に記述のない限り)。

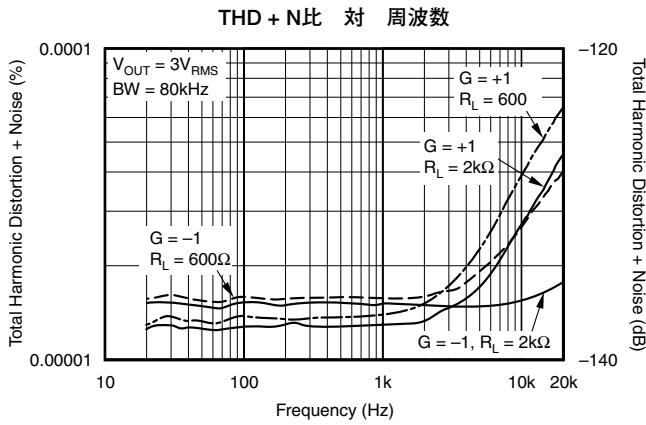


図 7

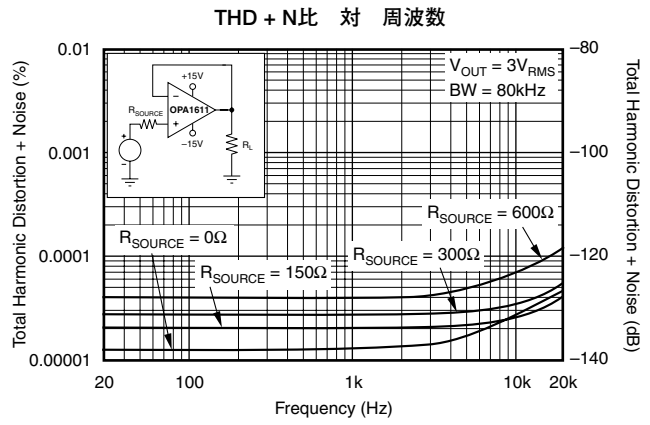


図 8

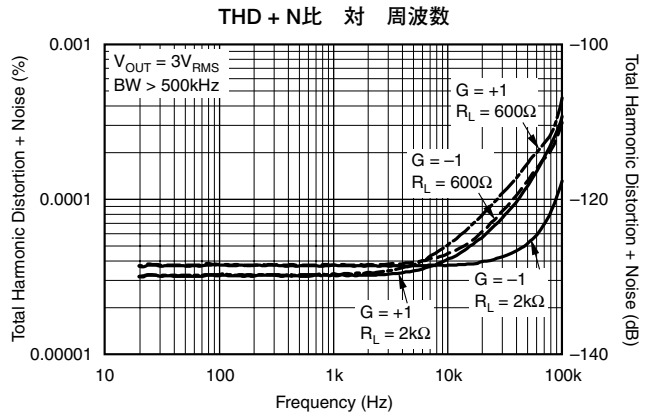


図 9

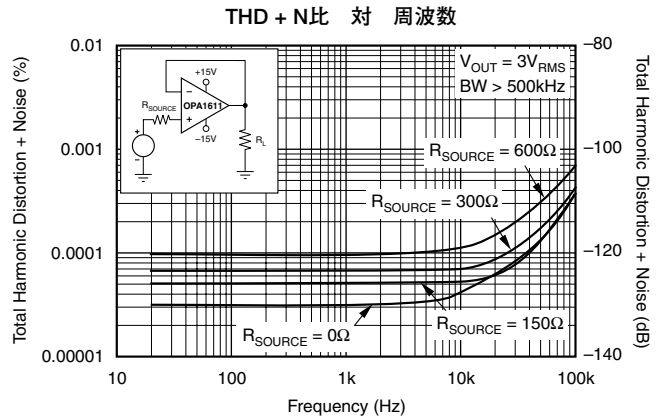


図 10

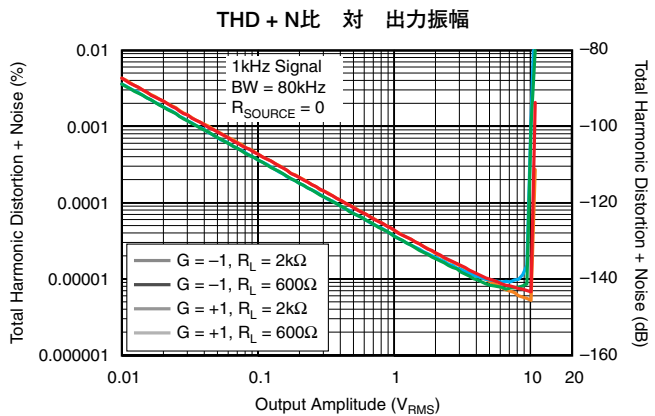


図 11

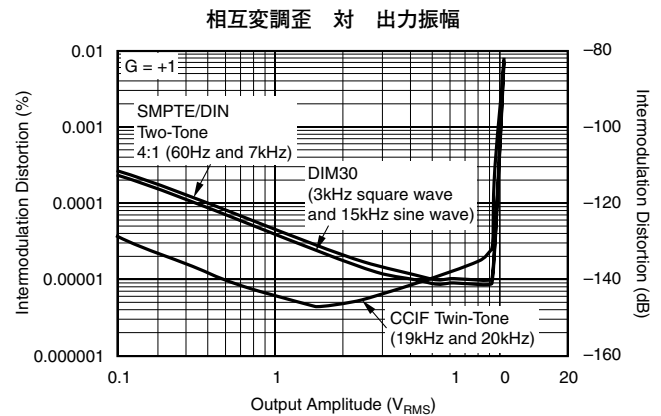


図 12

標準特性

$T_A = +25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 、および $R_L = 2\text{k}\Omega$ です(特に記述のない限り)。

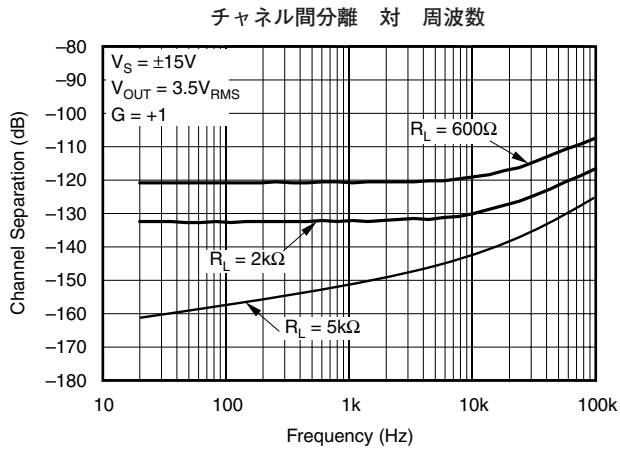


図 13

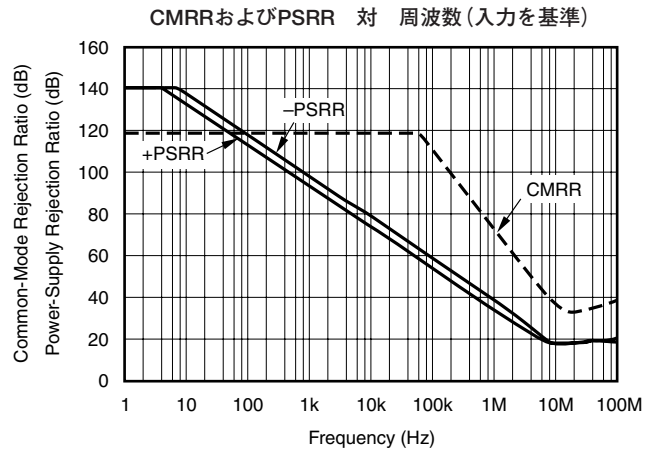


図 14

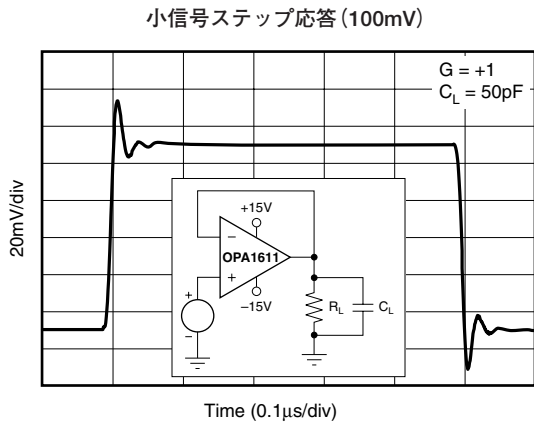


図 15

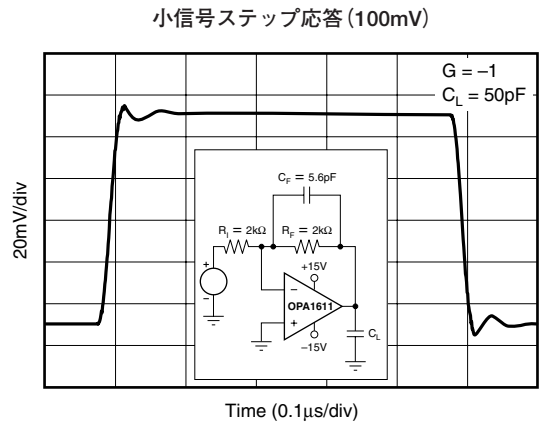


図 16

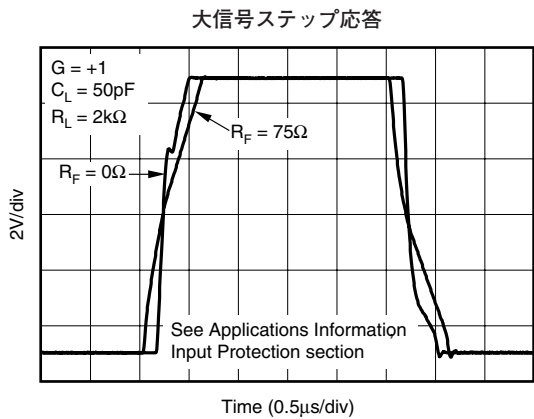


図 17

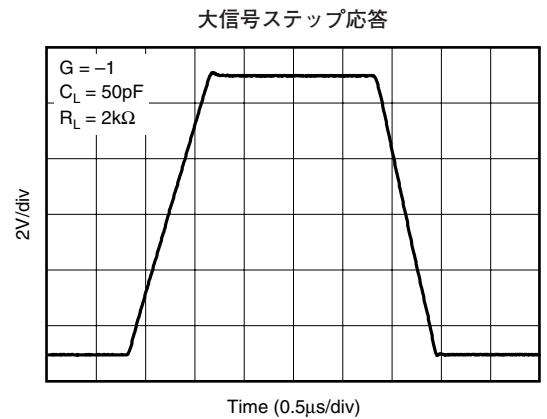


図 18

標準特性

$T_A = +25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 、および $R_L = 2\text{k}\Omega$ です (特に記述のない限り)。

小信号オーバーシュート 対 容量性負荷
(100mV出力ステップ)

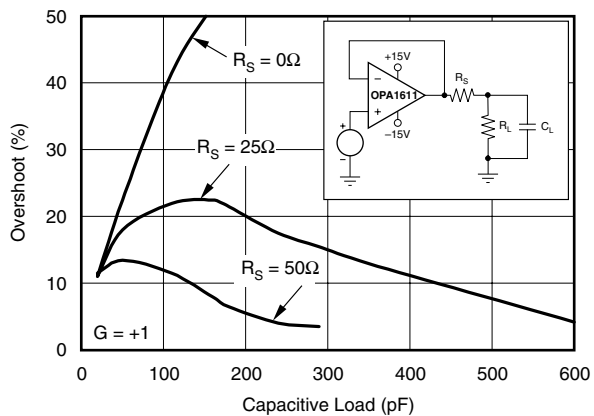


図 19

小信号オーバーシュート 対 容量性負荷
(100mV出力ステップ)

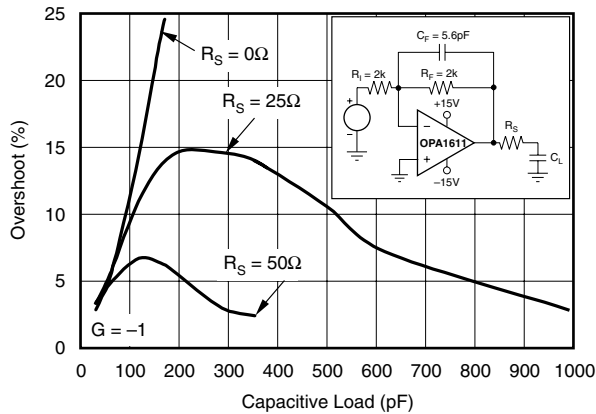


図 20

開ループ・ゲイン 対 温度

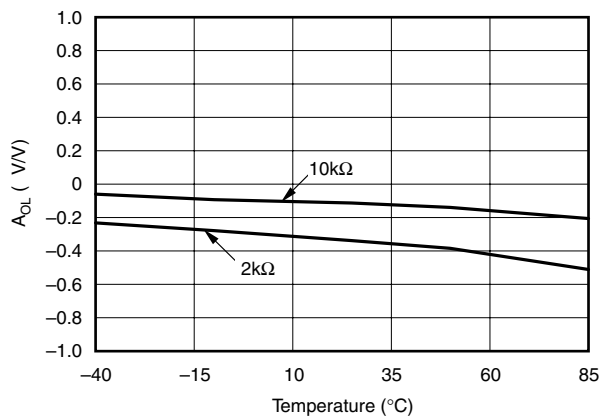


図 21

I_B および I_{OS} 対 温度

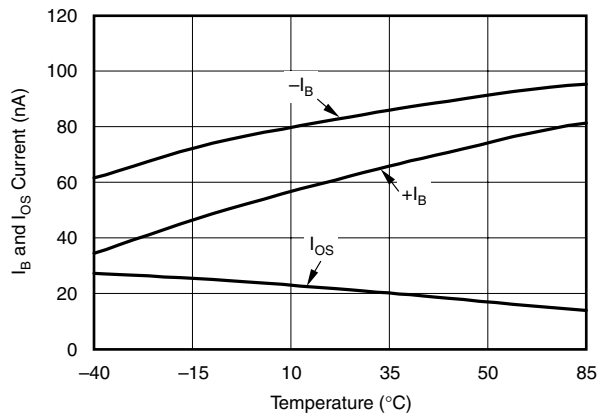


図 22

I_B および I_{OS} 対 同相電圧

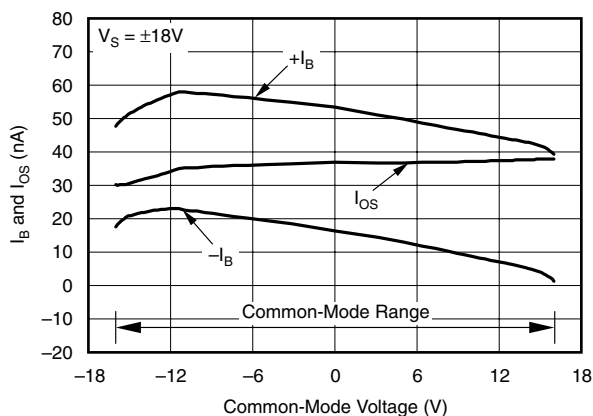


図 23

静的消費電流 対 温度

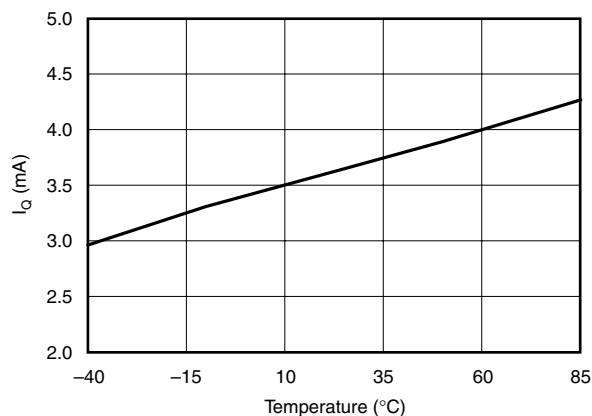


図 24

標準特性

$T_A = +25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 、および $R_L = 2\text{k}\Omega$ です (特に記述のない限り)。

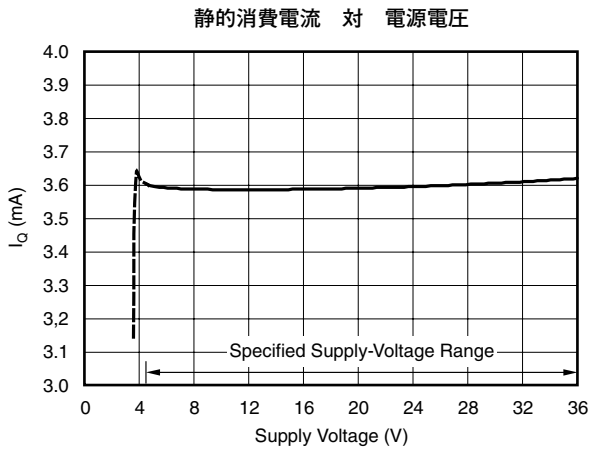


図 25

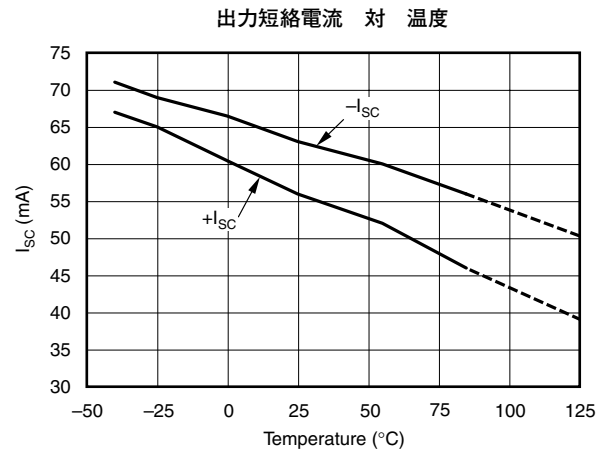


図 26

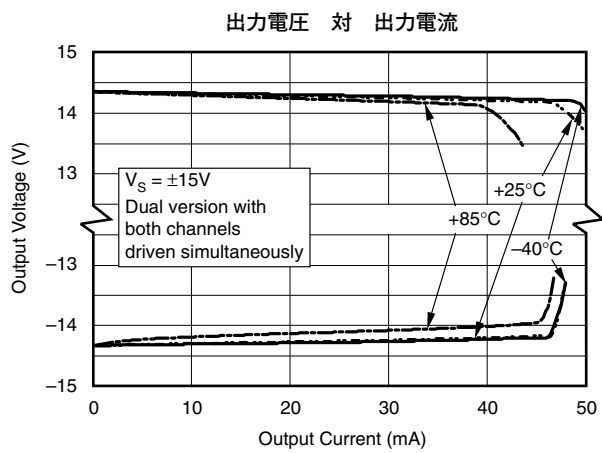


図 27

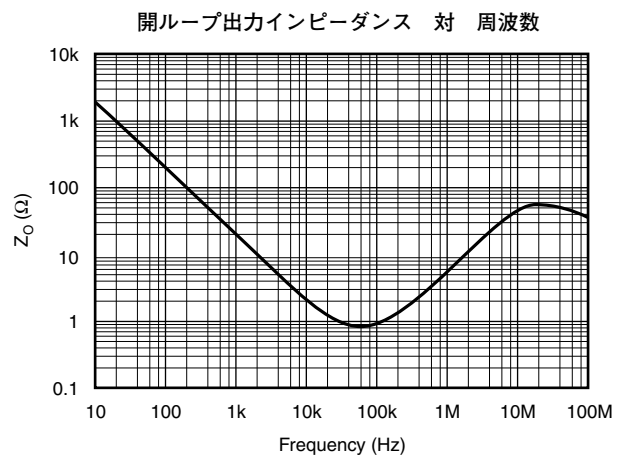


図 28

アプリケーション情報

OPA1611およびOPA1612は、ユニティ・ゲインで安定な、超低ノイズの高精度オペアンプです。また、出力位相の反転がありません。ノイズの多い電源や高インピーダンスの電源を使用するアプリケーションでは、デバイスの電源ピンの近くにデカップリング・コンデンサが必要となります。ほとんどの場合は、0.1 μ Fのコンデンサで十分です。図29に、OPA1611の内部回路の概略図を示します。

動作電圧

OPA161xシリーズのオペアンプは、優れた性能を維持しながら $\pm 2.25\text{V} \sim \pm 18\text{V}$ の電源で動作します。OPA161xシリーズは、電源間の電圧がわずかに+4.5Vから最大+36Vまで対応します。ただし、アプリケーションによっては、等しい正負の出力電圧振幅が必要でない場合もあります。OPA161xシリーズでは、正負の電源電圧が等しくなくてもかまいません。例えば、正電源を+25V、負電源を-5Vなどに設定できます。

いずれの場合も、同相電圧は指定の範囲内に維持する必要があります。また、主要なパラメータは、仕様温度範囲 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$ で保証されます。動作電圧または温度によって変化するパラメータは、「標準特性」に示してあります。

入力保護

OPA1611およびOPA1612の内部端子は、図30に示されるように、背面結合ダイオードによって過度の差動電圧から保護されています。ほとんどのアプリケーション回路で、入力保護回路は重要ではありません。ただし、低ゲインまたは $G = +1$ の回路では、急峻な傾きの入力信号によって、これらのダイオードが順方向バイアスとなる可能性があります。これは、アンプの出力が入力の傾きに対して十分に速く応答できないためです。この状況は、標準曲線の図17に示されています。入力信号がこの順方向バイアス状態を発生させるほど高速な場合は、入力信号電流を10mA以下に制限する必要があります。入力信号電流が本質的に制限されていない場合は、入力直列抵抗(R_I)や帰還抵抗(R_F)を使用して信号入力電流を制限できます。この入力直列抵抗は、OPA1611の低ノイズ特性に影響を与えますが、これについては次の「ノイズ特性」の項で説明します。図30は、電流制限入力抵抗と帰還抵抗の両方を使用した場合の構成例を示しています。

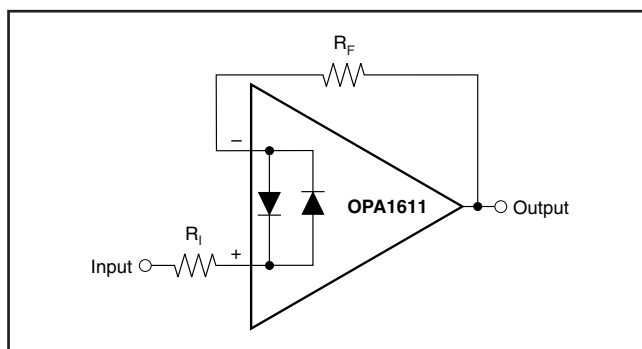


図 30. パルス動作

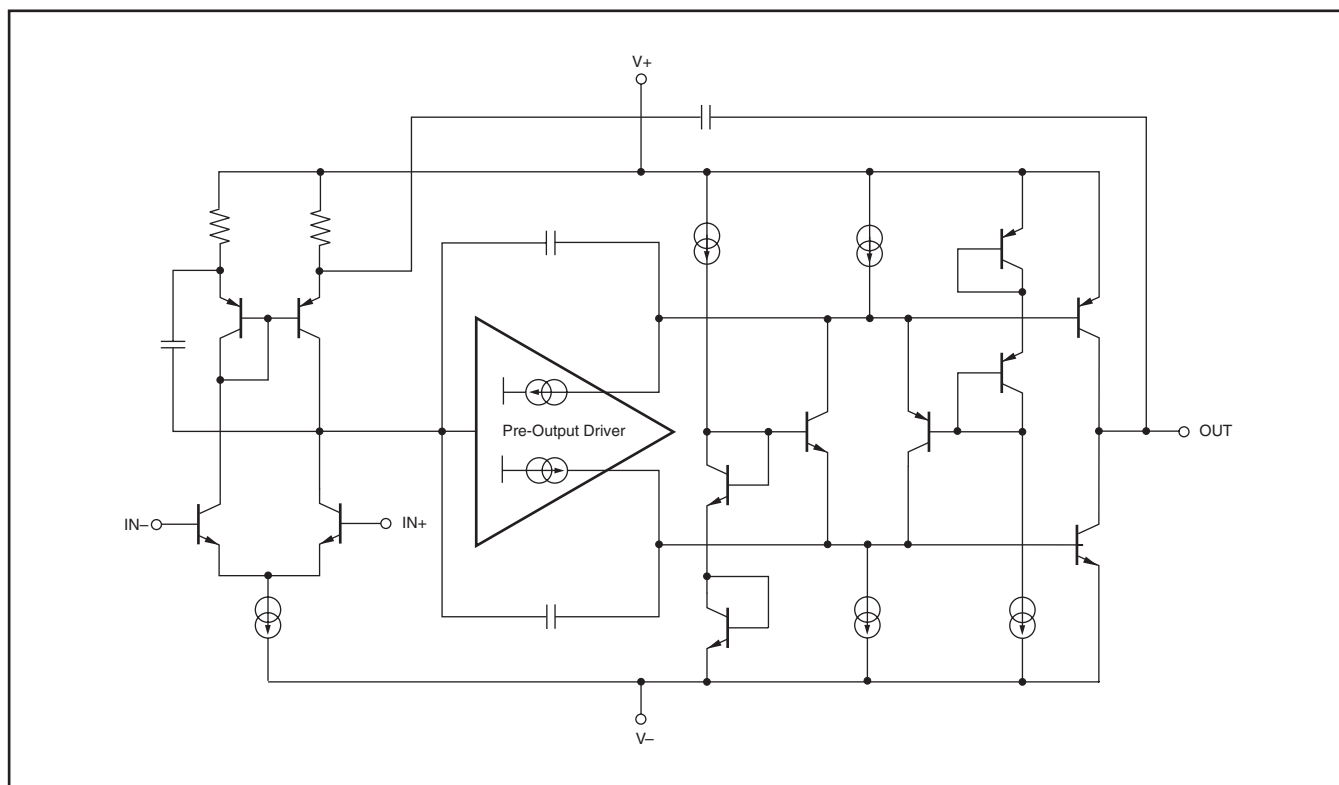


図 29. OPA1611の概略回路図

ノイズ特性

図31に、オペアンプがユニティ・ゲイン構成のときの、ソース・インピーダンスの変化に対する合計回路ノイズの特性を示します(帰還抵抗回路は使用していないため、追加のノイズ成分はありません)。

OPA1611 (GBW = 40MHz、G = +1) が合計回路ノイズの計算値とともに示されています。オペアンプ自体は、電圧ノイズ成分と電流ノイズ成分の両方に寄与します。一般に、電圧ノイズは、オフセット電圧の時間によって変化する成分としてモデル化されます。電流ノイズは、入力バイアス電流の時間によって変化する成分としてモデル化され、ソース抵抗によってノイズの電圧成分を生成します。したがって、あるアプリケーションに対して最小ノイズとなるオペアンプは、ソース・インピーダンスによって異なります。ソース・インピーダンスが低い場合、電流ノイズは無視でき、電圧ノイズが一般に支配的です。OPA161xシリーズのオペアンプは電圧ノイズが低いため、ソース・インピーダンスが1kΩ未満のアプリケーションでの使用に適しています。

図31の式は、以下のパラメータを使用した合計回路ノイズの計算を示しています。

- e_n = 電圧ノイズ
- I_n = 電流ノイズ
- R_S = ソース・インピーダンス
- k = ボルツマン定数 = 1.38×10^{-23} J/K
- T = 温度 (ケルビン、K)

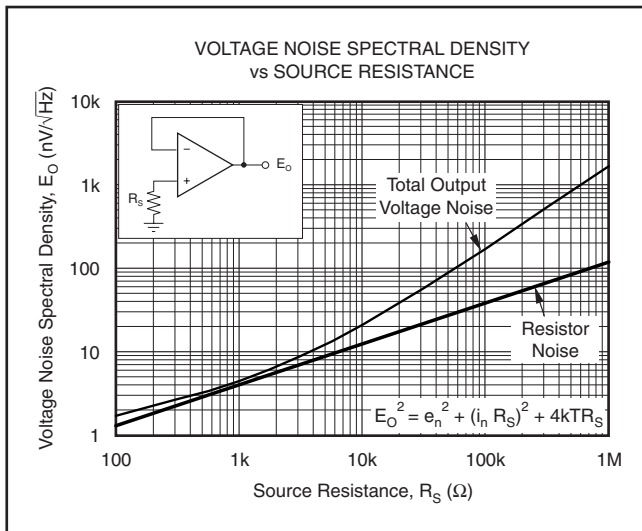


図 31. ユニティ・ゲイン・バッファ構成でのOPA1611のノイズ特性

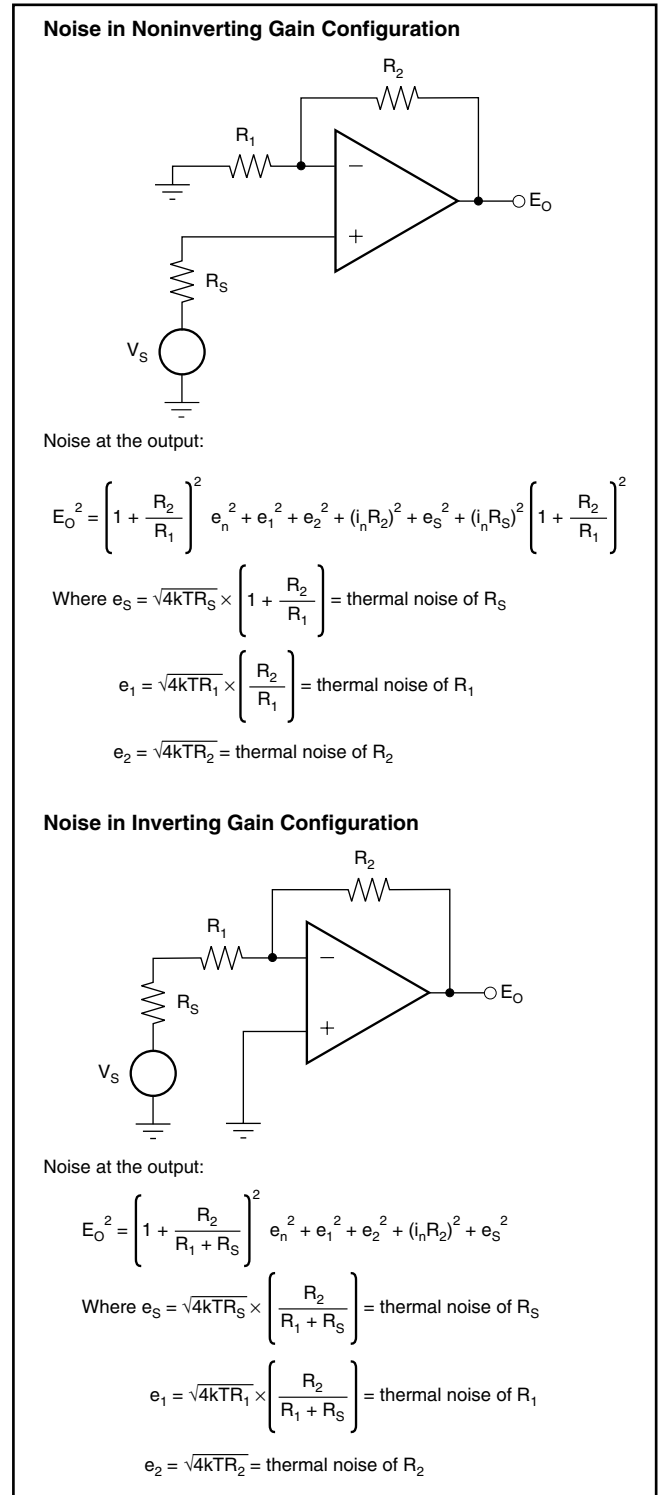
基本的なノイズ計算

低ノイズ・オペアンプ回路の設計では、信号源からのノイズ、オペアンプで発生するノイズ、帰還回路抵抗からのノイズなど、発生し得るさまざまなノイズ要因を注意深く考慮する必要があります。回路の合計ノイズは、すべてのノイズ成分の二乗和平方根となります。

ソース・インピーダンスの抵抗部分によって、抵抗の平方根に比例した熱ノイズが発生します。図31にこの関数のプロットを示します。ソース・インピーダンスは通常は固定です。した

がって、オペアンプと帰還抵抗は、合計ノイズに対するそれぞれの寄与が最小となるように選択します。

図32は、オペアンプ回路の反転および非反転ゲイン構成を示しています。ゲインを持つ回路構成では、帰還回路抵抗もノイズに寄与します。オペアンプの電流ノイズが帰還抵抗に作用して、追加のノイズ成分が生成されます。一般に、帰還抵抗の値は、これらのノイズ源を無視できるように選択されます。図では、両方の構成に対して合計ノイズの式が示されています。



OPA161xシリーズのオペアンプが1kHzで動作する場合、 $e_n = 1.1\text{nV}/\sqrt{\text{Hz}}$ 、および $I_n = 1.7\text{pA}/\sqrt{\text{Hz}}$ です。

図 32. ゲイン構成のノイズの計算

全高調波歪の測定

OPA161xシリーズのオペアンプは、優れた歪特性を持っています。2kΩ負荷でのTHD + ノイズは、オーディオ周波数範囲(20Hz~20kHz)全体にわたって、0.00008%未満($G = +1$ 、 $V_O = 3V_{RMS}$ 、 $BW = 80kHz$)です(特性は図7を参照)。

OPA1611シリーズのオペアンプで生じる歪は、多くの市販の歪アナライザの測定限界以下です。ただし、(図33に示すような)特別な試験回路を使用して、測定能力を拡張することができます。

オペアンプの歪は、入力に換算される内部誤差源とみなすことができます。図33は、オペアンプの歪を通常発生する値の101倍(約40dB)に拡大する回路を示しています。標準的な非反転アンプ構成に R_3 を追加することで、回路の帰還係数またはノイズ・ゲインが変化します。閉ループ・ゲインは変化しませんが、誤差補正の帰還が1/101に低下するため、分解能が101倍となります。オペアンプに印加される入力信号および負荷は、 R_3 のない標準的な帰還構成の場合と同じであることに注意してください。歪測定への影響を最小限に抑えるため、 R_3 の値は小さくする必要があります。

この手法の妥当性を検証するには、歪が試験装置の測定限界内となるような高いゲインや高い周波数で、測定を反復します。このデータシートに記載された測定値は、そのような反復測定を大幅に単純化する歪/ノイズ・アナライザ“Audio Precision System Two”によって得られています。ただし、この測定手法は、手動の歪測定機器でも実行できます。

容量性負荷

OPA1611およびOPA1612のダイナミック特性は、一般的なゲイン、負荷、および動作条件に対して最適化されています。低い閉ループ・ゲインと高い容量性負荷の組み合わせでは、アンプの位相余裕が減り、ゲインのピーキングや発振が生じる可能性があります。したがって、大きな容量性負荷は出力から分離する必要があります。この分離を行う最も簡単な方法は、出力と直列に小さな抵抗(例えば、 $R_S = 50\Omega$)を追加することです。

この小さな直列抵抗は、デバイスの出力が短絡された場合に、過度の電力消費を防ぐ働きもします。図19および図20は、 R_S の

いくつかの値に対する小信号オーバーシュート対容量性負荷のグラフを示しています。また、分析手法およびアプリケーション回路の詳細については、TIのアプリケーション・ブリティンAB-028(文献番号SBOA015、TIのWebサイトからダウンロード可能)を参照してください。

消費電力

OPA1611およびOPA1612シリーズのオペアンプは、最大±18Vの電源電圧で2kΩの負荷を駆動できます。高い電源電圧で動作すると、内部の消費電力が増加します。OPA1611およびOPA1612シリーズのオペアンプでは、銅のリードフレーム構造を使用することにより、従来の材質と比較して放熱性能が向上しています。また、回路基板のレイアウトによっても、接合部温度の上昇を最小限に抑えることができます。広い銅パターンは、追加のヒート・シンクとして機能するため、放熱を助けます。ソケットを使用する代わりにデバイスを回路基板に半田付けすることで、温度上昇をさらに小さく抑えることができます。

電氣的オーバーストレス

電氣的なオーバーストレスに対するオペアンプの耐性に関して、設計者から質問されることが多くあります。それらの質問は、デバイスの入力について言及する傾向にありますが、電源電圧ピンや出力ピンも関わってくる可能性があります。それらの異なるピン機能にはそれぞれ、個別の半導体製造プロセスや、ピンに接続される回路に固有のブレイクダウン電圧特性によって決定される、電氣的ストレス制限があります。また、これらの回路には静電放電(ESD)保護が内蔵され、製品の組み立て前および組み立て中の偶発的なESDから回路を保護しています。

この基本的なESD回路について、また、この回路と電氣的オーバーストレス状態との関連について、よく理解しておく役に立ちます。図34に、OPA161xシリーズに内蔵されるESD回路を示します(点線の領域内)。ESD保護回路では、入力ピンと出力ピンからいくつかの電流ステアリング・ダイオードが内部電源ラインに接続され、電源ラインにはオペアンプ内部のESD吸収デバイスが接続されています。この保護回路は、通常の回路動作中は機能しないように設計されています。

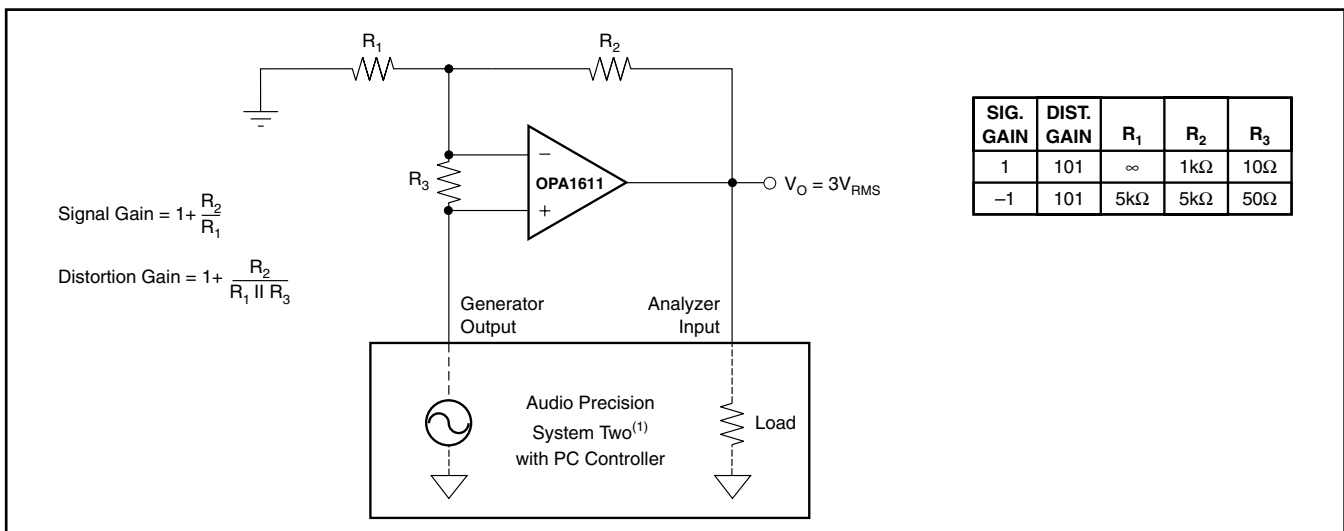


図 33. 歪試験回路

(1) 測定帯域幅については、図7~図12を参照してください。

ESDが発生すると、短い時間の高電圧パルスが生成され、これは半導体デバイス内で放電しながら、短い時間の高電流パルスへと変換されます。ESD保護回路は、オペアンプのコアの周りに電流パスを設けることで、その損傷を防ぐように設計されています。保護回路によって吸収されるエネルギーは、熱として放散されます。

アンプ・デバイスの2本以上のピン間でESD電圧が生じた場合、1つまたは複数のステアリング・ダイオードに電流が流れます。電流が流れる経路に応じて、吸収デバイスが機能します。吸収デバイスには、トリガとなるスレッシュホールド電圧があり、これはOPA161xの通常動作電圧より高く、デバイスのブレイクダウン電圧レベルよりも低い値です。このスレッシュホールドを超えた場合には、吸収デバイスがすばやく機能して、電源レール間の電圧を安全なレベルにクランプします。

オペアンプを図34に示すような回路に接続する場合には、ESD保護回路は機能せず、アプリケーション回路の動作に関与しないよう設計されています。ただし、印加電圧があるピンの動作電圧範囲を超えるような状況が発生する可能性があります。そのような状況が発生した場合には、内部ESD保護回路の一部がオンにバイアスされて、電流を導通するおそれがあります。そのような電流はステアリング・ダイオードのパスを流れますが、吸収デバイスが機能することはまれです。

図34は、入力電圧 V_{IN} が正電源電圧(+ V_S)を500mV以上上回る場合の例を示しています。このような状況で回路に何が起こるかは、多くが電源特性に依存します。 $+V_S$ が電流をシンクできる場合は、上側の入力ステアリング・ダイオードの1つが導通し、電流を $+V_S$ へと流します。 V_{IN} が高くなると、極めて高いレベルの電流が流れる可能性があります。そのため、データシートの仕様では、アプリケーションで入力電流を10mAに制限することを推奨しています。

電源が電流をシンクできない場合は、 V_{IN} が電流をオペアンプへとソースし始め、正電源電圧としての役割を引き継ぐ可能性があります。この場合、オペアンプの絶対最大定格を超えるレベルにまで電圧が上昇する危険があります。(まれですが)極端な場合には、 $+V_S$ および $-V_S$ が印加されている間に吸収デバイスがオンになります。この状況が発生した場合、 $+V_S$ 電源と $-V_S$ 電源の間に直接電流パスが形成されます。その結果、吸収デバイスでの電力消費が急速に限界を超え、内部の過熱によってオペアンプが破壊されます。

また、電源 $+V_S$ および $-V_S$ の一方または両方が0Vのときに入力信号が印加されるとどうなるのか、という質問もよく受けます。これもやはり、0V、または入力信号振幅より低いレベルでの電源特性に依存します。電源が高インピーダンスとして見える場合は、入力ソースから電流ステアリング・ダイオードを通してオペアンプの電源電流が供給される可能性があります。この状態は通常のバイアス状態ではなく、アンプはほとんどの場合、正常に動作しません。電源が低インピーダンスの場合は、ステアリング・ダイオードを流れる電流が非常に高くなる可能性があります。電流レベルは、入力ソースの電流供給能力、および入力バス上の抵抗に依存します。

電源がこの電流を吸収する能力が不確かである場合は、図34に示すように、電源ピンに外部ツェナー・ダイオードを追加します。ツェナー電圧は、ダイオードが通常動作中にオンにならないような値を選択する必要があります。その一方で、電源ピンが安全動作電源電圧レベルを超えて上昇し始めた場合にツェナー・ダイオードが導通するよう、十分低い値である必要があります。

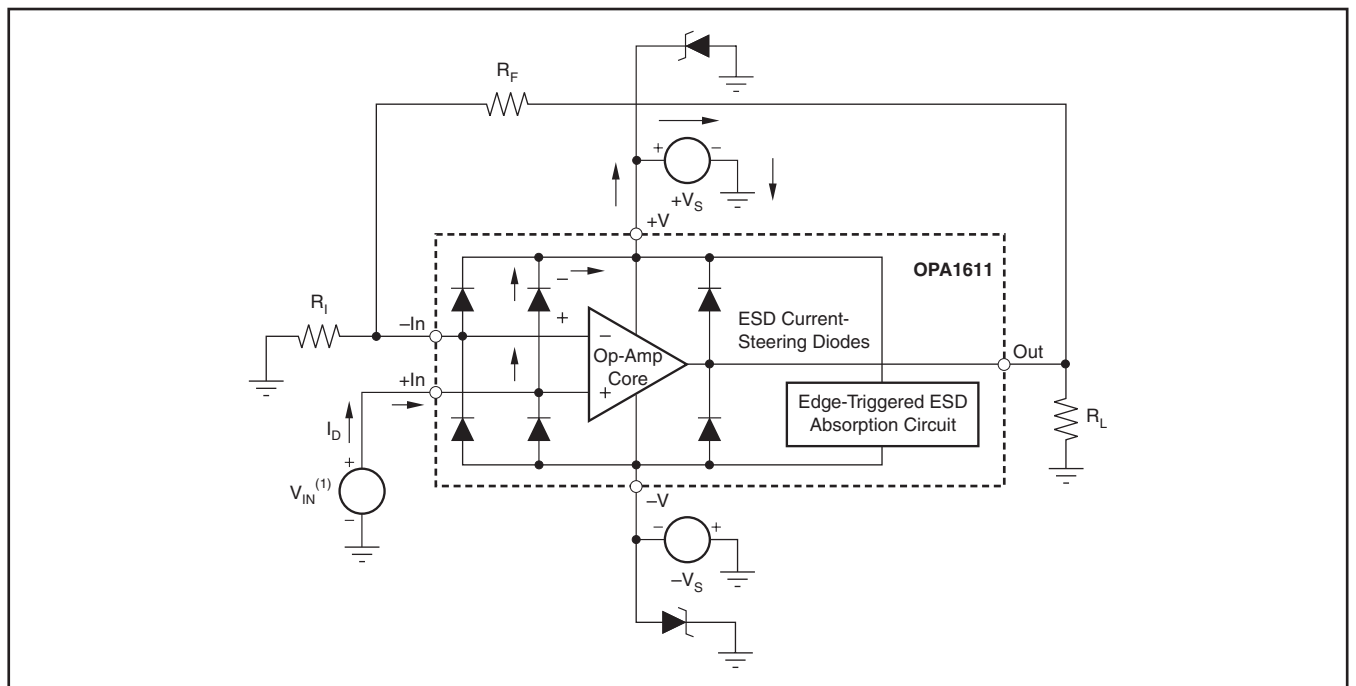


図 34. 等価内部ESD回路、および標準回路アプリケーションとの関係

(1) $V_{IN} = +V_S + 500\text{mV}$

アプリケーション回路

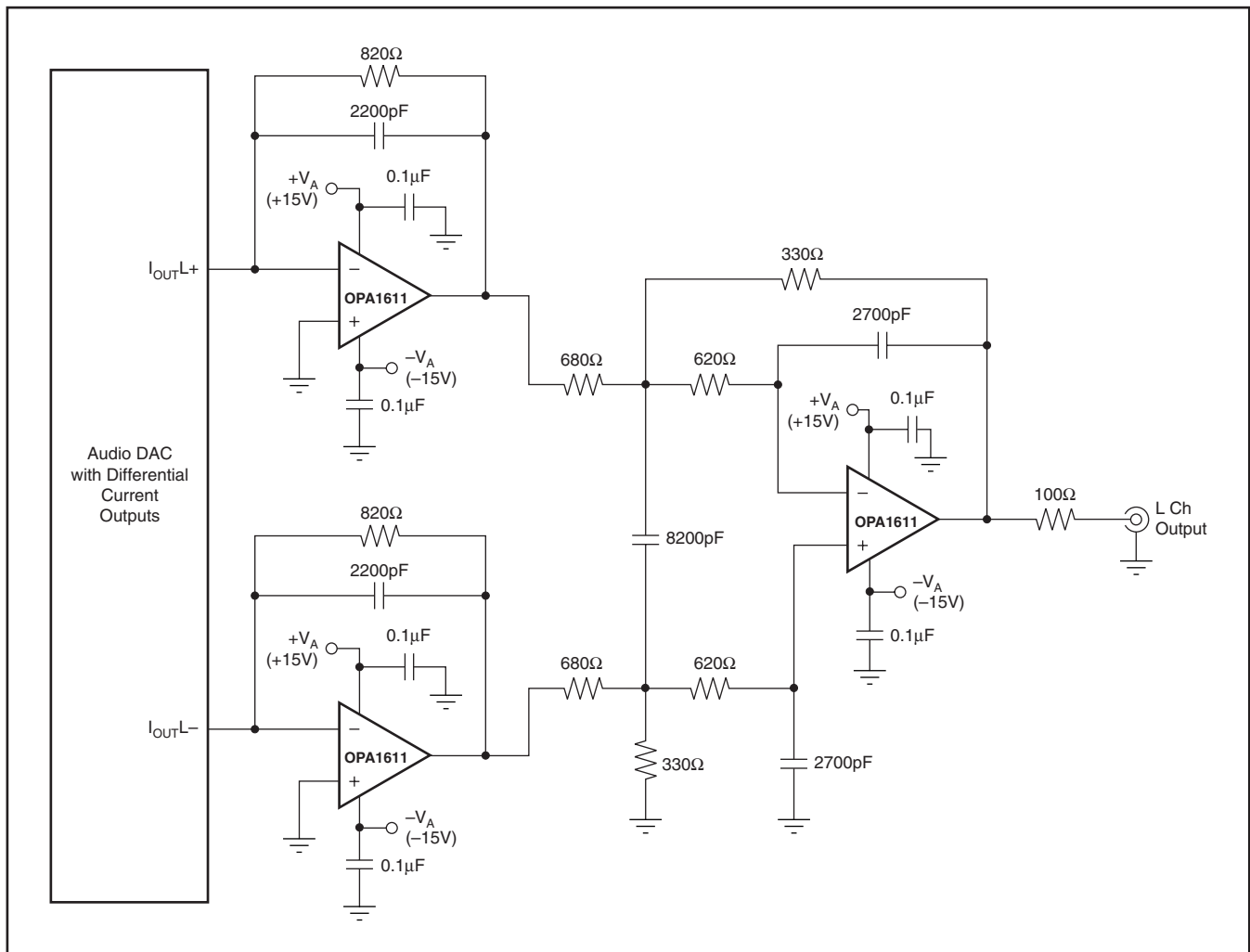


図 35. オーディオDACポスト・フィルタ (I/Vコンバータおよびローパス・フィルタ)

パッケージ情報

製品情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
TPS54331D	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS54331DG4	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS54331DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS54331DRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM

(1) マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt)：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンブ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

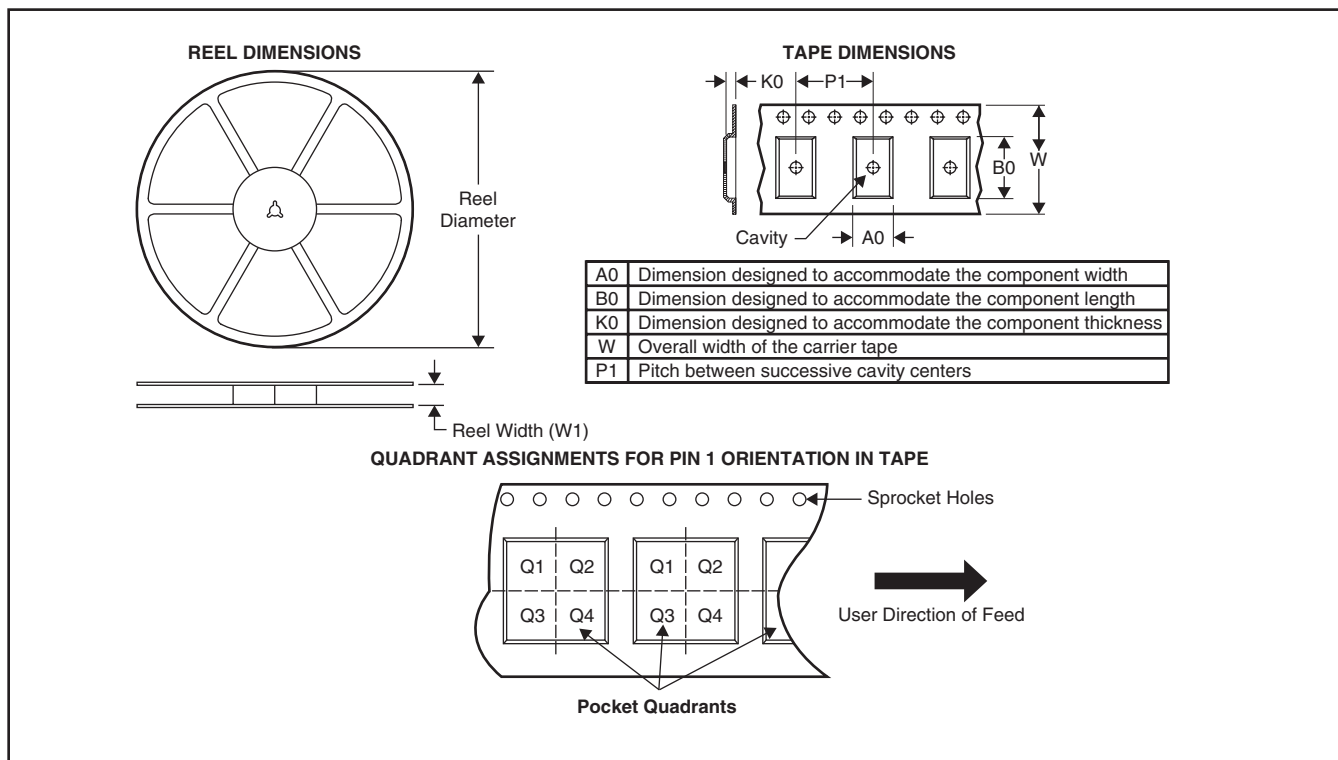
(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

パッケージ・マテリアル情報

テープおよびリール・ボックス情報

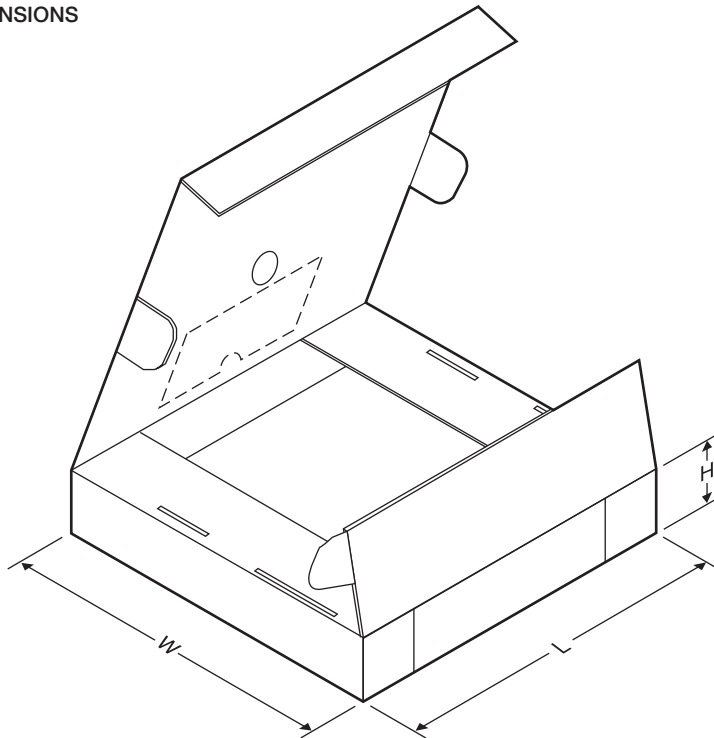


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA1611AIDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA1612AIDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

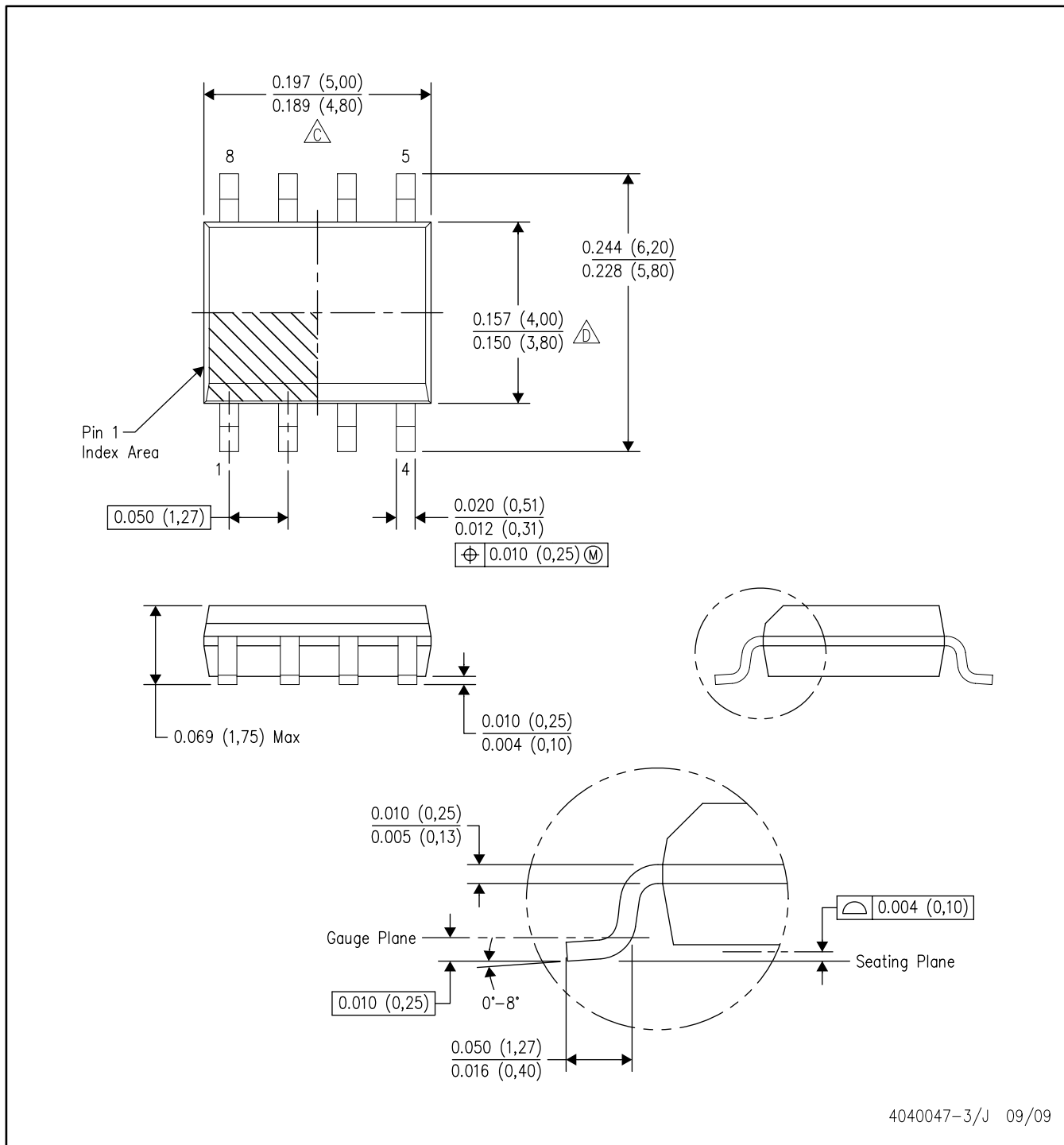
パッケージ・マテリアル情報

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
OPA1611AIDR	SOIC	D	8	2500	346.0	346.0	29.0
OPA1612AIDR	SOIC	D	8	2500	346.0	346.0	29.0



- 注： A. すべての直線寸法はインチ (mm) 単位です。
 B. この図面は、予告なく変更される可能性があります。
 C. モールドの突起、突出部、ゲートのバリは、どの端でも 0.006 インチ (0.15mm) 以下とします。
 D. リード間の突起は、どの側でも 0.017 インチ (0.43mm) 以下とします。
 E. JEDEC MS-012 variation AA に準拠。

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもありません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもありません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上