



## ユニティゲインで安定動作、 高電圧(100V) 大電流(50mA) オペアンプ

### 特長

- 広い電源電圧範囲：±5V (10V) ~ ±50V (100V)
- 高出力負荷駆動： $I_O > \pm 50\text{mA}$
- 広出力電圧振幅：両レールまで1V
- 独立した出力ディスエーブルまたはシャットダウン
- 広い動作温度範囲：-40°C ~ +85°C
- パッケージ：SOおよびHSOP PowerPAD™

### アプリケーション

- テスト装置
- アバランシェ・フォトダイオード：高電圧の電流検知
- 圧電セル
- トランスデューサ・ドライバ
- サーボ・ドライバ
- オーディオ・アンプ
- 高電圧コンプライアンス電流源
- 一般的な高電圧レギュレータ/電源

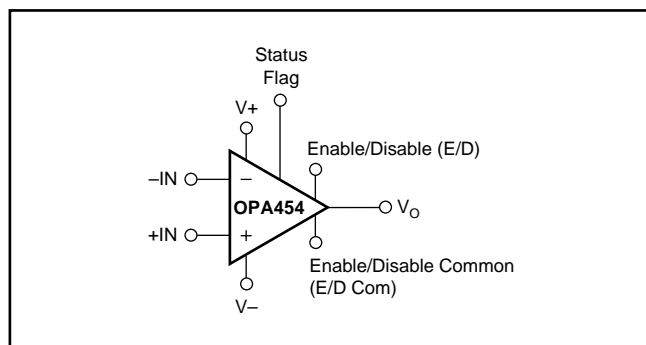
### 概要

OPA454は、高電圧(100V) および比較的に高電流駆動能力(25mA)の低コストのオペアンプです。また、ユニティゲインで安定であり、ゲイン帯域幅積が2.5MHzです。

OPA454は、過熱状態および過電流負荷に対して内部で保護されています。また、±5Vから±50Vあるいは単電源の10Vから100Vの広い電源範囲での動作が、規定されています。Status Flagピンはオープン・ドレイン出力であり、低電圧ロジック回路と接続することができます。この高電圧アンプは優れた精度と広い出力振幅を提供し、また、類似したアンプに見られがちな位相反転問題がありません。

出力はEnable/Disable端子で別個にディスエーブルできます。この端子には専用のコモン・リターン端子があり、低電圧ロジック回路と容易にインターフェイスできます。このディスエーブルは入力信号パスを乱すことなく行われ、電力の節約だけでなく負荷の保護にもなります。

小型の露出メタル・パッド・パッケージを使用しているため、OPA454は拡張された産業用温度範囲の-40°Cから+85°C動作で、ヒートシンクが簡単に行えます。



PRODUCT	DESCRIPTION
OPA445 <sup>(1)</sup>	80V, 15mA
OPA452	80V, 50mA
OPA547	60V, 750mA
OPA548	60V, 3A
OPA549	60V, 9A
OPA551	60V, 200mA
OPA567	5V, 2A
OPA569	5V, 2.4A

表 1. OPA454の関連製品 (1) OPA445は、オフセット・トリミングを使用するアプリケーションと、オープン以外のNC端子を除いて、OPA454とピン互換です。

PowerPADは、テキサス・インスツルメンツの登録商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



## 静電気放電対策

これらのデバイスは、限定的なESD（静電破壊）保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

### 製品情報<sup>(1)</sup>

製品	パッケージ・ピン数	パッケージコード	パッケージ捺印
OPA454	SO-8	DDA	OPA454

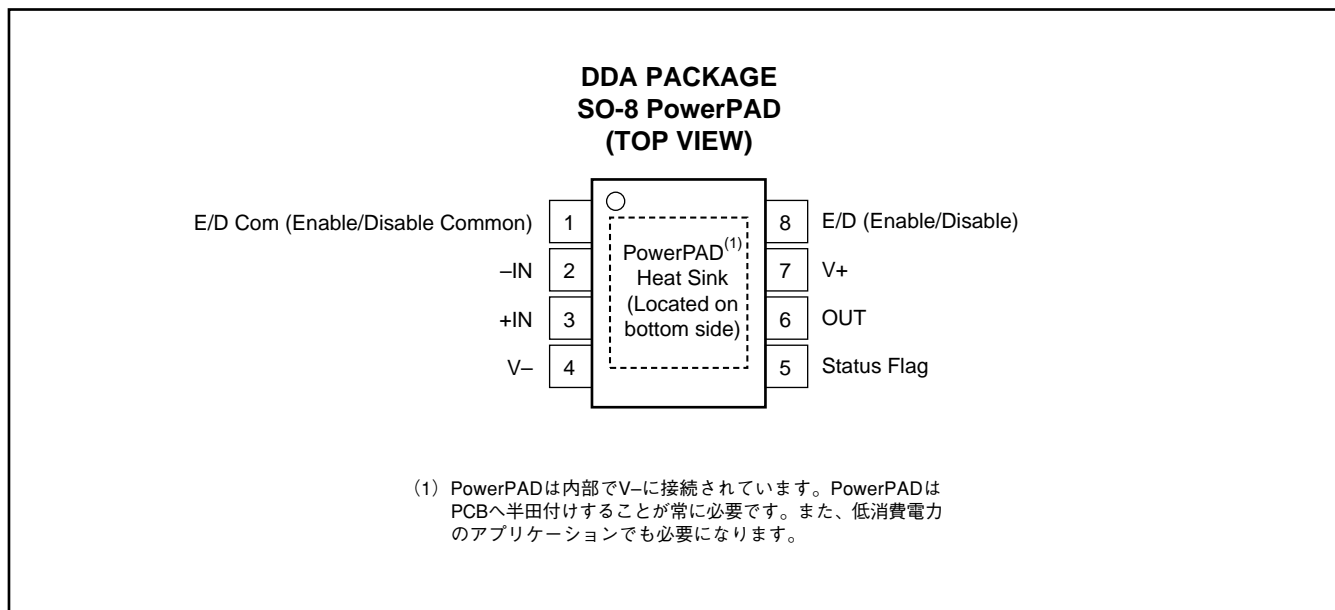
(1) 現行パッケージおよび注文情報の大半は、本文書の巻末のパッケージ・オプション付録あるいはTI社のウェブサイトwww.tij.co.jp, www.ti.comをご覧ください。

### 絶対最大定格<sup>(1)</sup>

		OPA454	単位
電源電圧	$V_S = (V+) - (V-)$	120	V
信号入力端子電圧 <sup>(2)</sup>		$(V-) - 0.3 \sim (V+) + 0.3$	V
信号入力端子電流 <sup>(2)</sup>		$\pm 10$	mA
E/DおよびE/D Com間電圧		+5.5	V
出力短絡回路 <sup>(3)</sup>	$I_{SC}$	連続	
動作時温度	$T_J$	-55 ~ +125	°C
保存温度		-55 ~ +125	°C
接合部温度	$T_J$	+150	°C
ESD定格	HBM (Human Body Model)	4000	V
	CDM (Charged Device Model)	500	V
	MM (Machine Model)	150	V

- (1) 上記の定格を超えるストレスを加えると、永久破壊を生じます。絶対最大条件下に長期間置くと、デバイスの信頼性が低下します。上記はストレス定格のみであり、上記条件またはそれを超える条件におけるデバイスの機能動作には適用されません。
- (2) 入力端子は電源レールに対してダイオード・クランプされています。電源レールを0.3V以上超える振幅の入力信号には、10mA以下の電流制限を行ってください。
- (3) グランドに短絡

### ピン配置



## 電気的特性：V<sub>S</sub> = ±50V

太字の規定は、T<sub>A</sub> = -40°C ~ +85°C に適用されます。

特に記述のない限り、T<sub>P</sub><sup>(1)</sup> = +25°C, R<sub>L</sub> = 4.8kΩ を V<sub>S</sub>/2 に接続、V<sub>CM</sub> = V<sub>OUT</sub> = V<sub>S</sub>/2。

パラメータ	測定条件	OPA454			単位
		MIN	TYP	MAX	
オフセット電圧					
入力オフセット電圧 対 温度 <sup>(2)</sup> T <sub>A</sub> = -40°C ~ +85°C 対 電源	V <sub>OS</sub> I <sub>O</sub> = 0 dV <sub>OS</sub> /dT PSRR V <sub>S</sub> = ±4V to ±60V, V <sub>CM</sub> = 0V		±0.2 ±1.6 25	±4 ±10 100	mV μV/°C μV/V
入力バイアス電流					
入力バイアス電流 対 温度 T <sub>A</sub> = -40°C ~ +85°C	I <sub>B</sub>		±1.4	±100	pA
入力オフセット電流	I <sub>OS</sub>		±0.2	±100	pA
ノイズ					
入力電圧ノイズ密度、f = 10Hz	e <sub>n</sub>		300		nV/√Hz
入力電圧ノイズ密度、f = 10kHz			35		nV/√Hz
f = 0.01Hz ~ 10Hz			15		μV <sub>PP</sub>
電流ノイズ密度、f = 1kHz	i <sub>n</sub>		40		fA/√Hz
入力電圧範囲					
同相電圧範囲	V <sub>CM</sub>	リニア動作 (V-) + 2.5	See Note <sup>(3)</sup>	(V+) - 2.5	V
同相除去比	CMRR	V <sub>S</sub> = ±50V, -25V ≤ V <sub>CM</sub> ≤ +25V	100	146	dB
		V <sub>S</sub> = ±50V, -45V ≤ V <sub>CM</sub> ≤ +45V	100	147	dB
T <sub>A</sub> = -40°C ~ +85°C		<b>V<sub>S</sub> = ±50V, -25V ≤ V<sub>CM</sub> ≤ +25V</b>	<b>80</b>	<b>88</b>	<b>dB</b>
T <sub>A</sub> = -40°C ~ +85°C		<b>V<sub>S</sub> = ±50V, -45V ≤ V<sub>CM</sub> ≤ +45V</b>	<b>72</b>	<b>82</b>	<b>dB</b>
入力インピーダンス					
差動			10 <sup>13</sup>    10		Ω    pF
同相			10 <sup>13</sup>    9		Ω    pF
オープンループ・ゲイン					
オープンループ電圧ゲイン <sup>(4)</sup>	A <sub>OL</sub>	(V-) + 1V < V <sub>O</sub> < (V+) - 1V, R <sub>L</sub> = 49kΩ, I <sub>O</sub> = ±1mA	100	130	dB
T <sub>A</sub> = -40°C ~ +85°C		<b>(V-) + 1V &lt; V<sub>O</sub> &lt; (V+) - 1V,</b> <b>R<sub>L</sub> = 49kΩ, I<sub>O</sub> = ±1mA</b>		<b>112</b>	<b>dB</b>
T <sub>A</sub> = -40°C ~ +85°C		(V-) + 1V < V <sub>O</sub> < (V+) - 2V, R <sub>L</sub> = 4.8kΩ, I <sub>O</sub> = ±10mA	100	115	dB
T <sub>A</sub> = -40°C ~ +85°C		<b>(V-) + 1V &lt; V<sub>O</sub> &lt; (V+) - 2V,</b> <b>R<sub>L</sub> = 4.8kΩ, I<sub>O</sub> = ±10mA</b>		<b>106</b>	<b>dB</b>
T <sub>A</sub> = -40°C ~ +85°C		(V-) + 2V < V <sub>O</sub> < (V+) - 3V, R <sub>L</sub> = 1880Ω, I <sub>O</sub> = ±25mA	80	102	dB
T <sub>A</sub> = -40°C ~ +85°C		<b>(V-) + 2V &lt; V<sub>O</sub> &lt; (V+) - 3V,</b> <b>R<sub>L</sub> = 1880Ω, I<sub>O</sub> = ±25mA</b>		<b>84</b>	<b>dB</b>

(1) T<sub>P</sub>はPowerPADパッケージのリードフレーム・ダイ・パッド(露出サーマルパッド)の温度です。

(2) 代表的特性曲線の「オフセット電圧ドリフトの製造分布」(図14)をご覧ください。

(3) 代表的な範囲は、(V-) + 1.5Vから(V+) - 1.5Vです。

(4) 低周波(<10Hz)の±49V方形波を使用して測定。代表的特性曲線の「電流制限 対 温度」(図24)をご覧ください。

## 電気的特性：V<sub>S</sub> = ±50V

太字の規定は、T<sub>A</sub> = -40°C ~ +85°C に適用されます。

特に記述のない限り、T<sub>P</sub> = +25°C, R<sub>L</sub> = 4.8kΩ を V<sub>S</sub>/2 に接続、V<sub>CM</sub> = V<sub>OUT</sub> = V<sub>S</sub>/2。

パラメータ	測定条件	OPA454			単位
		MIN	TYP	MAX	
周波数応答 <sup>(5)</sup>					
ゲイン・バンド幅積	GBW	小信号	2.5		MHz
スルーレート	SR	G = ±1, V <sub>O</sub> = 80V Step, R <sub>L</sub> = 3.27kΩ	13		V/μs
フルパワー・バンド幅 <sup>(6)</sup>			35		kHz
セトリング・タイム：±0.1% <sup>(7)</sup>		G = ±1, V <sub>O</sub> = 20V Step	3		μs
セトリング・タイム：±0.01% <sup>(7)</sup>		G = ±5 or ±10, V <sub>O</sub> = 80V Step	10		μs
全高調波歪み + ノイズ <sup>(8)</sup>	THD+N	V <sub>S</sub> = +40.6V/-39.6V, G = ±1, f = 1kHz, V <sub>O</sub> = 77.2V <sub>PP</sub>	0.0008		%
出力					
レールに対する電圧出力振幅 <sup>(9)</sup>	V <sub>O</sub>	R <sub>L</sub> = 49kΩ, A <sub>OL</sub> ≥ 100dB, I <sub>O</sub> = 1mA	(V-) + 1	(V+) - 1	V
		R <sub>L</sub> = 4.8kΩ, A <sub>OL</sub> ≥ 100dB, I <sub>O</sub> = 10mA	(V-) + 1	(V+) - 2	V
		R <sub>L</sub> = 1880Ω, A <sub>OL</sub> ≥ 80dB, I <sub>O</sub> = 26mA	(V-) + 2	(V+) - 3	V
連続電流出力、DC		回路条件に依存	図6を参照		
最大ピーク電流出力、電流制限 <sup>(10)</sup>	I <sub>O</sub>		+120/-150		mA
T <sub>A</sub> = -40°C ~ +85°C			+140/-170		mA
容量性負荷駆動 <sup>(5)</sup>	C <sub>LOAD</sub>		200		pF
オープンループ出力インピーダンス	R <sub>O</sub>		図5を参照		Ω
出力ディスエーブル					
出力容量			18		pF
フィードスルー容量 <sup>(11)</sup>			150		fF
STATUS FLAG端子 (E/D Comを基準) <sup>(12)</sup>					
Status Flag遅延		イネーブル → ディスエーブル	6		μs
		ディスエーブル → イネーブル	4		μs
		過電流遅延 <sup>(13)</sup>	15		μs
		過電流回復遅延 <sup>(13)</sup>	10		μs
ジャンクション温度	T <sub>J</sub>		+150		°C
アラーム (状態フラグが "High")			+130		°C
通常動作への復帰 (状態フラグが "Low")					
出力電圧 <sup>(5)</sup>		通常動作	E/D Com + 2		V
		R <sub>L</sub> = 100Ω、サーマル・オーバードライブ中のアラーム	(V+) - 2.5		V

(5) 代表的特性曲線をご覧ください。

(6) 代表的特性曲線の「最大出力電圧 対 周波数」(図12)をご覧ください。

(7) 「アプリケーション情報」節の「セトリング・タイム」をご覧ください。

(8) 試験装置の制約により、両レールに近い振幅を出せるように電源電圧を下げています。他の電力レベルについては、代表的特性曲線の「全高調波歪み+ノイズ 対 温度」(図30および図31)をご覧ください。

(9) 代表的特性曲線の「出力電圧振幅 対 出力電流」(図11)をご覧ください。

(10) 低周波 (<10Hz) の±49V方形波を使用して測定。代表的特性曲線の「電流制限 対 温度」(図24)をご覧ください。

(11) 図1を使用して測定。

(12) (V+)へ100kΩのプルアップ抵抗を接続。E/D Comを(V-)に接続。ステータス・フラグは過温度あるいは過電流条件を表示。

(13) 電流制限の動作については、代表的特性曲線をご覧ください。

## 電気的特性：V<sub>S</sub> = ±50V

太字の規定は、T<sub>A</sub> = -40°C ~ +85°C に適用されます。

特に記述のない限り、T<sub>P</sub> = +25°C, R<sub>L</sub> = 4.8kΩ を V<sub>S</sub>/2 に接続、V<sub>CM</sub> = V<sub>OUT</sub> = V<sub>S</sub>/2。

パラメータ	測定条件	OPA454			単位
		MIN	TYP	MAX	
<b>E/D (ENABLE/DISABLE) 端子</b>					
E/D端子、E/D Com端子を基準 <sup>(14)(15)</sup>					
High (出力イネーブル)	V <sub>SD</sub> 端子をオープンあるいは“High”に設定	E/D Com + 2.5		E/D Com + 5	V
Low (出力ディスエーブル)	V <sub>SD</sub> 端子を“Low”に設定	E/D Com		E/D Com + 0.65	V
出力ディスエーブル時間			4		μs
出力イネーブル時間			3		μs
<b>E/D Com端子</b>					
電圧範囲		(V-)		(V+) - 5	V
<b>電源</b>					
規定範囲	V <sub>S</sub>		±50		V
動作電圧範囲		±5		±50	V
無信号時電流	I <sub>Q</sub> I <sub>O</sub> = 0		3.2	4	mA
シャットダウン・モード時の静的電流	I <sub>O</sub> = 0, V <sub>E/D</sub> = 0.65V		150	210	μA
<b>温度範囲</b>					
規定	T <sub>A</sub>	-40		+85	°C
動作	T <sub>A</sub>	-55		+125	°C
熱抵抗、ジャンクション・ケース間 <sup>(16)</sup>	θ <sub>JC</sub>				
SO-8 PowerPAD <sup>(17)</sup>			10		°C/W
HSOP-20			10		°C/W
熱抵抗、ジャンクション周囲間	θ <sub>JA</sub>				
SO-8 PowerPAD <sup>(17)</sup>			24/52		°C/W
HSOP-20 <sup>(18)</sup>			65		°C/W

(14) 代表的特性曲線の「I<sub>ENABLE</sub> 対 V<sub>ENABLE</sub>」(図46)をご覧ください。

(15) “High” で出力がイネーブルになります。

(16) T<sub>p</sub>は、PowerPADパッケージのリードフレーム・ダイパッド(露出サーマルパッド)の温度です。

(17) 下側の値は、1インチ×1インチのランド面積で2オンスの銅の場合です。上側の値は、1オンスの銅で露出パッド大の面積の場合です。

(18) 与えられた値はDW-20パッケージ(DWDパッケージに類似しているが、露出パッドが無い)のものです。実際のθ<sub>JA</sub>は、外付けのヒートシンクとエアフローの選定によって、θ<sub>JC</sub>に近づけることができます。

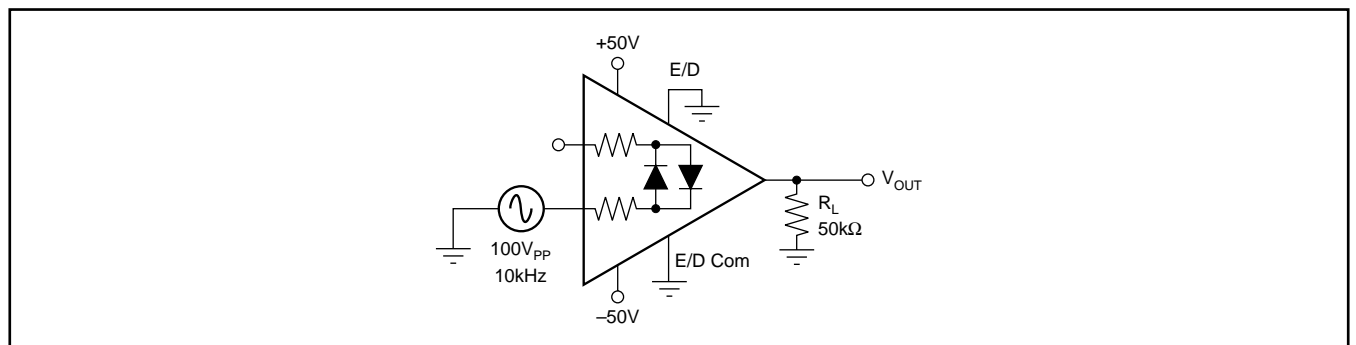


図 1. フィードスルー容量測定回路

# 代表的特性

特に記述のない限り、 $T_p = +25^\circ\text{C}$ 、 $V_S = \pm 50\text{V}$ 、 $R_L = 4.8\text{k}\Omega$ をGNDに接続。

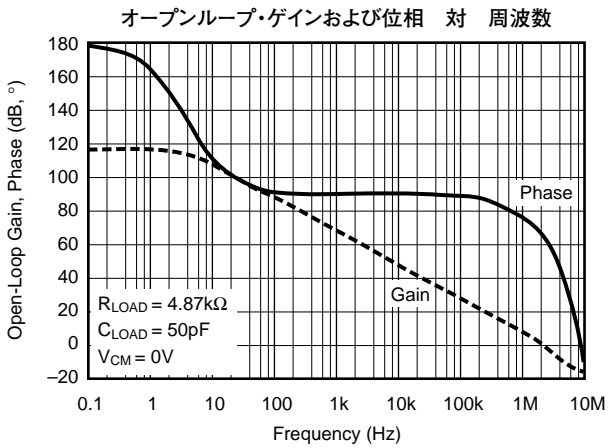


図 2

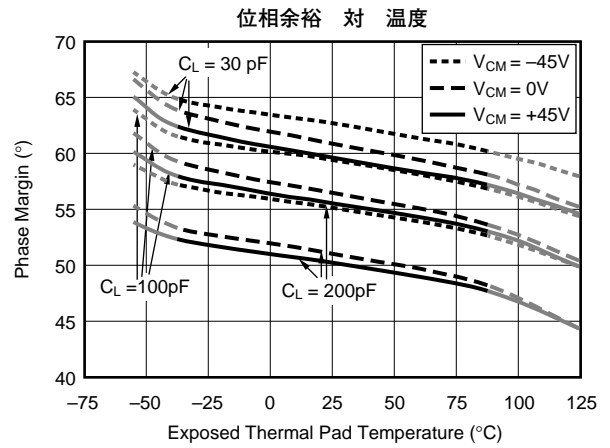


図 3

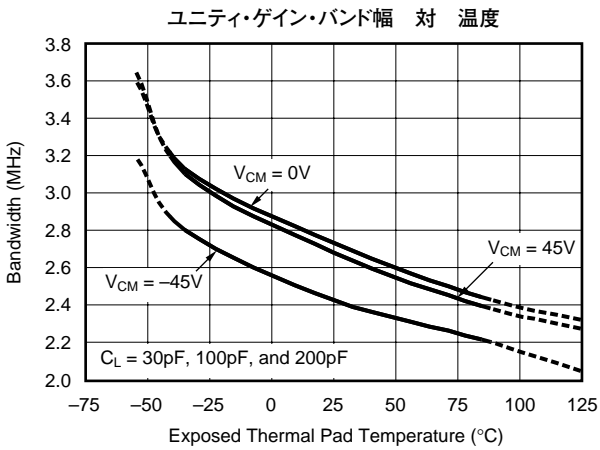


図 4

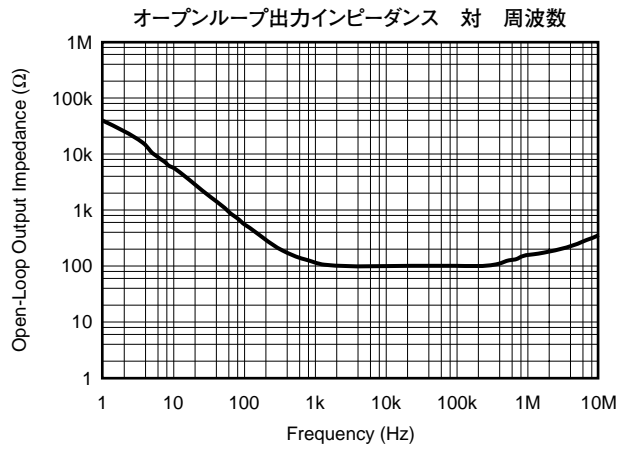


図 5

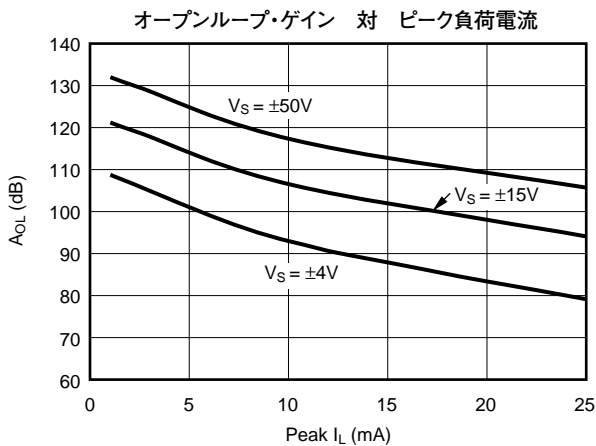


図 6

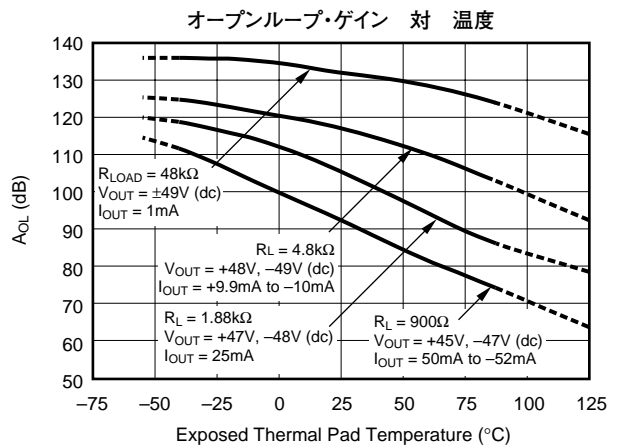


図 7

# 代表的特性

特に記述のない限り、 $T_P = +25^\circ\text{C}$ 、 $V_S = \pm 50\text{V}$ 、 $R_L = 4.8\text{k}\Omega$ をGNDに接続。

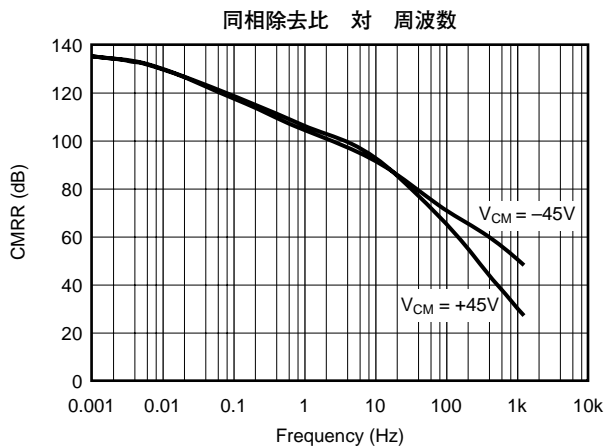


図 8

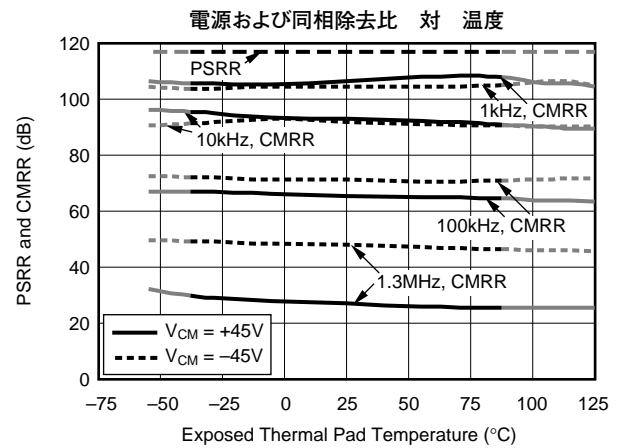


図 9

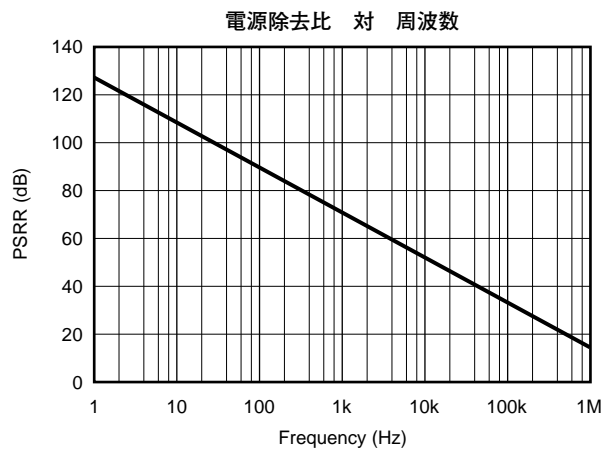


図 10

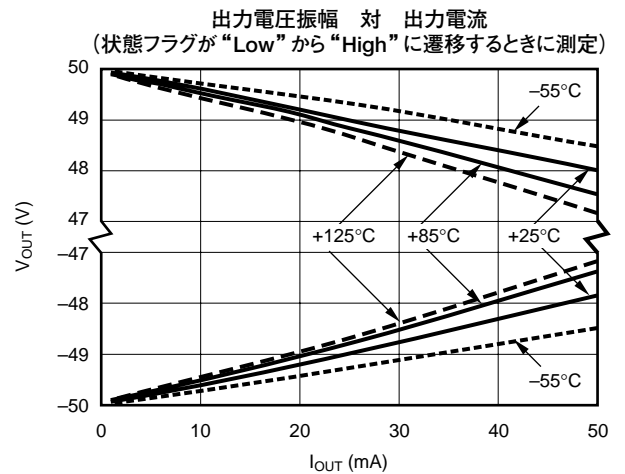


図 11

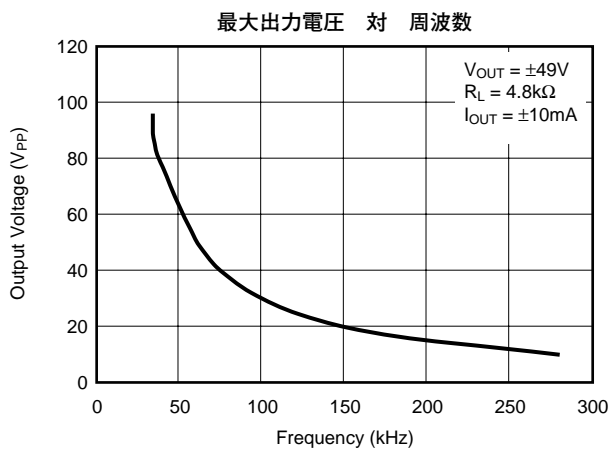


図 12

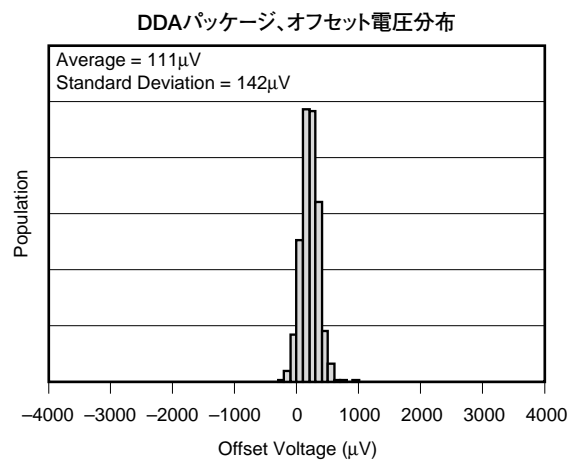


図 13

# 代表的特性

特に記述のない限り、 $T_P = +25^\circ\text{C}$ 、 $V_S = \pm 50\text{V}$ 、 $R_L = 4.8\text{k}\Omega$ をGNDに接続。

DDAパッケージ、オフセット電圧ドリフト分布

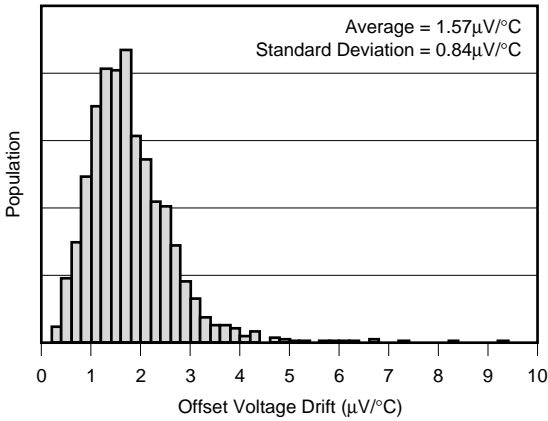


図 14

DDAパッケージ、 $V_{OS}$ のTCシフト (半田付け)

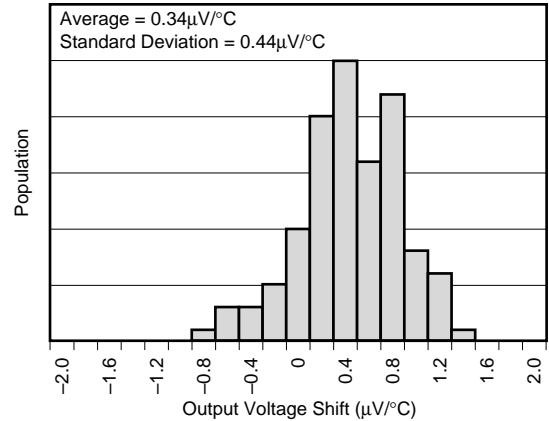


図 15

DDAパッケージ、 $V_{OS}$ シフト (半田付け)

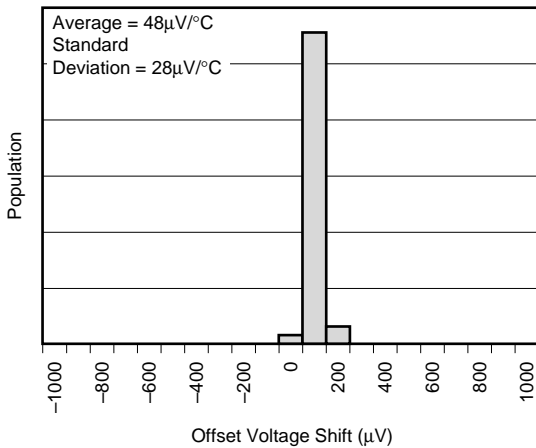


図 16

オフセット電圧のウォームアップ (60個)

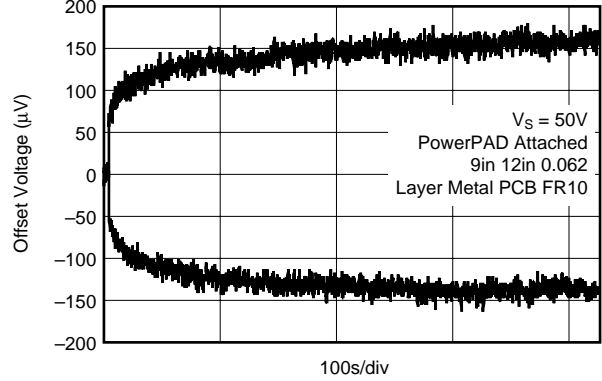


図 17

無信号時電流の分布

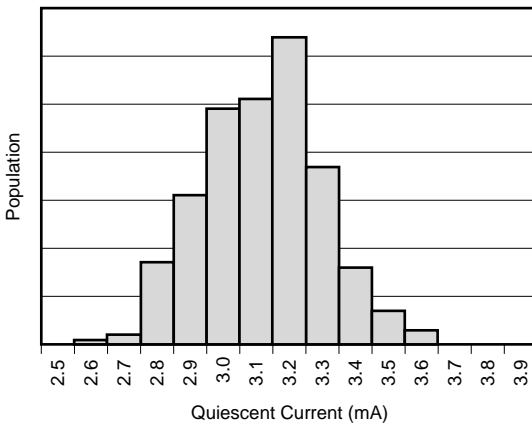


図 18

無信号時電流 対 電源電圧

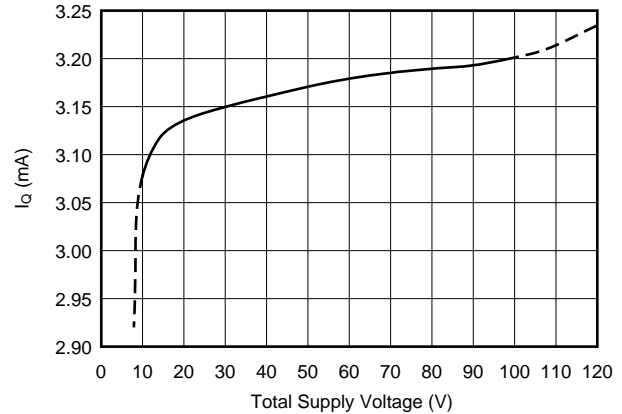


図 19



# 代表的特性

特に記述のない限り、 $T_P = +25^\circ\text{C}$ 、 $V_S = \pm 50\text{V}$ 、 $R_L = 4.8\text{k}\Omega$ をGNDに接続。

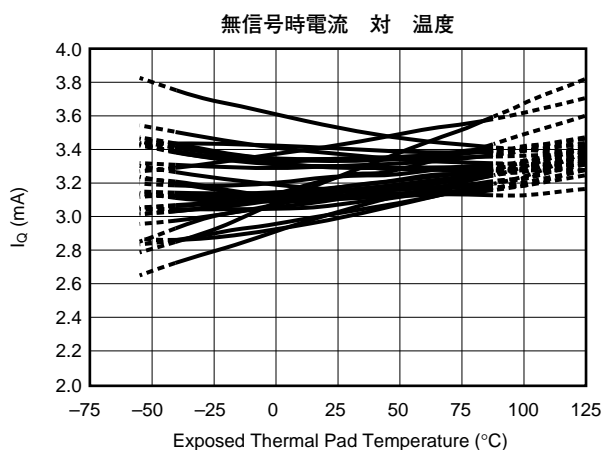


図 20

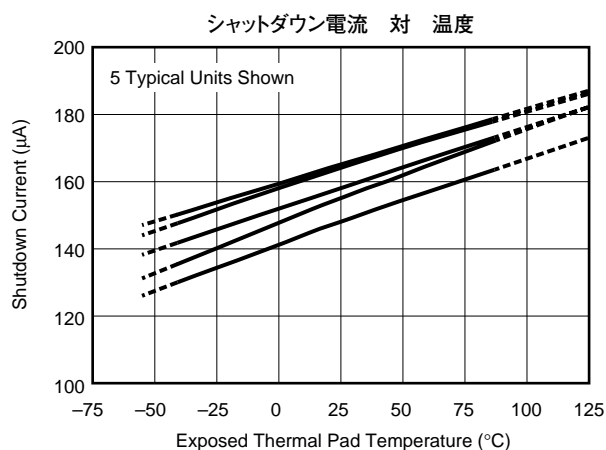


図 21

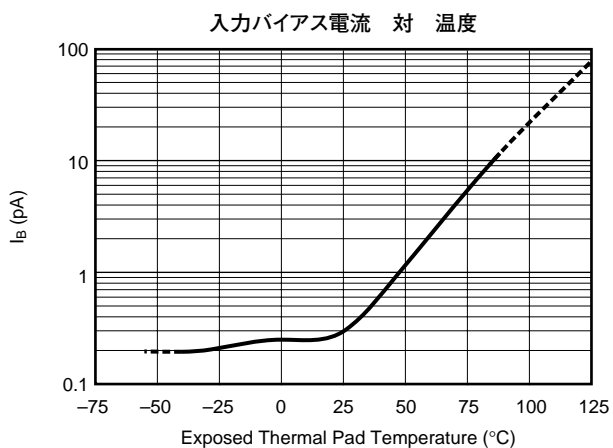


図 22

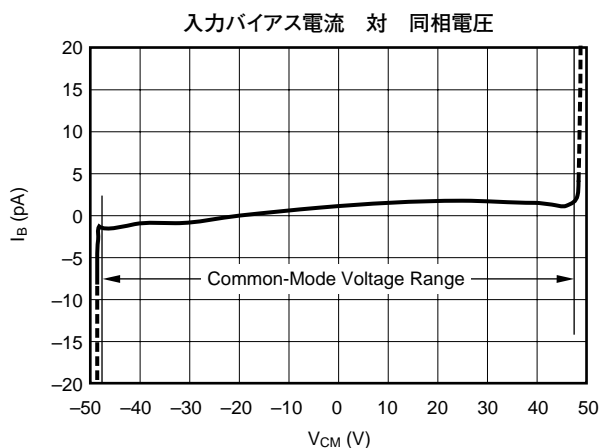


図 23

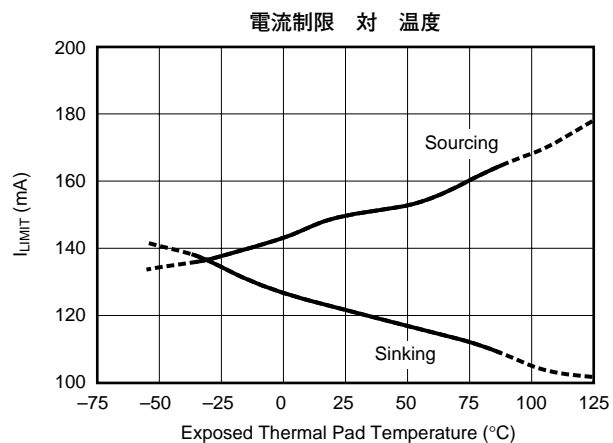


図 24

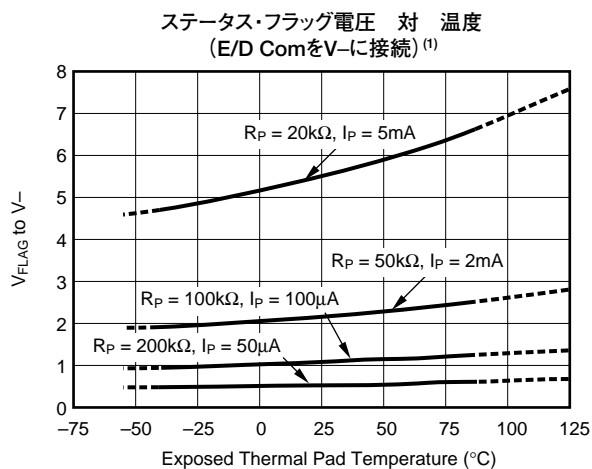


図 25

(1) 「アプリケーション情報」節の図57を参照。

# 代表的特性

特に記述のない限り、 $T_P = +25^\circ\text{C}$ 、 $V_S = \pm 50\text{V}$ 、 $R_L = 4.8\text{k}\Omega$ をGNDに接続。

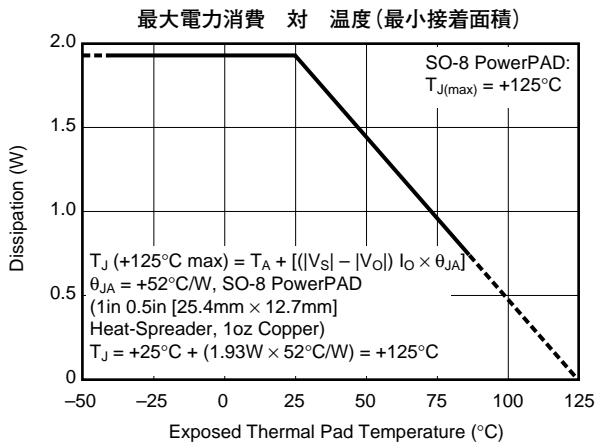


図 26

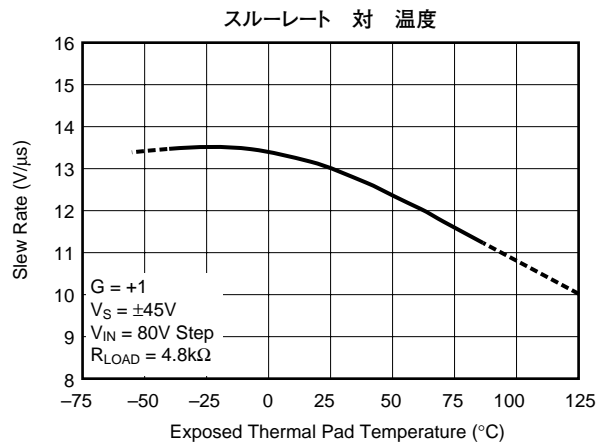


図 27

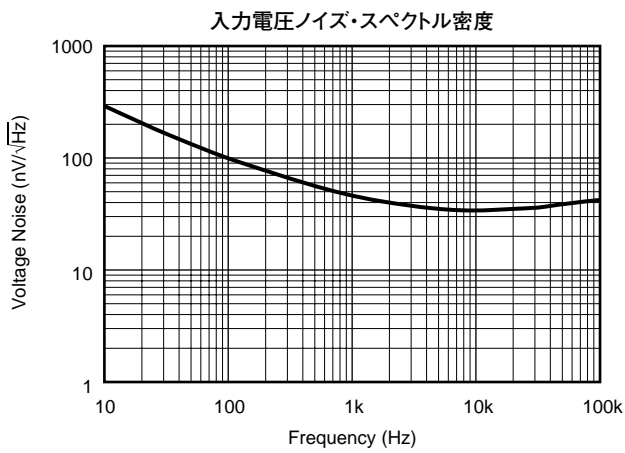


図 28

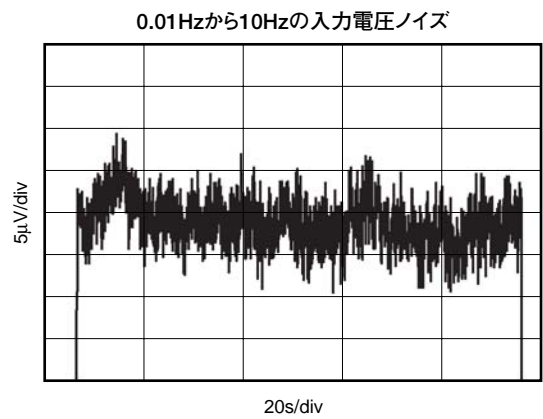


図 29

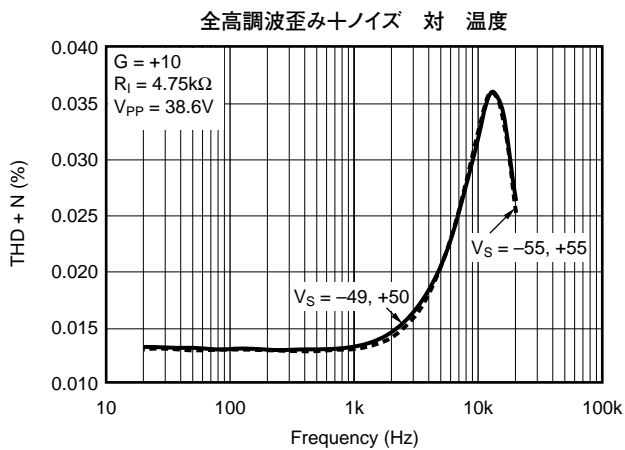


図 30

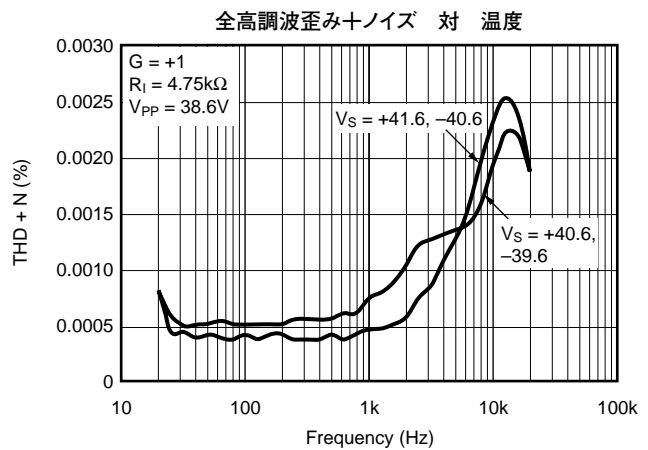


図 31

# 代表的特性

特に記述のない限り、 $T_P = +25^\circ\text{C}$ 、 $V_S = \pm 50\text{V}$ 、 $R_L = 4.8\text{k}\Omega$ をGNDに接続。

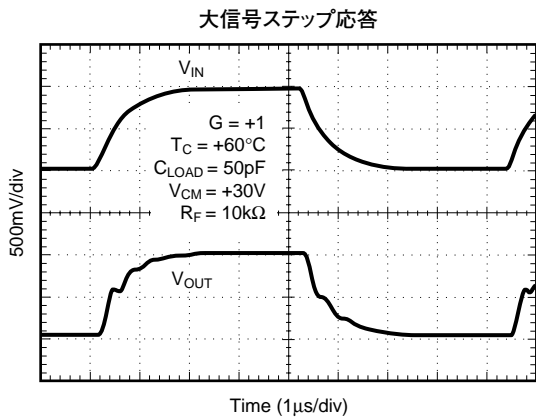


図 32

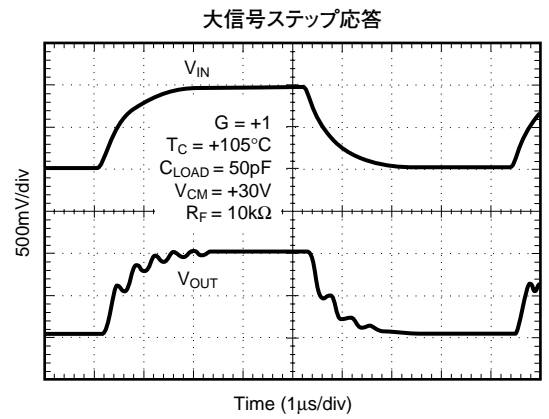


図 33

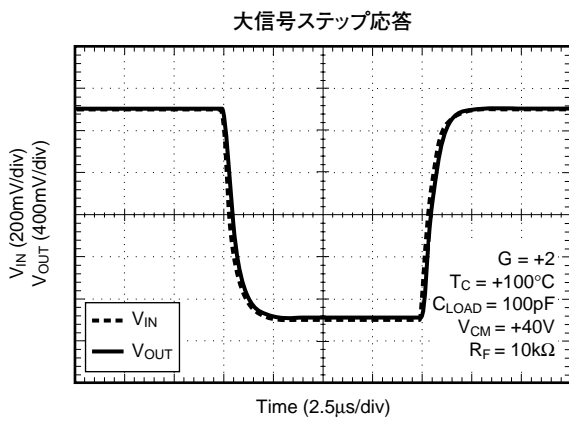


図 34

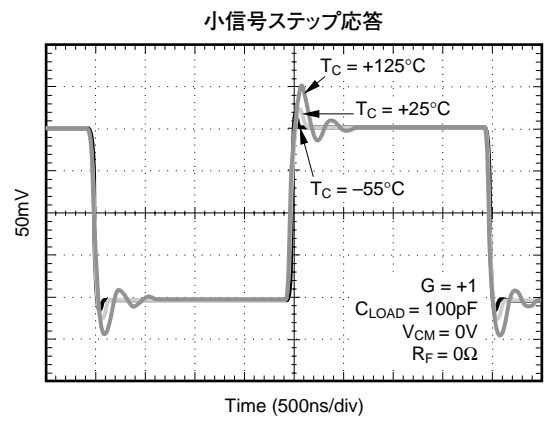


図 35

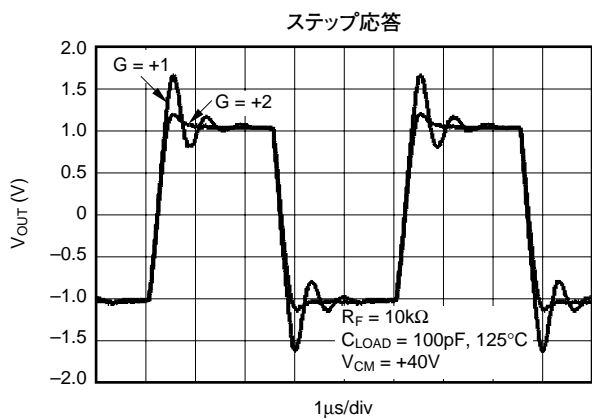


図 36

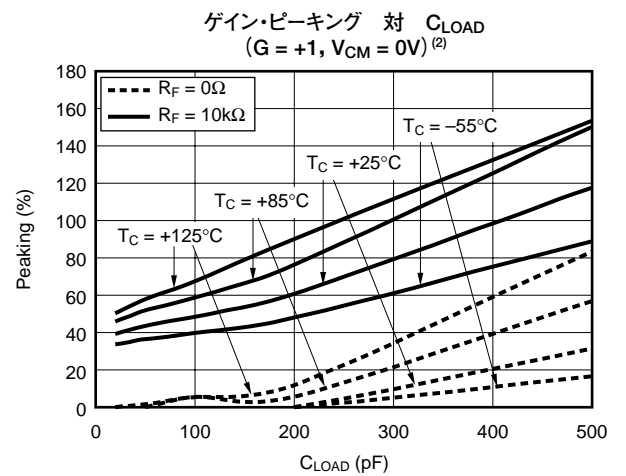


図 37

(2) アプリケーション節の「ユニティ・ゲイン非反転構成」を参照。

## 代表的特性

特に記述のない限り、 $T_P = +25^\circ\text{C}$ 、 $V_S = \pm 50\text{V}$ 、 $R_L = 4.8\text{k}\Omega$ をGNDに接続。

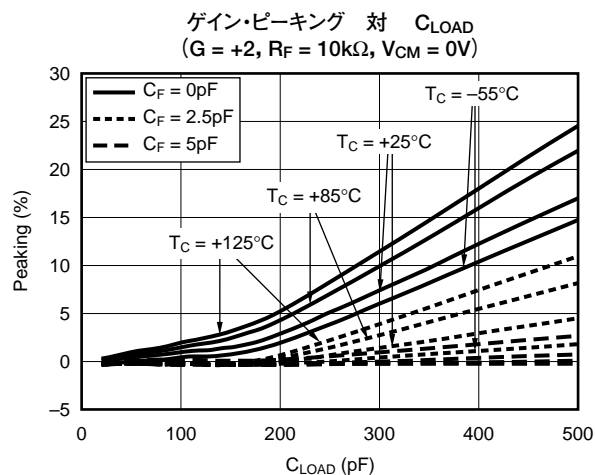


図 38

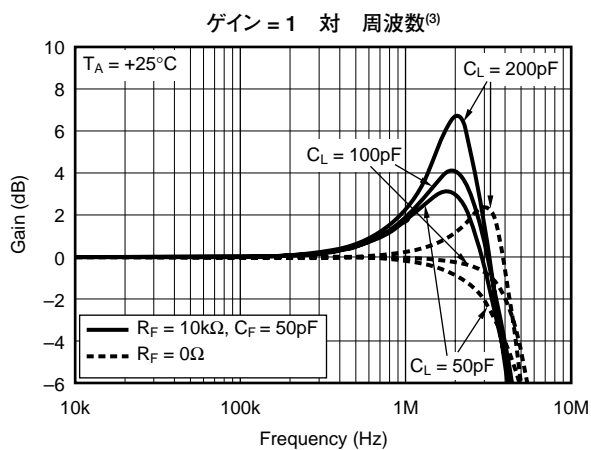


図 39

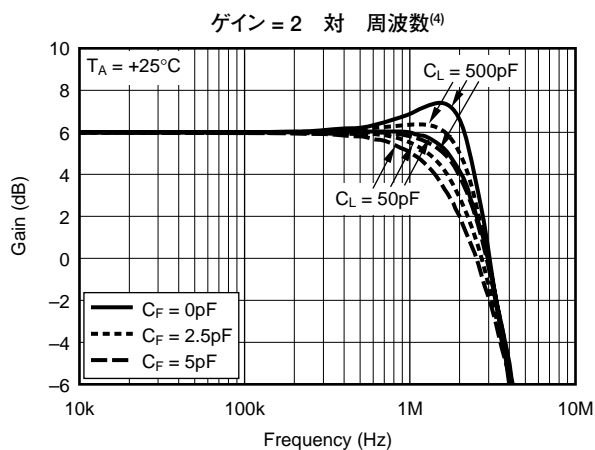


図 40

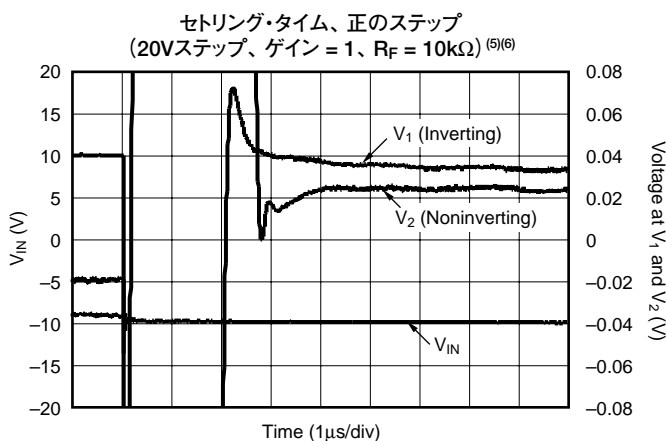


図 41

- (3) アプリケーション節の「ユニティ・ゲイン非反転構成」を参照。  
 (4) アプリケーション節の「ユニティ・ゲイン非反転構成」を参照。  
 (5) 「セトリング・タイム」節を参照  
 (6)  $V_1$ と $V_2$  電圧のグリッドは、 $20\text{mV}$ スケールすなわち目盛あたり0.1%。

# 代表的特性

特に記述のない限り、 $T_p = +25^\circ\text{C}$ 、 $V_S = \pm 50\text{V}$ 、 $R_L = 4.8\text{k}\Omega$ をGNDに接続。

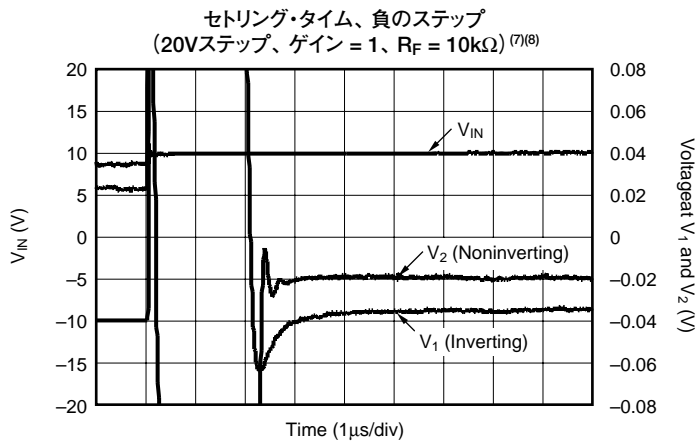


図 42

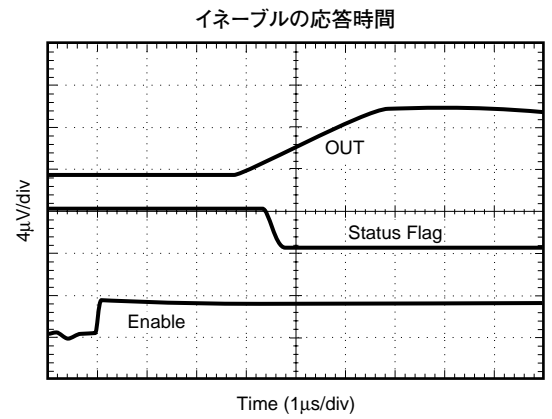


図 43

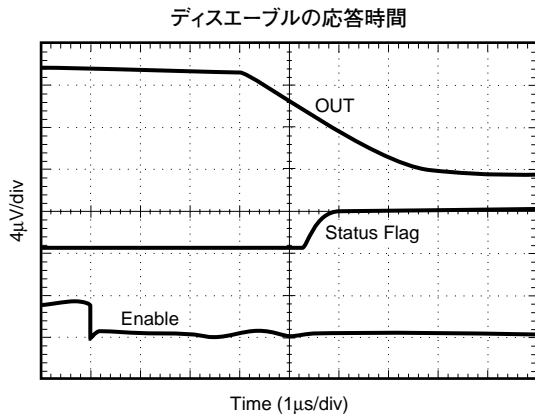


図 44

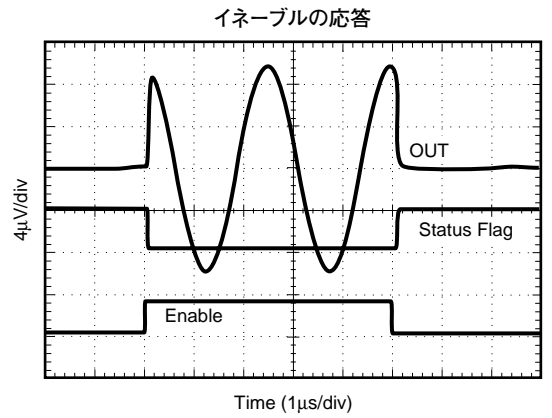


図 45

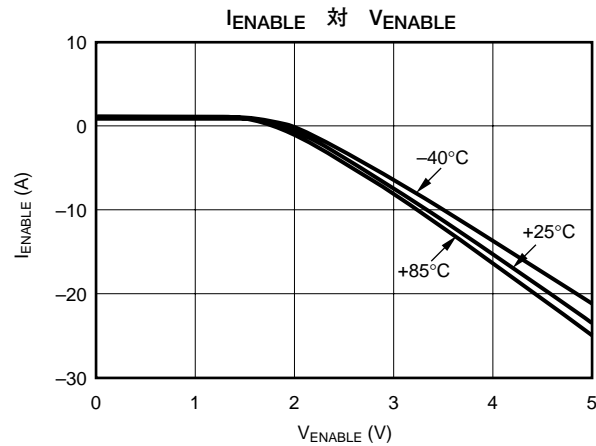


図 46

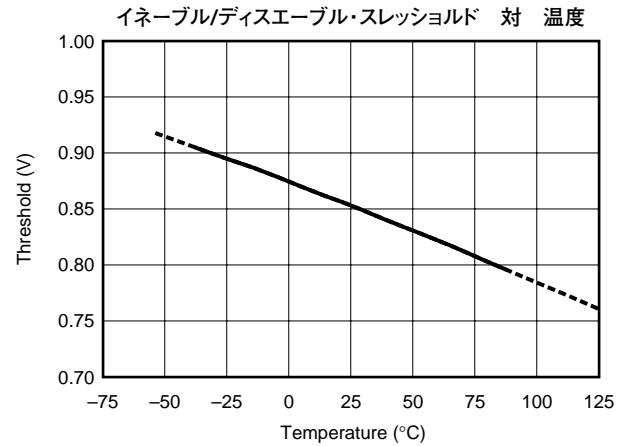


図 47

(7) 「セトリング・タイム」節を参照。

(8) Voltage at  $V_1$  and  $V_2$  のグリッドは、20mVスケールすなわち目盛あたり0.1%。

# 代表的特性

特に記述のない限り、 $T_P = +25^\circ\text{C}$ 、 $V_S = \pm 50\text{V}$ 、 $R_L = 4.8\text{k}\Omega$ をGNDに接続。

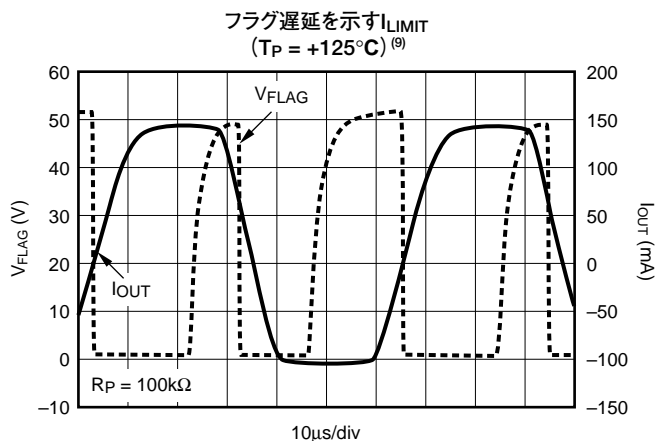


図 48

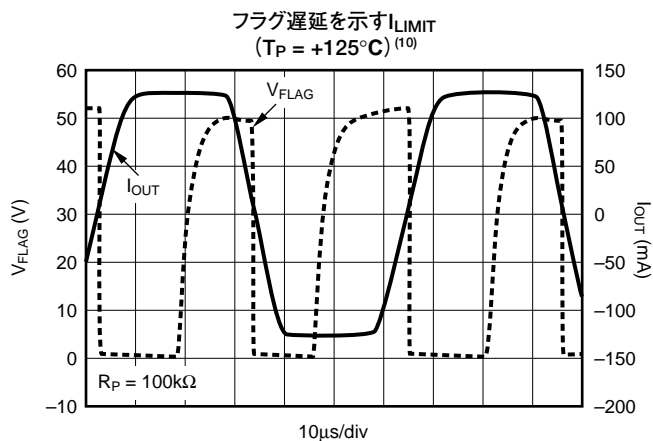


図 49

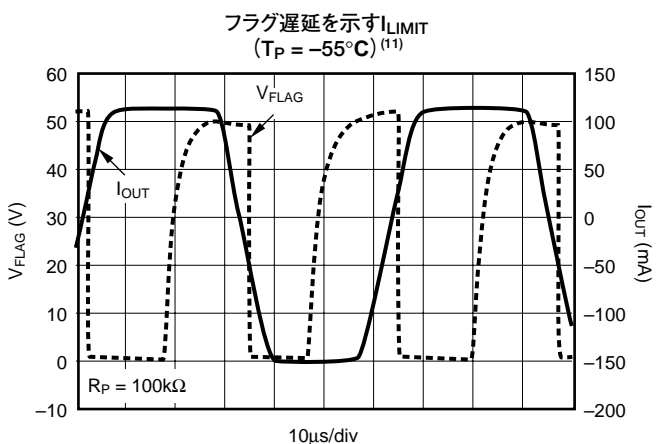


図 50

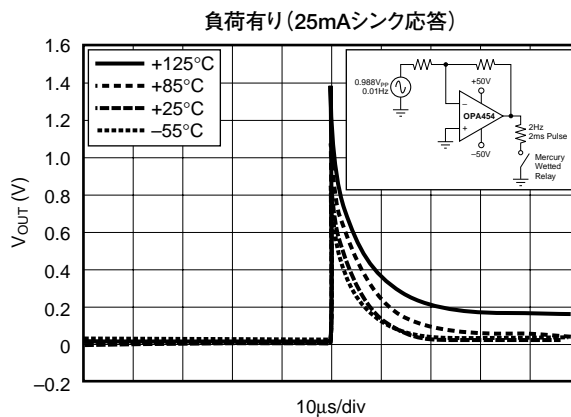


図 51

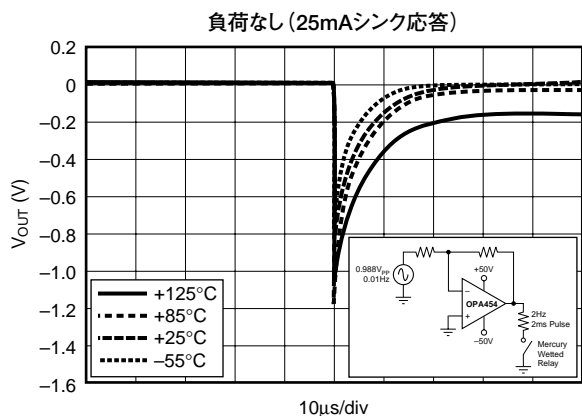


図 52

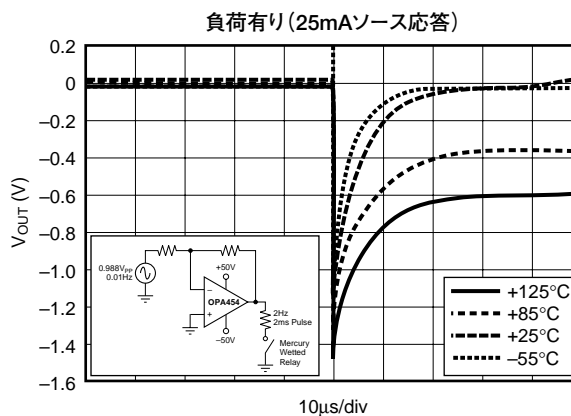


図 53

(9), (10), (11) OPA454は十分なヒートシンクに接続されて、サーマル・シャットダウンが防止されています。

# 代表的特性

特に記述のない限り、 $T_P = +25^\circ\text{C}$ 、 $V_S = \pm 50\text{V}$ 、 $R_L = 4.8\text{k}\Omega$ をGNDに接続。

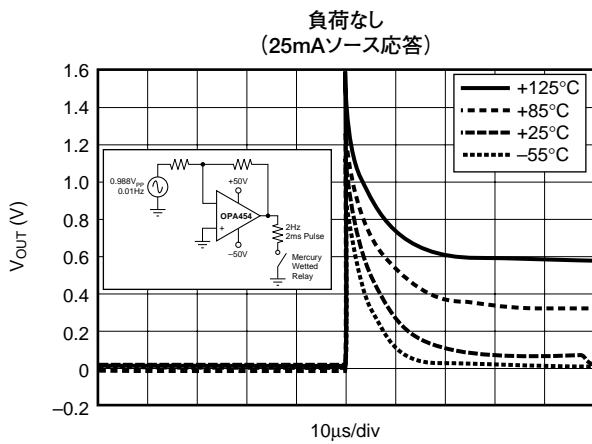


図 54

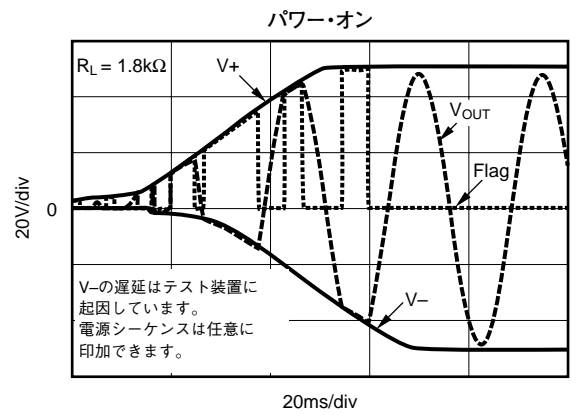


図 55

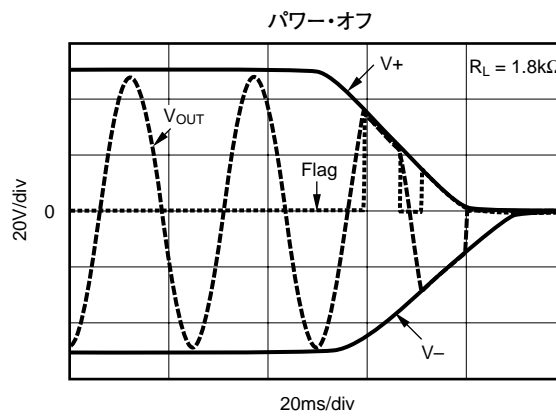


図 56

## アプリケーション情報

図57に、基本的な非反転アンプとして接続されたOPA454を示します。OPA454は、実質的に±5Vから±50Vの範囲でオペアンプとして使用できます。特に36V以上の電源電圧で有用です。

電源端子は、その近くに配置した0.1μF(あるいは、それ以上)のコンデンサでバイパスします。コンデンサは、使用する電源電圧に耐える定格にしてください。

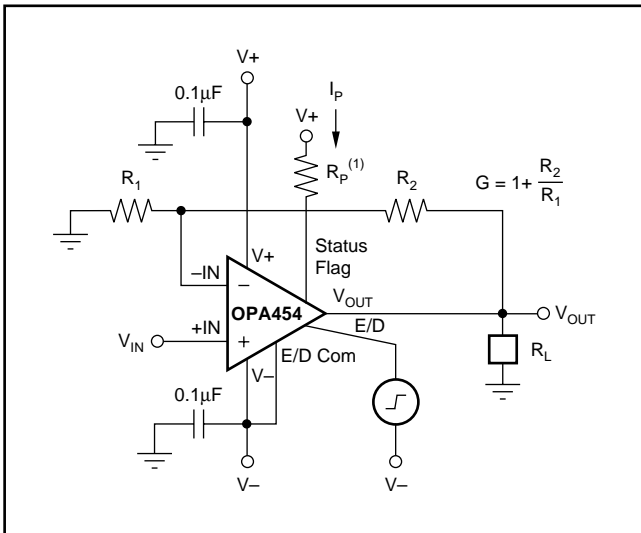


図 57. 基本的な非反転アンプ回路 (1) 少なくとも10μAを流すプルアップ抵抗 ( $V_+ = 50V$ で $I_p = 50\mu A$ として $R_p = 1M\Omega$ を選択します)。

## 電源

OPA454は、最大±50Vあるいは合計で100Vまでの電源にて、優れた特性で動作できます。大半の動作が全動作電圧範囲の全体で変化しません。動作電圧によって大きく変動するパラメータは、「代表的特性」で示しています。

アプリケーションによっては、正と負で等しい出力電圧振幅を要求しないものもあります。したがって、電源電圧は等しい必要がありません。OPA454は、電源間で最低10Vから最大100Vまで動作することができます。例えば、正電源を90Vにして負電源を-10Vに、あるいはその逆にも設定できます(合計が100V以下であるかぎり)。

## 入力保護

OPA454は、オペアンプ入力端子間の過剰な電圧や、電源電圧を超える入力端子電圧により生じる破壊に対する保護が強化されており、保護用の外付けの直列抵抗は不要です。内部の直列JFETにより、120Vもの入力差動電圧でも、入力過負荷電流が非破壊的な4mAに制限されます。さらに、OPA454はデバイスとサブストレート間が誘電体で分離されています。したがって本アンプでは、多くのIC製造プロセスにあるジャンクション絶縁に対する制限がありません。

## オフセット電圧およびドリフトの低減

OPA454は、ゼロドリフト・シリーズのオペアンプOPA735と使用して、入力オフセット温度ドリフトの非常に低い高電圧オペアンプ回路を作ることができます。その回路を図58に示します。

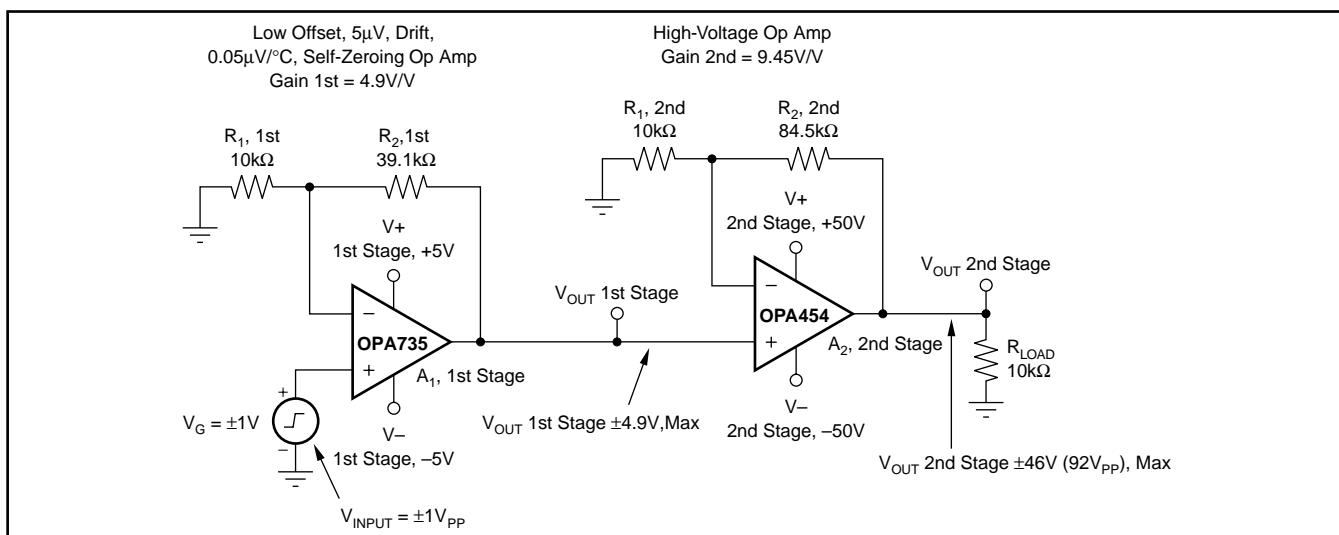


図 58. 低入力オフセット温度ドリフトの2段構成の高電圧オペアンプ



## 出力電流の増加

OPA454は優れたオペアンプ特性を維持しつつ、数mAから50mAを越す出力電流を駆動できます。様々な出力電流レベルでのオープンループ・ゲイン対温度の特性は、図7をご覧ください。

所要の負荷の駆動に25mAの出力電流では不十分なアプリケーションでは、図59に示すように2個以上のOPA454を並列接続して、出力電流を増加することができます。アンプA1はマスター・アンプであり、実質的に任意のオペアンプ回路として構成できます。アンプA2はスレーブであり、ユニティ・ゲイン・バッファとして構成されています。他の方法として、外付けのトランジスタを使用して、出力電流をブーストすることができます。図60の回路は、図示のトランジスタにより最大1Aまでの出力電流を供給する能力があります。

## ユニティ・ゲイン非反転構成

非反転ユニティ・ゲイン構成の場合、OPA454は正の同相電圧の増大および温度の上昇によりゲイン・ピーキングが大きくなります。負の同相電圧の増大では、ゲイン・ピーキングが小さくなります。全てのオペアンプと同様に、容量性負荷の増加によりゲイン・ピーキングが増加します。抵抗と小さいコンデンサをフィードバックループに挿入すると、ゲイン・ピーキングが低下して安定性が増します。

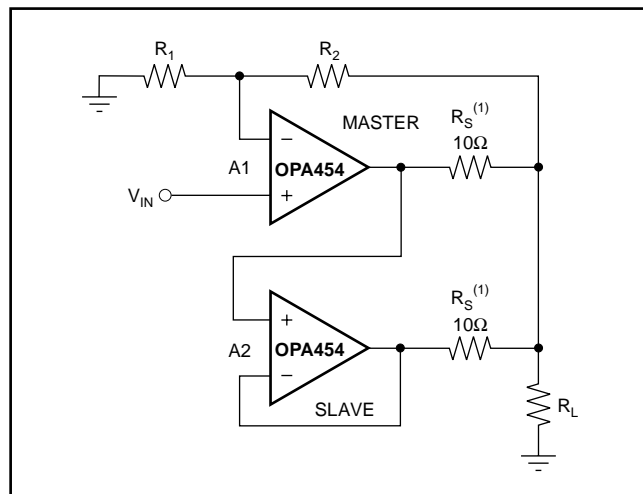


図 59. 並列アンプによる出力電流の増加回路例 (1)  $R_S$  抵抗は、 $V_{OS}$  誤差により2つのデバイス間に流れる循環電流を最小限にします。

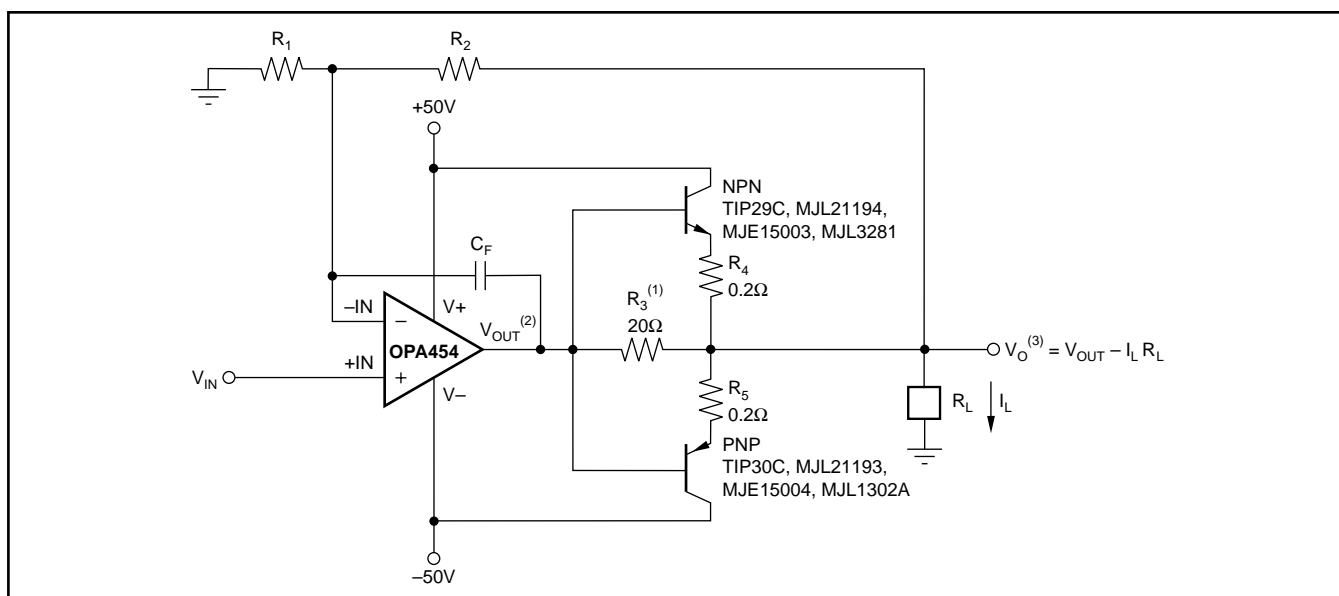


図 60. 外付けの出力トランジスタによる出力電流の1A以上のブースト回路

- (1) OPA454の電流を制限し、出力が+0.7Vと-0.7Vの間の場合に、アンプ自体が負荷を駆動できるようにします。
- (2) オペアンプの振幅は、+47Vから-48Vまでになります。
- (3)  $V_O$ の振幅は、 $I_L = 1A$ で+44.1Vから-45.1Vになります。

## 入力範囲

OPA454は、両電源のレールへ2.5V以内までの入力振幅に対して、リニアな動作をするように規定されています。一般に、+1のゲインが最も厳しい設定になります。図61および図62に、図64に示す回路で入力振幅がレールの0V以内に達するときの出力の動作を示します。また図63に、これも図64の回路で入力信号が規定の入力範囲でレールの1V以内に達するときの、出力の動きを示します。非反転入力への配線に直列抵抗 ( $R_S$ ) を挿入すると、位相反転効果の開始部分が低減されることに注意してください。また、 $V_{OUT}$ の振幅が反対側のレールまで達しないことに注意してください。

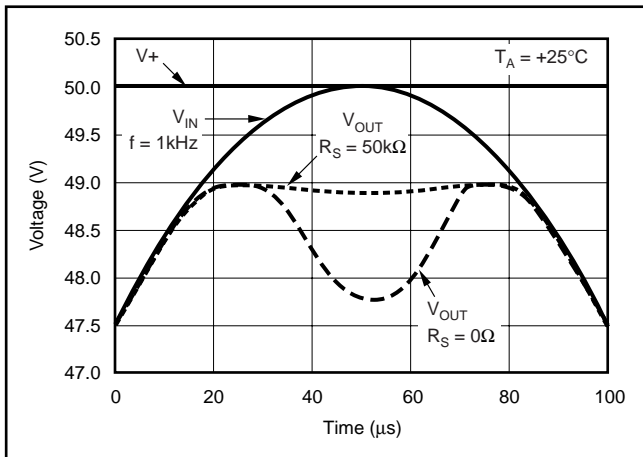


図 61. 入力電圧が $V_+$ まで上がる時の出力電圧

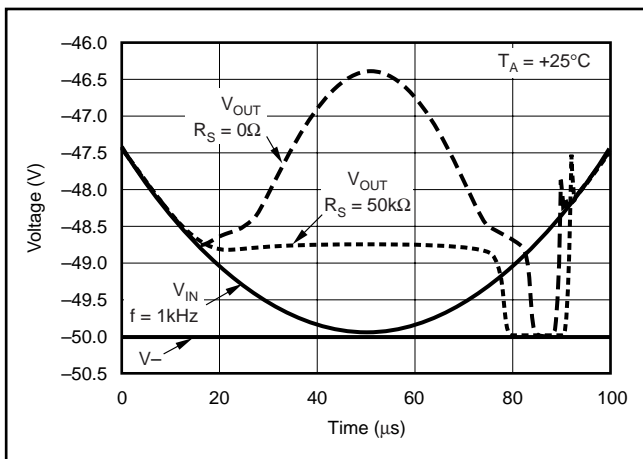


図 62. 入力電圧が $V_-$ まで下がる時の出力電圧

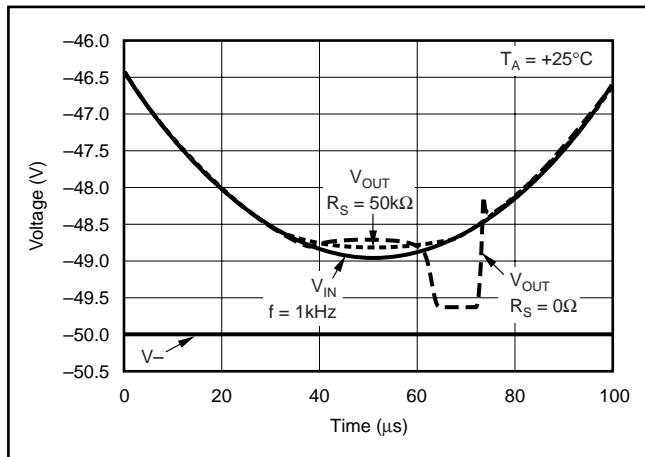


図 63. 入力電圧が $(V_-) + 1V$ まで下がる時の出力電圧

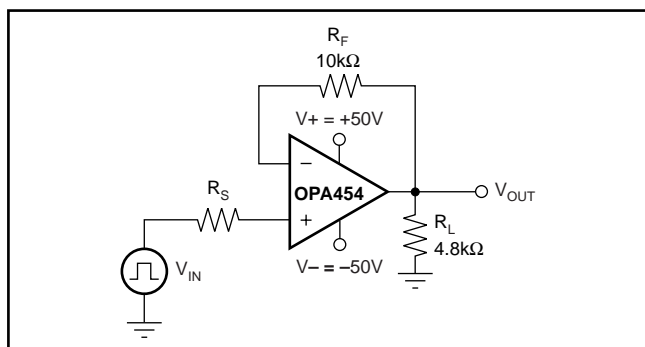


図 64. 入力電圧テスト回路

## 出力範囲

OPA454は優れた直線性を維持しつつ、その振幅が49kΩ負荷で両電源レールの1V以内まで達するように規定されています。レールまでの振幅は、出力電流が増加すると低下します。OPA454は、1.88kΩ負荷で負レールから2V以内および正レールから3V以内までの振幅が可能です。代表的特性曲線の「出力電圧振幅 対 出力電流」(図11)に、この動作が詳細に示してあります。

## オープンループ・ゲインの直線性

図65に $A_{OL}$ と出力電圧の非直線関係を示します。図65が示すように、オープンループ・ゲインは、負の出力電圧レベルと比較して正の出力電圧レベルの方が低くなります。「電気的特性」表の仕様は、両方の出力極限值にて測定した平均ゲインに基づいています。

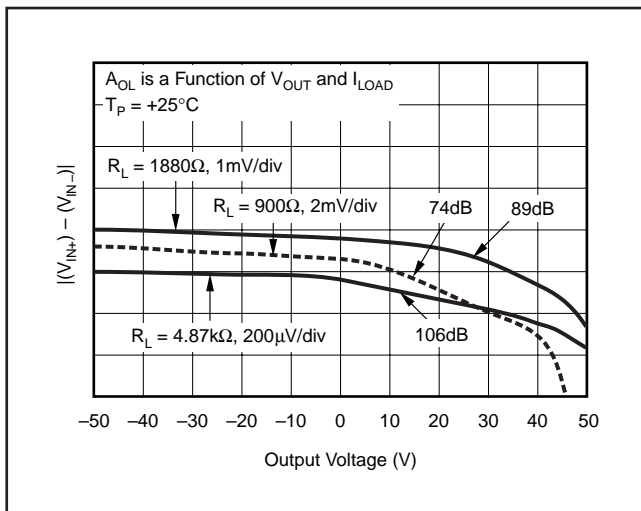


図 65. 差動入力電圧 (+INから-IN) 対 出力電圧

## セトリング・タイム

セトリング・タイム応答の測定には、図66の回路を使用します。回路の左半分は、セトリング・タイムおよびオープンループ・ゲインの測定に使用される代表的な擬似加算結合のテスト回路です。 $R_1$ および $R_2$ によりゲインが定まり、また、加算結合点にスコープのプローブを直接的に接続せずに測定することができます。プローブを直接接続すると、発振を生じて適正なオペアンプ動作を乱すことがあります。

回路の右半分では、反転および非反転応答の組み合わせとなります。 $R_5$ および $R_6$ により、大きいステップ応答が回避されます。 $V_2$ における差し引かれた電圧は、0Vを中心とする小信号のセトリング・タイムを示します。このテスト回路は、受け入れ検査、リアルタイム測定、あるいはシステム・アプリケーションでの補償回路の設計に使用できます。

COMPONENT	GAIN		
	1	5	10
$R_1$ ( $\Omega$ )	10k	2k	1k
$R_3$ ( $\Omega$ )	10k	2k	1k
$R_7$ ( $\Omega$ )	10k	4k	9k
$R_8$ ( $\Omega$ )	$\infty$	1k	1k
$V_{IN}$ (VPP)	20	16	8

表 2. セトリング・タイムの測定回路の構成 (図66のゲイン設定に使用)

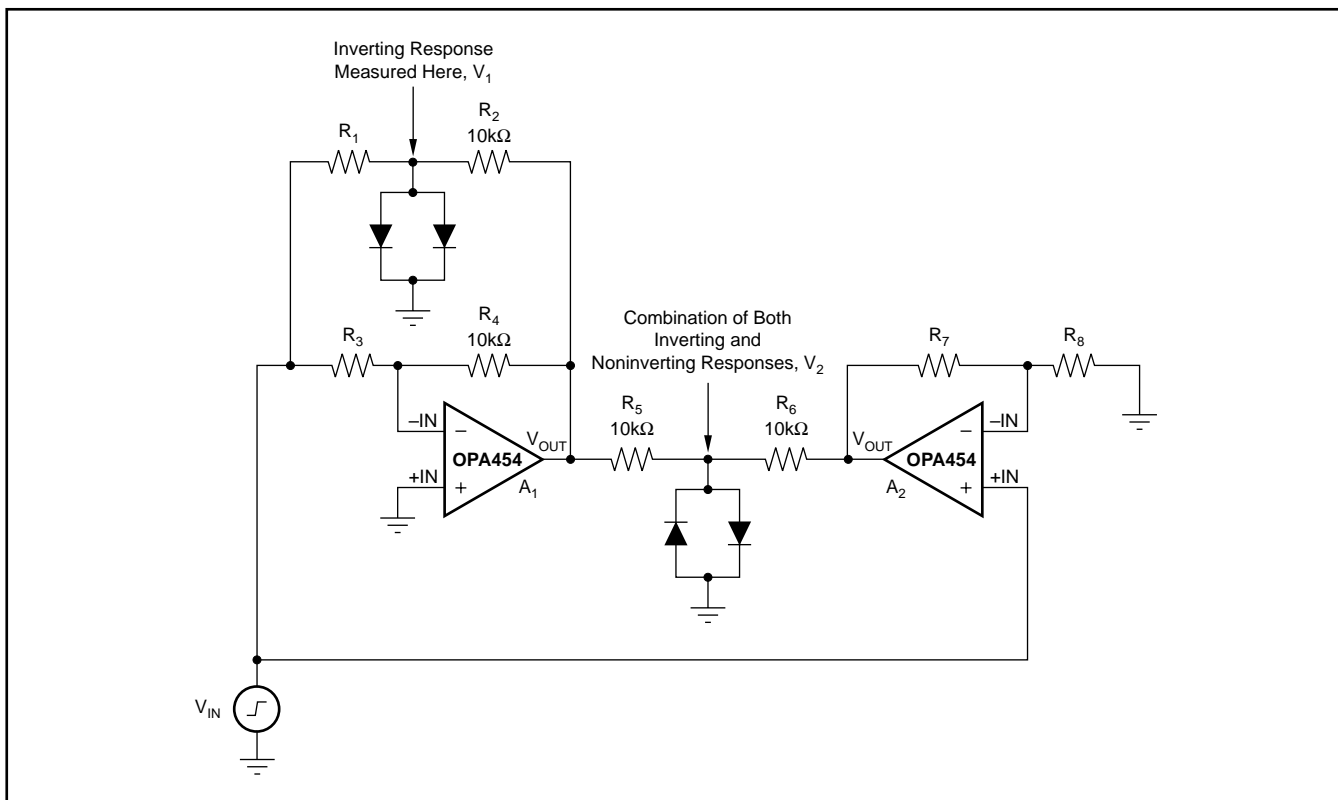


図 66. セトリング・タイムの測定回路

## ENABLE (E/D) およびE/D Com

E/D Comは何も接続しなければ、内部の10 $\mu$ A電流源によりV-（負電源）近くまで下げられます。フローティングのENABLE (E/D) 端子電圧は、内部の1 $\mu$ A電流源によってE/D Comより約2V高くなります。ENABLE (E/D) およびE/D Com端子に何も接続されていない場合、OPA454がアクティブ動作しても、ENABLE端子に容量結合した中速の負方向の信号が1 $\mu$ Aのプルアップ電流に勝り、デバイスのシャットダウンを引き起こすことがあります。この動きは発振として現れることがあり、極めて低温時に最初に発生します。イネーブル機能を使用しない場合、ひとつの方法として、ENABLE (E/D) を30pFコンデンサで低インピーダンス源に接続します。別の手法は、イネーブルの電位をシャットダウン閾値より高く保つのに十分な、外部電流源をV+（正電源）から接続することです。図67に、ENABLE (E/D) およびE/D Comに接続する回路を示します。R<sub>P</sub>を1M $\Omega$ に選定すると、+50Vの正電源電圧でI<sub>P</sub> = 50 $\mu$ Aになります。

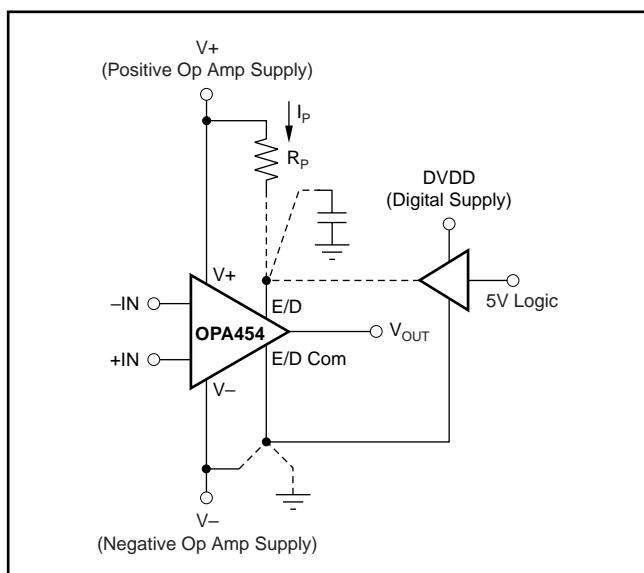


図 67. ENABLE (E/D) とE/D Com

## 電流制限

図24と図48から図50に、OPA454の電流制限の動作を示します。電流制限は、内部で出力トランジスタへの駆動を制限して行われます。出力では、チップ温度がサーマル・シャットダウンの始まる+150 $^{\circ}$ Cに達しないかぎり、制限された電流を連続的に供給できます。適切なヒートシンクおよび最低限度の電源電圧を使用すると、OPA454はサーマル・シャットダウンに入らずに電流制限を続けることができます。デバイスの認定評価時に、400時間のサーマル・シャットダウン・サイクルによるパラメータのシフトが最小限であることが示されていますが、信頼性を最大限に高めるために、この動作モードは回避するようにします。常に適切なヒートシンク（物理的な板あるいは空気流）を使用して、サーマル・シャットダウン閾値より温度をかなり低く保つのが最善です。デバイスの動作寿命を最長にするには、ジャンクション温度を+125 $^{\circ}$ C以下に保ってください。

## 過熱保護

図68に、ソケット実装された内部で1Wを消費するOPA454のサーマル・シャットダウンの動きを示します。半田付けではなくソケットの場合、DDAパッケージの $\theta_{JA}$ は標準で128 $^{\circ}$ C/Wです。+25 $^{\circ}$ C時のソケット実装では、出力段の温度は+150 $^{\circ}$ Cのシャットダウン温度まで上昇し、デバイスの自動サーマル・シャットダウンがトリガされます。デバイスの電源が再度オンされる+130 $^{\circ}$ Cに冷却されるまで、デバイスのサーマル・シャットダウン状態（出力が高インピーダンス状態）は続きます。この過熱保護ヒステリシス機能は、出力がグランドあるいはどちらかの電源レールに直接短絡しても、アンプが安全動作領域から外れるのを一般に防止します。壊滅的なブレイクダウンが発生するレール・ツー・レールの電源電圧は、+25 $^{\circ}$ C時の標準値で135Vです。しかし、絶対最大定格は120Vであり、いかなる条件下でもOPA454が120Vを超えないようにします。誘導性負荷へのスパイク電流（特に急上昇する電源電圧による）に起因するブレイクダウンによる不具合は、過熱保護アーキテクチャでは防止できません。

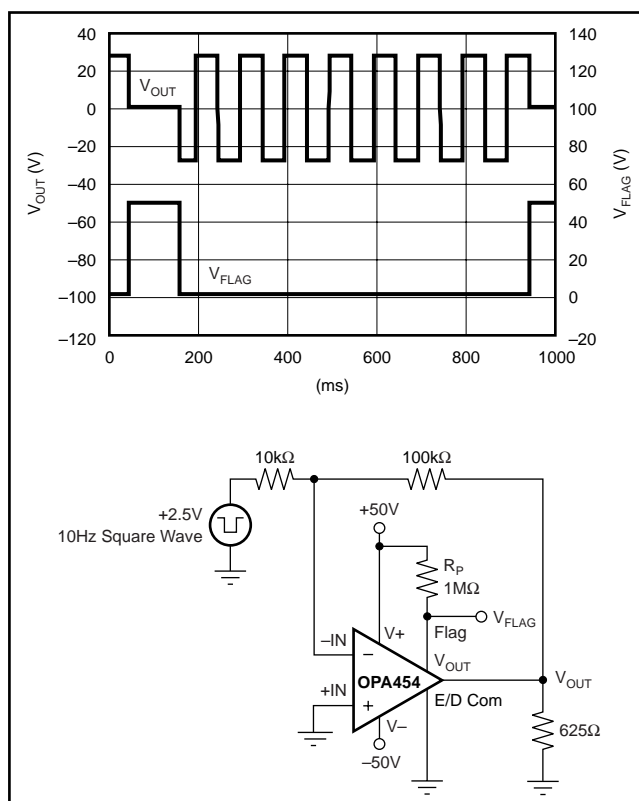


図 68. サーマル・シャットダウン

## 消費電力

消費電力は電源、信号、および負荷の各条件に依存します。DC信号時の消費電力は、出力電流と導通しているトランジスタの両端にかかる電圧との積、 $P_D = I_L (V_S - V_O)$ に等しくなります。消費電力は、所要の出力電圧振幅を確保できる最低限の電源電圧を使用すると、最小限にすることができます。

抵抗性負荷では、電源電圧の半分のDC出力電圧時に消費電力が最大になります。AC信号時の消費電力は、二乗平均平方根 (RMS) 値により発熱が決まるため、もっと低くなります。アプリケーション・ノートのSBOA022に、特殊な負荷や信号時の消費電力の計算や測定方法について述べてあります。定電流源回路では、図69に示すように、出力電圧が低くなるにつれ消費電力は増大します。

OPA454は25mA以上の出力電流を供給できます。この電流量を供給するのは、±15V電源で動作するようなオペアンプには問題ありません。しかし、高電源電圧では、オペアンプ内部での消費電力は極めて大きくなります。さらに単電源動作(あるいは不平衡電源)の場合、大電圧が導通している出力トランジスタにかかるため、消費電力がもっと大きくなる場合があります。したがって、大消費電力のアプリケーションでは、ヒートシンクや放熱器が必要になります。

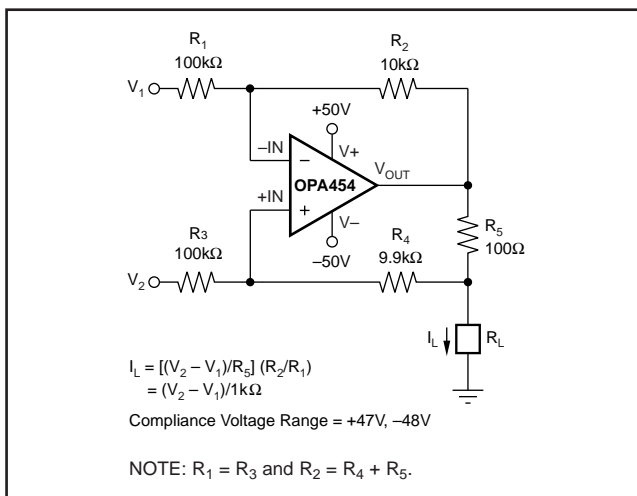


図 69. 差動入力の高精度電圧 - 電流変換回路

## ヒートシンク

OPA454で消費される電力により、ジャンクション温度の上昇が生じます。高信頼性動作のため、ジャンクション温度を最大+125°Cに制限します。ジャンクション温度を低く保つと、常に高い信頼性が得られます。アプリケーションによっては、最大動作ジャンクション温度を超えないように保つためヒートシンクが必要になります。ジャンクション温度は式 (1) により定まります。

$$T_J = T_A + P_D \theta_{JA} \quad (1)$$

パッケージの熱抵抗は、実装技術および環境に影響されます。貧弱な空気還流やソケットを使用すると、周囲環境との熱抵抗が著しく増加します。多数のオペアンプを相互に接近させて配置することも、周囲温度を増加させます。最善の熱的特性は、オペアンプを広いプリント回路配線の回路基板に半田付けし、オペアンプのリードを通る熱伝導を大きくすることにより実現されます。回路基板の銅面積を約0.5in<sup>2</sup>に拡大すると、熱抵抗が低減されます。しかし、図70に示すように0.5in<sup>2</sup>を超えると、最小限度の熱抵抗しか改善されません。

ヒートシンクの条件を求めることに関する情報は、さらに、アプリケーション・ノートのSBOA021 ([www.tij.co.jp](http://www.tij.co.jp) もしくは [www.ti.com](http://www.ti.com) からダウンロードして入手可) を参考にしてください。

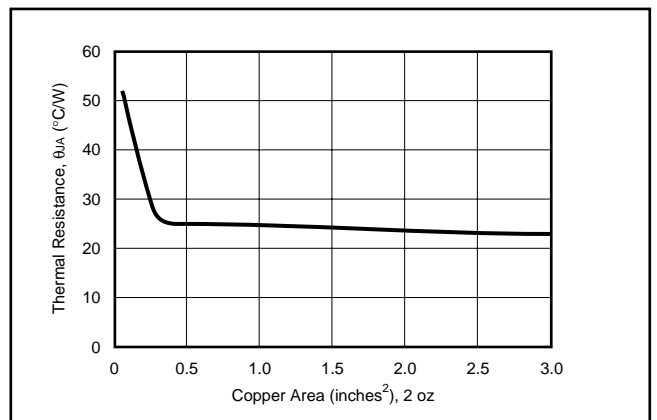


図 70. 熱抵抗 対 回路基板の銅面積

## PowerPAD熱特性強化パッケージ

OPA454は、チップとパッケージ表面間の熱抵抗 ( $\theta_{JC}$ ) が非常に低い、SO-8およびHSOP-20のPowerPAD付きで供給されています。これらのパッケージは露出サーマルパッドを備えています。このパッドはチップと直接に熱的接触があります。したがって、サーマルパッドから良好な熱伝達路が形成され、優れた放熱特性が得られています。

## 底面PowerPADパッケージ

OPA454 SO-8 PowerPADは標準サイズのSO-8パッケージであり、図71aに示すように、チップが実装される底面型のリードフレームを用いた構造です。この構造のため、パッケージの底面でリードフレームがサーマルパッドとして露出しています。

そのため、IC底部のサーマルパッドはPCBに直接半田付けすることができ、PCBがヒートシンクとして使用されます。さらに、メッキされたスルーホール(ビア)により、熱抵抗の低い熱伝達路がPCBの裏面まで形成されます。このアーキテクチャにより、OPA454の許容損失は著しく強化され、従来の熱対策パッケージで使用されている大きいヒートシンクおよび金属体が不要になり、代表的なPCB組み立て技術でOPA454を容易に実装することができます。

注意：SO-8 PowerPADは標準SO-8パッケージと端子配置に互換性があるため、OPA454は既存のソケットでオペアンブとドロップ・イン置換ができます。底面PowerPADのPCBへの半田付けは、低消費電力のアプリケーションにおいても常に必要になります。デバイスをPCBに半田付けすると、リードフレームのダイ・パッドとPCB間の必要な熱的および機能的接続が得られます。

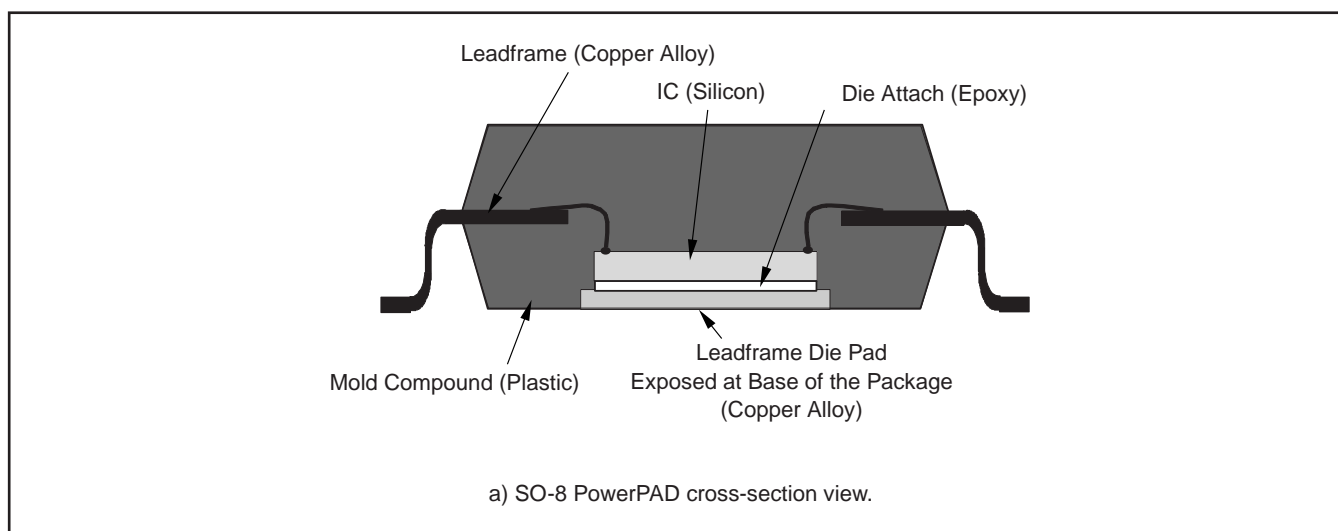


図 70. PowerPADパッケージの断面図

## 底面PowerPADのレイアウト・ガイドライン

PowerPADパッケージでは、組立および熱的管理の両方が1製造工程で可能です。表面実装半田付け作業中(リードが半田付けされているときに、サーマルパッドはパッケージの底面で銅領域に半田付けされる必要があります。この銅領域内の熱伝達路により、熱はパッケージからグランド面や他の放熱部に伝達・放散されます。底面PowerPADのPCBへの半田付けは常に必要であり、低消費電力のアプリケーションでも必要です。以下のステップに従って、本デバイスをPCBに実装してください。

1. PowerPADは、デバイスの最も負の電源電圧であるV-に接続する必要があります。
2. 上面にエッチング・パターンがあるPCBを用意します。リードとともにサーマルパッドのエッチング・パターンが必要です。
3. サーマル・ビアを使用すると熱放散が改善されますが、必要不可欠というわけではありません。サーマルパッドはビアなしでパッドの外形に等しい面積でPCBに接続できますが、外部でV-に接続しなければなりません。
4. 推奨のビアをサーマルパッドの領域に配置します。SO-8 DDAパッケージに推奨するサーマル・ランド形状およびサーマル・ビアのパターンは、本文書の巻末に付すサーマル・ランド・パターン機構図に示してあります。これらのホールは直径0.33mm (13mil) にします。これらのホールは小さくして、リフロー中にホールの半田の吸い取りが問題にならないようにします。SO-8 PowerPADパッケージに推奨するビア・ホールの最小数は5個です。
5. サーマルパッド領域外部のサーマル面に、追加のビアを任意に配置できます。これらの追加ビアは、OPA454が発生した熱の放散に役立ちます。また、これらの追加ビアは、サーマルパッド直下の直径0.33mm (13mil) のビアより大きくすることができます。さらに、これら追加ビアは、半田付けされるサーマルパッド領域にないので半田の吸い取りが問題にならず、したがって大きくすることができます。
6. すべてのビアを適切な電位 (V-) の電源面に接続します。
7. これらのビアを電源面に接続する場合、典型的なウェブ状あるいはスポーク状のビア接続法を使用してはなりません。ウェブ接続は高熱抵抗の接続であり、半田付け作業中の熱伝達を遅らせるのに役立ち、面と接続するビアの半田付けが容易になります。しかし、このアプリケーションでは、最も効率的な熱伝達のために低熱抵抗が要求されます。したがって、OPA454のPowerPADパッケージの下のホールは、メッキされたスルーホールの周辺全体を内部面と完全に接続します。
8. 上面の半田マスクでは、パッケージ端子およびサーマルパッド領域を露出させます。底面半田マスクでは、サーマルパッド領域のビア・ホールを覆います。このマスクにより、リフロー工程でサーマルパッド領域から半田が引き離されるのを防止します。
9. 半田ペーストを露出サーマルパッド領域および全IC端子に塗布します。
10. これらの準備ステップを整えて、PowerPAD ICをその位置に配置し、代表的な表面実装部品として半田リフロー工程を行います。以上の準備によって、PowerPAD部品が適切に実装されます。

PowerPADパッケージに関する詳細な情報は、熱モデルの考察および修正手順も含めて、テクニカル・ノート「SLMA002 [PowerPAD熱特性強化パッケージ]」 ([www.tij.co.jp](http://www.tij.co.jp) もしくは [www.ti.com](http://www.ti.com) からダウンロードで入手可) をご覧ください。

## 代表的なアプリケーション

図72および図73に、それぞれプログラマブル電圧源およびブリッジ回路におけるOPA454を示します。

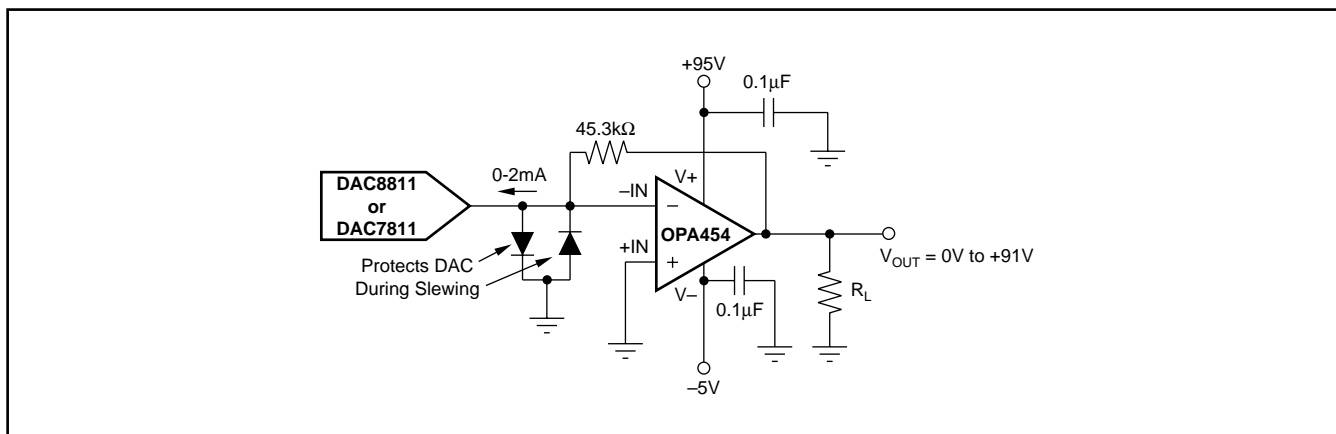


図 72. プログラマブル電圧源

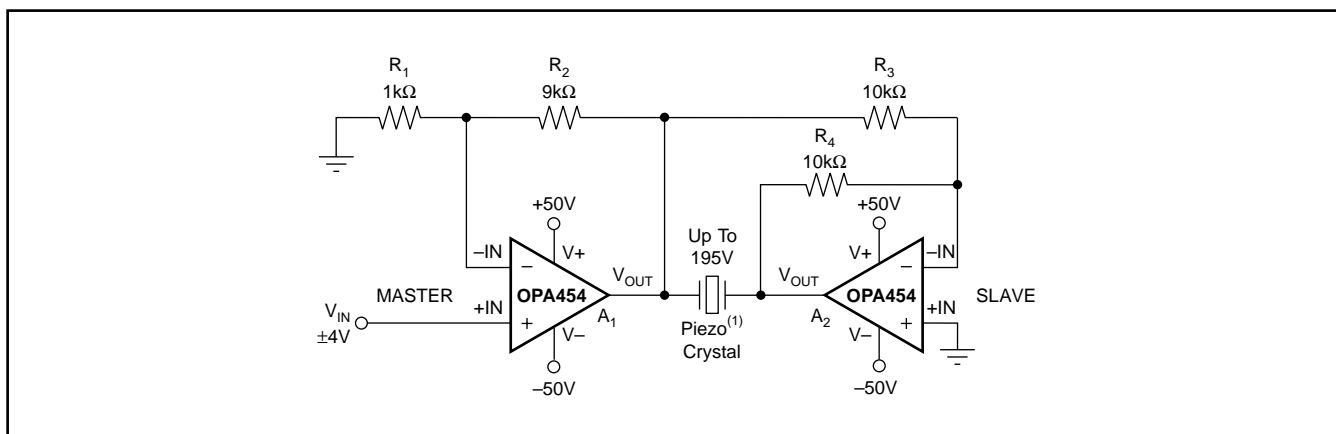


図 73. ピエゾの励起電圧を倍化するブリッジ回路

(1) 大容量の振動子については、安定性が問題になります。スレーブ・アンプの安定化の前に、確実にマスタ・アンプを安定にしてください。



図74では、3個のOPA454を使用して、高電圧の計測アンプを形成しています。V<sub>CM</sub> ± V<sub>SIG</sub>は、(V<sub>-</sub>) + 2.5Vおよび(V<sub>+</sub>) - 2.5Vの間である必要があります。最大電源電圧は、±50Vあるいは合計で100Vになります。

図75では、3個のOPA454を使用して、ハイサイド・シャントのアプリケーションでの電流を測定しています。V<sub>SUPPLY</sub>はV<sub>CM</sub>より大きくなければなりません。V<sub>CM</sub>は(V<sub>-</sub>) + 2.5Vおよび(V<sub>+</sub>) - 2.5Vの間である必要があります。これらの制約を順守すると、V<sub>1</sub>およびV<sub>2</sub>はOPA454の線形動作に要する電圧範囲内に保たれます。例えば、V<sub>+</sub> = 50VおよびV<sub>-</sub> = -50Vの場合、V<sub>1</sub> = +47.5V (最大) およびV<sub>2</sub> = -47.5V (最小) になります。最大電源電圧は、±50Vあるいは合計で100Vになります。

3個および6個のオペアンプ出力段による出力電圧ブースト設定にOPA454を用いた回路例について、それぞれ図76および図79をご覧ください。

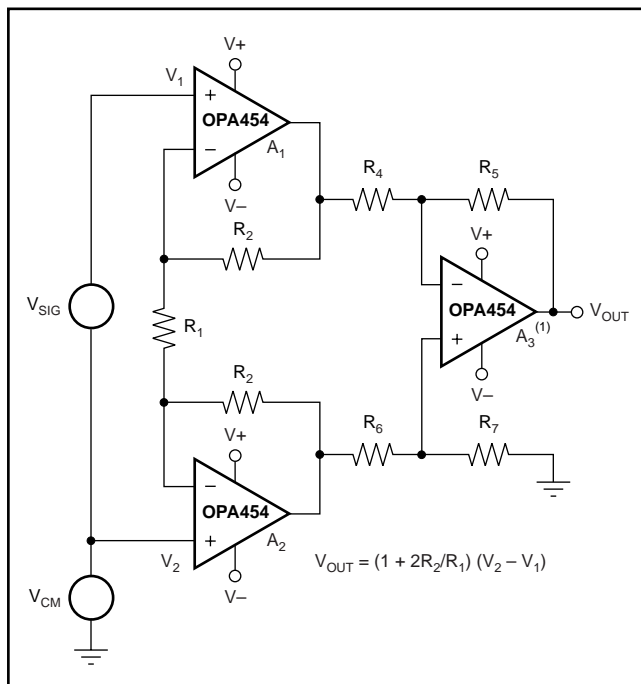


図 74. 高電圧計測アンプ (1) リニアな入力範囲は、入力アンプA<sub>1</sub>およびA<sub>2</sub>の出力振幅によって制限されます。

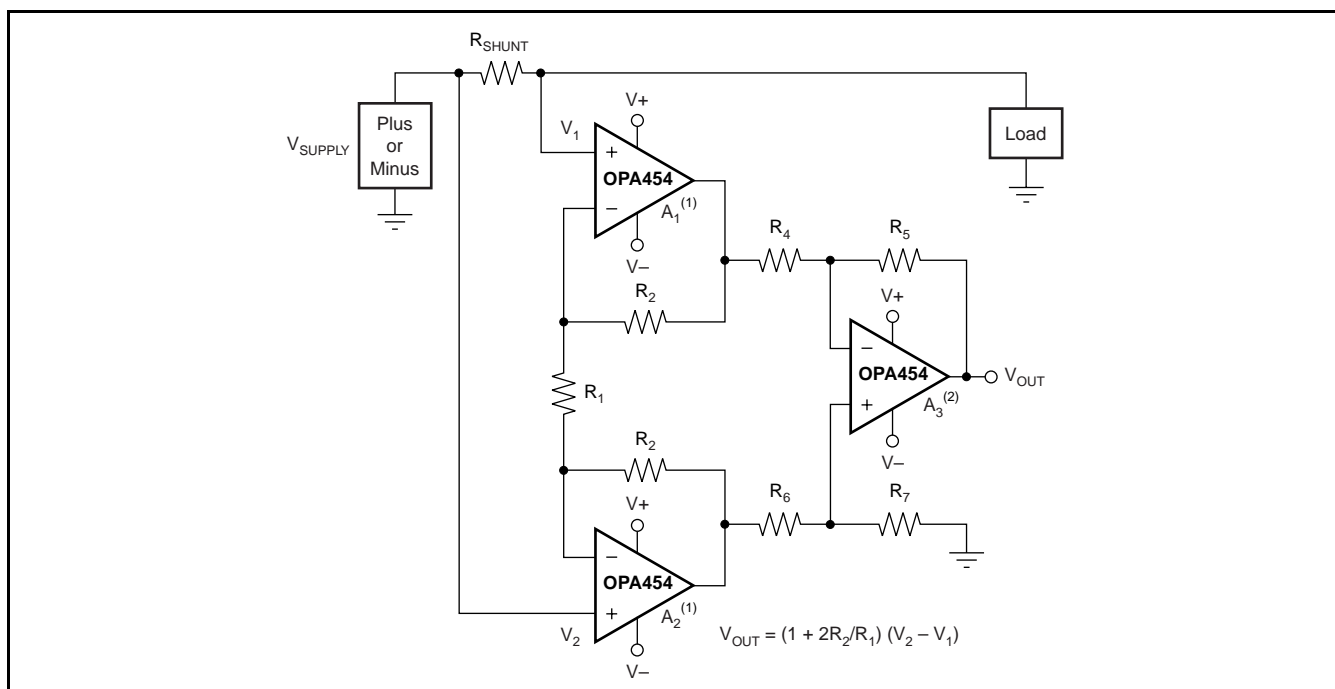


図 75. ハイサイド・シャントを測定する高電圧計測アンプ

- (1) リニアな入力電圧範囲を拡大するには、A<sub>1</sub>およびA<sub>2</sub>をユニティ・ゲイン・フォロワに設定します。
- (2) リニアな入力範囲は、入力アンプA<sub>1</sub>およびA<sub>2</sub>の出力振幅によって制限されます。

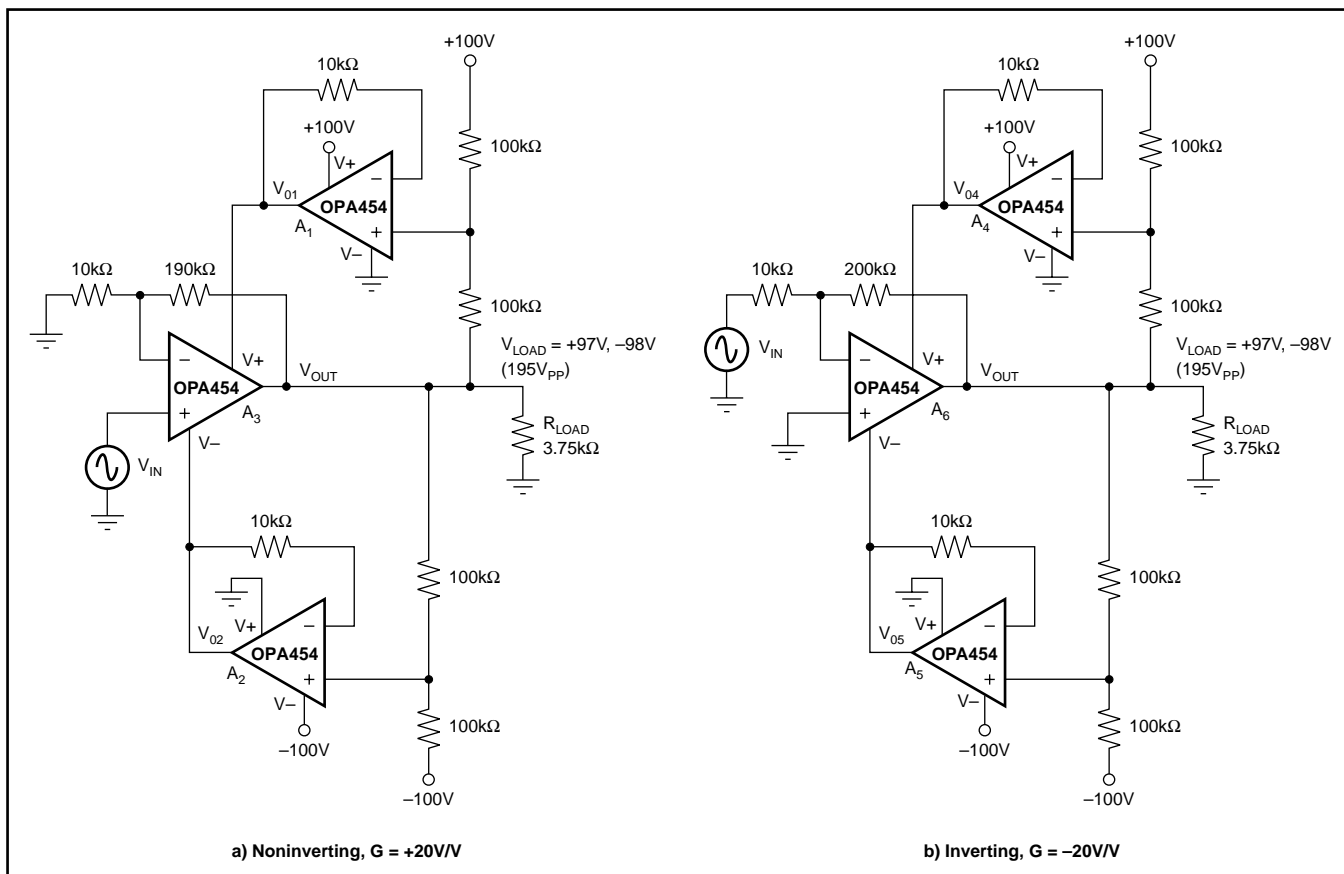


図 76. グランドに接続された負荷に+97V, -98V (195V<sub>PP</sub>) 出力の電圧ブースト (3オペアンプ出力段、図77および図78参照)

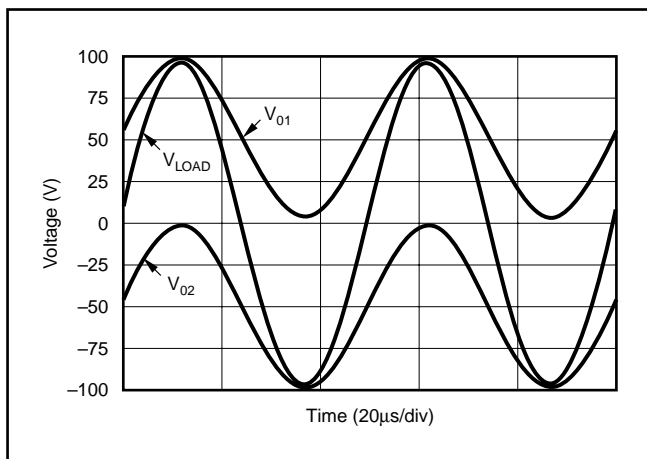


図 77. 3個のOPA454を使用してグランド接続の 3.75kΩ負荷に195V<sub>PP</sub>出力。20kHz、100V電源

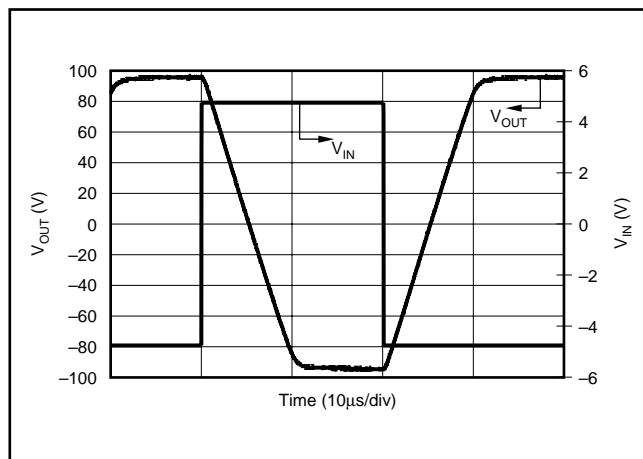


図 78. グランド接続の3.75kΩ負荷。G = +20, 3個のOPA454、100V電源(電源電圧のトラッキングのために、仕様の 13V/μsよりわずかに高速な18V/μsのSR)

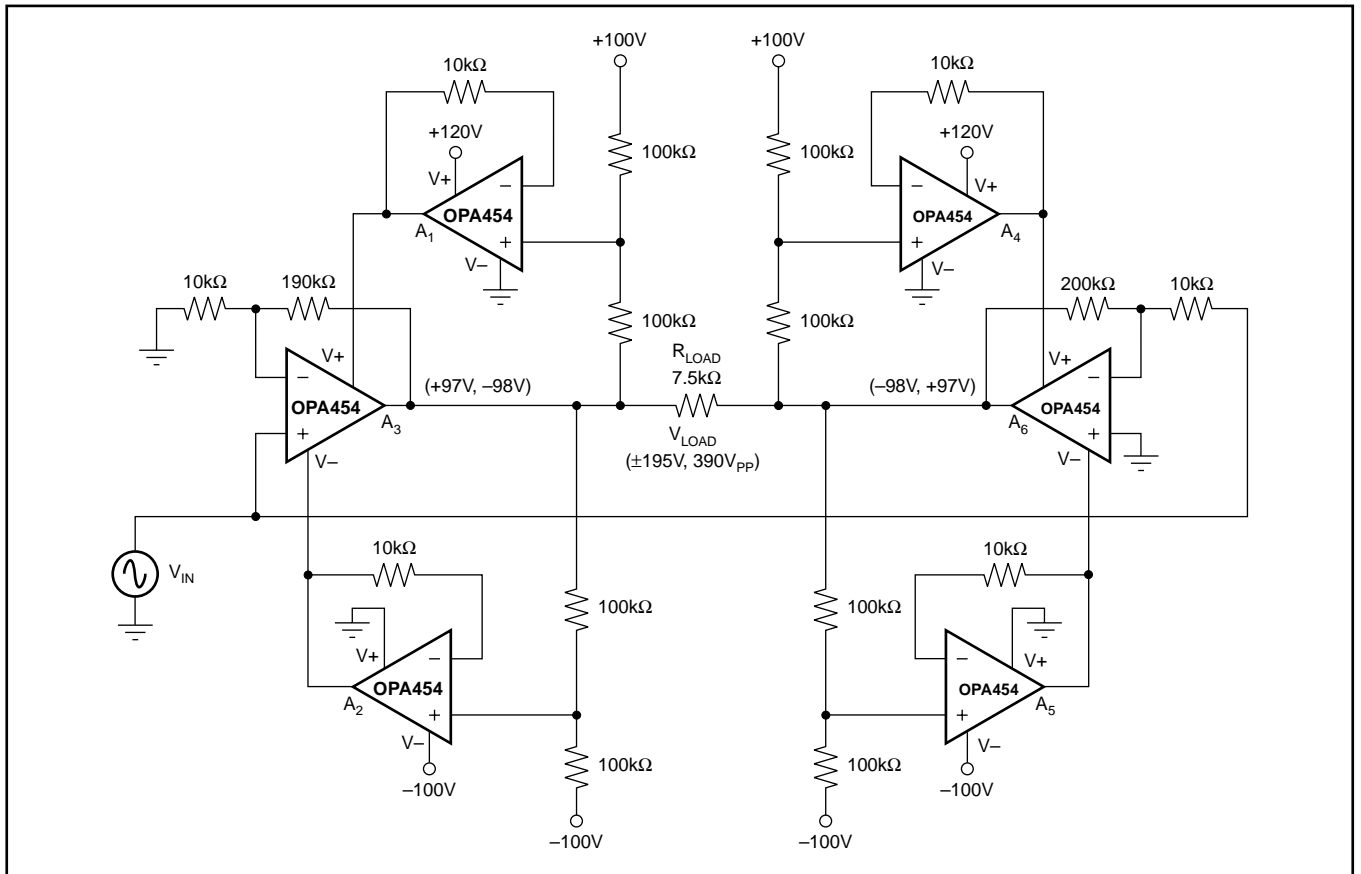


図 79. ブリッジ接続された負荷に $\pm 195\text{V}$  ( $390\text{V}_{\text{pp}}$ ) 出力の電圧ブースト (6個のオペアンプ、図80および図81参照)

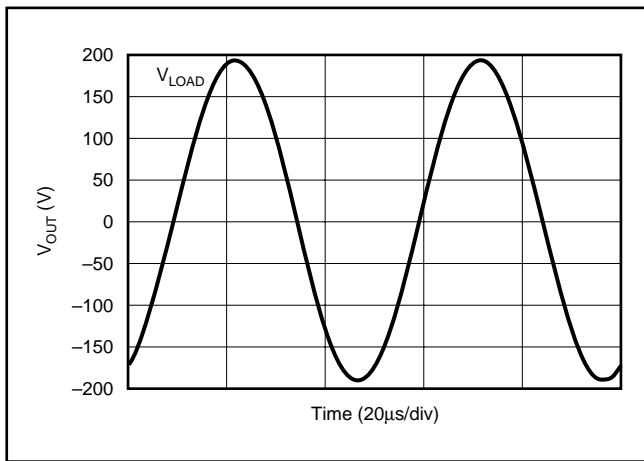


図 80.  $7.5\text{k}\Omega$  負荷に $390\text{V}_{\text{pp}}$ 出力。20kHz、6個のOPA454を使用、100V電源

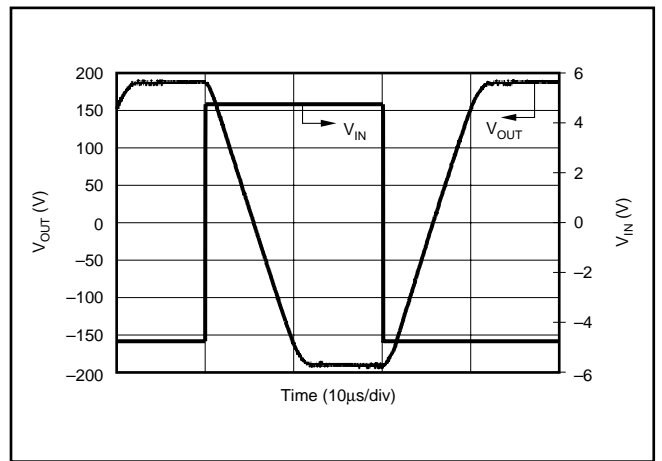


図 81.  $7.5\text{k}\Omega$  負荷  $G = +20$ 。6個のOPA454、100V電源 (電源電圧のトラッキングのために、仕様の $13\text{V}/\mu\text{s}$ より著しく高速な $34\text{V}/\mu\text{s}$ のSR)

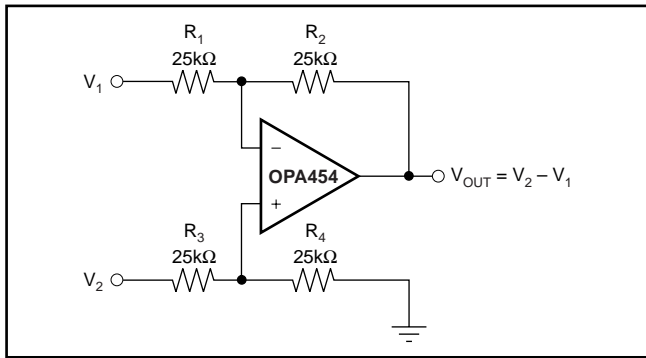


図 82. 高電圧差動アンプ

### 高コンプライアンス電圧電流源

本節では、差動入力の高コンプライアンス電圧電流源を利用した4つのアプリケーションについて説明します。図69および図83に、異なるアプリケーションを示します。

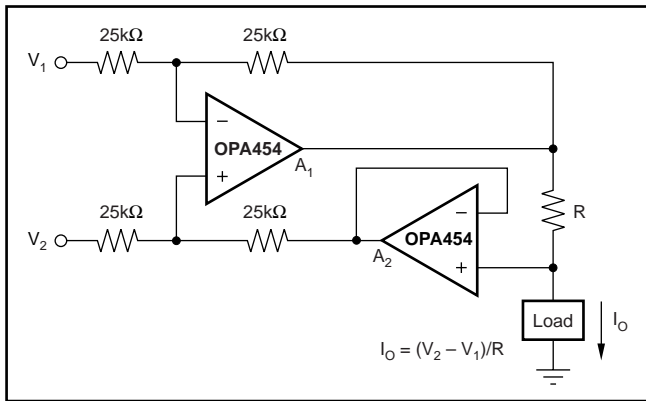


図 83. 低 $I_{OUT}$ 用の差動入力のV/I電圧・電流変換回路

図84の特性は、赤色発光ダイオード (LED) を使用しました。アバランシェ・フォトダイオード (APD) のゲインは、APDに印加される電圧を変えて調整します。このAPDダイオードにかかる逆方向電圧が130Vを超えると、ゲインは増加し始めます。図85に、この回路構成を示します。

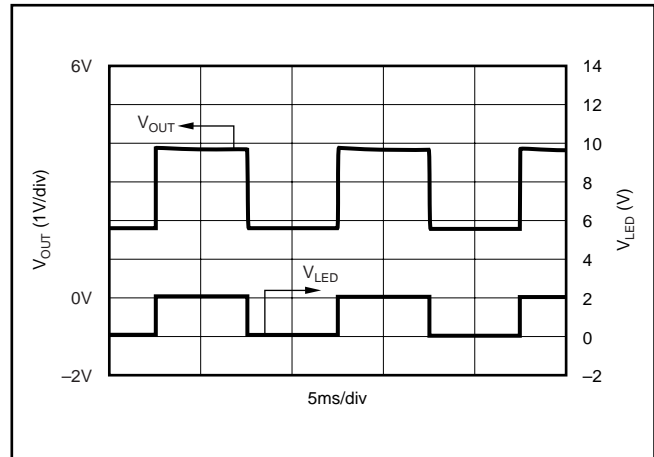


図 84. アバランシェ・フォトダイオード回路

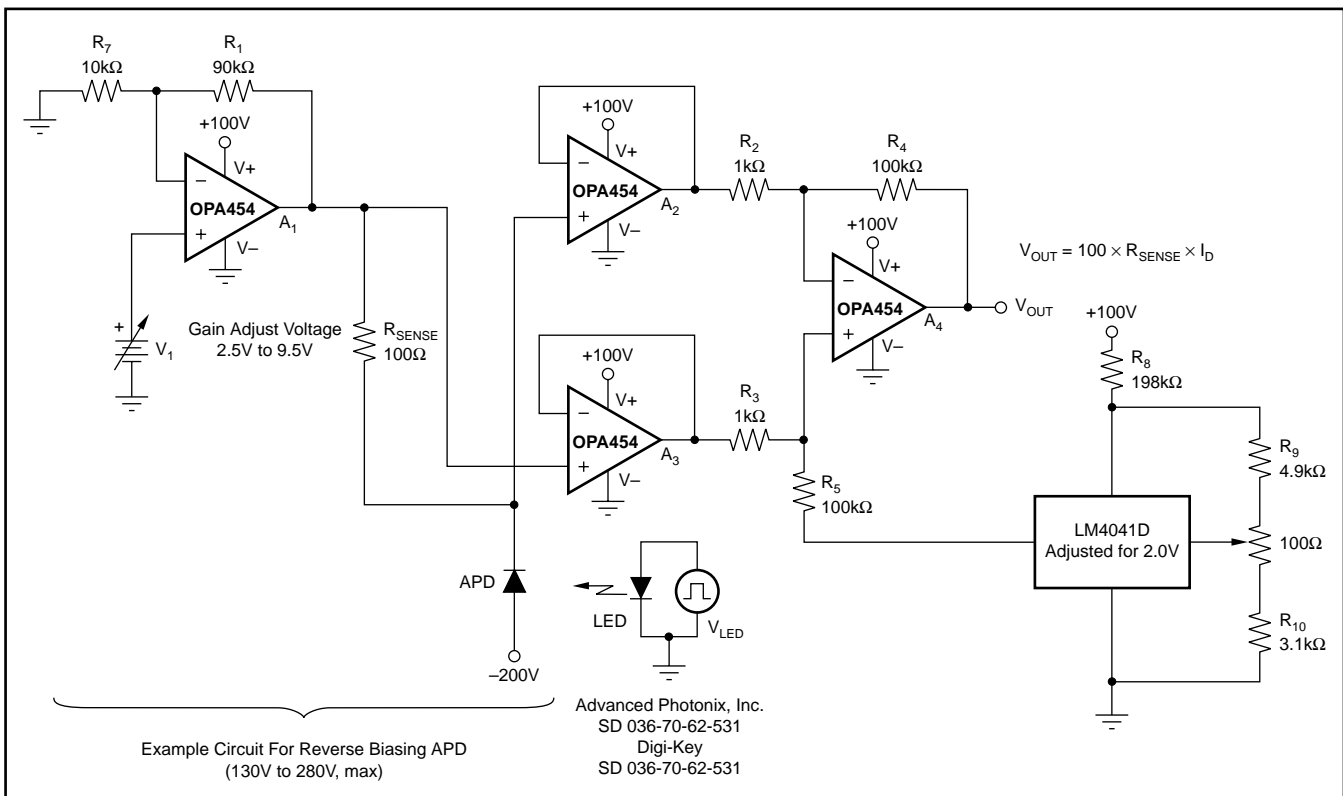


図 85. 高電圧オペアンプOPA454を用いたAPDゲイン調整

# パッケージ情報

## 製品情報

Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
OPA454AIDDA	ACTIVE	SO Power PAD	DDA	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA454AIDDAG4	ACTIVE	SO Power PAD	DDA	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA454AIDDAR	ACTIVE	SO Power PAD	DDA	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA454AIDDARG4	ACTIVE	SO Power PAD	DDA	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

(1) マーケティング・ステータスは次のように定義されています。

**ACTIVE**：製品デバイスが新規設計用に推奨されています。

**LIFEBUY**：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

**NRND**：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

**PREVIEW**：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

**OBSOLETE**：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent>でご確認ください。

**TBD**：Pb-Free/Green変換プランが策定されていません。

**Pb-Free (RoHS)**：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

**Pb-Free (RoHS Exempt)**：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

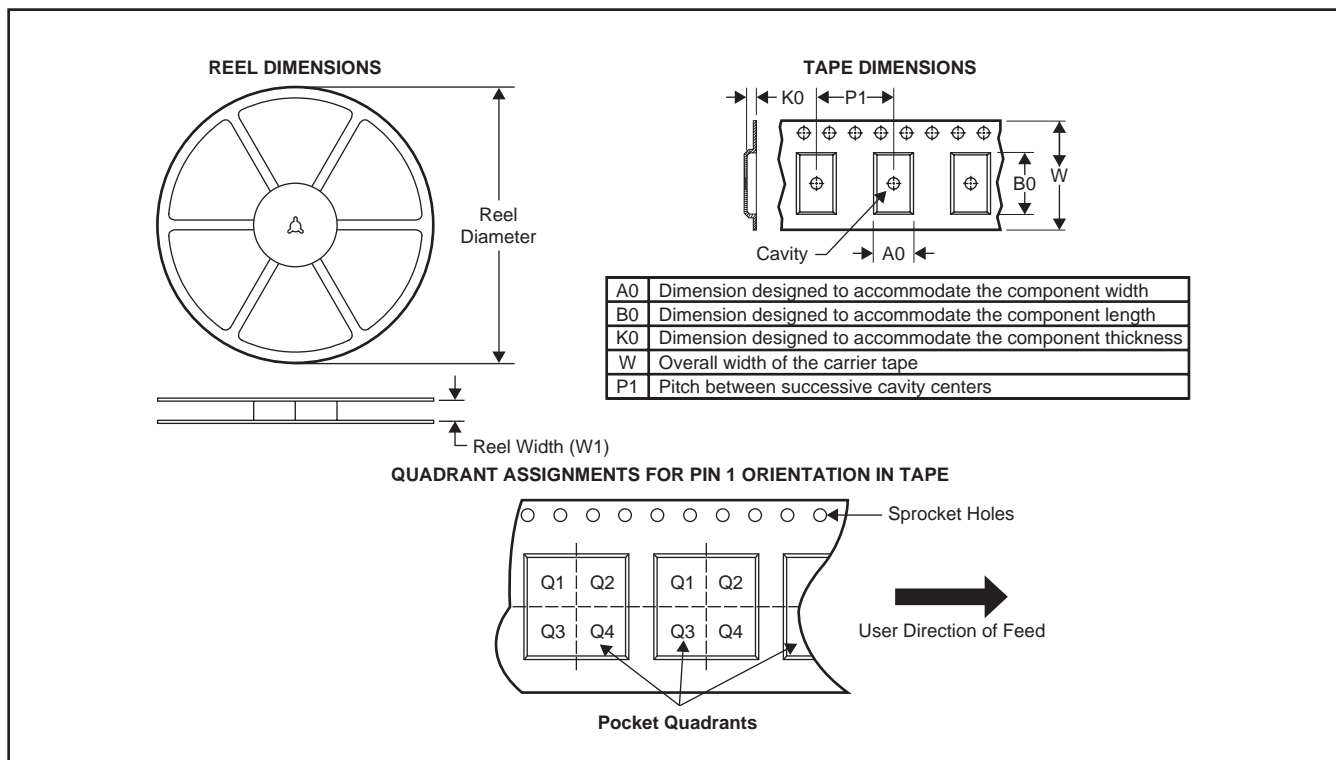
**Green (RoHS & no Sb/Br)**：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

**重要な情報および免責事項**：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

# パッケージ・材料情報

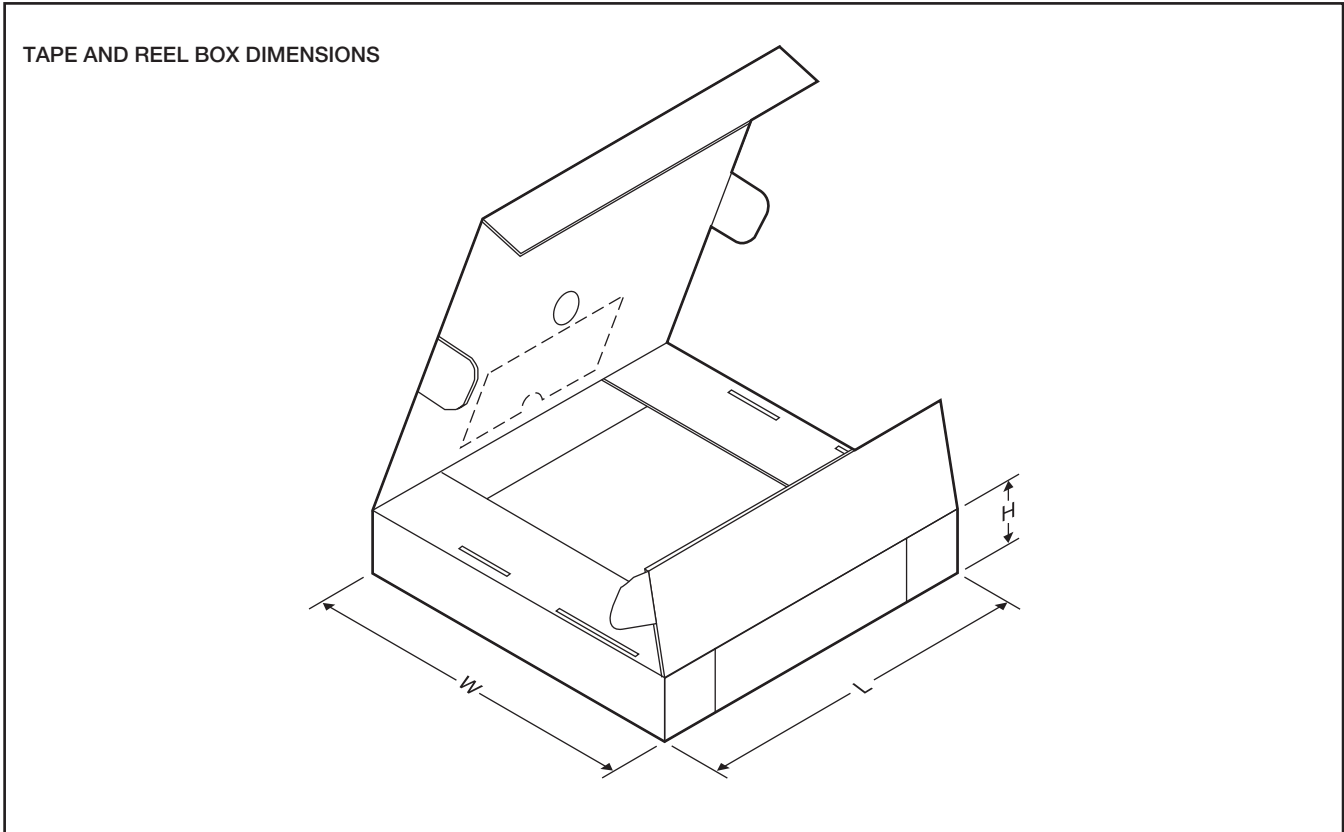
## テープおよびリール・ボックス情報



\*All dimensions are nominal

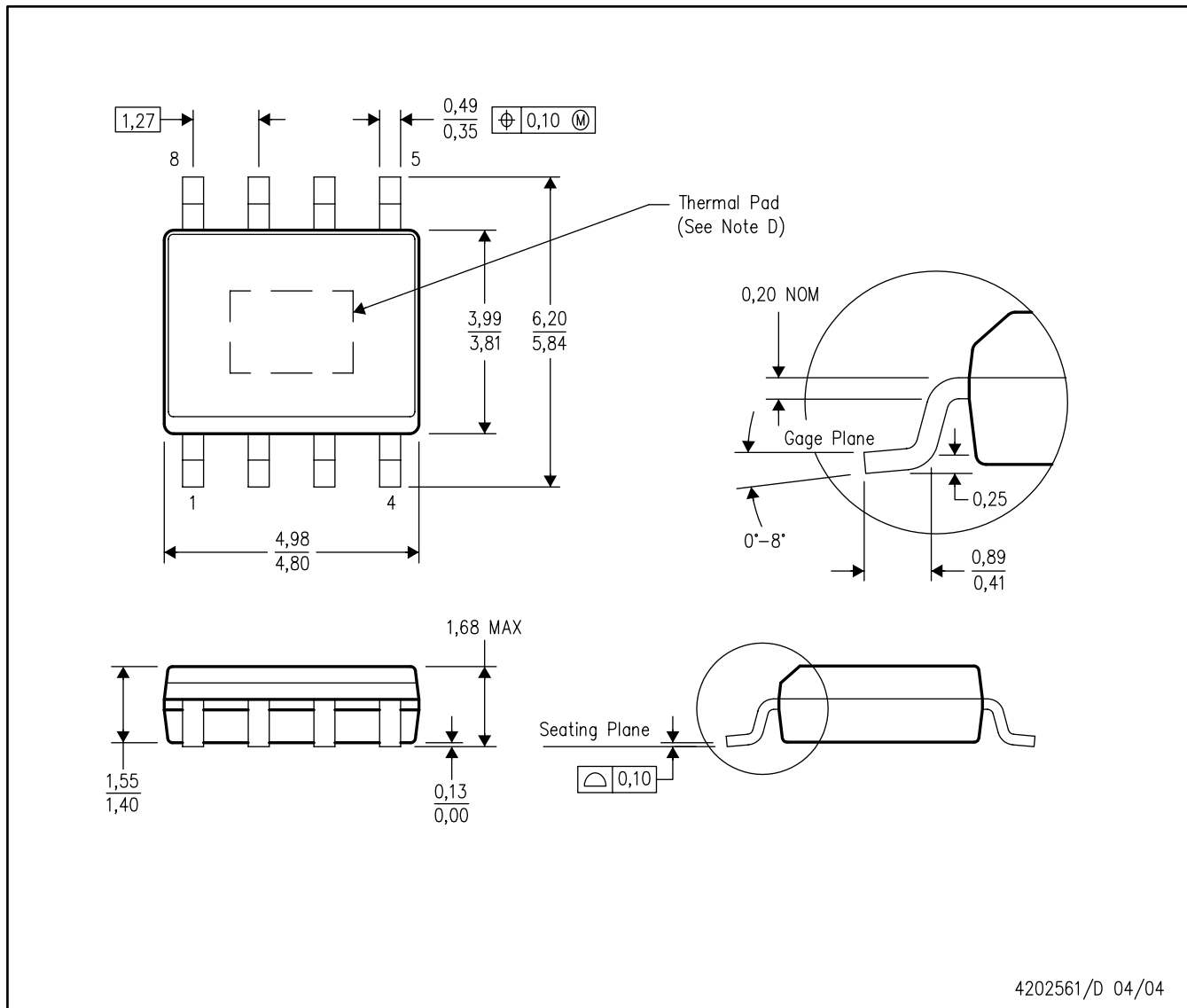
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA454AIDDAR	SO Power PAD	DDA	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

# パッケージ・マテリアル情報



\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
OPA454AIDDAR	SO PowerPAD	DDA	8	2500	346.0	346.0	29.0



4202561/D 04/04

- 注： A. 寸法はすべてミリメートルです。  
 B. 本図は予告なく変更することがあります。  
 C. ボディ寸法には、0.15mmを超えるモールド・フラッシュや突起は含まれません。  
 D. 本パッケージは、サーマルパッドを基板に半田付けするように設計されています。  
 推奨する基板レイアウトに関する情報は、テクニカル・ブリーフ「PowerPAD熱特性強化パッケージ」  
 テキサス・インスツルメンツ文献番号SLMA002を参照願います。この文献はwww.tij.co.jpもしくはwww.ti.com  
 <<http://www.ti.com>>で入手できます。



# サーマルパッド・メカニカル・データ

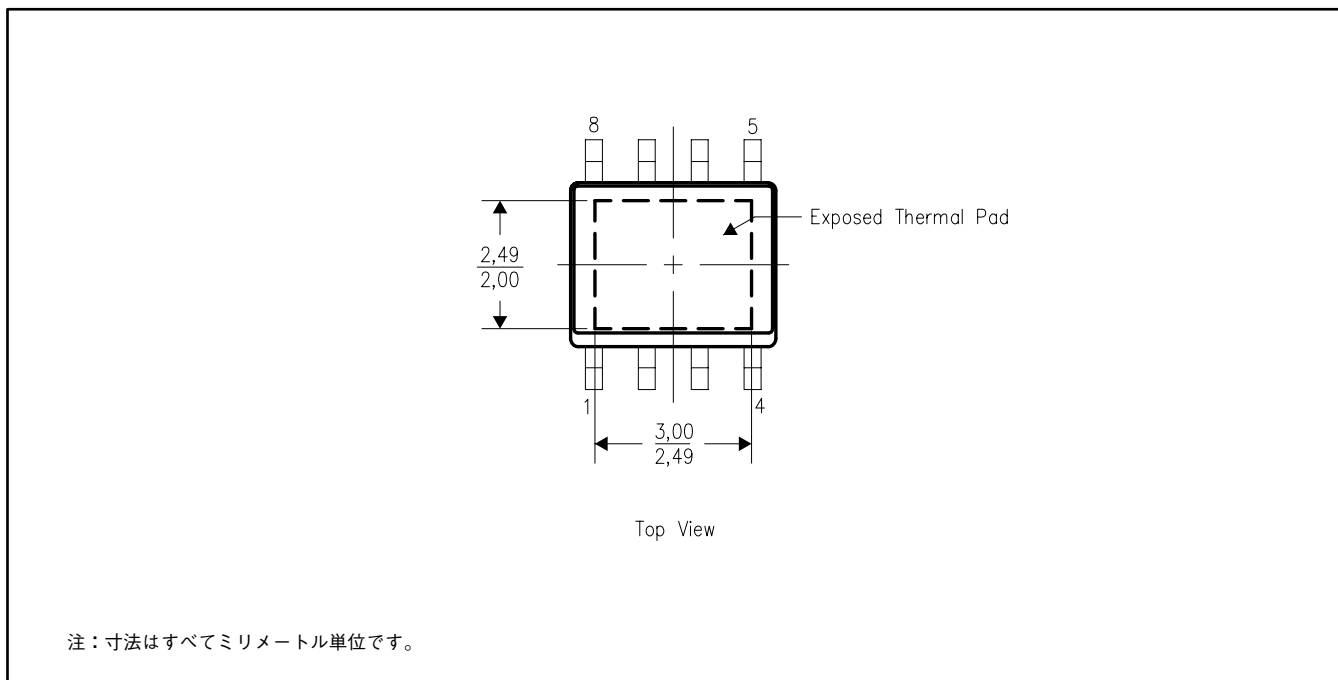
## DDA (R-PDSO-G8)

### 熱特性について

本PowerPAD™パッケージは、外付けヒートシンクに直接取り付けられるように設計した、露出サーマルパッドを組み込んでいます。サーマルパッドは、プリント基板(PCB)に直接半田付けする必要があります。半田付けをした後は、PCBがヒートシンクとして使用できます。さらに、サーマル・ビアを使用すると、サーマルパッドはデバイスの電氣的図面に示す適当な銅面、またその代わりとしてPCBに設計された特殊なヒートシンク構造物に直接取り付けられます。この設計により、集積回路(IC)からの熱伝導が最適化されます。

PowerPADパッケージとその熱放散能力の利用法に関する情報は、さらにテクニカル・ブリーフ「PowerPAD熱特性強化パッケージ」テキサス・インスツルメンツ文献番号SLMA002、およびアプリケーション・ブリーフ「PowerPADメード・イージー」テキサス・インスツルメンツ文献番号SLMA004を参照願います。両文献はwww.ti.comで入手できます。

本パッケージの露出サーマルパッドの寸法を下図に示します。



露出サーマルパッドの寸法

# ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといたします)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIJといたします)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

温度: 0~40、相対湿度: 40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

### 3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

### 4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

### 5. 熱衝撃

はんだ付け時は、最低限260以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

### 6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上