

## 20Wステレオ (BTL) デジタル・アンプ用パワー・ステージ

### 特 長

- 複数の出力構成をサポート
  - 2×20W (8Ω BTL負荷、18V)
  - 4×10W (4Ω SE負荷、18V)
  - 2×10W (SE) + 1×20W (BTL) (18V)
- 熱特性強化型パッケージ
  - DCA (56ピンHTTSOP)
- 広い電圧範囲：10V～26V
  - ゲート駆動用に別電源が不要
- 高効率のClass-D動作によりヒート・シンクが不要
- 閉ループ出力段アーキテクチャ
  - PSRRの向上により電源性能要件を緩和
  - 高いダンピング係数によって、より緊密で正確なサウンドを実現し、低音応答を向上
  - 電源電圧の変動に対して出力電力を一定に保持
- 差動入力
- 過電圧、低電圧、過熱、短絡に対するエラー通知付きの自己保護回路を内蔵

### アプリケーション

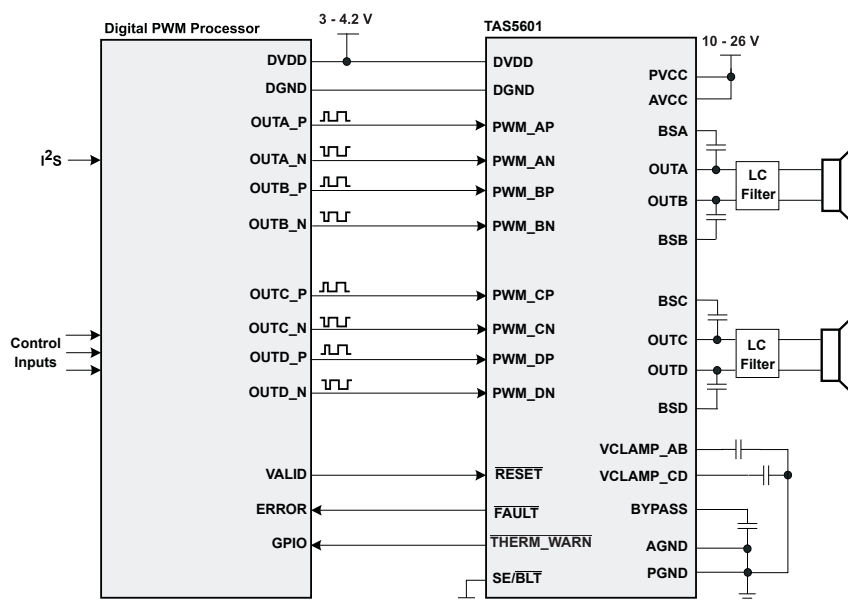
- フラットパネル・テレビ、リアプロジェクション・テレビ、CRTテレビ

### 概 要

TAS5601は、4つのシングルエンド・スピーカー、2つのブリッジ接続スピーカー、またはシングルエンドとブリッジ接続の組み合わせ負荷を駆動できる、20W/チャンネルの高効率ステレオ・デジタル・アンプ用パワー・ステージです。TAS5601は、最小4Ωのインピーダンスを持つスピーカーを駆動できます。8Ωの負荷に対して90%以上という高効率により、外部ヒート・シンクは必要ありません。

デジタル・オーディオPWMプロセッサに対する簡単なアプリケーション回路例を下に示します。TAS5601は、短絡保護回路、過熱保護、過電圧保護、および低電圧保護によって、障害から完全に保護されています。障害はプロセッサに通知され、過負荷状態でのデバイスの損傷を防ぐことができます。

### アプリケーション回路例



Gate Drive、PowerPAD は、テキサス・インスツルメンツの商標です。

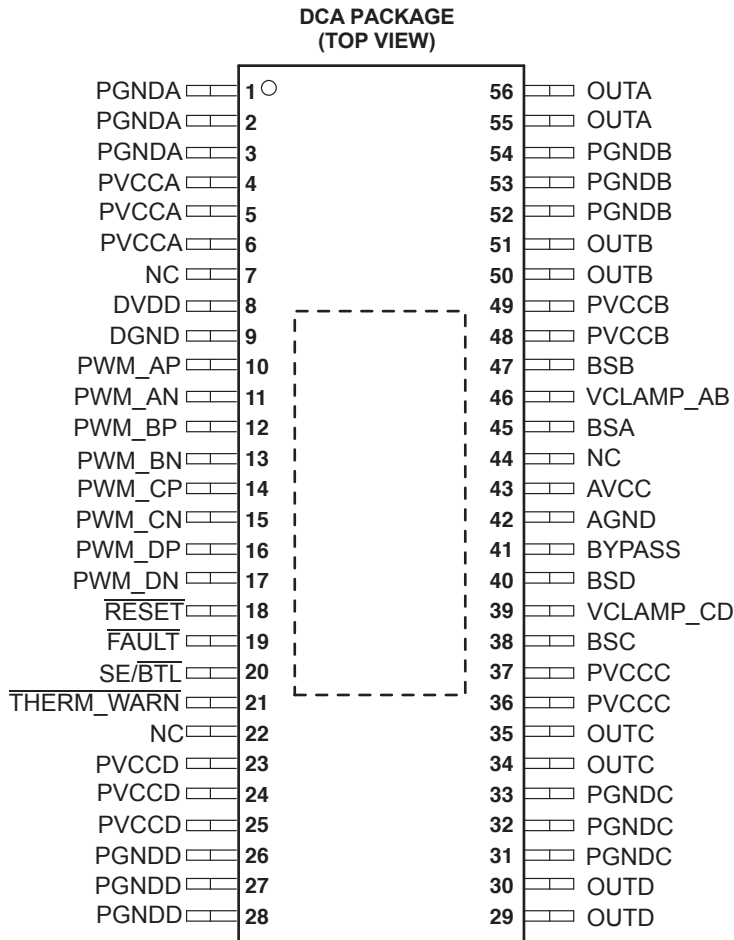
この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本 TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本 TI による和文資料は、あくまでも TI 正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TI および日本 TI は、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



# 静電気放電対策

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

## ピン配置



## ピン構成

ピン		I/O	説明
NO.	名称		
40	BSD	I/O	チャンネルDハイサイドFET用ブートストラップI/O
39	VCLAMP_CD	-	チャンネルCおよびDブートストラップ用の内部電源。電源としては使用せず、デカップリング・コンデンサ以外の部品には接続しないでください。
38	BSC	I/O	チャンネルCハイサイドFET用ブートストラップI/O
43	AVCC	-	アナログ電源
42	AGND	-	アナログ・グラウンド
8	DVDD	I	デジタル電源 (3V~4.2V)。PWM入力信号調整、FAULT、および RST I/Oバッファ用の電源です。
9	DGND	I	PWMおよびデジタル入力用のグラウンド
10	PWM_AP	I	チャンネルA用正オーディオ信号PWM入力 (PWM_ANと対称となる必要があります)
11	PWM_AN	-	チャンネルA用負オーディオ信号PWM入力 (PWM_APと対称となる必要があります)
12	PWM_BP	I	チャンネルB用正オーディオ信号PWM入力 (PWM_BNと対称となる必要があります)
13	PWM_BN	-	チャンネルB用負オーディオ信号PWM入力 (PWM_BPと対称となる必要があります)
14	PWM_CP	I	チャンネルC用正オーディオ信号PWM入力 (PWM_CNと対称となる必要があります)
15	PWM_CN	-	チャンネルC用負オーディオ信号PWM入力 (PWM_CPと対称となる必要があります)

ピン構成 (続き)

ピン		I/O	説 明
NO.	名称		
16	PWM_DP	I	チャンネルD用正オーディオ信号PWM入力 (PWM_DNと対称となる必要があります)
17	PWM_DN	-	チャンネルD用負オーディオ信号PWM入力 (PWM_DPと対称となる必要があります)
18	RESET	I	イネーブル/ディスエーブル・ピン RESET = "High" : 通常動作 RESET = "Low" : リセット・モードに保持
19	FAULT	O	短絡障害 FAULT = "High" : 通常動作 FAULT = "Low" : 出力短絡を検出。FAULTは、短絡が検出されるとラッチされ、RESETピンが"Low"になるかVCC電源がオフになるとリセットされます。過熱障害はFAULTピンでは通知されません。
20	SE/BTL	I	シングルエンドまたはブリッジ接続出力の選択端子。いずれかの出力がシングルエンド負荷として構成されている場合は、このピンをDVDDに接続する必要があります。2チャンネルBTL動作の場合は、GNDに接続します。
21	THERM_WARN	O	過熱警告出力フラグ THERM_WARN = "High" : 通常動作 THERM_WARN = "Low" : ジャンクション温度が125°Cに達しています。温度が通常範囲に戻ると、自動的にリセットされます。TTLレベルのプッシュプル出力です。
41	BYPASS	O	アナログ部のVCC/8リファレンス
47	BSB	I/O	チャンネルBハイサイドFET用ブートストラップI/O
46	VCLAMP_AB	-	チャンネルAおよびBブートストラップ用の内部電源。電源としては使用せず、デカップリング・コンデンサ以外の部品には接続しないでください。
45	BSA	I/O	チャンネルAハイサイドFET用ブートストラップI/O
4-6	PVCCA	-	チャンネルA出力用正電源
55, 56	OUTA	O	チャンネルAの1/2 Hブリッジ出力
1-3	PGNDA	-	チャンネルA出力用電源グランド
48, 49	PVCCB	-	チャンネルB出力用正電源
52-54	PGNDB	-	チャンネルB出力用電源グランド
50, 51	OUTB	O	チャンネルBの1/2 Hブリッジ出力
34, 35	OUTC	O	チャンネルCの1/2 Hブリッジ出力
31-33	PGNDC	-	チャンネルC出力用電源グランド
36, 37	PVCCC	-	チャンネルC出力用正電源
26-28	PGNDD	-	チャンネルD出力用電源グランド
29, 30	OUTD	O	チャンネルDの1/2 Hブリッジ出力
23-25	PVCCD	-	チャンネルD出力用正電源
7, 22, 44	NC	-	内部接続なし
-	Thermal Pad		PGNDxに接続

## 絶対最大定格<sup>(1)</sup>

		値	単位
電源電圧	DV <sub>DD</sub>	-0.3 to 5	V
	AV <sub>CC</sub> , PV <sub>CC</sub>	-0.3 to 30	V
入力電圧	RESET, SE/BTL, PWM_xP, PWM_xN	-0.3 to DV <sub>DD</sub> + 0.3	V
動作温度、T <sub>A</sub>		-40 to 85	°C
動作接合部温度範囲、T <sub>J</sub>		-40 to 150	°C
保存温度範囲、T <sub>stg</sub>		-65 to 150	°C
リード温度、ケースから1.6mm (1/16インチ)、10秒間		260	°C

(1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

## 許容損失

パッケージ	T <sub>A</sub> ≤ 25°C	ディレーティング係数	T <sub>A</sub> = 70°C	T <sub>A</sub> = 85°C
DCA (56 pin HTSSOP)	5.5 W	44 mW/°C	3.52 W	2.86 W

## 推奨動作条件

動作温度範囲内 (特に記述のない限り)

		MIN	NOM	MAX	単位
電源電圧、V <sub>CC</sub>	PVCCx, AVCC (完全な出力短絡保護のための最小直列インダクタンス5uH)	10		26	V
	PVCCx, AVCC (端子との間にインダクタンスなしで出力を短絡から完全に保護)	10		20	
デジタル・リファレンス電圧	DVDD	3	3.3	4.2	V
“High” レベル入力電圧、V <sub>IH</sub>	PWM_xx, RESET, SE/ BTL	2			V
“Low” レベル入力電圧、V <sub>IL</sub>	PWM_xx, RESET, SE/ BTL			0.8	V
“High” レベル出力電圧、V <sub>OH</sub>	FAULT, THERM_WARN, I <sub>OH</sub> = 10 μA	DVDD-0.4V			V
“Low” レベル出力電圧、V <sub>OL</sub>	FAULT, THERM_WARN, I <sub>OL</sub> = -10 μA		DGND+0.4V		V
PWM入力周波数、f <sub>PWM</sub>	PWM_xx	200		400	kHz
動作温度、T <sub>A</sub>		-40		85	°C
R <sub>L</sub> (BTL)	負荷インピーダンス	出力フィルタ： L = 22 μH, C = 680 nF			Ω
R <sub>L</sub> (SE)		6.0	8		
R <sub>L</sub> (PBTL)		3.2	4		
Lo(BTL)	出力フィルタ・インダクタンス	短絡状態での最小出力インダクタンス		10	μH
Lo(SE)				10	
Lo(PBTL)				10	

## DC電氣的特性

T<sub>A</sub>=25°C、V<sub>CC</sub>=24V、R<sub>L</sub>=8Ω（特に記述のない限り）

パラメータ		測定条件	MIN	TYP	MAX	単位
V <sub>OS</sub>	Class-D出力オフセット電圧（SEはV <sub>CC</sub> /2を基準、BTLは出力間で測定）	PWM <sub>xx</sub> 入力で50%デューティ・サイクルのPWM		26	80	mV
V <sub>BYPASS</sub>	アナログ部のV <sub>CC</sub> /8リファレンス	無負荷		V <sub>CC</sub> /8		V
I <sub>IH</sub>	“High”レベル入力電流	PWM <sub>xx</sub> , RESET, SE/BTL, V <sub>I</sub> = DVDD, DVDD = 5 V			5	μA
I <sub>IL</sub>	“Low”レベル入力電流	PWM <sub>xx</sub> , RESET, SE/BTL, V <sub>I</sub> = 0, DVDD = 5 V			5	μA
I <sub>DVDD</sub>	DVDD電源電流	RESET = 2.0 V, DVDD = 3.3 V, 無負荷		11	22	μA
I <sub>CC</sub>	無信号時電源電流	RESET = 2.0 V 無負荷、PV <sub>CC</sub> = 18 V	19	35	60	mA
I <sub>CC(RESET)</sub>	リセット・モードの無信号時電源電流	RESET = 0.8 V, 無負荷、PV <sub>CC</sub> = 18 V		64	216	μA
R <sub>DS(on)</sub>	ドレイン・ソース間オン抵抗	V <sub>CC</sub> = 24 V, I <sub>o</sub> = 500 mA, T <sub>J</sub> = 25°C	ハイサイド	360		mΩ
			ローサイド	330		
			合計	690		
T <sub>ON</sub>	ターンオン時間（SEモード）、BYPASSピンの電圧が最終値PV <sub>CC</sub> /8に到達	C <sub>(BYPASS)</sub> = 1μF, RESET = 2 V, SE/BTL = 2 V		500		ms
	ターンオン時間（BTLモード）、BYPASSピンの電圧が最終値PV <sub>CC</sub> /8に到達	C <sub>(BYPASS)</sub> = 1μF, RESET = 2 V, SE/BTL = 0.8 V		30		
T <sub>OFF</sub>	ターンオフ時間（SEモード）、BYPASSピンの電圧が最終値PV <sub>CC</sub> /8に到達	C <sub>(BYPASS)</sub> = 1μF, RESET = 0.8 V, SE/BTL = 2 V		500		ms
	ターンオフ時間（BTLモード）、BYPASSピンの電圧が最終値PV <sub>CC</sub> /8に到達	C <sub>(BYPASS)</sub> = 1μF, RESET = 0.8 V, SE/BTL = 0.8 V		1		

## DC電氣的特性

T<sub>A</sub>=25°C、V<sub>CC</sub>=12V、R<sub>L</sub>=8Ω（特に記述のない限り）

パラメータ		測定条件	MIN	TYP	MAX	単位
V <sub>OS</sub>	Class-D出力オフセット電圧（SEはV <sub>CC</sub> /2を基準、BTLは出力間で測定）	PWM <sub>xx</sub> 入力で50%デューティ・サイクルのPWM		26	80	mV
V <sub>BYPASS</sub>	アナログ部のV <sub>CC</sub> /8リファレンス	無負荷		V <sub>CC</sub> /8		V
I <sub>DVDD</sub>	DVDD電源電流	RESET = 2.0 V, DVDD = 3.3 V, 無負荷		11	22	μA
I <sub>CC</sub>	無信号時電源電流	RESET = 2.0 V, 無負荷	14	28	51	mA
I <sub>CC(RESET)</sub>	リセット・モードの無信号時電源電流	RESET = 0.8 V, 無負荷		64	216	μA
R <sub>DS(on)</sub>	ドレイン・ソース間オン抵抗	V <sub>CC</sub> = 12 V, I <sub>o</sub> = 500 mA, T <sub>J</sub> = 25°C	ハイサイド	360		mΩ
			ローサイド	330		
			合計	690		
T <sub>ON</sub>	ターンオン時間（SEモード）、BYPASSピンの電圧が最終値PV <sub>CC</sub> /8に到達	C <sub>(BYPASS)</sub> = 1μF, RESET = 2 V, SE/BTL = 2 V		500		ms
	ターンオン時間（BTLモード）、BYPASSピンの電圧が最終値PV <sub>CC</sub> /8に到達	C <sub>(BYPASS)</sub> = 1μF, RESET = 2 V, SE/BTL = 0.8 V		30		
T <sub>OFF</sub>	ターンオフ時間（SEモード）、BYPASSピンの電圧が最終値PV <sub>CC</sub> /8に到達	C <sub>(BYPASS)</sub> = 1μF, RESET = 0.8 V, SE/BTL = 2 V		500		ms
	ターンオフ時間（BTLモード）、BYPASSピンの電圧が最終値PV <sub>CC</sub> /8に到達	C <sub>(BYPASS)</sub> = 1μF, RESET = 0.8 V, SE/BTL = 0.8 V		1		

## AC電気的特性

$T_A=25^{\circ}\text{C}$ 、 $V_{CC}=24\text{V}$ 、 $R_L=8\Omega$  (特に記述のない限り)

パラメータ		測定条件	MIN	TYP	MAX	単位
$K_{SVR}$	電源リップル除去	20Hz~20kHzで200mVppのリップル、BTL、 入力で50%デューティサイクルのPWM		-60		dB
$P_O$	連続出力電力	BTL - $R_L = 8\Omega$ , THD+N = 7%, $f = 1\text{ kHz}$ , $V_{CC} = 18\text{ V}$		20		W
		SE - $R_L = 4\Omega$ , THD+N = 10%, $f = 1\text{ kHz}$ , $V_{CC} = 24\text{ V}$		19		
THD+N	全高調波歪+ノイズ (SE)	$V_{CC} = 24\text{ V}$ , $f = 1\text{ kHz}$ , $P_o = 10\text{ W}$		0.08%		
	全高調波歪+ノイズ (BTL)	$V_{CC} = 18\text{ V}$ , $R_L = 8\Omega$ , $f = 1\text{ kHz}$ , $P_o = 10\text{ W}$ (半分の電力)		0.04%		
$V_n$	出力積分ノイズ	20Hz~22kHz、A-補正フィルタ、 GD変調		125		$\mu\text{V}$
				-78		dB
	クロストーク	$P_o = 1\text{ W}$ , $f = 1\text{ kHz}$	-60	-70		dB
SNR	信号/雑音比	THD+N < 1%での最大出力、 $f = 1\text{ kHz}$ 、 A-補正、 $V_{CC} = 18\text{ V}$		99		dB
	過熱トリップ点 (出力シャットダウン、 フォルト非ラッチ)			150		$^{\circ}\text{C}$
	過熱警告トリップ ( $\overline{\text{THERM\_WARN}} = \text{"Low"}$ )			125		$^{\circ}\text{C}$
	熱ヒステリシス			20		$^{\circ}\text{C}$

## AC電気的特性

$T_A=25^{\circ}\text{C}$ 、 $V_{CC}=12\text{V}$ 、 $R_L=8\Omega$  (特に記述のない限り)

パラメータ		測定条件	MIN	TYP	MAX	単位
$K_{SVR}$	電源リップル除去	20Hz~20kHzで200mVppのリップル、BTL、 入力で50%デューティサイクルのPWM		-60		dB
$P_O$	連続出力電力	BTL - $R_L = 8\Omega$ , THD+N = 10%, $f = 1\text{ kHz}$ ,		9.5		W
		SE - $R_L = 4\Omega$ , THD+N = 10%, $f = 1\text{ kHz}$ ,		4.5		
THD+N	全高調波歪+ノイズ (SE)	$V_{CC} = 12\text{ V}$ , $f = 1\text{ kHz}$ , $P_o = 2\text{ W}$ (半分の電力)		0.04%		
	全高調波歪+ノイズ (BTL)	$V_{CC} = 12\text{ V}$ , $R_L = 8\Omega$ , $f = 1\text{ kHz}$ , $P_o = 5\text{ W}$ (半分の電力)		0.07%		
$V_n$	出力積分ノイズ	20Hz~22kHz、A-補正フィルタ、 BD変調		125		$\mu\text{V}$
				-78		dB
	クロストーク	$P_o = 1\text{ W}$ , $f = 1\text{ kHz}$	-60	-70		dB
SNR	信号/雑音比	THD+N < 1%での最大出力、 $f = 1\text{ kHz}$ 、 A-補正		96		dB
	過熱トリップ点 (出力シャットダウン、 フォルト非ラッチ)			150		$^{\circ}\text{C}$
	過熱警告トリップ ( $\overline{\text{THERM\_WARN}} = \text{"Low"}$ )			125		$^{\circ}\text{C}$
	熱ヒステリシス			20		$^{\circ}\text{C}$

# アプリケーション回路

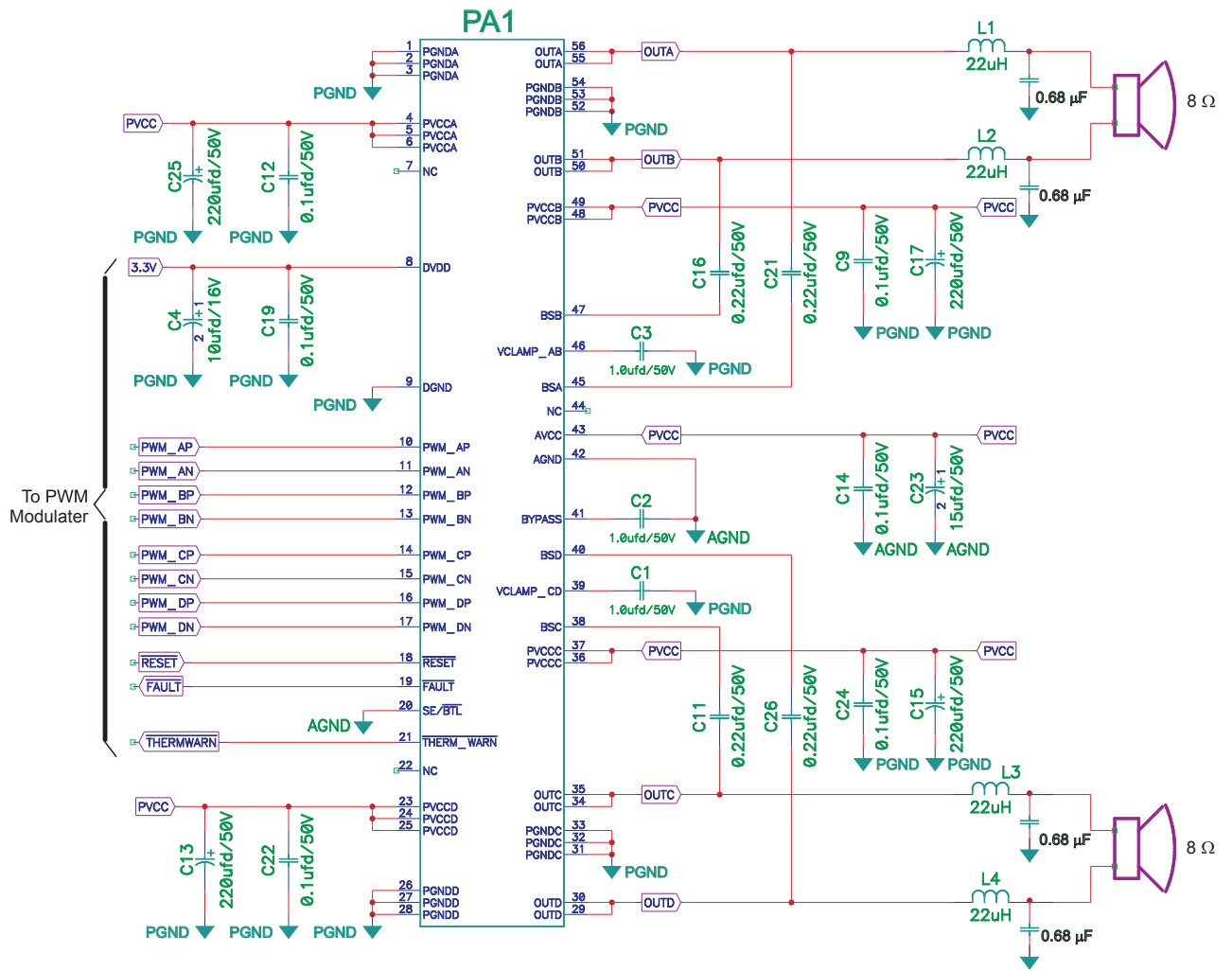


図 1. ブリッジ接続負荷 (BTL) のアプリケーション回路例

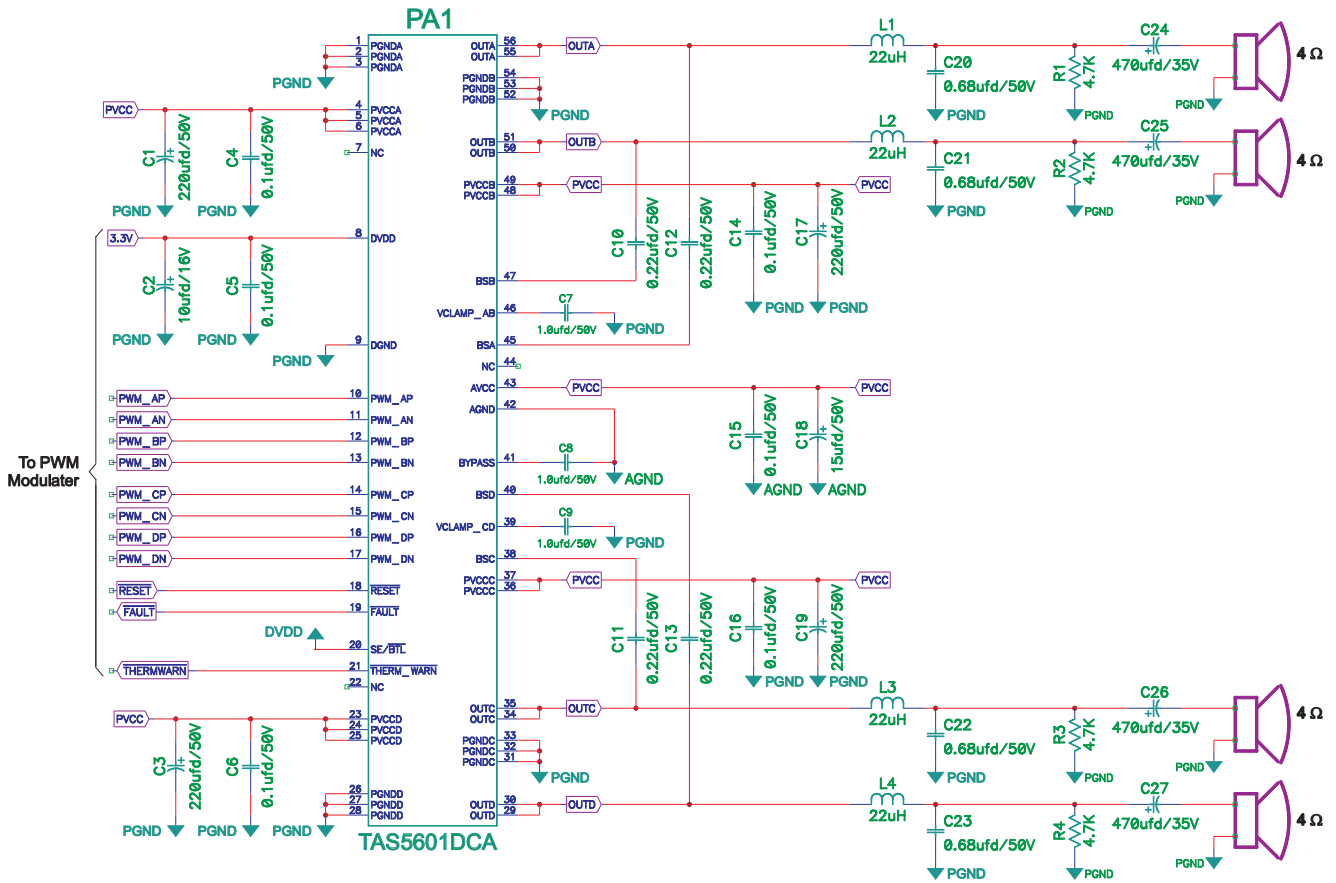


図 2. シングルエンド (SE) のアプリケーション回路例



代表的特性

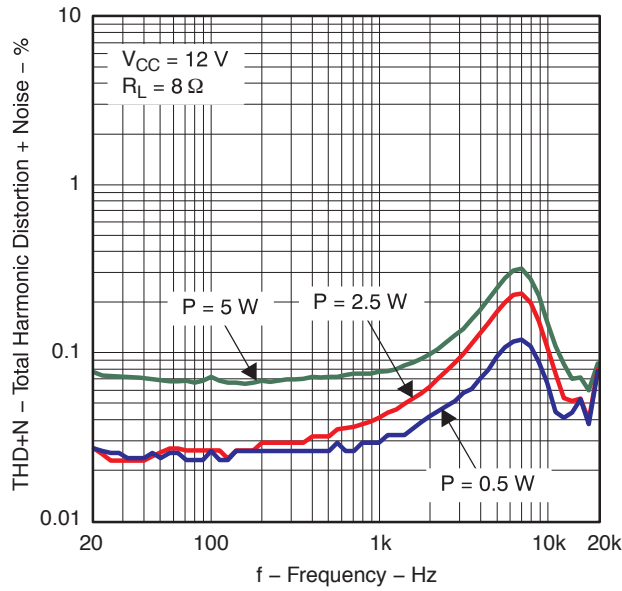


图3. THD+N 对 周波数 (BTL)

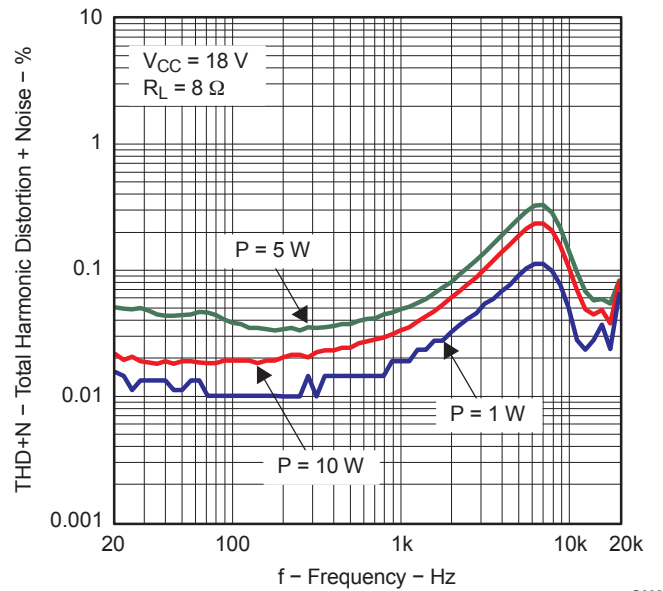


图4. THD+N 对 周波数 (BTL)

G002

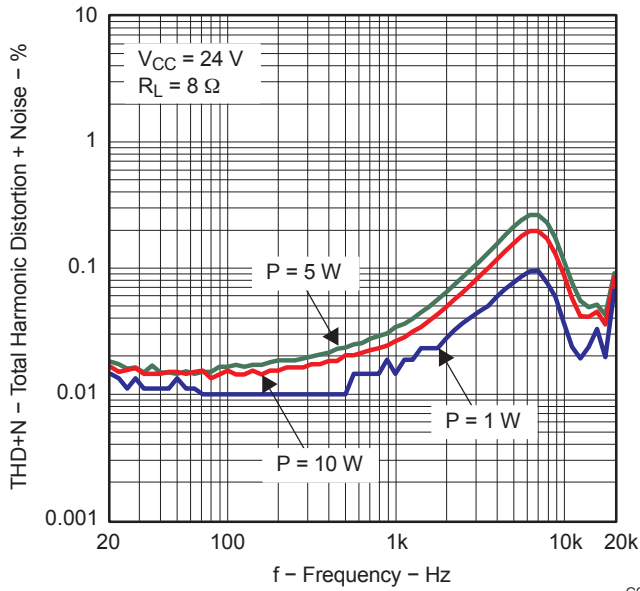


图5. THD+N 对 周波数 (BTL)

G003

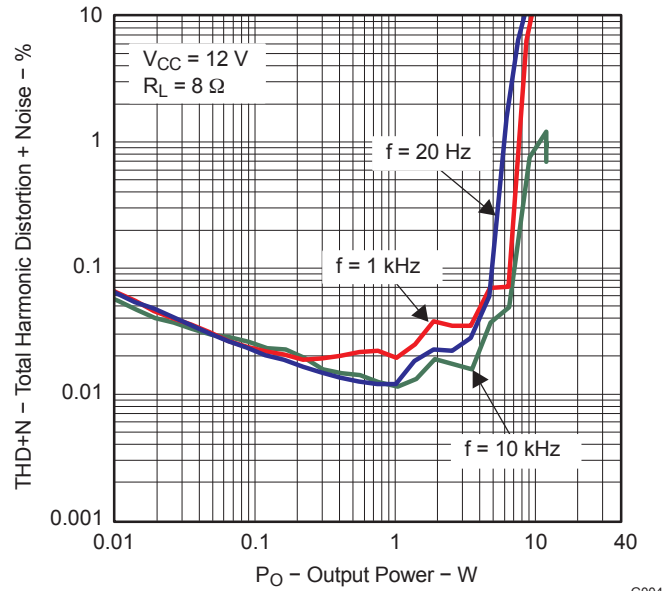


图6. THD+N 对 出力電力 (BTL)

G004

代表的特性 (続き)

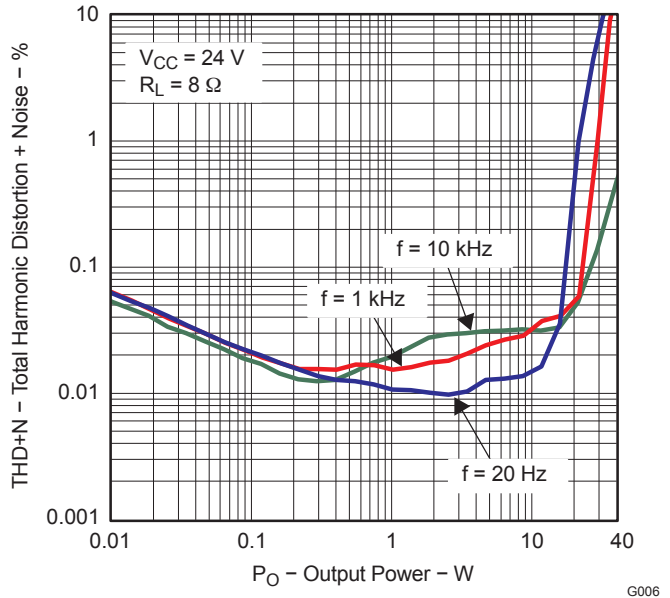
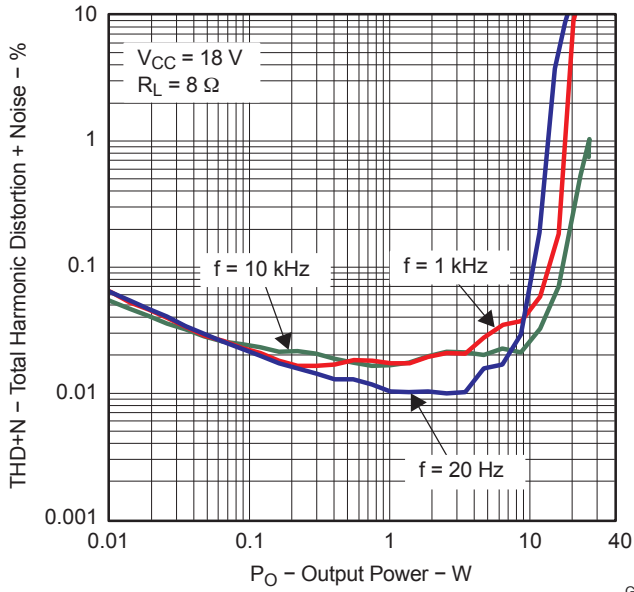


図7. THD+N 対 出力電力 (BTL)

G005

図8. THD+N 対 出力電力 (BTL)

G006

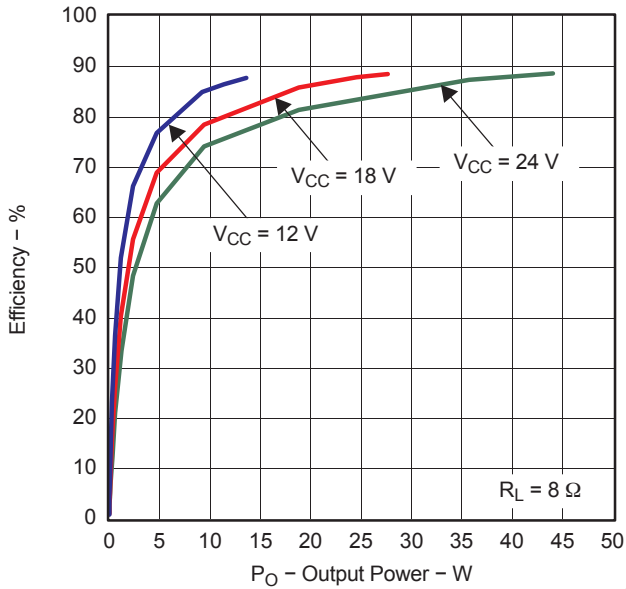


図9. 効率 対 出力電力 (BTL)

G008

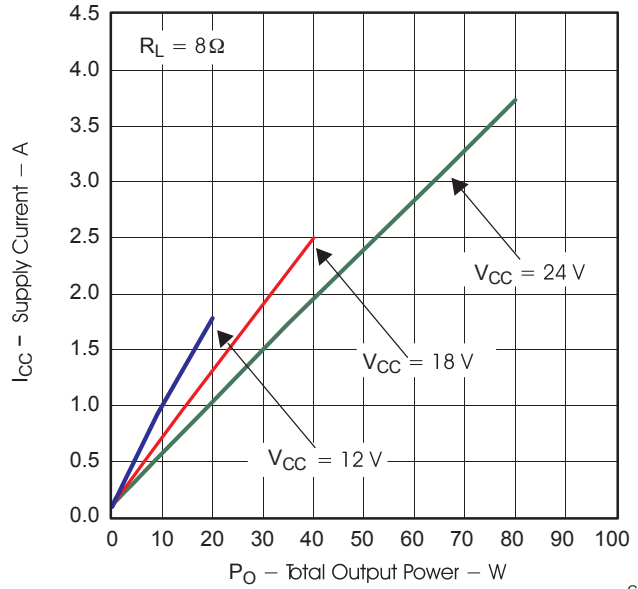


図10. 電源電流 対 合計出力電力 (BTL)

G009

代表的特性 (続き)

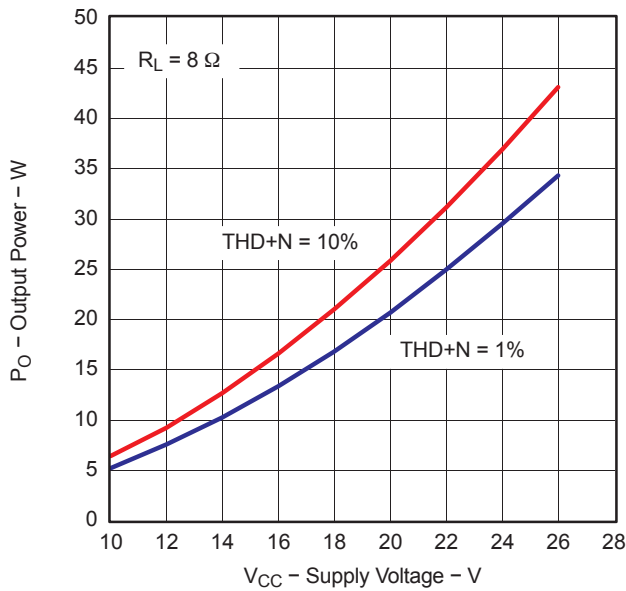


図11. 出力電力 対 電源電圧 (BTL)

G010

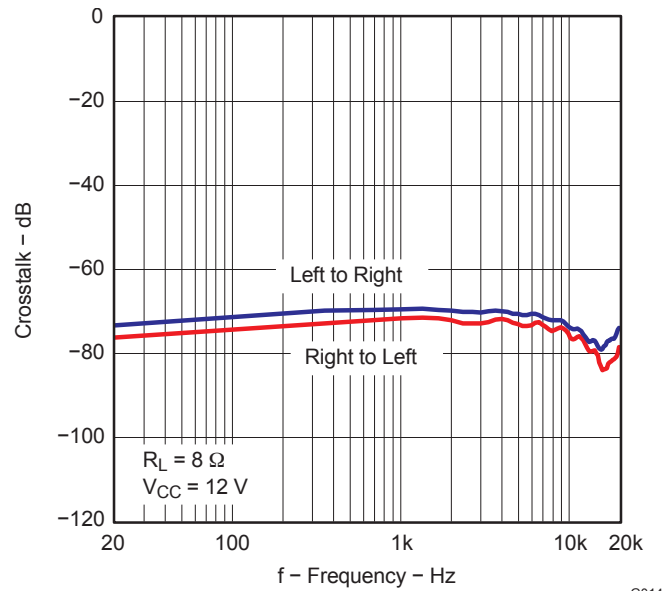


図12. クロストーク 対 周波数

G014

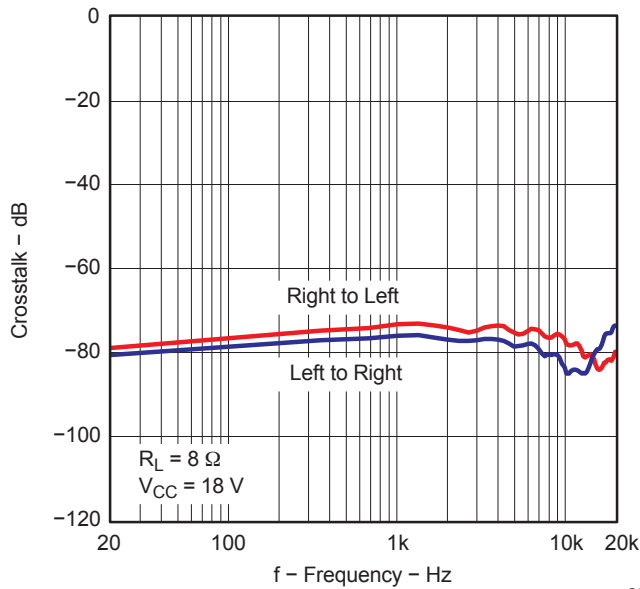


図13. クロストーク 対 周波数

G015

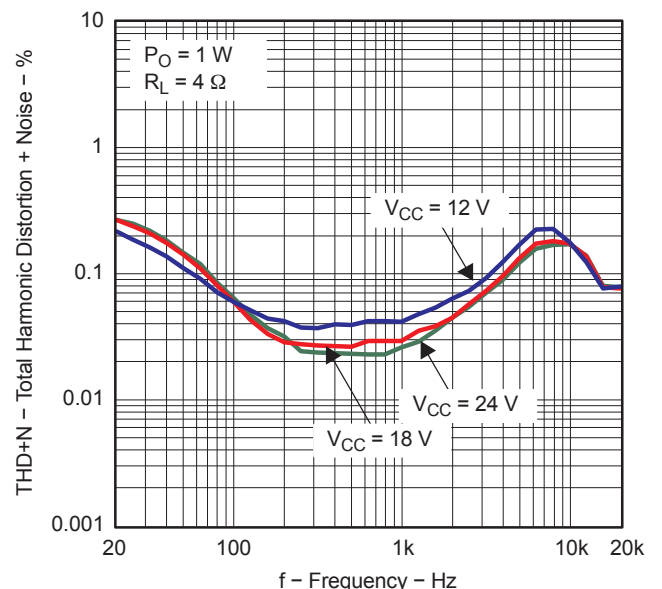


図14. THD+N 対 周波数 (SE)

G017

代表的特性 (続き)

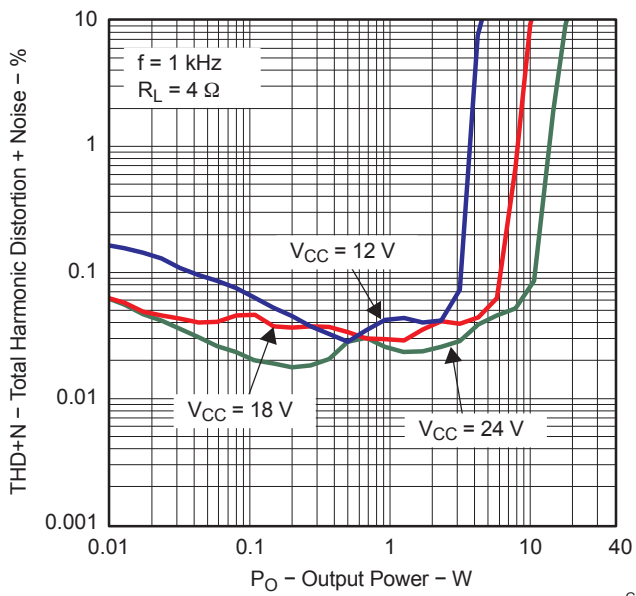


図15. THD+N 対 出力電力 (SE)

G018

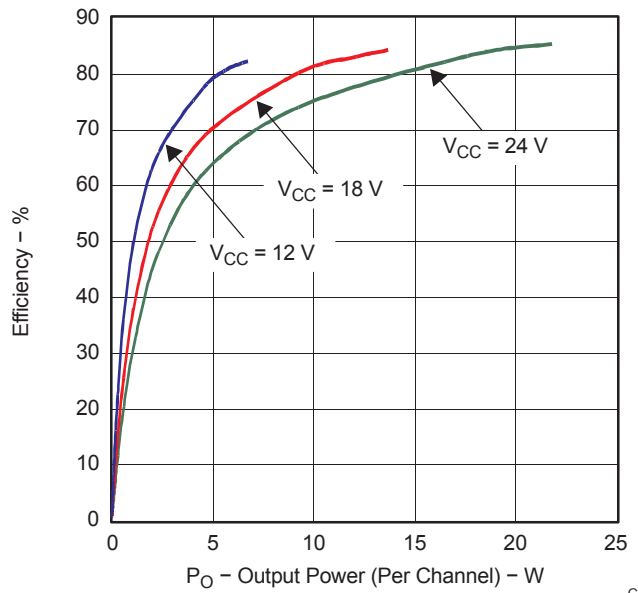


図16. 効率 対 出力電力 (SE)

G020

## アプリケーション情報

### クローズド・ループ・パワーステージ特性

TAS5601は、クローズド・ループ・アーキテクチャを採用したPWM入力パワー・ステージです。2次帰還ループにより、電源電圧の変化に合わせてPWM出力デューティ・サイクルが変化します。これにより、電源電圧の変動に対して出力電圧（および出力電力）が一定に保たれます。

オープン・ループ出力段では、出力デューティ・サイクルが入力デューティ・サイクルに等しくなります。電源電圧の変動を補償するようにデューティ・サイクルが変化しないため、出力電圧（および電力）は電源電圧の変動によって変化します。TAS5601のクローズド・ループ・アーキテクチャでは、このように望ましくない影響を避けることができます。

TAS5601のシングルエンド（SE）ゲインは固定され、次のように規定されています。

TAS5601のゲイン =  $0.13 / \text{変調レベル (Vrms/\%)}$

変調レベル = 出力段の入力におけるPWM信号のフルスケール変調に対する割合

TAS5601（SE）の電圧レベル（Vrms） =  $0.13 \times \text{変調レベル}$

TAS5601のブリッジ接続（BTL）ゲインは、SEゲインの2倍に等しくなります。

TAS5601（BTL）の電圧レベル（Vrms） =  $0.26 \times \text{変調レベル}$

TAS5706のようなデジタル変調回路では、デフォルトの最大変調制限は97.7%です。フルスケール入力に対して、PWM出力は2.3%と97.7%の間で変化します。これは、フルスケール入力（0dBFS）に対する95.4%の変調レベルに相当します。

例えば、デジタル変調回路に-20dBFSの信号が与えられ、BTL出力構成で最大変調制限が97.7%の場合、出力電圧（RMS）は次のように計算します。

$$\begin{aligned} \text{TAS5601出力電圧} &= 0.1 (-20\text{dB}) \times 0.26 (\text{ゲイン}) \times 95.4 (\text{変調レベル}) \\ &= 2.48 \text{ Vrms} \end{aligned}$$

$\overline{\text{RESET}}$ 端子が“High” (>1.9V)の間は、TAS5601のPWM入力にスイッチング信号を供給することも重要です。この条件で入りにスイッチング信号が供給されないと、スピーカーに大きなポップ音が生じる場合があります。TAS5601は、出力をハード・ミュートする（出力が“Low” / “Low”状態になる）変調回路とは互換性がありません。ミュートの場合、変調回路は出力スイッチングを50%デューティ・サイクルで供給する必要があります。

パワーアップ時には、 $\overline{\text{RESET}}$ が“High” (>1.9V)になる前にPWM入力のスイッチングが開始されている必要があります。シャットダウンおよびパワーダウン時には、DC電気的特性の表で規定されるターンオフ時間の間、PWM入力のスイッチングが維持される必要があります。SEモードの場合、これは約500msです。BTLモードの場合は、それよりずっと短く、30msです。これにより、システムの“ポップ”性能が最適化されます。

### 電源

システム設計を単純化するために、TAS5601では、電源ブロック用の1つの電源（PVCC）と、PWM入力ブロック用の3.3V（DVDD）電源のみを必要とします。また、ハイサイド・ゲートのドライブは、ハーフブリッジあたり1個の外付けコンデンサのみを必要とする内蔵ブートストラップ回路で提供されます。

ブートストラップ回路が適切に機能するためには、各ブートストラップ・ピン（BS<sub>n</sub>）から対応する出力ピン（OUT<sub>n</sub>）との間に小さなセラミック・コンデンサを接続する必要があります。パワー・ステージ出力が“Low”のときは、内部ダイオードを介してブートストラップ・コンデンサが充電されます。パワーステージ出力が“High”のときは、ブートストラップ・コンデンサの電位が出力電位より上にシフトするため、ハイサイド・ゲートのドライブ用に適切な電圧が供給されます。

### デバイス保護システム

TAS5601には、システム設計を効率化しながら、短絡、過負荷、過熱、低電圧によるあらゆる種類の永続的な障害からデバイスを保護するよう注意深く設計された、保護回路が完備しています。

## TAS5601の保護メカニズム

- ・ SCP (短絡保護、OCP) は、負荷での短絡、GNDへの短絡、およびPVCCへの短絡から保護します。
- ・ OTPは、 $T_{die} (typ) > 150^{\circ}\text{C}$  の場合にデバイスをオフにします。
- ・ UVPは、 $PVCC (typ) < 8.4\text{V}$  の場合にデバイスをオフにします。
- ・ OVPは、 $PVCC (typ) > 27.5\text{V}$  の場合にデバイスをオフにします。

## シングルエンド出力コンデンサ、 $C_o$

シングルエンド (SE) アプリケーションでは、DCブロッキング・コンデンサとスピーカークのインピーダンスでハイパス・フィルタが形成されます。周波数が低くなると、周波数応答は20dB/ディケードでロールオフされます。カットオフ周波数は次の式で求められます。

$$f_c = 1/2\pi C_o Z_L$$

表1に、いくつかの一般的な部品値と、対応するカットオフ周波数を示します。

表 1. 一般的なフィルタ応答

スピーカークのインピーダンス ( $\Omega$ )	$C_{SE}$ - DC ブロッキング・コンデンサ ( $\mu\text{F}$ )		
	$f_c = 60 \text{ Hz (-3 dB)}$	$f_c = 40 \text{ Hz (-3 dB)}$	$f_c = 20 \text{ Hz (-3 dB)}$
4	680	1000	2200
8	330	470	1000

## 出力フィルタと周波数応答

最適な周波数応答を得るために、平坦な通過帯域の出力フィルタ (2次バターワース) を使用できます。この出力フィルタは、出力ピンに接続される直列インダクタおよびグランドへのコンデンサで構成されます。スピーカークのインピーダンスの値、および出力構成がシングルエンド (SE) とブリッジ接続負荷 (BTL) のどちらであるかによって、いくつかの構成が可能です。表2に、推奨されるフィルタ部品値を示します。このアプリケーションでは、高品質のコンデンサを使用することが重要です。X7R以上の定格が必要です。

表 2. 出力フィルタの推奨部品値

出力構成	スピーカークのインピーダンス ( $\Omega$ )	フィルタ・インダクタ ( $\mu\text{H}$ )	フィルタ・コンデンサ (nF)
シングルエンド (SE)	4	22	680
	8	47	390
ブリッジ接続負荷 (BTL)	4	10	1500
	8	22	680

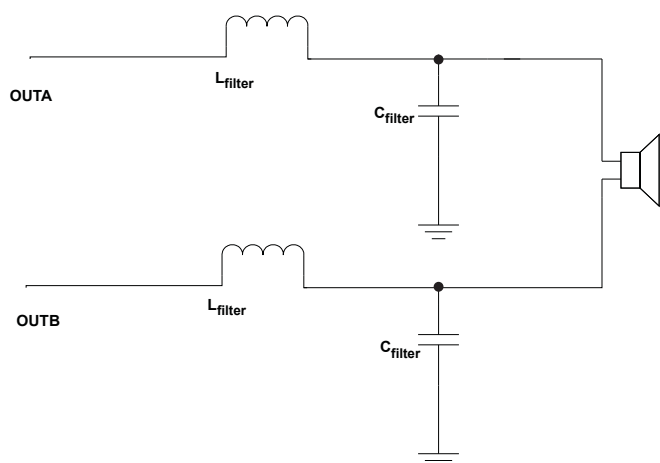


図17. BTLフィルタ構成

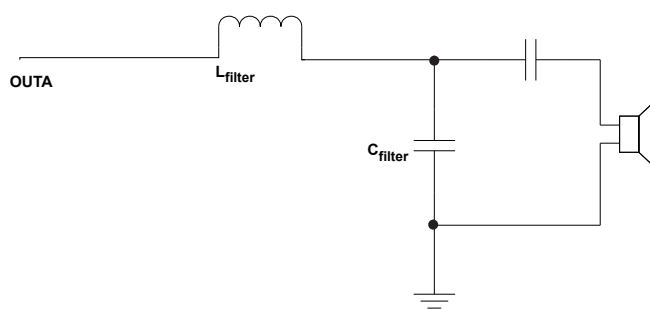


図18. SEフィルタ構成

## 電源デカップリング、C<sub>S</sub>

TAS5601は、高性能CMOSオーディオ・アンプであり、出力全高調波歪（THD）をできるだけ低減するために、適切な電源デカップリングを必要とします。電源デカップリングは、アンプとスピーカ間のリード長が長い場合に発振を防ぐ効果もあります。最適なデカップリングを行うには、電源リード上の異なる種類の雑音に対処できるように、2つの異なる種類のコンデンサを使用します。ライン上の高い周波数の過渡事象、スパイク、デジタル・ハッシュに対しては、等価直列抵抗（ESR）の低いセラミック・コンデンサ（一般に0.1 $\mu$ F ~ 1 $\mu$ F）をデバイスのVCCリードにできるだけ近づけて配置するのが最適です。低周波雑音信号をフィルタリングするには、より大きなアルミ電解コンデンサ（220 $\mu$ F以上）を、オーディオ・パワー・アンプに近づけて配置することを推奨します。この220 $\mu$ Fのコンデンサは、アンプ出力で大きな信号過渡事象が発生したときに、電流を供給するローカルな蓄積コンデンサとしても機能します。PVCC端子は、出力トランジスタに電力を供給するため、各PVCC端子に220 $\mu$ F以上のコンデンサを接続する必要があります。AVCC端子には10 $\mu$ Fのコンデンサで十分です。これらのコンデンサは、信頼性を確保するために、電圧およびリップル電流定格に対して適切にディレーティングされる必要があります。

## BSNおよびBSPコンデンサ

ハーフブリッジの出力段では、NMOSトランジスタのみを使用します。したがって、各出力のハイサイドを正しくオンさせるために、ブートストラップ・コンデンサが必要です。各出力と、対応するブートストラップ入力との間に、定格25V以上の220nFのセラミック・コンデンサを接続する必要があります。

BSxピンと対応する出力との間に接続されるブートストラップ・コンデンサは、ハイサイドのNチャンネル・パワー MOSFETのゲート・ドライブ回路に対するフローティング電源として機能します。各ハイサイド・スイッチング・サイクル中に、ブートストラップ・コンデンサはゲート・ソース間電圧を十分に高い値に保持して、ハイサイドMOSFETをオン状態に維持します。

## VCLAMPコンデンサ

NMOS出力トランジスタのゲート・ソース間電圧が最大値を超えないようにするために、1つの内部レギュレータでゲート電圧をクランプします。各VCLAMP端子とグランドとの間に、定格16V以上の1 $\mu$ Fコンデンサを1個接続する必要があります。VCLAMP端子の電圧は、V<sub>CC</sub>によって変化するので、他の回路への電源供給には使用しないでください。

## VBYPコンデンサの選択

スケーリングされた電源リファレンス（BYPASS）は、プリアンプ段に対してAVCC/8の内部バイアスを提供します。このリファレンスのための外部コンデンサ（CBYP）は、不可欠な部品であり、いくつかの重要な機能を提供します。スタートアップ時またはシャットダウン状態からの復帰時には、CBYPによってアンプの起動レートを決まります。スタートアップ時間は、シングルエンド・モード（SE/ $\overline{\text{BTL}}$  = DVDD）では0.5s/ $\mu$ Fとなります。したがって、推奨される1 $\mu$ Fのコンデンサでは、スタートアップ時間は約500ms（SE/ $\overline{\text{BTL}}$  = DVDD）となります。もう1つの機能は、出力ドライブ信号とのカップリングによって電源で発生するノイズの低減です。このノイズは、電源除去性能やTHD + Nを劣化させる可能性があります。

この回路は、C<sub>BYP</sub>の値が1 $\mu$ Fで最適なポップ性能が得られるように設計されています。入力コンデンサも同じ値を持つ必要があります。セラミックまたはタンタルの低ESRコンデンサを推奨します。

## リセット動作

TAS5601には、節電用のRESET動作モードが備えられています。このモードでは、デバイスを使用していないときに、電源電流（I<sub>CC</sub>）を絶対最小レベルまで低下させます。アンプが使用中である通常動作時には、 $\overline{\text{RESET}}$ 入力ピンを“High”に保持する必要があります（トリップ点については仕様表を参照）。 $\overline{\text{RESET}}$ を“Low”にすると、アンプへの出力がGNDまで低下し、アンプは低電流状態に移行します。アンプの動作が不定になるため、 $\overline{\text{RESET}}$ をオープンにすることは避けてください。

パワーアップ時のポップ性能を最適化するには、電源電圧を印加する前にアンプをRESETモードにします。

## 低ESRコンデンサの使用

この「アプリケーション情報」全体を通して、低ESRのコンデンサが推奨されます。実際の（理想的ではない）コンデンサは、単に理想的なコンデンサに直列抵抗を付加したものとしてモデル化できます。この抵抗での電圧降下により、回路内でのコンデンサの効果が低下します。この等価抵抗値が小さいほど、実際のコンデンサの振る舞いが理想的なコンデンサに近くなります。

## 短絡保護回路

TAS5601には、出力に短絡保護回路が備えられています。これにより、フィルタや出力コンデンサよりも後段の（スピーカー端子での）出力間短絡や出力-GND間短絡時に、デバイスへの損傷を防ぐことができます。保護回路は、直接デバイスの端子上で、出力間短絡、出力-GND間短絡、出力-電源間短絡からデバイスを保護します。出力に短絡が検出されると、短絡保護回路は出力のドライブを直ちに停止します。この障害はラッチされ、 $\overline{\text{RESET}}$ ピンのサイクルによってクリアされます。障害が解消されると、通常動作に復帰します。

短絡が検出されると、 $\overline{\text{FAULT}}$ が“Low”になります。 $\overline{\text{FAULT}}$ ピンは、 $\overline{\text{RESET}}$ のサイクル後にクリアされます。

## 過熱保護

TAS5601は過熱保護回路を備え、内部ダイ温度が150°Cを超えたときにデバイスを損傷から保護します。このトリップ点は、デバイスによって±15°Cの許容差があります。ダイ温度が過熱保護の設定温度を超えると、デバイスはシャットダウン状態に移行し、出力は停止されます。この状態はラッチされません。過熱状態はダイの温度が20°C低下するとクリアされます。デバイスはその時点で通常動作を開始するので、外部システムでの処理は必要ありません。

過熱障害は $\overline{\text{FAULT}}$ 端子では通知されません。

$\overline{\text{THERM\_WARN}}$ 端子を使用して、デバイスの内部温度が125°Cに達したことを監視できます。この端子は125°Cで“Low”になり、デバイスの温度が約20°Cまで下がると“High”に戻ります。この警告フラグのクリアには、 $\overline{\text{RESET}}$ のサイクルは必要ありません。

## プリント基板 (PCB) のレイアウト

TAS5601は高い周波数でスイッチングするClass-Dアンプであり、可能な限り最高の性能を得るためには、プリント基板 (PCB) のレイアウトを以下のガイドラインに従って最適化する必要があります。

- ・デカップリング・コンデンサー 0.1 $\mu\text{F}$ の高周波デカップリング・コンデンサを、PVCCおよびAVCC端子のできるだけ近くに配置してください。BYPASSコンデンサおよびVCLAMP\_XXコンデンサもデバイスのできるだけ近くに配置します。大容量 (220 $\mu\text{F}$ 以上) のバルク電源デカップリング・コンデンサをPVCCx端子上でTAS5601に近づけて配置する必要があります。シングルエンド動作の場合は、各PVCCピンに220 $\mu\text{F}$ のコンデンサを配置します。ブリッジ接続動作の場合は、AとB、またはCとDの間で1個の220 $\mu\text{F}$ コンデンサを共有できます。
- ・グラウンド- AVCCデカップリング・コンデンサとBYPASSコンデンサは、それぞれアナログ・グラウンド (AGND) に接地する必要があります。PVCCxデカップリング・コンデンサとVCLAMP\_xxコンデンサは、それぞれパワー・グラウンド (PGND) に接地する必要があります。アナログ・グラウンドおよびパワー・グラウンドは、サーマル・パッドに接続する必要があります。このサーマル・パッドは、TAS5601の一点グラウンド接続またはスター・グラウンドとして使用します。
- ・出力フィルタ- 最高のEMI性能を得るには、LCフィルタを出力端子にできるだけ近づけて配置する必要があります。これらのコンデンサは、パワー・グラウンドに接地します。
- ・サーマル・パッド- 適切な熱特性と最適な信頼性を得るために、サーマル・パッドはPCBに半田付けする必要があります。サーマル・パッドおよびサーマル・ランドの寸法は、データ・シートの巻末のメカニカル・セクションに記載されています。サーマル・パッドの利用法の詳細については、TIテクニカル・ブリーフSLMA002およびSLOA120を参照してください。推奨PCBフットプリントについては、このデータ・シートの巻末の図を参照してください。

レイアウト例については、『TAS5601 Evaluation Module (TAS5601EVM) User Manual』(SLOU189) を参照してください。EVMユーザ・マニュアルおよびサーマル・パッドのアプリケーション・ノートは、TIのWebサイト (<http://www.ti.com>) からダウンロードできます。

## 基本的な測定システム

このセクションでは、下記の基本的な機器を使用した測定方法を説明します。

- ・オーディオ・アナライザまたはスペクトラム・アナライザ
- ・デジタル・マルチメーター (DMM)
- ・オシロスコープ
- ・ツイストペア線
- ・信号発生器
- ・パワー抵抗
- ・リニア・レギュレーション電源
- ・フィルタ部品



・EVMまたは他の完全なオーディオ回路

図19には、Class-ABおよびClass-Dアンプ用の基本的な測定システムのブロック図を示しています。入力信号としては、基本周波数のみを含む（他の高調波を含まない）正弦波が通常使用されます。オーディオ・パワー・アンプ（APA）の出力にアナライザを接続して、電圧出力を測定します。アナライザは、オーディオ帯域幅の全体を測定できる必要があります。レギュレーションDC電源を使用することにより、電源ピン経由でAPAに入り込む雑音および歪を低減します。Audio Precision™社のSystem Two™オーディオ測定システム（AP-II）では、信号発生器とアナライザが1つのパッケージに含まれています。

信号発生器の出力とアンプの入力はAC結合する必要があります。ただし、EVMには既にAC結合コンデンサ（CIN）があるため、追加のコンデンサは必要ありません。テスト信号の減衰を防ぐために、信号発生器の出力インピーダンスは低くしなければなりません。APAの入力抵抗は高くないため、出力インピーダンスは重要です。逆に、アナライザの入力インピーダンスは高い必要があります。APAの出力抵抗 $R_{OUT}$ は、通常は数百 $m\Omega$ であり、電源関係の計算以外では無視することができます。

図19 (a) に、Class-ABアンプのシステムを示します。このシステムでは、アナログ信号入力を取り込んでアナログ信号出力を生成します。このアンプ回路は、AP-IIやその他のアナライザ入力に直接接続できます。

図19 (b) に示されるClass-Dアンプ・システムは、実際のものとは異なります。ほとんどの場合は、オーディオ出力波形を測定するためにローパス・フィルタが必要です。これは、アナログ入力信号から変換されたパルス幅変調（PWM）出力信号を正確に処理できないアナライザがあるためです。

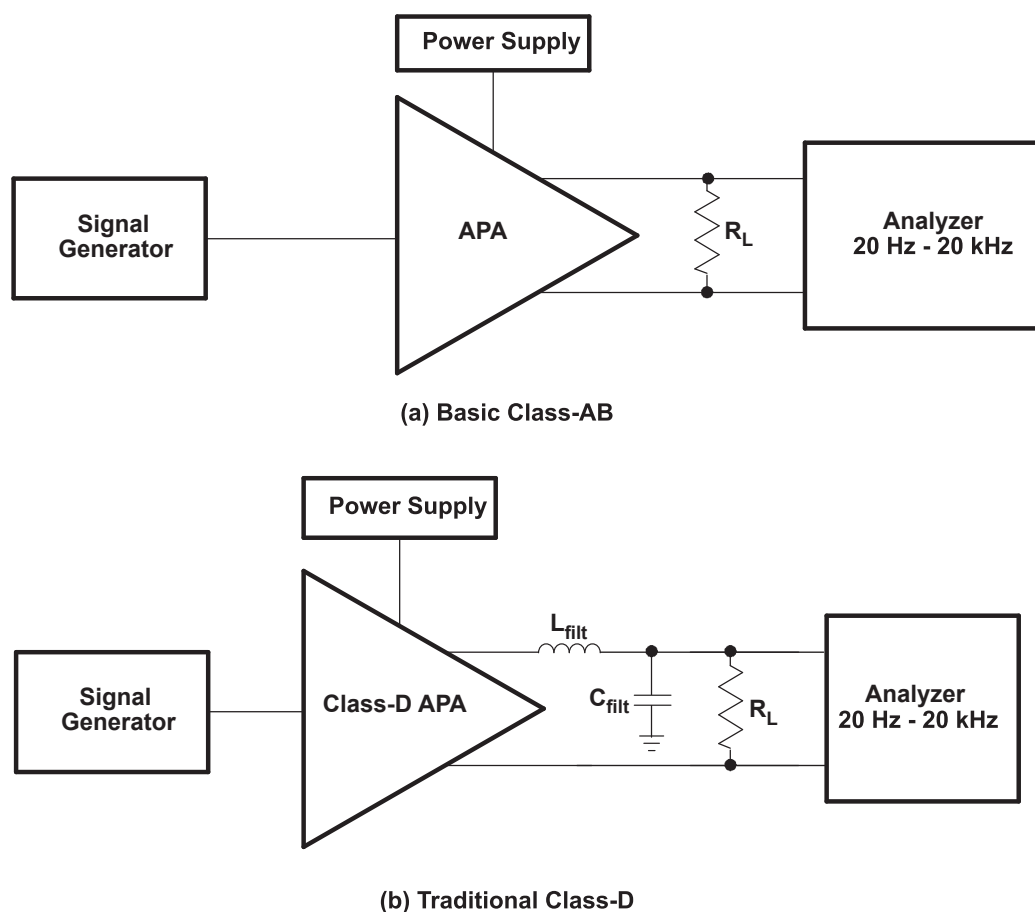


図 19. オーディオ測定システム

## SE入力およびSE出力（TAS5601ステレオ構成）

SE入力/出力構成は、Class-ABアンプで使用されます。図20に、完全SE構成での測定回路のブロック図を示します。通常、SE入力にはチャンネルあたり1本の入力ピンがあります。場合によっては、信号用とグラウンド用に2本のピンがあります。SE出力では、1本のピンで出力AC結合コンデンサを通して負荷を駆動し、負荷のもう一方の側はグラウンドに接続されます。SE入力およびSE出力は不平衡と考えられます。つまり、一方の側がグラウンドに接続され、もう一方がアンプの入力/出力に接続されています。

最良の結果を得るためには、信号発生器の出力が不平衡出力であり、信号が発生器のグラウンドを基準とする必要があります。フローティング時には不平衡出力または平衡出力を使用可能ですが、グラウンド・ループを生じて測定精度に影響を及ぼす可能性があります。測定時の同相モード・ノイズをキャンセルするために、アナライザの入力は平衡入力である必要があります。

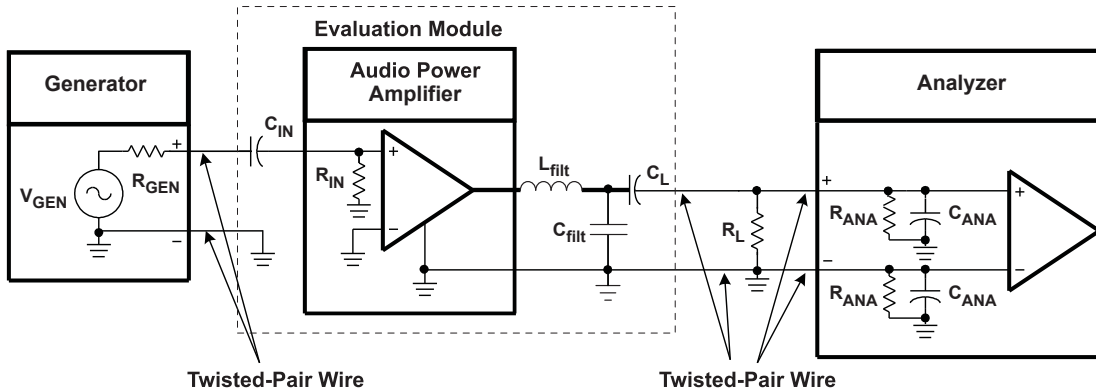


図 20. SE 入力ー SE 出力測定回路

SE入力とSE出力を使用してAPAに接続する際には、次の一般的な規則に従う必要があります。

- ・不平衡ソースを使用して入力信号を供給する。
- ・平衡入力を持つアナライザを使用する。
- ・すべての接続にツイストペア線を使用する。
- ・雑音の多いシステム環境では、シールドを使用する。
- ・電源からAPAへのケーブル、およびAPAから負荷へのケーブルが大電流を処理できることを確認する（表3を参照）。

## 差動入力およびBTL出力（TAS5601モノラル構成）

多くのClass-D APAおよびClass-AB APAでは、差動入力とブリッジ接続負荷（BTL）出力が使用されています。差動入力ではチャンネルごとに2つの入力ピンがあり、ピン間の電圧の差を増幅します。差動入力を使用すると、入力回路の同相モード雑音および歪が低減されます。BTLは、オーディオの世界で差動出力を表すのによく使用される言葉です。BTL出力には2つの出力ピンがあり、位相が180度ずれた電圧が出力されます。負荷はこれらのピン間に接続します。BTLには、負荷への出力電力が4倍になり、DCブロッキング・コンデンサが不要になるという利点があります。

測定回路のブロック図を図21に示します。差動入力は平衡入力です。つまり、正側（+）と負側（-）のピンがグラウンドに対して同じインピーダンスを持っています。同様に、BTL出力は平衡出力と同等です。

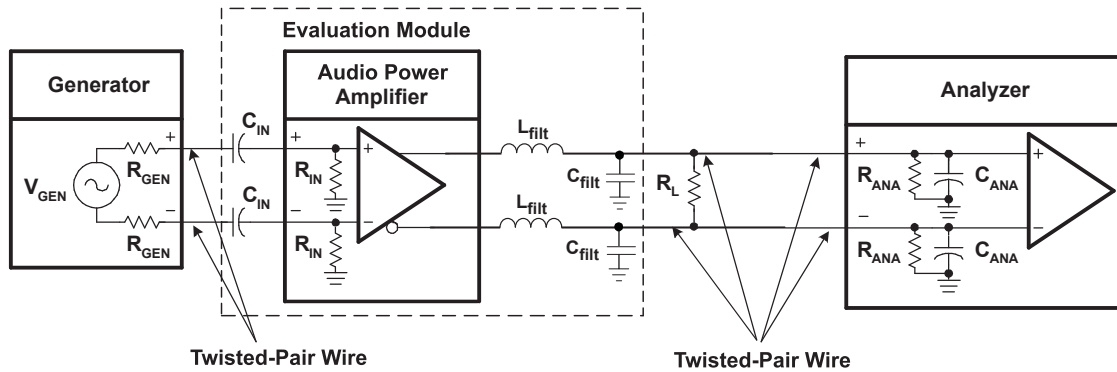


図 21. 差動入力、BTL 出力測定回路

最良の結果を得るためには、信号発生器の出力が平衡出力であり、信号が平衡信号である必要があります。不平衡出力も使用可能ですが、グラウンド・ループを生じて測定精度に影響を及ぼす可能性があります。システムを完全に平衡させるには、アナライザも平衡入力を持つ必要があります。それにより、回路内の同相モード・ノイズがキャンセルされ、最も正確な測定結果が得られます。

差動入力とBTL出力を使用してAPAに接続する際には、次の一般的な規則に従う必要があります。

- ・平衡ソースを使用して入力信号を供給する。
- ・平衡入力を持つアナライザを使用する。
- ・すべての接続にツイストペア線を使用する。
- ・雑音の多いシステム環境では、シールドを使用する。
- ・電源からAPAへのケーブル、およびAPAから負荷へのケーブルが大電流を処理できることを確認する（表3を参照）。

表3には、APAシステムの電源ケーブルおよび負荷ケーブルの推奨ワイヤ・サイズを示しています。実際に考慮すべきことは、ケーブルに電流が流れたときに生じるDCまたはAC電力損失です。これらの推奨値は、25°Cで長さ12インチ（30.5cm）のワイヤに20kHzの正弦波を流した場合に基づいています。

表 3. 電源ケーブルの推奨最小ワイヤ・サイズ

P <sub>OUT</sub> (W)	R <sub>L</sub> (Ω)	AWGサイズ		DC電力損失 (mW)		AC電力損失 (mW)	
10	4	18	22	16	40	18	42
2	4	18	22	3.2	8	3.7	8.5
1	8	22	28	2	8	2.1	8.1
< 0.75	8	22	28	1.5	6.1	1.6	6.2

## パッケージ情報

Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
TAS5601DCA	ACTIVE	HTSSOP	DCA	56	35	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-3-260C-168 HR
TAS5601DCAG4	ACTIVE	HTSSOP	DCA	56	35	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-3-260C-168 HR
TAS5601DCAR	ACTIVE	HTSSOP	DCA	56	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-3-260C-168 HR
TAS5601DCARG4	ACTIVE	HTSSOP	DCA	56	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-3-260C-168 HR

(1) マーケティング・ステータスは次のように定義されています。

**ACTIVE**：製品デバイスが新規設計用に推奨されています。

**LIFEBUY**：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

**NRND**：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

**PREVIEW**：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

**OBSOLETE**：TIによりデバイスの生産が中止されました。

(2) エコ・プラン・環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) および Green (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

**TBD**：Pb-Free/Green 変換プランが策定されていません。

**Pb-Free (RoHS)**：TIにおける“Lead-Free”または“Pb-Free”（鉛フリー）は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

**Pb-Free (RoHS Exempt)**：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

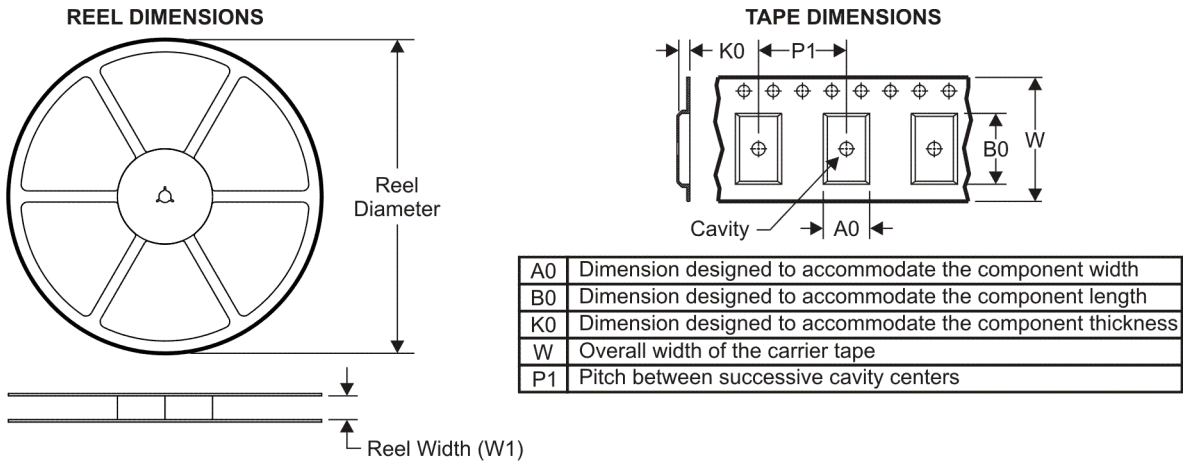
**Green (RoHS & no Sb/Br)**：TIにおける“Green”は、“Pb-Free” (RoHS 互換) に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない (均質な材質中のBrまたはSb重量が0.1%を超えない) ことを意味しています。

(3) MSL、ピーク温度 -- JEDEC 業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

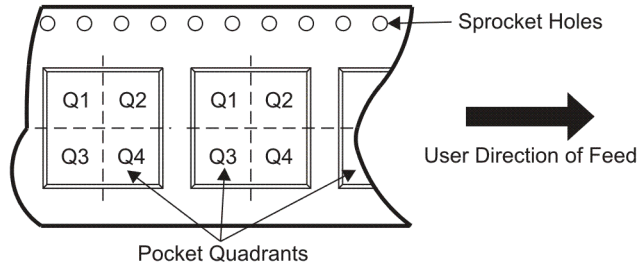
**重要な情報および免責事項**：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

いかなる場合においても、そのような情報から生じたTIの責任は、このドキュメント発行時点でのTI製品の価格に基づくTIから顧客への合計購入価格（年次ベース）を超えることはありません。

# TAPE AND REEL INFORMATION



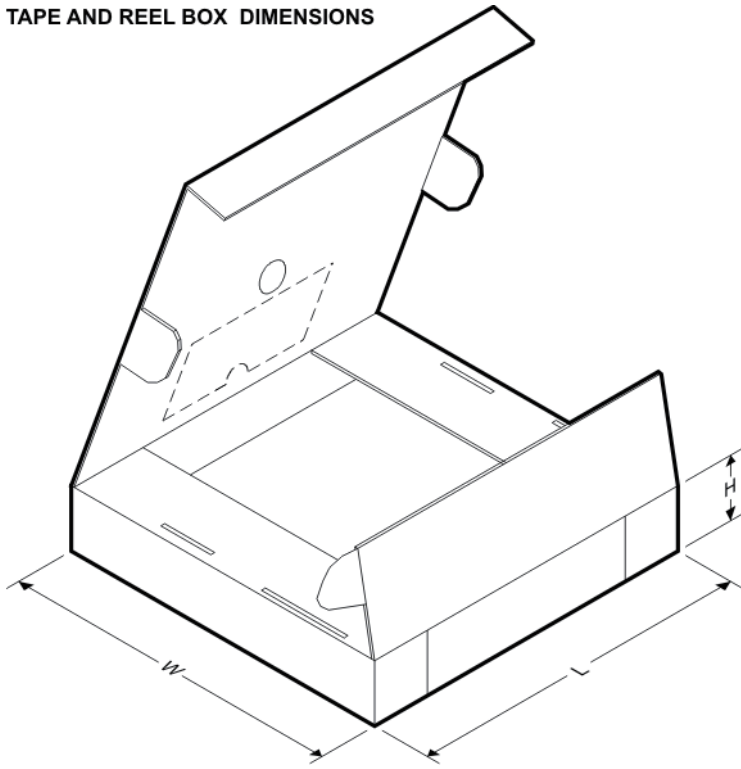
## QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadra
TAS5601DCAR	HTSSOP	DCA	56	2000	330.0	24.4	8.6	15.6	1.8	12.0	24.0	Q1

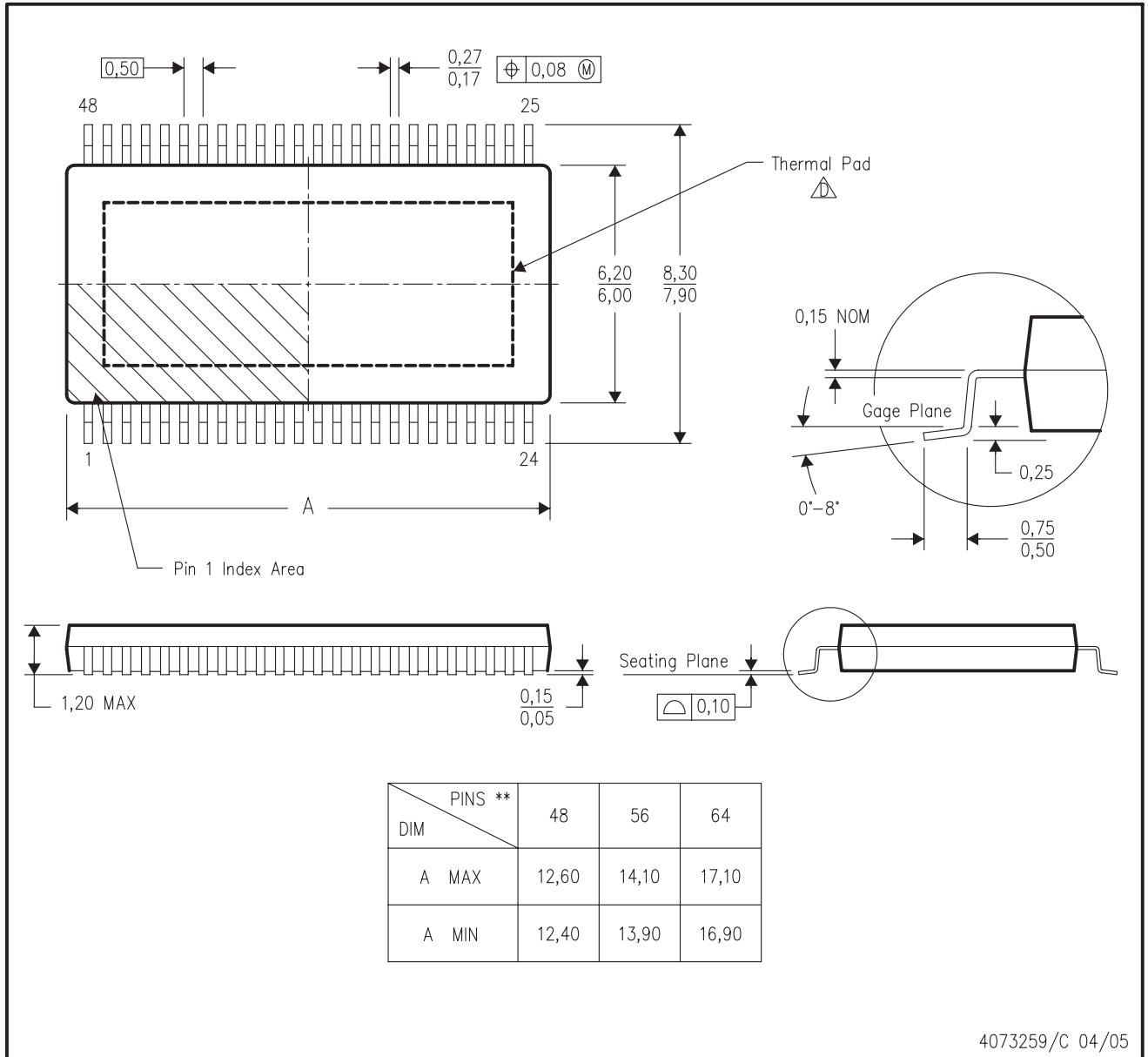
**TAPE AND REEL BOX DIMENSIONS**



\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TAS5601DCAR	HTSSOP	DCA	56	2000	346.0	346.0	41.0

48 PIN SHOWN



4073259/C 04/05

注記:

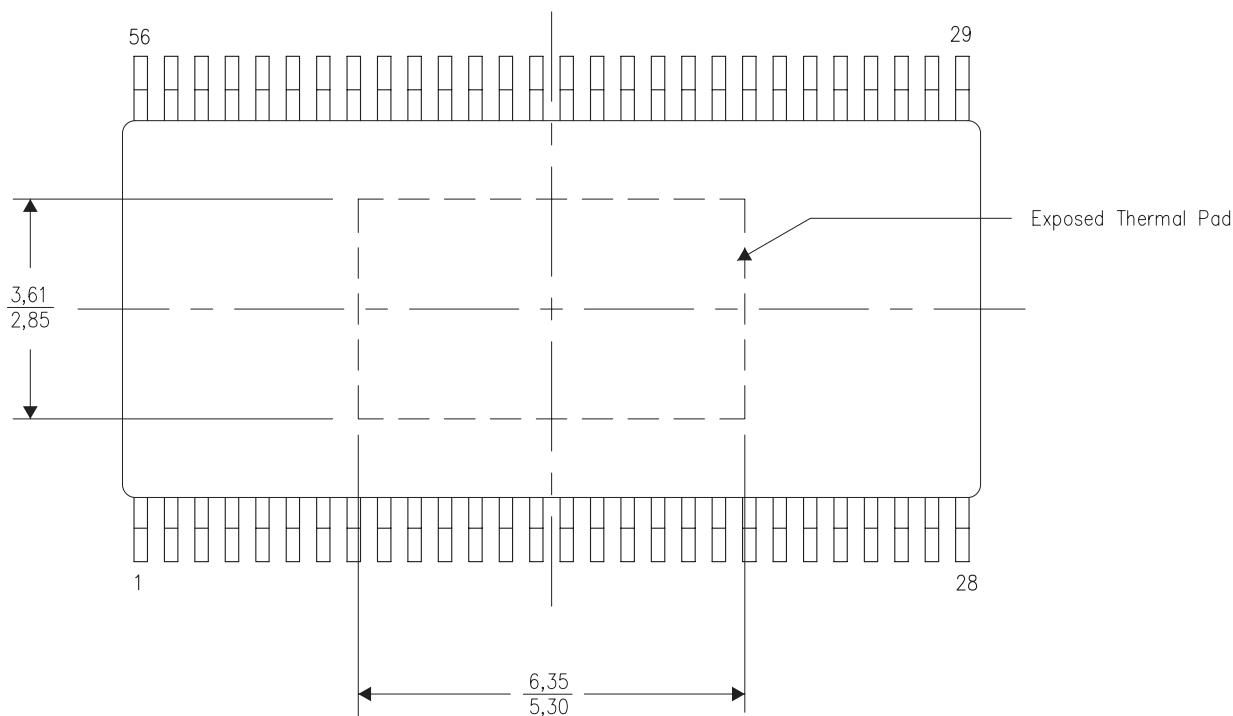
- A. 全ての線寸法の単位はミリメートルです。
- B. 図は予告なく変更することがあります。
- C. 本体の寸法はモールド・フラッシュや突起を含みません。
- D. このパッケージは、基板上的サーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI 文献番号 SLMA002) を参照してください。これらのドキュメントは、ホームページ [www.ti.com](http://www.ti.com) で 入手できます。
- E. JEDEC MO-153 に準拠。

## 熱情報

このパッケージは外部のヒートシンクに直接接続できるよう設計された露出したサーマル・パッドをもっています。サーマル・パッドはプリント回路基板 (PCB) に直接はんだ付けされなければなりません。はんだ付けの後、PCBはヒートシンクとして使用できます。さらに、サーマル・ビアを使用することにより、サーマル・パッドはグランドまたは電源プレーン (どちらか当てはまる方)、またはもう1つの方法としてPCBに設計された特別なヒートシンク構造に直接接続することができます。この設計により、集積回路 (IC) からの熱移動が最適化されます。

PowerPAD™パッケージの追加情報及びその熱放散能力の利用法についてはテクニカル・ブリーフ “PowerPAD™ Thermally Enhanced Package” TI文献番号SLMA002とアプリケーション・ブリーフ “PowerPAD™ Made Easy” TI文献番号SLMA004を参照してください。両方の文献ともホームページwww.ti.comで入手できます。

このパッケージの露出サーマル・パッドの寸法は以下の図に示されています。



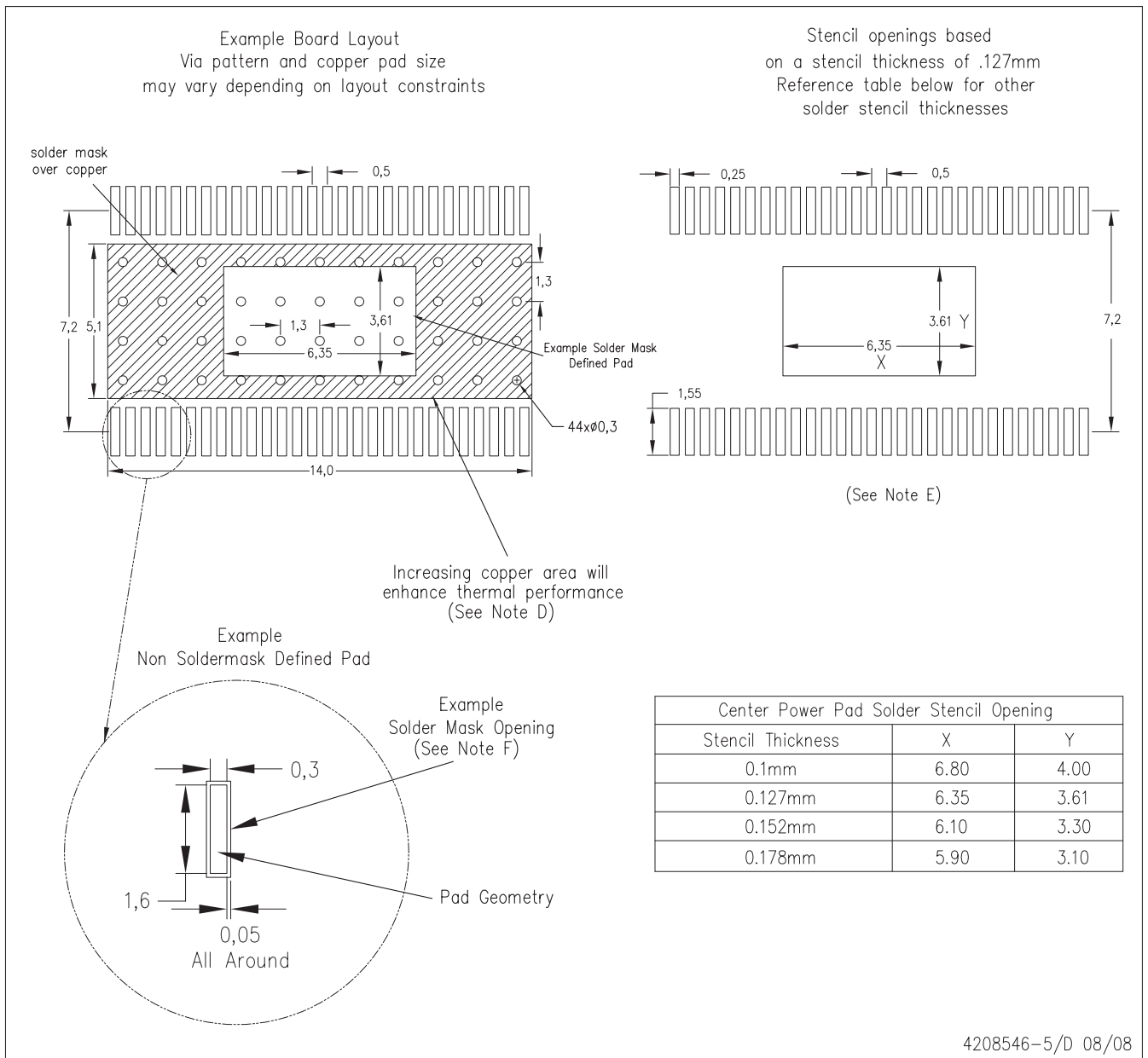
Top View

注記：

全ての線寸法の単位はミリメートルです。

サーマル・パッド寸法図





注記:

- A. 全ての線寸法の単位はミリメートルです。
- B. 図は予告なく変更することがあります。
- C. カスタマは中央のはんだマスク規定パッドを変更しないよう回路ボードの製作図面に注釈をつけなければなりません。
- D. このパッケージはボードのサーマル・パッドにはんだ付けされるよう設計されています。個別の熱情報、ビアの要件、推奨するボード・イアウトについてはテクニカル・ブリーフ “PowerPAD™ Thermally Enhanced Package” TI 文献番号 SLMA002 と SLMA004、及びプロダクト・データシートを参照してください。これらの文献はホームページ [www.ti.com](http://www.ti.com) で入手できます。出版番号 IPC-7351 は設計代案についての推奨です。
- E. レーザークットの開口部に台形の壁をつけ、角に丸みをつけるとペースト離れがよくなります。カスタマはステンシルの設計についてボード製作側に提案しなければなりません。このステンシル設計例は 50% 容積の金属を基にはんだペーストを積んでいます。その他の推奨ステンシルについては IPC-7525 を参照してください。
- F. カスタマは信号パッド間及びパッド回りののはんだマスクの許容値についてボード製作側に連絡しなければなりません。

# ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといたします)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIJといたします)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。

前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

温度: 0 ~ 40 °C、相対湿度: 40 ~ 85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

### 3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

### 4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

### 5. 熱衝撃

はんだ付け時は、最低限260 °C以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

### 6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上