

TMP144 SMAART Wire™/UART インターフェイス搭載、低消費電力デジタル温度センサ

1 特長

- 複数デバイスへのアクセス (MDA):
 - グローバルな読み取り / 書き込み操作
- SMAART Wire™/UART インターフェイス
- 分解能: 12 ビットまたは 0.0625°C
- 最大 $\pm 1^\circ\text{C}$ ($-10^\circ\text{C} \sim +100^\circ\text{C}$)
- 最大 $\pm 2^\circ\text{C}$ ($-40^\circ\text{C} \sim +125^\circ\text{C}$)
- 低い静止電流:
 - 0.25Hz でアクティブ I_Q 3 μA
 - シャットダウン時 0.6 μA
- 電源電圧範囲: 1.4V \sim 3.6V
- プッシュプル・デジタル出力
- パッケージ:
 - 0.76mm \times 0.96mm、最大高さ 150 μm 、4 ボール YMT (DSBGA)
 - 0.76mm \times 0.96mm、最大高さ 310 μm 、4 ボール YBK (DSBGA)
 - 0.76mm \times 0.96mm、最大高さ 625 μm 、4 ボール YFF (DSBGA)

2 アプリケーション

- 携帯電話
- スマートフォン
- タブレット
- LED バックライト
- HDTV
- エンタープライズ・サーバー
- ノートブック PC
- 医療用

3 概要

TMP144 デジタル出力温度センサは、0.0625°Cの分解能で温度を読み取ることができます。

本デバイスには SMAART Wire™/UART インターフェイスが搭載され、デイジー・チェーン構成がサポートされています。このインターフェイスは複数デバイス・アクセス (MDA) コマンドにも対応しており、ホストはバス上で複数のデバイスと同時に通信できます。MDA コマンドは、バス上の各デバイスへ別々にコマンドを送信する代わりに使用されず、最大 16 の TMP144 デバイスを互いに直列に接続でき、ホスト・コンピュータから読み取ることができます。

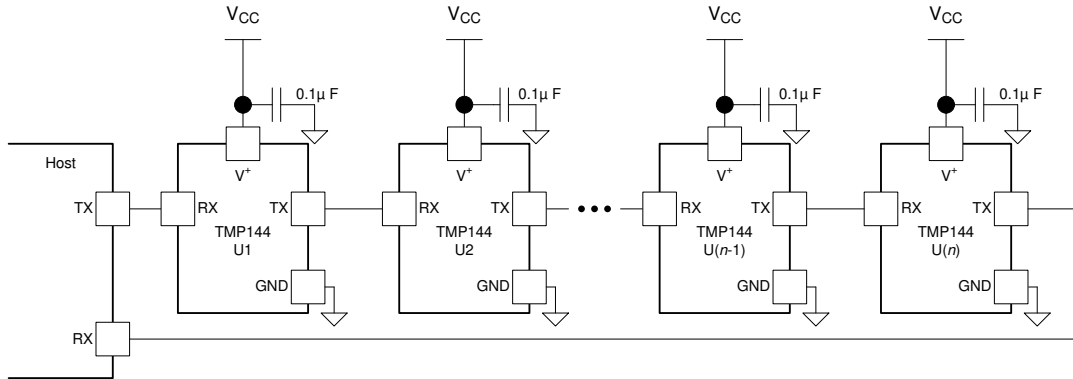
TMP144 デバイスは、複数の温度測定域を監視する必要があるアプリケーションで、スペースに制約があり、消費電力の条件が厳しい場合に向けて設計されています。このデバイスは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の温度範囲で動作が規定されており、3 種類の 4 ボールの薄型ウェハー・チップ・スケール・パッケージ (DSBGA) で供給されます。このデバイスの YMT パッケージの高さは 150 μm であり、0201 抵抗より 40% 低いです。この薄型の YMT パッケージは、精度を高め熱応答時間を短縮するためにシステムの放熱部品の下に配置できます。

パッケージ情報 (1)

部品番号	パッケージ	パッケージ・サイズ (公称) ⁽²⁾
TMP144	YFF (DSBGA, 4)	0.76mm \times 0.96mm
	YMT (DSBGA, 4)	0.76mm \times 0.96mm
	YBK (DSBGA, 4)	0.76mm \times 0.96mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
- (2) パッケージ・サイズ (長さ \times 幅) は公称値であり、該当する場合はピンも含まれます。





最大 16 個の TMP144 デバイスをデジー・チェーンとして構成できます(デバイス命名規則を参照)。

アプリケーション概略図

目次

1 特長.....	1	7.3 機能説明.....	11
2 アプリケーション.....	1	7.4 デバイスの機能モード.....	12
3 概要.....	1	7.5 SMAART Wire™/UART インターフェイス.....	15
4 Revision History.....	3	7.6 レジスタ・マップ.....	22
5 ピン構成および機能.....	5	8 アプリケーションと実装.....	26
6 仕様.....	6	8.1 アプリケーション情報.....	26
6.1 絶対最大定格.....	6	8.2 代表的なアプリケーション.....	26
6.2 ESD 定格.....	6	8.3 電源に関する推奨事項.....	27
6.3 推奨動作条件.....	6	8.4 レイアウト.....	27
6.4 熱に関する情報.....	6	9 デバイスおよびドキュメントのサポート.....	29
6.5 電気的特性.....	6	9.1 デバイスのサポート.....	29
6.6 UART インターフェイスのタイミング.....	8	9.2 ドキュメントの更新通知を受け取る方法.....	29
6.7 タイミング図.....	8	9.3 サポート・リソース.....	29
6.8 代表的特性.....	9	9.4 商標.....	29
7 詳細説明.....	10	9.5 静電気放電に関する注意事項.....	29
7.1 概要.....	10	9.6 用語集.....	29
7.2 機能ブロック図.....	10	10 メカニカル、パッケージ、および注文情報.....	29

4 Revision History

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision B (April 2021) to Revision C (September 2023) Page

• YBK パッケージ・オプションを追加.....	1
---------------------------	---

Changes from Revision A (February 2021) to Revision B (April 2021) Page

• YMT パッケージから事前情報の注記を削除.....	1
• YMT パッケージの熱に関する情報を更新.....	6
• ピン容量の代表値を追加.....	6
• アクティブ変換の消費電流制限値を追加.....	6
• 「代表的特性」セクションに図 6-5 を追加.....	9

Changes from Revision * (October 2018) to Revision A (February 2021) Page

• データシートのステータスを「量産データ」から「量産混合」に変更.....	1
• 文書全体にわたって表、図、相互参照の採番方法を更新.....	1
• 事前情報の YMT パッケージを追加.....	5
• 絶対最大電源電圧を $\pm 3.6V$ から $\pm 4.0V$ に変更.....	6
• TX ピンの絶対最大値を $(V+) + 0.3V$ から $(V+) + 0.3$ および $\leq 4V$ に変更.....	6
• 異なる ETM モード設定での結果の読み出しを示す「デジタル温度出力」セクションを追加.....	11
• 通信プロトコルの説明を更新.....	15
• コマンド・バイトの値表を追加.....	15
• グローバル・ソフトウェア・リセットのコマンド・フローを追加.....	16
• グローバル初期化およびアドレス割り当てのコマンド・フローを追加.....	16
• グローバル・クリア割り込みのコマンド・フローを追加.....	18
• グローバル読み取り / 書き込みのコマンド・フローを追加.....	19
• 個別読み取り / 書き込みのコマンド・フローを追加.....	20
• 新しいフォーマットに合わせてレジスタ・マップを更新.....	22
• 温度結果レジスタを通信プロトコルにマッピングする 16 ビットの値として更新.....	23
• 構成レジスタを通信プロトコルにマッピングする 16 ビットの値として更新.....	23
• 温度下限レジスタを通信プロトコルにマッピングする 16 ビットの値として更新.....	24

-
- 温度上限レジスタを通信プロトコルにマッピングする 16 ビットの値として更新.....[25](#)
-

5 ピン構成および機能

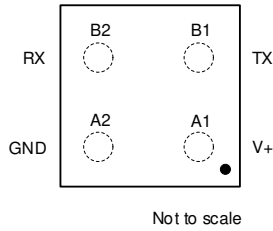


図 5-1. YFF および YBK パッケージ 4 ピン DSBGA (上面図)

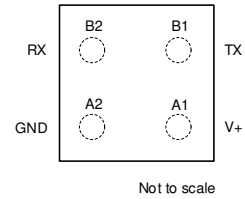


図 5-2. YMT パッケージ 4 ピン DSBGA (上面図)

表 5-1. ピンの機能

ピン		I/O ⁽¹⁾	説明
名称	番号		
GND	A2	G	グラウンド
RX	B2	I	シリアル・データ入力ピン
TX	B1	O	シリアル・データ出力ピン (プッシュプル出力)
V+	A1	I	電源電圧: 1.4V~3.6V

(1) I = 入力、O = 出力、G = グラウンド

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)⁽¹⁾

		最小値	最大値	単位
電源電圧	V+	-0.3	4.0	V
入力電圧	RX	-0.3	(V+) + 0.3 および ≤ 4	V
I/O 電流	TX		±15	mA
動作時の接合部温度、T _J		-55	150	°C
保管温度、T _{stg}		-60	150	°C

(1) 「絶対最大定格」を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示しており、このような条件や、「推奨動作条件」に記載されている条件を超える条件でデバイスが機能するということを意味するわけではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。

6.2 ESD 定格

			値	単位
V _(ESD)	静電気放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±2000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 準拠 ⁽²⁾	±1000	V

(1) JEDEC のドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

(2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスで安全な製造が可能であると記載されています。

6.3 推奨動作条件

		最小値	公称値	最大値	単位
V+	電源電圧	1.4	3.3	3.6	V
V _{I/O}	RX	0		V+	V
T _A	動作時周囲温度	-40		125	°C

6.4 熱に関する情報

熱評価基準 ⁽¹⁾		TMP144			単位
		YFF (DSBGA)	YMT (DSBGA)	YBK (DSBGA)	
		4 ピン	4 ピン	4 ピン	
R _{θJA}	接合部から周囲への熱抵抗	188.5	167.3	180.2	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	2.1	0.7	1.1	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗	該当なし	該当なし	該当なし	°C/W
R _{θJB}	接合部から基板への熱抵抗	35.1	47.0	60	°C/W
ψ _{JT}	接合部から上面への特性パラメータ	10.6	0.4	0.6	°C/W
ψ _{JB}	接合部から基板への特性パラメータ	35.1	47.0	60	°C/W

(1) 従来および新しい熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション・レポート、[SPRA953](#) を参照してください。

6.5 電気的特性

自由気流での温度範囲内、V+ = 1.4V ~ 3.6V (特に記述のない限り)。代表仕様は T_A = 25°Cかつ V+ = 3.3V での数値 (特に記述のない限り)

パラメータ	テスト条件	最小値	代表値	最大値	単位
温度センサ					

自由気流での温度範囲内、V+ = 1.4V～3.6V (特に記述のない限り)。代表仕様は T_A = 25°Cかつ V+ = 3.3V での数値 (特に記述のない限り)

パラメータ		テスト条件	最小値	代表値	最大値	単位
T _{ERR} ⁽¹⁾	温度精度	V+ = 3.3V、T _A = -10°C～100°C		±0.5	±1.0	°C
	温度精度	V+ = 1.4V～3.6V、T _A = -40°C～125°C		±1.0	±2.0	°C
PSR	DC 電源除去	ワンショット・モード		±0.2	±0.5	°C/V
T _{RES}	温度分解能	符号ビットを含む		12		ビット
		LSB		62.5		m°C
t _{CONV}	変換時間	ワンショット・モード		26	35	ms
t _{CONV_P}	変換期間	CR1 = 0、CR0 = 0 (デフォルト)		4		s
		CR1 = 0、CR0 = 1		1		s
		CR1 = 1、CR0 = 0		0.25		s
		CR1 = 1、CR0 = 1		0.125		s
デジタル入出力						
C _{IN}	入力容量			5		pF
V _{IH}	入力ロジック High レベル	RX	0.7 × (V+)		(V+) + 0.3	V
V _{IL}	入力ロジック Low レベル	RX	-0.5		0.3 × (V+)	V
I _{IN}	入力リーク電流	0 ≤ V _{IN} ≤ (V+) + 0.3V	-1		1	μA
V _{OL}	出力 Low レベル	TX、V+ > 2V、I _{OH} = 1mA	0		0.4	V
		TX、V+ < 2V、I _{OH} = 1mA	0		0.2 × (V+)	V
V _{OH}	出力 High レベル	TX、V+ > 2V、I _{OL} = 1mA	(V+) - 0.4		V+	V
		TX、V+ < 2V、I _{OL} = 1mA	0.8 × (V+)		V+	V
電源						
I _{DD_ACTIVE}	アクティブ変換時の電源電流	V+ = 3.3V、アクティブ変換、シリアル・バスが非アクティブ		44	100	μA
I _{DD_AVG}	平均消費電流	V+ = 3.3V、CR1 = 0、CR0 = 0 (デフォルト)	シリアル・バスが非アクティブ	3	10	μA
			シリアル・バスがアクティブ	53		
I _{DD_SB}	スタンバイ電流 ⁽²⁾	V+ = 3.3V、シリアル・バスが非アクティブ		2.5	9.5	μA
I _{DD_SD}	シャットダウン電流	V+ = 3.3V、シリアル・バスが非アクティブ		0.6	5	μA
V _{POR}	パワーオン・リセットのスレッシュホールド電圧	電源立ち上がり		0.9		V
t _{RAMP_VDD}	V _{DD} ランプ時間要件	電源立ち上がりまたは立ち下がり			1	ms

- (1) 自己発熱の影響は含まれていません。
 (2) 変換の間の静止電流

6.6 UART インターフェイスのタイミング

自由気流での温度範囲内、V+ = 1.4V~3.6V (特に記述のない限り)

		UART (8N1)		単位
		最小値	最大値	
	ボー・レート	4.8	114	kbps
t_R	データ立ち上がり時間		0.5%	ボー
t_F	データ立ち下がり時間		0.5%	ボー
	ジッタ		±1	ボー

6.7 タイミング図

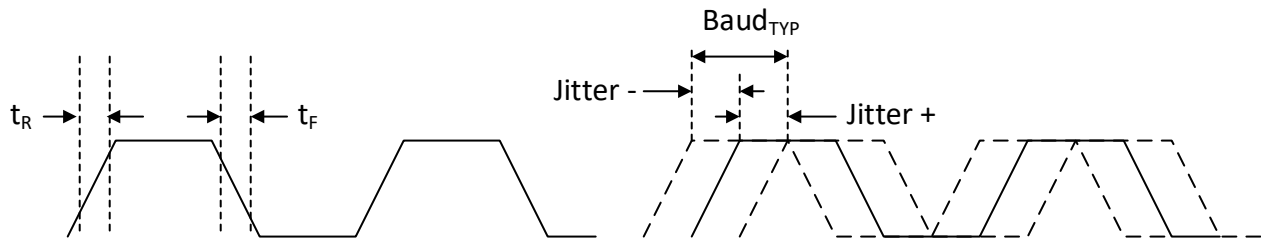


図 6-1. SMART Wire™/UART インターフェイスのタイミング図

6.8 代表的特性

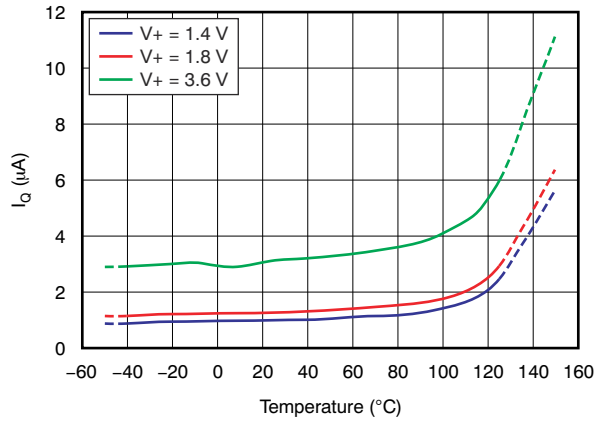


図 6-2. 代表的な静止電流と温度との関係

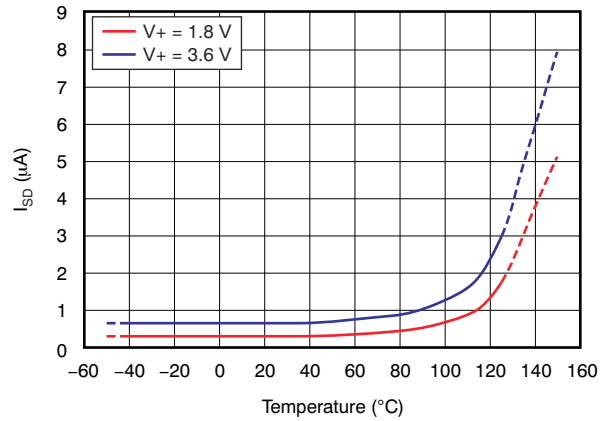


図 6-3. シャットダウン電流と温度との関係

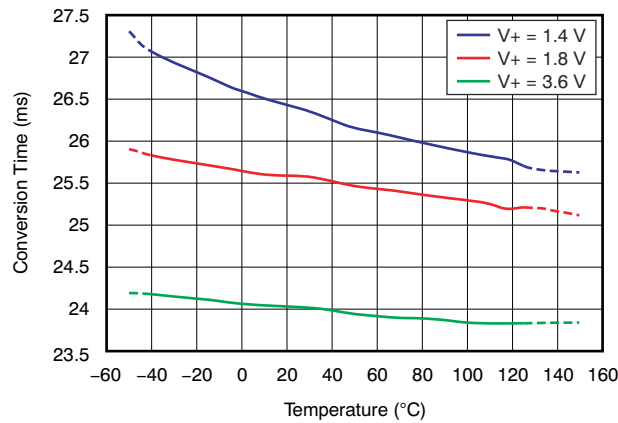


図 6-4. 変換時間と温度との関係

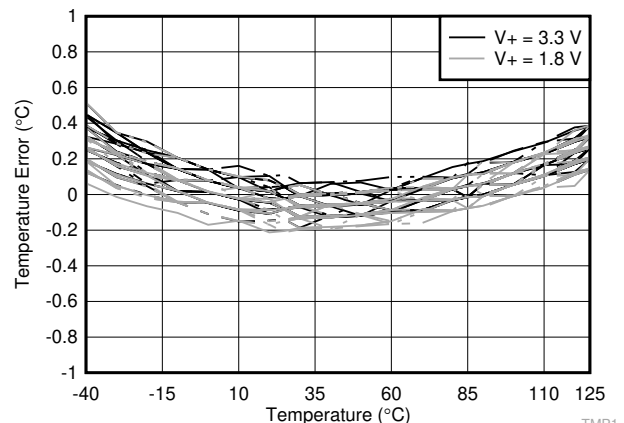


図 6-5. 温度誤差と温度との関係 (YFF パッケージ)

7 詳細説明

7.1 概要

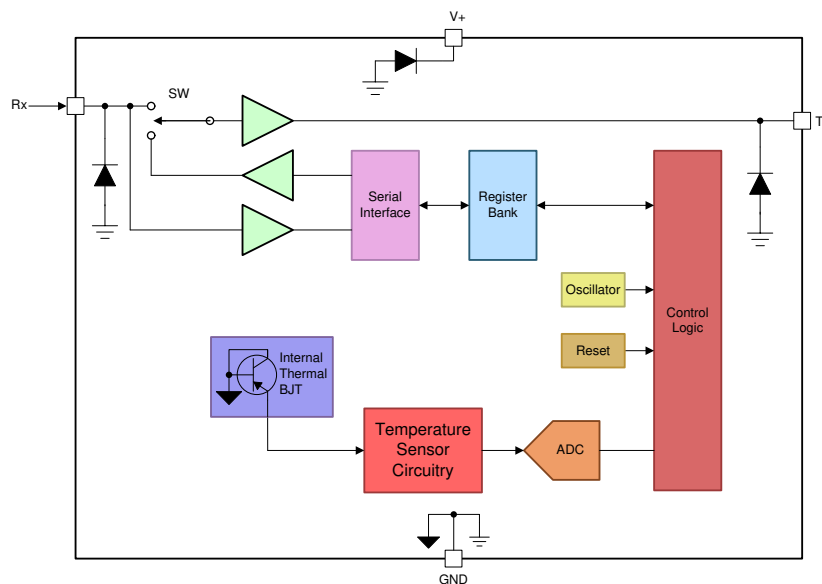
TMP144 は、ウェハー・チップ・スケール・パッケージ (WCSP) に搭載された、熱管理および温度プロファイリング用に設計されたデジタル出力温度センサです。TMP144 には SMAART Wire™/UART インターフェイスが備わっており、1 つのバス上に最大 16 のデバイスを含むデジター・チェーン・ループで通信できます。このインターフェイスには、ホストから 2 本のピンが必要です。デジター・チェーン内の最初のデバイスはホストからデータを受信し、デジター・チェーン内の最後のデバイスはホストにデータを返して、ループを閉じます。また、TMP144 では複数デバイス・アクセス (MDA) コマンドを実行でき、複数の TMP144 デバイスを 1 つのグローバル・バス・コマンドにตอบสนองさせることが可能です。MDA コマンドを使用すると、複数の TMP144 デバイスを含むバスで通信時間と消費電力を削減できます。TMP144 は、 -40°C ~ 125°C の温度範囲で動作が規定されています。

TMP144 では、バスを透過モードに構成することもできます。このモードでは、ホストからの入力がチェーン内の次のデバイスに遅延なしで直接送信されます。さらに、チェーンを切断し、バス上の各 TMP144 で制御されるシリアル通信を作成できるため、各デバイスにアドレス指定および割り込み機能を構成することが可能です。入力ピン RX は高インピーダンス・ノードです。出力ピン TX には内部プッシュプル出力段があり、ホストを GND または V+ に駆動できます。

初期化シーケンスの後、チェーン内の位置に基づいて、バス上の各デバイスに固有のインターフェイス・アドレスがプログラムされ、デバイスが独自のアドレスにตอบสนองできるようになります。また、デバイスは汎用コマンドにもตอบสนองできるため、個々のデバイスに個別のアドレスやコマンドを送信せずに、バス上のすべてのデバイスに対して読み取り / 書き込みを実行できます。

TMP144 の温度センサはチップ自体です。熱パスは、パッケージのバンパとパッケージを通過しています。金属の熱抵抗が低く、デバイスが薄型であるため、バンパと上面がデバイスのセンシング素子への主要な熱パスとなります。空気や表面の温度測定が必要なアプリケーションで精度を維持するには、パッケージを周囲の気温と遮断するよう配慮します。熱伝導性の接着剤は、表面温度を正確に測定するのに役立ちます。

7.2 機能ブロック図



7.3 機能説明

7.3.1 電源投入

図 7-1 に示すように、電源投入またはゼネラル・コール・リセットの後、TMP144 は直ちに変換を開始します。デバイスのアクティブ変換時間 (t_{ACT}) は 26ms (代表値) で、変換が完了すると温度結果レジスタから最初の結果を取得できるようになります。

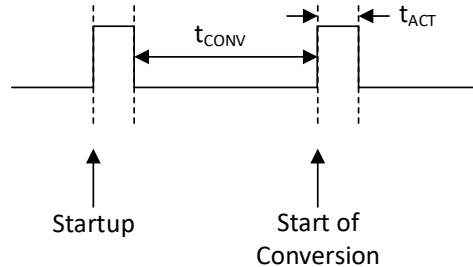


図 7-1. 変換の開始

7.3.2 デジタル温度出力

デフォルトでは、TMP144 は各温度変換で 12 ビットのデジタル出力を生成し、温度結果レジスタに保存します。ホスト・アプリケーションでは、データを取得するために 2 バイトを読み取る必要があります。さらにこのアプリケーションは、構成レジスタの ETM ビットをプログラムして、13 ビットのデジタル出力を取得することもできます。表 7-1 に、温度出力の形式を示します。1LSB は 0.0625°C の分解能に相当します。

表 7-1. 温度のデータ形式

温度 (°C)	デジタル出力 (ETM = 0)		デジタル出力 (ETM = 1)	
	バイナリ (T11~T0)	16 進	バイナリ (T12~T0)	16 進
+150	0111 1111 1111	7FF	0 1001 0110 0000	0960
+127.9375	0111 1111 1111	7FF	0 0111 1111 1111	07FF
+125	0111 1101 0000	7D0	0 0111 1101 0000	07D0
+100	0110 0100 0000	640	0 0110 0100 0000	0640
+80	0101 0000 0000	500	0 0101 0000 0000	0500
+75	0100 1011 0000	4B0	0 0100 1011 0000	04B0
+50	0011 0010 0000	320	0 0011 0010 0000	0320
+25	0001 1001 0000	190	0 0001 1001 0000	0190
+0.0625	0000 0000 0001	001	0 0000 0000 0001	0001
0	0000 0000 0000	000	0 0000 0000 0000	0000
-0.0625	1111 1111 1111	FFF	1 1111 1111 1111	1FFF
-25	1110 0111 0000	E70	1 1110 0111 0000	1E70
-40	1101 1000 0000	D80	1 1101 1000 0000	1D80

7.3.3 タイムアウト機能

TMP144 にはタイムアウト・メカニズムが実装されており、ホストと TMP144 との同期が 28ms (標準値) にわたって失われた場合に、SMAART Wire™ インターフェイスを再同期できます。較正バイトとコマンド・バイトの間、コマンド・バイトとデータ・バイトの間、またはデータ・バイトの間にタイムアウト期間が経過した場合、TMP144 は SMAART Wire™ インターフェイス回路をリセットし、ボーレート較正コマンドが再開するまで待機します。SMAART Wire™ インターフェイスで 1 バイトが送信されるたびに、このタイムアウト期間が再開されます。

7.4 デバイスの機能モード

7.4.1 連続変換モード

TMP144 が連続変換モード (M1 = 1) の場合、構成レジスタの変換レート・ビット CR[1:0] で設定されたレートで連続変換が実行されます。TMP144 は、変換を 1 回実行した後パワーダウンし、CR[1:0] で設定された遅延時間待機します。

7.4.2 シャットダウン・モード

シャットダウン・モードは、シリアル・インターフェイス以外のすべてのデバイス回路をシャットダウンすることで消費電力を最大限に低減し、消費電流を通常 0.5 μ A 未満に削減します。構成レジスタの M[1:0] ビットを 00 に設定すると、シャットダウン・モードがイネーブルになります。アクティブな変換が進行中の場合、デバイスは進行中の変換を完了し、温度結果レジスタを更新してからシャットダウンします。

7.4.3 ワンショット・モード

TMP144 の特長は、ワンショット温度測定モードです。デバイスがシャットダウン・モードの場合、構成レジスタのビット M[1:0] に 01 を書き込むと、単一の温度変換が開始します。変換中は、ビット M[1:0] の値は 01 となります。単一の変換が完了すると、デバイスはシャットダウン状態に戻ります。変換後、ビット M[1:0] の値は 00 となります。この機能は、継続的な温度監視が必要でない場合に、TMP144 の消費電力を削減するのに役立ちます。

変換時間が短いため、TMP144 は高い変換レートを実現できます。単一変換には通常 26ms かかり、個別の読み取りは 300 μ s 未満で実行できます。ワンショット・モードを使用すると、毎秒 30 回以上の変換が可能です。

7.4.4 拡張温度モード

電源を投入すると、TMP144 は 12 ビットの温度出力で動作します。構成レジスタの ETM ビットを 1 に設定すると、TMP144 が拡張温度モードで動作するようにプログラムできます。拡張温度モードで動作させると、温度結果および温度制限レジスタは 12 ビットではなく 13 ビットになります。この追加ビットにより、測定範囲が拡大します。表 7-1 に示すように、12 ビット温度での最大値は 7FFh (127.9°C) で、13 ビット温度での最大値は FFFh (255.9°C) です。

拡張温度モードがイネーブルの場合、温度上限レジスタと温度下限レジスタの EM ビットをアプリケーションで使用できます。この追加ビットによりレジスタ値が実質的に左シフトされて 2 倍になるため、T_{HIGH} および T_{LOW} レジスタの制限値を更新することをお勧めします。これにより、対応する温度制限が 2 倍になります。ただし、ETM ビットを 1 から 0 に変更してアプリケーションの ETM モードを終了しても、このビットはクリアされません。そのため、アプリケーションでレジスタ値を更新しない限り、制限値は 1 ビット右シフトされて半分になります。

ETM ビット値は各変換サイクルの終了時に考慮されますが、制限レジスタはビットを 1 に設定した直後に更新できます。

7.4.5 温度アラート機能

TMP144 には温度アラート機能が備わっており、デバイス温度を監視し、その結果を温度制限レジスタに保存されている値と比較して、デバイス温度が設定されたこれらの制限値の範囲内であるかどうかを判定します。図 7-2 に示すように、温度変換の結果が温度上限レジスタの値より大きい場合、構成レジスタの上限フラグ・ビット (FH) が 1 に設定されます。温

温度変換レジスタの結果が温度下限レジスタの値より小さい場合、構成レジスタの下限フラグ (FL) が 1 に設定されます。フラグ・ビットのクリアは、構成レジスタのラッチ・ビット (LC) の設定によって異なります。

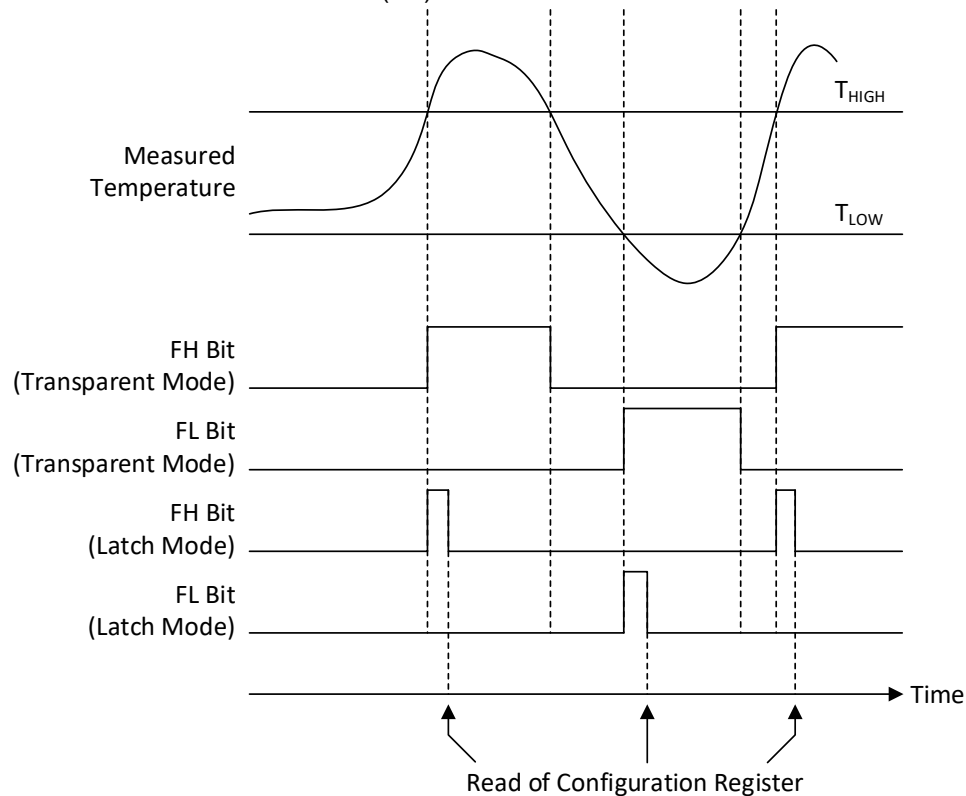


図 7-2. 温度フラグの機能図

構成レジスタの LC ビットを 1 に設定すると、ホストが構成レジスタに対して読み取りコマンドを発行するまで、フラグ・ビット (FH と FL) の値がラッチされます。デバイスが読み取りコマンドを受信すると、フラグ・ビットは 0 に設定されます。

LC ビットを 0 に設定すると、デバイスが透過モードで動作するように構成されます。この場合、温度変換の結果が温度制限内の場合にのみフラグ・ビット (FH と FL) がクリアされます。

7.4.6 割り込み機能

図 7-3 に示すように、次のすべての条件が満たされている場合、TMP144 はバスを切断し、バスを Low に保持して割り込み要求を発行することで、ホストに割り込みを発生させます。

- 構成レジスタの INT_EN が 1 に設定されている。
- 最後の変換の温度結果が、温度上限レジスタの値を上回っているか (FH = 1)、温度下限レジスタの値を下回っている (FL = 1)。
- バスはロジック High で、28ms 以上アイドル状態になっている。

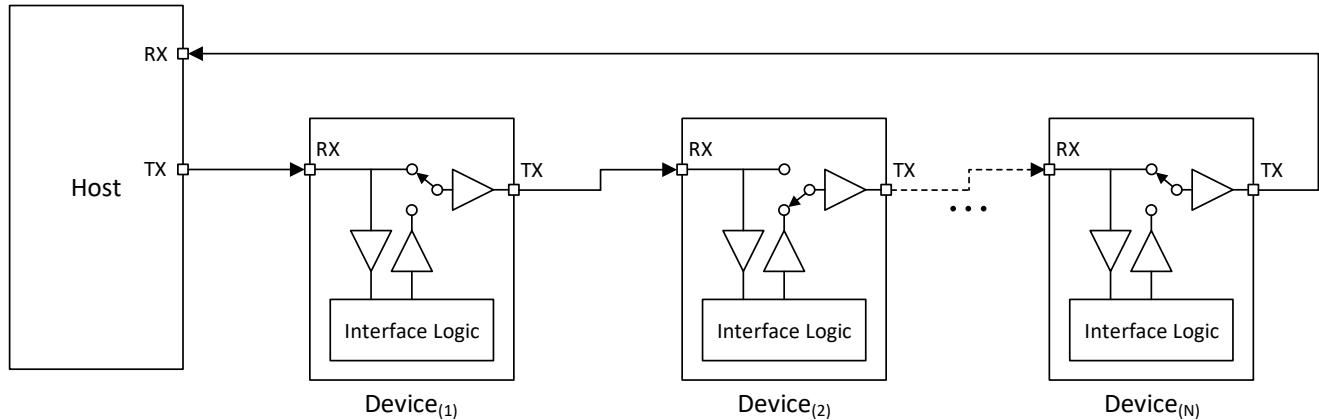


図 7-3. TMP144 デイジー・チェーン：2 番目のデバイスから割り込み要求 (ロジック Low) が発行された時のバスのステータス

バス上の割り込みは、LC の状態に関係なくラッチされます。INT_EN に 1 を書き込むと、LC ビットが自動的に設定されます。TMP144 は、次のいずれかのイベントが発生するまでバスを Low に保持します。

- グローバル割り込みクリア・コマンドを受信する。
- グローバル・ソフトウェア・リセット・コマンドを受信する。
- パワーオン・リセット・イベントが発生する。

これらのイベントにより、INT_EN がクリアされます。TMP144 は、ホストの書き込みにより構成レジスタの INT_EN が設定されてその後の割り込みが再度イネーブルになるまで、割り込みを発行しません。

割り込みが有効なシステムでは、ホストが通信シーケンスを開始すると同時に、バス上の TMP144 が割り込みを発行する可能性があります。この状況を回避するため、較正バイトを送信した後、ホストがバスの受信側でステータスをチェックすることを推奨します。1 の場合、ホストは通信を続行できます。0 の場合はバス上の TMP144 デバイスの 1 つがアラートを発行しているので、ホストはグローバル割り込みクリア・コマンドを送信する必要があります。

7.5 SMAART Wire™/UART インターフェイス

TMP144 は、SMAART Wire™ と呼ばれるテキサス・インスツルメンツ独自の 1 線式 UART 互換通信プロトコルを使用しています。TMP144 には、通信用に TX と RX の 2 つの専用ピンがあります。デバイスがバスにデータを送信する必要がある場合、またはアドレス割り当ておよびアラート手順中である場合を除き、通常これら 2 つのピンは内部で接続され、RX 上の信号が TX に伝搬されます。

インターフェイスには、通信が中断された場合にインターフェイスを既知の状態に戻すタイムアウト (通常 28ms) が組み込まれています。

7.5.1 通信プロトコル

SMAART Wire™/UART プロトコルの各通信は、8 ビット・ワードで構成され、LSB (最下位ビット) ファーストで転送されます。各 8 ビット・ワードは、論理 Low のスタート・ビットで始まり、論理 High のストップ・ビットで終わります。8 ビットの各ワードにスタート・ビットとストップ・ビットを使用することで、TMP144 で各ワードを較正し、プロセス全体を通じて同期通信を維持できます。

SMAART Wire™/UART 通信プロトコルの手順は次のとおりです。

1. ホストがスタート・ビットを送信して、通信プロセスを開始します。
2. ホストが較正バイト (55h) を送信し、TMP144 がホストのボーレートに同期するようにします。
3. ホストが較正バイトの後にストップ・ビットを送信します。
4. ホストが 2 番目のスタート・ビットを送信し、それに続いてコマンド・レジスタ・バイトとストップ・ビットを送信します。
5. ホストが 3 番目のスタート・ビットを送信し、その後に書き込み専用のデータ・バイトを送信します。
6. 命令が書き込みコマンドの場合、ホストはデータ・バイトを送信します。
7. ホストがストップ・ビットを送信してプロセスを完了します。

注

コマンド・レジスタで送信された命令が読み取りコマンドの場合、デバイスはチェーンを切断し、データ・バイトを送信します。

図 7-4 にシーケンスを示します。

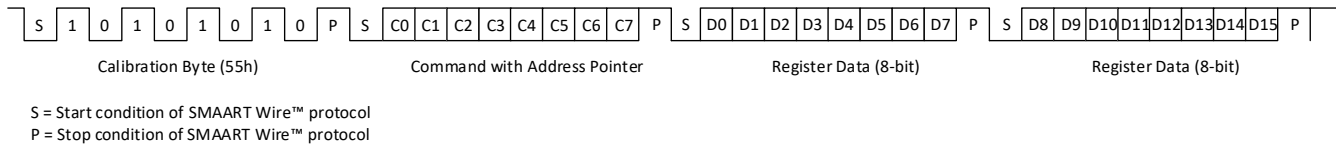


図 7-4. 汎用通信書き込みビットストリーム

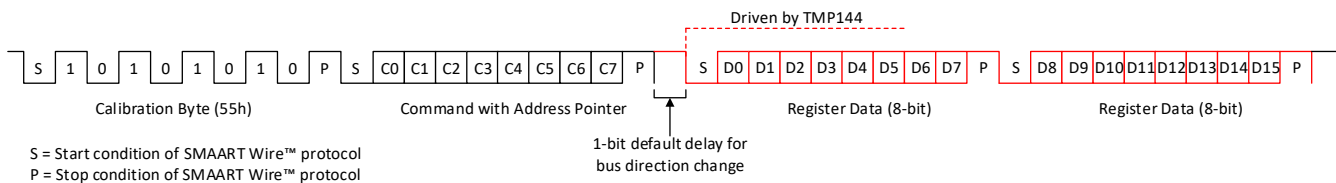


図 7-5. 汎用通信読み取りビットストリーム

TMP144 によりコマンド・バイトがデコードされ、次の通信動作のフォーマットが決定されます。表 7-2 に、コマンド・レジスタのバイト値を示します。

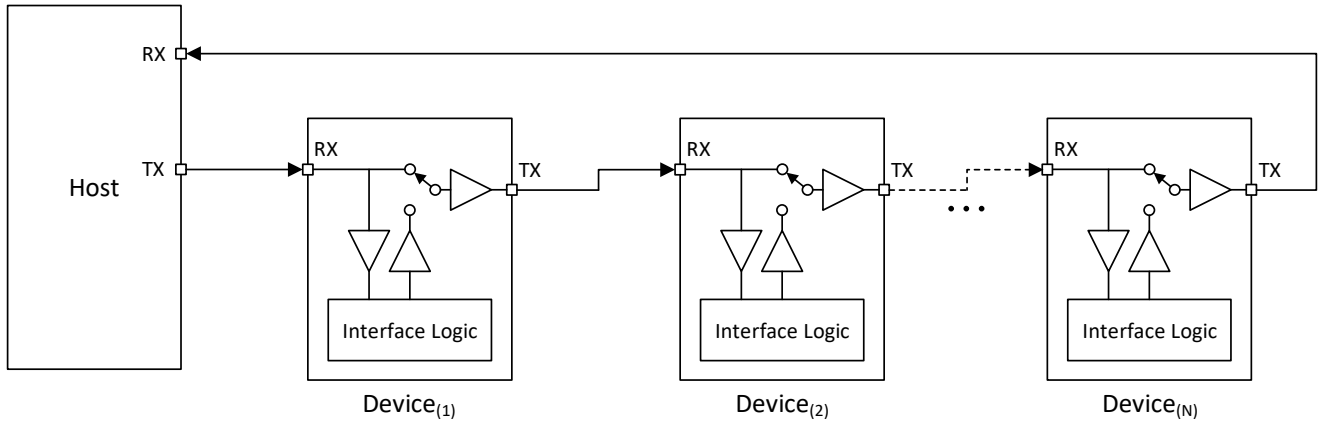


図 7-7. TMP144 デイジー・チェーン：グローバル初期化開始時のバスのステータス

図 7-8 に示すように、バス上のデバイス数に応じて、ホストは初期化コマンド (C[7:0] = 10001100) を送信して、バスの内部アドレスをプログラムする必要があります。



図 7-8. グローバル初期化およびアドレス割り当てのコマンド・フロー

図 7-9 に示すように、チェーンの各 TMP144 が初期化コマンド・バイトを解釈し、チェーンを切断します。

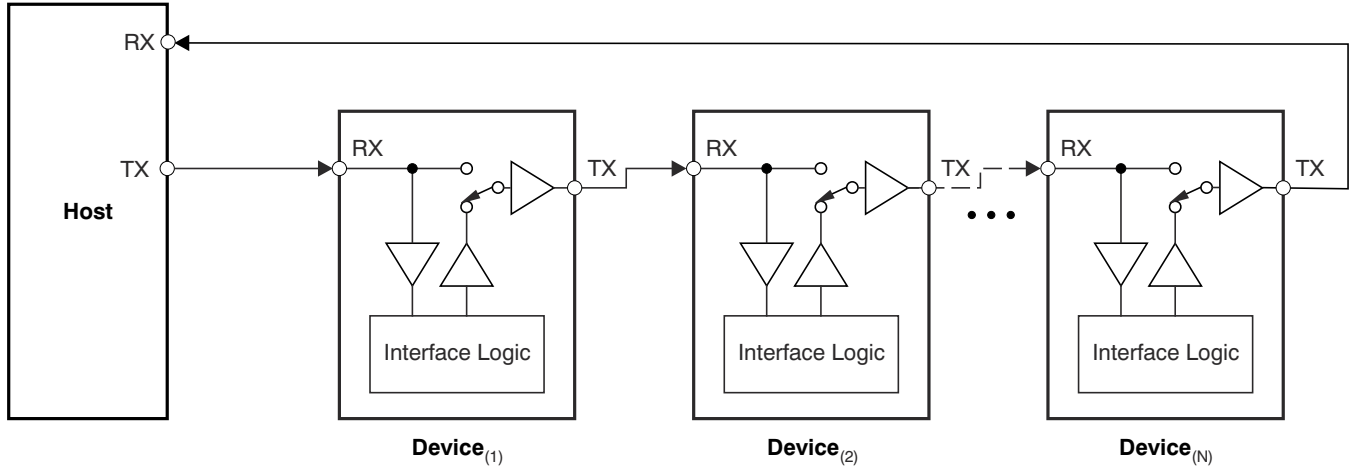


図 7-9. TMP144 デイジー・チェーン：アドレス割り当て開始時のバスのステータス

その後、ホストは $C[7:4] = 1001$ および $C[3:0] = 0000$ ($C[3:0]$ はチェーンの最初のデバイスのアドレス) で構成されるアドレス割り当てコマンドを送信する必要があります。このワードは、デバイス ID として内部に格納されます。図 7-10 に示すように、最初のデバイスがデバイス・アドレスのユニットをインクリメントし、バスを再接続します。このアドレスは、チェーンの次のデバイスに送信されます。

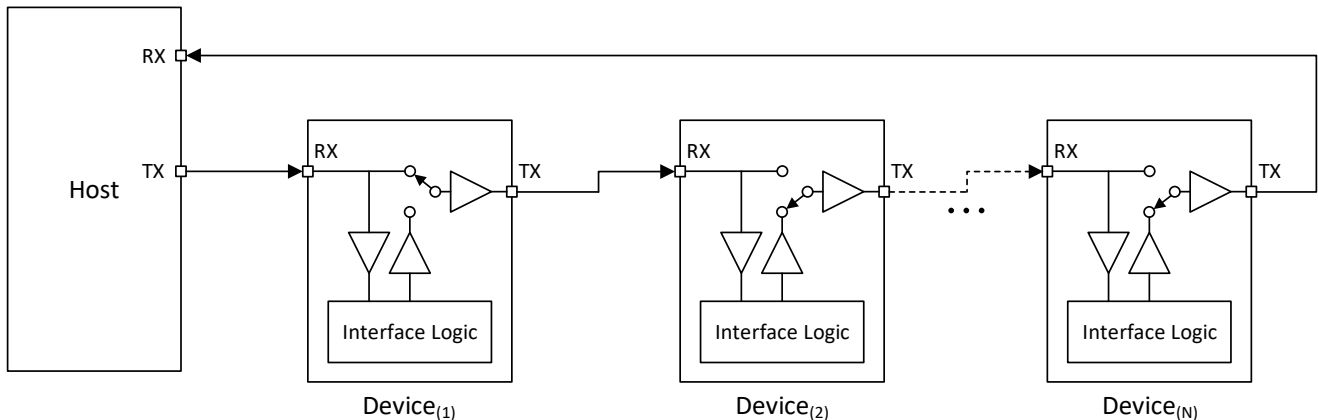


図 7-10. TMP144 デイジー・チェーン：最初のデバイス・アドレス割り当て後のバスのステータス

チェーンのすべてのデバイスがそれぞれのアドレスを受信すると、ホストはチェーンで最後にプログラムされたアドレスに 1 を加えた値を受信します。ホストはこの情報を使用して、チェーン内のデバイスの総数と、各デバイスのアドレスを判断できます。

初期化シーケンスの後、各デバイスを個別にアドレス指定するか、またはグローバル・コマンドを使用できます。このグローバル初期化シーケンスは必須であり、他のすべての通信の前に実行する必要があります。

7.5.4 グローバル・クリア割り込み

図 7-11 に示すように、ホストはデイジー・チェーン内のすべての TMP144 デバイスに対してグローバル・クリア割り込みコマンド ($C[7:0] = 10101001$) を開始できます。TMP144 は、このコマンドを受信すると、それ以後の割り込みを無効にします (構成レジスタのビット 11 を 0 に設定)。TMP144 がバス接続を切断して割り込みを送信していた場合 (バスはロジック Low)、このコマンドによりデバイスはバスを Low に保持しなくなります。デバイスは、チェーン内の次の TMP144 にポーレート較正コマンドとクリア割り込みコマンドを送信し、バスを再接続します。複数のデバイスにアクティブな割り込みがある

場合、クリア割り込みコマンドはデジジー・チェーンを介して伝搬され、すべての割り込みをディセーブルして、すべてのデバイスでバスを再接続します。

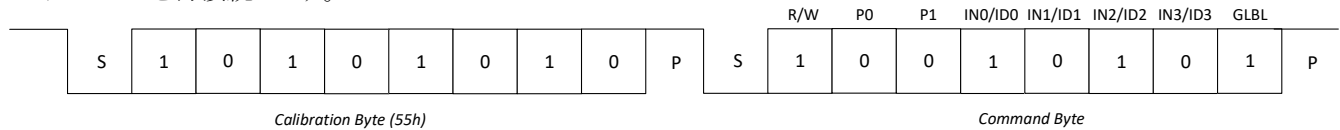


図 7-11. グローバル・クリア割り込みコマンドのフロー

7.5.5 グローバル読み取り / 書き込み

表 7-3 に示すように、C[7:3] = 11110 と C[2:1] (データ・レジスタのポインタ P[1:0] を示す) で構成される、読み取り / 書き込みコマンドを送信することにより、ホストは、デジジー・チェーン内のすべての TMP144 に対してグローバル読み取り / 書き込みコマンドを開始できます。グローバル書き込みコマンドは、C[0] = 0 で示されます。ホストはレジスタ用に 1 バイト以上のデータを転送する必要があります。デジジー・チェーン内の各 TMP144 は、図 7-12 に示すように、適切なレジスタを更新します。

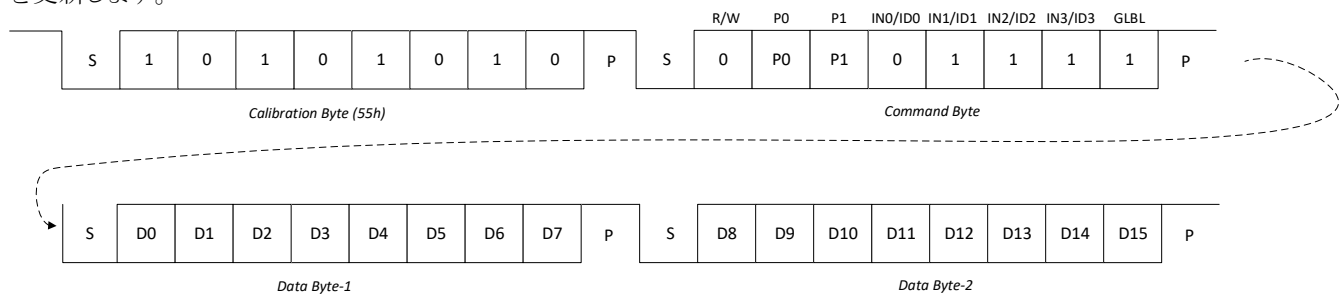


図 7-12. グローバル書き込みのコマンド・フロー

グローバル読み取りコマンドは、C[0] = 1 で示されます。図 7-13 に示すように、デバイス ID が 0000 の TMP144 はバス接続を切断し、ビット C[2:1] (データ・レジスタ・ポインタ P[1:0] に対応) で示されるレジスタからデータを送信して、バスを再接続します。その後、デバイス ID が 0001 の TMP144 が同じシーケンスを繰り返し、デジジー・チェーン内の残りの TMP144 デバイスはその後に続きます。

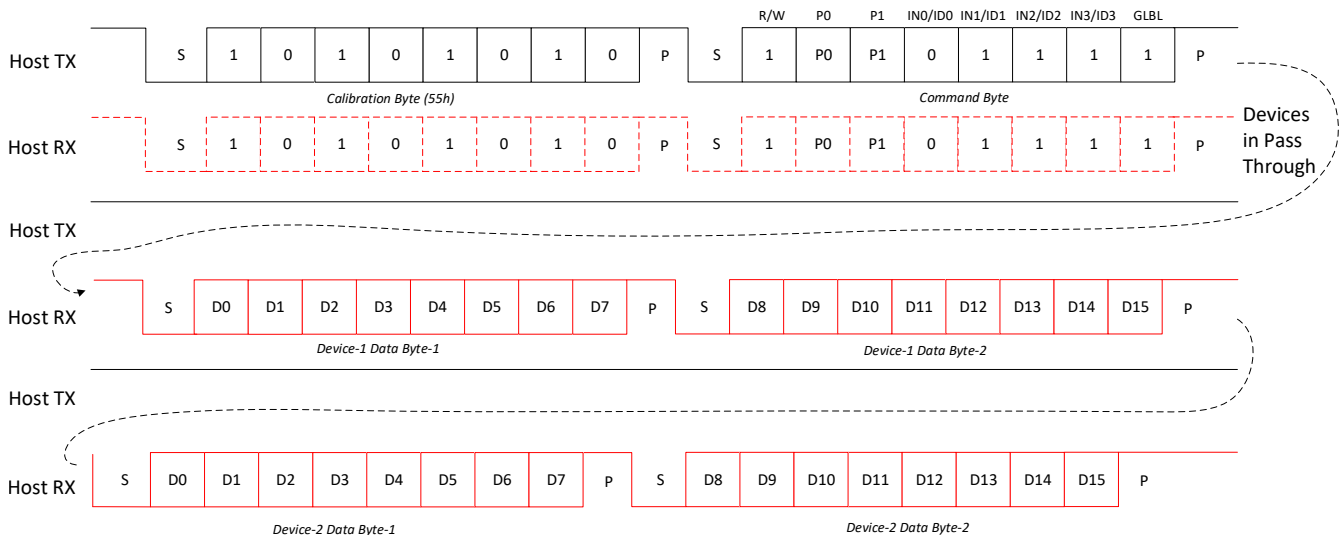


図 7-13. グローバル読み取りのコマンド・フロー

表 7-3. ポインタ・アドレス

P1	P0	レジスタ
0	0	温度レジスタ (読み取り専用)
0	1	構成レジスタ (読み取り / 書き込み)
1	0	T _{LOW} レジスタ (読み取り / 書き込み)
1	1	T _{HIGH} レジスタ (読み取り / 書き込み)

7.5.6 個別読み取り / 書き込み

ホストは、読み取り / 書き込みコマンドを送信することにより、デジタイズ・チェーン内の特定の TMP144 デバイスに対して個別の読み取り / 書き込みコマンドを開始できます。読み取り / 書き込みコマンドは、次のパラメータで構成されます。

- C[7] = 0 (個別デバイスのアクセス)
- C[6:3] = デバイス ID (ID[3:0])
- C[2:1] = データ・レジスタ・ポインタ (P[1:0]) (表 7-3 を参照)
- C[0] = 読み取り / 書き込み制御

図 7-14 に示すように、個別デバイスの書き込みコマンドは C[0] = 0 で示されます。ホストは、C[2:1] ビットで示されるレジスタ用に 1 バイト以上のデータを転送する必要があります。その後、ビット C[6:3] で示されたデバイス ID に対応するデジタイズ・チェーン内の TMP144 が、適切なレジスタを更新します。

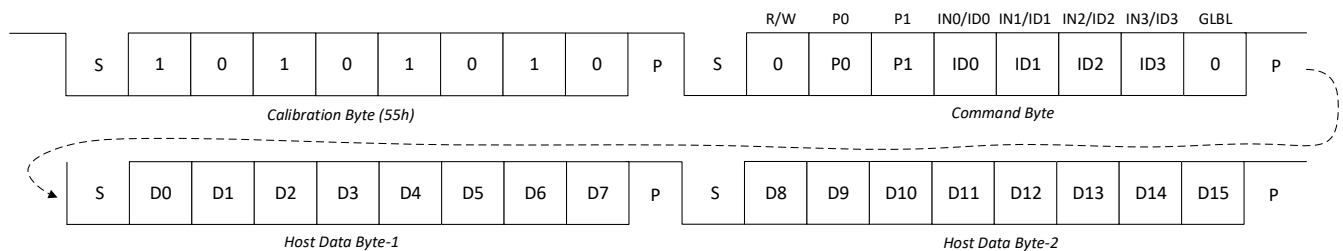


図 7-14. 個別書き込みのコマンド・フロー

図 7-15 に示すように、個別のデバイスの読み取りコマンドは C[0] = 1 で示されます。図 7-16 に示すように、C[6:3] で示されたデバイス ID に対応するデジタイズ・チェーン内の TMP144 がバスを切断し、ビット C[2:1] で示されるレジスタからデータを送信してバスを再接続します。

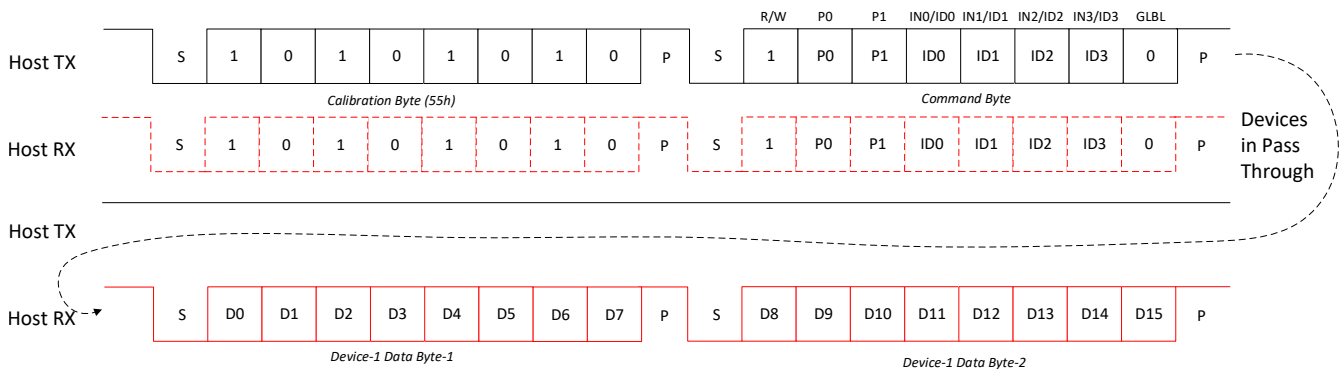


図 7-15. 個別読み取りのコマンド・フロー

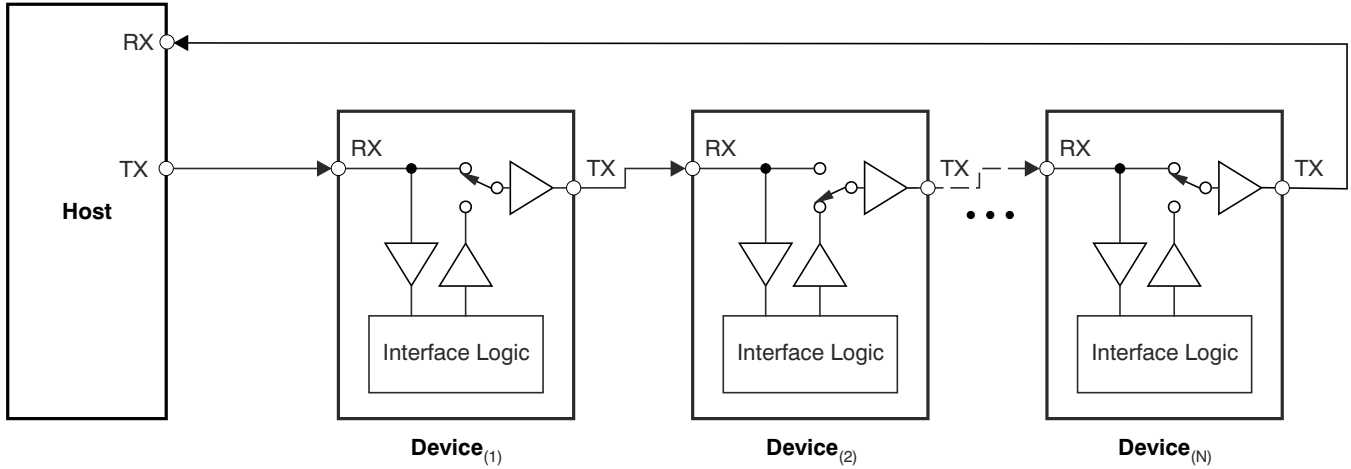


図 7-16. TMP144 デイジー・チェーン：2 番目のデバイスに対して個別読み取りを実行中のバスのステータス

7.6 レジスタ・マップ

TMP144 の内部レジスタの構造を、[図 7-17](#) に示します。レジスタ間の通信は、インターフェイスを介して LSB ファーストで転送されます。に示す 8 ビット・コマンド・レジスタは、ホスト・デバイスがアクセスするレジスタのアドレス・ポインタを決定するために使用されます。

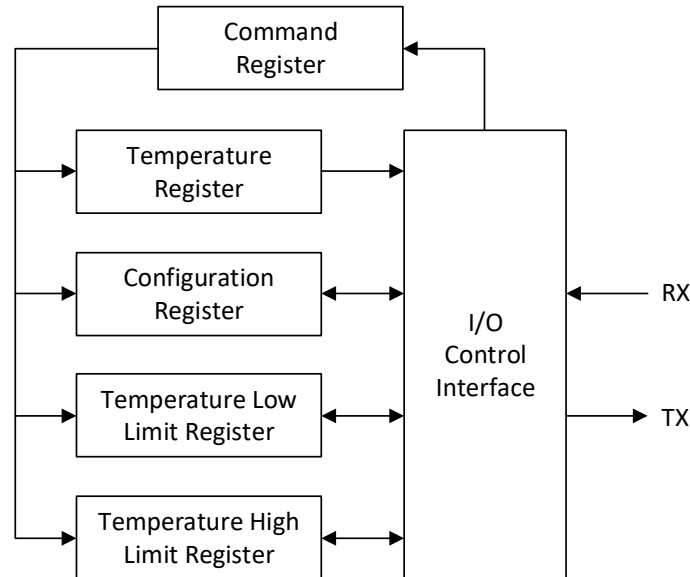


図 7-17. 内部レジスタの構造

表 7-4. レジスタ・マップ

アドレス・ポインタ P[1:0]	タイプ	リセット	略称	レジスタ名	セクション
00	R	0000h	Temp_Result	温度結果レジスタ	表示
01	R/W	0200h	Configuration	構成レジスタ	表示
10	R/W	3C00h	Tlow_limit	温度下限レジスタ	表示
11	R/W	F600h	Thigh_limit	温度上限レジスタ	表示

表 7-5. レジスタ・セクション/ブロック・アクセス・タイプ・コード

アクセス・タイプ	コード	説明
読み取りタイプ		
R	R	読み取り
RC	R	読み取り
	C	クリア
R-0	R	読み取り
	-0	0 を返す
書き込みタイプ		
W	W	書き込み
W0CP	W	W
	0C	0 でクリア
	P	特権アクセスが必要
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.6.1 温度結果レジスタ (P[1:0] = 00) [リセット = 0000h]

温度結果レジスタは、構成レジスタの ETM ビットの状態に応じて、12 ビットまたは 13 ビットの形式で変換結果を保存します。負の値は、2 の補数形式で表記されます。電源投入またはリセットの後、最初の変換が完了するまで、温度結果レジスタの読み取り値は 0°C になります。

ETM ビットを 0 に設定すると、デバイスの温度結果レジスタは 12 ビット値として構成され、最下位ビットは常に 0 になります。温度結果の 1LSB は 0.0625°C に相当します。

表 7-6. 温度結果レジスタ (ETM = 0)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
T[11:0]												EM	予約済み		
R-000h												R-0	R-0h		

表 7-7. 温度結果レジスタ (ETM = 0) のフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:4	T[11:0]	R	000h	最後の変換後の 12 ビット温度結果
3	EM	R	0	拡張モード・ビット
2:0	予約済み	R	0h	予約済み

ETM ビットを 1 に設定すると、デバイスの温度結果レジスタは 13 ビット値として構成されます。温度結果の 1LSB は 0.0625°C に相当します。

表 7-8. 温度結果レジスタ (ETM = 1)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
T[12:0]													予約済み		
R-0000h													R-0h		

表 7-9. 温度結果レジスタ (ETM = 1) のフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:13	T[12:0]	R	0000h	最後の変換後の 13 ビット温度結果
2:0	予約済み	R	0h	予約済み

7.6.2 構成レジスタ (P[1:0] = 01) [リセット = 0200h]

構成レジスタは、温度センサの動作モードを制御するビットを格納し、アラート・フラグのステータスを読み取るために使用されます。読み取り / 書き込み動作は、LSB ファーストで行われます。

[レジスタ・マップ](#)に戻る。

表 7-10. 構成レジスタ

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
INT_EN	CR[1:0]	FH	FL	LC	M[1:0]	ETM	予約済み								
R/W-0	R/W-0	R-0	R-0	R/W-0	R/W-10	R/W-0	R-00h								

表 7-11. 構成レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	INT_EN	R/W	0	割り込みイネーブル・ビット 0 = 割り込みはディセーブル 1 = 割り込みはイネーブル

表 7-11. 構成レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
14:13	CR[1:0]	R/W	0	変換レートの選択 00 = 0.25Hz 変換レート (デフォルト) 01 = 1Hz 変換レート 10 = 4Hz 変換レート 11 = 8Hz 変換レート
12	FH	R	0	温度の上限フラグ 0 = 温度の上限を超えていない 1 = 温度の上限を超えている
11	FL	R	0	温度の下限フラグ 0 = 温度の下限を超えていない 1 = 温度の下限を超えている
10	LC	R/W	0	ラッチ制御ビット 0 = 読み出し時にフラグ・ビットをクリア 1 = フラグ・ビットをラッチ
9:8	M[1:0]	R/W	10	変換モード選択 00 = シャットダウン・モード 01 = ワンショット変換モード 1x = 連続変換モード
7	ETM	R/W	0	拡張温度モード選択 0 = モードはディセーブル 1 = モードはイネーブル
6:0	予約済み	R	0	予約済み

7.6.3 温度下限レジスタ (P[1:0] = 10) [リセット = F600h]

温度下限レジスタは、デバイスの下限フラグの低温スレッシュホールドを格納するために使用されます。電源投入時のデフォルトのリセット値は -10°C です。電源オンのデフォルト値は、ETM = 0 の場合にのみ有効です。各温度変換の終了時に、デバイスは温度結果を温度下限レジスタと比較します。温度結果がこのレジスタで設定されたスレッシュホールドを下回ると、構成レジスタの FL ビットが設定されます。

構成レジスタの ETM ビットを更新する場合は、下限レジスタを更新することを強く推奨します。

注

ETM ビットが 0 に設定されている場合、EM ビットへの書き込みはすべて無視されます。

表 7-12. 温度下限レジスタ (ETM = 0)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
L[11:0]												EM	予約済み		
R/W-F60h												R/W-0	R-0h		

表 7-13. 温度下限レジスタ (ETM = 0) のフィールド説明

ビット	フィールド	タイプ	リセット	説明
15:4	L[11:0]	R/W	F60h	12 ビットの温度下限スレッシュホールド
3	EM	R/W	0	ETM = 0 のときは無関係
2:0	予約済み	R	0h	予約済み

表 7-14. 温度下限レジスタ (ETM = 1)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
L[12:0]												予約済み			
R/W-F600h												R-0h			

表 7-15. 温度下限レジスタ (ETM = 1) のフィールド説明

ビット	フィールド	タイプ	リセット	説明
15:3	L[12:0]	R/W	F600h	13 ビットの温度下限スレッシュヨルド
2:0	予約済み	R	0h	予約済み

7.6.4 温度上限レジスタ (P[1:0] = 11) [リセット = 3C00h]

温度上限レジスタは、デバイスの上限フラグの上限温度スレッシュヨルドを格納するために使用されます。電源投入時のデフォルトのリセット値は +60°C です。電源オンのデフォルト値は、ETM = 0 の場合にのみ有効です。各温度変換の終了時に、デバイスは温度結果を温度上限レジスタと比較します。温度結果がこのレジスタで設定されたスレッシュヨルドを上回ると、構成レジスタの FH ビットが設定されます。

構成レジスタの ETM ビットを更新する場合は、上限レジスタを更新することを強く推奨します。

注

ETM ビットが 0 に設定されている場合、EM ビットへの書き込みはすべて無視されます。

表 7-16. 温度上限レジスタ (ETM = 0)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
H[11:0]												EM	予約済み		
R/W-3C0h												R/W-0	R-0h		

表 7-17. 温度上限レジスタ (ETM = 0) のフィールド説明

ビット	フィールド	タイプ	リセット	説明
15:4	H[11:1]	R/W	3C0h	12 ビットの温度上限スレッシュヨルド
3	EM	R/W	0	ETM = 0 のときは無関係
2:0	予約済み	R	0h	予約済み

表 7-18. 温度上限レジスタ (ETM = 1)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
H[12:0]												予約済み			
R/W-3C00h												R-0h			

表 7-19. 温度上限レジスタ (ETM = 1) のフィールド説明

ビット	フィールド	タイプ	リセット	説明
15:3	H[12:0]	R/W	3C00h	13 ビットの温度上限スレッシュヨルド
2:0	予約済み	R	0h	予約済み

8 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

TMP144 デバイスは通常、複数のホットスポットの熱管理に使用されます。MDA コマンドを使用すると、複数のデバイスを同時に簡単に管理でき、通信時間と消費電力を削減できます。WCSP パッケージを採用しているため、このデバイスはスペースの制約が厳しい設計に配置でき、熱応答が高速です。

8.2 代表的なアプリケーション

図 8-1 に、デジタイズ・チェーン構成の TMP144 デバイスの代表的な接続を示します。

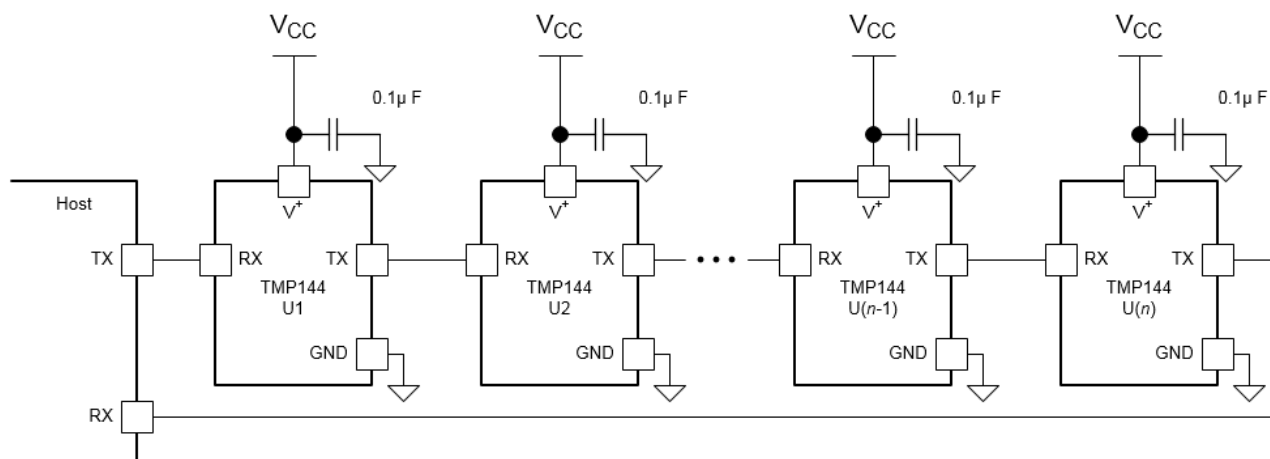


図 8-1. 複数のデバイスを使用する代表的なアプリケーション

8.2.1 設計要件

この代表的なアプリケーションでは、複数のデバイスが接続されます。主な設計要件について、以下のセクションで説明します。

8.2.2 詳細な設計手順

8.2.2.1 パターン長

2 つの TMP144 デバイス間の最大パターン長またはケーブル長は、カスタマ・アプリケーションで使用されるケーブルの種類の実効抵抗と容量によって異なります。デジタイズ・チェーン内の各 TMP144 デバイスで [タイミング図](#) のタイミング仕様が満たされるようにパターンまたはケーブルを設計します。

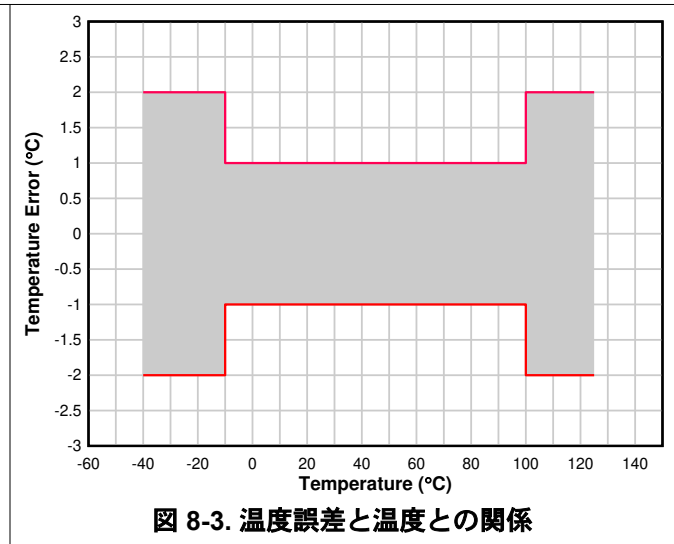
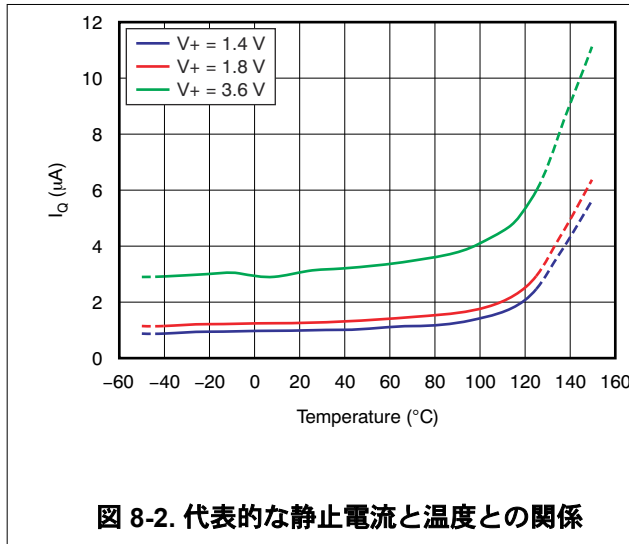
8.2.2.2 電圧降下の影響

ライン上のすべてのデバイスの電流により、電源ラインとグランド・ラインに沿って発生する電圧降下を考慮します。この電圧降下は、複数のデバイスが、共通の配線、コネクタ、半田接点の合計抵抗を介して同時に電流を消費するために発生します。最後のデバイスの電源が最小動作電源である 1.4V を下回らないようにします。

8.2.2.3 電源ノイズのフィルタリング

電源ノイズを低減するため、各 TMP144 デバイスに 0.1 μ F のバイパス・コンデンサが使用されます。環境によっては、追加のバイパス・コンデンサ (例: 1nF) が必要な場合があります。

8.2.3 アプリケーション曲線



8.3 電源に関する推奨事項

TMP144 は、1.4V~3.6V の電源電圧範囲で動作します。3.3V 電源で動作するようにトリムされていますが、電源電圧範囲全体で温度を正確に測定できます。

TMP144 は非常に低消費電力のデバイスで、電源バスに発生するノイズはごくわずかです。TMP144 の V+ ピンにバイパス・コンデンサを適用すると、TMP144 が他の部品に伝搬する可能性のあるノイズをさらに低減できます。図 8-4 に示すように、0.1 μ F より大きい値の C_F コンデンサを使用します。最高の結果を得るため、バイパス・コンデンサは、デバイスの電源ピンとグラウンドのピンのできるだけ近くに配置します。

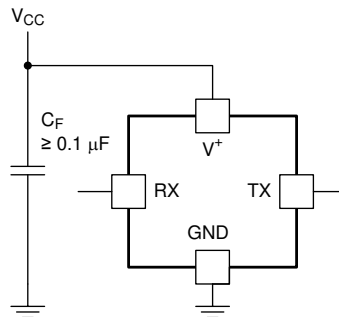


図 8-4. バイパス・コンデンサによる電源ノイズの低減

8.4 レイアウト

8.4.1 レイアウトのガイドライン



図 8-5 に示すように、TMP144 を PCB に取り付けます。別のレイアウト方法で許容可能な性能を得ることもできますが、このレイアウトで良好な結果が得られ、ガイドラインを意図したものになります。

- 低 ESR セラミック・コンデンサを使用して、V+ ピンをグラウンドにバイパスします。一般的に推奨されるバイパス容量は、X5R または X7R クラスの誘導体が使用されている 0.1 μ F のセラミック・キャパシタです。デバイスの V+ ピンと GND

ピンにできるだけ近づけて配置するのが最適です。バイパス・コンデンサ接続、V+ ピン、および IC の GND ピンによって形成されるループ領域は、最小限に抑えるよう注意が必要です。または、バイパス・コンデンサを GND プレーンに接続されたビアを介してを接地することもできます。

- より銅箔面積の大きなパッドを使用して、自己発熱を減らし、環境への熱抵抗を低減します。
- 可能であれば、銅層が厚い PCB 基板を使用します。
- 可能であれば、IC を保護する目的でステインを使用しないでください。ステインを使用すると、熱抵抗が増大する可能性があります。

8.4.2 レイアウト例

-  VIA to power plane
-  VIA to ground plane

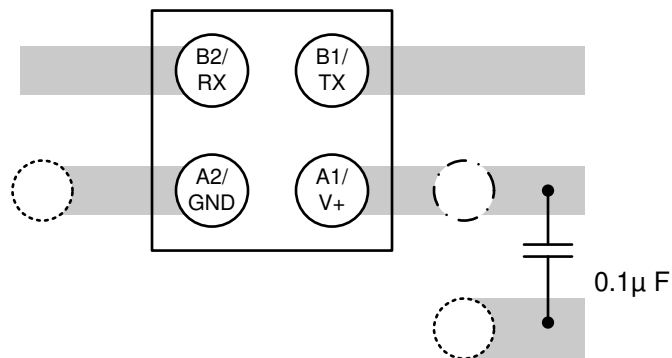


図 8-5. レイアウト例

9 デバイスおよびドキュメントのサポート

9.1 デバイスのサポート

9.1.1 デバイス命名規則

デジジー・チェーン バスにデバイスを直列に接続し、デバイスから次のデバイスへ信号を渡すことによりバス上で信号を伝搬する方式。デジジー・チェーン方式では、バス上のデバイスの電気的な位置に基づいてデバイスの優先度を割り当てることができます。

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。右上の [アラートを受け取る] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

TI E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の[使用条件](#)を参照してください。

9.4 商標

SMAART Wire™ and TI E2E™ are trademarks of Texas Instruments.
 すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集 この用語集には、用語や略語の一覧および定義が記載されています。

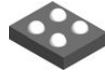
10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは、予告なしに、またドキュメントの改訂なしに変更される場合があります。本データシートのブラウザ版を使用している場合は、画面左側のナビゲーションをご覧ください。

表 10-1. WCSP パッケージ C の寸法

パッケージ	最大 C 寸法
YFF	50µm
YMT	20µm
YBK	50µm

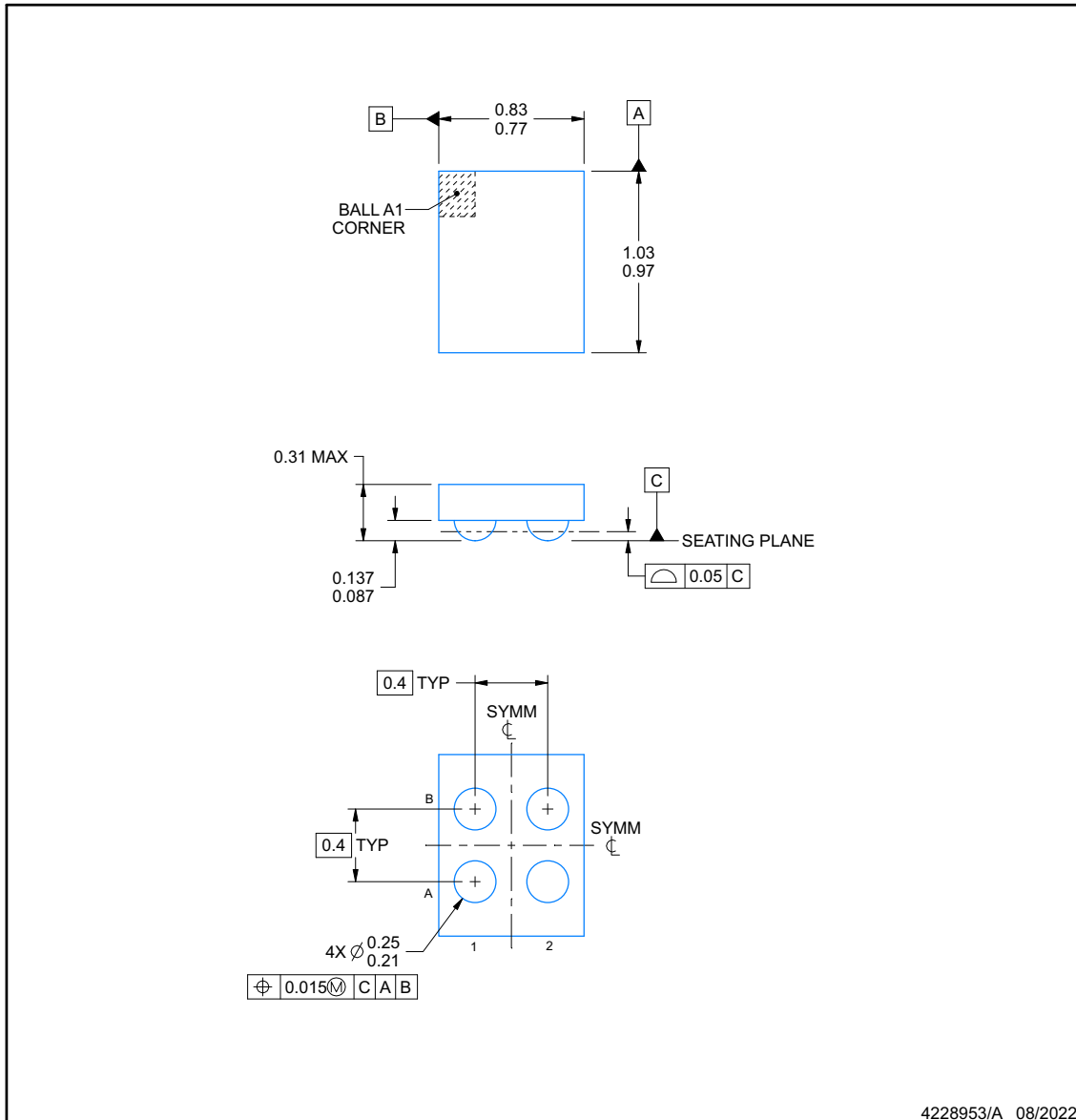
YBK0004-C01



PACKAGE OUTLINE

DSBGA - 0.31 mm max height

DIE SIZE BALL GRID ARRAY



NOTES:

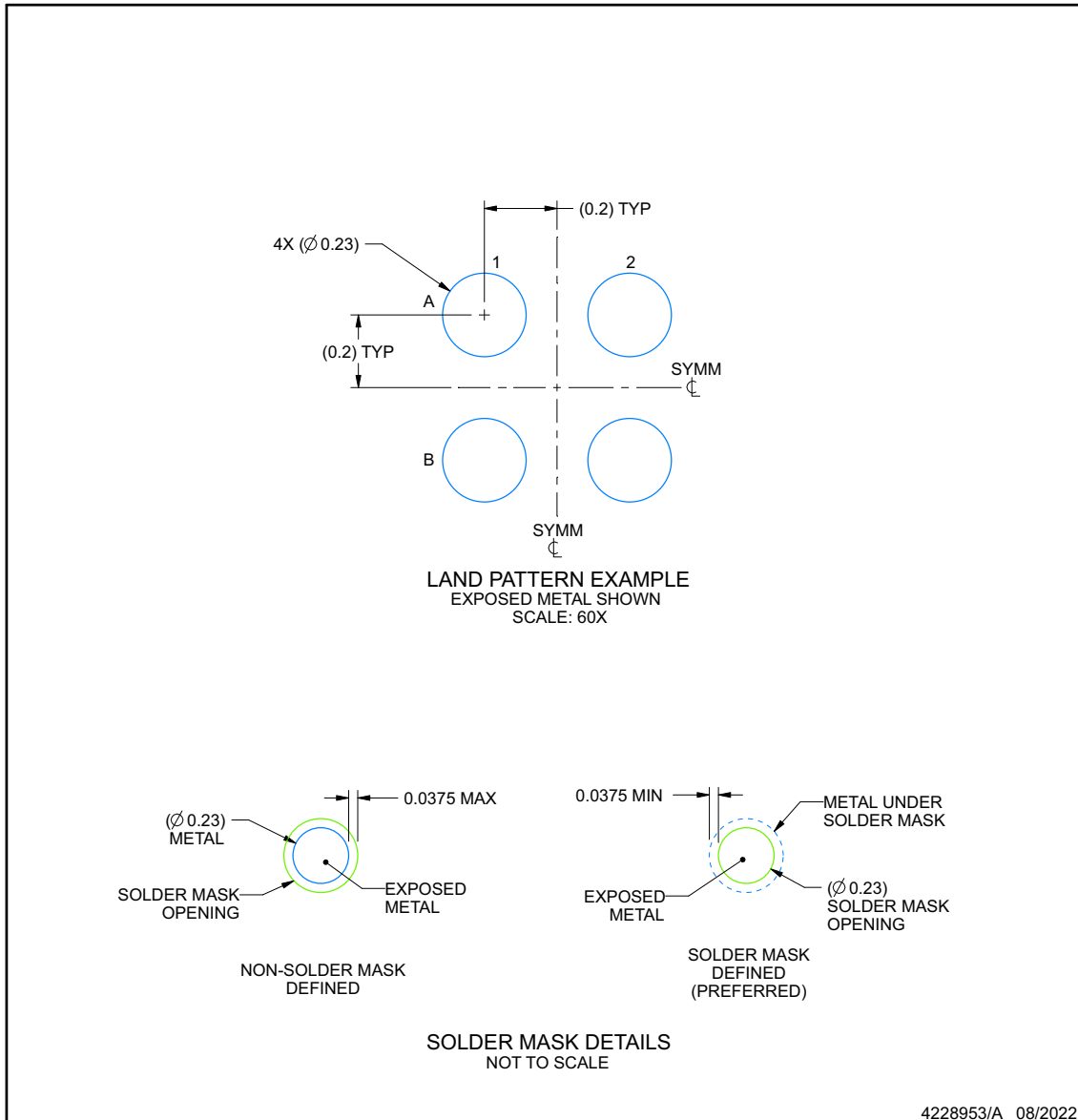
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

YBK0004-C01

DSBGA - 0.31 mm max height

DIE SIZE BALL GRID ARRAY



NOTES: (continued)

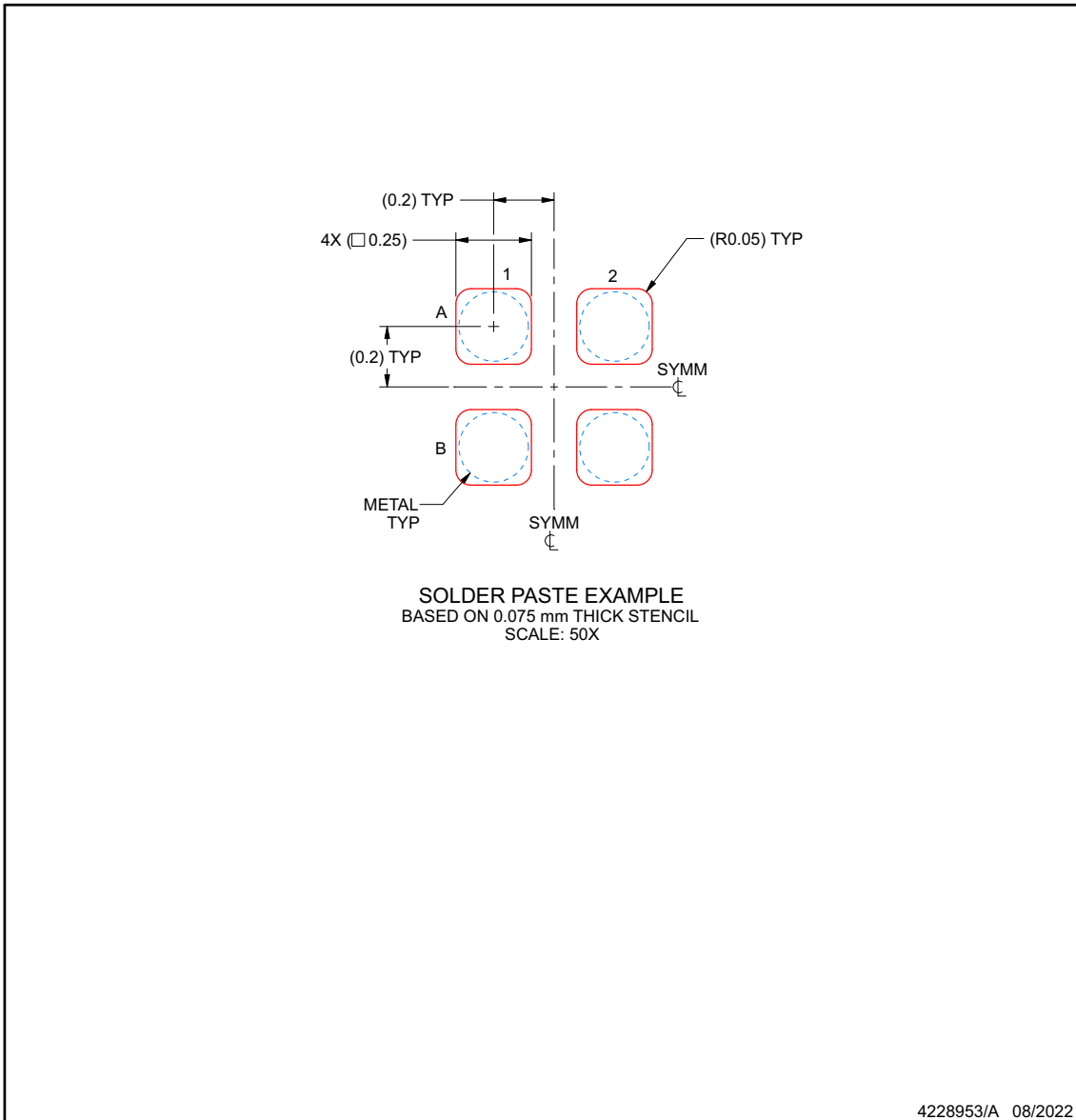
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. See Texas Instruments Literature No. SNVA009 (www.ti.com/lit/snva009).

EXAMPLE STENCIL DESIGN

YBK0004-C01

DSBGA - 0.31 mm max height

DIE SIZE BALL GRID ARRAY



NOTES: (continued)

- 4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TMP144YBKR	ACTIVE	DSBGA	YBK	4	3000	RoHS & Green	SNAGCU	Level-1-260C-UNLIM	-40 to 125	NU	Samples
TMP144YFFR	ACTIVE	DSBGA	YFF	4	3000	RoHS & Green	SNAGCU	Level-1-260C-UNLIM	-40 to 125	C2	Samples
TMP144YFFT	OBSOLETE	DSBGA	YFF	4		TBD	Call TI	Call TI	-40 to 125	C2	
TMP144YMTR	ACTIVE	PICOSTAR	YMT	4	3000	RoHS & Green	CUNIPD	Level-1-260C-UNLIM	-40 to 125		Samples
TMP144YMTT	OBSOLETE	PICOSTAR	YMT	4		TBD	Call TI	Call TI	-40 to 125		

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and

continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMP144YBKR	DSBGA	YBK	4	3000	180.0	8.4	0.86	1.06	0.44	4.0	8.0	Q1
TMP144YFFR	DSBGA	YFF	4	3000	180.0	8.4	0.86	1.06	0.69	4.0	8.0	Q1
TMP144YMTR	PICOSTAR	YMT	4	3000	180.0	8.4	0.87	1.07	0.2	2.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMP144YBKR	DSBGA	YBK	4	3000	182.0	182.0	20.0
TMP144YFFR	DSBGA	YFF	4	3000	182.0	182.0	20.0
TMP144YMTR	PICOSTAR	YMT	4	3000	182.0	182.0	20.0

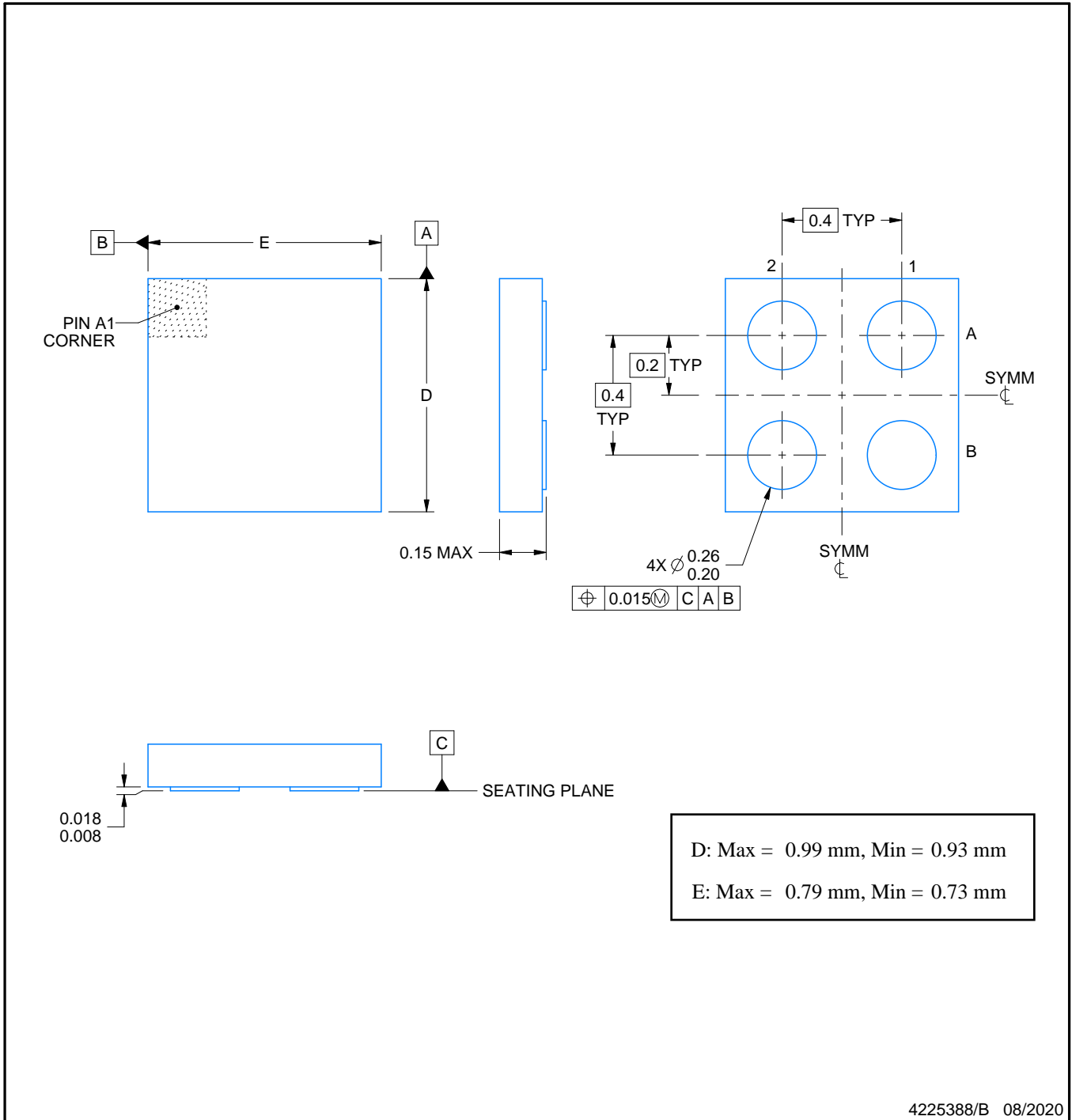
YMT0004



PACKAGE OUTLINE

PicoStar™ - 0.15 mm max height

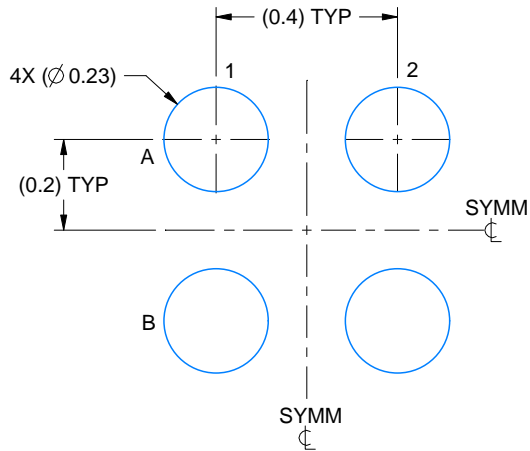
PicoStar



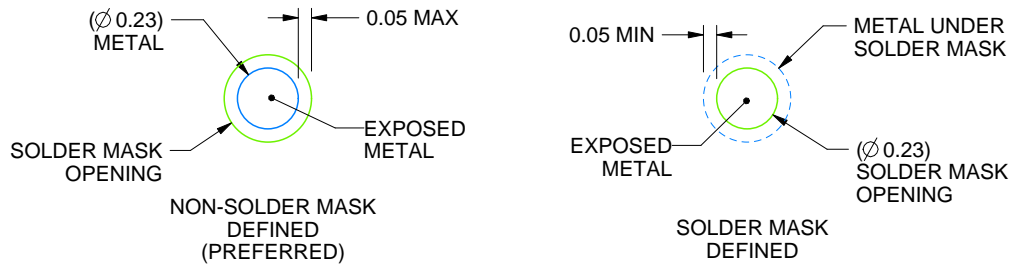
NOTES:

PicoStar is a trademark of Texas Instruments.

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:60X

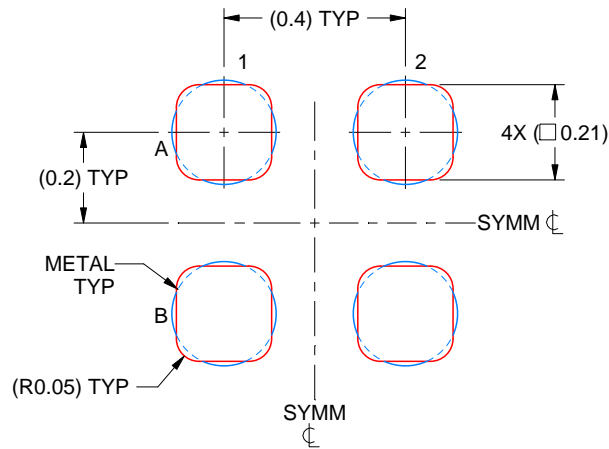


SOLDER MASK DETAILS
NOT TO SCALE

4225388/B 08/2020

NOTES: (continued)

- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slue271).

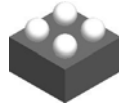


SOLDER PASTE EXAMPLE
BASED ON 0.075 mm THICK STENCIL
SCALE:60X

4225388/B 08/2020

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

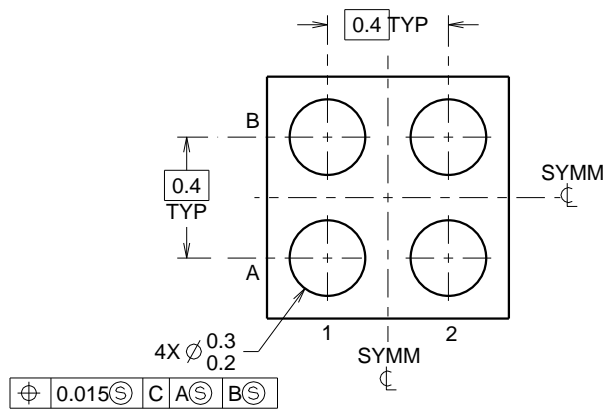
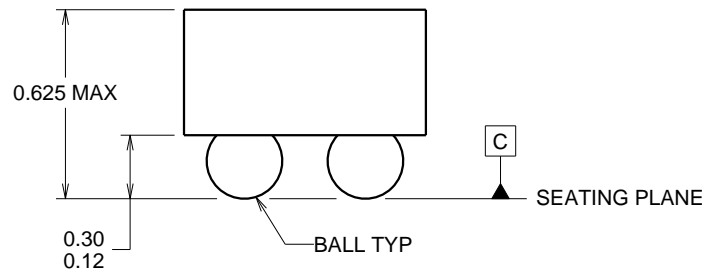
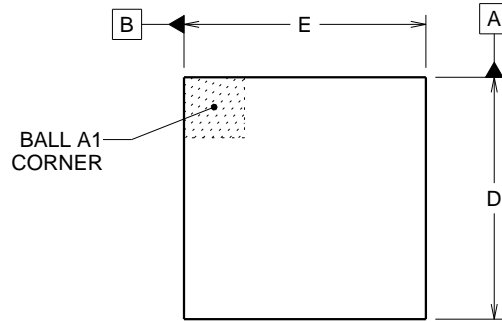


YFF0004

PACKAGE OUTLINE

DSBGA - 0.625 mm max height

DIE SIZE BALL GRID ARRAY



D: Max = 0.99 mm, Min = 0.93 mm
E: Max = 0.79 mm, Min = 0.73 mm

⊕	0.015	Ⓢ	C	A	Ⓢ	B	Ⓢ
---	-------	---	---	---	---	---	---

4219460/A 02/2014

NOTES:

NanoFree Is a trademark of Texas Instruments.

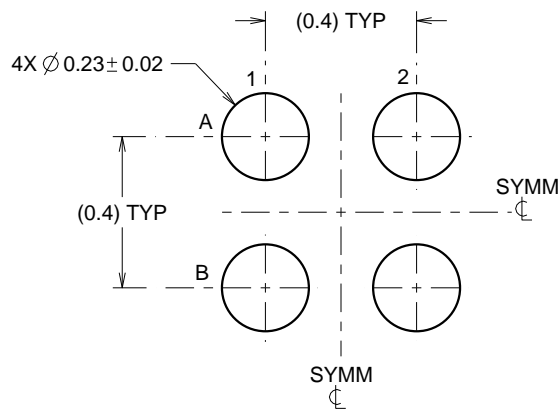
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. NanoFree™ package configuration.

EXAMPLE BOARD LAYOUT

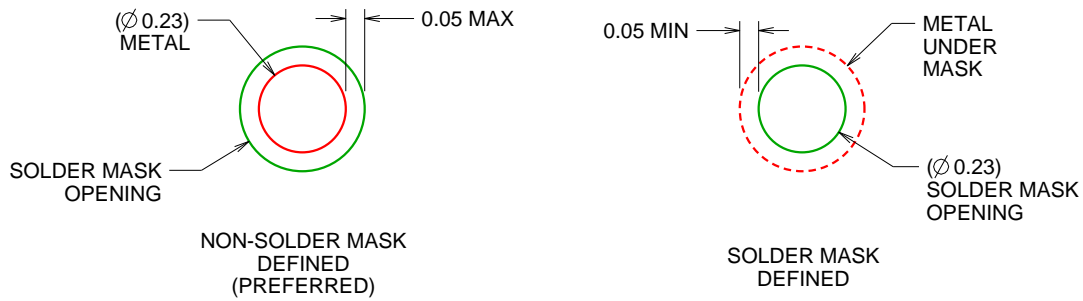
YFF0004

DSBGA - 0.625 mm max height

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE
SCALE:50X



SOLDER MASK DETAILS
NOT TO SCALE

4219460/A 02/2014

NOTES: (continued)

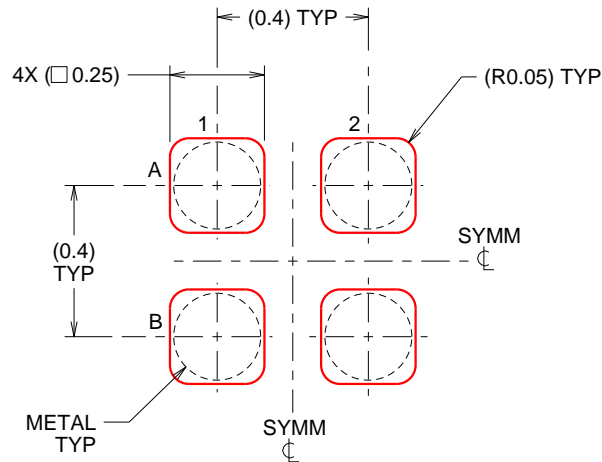
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For more information, see Texas Instruments literature number SBVA017 (www.ti.com/lit/sbva017).

EXAMPLE STENCIL DESIGN

YFF0004

DSBGA - 0.625 mm max height

DIE SIZE BALL GRID ARRAY



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:50X

4219460/A 02/2014

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated