

TPS382x 電圧モニタ、ウォッチドッグ・タイマ付き

1 特長

- 200ms (TPS3823, TPS3824, TPS825, TPS3828) または 25ms (TPS3820) の固定遅延時間を持つパワーオン・リセット・ジェネレータ
- 手動リセット入力 (TPS3820, TPS3823, TPS825, TPS3828)
- アクティブ LOW (TPS3820, TPS3823, TPS3824, TPS825)、アクティブ HIGH (TPS3824 および TPS825)、およびオープン・ドレイン (TPS3828) で利用可能なリセット出力
- 電源電圧監視範囲: 2.5V, 3V, 3.3V, 5V
- ウォッチドッグ・タイマ (TPS3820, TPS3823, TPS3824, TPS3828)
- 消費電流 15 μ A (標準値)
- 5ピン SOT-23 パッケージ
- 温度範囲: -40°C ~ 85°C (TPS3823A-33 の場合 -40°C ~ 125°C)

2 アプリケーション

- DSP、マイクロコントローラ、マイクロプロセッサ
- 産業用機器
- プログラマブル制御
- 車載用システム
- 携帯型およびバッテリー駆動の機器
- インテリジェント機器
- 無線通信システム
- ノート PC およびデスクトップ PC

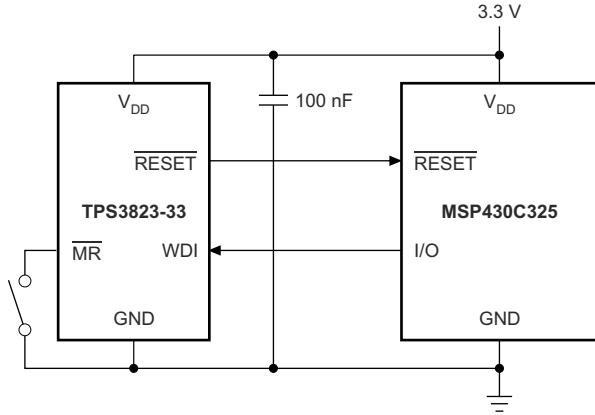
3 概要

TPS382x ファミリの電圧監視 IC は、主に DSP やプロセッサを使用したシステムの初期化および起動タイミングの管理に最適です。電源投入時には、電源電圧 V_{DD} が 1.1V を上回ると \overline{RESET} がアサートされます。その後、この電源電圧監視 IC が V_{DD} を監視し、 V_{DD} がスレッショルド電圧 V_{IT-} を下回っている間は \overline{RESET} をアクティブ LOW に維持します。内蔵のタイマは、システムを確実に正しくリセットさせるため、出力が非アクティブ状態 (HIGH) に戻るのを遅らせます。この遅延時間 t_d は、 V_{DD} がスレッショルド電圧を上回るとスタートします ($V_{IT-} + V_{HYS}$)。電源電圧がスレッショルド電圧 V_{IT-} を下回ると、出力は再びアクティブ (LOW) になります。外付け部品は不要です。このファミリのデバイスはすべて、内部分圧回路により検出スレッショルド電圧 V_{IT-} が固定値になっています。また TPS382x ファミリでは、ウォッチドッグのタイムアウトは、200ms (TPS3820) または 1.6s (TPS3823/4/8) のいずれかを選択できます。

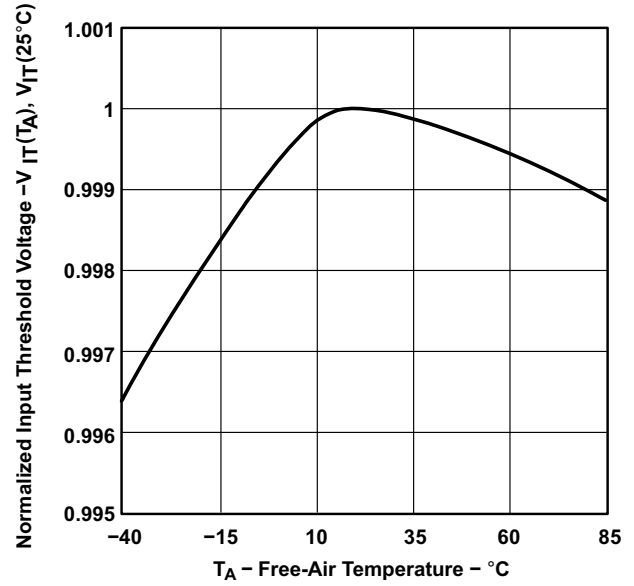
部品番号	パッケージ ⁽¹⁾	本体サイズ (公称)
TPS382x	SOT-23 (5)	2.90mm × 1.60mm

- (1) 利用可能なパッケージについては、このデータシートの末尾にある注文情報を参照してください。





代表的なアプリケーション回路図



正規化した入力スレッショルド電圧と自由通気温度との関係

目次

1 特長.....	1	8.3 機能説明.....	15
2 アプリケーション.....	1	8.4 デバイスの機能モード.....	16
3 概要.....	1	9 アプリケーションと実装.....	17
4 改訂履歴.....	3	9.1 アプリケーション情報.....	17
5 デバイス比較表.....	4	9.2 代表的なアプリケーション.....	17
6 ピン構成と機能.....	5	10 電源に関する推奨事項.....	20
7 仕様.....	6	11 レイアウト.....	21
7.1 絶対最大定格.....	6	11.1 レイアウトのガイドライン.....	21
7.2 ESD 定格.....	6	11.2 レイアウト例.....	21
7.3 推奨動作条件.....	6	12 デバイスおよびドキュメントのサポート.....	22
7.4 熱に関する情報.....	6	12.1 デバイスのサポート.....	22
7.5 電気的特性.....	7	12.2 ドキュメントのサポート.....	22
7.6 電気的特性、TPS3823A-33 のみ.....	8	12.3 Receiving Notification of Documentation Updates.....	22
7.7 タイミング要件.....	8	12.4 サポート・リソース.....	22
7.8 スイッチング特性.....	9	12.5 商標.....	23
7.9 標準的特性.....	10	12.6 Electrostatic Discharge Caution.....	23
8 詳細説明.....	15	12.7 Glossary.....	23
8.1 概要.....	15	13 メカニカル、パッケージ、および注文情報.....	24
8.2 機能ブロック図.....	15		

4 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision M (July 2020) to Revision N (July 2022)	Page
• 文書全体にわたって表、図、相互参照の採番方法を更新.....	1

Changes from Revision L (January 2018) to Revision M (July 2020)	Page
• TPS3823A-33 のみに対する自由気流での動作温度、TA を追加.....	6
• TPS3823A-33 のみの電気的特性の表を追加.....	8
• 図 7-9 ～ 図 7-26 に新しい代表的性能曲線を追加.....	10

5 デバイス比較表

デバイス	RESET	RESET	WDI	MR
TPS3820		プッシュプル	X	X
TPS3823		プッシュプル	X	X
TPS3823A		プッシュプル	X	X
TPS3824	プッシュプル	プッシュプル	X	
TPS3825	プッシュプル	プッシュプル		X
TPS3828		オープンドレイン	X	X

6 ピン構成と機能

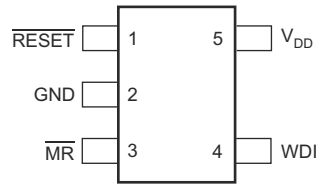


図 6-1. 5 ピン SOT-23 TPS3820、TPS3823、TPS3823A、TPS3828 : DBV パッケージ (上面図)

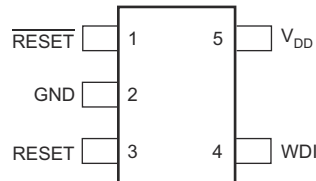


図 6-2. 5 ピン SOT-23 TPS3824 : DBV パッケージ (上面図)

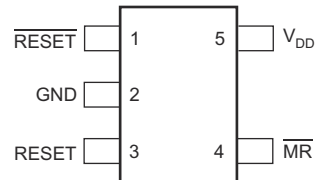


図 6-3. 5 ピン SOT-23 TPS3825 : DBV パッケージ (上面図)

表 6-1. ピン機能

名称	ピン			I/O	説明
	TPS3820、TPS3823、TPS3823A、TPS3828	TPS3824	TPS3825		
GND	2	2	2	—	グラウンド接続
MR	3	—	4	I	マニュアル・リセット入力 LOW にすると、強制的にリセットされます。 $\overline{\text{MR}}$ が LOW の間、および $\overline{\text{MR}}$ が HIGH になった後のタイムアウト期間中、RESET は LOW のまま維持されます。使用しない場合は、未接続のままにするか、または V_{DD} に接続します。
RESET	—	3	3	O	アクティブ HIGH リセット出力。プッシュプルまたはオープン・ドレイン出力段のいずれかです。
RESET	1	1	1	O	アクティブ LOW リセット出力。プッシュプルまたはオープン・ドレイン出力段のいずれかです。
V_{DD}	5	5	5	I	電源電圧。デバイスに電力を供給し、自身の電圧を監視します。
WDI	4	4	—	I	ウォッチドッグ・タイマ入力。WDI がタイムアウト期間よりも長い間 HIGH または LOW のままの場合、リセットがトリガされます。リセットがアサートされるか、WDI が立ち上がりエッジまたは立ち下がりエッジを検出すると、タイマはクリアされます。使用しない場合、リセット・イベントが発生しないように、WDI 接続は高インピーダンスである必要があります。

7 仕様

7.1 絶対最大定格

接合部動作温度範囲内 (特に記述のない限り)^{(1) (2)}

		最小値	最大値	単位
電圧	V _{DD}	-0.3	6	V
	RESET, RESET, MR, WDI	-0.3	(V _{DD} + 0.3)	
電流	最大 LOW 出力、I _{OL}	-5	5	mA
	最大 HIGH 出力、I _{OH}	-5	5	
	出力範囲 (V _O < 0 または V _O > V _{DD})、I _{OK}	-10	10	
連続総消費電力		熱に関する情報参照。		
温度	自由気流での動作温度、T _A	-40	85	°C
	自由気流での動作温度、T _A 、TPS3823A-33 のみ	-40	125	
	保存、T _{stg}	-65	150	

- (1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示しており、このデータシートの「推奨動作条件」に示された値を越える状態で本製品が正常に動作することを暗黙的に示すものではありません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。
- (2) すべての電圧値は、GND を基準としたものです。

7.2 ESD 定格

		値	単位
V _(ESD) 静電気放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠 ⁽¹⁾	±2000	V
	デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠 ⁽²⁾	±500	

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
- (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 制御プロセスで安全な製造が可能であると規定されています。

7.3 推奨動作条件

接合部動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V _{DD}	電源電圧	1.1		5.5	V
V _{IH}	$\overline{\text{MR}}$ および WDI の HIGH レベル入力電圧	0.7 × V _{DD}			V
V _{IL}	LOW レベル入力電圧			0.3 × V _{DD}	V
Δt/ΔV	$\overline{\text{MR}}$ または WDI の入力遷移の立ち上がりおよび立ち下がりレート			100	ns/V
T _A	自由気流での動作温度	-40		85	°C
T _A	自由気流での動作温度、TPS3823A-33 のみ	-40		125	°C

7.4 熱に関する情報

熱評価基準 ⁽¹⁾		TPS382x	単位
		DBV (SOT-23)	
		5 ピン	
R _{θJA}	接合部から周囲までの熱抵抗	209.1	°C/W
R _{θJC(top)}	接合部からケース (上部) までの熱抵抗	72.8	°C/W
R _{θJB}	接合部から基板までの熱抵抗	36.7	°C/W
ψ _{JT}	接合部から上面への熱特性パラメータ	2.1	°C/W

7.4 熱に関する情報 (continued)

	熱評価基準 ⁽¹⁾	TPS382x	単位
		DBV (SOT-23)	
		5ピン	
Ψ_{JB}	接合部から基板への熱特性パラメータ	35.8	°C/W

(1) 従来および新しい熱特性の詳細については、アプリケーション・レポート『[半導体およびICパッケージの熱評価基準](#)』(SPRA953)を参照してください。

接合部温度範囲 -40°C～85°C での動作 (特に記述のない限り)

7.5 電気的特性

パラメータ		テスト条件	最小値	標準値	最大値	単位		
V_{OH}	HIGH レベル出力電圧	TPS382x-25	$V_{DD} = V_{IT-} + 0.2V, I_{OH} = -20\mu A$	$0.8 \times V_{DD}$	$V_{DD} - 1.5V$	V		
		TPS382x-30						
		TPS382x-33						
		TPS382xA-33						
	TPS382x-50	$V_{DD} = V_{IT-} + 0.2V, I_{OH} = -120\mu A$						
	RESET	TPS3824-25	$V_{DD} \geq 1.8V, I_{OH} = -100\mu A$	$0.8 \times V_{DD}$	$V_{DD} - 1.5V$			
		TPS3825-25						
		TPS3824-30						
TPS3825-30								
TPS3824-33	$V_{DD} \geq 1.8V, I_{OH} = -150\mu A$							
TPS3825-33								
TPS3824-50								
TPS3825-50								
V_{OL}	LOW レベル出力電圧	TPS3824-25	$V_{DD} = V_{IT-} + 0.2V, I_{OL} = 1mA$		0.4	V		
		TPS3825-25						
		TPS3824-30						
		TPS3825-30						
	TPS3824-33	$V_{DD} = V_{IT-} + 0.2V, I_{OL} = 1.2mA$						
	TPS3825-33							
	TPS3824-50	$V_{DD} = V_{IT-} + 0.2V, I_{OL} = 3mA$						
	TPS3825-50							
RESET	TPS382x-25	$V_{DD} = V_{IT-} - 0.2V, I_{OL} = 1mA$		0.4				
	TPS382x-30							
	TPS382x-33							
	TPS382xA-33							
TPS382x-50	$V_{DD} = V_{IT-} - 0.2V, I_{OL} = 3mA$							
パワーアップ・リセット電圧 ⁽¹⁾		$V_{DD} \geq 1.1V, I_{OL} = 20\mu A$			0.4	V		
V_{IT-}	立ち下がり入力 スレッシュホールド電圧 ⁽²⁾	TPS382x-25	$T_A = 0^\circ C \sim 85^\circ C$	2.21	2.25	2.30	V	
		TPS382x-30		2.59	2.63	2.69		
		TPS382x-33		2.88	2.93	3		
		TPS382xA-33		4.49	4.55	4.64		
		TPS382x-50		2.20	2.25	2.30		
		TPS382x-25		$T_A = -40^\circ C \sim 85^\circ C$	2.57	2.63		2.69
		TPS382x-30			2.86	2.93		3
		TPS382x-33			4.46	4.55		4.64
TPS382xA-33								
V_{hys}	V_{DD} 入力でのヒステリシス	TPS382x-25		30	50	mV		
		TPS382x-30						
		TPS382x-33						
		TPS382xA-33						
TPS382x-50								
$I_{IH(AV)}$	HIGH レベル平均入力電流	WDI	$WDI = V_{DD}$, 時間平均 (DC = 88%)		120	μA		
$I_{IL(AV)}$	LOW レベル平均入力電流		$WDI = 0.3V, V_{DD} = 5.5V$, 時間平均 (DC = 12%)		-15			

7.5 電気的特性 (continued)

パラメータ		テスト条件		最小値	標準値	最大値	単位
I_{IH}	HIGH レベル入力電流	WDI	$WDI = V_{DD}$		140	190	μA
		MR	$MR = V_{DD} \times 0.7, V_{DD} = 5.5V$		-40	-60	
I_{IL}	LOW レベル入力電流	WDI	$WDI = 0.3V, V_{DD} = 5.5V$		140	190	μA
		MR	$MR = 0.3V, V_{DD} = 5.5V$		-110	-160	
I_{OS}	出力短絡電流 ⁽³⁾	RESET	TPS382x-25	$V_{DD} = V_{IT, max} + 0.2V, V_O = 0V$			μA
			TPS382x-30				
			TPS382x-33 TPS382xA-33				
			TPS382x-50				
I_{DD}	電源電流		WDI、MR、および出力は未接続		15	25	μA
	MR の内部プルアップ抵抗				52		k Ω
C_i	MR、WDI の入力容量		$V_i = 0V \sim 5.5V$		5		pF

- (1) RESET がアクティブ になる最小電源電圧。t_r、V_{DD} ≥ 15 μ s/V
 (2) スレッシュホールド電圧の安定性を最大限に確保するため、バイパス・コンデンサ (セラミック、0.1 μ F) を電源端子の近くに配置する必要があります。
 (3) RESET 短絡電流は、マイクロプロセッサの双方向リセット・ピンによって RESET が LOW に駆動されたときの最大プルアップ電流です。

TPS3823A-33 のみ、接合部温度範囲 -40°C ~ 125°C での動作 (特に記述のない限り)

7.6 電気的特性、TPS3823A-33 のみ

パラメータ		テスト条件		最小値	標準値	最大値	単位
V_{OH}	HIGH レベル出力電圧	RESET	$V_{DD} = V_{IT-} + 0.2V, I_{OH} = -30\mu A$	$0.8 \times V_{DD}$			V
V_{OL}	LOW レベル出力電圧	RESET	$V_{DD} = V_{IT-} - 0.2V, I_{OL} = 1.2mA$			0.45	V
	パワーアップ・リセット電圧 ⁽¹⁾		$V_{DD} \geq 1.1V, I_{OL} = 20\mu A$			0.4	V
V_{IT-}	立ち下がり入力 スレッシュホールド電圧 ⁽²⁾			2.83	2.93	3	V
V_{hys}	V _{DD} 入力でのヒステリシス				30		mV
$I_{IH(AV)}$	HIGH レベル平均入力電流	WDI	$WDI = V_{DD}$, 時間平均 (DC = 88%)		120		μA
$I_{IL(AV)}$	LOW レベル平均入力電流		$WDI = 0.3V, V_{DD} = 5.5V$, 時間平均 (DC = 12%)		-15		
I_{IH}	HIGH レベル入力電流	WDI	$WDI = V_{DD}$		140	190	μA
		MR	$MR = V_{DD} \times 0.7, V_{DD} = 5.5V$		-40	-60	
I_{IL}	LOW レベル入力電流	WDI	$WDI = 0.3V, V_{DD} = 5.5V$		140	190	μA
		MR	$MR = 0.3V, V_{DD} = 5.5V$		-110	-160	
I_{OS}	出力短絡電流 ⁽³⁾	RESET	$V_{DD} = V_{IT, max} + 0.2V, V_O = 0V$			-400	μA
I_{DD}	電源電流		WDI、MR、および出力は未接続		15	25	μA
	MR の内部プルアップ抵抗				52		k Ω
C_i	MR、WDI の入力容量		$V_i = 0V \sim 5.5V$		5		pF

- (1) RESET がアクティブ になる最小電源電圧。t_r、V_{DD} ≥ 15 μ s/V
 (2) スレッシュホールド電圧の安定性を最大限に確保するため、バイパス・コンデンサ (セラミック、0.1 μ F) を電源端子の近くに配置する必要があります。
 (3) RESET 短絡電流は、マイクロプロセッサの双方向リセット・ピンによって RESET が LOW に駆動されたときの最大プルアップ電流です。

7.7 タイミング要件

R_L = 1M Ω , C_L = 50pF, T_J = 25°C (特に記述のない限り)。

			最小値	標準値	最大値	単位
t _w	パルス幅	V _{DD}	$V_{DD} = V_{IT-} + 0.2V, V_{DD} = V_{IT-} - 0.2V$		6	μs
		MR	$V_{DD} \geq V_{IT-} + 0.2V, V_{IL} = 0.3 \times V_{DD}, V_{IH} = 0.7 \times V_{DD}$		1	μs
		WDI	$V_{DD} \geq V_{IT-} + 0.2V, V_{IL} = 0.3 \times V_{DD}, V_{IH} = 0.7 \times V_{DD}$		100	ns

7.8 スイッチング特性

$R_L = 1M\Omega$, $C_L = 50pF$, $T_J = 25^\circ C$ (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位	
t_{out}	ウォッチドッグ・タイムアウト	TPS3820	$V_{DD} \geq V_{IT-} + 0.2V$	112	200	300	ms
		TPS3823/4/8, TPS3823A	図 7-1 を参照	0.9	1.6	2.5	s
t_d	遅延時間	TPS3820	$V_{DD} \geq V_{IT-} + 0.2V$	15	25	37	ms
		TPS3823/4/5/8, TPS3823A	図 7-1 を参照	120	200	300	
t_{PHL}	伝搬 (遅延) 時間、 出力立ち下がり	\overline{MR} から \overline{RESET} までの遅延 (TPS3820/3/5/8, TPS3823A)	$V_{DD} \geq V_{IT-} + 0.2V$, $V_{IL} = 0.3 \times V_{DD}$, $V_{IH} = 0.7 \times V_{DD}$			0.1	μs
		V_{DD} から \overline{RESET} までの遅延	$V_{IL} = V_{IT-} - 0.2V$, $V_{IH} = V_{IT-} + 0.2V$			25	
t_{PLH}	伝搬 (遅延) 時間、 出力立ち上がり	\overline{MR} から \overline{RESET} までの遅延 (TPS3824/5)	$V_{DD} \geq V_{IT-} + 0.2V$, $V_{IL} = 0.3 \times V_{DD}$, $V_{IH} = 0.7 \times V_{DD}$			0.1	μs
		V_{DD} から \overline{RESET} までの遅延 (TPS3824/5)	$V_{IL} = V_{IT-} - 0.2V$, $V_{IH} = V_{IT-} + 0.2V$			25	

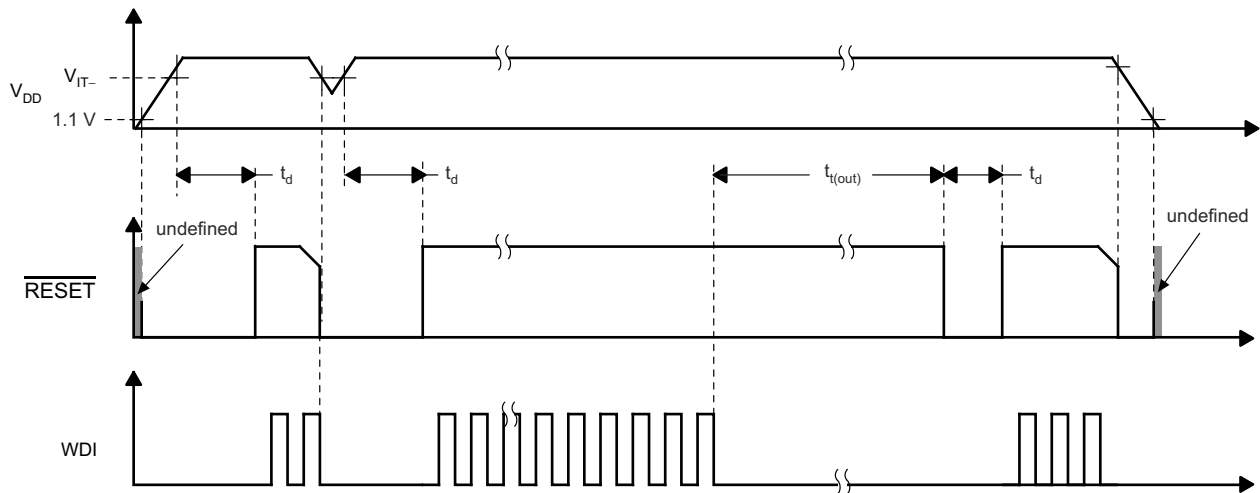
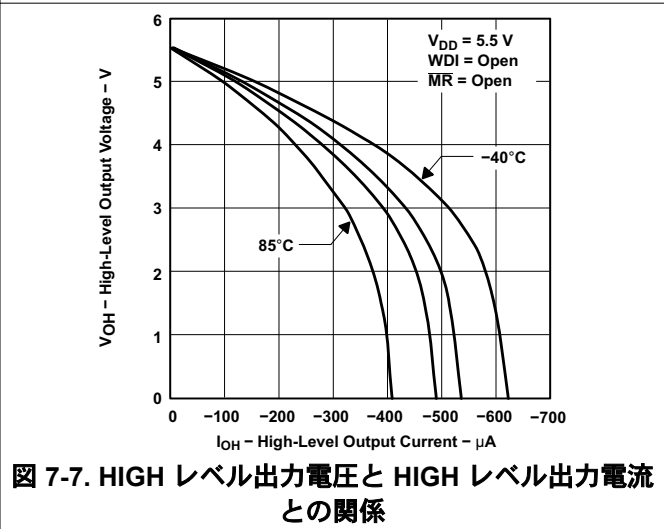
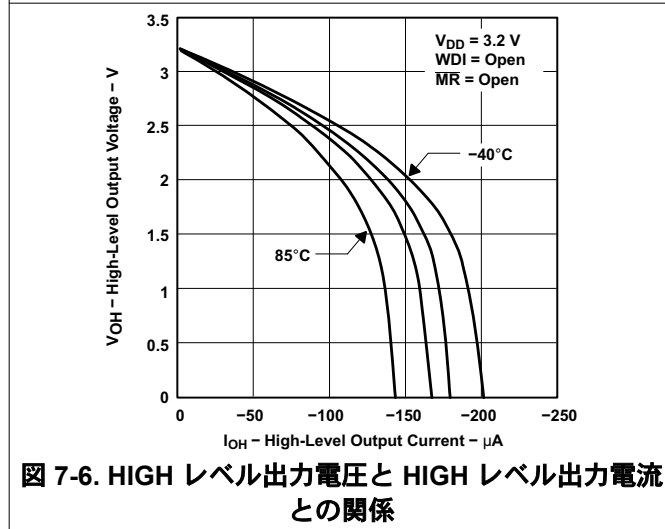
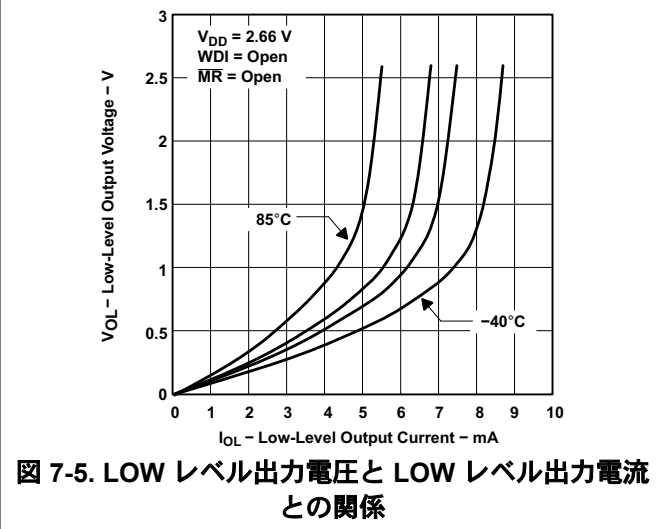
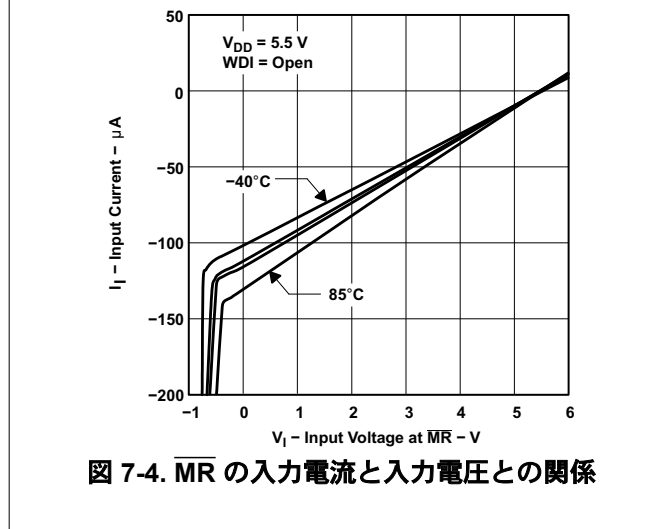
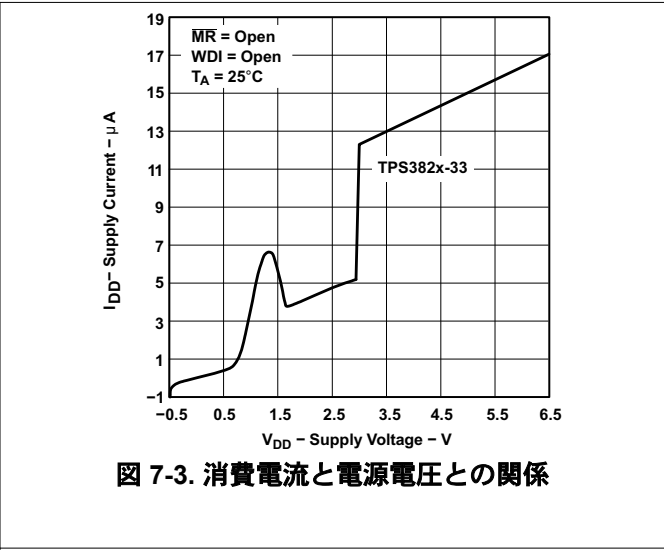
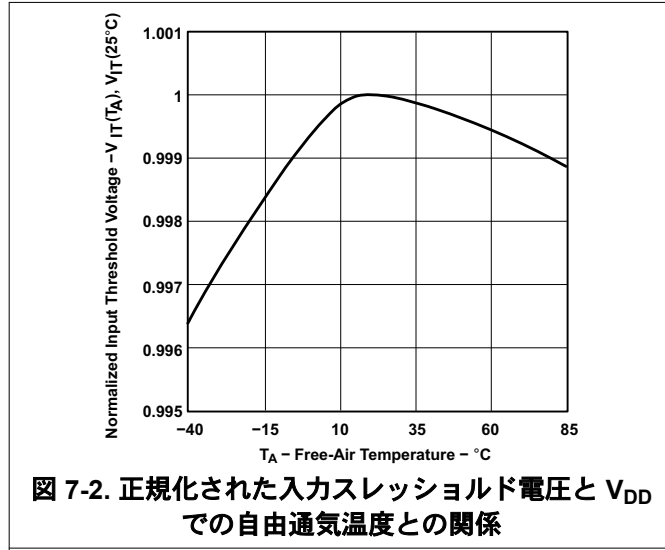


図 7-1. タイミング図

7.9 標準的特性



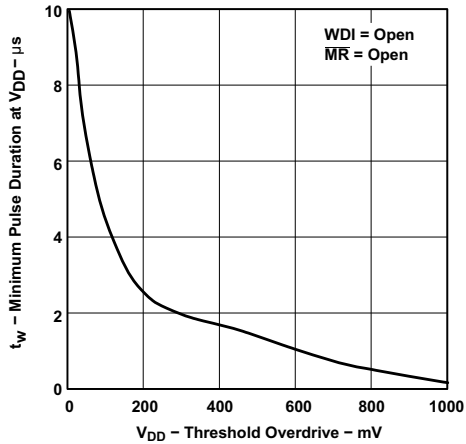


図 7-8. V_{DD} の最小パルス幅と V_{DD} スレッシュホールド・オーバードライブとの関係

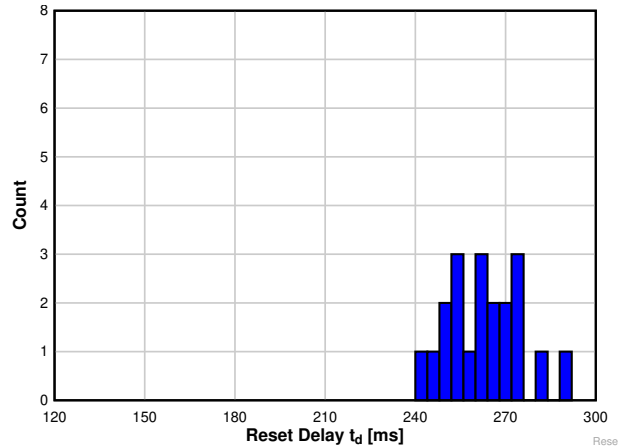


図 7-9. -40°Cでの TPS3823A-33 デバイスのリセット遅延ヒストグラム (ユニット数 = 20)

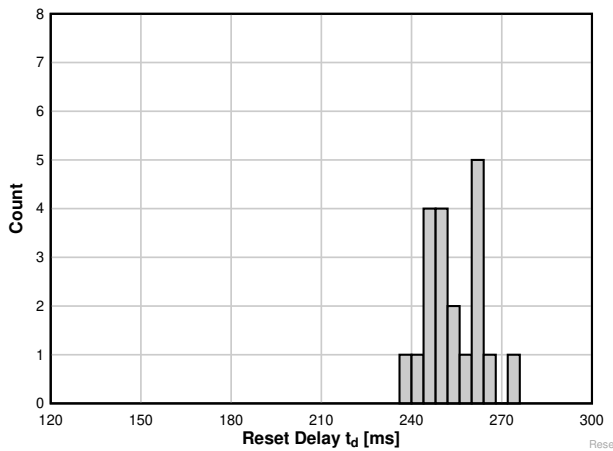


図 7-10. 25°Cでの TPS3823A-33 デバイスのリセット遅延ヒストグラム (ユニット数 = 20)

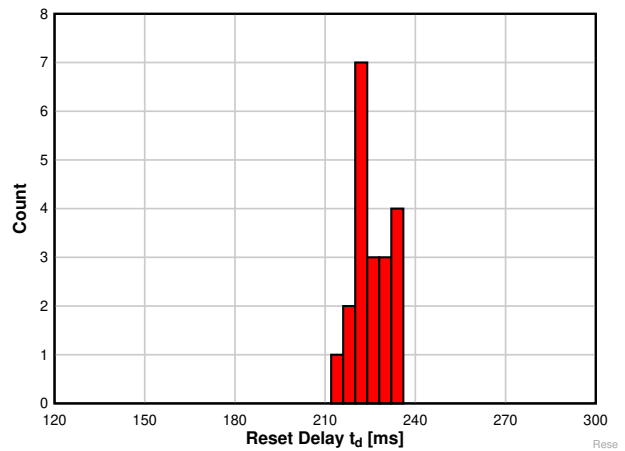


図 7-11. 125°Cでの TPS3823A-33 デバイスのリセット遅延ヒストグラム (ユニット数 = 20)

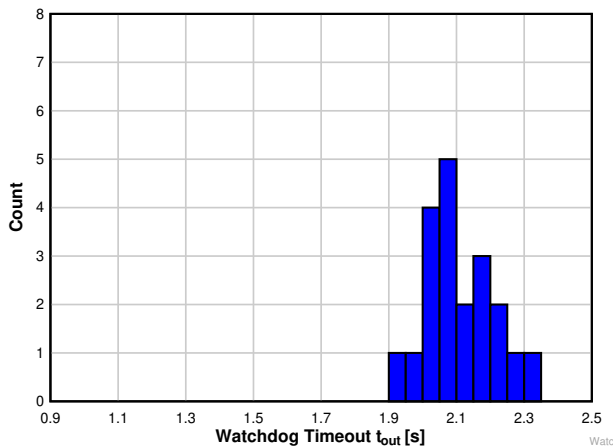


図 7-12. -40°Cでの TPS3823A-33 デバイスのウォッチドッグ・タイムアウト・ヒストグラム (ユニット数 = 20)

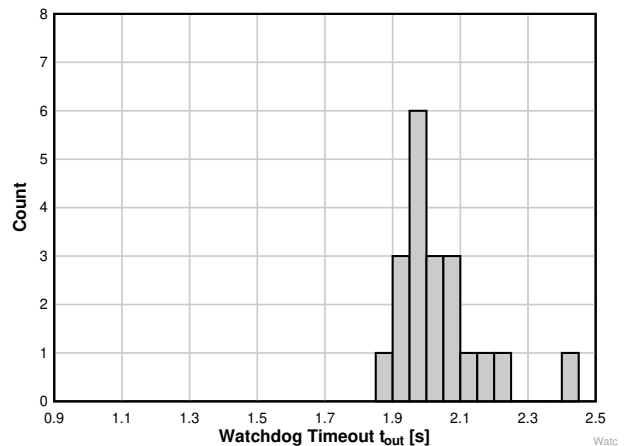


図 7-13. 25°Cでの TPS3823A-33 デバイスのウォッチドッグ・タイムアウト・ヒストグラム (ユニット数 = 20)

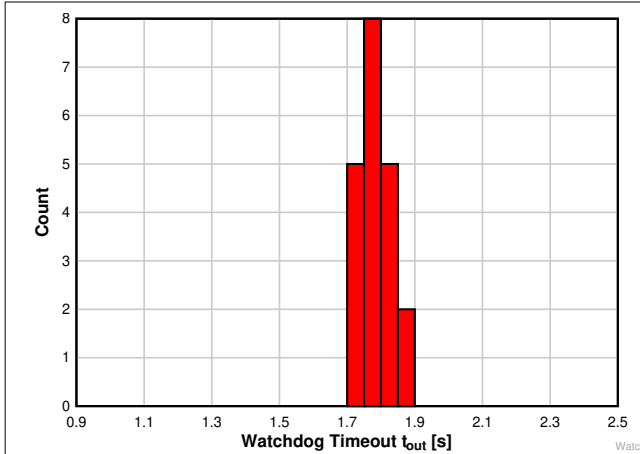


図 7-14. 125°Cでの TPS3823A-33 デバイスのウォッチドッグ・タイムアウト・ヒストグラム (ユニット数 = 20)

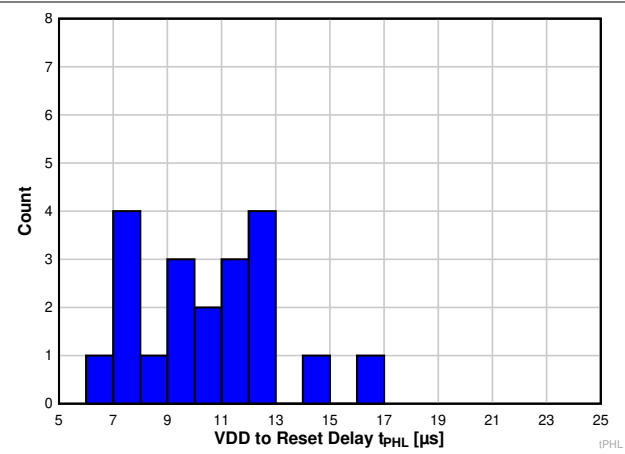


図 7-15. -40°Cでの TPS3823A-33 デバイスの VDD からリセットまでの遅延ヒストグラム (ユニット数 = 20)

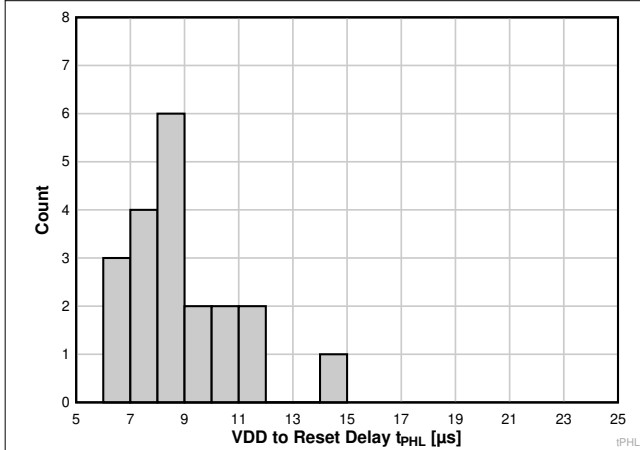


図 7-16. 25°Cでの TPS3823A-33 デバイスの VDD からリセットまでの遅延ヒストグラム (ユニット数 = 20)

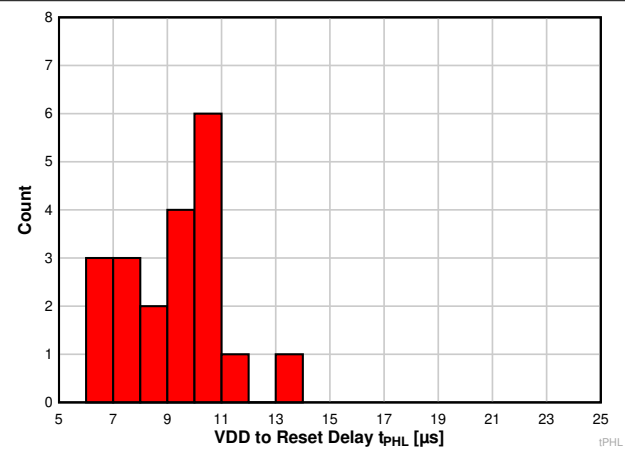


図 7-17. 125°Cでの TPS3823A-33 デバイスの VDD からリセットまでの遅延ヒストグラム (ユニット数 = 20)

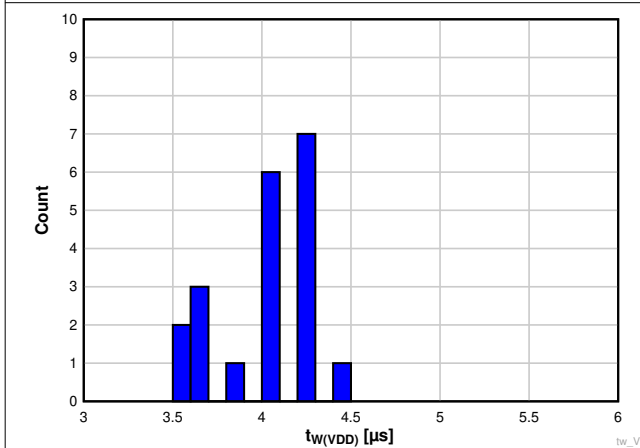


図 7-18. -40°Cでの TPS3823A-33 デバイスの VDD パルス幅ヒストグラム (ユニット数 = 20)

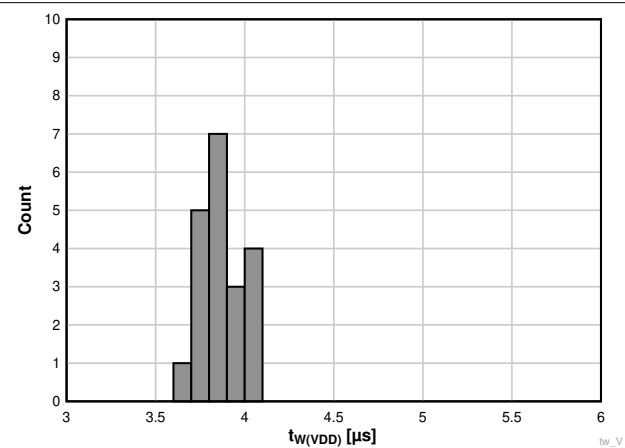


図 7-19. 25°Cでの TPS3823A-33 デバイスの VDD パルス幅ヒストグラム (ユニット数 = 20)

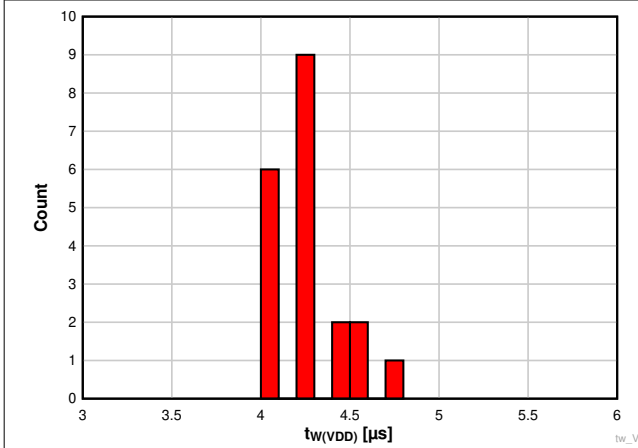


図 7-20. 125°Cでの TPS3823A-33 デバイスの VDD パルス幅ヒストグラム (ユニット数 = 20)

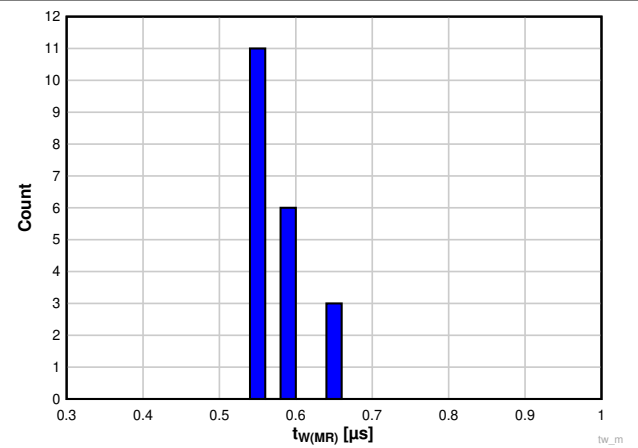


図 7-21. -40°Cでの TPS3823A-33 デバイスのマニュアル・リセット・パルス幅ヒストグラム (ユニット数 = 20)

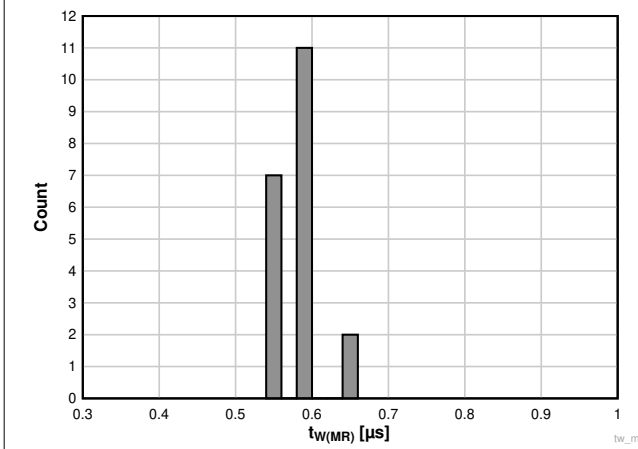


図 7-22. 25°Cでの TPS3823A-33 デバイスのマニュアル・リセット・パルス幅ヒストグラム (ユニット数 = 20)

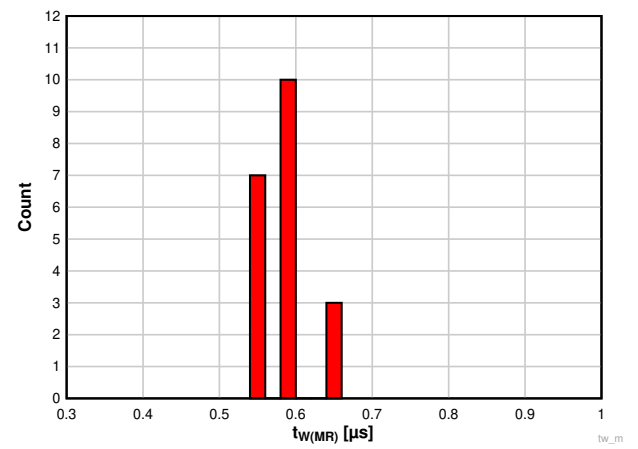


図 7-23. 125°Cでの TPS3823A-33 デバイスのマニュアル・リセット・パルス幅ヒストグラム (ユニット数 = 20)

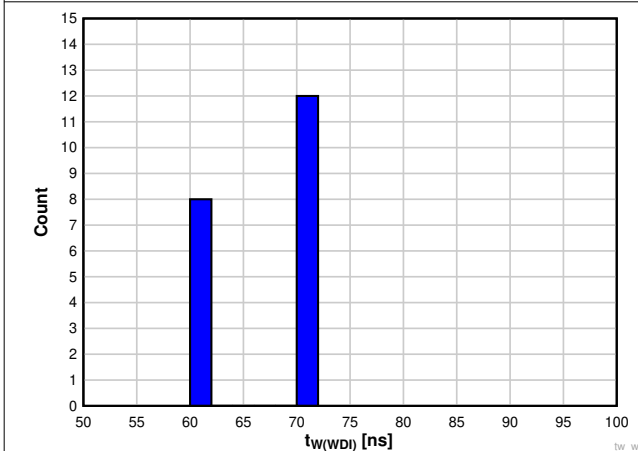


図 7-24. -40°Cでの TPS3823A-33 デバイスの WDI パルス幅ヒストグラム (ユニット数 = 20)

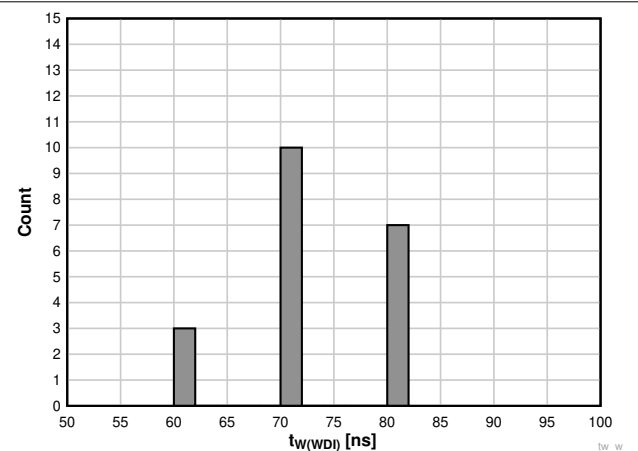


図 7-25. 25°Cでの TPS3823A-33 デバイスの WDI パルス幅ヒストグラム (ユニット数 = 20)

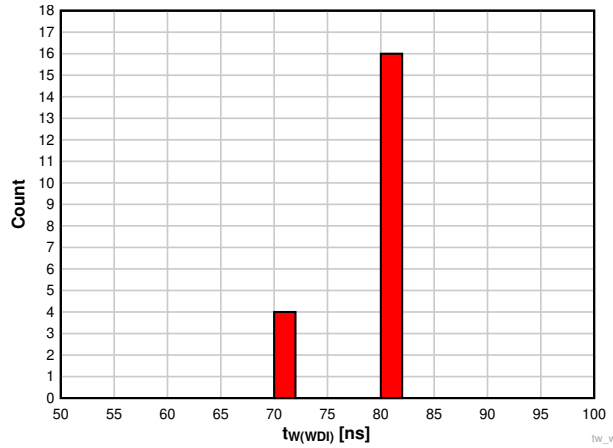


図 7-26. 125°Cでの TPS3823A-33 デバイスの WDI パルス幅ヒストグラム (ユニット数 = 20)

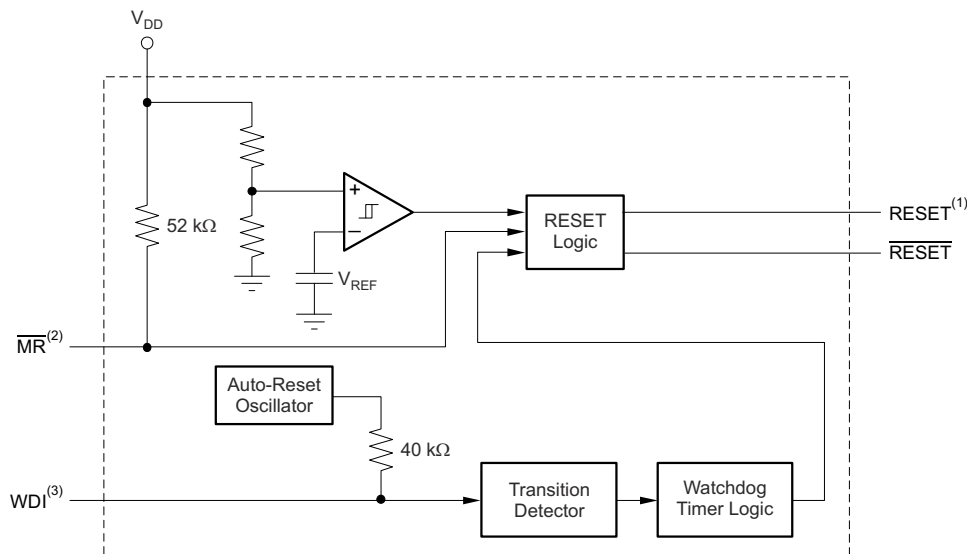
8 詳細説明

8.1 概要

TPS382x ファミリの電圧監視 IC は、回路の初期化およびタイミングの監視を行います。オプションの構成として、アクティブ HIGH およびアクティブ LOW の出力信号を持つデバイス (TPS3824/5)、ウォッチドッグ・タイマを搭載したデバイス (TPS3820/3/4/8)、マニュアル・リセット ($\overline{\text{MR}}$) ピンを搭載したデバイス (TPS3820/3/5/8) があります。 $\overline{\text{RESET}}$ は、電源電圧 V_{DD} が 1.1V を上回るとアサートされます。アクティブ LOW 出力ロジックを備えたデバイスの場合、デバイスは V_{DD} を監視し、 V_{DD} が負のスレッショルド電圧 $V_{\text{IT-}}$ を下回っている間、 $\overline{\text{RESET}}$ を LOW に維持します。アクティブ HIGH 出力ロジックを備えたデバイスの場合、 V_{DD} が $V_{\text{IT-}}$ を下回っている間、 $\overline{\text{RESET}}$ を HIGH に維持します。内蔵のタイマは、システムを確実に正しくリセットさせるため、出力が非アクティブ状態 (HIGH) に戻るのを遅らせます。この遅延時間 t_d は、 V_{DD} がスレッショルド電圧 ($V_{\text{IT-}} + V_{\text{HYS}}$) を上回るとスタートします。電源電圧がスレッショルド電圧 $V_{\text{IT-}}$ を下回ると、出力は再びアクティブ (LOW) になります。このファミリのデバイスはすべて、内部分圧回路により検出スレッショルド電圧 $V_{\text{IT-}}$ が固定値になっています。したがって、外付け部品は不要です。

TPS382x ファミ리는、2.5V、3V、3.3V、5V の電源電圧を監視するように設計されています。これらのデバイスは 5 ピン SOT-23 パッケージで供給され、 $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の温度範囲で動作が規定されています。TPS3823A-33 のみ、 $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ の温度範囲で動作が規定されています。

8.2 機能ブロック図



- A. TPS3824/5
- B. TPS3820/3/5/8
- C. TPS3820/3/4/8

8.3 機能説明

8.3.1 マニュアル・リセット ($\overline{\text{MR}}$)

プロセッサ、ロジック回路、ディスクリット・センサからの外部ロジック信号を $\overline{\text{MR}}$ 入力を使用することにより、 $V_{\text{IT-}}$ に対する V_{DD} の状態、またはウォッチドッグ・タイマの状態に関係なく、リセット信号を強制的に生成できます。 $\overline{\text{MR}}$ が LOW レベルのとき、リセット信号がアクティブになります。

8.3.2 アクティブ HIGH またはアクティブ LOW の出力

すべての TPS382x デバイスにはアクティブ LOW ロジック出力 ($\overline{\text{RESET}}$) があり、TPS3824/5 デバイスにはアクティブ HIGH ロジック出力 (RESET) もあります。

8.3.3 プッシュプルまたはオープンドレイン出力

TPS3828 を除くすべての TPS382x デバイスは、プッシュプル出力を備えています。TPS3828 デバイスは、オープン・ドレイン出力を備えています。

8.3.4 ウォッチドッグ・タイマ (WDI)

TPS3820、TPS3823、TPS3824、TPS3828 デバイスにはウォッチドッグ・タイマがあり、リセット信号の発行を避けるために、WDI 信号を正または負に遷移させて定期的にトリガする必要があります。監視対象のシステムがタイムアウト期間 t_{out} 内にウォッチドッグ回路を再トリガしない場合、 \overline{RESET} は、期間 t_d にわたってアクティブになります。また、このイベントは、ウォッチドッグ・タイマを再初期化します。

ウォッチドッグ・タイマは、WDI ピンをシステムから切断することで無効にできます。WDI ピンが高インピーダンス状態であることを検出すると、TPS3820、TPS3823、TPS3824、または TPS3828 は、 \overline{RESET} がアサートされないようにするため、独自の WDI パルスを生成します。この動作が望ましくない場合は、WDI とグランドの間に $1k\Omega$ の抵抗を接続します。この抵抗により、TPS3820、TPS3823、TPS3824、または TPS3828 は、WDI が高インピーダンス状態でないことを検出できます。

WDI ピンへの入力がアクティブ (HIGH と LOW の間を遷移) であり、TPS3820、TPS3823、TPS3824、または TPS3828 が \overline{RESET} をアサートしているアプリケーションでは、入力電圧が V_{IT-} を超えた後も、 \overline{RESET} は ロジック LOW に固定されたままです。リセット信号がアサートされているときにも、アプリケーションが WDI への入力をアクティブにする必要がある場合は、デバイスの **A** バージョンまたは FET を使用して WDI 信号をデカップリングする必要があります。リセットがアサートされている間に WDI パルスを受信した場合、**A** バージョンはリセット信号をアサート状態にラッチしません。外付け FET は、 \overline{RESET} がアサートされたときに WDI 入力を切断することで WDI 信号をデカップリングします。詳細については、「リセット・イベント中の WDI デカップリング」を参照してください。**A** バージョンのデバイスはこの FET を必要としませんが、実際にはこの FET を備えた回路で動作しています。したがって、**A** バージョン は、**A** 以外のバージョンと下位互換性があります。

8.4 デバイスの機能モード

表 8-1 に、TPS382x デバイスの機能モードを示します。

表 8-1. 機能表

入力		出力	
MR ⁽¹⁾	$V_{DD} > V_{IT}$	RESET	RESET ⁽²⁾
L	0	L	H
L	1	L	H
H	0	L	H
H	1	H	L

(1) TPS3820/3/5/8

(2) TPS3824/5

9 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 アプリケーション情報

TPS382x ファミリのデバイスは、2.5V、3V、3.3V および 5V の固定電源電圧を監視する超小型の監視回路です。TPS382x ファミリーは 1.1V~5.5V で動作します。注文可能なオプションには、プッシュプルまたはオープン・ドレイン出力のバージョン、出力信号にアクティブ HIGH またはアクティブ LOW ロジックを使用するバージョン、マニュアル・リセット・ピン付きのバージョン、ウォッチドッグ・タイマ付きのバージョンがあります。デバイス・ファミリの概要については、「[デバイス比較表](#)」を参照してください。

9.2 代表的なアプリケーション

9.2.1 ウォッチドッグ・タイムアウトおよび 200ms 遅延付きの電源レール監視

TPS3823A は、マイクロコントローラなどのデバイスの電源レールの監視に使用できます。電源ピン (V_{DD}) の電圧が内部スレッショルド電圧 ($V_{IT-} + V_{HYS}$) を上回ると、TPS3823A は下流側のデバイスをイネーブルにします。TPS3823A は、 V_{DD} がスレッショルド電圧からヒステリシス電圧 (V_{IT-}) を引いた値を下回ると、下流側のデバイスをディセーブルにします。また、WDI の立ち上がりまたは立ち下がりによって WDI 入力 が定期的 にトリガされない場合、TPS3823A はリセット信号を発行します。監視対象のシステムがタイムアウト期間 t_{out} 内にウォッチドッグ回路を再トリガしない場合、 \overline{RESET} は、期間 t_d にわたってアクティブになります。

一部のアプリケーションで必要とされるリセット信号は、TPS382x ファミリの大部分が提供している 200ms よりも短いものです。このような場合、TPS3820 は遅延時間がわずか 25ms であるため、適切な選択肢になります。オープン・ドレイン出力が必要な場合は、TPS3823A を TPS3828 に置き換えます (\overline{RESET} が LOW のときに WDI 入力をアクティブにする必要がある場合は、「[リセット・イベント中の WDI デカップリング](#)」を参照)。図 9-1 に代表的なアプリケーションにおける TPS3823A を示します。

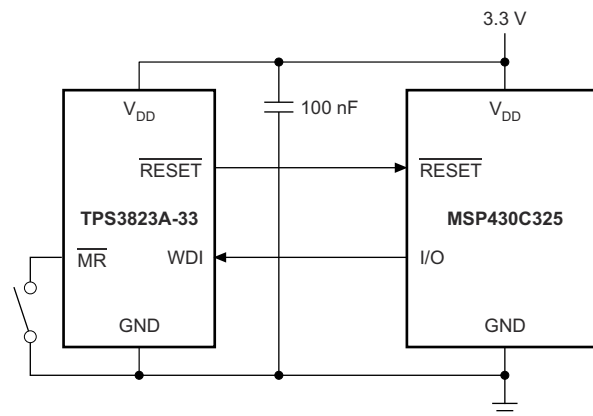


図 9-1. ウォッチドッグ・タイムアウト付きの電源レール監視

9.2.1.1 設計要件

TPS3823A は、ロジック HIGH 信号を使用して MSP430C325 のイネーブル・ピンを駆動し、電源電圧がデバイスの最小動作電圧を上回っていることを示すと同時に、I/O ピンを監視してマイクロコントローラが正常に動作しているかどうかを確認する必要があります。

9.2.1.2 詳細な設計手順

必要な機能の遂行に最適な TPS382x ファミリのバージョンを決定します。

入力電源にノイズが多い場合は、リセット信号が不用意に変化することを防止するために、入力コンデンサを付けてください。

9.2.1.3 アプリケーション曲線

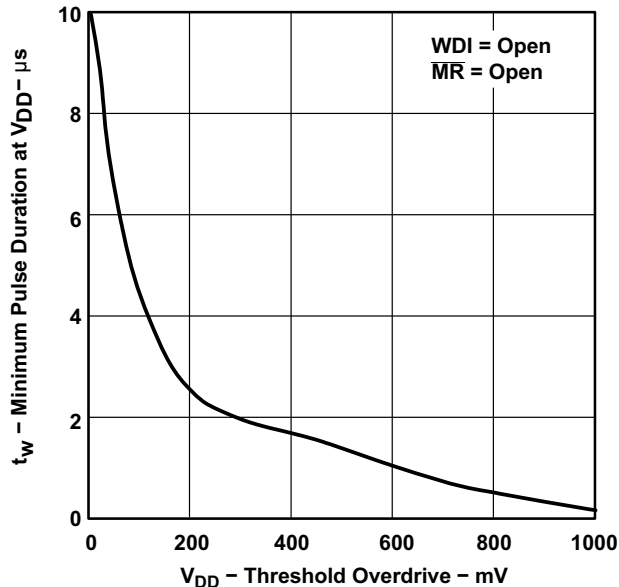


図 9-2. V_{DD} の最小パルス幅と V_{DD} スレッシュホールド・オーバードライブとの関係

9.2.2 リセット・イベント中の WDI デカップリング

リセット信号がアサートされているときに WDI への入力がアクティブであることがアプリケーションで要求され、デバイスの **A** バージョンを使用できない場合に、N チャネル FET を使って WDI をアクティブ信号から分離する方法を 図 9-3 に示します。N チャネル FET が WDI ピンと直列に配置され、FET のゲートは $\overline{\text{RESET}}$ 出力に接続されます。

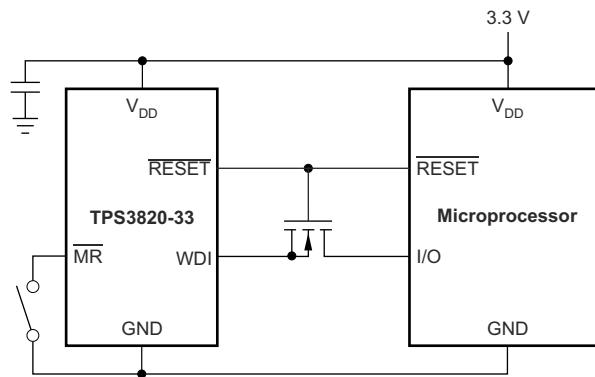


図 9-3. WDI の例

9.2.2.1 設計要件

TPS3820 は、ロジック HIGH 信号を使用してマイクロプロセッサのイネーブル・ピンを駆動し、電源電圧がデバイスの最小動作電圧を上回っていることを示すとともに、I/O ピンを監視してマイクロコントローラが正しく動作しているかどうかを確認する必要があります。目的の動作を実現するには、リセット信号の遅延時間を 10ms より長く 50ms より短くする必要があります。

9.2.2.2 詳細な設計手順

電源電圧の監視に最適な TPS3820 のバージョンを決定します。

入力電源にノイズが多い場合は、リセット信号が不用意に変化することを防止するために、入力コンデンサを付けてください。

9.2.2.3 アプリケーション曲線

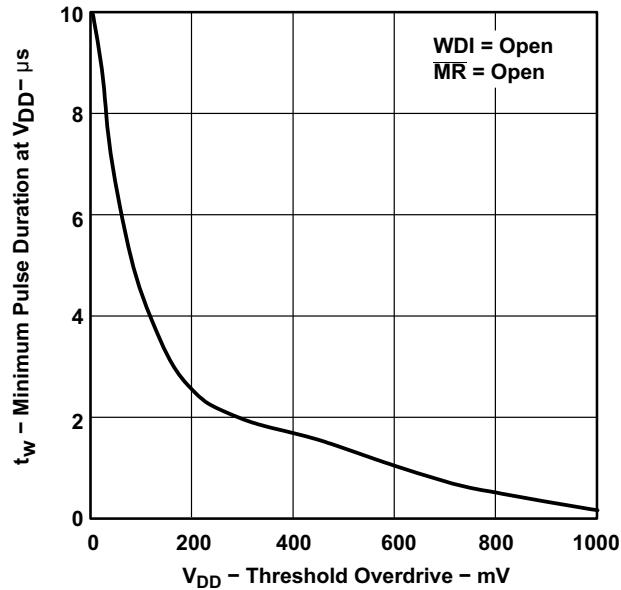


図 9-4. V_{DD} の最小パルス幅と V_{DD} スレッシュホルド・オーバードライブとの関係

10 電源に関する推奨事項

これらのデバイスは、1.1V～5.5V の電圧範囲の入力電源で動作するように設計されています。必須ではありませんが、入力電源のノイズが多い場合は、0.1 μ F のセラミック・コンデンサを V_{DD} ピンの近くに配置するのが良いアナログ設計手法です。

11 レイアウト

11.1 レイアウトのガイドライン

TPS382x ファミリのデバイスで使用するプリント基板 (PCB) のレイアウトについては、以下のガイドラインに従ってください。

- V_{DD} デカップリング・コンデンサ (C_{VDD}) は、デバイスの近くに配置します。
- V_{DD} 電源ノードには、長いトレースを使用しないでください。 V_{DD} コンデンサ (C_{VDD}) は、電源からコンデンサまでの寄生インダクタンスとともに LC タンクを形成し、最大 V_{DD} 電圧を上回るピーク電圧のリングングを発生させる可能性があります。

11.2 レイアウト例

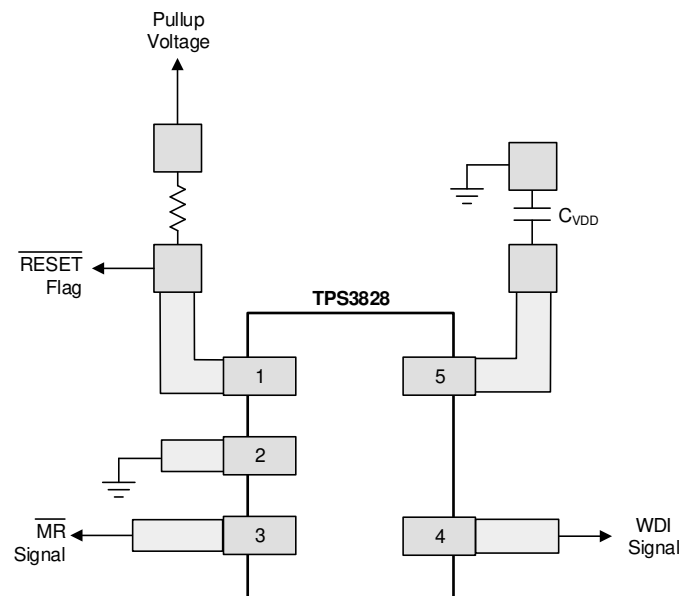


図 11-1. レイアウト例 (DBV パッケージ)

12 デバイスおよびドキュメントのサポート

12.1 デバイスのサポート

12.1.1 開発サポート

12.1.1.1 SPICE モデル

SPICE による回路パフォーマンスのコンピュータ・シミュレーションは、多くの場合、アナログ回路やシステムのパフォーマンスを分析するのに有用です。TPS382x の SPICE モデルは、製品フォルダの「ツールとソフトウェア」から入手できます。

12.1.2 デバイス命名規則

表 12-1. 製品情報

注文用デバイス名 ^{(1) (2) (3)}		スレッシュホールド電圧 ⁽⁴⁾	マーキング
TPS3820-33DBVT	TPS3820-33DBVR	2.93V	PDEI
TPS3820-50DBVT	TPS3820-50DBVR	4.55V	PDDI
TPS3823-25DBVT	TPS3823-25DBVR	2.25V	PAPI
TPS3823-30DBVT	TPS3823-30DBVR	2.63V	PAQI
TPS3823-33DBVT	TPS3823-33DBVR	2.93V	PARI
TPS3823-50DBVT	TPS3823-50DBVR	4.55V	PASI
TPS3824-25DBVT	TPS3824-25DBVR	2.25V	PATI
TPS3824-30DBVT	TPS3824-30DBVR	2.63V	PAUI
TPS3824-33DBVT	TPS3824-33DBVR	2.93V	PAVI
TPS3824-50DBVT	TPS3824-50DBVR	4.55V	PAWI
TPS3825-33DBVT	TPS3825-33DBVR	2.93V	PDGI
TPS3825-50DBVT	TPS3825-50DBVR	4.55V	PDFI
TPS3828-33DBVT	TPS3828-33DBVR	2.93V	PDII
TPS3828-50DBVT	TPS3828-50DBVR	4.55V	PDHI
TPS3823A-33DBVT	TPS3823A-33DBVR	2.93V	PYPI

- (1) 最新のパッケージ情報と発注情報については、このデータシートの末尾にある「付録: パッケージ・オブション」を参照するか、www.ti.com または www.tij.co.jp にある TI の Web サイトを参照してください。
- (2) DBVT パッケージは 1 リールあたり 250 個のテープ・リールによる供給です。
- (3) DBVR パッケージは 1 リールあたり 3000 個のテープ・リールによる供給です。
- (4) これ以外のスレッシュホールド電圧を持つ製品に関しては、TI までお問い合わせください。

12.2 ドキュメントのサポート

12.2.1 関連資料

関連資料については、以下を参照してください。

『TI の電圧監視 IC ファミリーにおけるウォッチドッグ・タイマのディセーブル』(SLVA145)

12.3 Receiving Notification of Documentation Updates

To receive notification of documentation updates, navigate to the device product folder on ti.com. Click on *Subscribe to updates* to register and receive a weekly digest of any product information that has changed. For change details, review the revision history included in any revised document.

12.4 サポート・リソース

TI E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の [使用条件](#) を参照してください。

12.5 商標

TI E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

12.6 Electrostatic Discharge Caution



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

12.7 Glossary

[TI Glossary](#) This glossary lists and explains terms, acronyms, and definitions.

13 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合もあります。本データシートのブラウザ版については、左側のナビゲーションをご覧ください。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TPS3820-33DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PDEI	Samples
TPS3820-33DBVRG4	ACTIVE	SOT-23	DBV	5	3000	TBD	Call TI	Call TI	-40 to 85		Samples
TPS3820-33DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PDEI	
TPS3820-33DBVTG4	NRND	SOT-23	DBV	5	250	TBD	Call TI	Call TI	-40 to 85		
TPS3820-50DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PDDI	Samples
TPS3820-50DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PDDI	
TPS3823-25DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PAPI	Samples
TPS3823-25DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI		PAPI	
TPS3823-30DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PAQI	Samples
TPS3823-30DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI		PAQI	
TPS3823-33DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PARI	Samples
TPS3823-33DBVRG4	ACTIVE	SOT-23	DBV	5	3000	TBD	Call TI	Call TI	-40 to 85		Samples
TPS3823-33DBVTG4	NRND	SOT-23	DBV	5	250	TBD	Call TI	Call TI			
TPS3823-50DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PASI	Samples
TPS3823-50DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI		PASI	
TPS3823-50DBVTG4	NRND	SOT-23	DBV	5	250	TBD	Call TI	Call TI			
TPS3823A-33DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PYPI	Samples
TPS3823A-33DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 125	PYPI	
TPS3824-25DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PATI	Samples
TPS3824-25DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI		PATI	
TPS3824-30DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PAUI	Samples
TPS3824-30DBVRG4	ACTIVE	SOT-23	DBV	5	3000	TBD	Call TI	Call TI	-40 to 85		Samples
TPS3824-30DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI		PAUI	

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TPS3824-33DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PAVI	Samples
TPS3824-33DBVRG4	ACTIVE	SOT-23	DBV	5	3000	TBD	Call TI	Call TI	-40 to 85		Samples
TPS3824-33DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI		PAVI	
TPS3824-50DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PAWI	Samples
TPS3824-50DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI		PAWI	
TPS3825-33DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PDGI	Samples
TPS3825-33DBVRG4	ACTIVE	SOT-23	DBV	5	3000	TBD	Call TI	Call TI	-40 to 85		Samples
TPS3825-33DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PDGI	
TPS3825-33DBVTG4	NRND	SOT-23	DBV	5	250	TBD	Call TI	Call TI	-40 to 85		
TPS3825-50DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PDFI	Samples
TPS3825-50DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PDFI	
TPS3825-50DBVTG4	NRND	SOT-23	DBV	5	250	TBD	Call TI	Call TI	-40 to 85		
TPS3828-33DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PDII	Samples
TPS3828-33DBVRG4	ACTIVE	SOT-23	DBV	5	3000	TBD	Call TI	Call TI	-40 to 85		Samples
TPS3828-33DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PDII	
TPS3828-33DBVTG4	NRND	SOT-23	DBV	5	250	TBD	Call TI	Call TI	-40 to 85		
TPS3828-50DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PDHI	Samples
TPS3828-50DBVRG4	ACTIVE	SOT-23	DBV	5	3000	TBD	Call TI	Call TI	-40 to 85		Samples
TPS3828-50DBVTG4	NRND	SOT-23	DBV	5	250	TBD	Call TI	Call TI	-40 to 85		

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of ≤ 1000 ppm threshold. Antimony trioxide based flame retardants must also meet the ≤ 1000 ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TPS3820, TPS3823, TPS3824, TPS3825, TPS3828 :

- Automotive : [TPS3820-Q1](#), [TPS3823-Q1](#), [TPS3824-Q1](#), [TPS3825-Q1](#), [TPS3828-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION



QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS3820-33DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.3	3.2	1.4	4.0	8.0	Q3
TPS3820-50DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS3820-50DBVR	SOT-23	DBV	5	3000	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3823-25DBVR	SOT-23	DBV	5	3000	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3823-25DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS3823-30DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS3823-33DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS3823-50DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS3823A-33DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.3	3.2	1.4	4.0	8.0	Q3
TPS3824-25DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS3824-25DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3824-30DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3824-30DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS3824-33DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS3824-50DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS3825-33DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.3	3.2	1.4	4.0	8.0	Q3

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS3825-50DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS3825-50DBVR	SOT-23	DBV	5	3000	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS3828-33DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS3828-50DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS3820-33DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS3820-50DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS3820-50DBVR	SOT-23	DBV	5	3000	200.0	183.0	25.0
TPS3823-25DBVR	SOT-23	DBV	5	3000	203.0	203.0	35.0
TPS3823-25DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS3823-30DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS3823-33DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS3823-50DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS3823A-33DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS3824-25DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS3824-25DBVR	SOT-23	DBV	5	3000	200.0	183.0	25.0
TPS3824-30DBVR	SOT-23	DBV	5	3000	200.0	183.0	25.0
TPS3824-30DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS3824-33DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS3824-50DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS3825-33DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS3825-50DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS3825-50DBVR	SOT-23	DBV	5	3000	203.0	203.0	35.0

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS3828-33DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS3828-50DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0

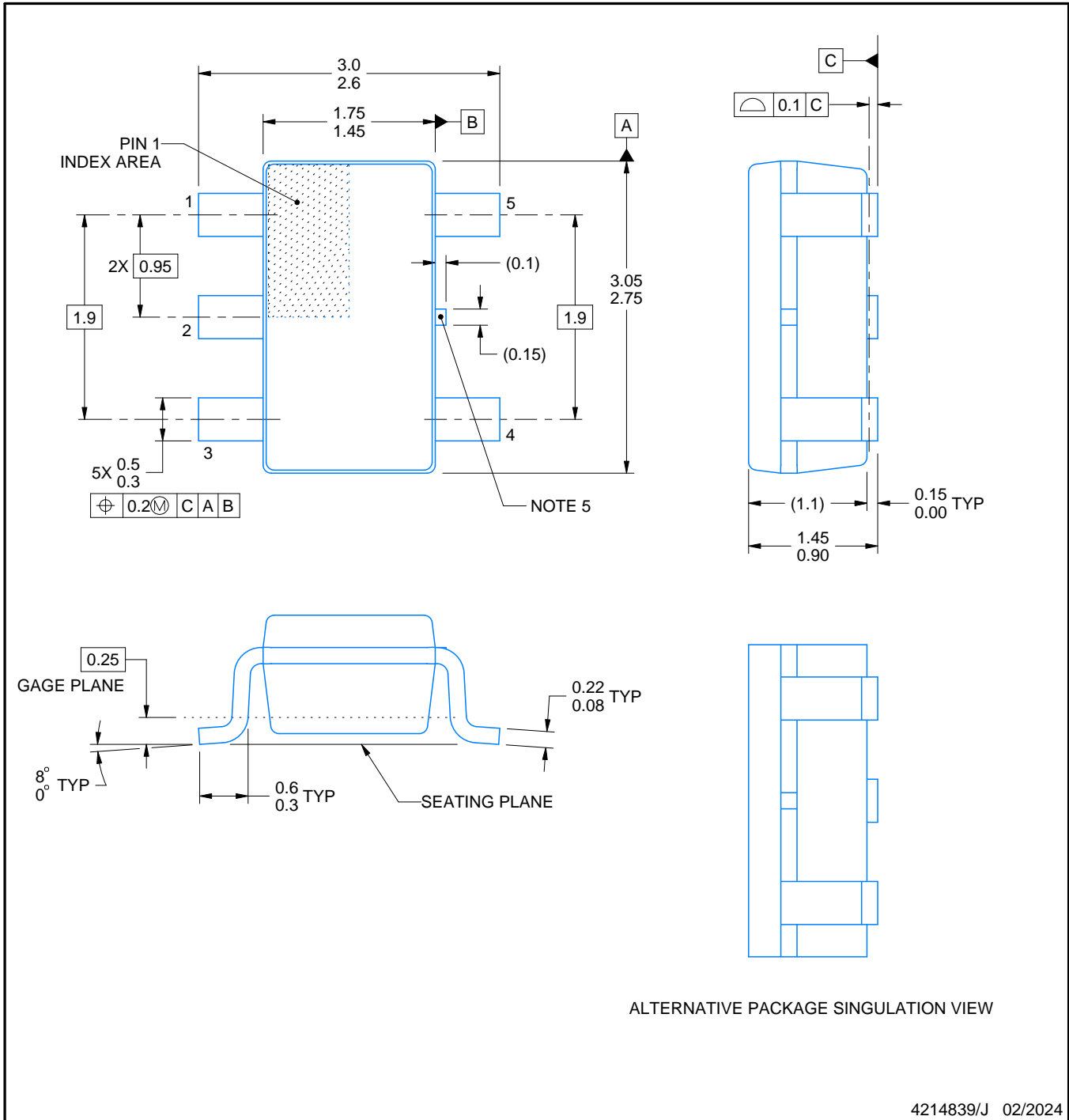
DBV0005A



PACKAGE OUTLINE

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.
5. Support pin may differ or may not be present.

EXAMPLE BOARD LAYOUT

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214839/J 02/2024

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/J 02/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated