

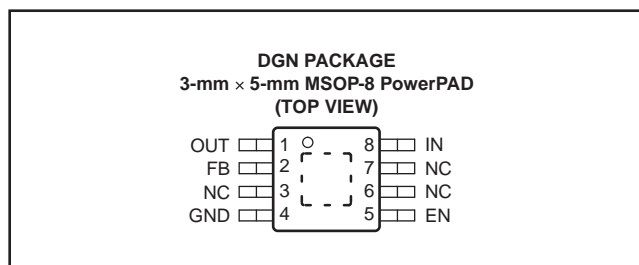
入力電圧28V、50mA、リニア・レギュレータ

特長

- 幅広い入力電圧範囲：7V～28V
- 精度：
 - － 公称：1%
 - － 全入力、全負荷、全温度の範囲に対して：2.5%
- 低静止時自己消費電流：25 μ A
- シャットダウン時自己消費電流：4.1 μ A
- 最大出力電流：50mA
- CMOSロジック・レベル互換のイネーブル・ピン
- 可変出力電圧：1.175V～26V
- セラミック・コンデンサで安定動作：
 - － 入力容量：1 μ F以上
 - － 出力容量：4.7 μ F以上
- ドロップアウト電圧：290mV
- 過電流制限および過熱保護を内蔵
- パッケージ：熱特性の優れたMSOP-8 PowerPAD™ パッケージ
- 動作温度範囲：-40°C～+125°C

アプリケーション

- 高い過渡電圧の生じる産業機器用バスから電源供給されるマイクロプロセッサやマイクロコントローラ
- 産業用自動化機器
- 車載機器
- LED照明



概要

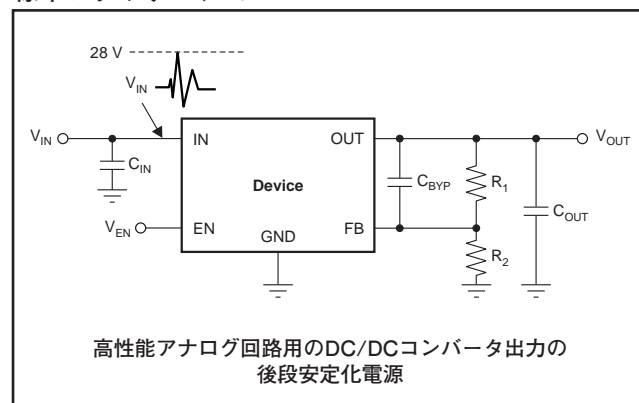
TPS7A42は、熱特性強化パッケージ(MSOP-8)で供給される超高耐電圧のリニア・レギュレータであり、最大28Vの連続した直流または過渡の入力電圧に耐えることができます。

TPS7A42は、4.7 μ F以上の任意の出力容量および1 μ F以上の任意の入力容量（温度変動および公差を考慮した実容量）で安定して動作します。これにより、小型のパッケージ(MSOP-8)に加えて小さな出力コンデンサを使用できるため、デバイスの実装に必要な基板領域は最小限で済みます。また、TPS7A42では、標準CMOSロジックと互換性のあるイネーブル・ピン(EN)を使用して、低消費電流のシャットダウン・モードにする事ができます。

TPS7A42は、障害発生時にシステムを保護するため、過熱シャットダウンおよび過電流制限機能を内蔵しています。MSOP-8パッケージの動作温度範囲は、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ です。

さらに、TPS7A42は、通信および産業機器用アプリケーションで使用される中間電圧レールから低電圧電源を生成するのに最適です。適切にレギュレーションされた電圧レールを提供するだけでなく、非常に高くして高速な過渡電圧にも耐え、レギュレーションを維持できます。これらの機能により幅広いアプリケーションに対して、より単純でコスト効果の高いサージ保護回路を実現できます。

標準アプリケーション



PowerPADは、テキサス・インスツルメンツの商標です。すべて商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



静電気放電対策

これらのデバイスは、限定的なESD(静電破壊)保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

ご発注の手引き⁽¹⁾

製品名	V _{OUT}
TPS7A4201 yyy z	YYYはパッケージ・コードです。 Zはパッケージ数量です。

(1) 最新のパッケージおよびご発注情報については、最新の英文データシートの巻末にある「Package Option Addendum」を参照するか、www.ti.comでデバイスの製品フォルダをご覧ください。

絶対最大定格⁽¹⁾

動作温度範囲内(特に記述のない限り)

		VALUE		単位
		MIN	MAX	
Voltage	IN pin to GND pin	-0.3	+30	V
	OUT pin to GND pin	-0.3	+30	V
	OUT pin to IN pin	-30	+0.3	V
	FB pin to GND pin	-0.3	+2	V
	FB pin to IN pin	-30	+0.3	V
	EN pin to IN pin	-30	0.3	
	EN pin to GND pin	-0.3	+30	V
Current	Peak output	Internally limited		
Temperature	Operating virtual junction, T _J	-40	+125	°C
	Storage, T _{stg}	-65	+150	°C
Electrostatic discharge rating	Human body model (HBM)	2.5		kV
	Charged device model (CDM)	500		V

(1) 絶対最大定格以上のストレスは、製品に恒久的・致命的なダメージを与えることがあります。これはストレスの定格のみについて示しており、このデータシートに示された値を越える状態での本製品の機能動作を意味するものではありません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

熱特性について

THERMAL METRIC ⁽¹⁾		TPS7A42	単位
		DGN (MSOP)	
		8 PINS	
θ _{JA}	Junction-to-ambient thermal resistance	66.7	°C/W
θ _{JC(top)}	Junction-to-case(top) thermal resistance	54.1	
θ _{JB}	Junction-to-board thermal resistance	38.1	
ψ _{JT}	Junction-to-top characterization parameter	2.0	
ψ _{JB}	Junction-to-board characterization parameter	37.8	
θ _{JC(bottom)}	Junction-to-case(bottom) thermal resistance	15.5	

(1) 従来の熱特性パラメータと新しい熱特性パラメータの詳細については、アプリケーション・レポート「IC Package Thermal Metrics」(SPRA953)を参照してください。

許容損失

BOARD	PACKAGE	R _{θJA}	R _{θJC}	DERATING FACTOR ABOVE T _A = +25°C	T _A ≤ +25°C POWER RATING	T _A = +70°C POWER RATING	T _A = +85°C POWER RATING
High-K ⁽¹⁾	DGN	55.9°C/W	8.47°C/W	16.6mW/°C	1.83W	1.08W	0.833W

(1) このデータを得るために使用したJEDEC High-K(2s2p)基板設計は、3インチ × 3インチの多層基板で、内部に2オンスの電源およびグランド・プレーンを持ち、基板の上面および底面に2オンスの銅パターンを形成しています。

電気的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $V_{IN} = V_{OUT(NOM)} + 2.0\text{V}$ または $V_{IN} = 7.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 100\mu\text{A}$ 、 $C_{IN} = 1\mu\text{F}$ 、 $C_{OUT} = 4.7\mu\text{F}$ 、FBをOUTに接続(特に記述のない限り)

パラメータ	テスト条件	TPS7A42			単位		
		MIN	TYP	MAX			
V_{IN} Input voltage range		7.0		28.0	V		
V_{REF} Internal reference	$T_J = +25^{\circ}\text{C}$, $V_{FB} = V_{REF}$, $V_{IN} = 9\text{V}$, $I_{OUT} = 25\text{mA}$	1.161	1.173	1.185	V		
V_{OUT}	Output voltage range ⁽¹⁾	$V_{IN} \geq V_{OUT(NOM)} + 2.0\text{V}$			26	V	
	Nominal accuracy	$T_J = +25^{\circ}\text{C}$, $V_{IN} = 9\text{V}$, $I_{OUT} = 25\text{mA}$			-1.0	+1.0	% V_{OUT}
	Overall accuracy	$V_{OUT(NOM)} + 2.0\text{V} \leq V_{IN} \leq 24\text{V}$ ⁽²⁾ $100\mu\text{A} \leq I_{OUT} \leq 50\text{mA}$			-2.5	+2.5	% V_{OUT}
$\Delta V_{O(\Delta VI)}$ Line regulation	$7\text{V} \leq V_{IN} \leq 28\text{V}$				0.03	% V_{OUT}	
$\Delta V_{O(\Delta VL)}$ Load regulation	$100\mu\text{A} \leq I_{OUT} \leq 50\text{mA}$				0.31	% V_{OUT}	
V_{DO} Dropout voltage	$V_{IN} = 17\text{V}$, $V_{OUT(NOM)} = 18\text{V}$, $I_{OUT} = 20\text{mA}$				290	mV	
	$V_{IN} = 17\text{V}$, $V_{OUT(NOM)} = 18\text{V}$, $I_{OUT} = 50\text{mA}$				0.78	1.3	V
I_{LIM} Current limit	$V_{OUT} = 90\% V_{OUT(NOM)}$, $V_{IN} = 7.0\text{V}$, $T_J \leq +85^{\circ}\text{C}$	51	117	200		mA	
	$V_{OUT} = 90\% V_{OUT(NOM)}$, $V_{IN} = 9.0\text{V}$	51	128	200		mA	
I_{GND} Ground current	$7\text{V} \leq V_{IN} \leq 28\text{V}$, $I_{OUT} = 0\text{mA}$				25	65	μA
	$I_{OUT} = 50\text{mA}$				25		μA
I_{SHDN} Shutdown supply current	$V_{EN} = +0.4\text{V}$				4.1	20	μA
I_{FB} Feedback current ⁽³⁾		-0.1	0.01	0.1		μA	
I_{EN} Enable current	$7\text{V} \leq V_{IN} \leq 28\text{V}$, $V_{IN} = V_{EN}$				0.02	1.0	μA
V_{EN_HI} Enable high-level voltage					1.5	V_{IN}	V
V_{EN_LO} Enable low-level voltage					0	0.4	V
V_{NOISE} Output noise voltage	$V_{IN} = 12\text{V}$, $V_{OUT(NOM)} = V_{REF}$, $C_{OUT} = 10\mu\text{F}$, $BW = 10\text{Hz to } 100\text{kHz}$				58		μV_{RMS}
	$V_{IN} = 12\text{V}$, $V_{OUT(NOM)} = 5\text{V}$, $C_{OUT} = 10\mu\text{F}$, C_{BYP} ⁽⁴⁾ = 10nF , $BW = 10\text{Hz to } 100\text{kHz}$				73		μV_{RMS}
PSRR Power-supply rejection ratio	$V_{IN} = 12\text{V}$, $V_{OUT(NOM)} = 5\text{V}$, $C_{OUT} = 10\mu\text{F}$, C_{BYP} ⁽⁴⁾ = 10nF , $f = 100\text{Hz}$				65		dB
T_{SD} Thermal shutdown temperature	Shutdown, temperature increasing				+170		$^{\circ}\text{C}$
	Reset, temperature decreasing				+150		$^{\circ}\text{C}$
T_J Operating junction temperature range					-40	+125	$^{\circ}\text{C}$

(1) 無負荷状態での安定性を確保するため、帰還抵抗回路に $10\mu\text{A}$ 以上の電流を流す必要があります。

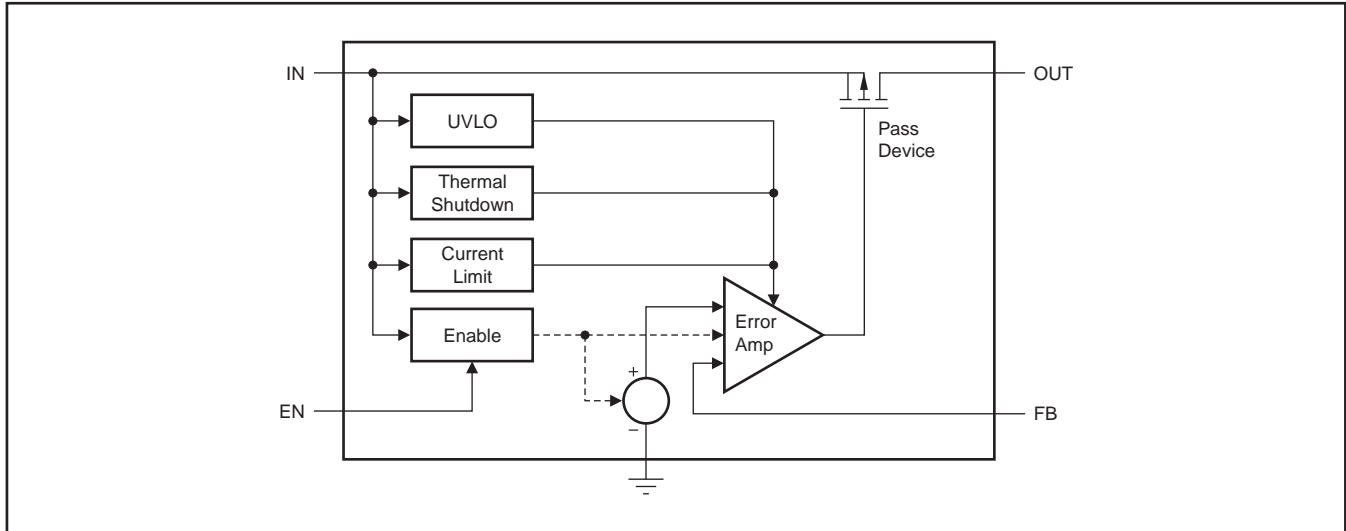
(2) パッケージ許容損失の制限により、全負荷時の最大入力電圧は 24V に制限されます($P = (V_{IN} - V_{OUT}) \times I_{OUT} = (24\text{V} - V_{REF}) \times 50\text{mA} = 1.14\text{W}$)。損失電力がパッケージおよび外部ヒートシンク(使用している場合)の熱的制限範囲内であれば、デバイスはより高い入力電圧で最大 50mA の電流を供給することも可能です。

(3) $I_{FB} > 0$ はデバイスから外部へと流れます。

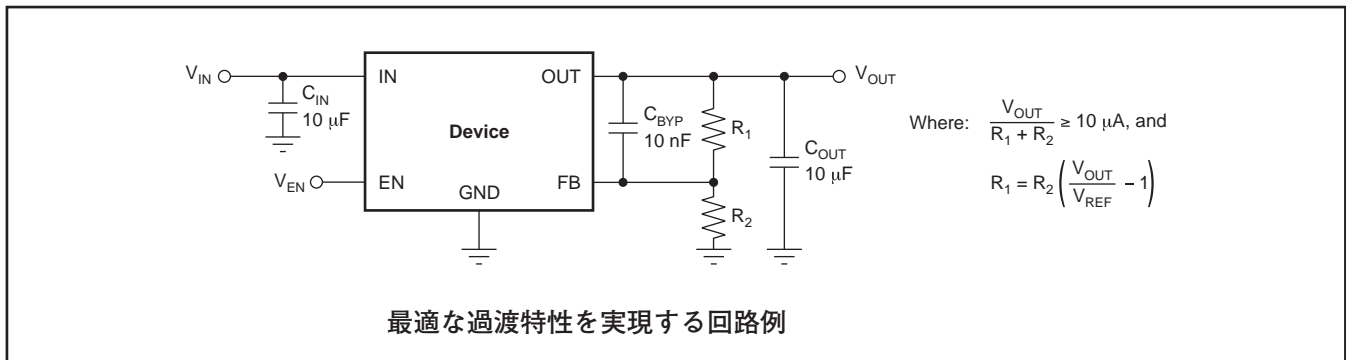
(4) C_{BYP} は、FBピンとOUTピンの間に接続されるバイパス・コンデンサを示しています。

製品情報

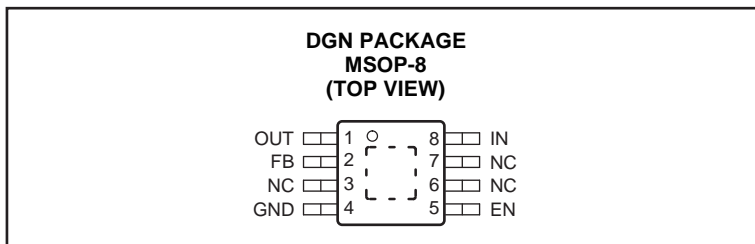
機能ブロック図



標準アプリケーション回路



ピン構成



ピン説明

TPS7A42		説明
名前	番号	
EN	5	このピンは、レギュレータをオンまたはオフにします。 $V_{EN} \geq V_{EN_HI}$ の場合、レギュレータはイネーブルです。 $V_{EN} \leq V_{EN_LO}$ の場合、レギュレータはディスエーブルです。 未使用時は、ENピンをINに接続できます。常に $V_{EN} \leq V_{IN}$ となるようにしてください。
FB	2	このピンは、制御ループ誤差増幅器への入力です。デバイスの出力電圧を設定するために使用されます。
GND	4	グラウンド
IN	8	入力電源
NC	3, 6, 7	内部接続なし。このピンは、オープンにするか、またはGNDに接続する必要があります。
OUT	1	レギュレータ出力。安定性確保のため、このピンとグラウンドの間に4.7μF以上のコンデンサを接続する必要があります。
PowerPAD		熱特性を強化するため、プリント基板(PCB)に半田付けしてください。 注：PowerPADは、内部でGNDに接続されています。 フローティングにすることも可能ですが、PowerPADはGNDプレーンに接続することを強く推奨します。

標準的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $V_{IN} = V_{OUT(NOM)} + 2.0\text{V}$ または $V_{IN} = 9.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 100\mu\text{A}$ 、 $C_{IN} = 1\mu\text{F}$ 、 $C_{OUT} = 4.7\mu\text{F}$ 、FBピンをOUTに接続 (特に記述のない限り)

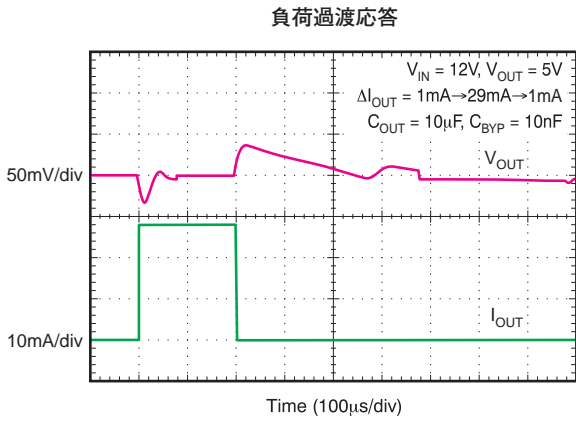


図 1

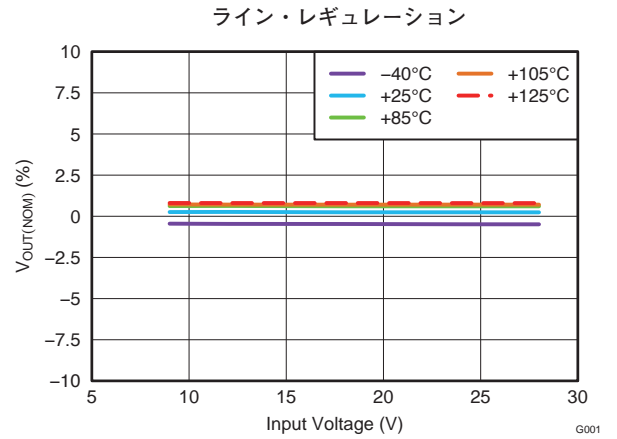


図 2

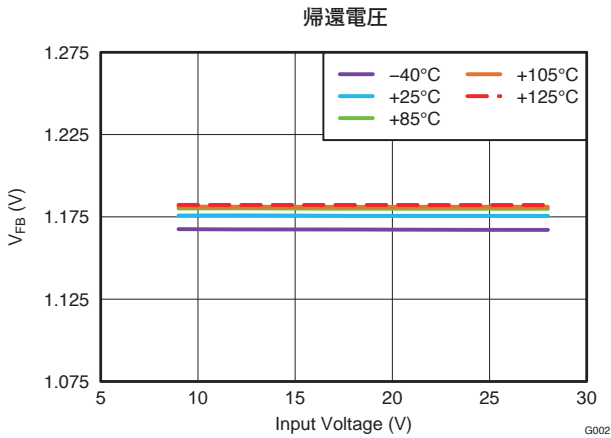


図 3

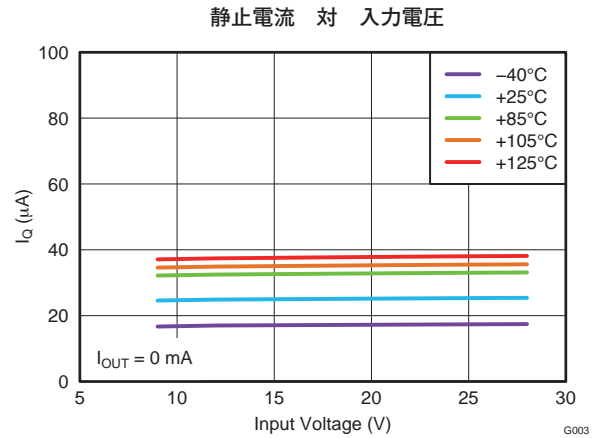


図 4

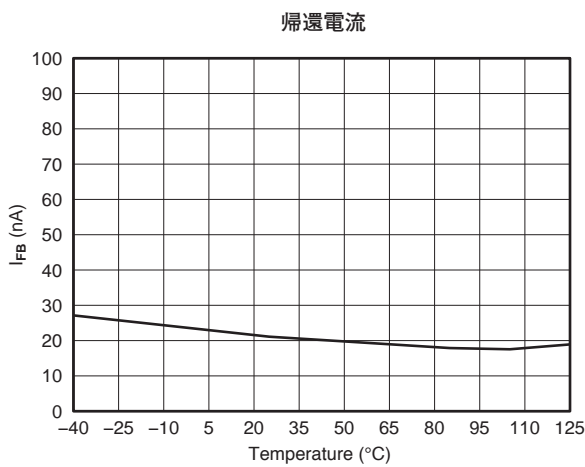


図 5

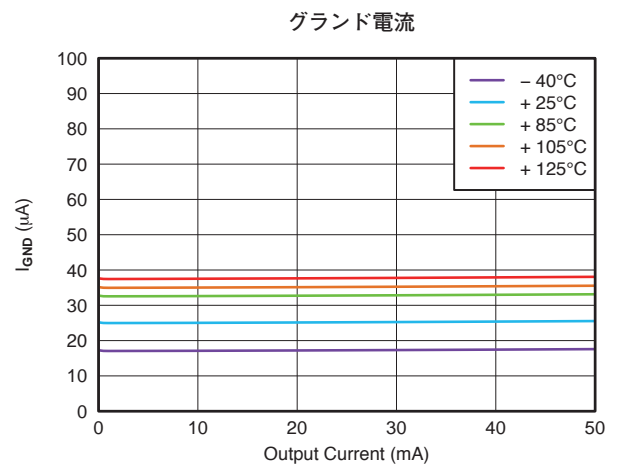


図 6

標準的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $V_{IN} = V_{OUT(NOM)} + 2.0\text{V}$ または $V_{IN} = 9.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 100\mu\text{A}$ 、 $C_{IN} = 1\mu\text{F}$ 、 $C_{OUT} = 4.7\mu\text{F}$ 、FBピンをOUTに接続(特に記述のない限り)

ドロップアウト電圧

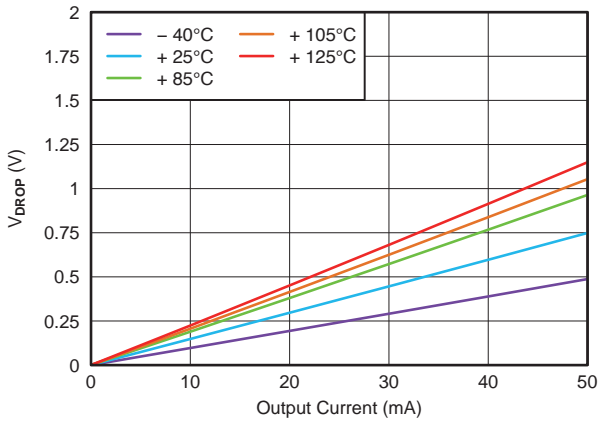


図 7

イネーブル・スレッシュホールド電圧

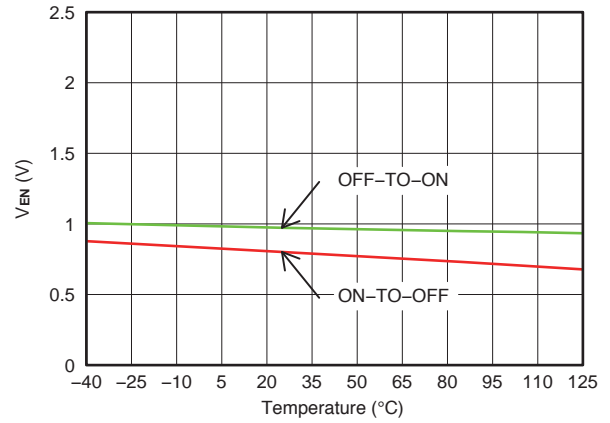


図 8

出力ノイズ・スペクトル密度

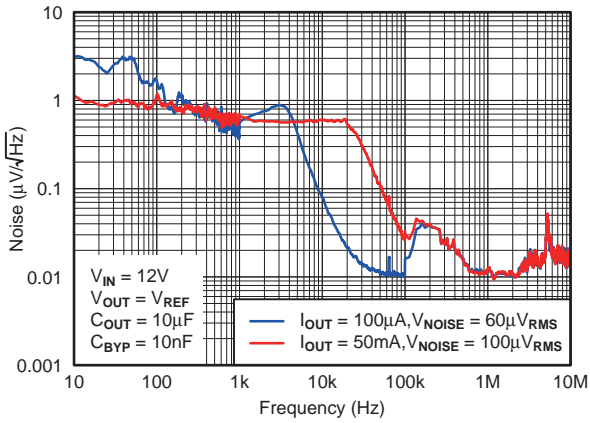


図 9

電流制限

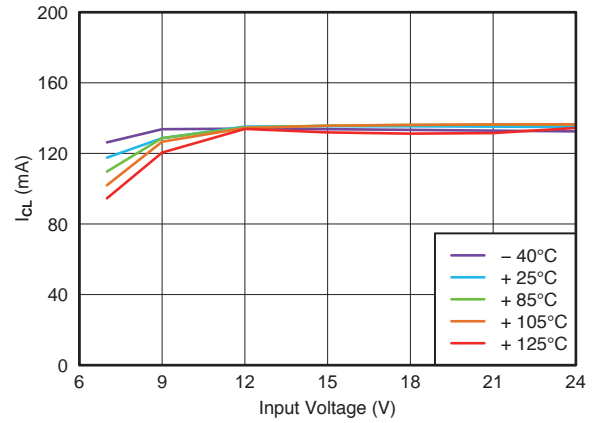


図 10

電源リップル除去比

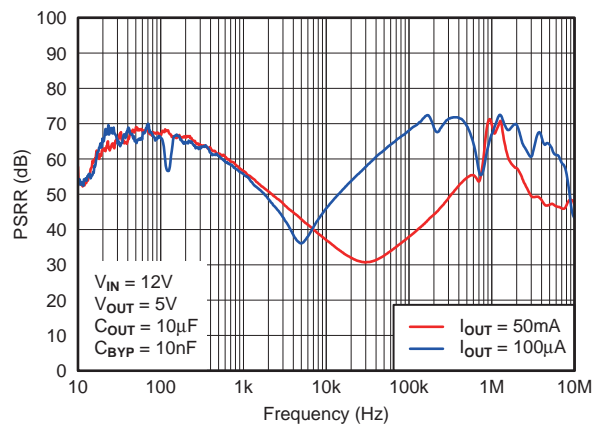


図 11

動作原理

全般説明

TPS7A4201は、新世代のリニア・レギュレータ・ファミリに属し、革新的なBiCMOSプロセス技術を使用して、非常に高い最大入力電圧および高出力電圧を実現しています。

このプロセスにより、TPS7A4201は最大28Vという高い高速過渡電圧の発生時にもレギュレーションを維持できるだけでなく、TPS7A4201は連続的な高電圧入力レールからもレギュレーションを行えます。パイボラ技術で製造される他のレギュレータと異なり、TPS7A4201のグランド電流は、その出力電流範囲全体にわたって一定であるため、効率の向上および消費電力の低減につながります。

これらの機能と、優れた熱特性を持つMSOP-8 PowerPADパッケージの組み合わせにより、産業機器用および通信用アプリケーションに対して理想的なデバイスとなっています。

可変出力電圧動作

TPS7A4201の出力電圧範囲は、1.175V~26Vです。図12に示すように、デバイスの公称出力電圧は2つの外付け抵抗によって設定されます。

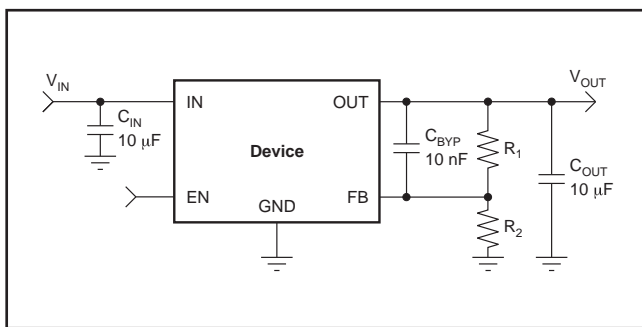


図 12. 最高のAC特性を得るための可変出力電圧の設定

R_1 および R_2 は、どの出力電圧範囲に対しても式(1)を用いて計算できます。無負荷状態での安定性を確保するため、この抵抗回路には $10\mu\text{A}$ 以上の電流を流しておく必要があります。

$$R_1 = R_2 \left(\frac{V_{\text{OUT}}}{V_{\text{REF}}} - 1 \right), \text{ where } \frac{V_{\text{OUT}}}{R_1 + R_2} \geq 10\mu\text{A} \quad (1)$$

より高い電圧精度が必要な場合は、帰還ピン電流による出力電圧オフセットの影響を考慮し、さらに公差0.1%の抵抗を使用します。

イネーブル・ピンの動作

TPS7A4201には、 $V_{\text{EN}} > 1.5\text{V}$ のときにレギュレータをオンにするイネーブル・ピン(EN)機能があります。

コンデンサに関する推奨事項

出力、およびバイパスの各コンデンサには、等価直列抵抗(ESR)の低いコンデンサを使用する必要があります。X7RおよびX5R誘電体を使用したセラミック・コンデンサが推奨されます。これらの誘電体は、より安定した特性を提供します。X7Rセラミック・コンデンサは幅広い温度特性に優れる一方で、X5Rセラミック・コンデンサは最もコスト効率が高く、より大きな容量値が用意されています。

ESRの高いコンデンサを使用するとPSRRが低下する可能性があることに注意してください。

入力および出力コンデンサの要件

TPS7A4201高電圧リニア・レギュレータは、 $4.7\mu\text{F}$ 以上の出力容量と $1\mu\text{F}$ 以上の入力容量で安定した動作を実現します。ただし、AC特性を最大限に高めるために、 $10\mu\text{F}$ の出力および入力コンデンサを使用することを強く推奨します。

バイパス・コンデンサの要件

安定動作のためにバイパス・コンデンサ(C_{BYP})は必須ではありませんが、AC特性(ライン過渡、ノイズ、PSRRを含む)を最大限に高めるために、 10nF のバイパス・コンデンサを使用することを強く推奨します。

最大AC特性

ライン過渡、ノイズ、およびPSRRの特性を最大限に高めるため、図12に示すように、 $10\mu\text{F}$ 以上の入力および出力コンデンサ、および 10nF のバイパス・コンデンサを使用することを推奨します。ここに示されるソリューションでは、最小ノイズ・レベルが $58\mu\text{V}_{\text{RMS}}$ 、 10Hz ~ 10MHz での電源リップル除去比が 36dB 以上となります。

過渡応答

他のレギュレータと同様に、出力コンデンサのサイズを大きくすると、オーバーシュート/アンダーシュートが小さくなりますが、過渡応答の時間が増加します。

注釈に示されているように、 C_{BYP} コンデンサを使用すると、TPS7A4201のライン過渡応答を大きく向上できる場合があります。

アプリケーション情報

過渡電圧保護

TPS7A4201の主要なアプリケーションの1つは、高電圧スパイクによって損傷を受ける可能性のある敏感な回路に対して、過渡電圧保護を提供することです。

この過渡電圧保護は、過渡電圧抑制 (TVS) ブロックを使用したトポロジと比較して、よりコスト効果が高く、よりコンパクトに実現できます。

LEDアレイ・ドライバ

TPS7A4201は、図13に示すように、直列に接続された複数のLEDアレイを駆動できます。

TPS7A4201は、高い電圧定格を持つため、複数のLEDを駆動するだけでなく、ENピンにPWM信号を使用してLEDアレイの輝度の制御にも適しています。このPWM信号でレギュレータのイネーブル/ディスエーブルを切り替えることで、LED照明の輝度を変化させることができます。

レギュレータがディスエーブルのとき、LEDアレイには電流が流れません。この状態は、アレイ内の最初のLEDに印加されたのと同じ高電圧がレギュレータの入力に印加されることを意味します。図14に、TPS7A4201高電圧レギュレータを使用する事によるこの問題の解決方法を示します。

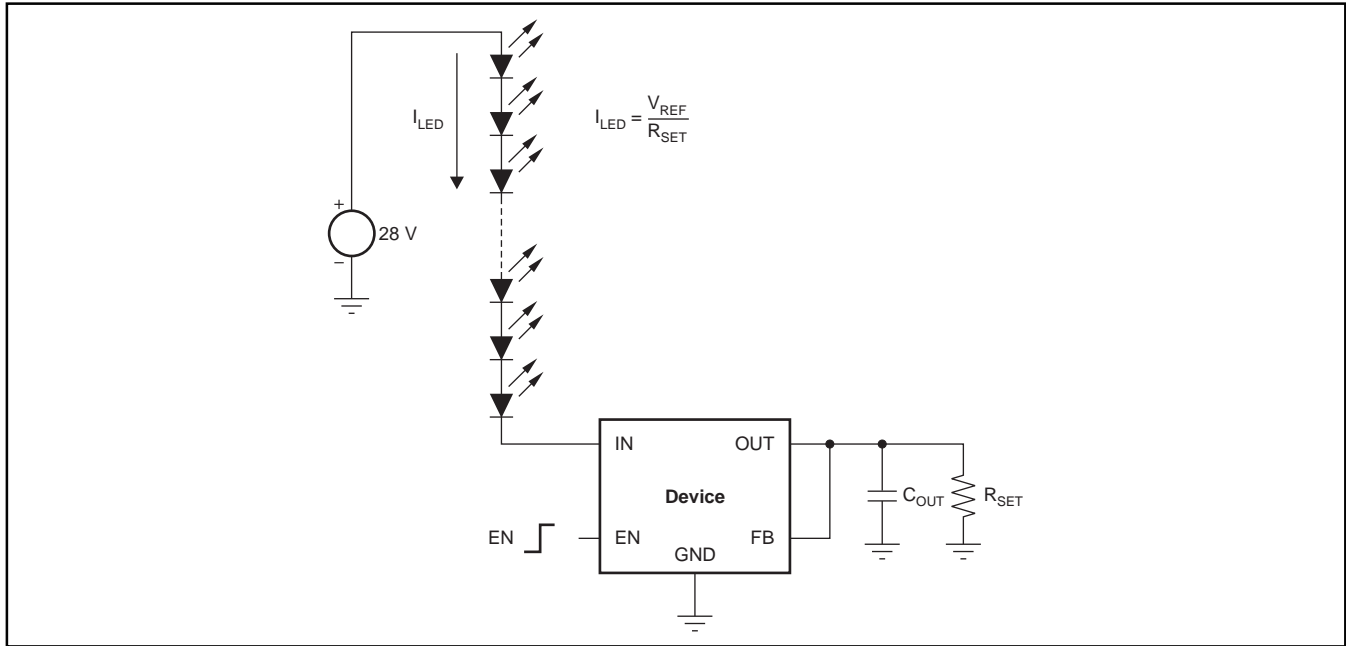


図 13. LEDアレイ・ドライバ・アプリケーション

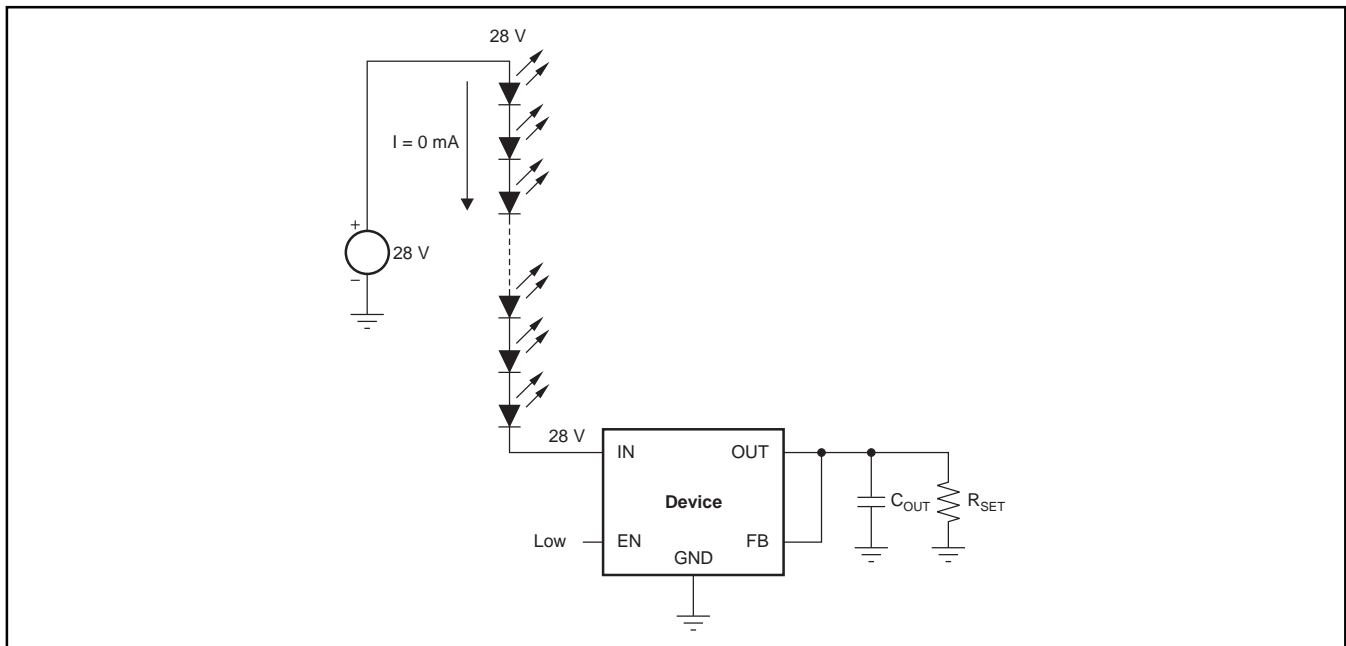


図 14. レギュレータがディスエーブル状態のLEDアレイ・ドライバ

レイアウト パッケージの実装

TPS7A4201での半田パッドのフットプリントに関する推奨事項については、この製品データシートの巻末、およびwww.ti.comを参照してください。

PSRRおよびノイズ性能向上のための推奨基板レイアウト

PSRR、出力ノイズ、過渡応答などのAC特性を向上させるために、基板設計ではINとOUTに別々のグラウンド・プレーンを設け、各グラウンド・プレーンをデバイスのGNDピンのみで接続することをお勧めします。さらに、出力コンデンサのグラウンド接続はデバイスのGNDピンに直接接続する必要があります。

性能を最大限に高め、安定性を確保するために、等価直列インダクタンス(ESL)およびESRは最小限に抑える必要があります。すべてのコンデンサ(C_{IN} 、 C_{OUT} 、 C_{BYP})は、デバイスにできる限り近づけて配置し、PCB上でレギュレータ自体と同じ面に配置する必要があります。

どのコンデンサも、PCB上でレギュレータ自体と反対の面には配置しないでください。システムの性能に悪影響を与え、動作が不安定となる可能性もあるため、ビアや長いパターンの使用はできる限り避けてください。

可能であれば、このデータシートに記載された最大性能を確保するため、TPS7A42評価ボードに使用されているのと同じレイアウト・パターン(www.ti.comから入手可能)を使用してください。

過熱保護

過熱保護機能により、接合部温度が約+170°Cに上昇すると出力がディスエーブルになり、デバイスは温度が下がるのを待ちます。接合部温度が約+150°Cまで低下すると、出力回路がイネーブルになります。消費電力、熱抵抗、および周囲温度に応じて、過熱保護回路はオン/オフを繰り返します。これによりレギュレータの消費電力が制限され、過熱による損傷から保護されます。

過熱保護回路が作動する傾向がある場合、消費電力が高すぎるか、ヒートシンクが不十分である可能性があります。動作の信頼性を高めるために、接合部温度は最大+125°Cに制限してください。完成設計(ヒートシンクを含む)における安全性の余裕を評価するには、ワーストケースの負荷および動作条件を使用している状態で過熱保護が作動するまで周囲温度を上昇させます。高い信頼性のためには、各アプリケーションでの最大想定周囲温度よりも35°C以上上昇した場合に過熱保護が作動するのが望ましい状態です。この状態であれば、最大想定周囲温度におけるワーストケース負荷でのワーストケース接合部温度は+125°Cとなります。

TPS7A4201の内部保護回路は、過負荷状態に対して保護を行うよう設計されています。これは、適切なヒートシンクの代わりとなるよう意図されたものではありません。TPS7A4201を過熱保護が作動するまで使用し続けると、デバイスの信頼性が低下します。

許容損失

ダイから熱を取り除く能力はパッケージ・タイプによって異なるため、PCBレイアウトにおける考慮事項も異なってきます。デバイスの周辺、他の部品が搭載されていないPCB領域は、デバイスからの熱を周囲の大気に逃がします。「許容損失」の表には、JEDECのLow-KおよびHigh-K基板の性能データを示しています。より厚い銅を使用することで、デバイスの放熱効果が高まります。また、放熱層へスルーホールで接続することによっても、ヒートシンクとしての能力が向上します。

損失電力は、入力電圧および負荷条件に依存します。損失電力(P_D)は、式(2)に示されるように、出力パス素子での電圧降下と出力電流との積に等しくなります。

$$P_D = (V_{IN} - V_{OUT}) I_{OUT} \quad (2)$$

パッケージ情報

製品情報

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish	MSL Peak Temp (3)	Op Temp (°C)	Top-Side Markings (4)	Samples
TPS7A4201DGNR	ACTIVE	MSOP-PowerPAD	DGN	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-40 to 125	SBC	Samples
TPS7A4201DGNT	ACTIVE	MSOP-PowerPAD	DGN	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-40 to 125	SBC	Samples

(1) マーケティング・ステータスは次のように定義されています。

ACTIVE: 製品デバイスが新規設計用に推奨されています。

LIFEBUY: TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND: 新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW: デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE: TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) および Green (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD: Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS): TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt): この部品は、1) ダイとパッケージの間に鉛ベースの半田バンパ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br): TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない (均質な材質中のBrまたはSb重量が0.1%を超えない) ことを意味しています。

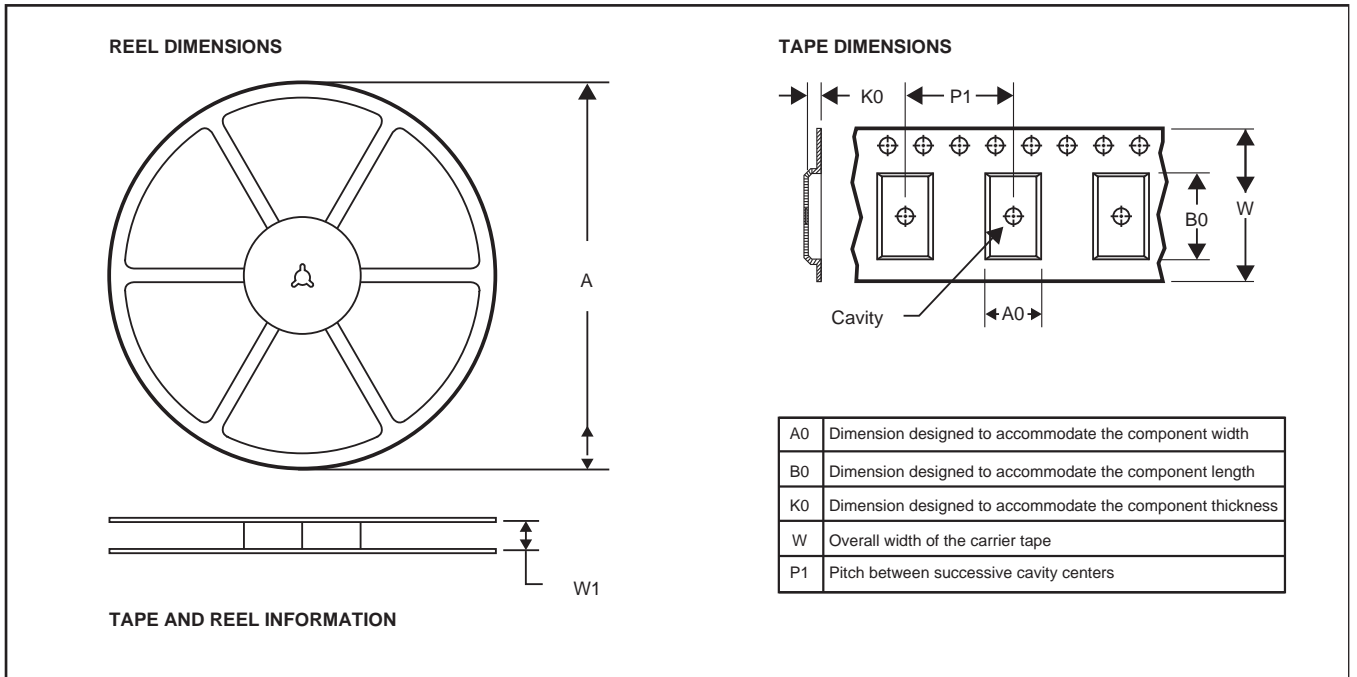
(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

(4) 括弧内に示されるマーキングのうち1つだけがデバイスに表示されます。

重要な情報および免責事項: このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

パッケージ・マテリアル情報
 テープおよびリール・ボックス情報

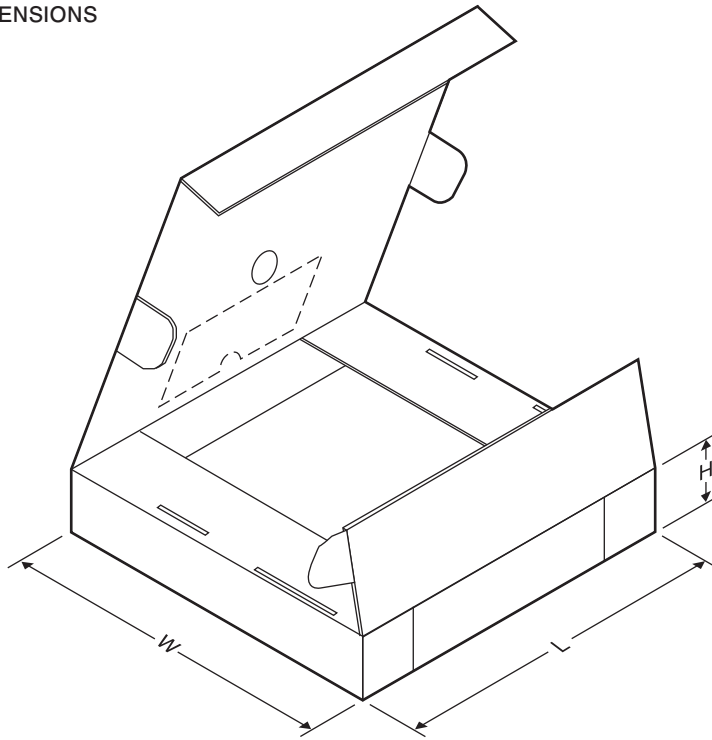


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS7A3401DGNR	MSOP-Power PAD	DGN	8	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TPS7A3401DGNT	MSOP-Power PAD	DGN	8	250	180.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1

パッケージ・マテリアル情報

TAPE AND REEL BOX DIMENSIONS



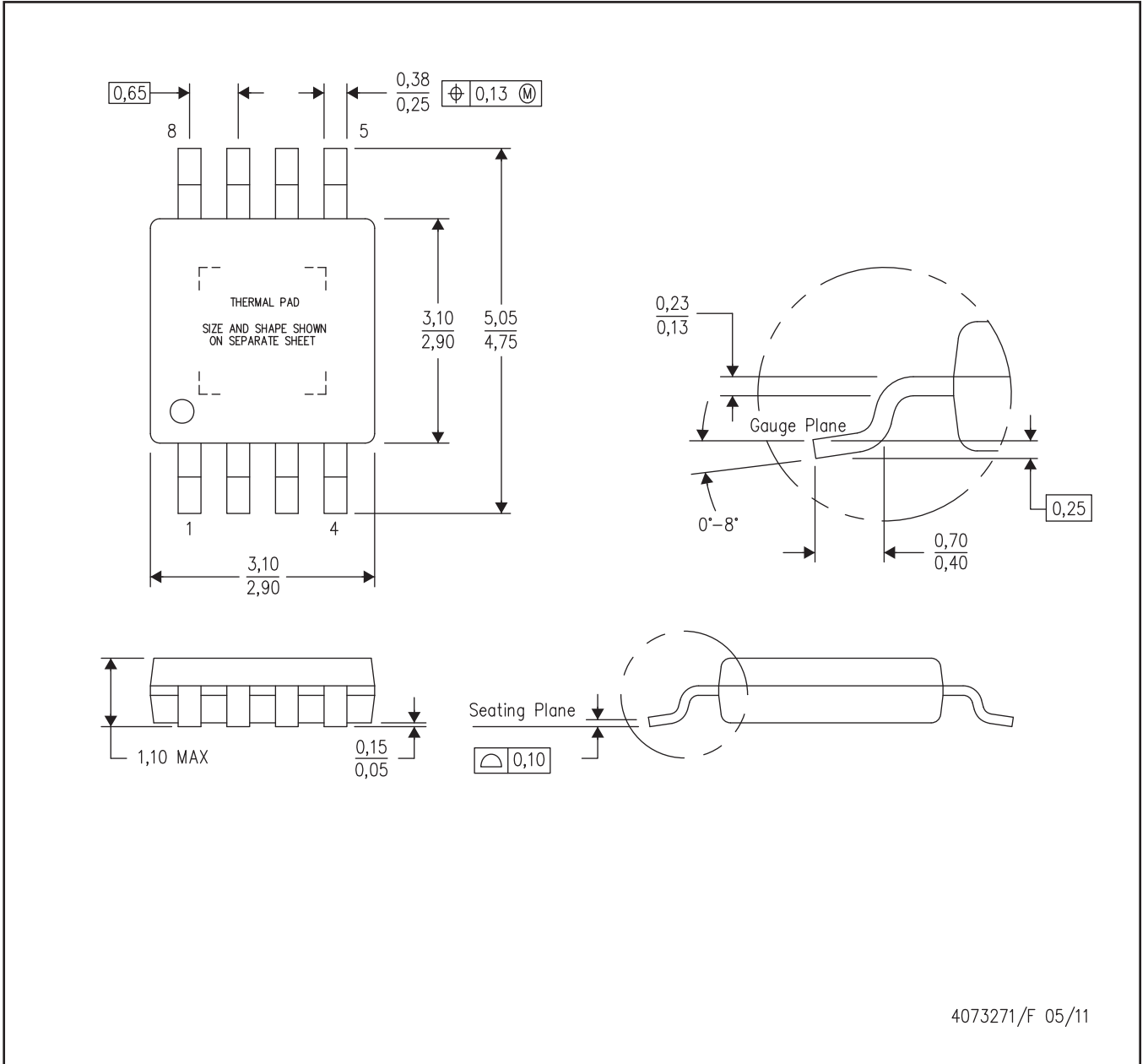
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS7A4201DGNR	MSOP-PowerPAD	DGN	8	2500	346.0	346.0	35.0
TPS7A4201DGNT	MSOP-PowerPAD	DGN	8	250	203.0	203.0	35.0

メカニカル・データ

DGN(S-PDSO-G8)

PowerPAD™ PLASTIC SMALL OUTLINE



4073271/F 05/11

- 注：A. 直線寸法はすべてミリメートル単位です。
 B. 本図は予告なしに変更することがあります。
 C. ボディ寸法には、モールド・フラッシュや突起は含まれません。
 D. このパッケージは、基板上的サーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI文献番号SLMA002)を参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。
 E. 露出サーマルパッドの寸法に関する詳細は、製品データシートをご覧ください。
 F. JEDEC MO-187 variation AA-Tに準拠します。

サーマルパッド・メカニカル・データ

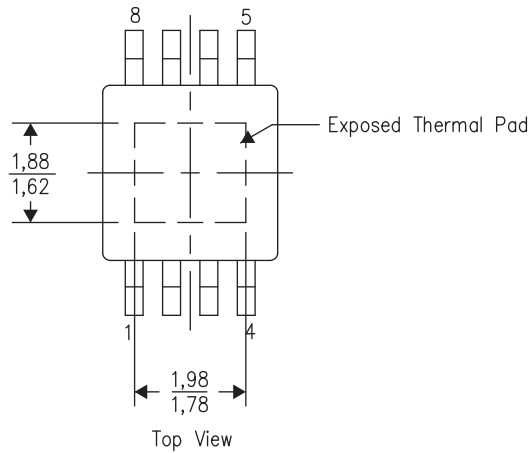
DGN(S-PDSO-G8)

熱的特性に関する資料

このPowerPADTMパッケージには、外部ヒートシンクに直接接続するように設計された、露出したサーマルパッドが装備されています。このサーマルパッドは、プリント基板 (PCB) に直接半田付けする必要があります。半田付け後は、PCBをヒートシンクとして使用できます。また、サーマル・ビアを使用して、サーマル・パッドをデバイスの回路図に示された適切な銅プレーンに直接接続するか、あるいはPCB内に設計された特別なヒートシンク構造に接続することができます。この設計により、ICからの熱伝導が最適化されます。

PowerPADTMパッケージについての追加情報およびその熱放散能力の利用法については、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI文献番号SLMA002) およびアプリケーション・ブリーフ『PowerPAD Made Easy』(TI文献番号SLMA004)を参照してください。いずれもホームページ www.ti.com で入手できます。

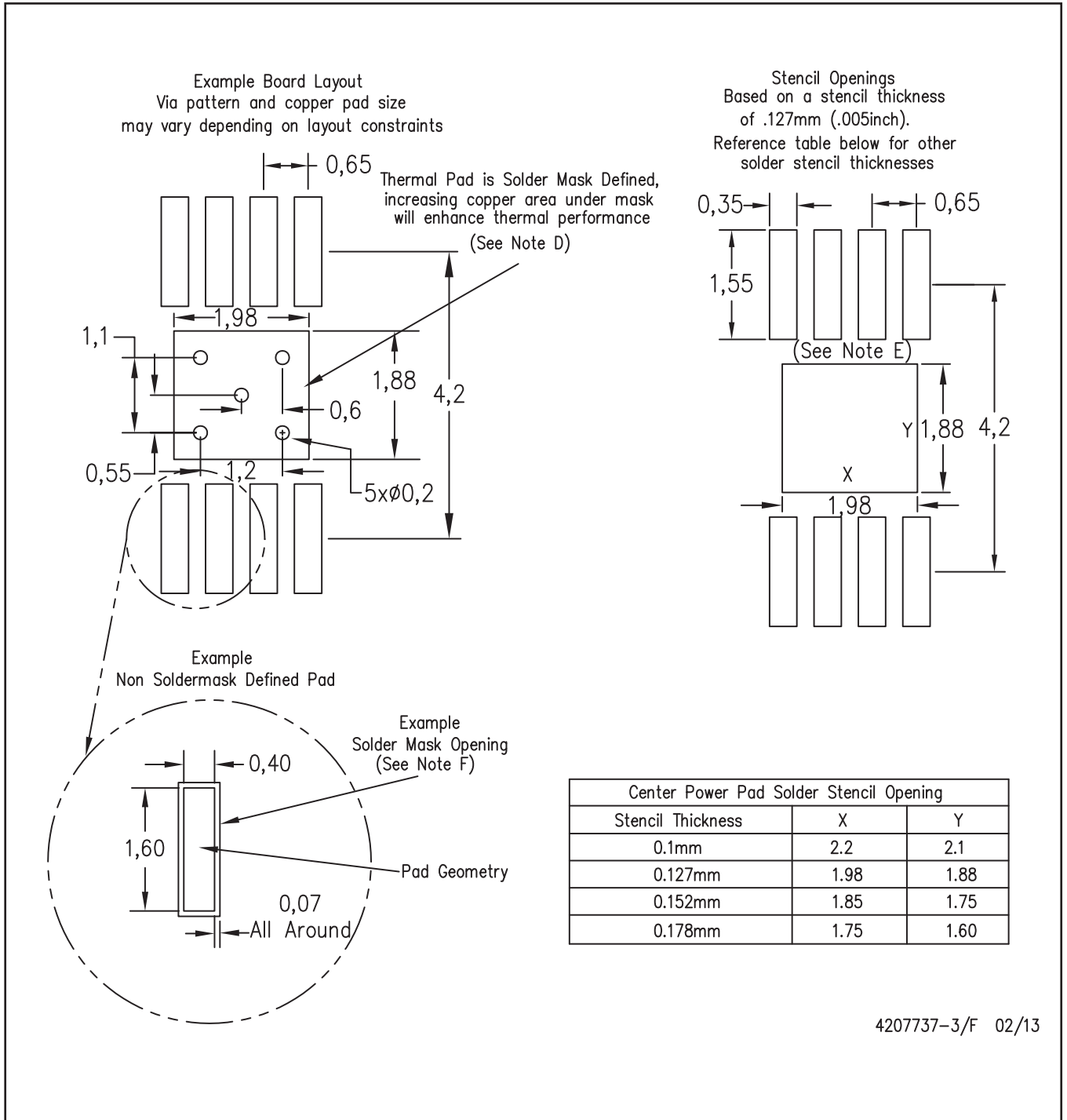
このパッケージの露出したサーマルパッドの寸法を次の図に示します。



4206323-3/1 12/11

注：全ての線寸法の単位はミリメートルです。

サーマル・パッド寸法図



- 注：A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. 代替設計には、IPC-7351規格を推奨します。
 D. このパッケージは、基板上のサーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI文献番号SLMA002, SLMA004)を参照してください。これらのドキュメントは、ホームページ www.ti.com で入手できます。代替設計については、資料IPC-7351を推奨します。
 E. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。例に示したステンシル設計は、50%容積のメタルロード半田ペーストに基づいています。ステンシルに関する他の推奨事項については、IPC-7525を参照してください。
 F. 信号パッド間および信号パッド周囲の半田マスク許容差については、基板組み立て拠点にお問い合わせください。

4207737-3/F 02/13

ご注意

Texas Instruments Incorporated 及びその関連会社 (以下総称して TI といいます) は、最新の JESD46 に従いその半導体製品及びサービスを修正し、改善、改良、その他の変更をし、又は最新の JESD48 に従い製品の製造中止またはサービスの提供を中止する権利を留保します。お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての半導体製品は、ご注文の受諾の際に提示される TI の標準販売契約約款に従って販売されます。

TI は、その製品が、半導体製品に関する TI の標準販売契約約款に記載された保証条件に従い、販売時の仕様に対応した性能を有していることを保証します。検査及びその他の品質管理技法は、TI が当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、適用される法令によってそれ等の実行が義務づけられている場合を除き、必ずしも行なわれておりません。

TI は、製品のアプリケーションに関する支援又はお客様の製品の設計について責任を負うことはありません。TI 製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI 製部品を使用したお客様の製品及びアプリケーションに関連する危険を最小のものとするため、適切な設計上及び操作上の安全対策は、お客様にてお取り下さい。

TI は、TI の製品又はサービスが使用されている組み合わせ、機械装置、又は方法に関連している TI の特許権、著作権、回路配置利用権、その他の TI の知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TI が第三者の製品もしくはサービスについて情報を提供することは、TI が当該製品又はサービスを使用することについてライセンスを与えるとか、保証又は是認するということを含みません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない、又は TI の特許その他の知的財産権に基づき TI からライセンスを得なければならない場合があります。

TI のデータ・ブック又はデータ・シートの中にある情報の重要な部分の複製は、その情報に一切の変更を加えること無く、且つその情報と関連する全ての保証、条件、制限及び通知と共になされる限りにおいてのみ許されるものとします。TI は、変更が加えられて文書化されたものについては一切責任を負いません。第三者の情報については、追加的な制約に服する可能性があります。

TI の製品又はサービスについて TI が提示したパラメーターと異なる、又は、それを超えてなされた説明で当該 TI 製品又はサービスを再販売することは、関連する TI 製品又はサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不公正で誤認を生じさせる行為です。TI は、そのような説明については何の義務も責任も負いません。

TI からのアプリケーションに関する情報提供又は支援の一切に拘わらず、お客様は、ご自身の製品及びご自身のアプリケーションにおける TI 製品の使用に関する法的責任、規制、及び安全に関する要求事項の全てにつき、これをご自身で遵守する責任があることを認め、且つそのことに同意します。お客様は、想定される不具合がもたらす危険な結果に対する安全対策を立案し実行し、不具合及びその帰結を監視し、害を及ぼす可能性のある不具合の可能性を低減し、及び、適切な治療措置を講じるために必要な専門的知識の一切を自ら有することを表明し、保証します。お客様は、TI 製品を安全でないことが致命的となるアプリケーションに使用したことから生じる損害の一切につき、TI 及びその代表者にその全額の補償をするものとします。

TI 製品につき、安全に関連するアプリケーションを促進するために特に宣伝される場合があります。そのような製品については、TI が目的とするところは、適用される機能上の安全標準及び要求事項を満たしたお客様の最終製品につき、お客様が設計及び製造ができるようお手伝いすることにあります。それにも拘わらず、当該 TI 製品については、前のパラグラフ記載の条件の適用を受けるものとします。

FDA クラス III (又は同様に安全でないことが致命的となるような医療機器) への TI 製品の使用は、TI とお客様双方の権限ある役員の間で、そのような使用を行う際について規定した特殊な契約書を締結した場合を除き、一切認められていません。

TI が軍需対応グレード品又は「強化プラスチック」製品として特に指定した製品のみが軍事用又は宇宙航空用アプリケーション、若しくは、軍事的環境又は航空宇宙環境にて使用されるように設計され、かつ使用されることを意図しています。お客様は、TI がそのように指定していない製品を軍事用又は航空宇宙用に使う場合は全てご自身の危険負担において行うこと、及び、そのような使用に関して必要とされるすべての法的要求事項及び規制上の要求事項につきご自身のみの責任により満足させることを認め、且つ同意します。

TI には、主に自動車用に使われることを目的として、ISO/TS 16949 の要求事項を満たしているとして特別に指定した製品があります。当該指定を受けていない製品については、自動車用に使われるようには設計されてもいませんし、使用されることを意図しておりません。従いまして、前記指定品以外の TI 製品が当該要求事項を満たしていなかったことについては、TI はいかなる責任も負いません。

Copyright © 2014, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位 (外装から取り出された内装及び個装) 又は製品単体で取り扱いを行う場合は、接地された導電性のテーブル上で (導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0~40℃、相対湿度：40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

- 直射日光が当たる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品 (外装、内装、個装) 及び製品単体を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限 260℃ 以上の高温状態に、10 秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質 (硫黄、塩素等ハロゲン) のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上