



1.2V~3.6V, 12ビット、ナノパワー、4線マイクロ・タッチスクリーン・コントローラ、I²C™インターフェイス

特長

- 4線式タッチスクリーン・インターフェイス
- 1.2V~3.6Vの単電源/リファレンス
- レシオメトリック変換
- 実効スループット・レート：
 - 最大20kHz(8ビット)あるいは10kHz(12ビット)
- プリ・プロセッシングによりバス・アクセス回数を減少
- I²Cインターフェイスのサポート：
 - スタンダード、ファースト、およびハイスピード・モード
- コマンド・ベースのわかりやすいユーザ・インターフェイス
 - TSC2003と互換
 - 8あるいは12ビット分解能
- 温度測定機能内蔵
- タッチ圧測定機能
- PENIRQをデジタル・バッファリング
- オン・チップ、プログラマブルPENIRQプルアップ抵抗
- 自動パワーダウン
- 低消費電力：
 - 32.24μA(1.2V, ファースト・モード, 8.2kHz)
 - 39.31μA(1.8V, ファースト・モード, 8.2kHz)
 - 53.32μA(2.7V, ファースト・モード, 8.2kHz)
- 強化されたESD保護：
 - ±8kV HBM
 - ±1kV CDM
 - ±25kV Air Gap放電
 - ±15kV Contact放電
- WCSP-12およびTSSOP-16パッケージ

アプリケーション

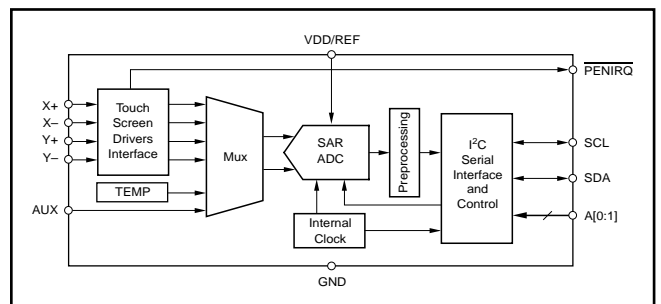
- 携帯電話
- PDA, GPS, およびメディア・プレーヤ
- 携帯機器
- POS端末
- マルチスクリーン・タッチ制御

概要

TSC2007は、先進の低電圧動作をベースとした、消費電力が課題となる携帯アプリケーションでの使用を目的に設計された、極めて低消費電力のタッチスクリーン・コントローラです。TSC2007は、1.2Vという低電圧で動作し、電源を1電池のみに行うことができます。さらに、TSC2007は超低消費電力、抵抗膜方式のタッチスクリーン用の12ビットADコンバータであり、ドライバおよびタッチ圧を測定する制御ロジックを備えています。

以上の基本的な機能に加えて、TSC2007にはバス負荷を軽減するタッチ・スクリーン検測プリ・プロセッシング機能により、ホスト・プロセッサのリソースの消費が低減されます。その結果、より重要な機能にホストのリソースを割り当てることができます。

TSC2007は、I²Cシリアル・バスのデータ伝送プロトコルに定義されているスタンダード、ファースト、およびハイスピードの3モードのすべてに対応しています。また、TSC2007は8または12



米国特許番号6246394；その他申請中

I²Cは、National Semiconductor社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては何なる責任も負いません。

ビットのプログラマブルな分解能を提供し、様々なスクリーン・サイズと特性の要求に対応します。

TSC2007は12ピン、(1.555 ±0.055mm) × (2.055 ±0.055mm)、3 × 4アレイのウエハー・チップスケール・パッケージ (WCSP) および、16ピンTSSOPパッケージで入手できます。また、TSC2007は、-40°Cから+85°Cの産業用動作温度範囲で特性が規定されています。



静電気放電対策

これらのデバイスは、限定的なESD (静電破壊) 保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

製品情報 (1)

製品名	代表的積分直線性 (LSB)	代表的ゲイン誤差 (LSB)	ノー・ミッシング・コード (BITS)	パッケージ・タイプ	パッケージ・コード	仕様温度範囲	パッケージ捺印	製品型番	出荷形態、数量
TSC2007I	±1.5	0.1	11	16-Pin, 5 x 6.4 TSSOP	PW	-40°C ~ +85°C	TSC2007I	TSC2007IPW	チューブ、90
								TSC2007IPWR	テープ・リール、2000
				12-Pin, 3 x 4 Matrix, 1.5 x 2 WCSP	YZG	-40°C ~ +85°C	TSC2007I	TSC2007IYZGT	テープ・リール、250
								TSC2007IYZGR	テープ・リール、3000

(1) 最新のパッケージと注文情報は、このデータシートのパッケージ・オプション追補または、日本TIのwebサイト「www.ti.co.jp」をご覧ください。

絶対最大定格 (1)

		TSC2007	単位	
電圧	アナログ入力 X+, Y+, AUX ~ GND 間	-0.4 ~ VDD + 0.1	V	
	アナログ入力 X-, Y- ~ GND 間	-0.4 ~ VDD + 0.1	V	
電圧範囲	VDD ~ GND 間	-0.3 ~ +5	V	
デジタル入力電圧 (対GND)		-0.3 ~ VDD + 0.3	V	
デジタル出力電圧 (対GND)		-0.3 ~ VDD + 0.3	V	
許容損失		(T _J Max - T _A)/θ _{JA}		
熱抵抗、θ _{JA}	TSSOP パッケージ	86	°C/W	
	WCSP パッケージ	Low-K		113
		High-K		62
動作温度範囲、T _A		-40 ~ +85	°C	
保存温度範囲、T _{STG}		-65 ~ +150	°C	
ジャンクション温度、T _J Max		+150	°C	
リード温度	気相 (60 sec)	+215	°C	
	赤外線 (15 sec)	+220	°C	

(1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。これはストレスの定格のみについて示してあり、このデータシートに示された値を越える状態での本製品の機能動作は含まれていません。

電気的特性

$T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$, $V_{DD} = +1.2\text{V} \sim +3.6\text{V}$ の時。(特に記述のない限り)

パラメータ	測定条件	TSC2007			単位
		MIN	TYP	MAX	
補助アナログ入力(AUX)					
入力電圧範囲		0		V_{DD}	V
入力容量			12		pF
入力リーク電流		-1		+1	μA
ADコンバータ					
分解能	8または12bitsにプログラマブル			12	Bits
ノー・ミッシング・コード	分解能12 bit	11			Bits
積分直線性			± 1.5		LSB ⁽¹⁾
オフセット誤差	$V_{DD} = 1.8\text{V}$		-1.2		LSB
	$V_{DD} = 3.0\text{V}$		-3.1		LSB
ゲイン誤差	$V_{DD} = 1.8\text{V}$		0.7		LSB
	$V_{DD} = 3.0\text{V}$		0.1		LSB
タッチ・センサ					
PENIRQプルアップ抵抗、 R_{IRQ}	$T_A = +25^{\circ}\text{C}$, $V_{DD} = 1.8\text{V}$, コマンド '1011' セット '0000'		51		k Ω
	$T_A = +25^{\circ}\text{C}$, $V_{DD} = 1.8\text{V}$, コマンド '1011' セット '0001'		90		k Ω
スイッチ・オン抵抗	Y+, X+		6		Ω
	Y-, X-		5		Ω
スイッチ・ドライバ・ドライブ電流 ⁽²⁾	100ms 幅			50	mA
内部温度センサ					
温度範囲		-40		+85	$^{\circ}\text{C}$
分解能	差分法 ⁽³⁾	$V_{DD} = 3\text{V}$	1.94		$^{\circ}\text{C}/\text{LSB}$
		$V_{DD} = 1.6\text{V}$	1.04		$^{\circ}\text{C}/\text{LSB}$
	TEMP1 ⁽⁴⁾	$V_{DD} = 3\text{V}$	0.35		$^{\circ}\text{C}/\text{LSB}$
		$V_{DD} = 1.6\text{V}$	0.19		$^{\circ}\text{C}/\text{LSB}$
精度	差分法 ⁽³⁾	$V_{DD} = 3\text{V}$	± 2		$^{\circ}\text{C}/\text{LSB}$
		$V_{DD} = 1.6\text{V}$	± 2		$^{\circ}\text{C}/\text{LSB}$
	TEMP1 ⁽⁴⁾	$V_{DD} = 3\text{V}$	± 3		$^{\circ}\text{C}/\text{LSB}$
		$V_{DD} = 1.6\text{V}$	± 3		$^{\circ}\text{C}/\text{LSB}$
内部オシレータ					
内部クロック周波数、 f_{CCLK}	8-Bit	$V_{DD} = 1.2\text{V}$	3.19		MHz
		$V_{DD} = 1.8\text{V}$	3.66		MHz
		$V_{DD} = 2.7\text{V}$	3.78		MHz
		$V_{DD} = 3.6\text{V}$	3.82		MHz
	12-Bit	$V_{DD} = 1.2\text{V}$	1.6		MHz
		$V_{DD} = 1.8\text{V}$	1.83		MHz
		$V_{DD} = 2.7\text{V}$	1.88		MHz
周波数ドリフト	$V_{DD} = 1.6\text{V}$		0.0056		%/ $^{\circ}\text{C}$
	$V_{DD} = 3.0\text{V}$		0.012		%/ $^{\circ}\text{C}$

(1) LSBは最下位ビット。 $V_{DD}(\text{REF}) = +1.6\text{V}$ のとき、1LSBは391 μV 。

(2) 設計保証であり、試験はしていない。ソース電流が50mAを超えると、デバイス劣化につながります。

(3) TEMP1およびTEMP2間の測定値の差であり、較正不要です。

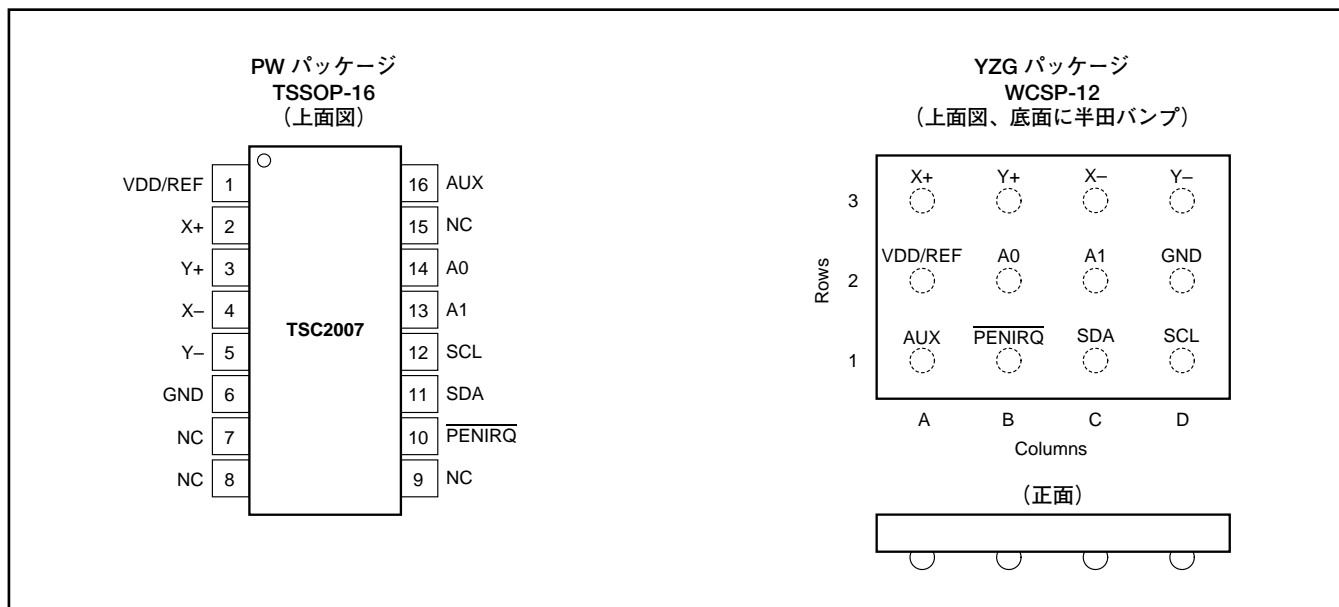
(4) 温度ドリフトは-2.1mV/ $^{\circ}\text{C}$ です。

電気的特性

$T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$, $V_{DD} = +1.2\text{V} \sim +3.6\text{V}$ の時。(特に記述のない限り)

パラメータ	測定条件	TSC2007			単位	
		MIN	TYP	MAX		
デジタル入出力						
ロジック・ファミリー		CMOS				
ロジック・レベル	V_{IH}	$1.2\text{V} \leq V_{DD} < 1.6\text{V}$	$0.7 \times V_{DD}$	$V_{DD} + 0.3$	V	
		$1.6\text{V} \leq V_{DD} \leq 3.6\text{V}$	$0.7 \times V_{DD}$	$V_{DD} + 0.3$	V	
	V_{IL}	$1.2\text{V} \leq V_{DD} < 1.6\text{V}$	-0.3	$0.2 \times V_{DD}$	V	
		$1.6\text{V} \leq V_{DD} \leq 3.6\text{V}$	-0.3	$0.3 \times V_{DD}$	V	
	I_{IL}	SCL、SDA 端子	-1	1	μA	
	C_{IN}	SCL、SDA 端子		10	pF	
	V_{OH}	$I_{OH} = 2$ TTL 負荷	$V_{DD} - 0.2$	V_{DD}	V	
	V_{OL}	$I_{OL} = 2$ TTL 負荷	0	0.2	V	
I_{LEAK}	フローティング出力	-1	1	μA		
C_{OUT}	フローティング出力		10	pF		
データ・フォーマット		ストレート・バイナリ				
電源条件						
電源電圧						
V_{DD}	仕様性能			1.2	3.6	V
静止時供給電流 (センサ・オフの V_{DD})	12ビット 高速モード (clock = 400kHz) PD[1:0] = 0,0	$V_{DD} = 1.2\text{V}$	32.56k 等化レート	128	190	μA
			8.2k 等化レート	32.24		μA
		$V_{DD} = 1.8\text{V}$	34.42k 等化レート	165	240	μA
			8.2k 等化レート	39.31		μA
		$V_{DD} = 2.7\text{V}$	34.79k 等化レート	226.2	335	μA
			8.2k 等化レート	53.32		μA
パワー・ダウン時供給電流	アドレス指定なし状態、SCL = SDA = 1			0	0.8	μA

ピン配置



ピン構成

ピン番号		ピン名称	I/O	A/D	説明
TSSOP	WCSP				
1	A2	VDD/REF			電源、外部リファレンス入力
2	A3	X+	I	A	X+ チャンネル入力
3	B3	Y+	I	A	Y+ チャンネル入力
4	C3	X-	I	A	X- チャンネル入力
5	D3	Y-	I	A	Y- チャンネル入力
6	D2	GND			グラウンド
7	—	NC			未接続
8	—	NC			未接続
9	—	NC			未接続
10	B1	PENIRQ	O	D	有効データ割り込み出力。遅延(プロセス・レイ)ペン・タッチ検出。負論理
11	C1	SDA	I/O	D	シリアル・データ I/O
12	D1	SCL	I/O	D	シリアル・クロック。通常この端子は入力であるが、デバイスがバス伝送の遅延をするため、クロックを伸ばす場合出力となる
13	C2	A1	I	D	アドレス入力、ビット1
14	B2	A0	I	D	アドレス入力、ビット0
15	—	NC			未接続
16	A1	AUX	I	A	補助チャンネル入力

タイミング情報

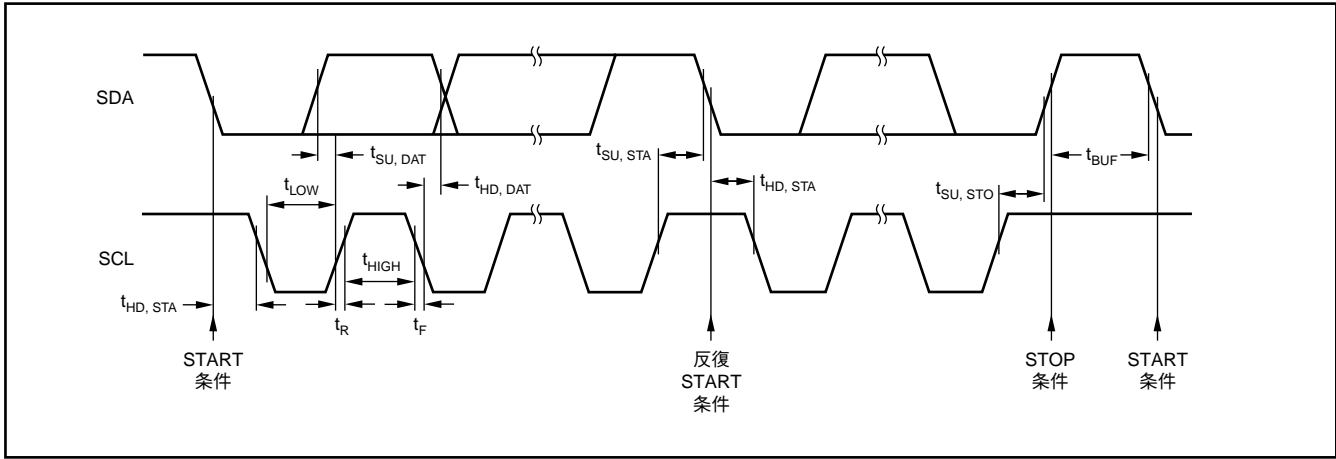


図 1. I/Oタイミングの詳細

タイミング条件：I²Cスタンダード・モード (SCL = 100kHz)

$T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$, $V_{DD} = 1.6\text{V}$ (特に記述のない限り)

2線スタンダード・モード・パラメータ		測定条件	MIN	TYP	MAX	単位
SCLクロック周波数	f_{SCL}		0		100	kHz
STOPとSTART条件間のBUS空き時間	t_{BUF}		4.7			μs
ホールド時間(反復)START条件	$t_{HD, STA}$		4.0			μs
SCLクロック、'Low' 時間	t_{LOW}		4.7			μs
SCLクロック、'High' 時間	t_{HIGH}		4.0			μs
反復START条件のセットアップ時間	$t_{SU, STA}$		4.7			μs
データ・ホールド時間	$t_{HD, DAT}$		0		3.45	μs
データ・セットアップ時間	$t_{SU, DAT}$		250			ns
SDAとSCLクロックの立ち上がり時間(受信)	t_R				1000	ns
SDAとSCLクロックの立ち下がり時間(受信)	t_F				300	ns
SDAとSCLクロックの立ち下がり時間(送信)	t_{OF}				250	ns
STOP条件のセットアップ時間	$t_{SU, STO}$		4.0			μs
各バス・ラインの容量性負荷	C_b	$C_b = 1\text{バス・ライン当りの全容量}$			400	pF
サイクル・タイム	8 bits	40 SCL + 127 CCLK, $V_{DD} = 1.8\text{V}$		434.7		μs
	12 bits	49 SCL + 148 CCLK, $V_{DD} = 1.8\text{V}$		570.9		μs
実効スループット	8 bits	$V_{DD} = 1.8\text{V}$		2.3		kSPS
	12 bits	$V_{DD} = 1.8\text{V}$		1.75		kSPS
等価レート = 実効スループット $\times 7$	8 bits	$V_{DD} = 1.8\text{V}$		16.1		kHz
	12 bits	$V_{DD} = 1.8\text{V}$		12.26		kHz

タイミング条件：I²Cファースト・モード (SCL = 400kHz)

T_A = -40°C ~ +85°C, V_{DD} = 1.6V (特に記述のない限り)

2線 ファースト・モード・パラメータ		測定条件	MIN	TYP	MAX	単位
SCLクロック周波数	f _{SCL}		0		400	kHz
STOPとSTART条件間のBUS空き時間	t _{BUF}		1.3			μs
ホールド時間(反復)START条件	t _{HD, STA}		0.6			μs
SCLクロック、'Low' 時間	t _{LOW}		1.3			μs
SCLクロック、'High' 時間	t _{HIGH}		0.6			μs
反復START条件のセットアップ時間	t _{SU, STA}		0.6			μs
データ・ホールド時間	t _{HD, DAT}		0		0.9	μs
データ・セットアップ時間	t _{SU, DAT}		100			ns
SDAとSCLクロックの立ち上がり時間(受信)	t _R	C _b = 1バス・ライン当りの全容量	20+0.1×C _b		300	ns
SDAとSCLクロックの立ち下がり時間(受信)	t _F	C _b = 1バス・ライン当りの全容量	20+0.1×C _b		300	ns
SDAとSCLクロックの立ち下がり時間(送信)	t _{OF}	C _b = 1バス・ライン当りの全容量	20+0.1×C _b		250	ns
STOP条件のセットアップ時間	t _{SU, STO}		0.6			μs
各バス・ラインの容量性負荷	C _b	C _b = 1バス・ライン当りの全容量			400	pF
サイクル・タイム	8 bits	40 SCL + 127 CCLK, V _{DD} = 1.8V		134.7		μs
	12 bits	49 SCL + 148 CCLK, V _{DD} = 1.8V		203.4		μs
実効スループット	8 bits	V _{DD} = 1.8V		7.42		kSPS
	12 bits	V _{DD} = 1.8V		4.92		kSPS
等価レート = 実効スループット×7	8 bits	V _{DD} = 1.8V		51.97		kHz
	12 bits	V _{DD} = 1.8V		34.42		kHz

タイミング条件：I²Cハイ・スピード・モード (SCL = 1.7MHz)

T_A = -40°C ~ +85°C, V_{DD} = 1.6V (特に記述のない限り)

2線 ハイ・スピード・モード・パラメータ		測定条件	MIN	TYP	MAX	単位
SCLクロック周波数	f _{SCL}		0		1.7	MHz
ホールド時間(反復)START条件	t _{HD, STA}		160			ns
SCLクロック、'Low' 時間	t _{LOW}		320			ns
SCLクロック、'High' 時間	t _{HIGH}		120			ns
反復START条件のセットアップ時間	t _{SU, STA}		160			ns
データ・ホールド時間	t _{HD, DAT}		0		150	ns
データ・セットアップ時間	t _{SU, DAT}		10			ns
SCLクロックの立ち上がり時間(受信)	t _R		20		80	ns
SDAクロックの立ち下がり時間(受信)	t _R		20		160	ns
SCLクロックの立ち下がり時間(受信)	t _F		20		80	ns
SDAクロックの立ち下がり時間(受信)	t _F		20		160	ns
SDAとSCLクロックの立ち下がり時間(送信)	t _{OF}		10		80	ns
STOP条件のセットアップ時間	t _{SU, STO}		160			ns
各バス・ラインの容量性負荷	C _b	C _b = 1バス・ライン当りの全容量			400	pF
サイクル・タイム	8 bits	40 SCL + 127 CCLK, V _{DD} = 1.8V		58.2		μs
	12 bits	49 SCL + 148 CCLK, V _{DD} = 1.8V		109.7		μs
実効スループット	8 bits	V _{DD} = 1.8V		17.17		kSPS
	12 bits	V _{DD} = 1.8V		9.12		kSPS
等価レート = 実効スループット×7	8 bits	V _{DD} = 1.8V		120.22		kHz
	12 bits	V _{DD} = 1.8V		63.81		kHz

タイミング条件：I²Cハイ・スピード・モード (SCL = 3.4MHz)

T_A = -40°C ~ +85°C, V_{DD} = 1.6Vです (特に記述のない限り)

2線ハイ・スピード・モード・パラメータ		測定条件	MIN	TYP	MAX	単位
SCLクロック周波数	f _{SCL}		0		3.4	MHz
ホールド時間 (反復) START条件	t _{HD, STA}		160			ns
SCLクロック、'Low' 時間	t _{LOW}		160			ns
SCLクロック、'High' 時間	t _{HIGH}		60			ns
反復START条件のセットアップ時間	t _{SU, STA}		160			ns
データ・ホールド時間	t _{HD, DAT}		0		70	ns
データ・セットアップ時間	t _{SU, DAT}		10			ns
SCLクロックの立ち上がり時間 (受信)	t _R		10		40	ns
SDAクロックの立ち下がり時間 (受信)	t _R		10		80	
SCLクロックの立ち下がり時間 (受信)	t _F		10		40	ns
SDAクロックの立ち下がり時間 (受信)	t _F		10		80	
SDAとSCLクロックの立ち下がり時間 (送信)	t _{OF}		10		80	ns
STOP条件のセットアップ時間	t _{SU, STO}		160			ns
各バス・ラインの容量性負荷	C _b	C _b = 1バス・ライン当りの全容量			100	pF
サイクル・タイム	8 bits	40 SCL + 127 CCLK, V _{DD} = 1.8V		46.5		μs
	12 bits	49 SCL + 148 CCLK, V _{DD} = 1.8V		95.3		μs
実効スループット	8 bits	V _{DD} = 1.8V		21.52		kSPS
	12 bits	V _{DD} = 1.8V		10.49		kSPS
等価レート = 実効スループット × 7	8 bits	V _{DD} = 1.8V		150.65		kHz
	12 bits	V _{DD} = 1.8V		73.46		kHz

代表的特性

$T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$, $V_{DD} = +1.2\text{V} \sim +3.6\text{V}$, $\text{PD1} = \text{PD0} = 0$, ファースト・モード、12ビット・モード、AUX未接続。
(特に記述のない限り)

パワー・ダウン時電源電流 対 温度

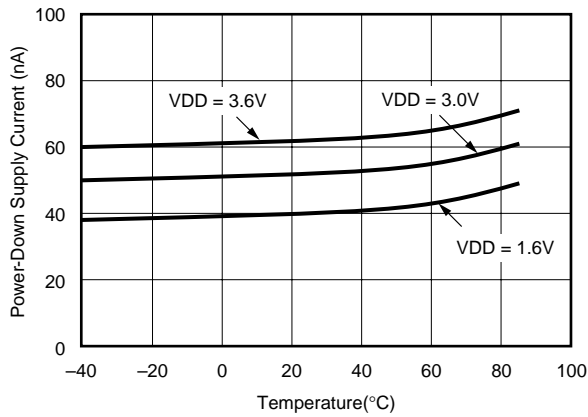


図 2

電源電流 対 温度

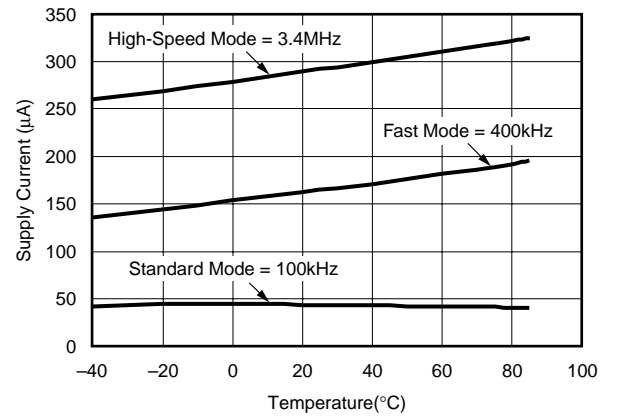


図 3

AUX変換時の電源電流

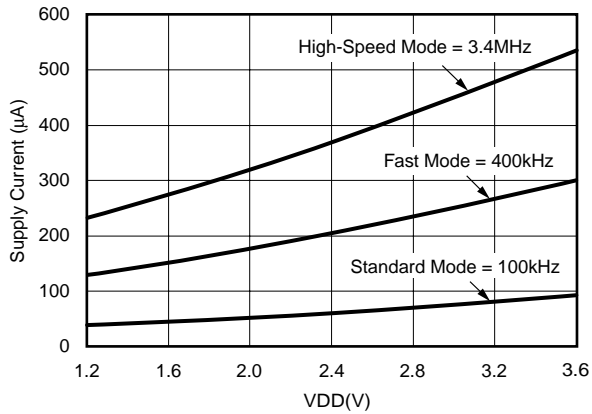


図 4

電源電流 対 電源電圧

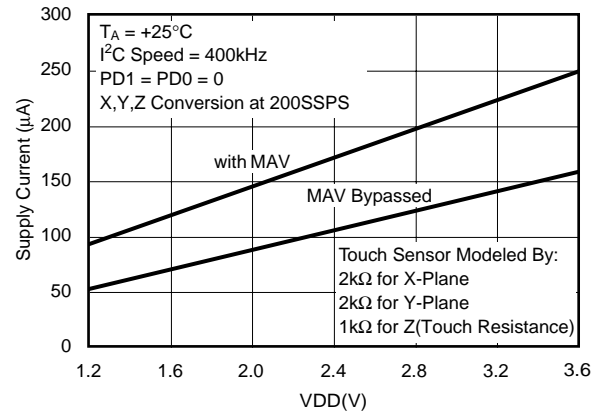


図 5

電源電流 (アドレスされていない時) 対 温度

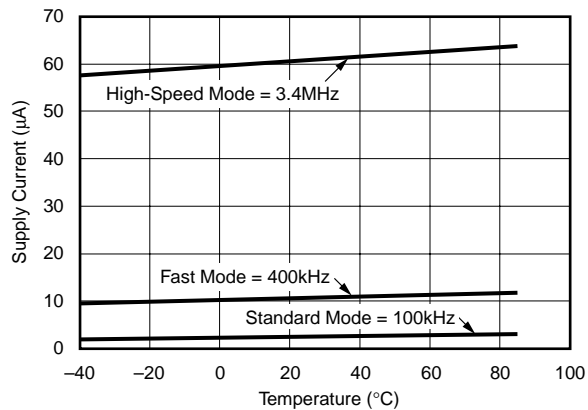


図 6

電源電流 (アドレスされていない時) 対 電源電圧

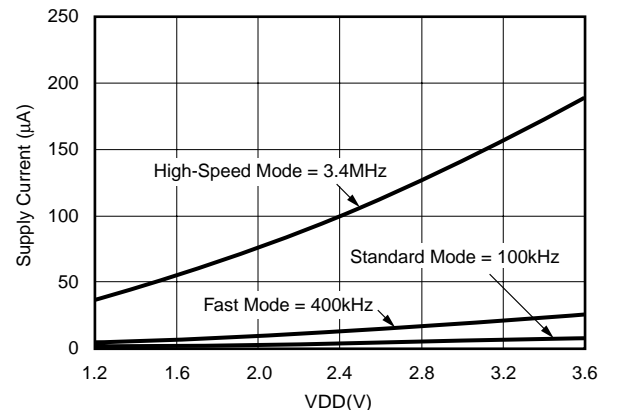


図 7

代表的特性

$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$, $V_{DD} = +1.2\text{V} \sim +3.6\text{V}$, $PD1 = PD0 = 0$, ファースト・モード、12ビット・モード、AUX未接続。
(特に記述のない限り)

ゲイン変動 対 温度

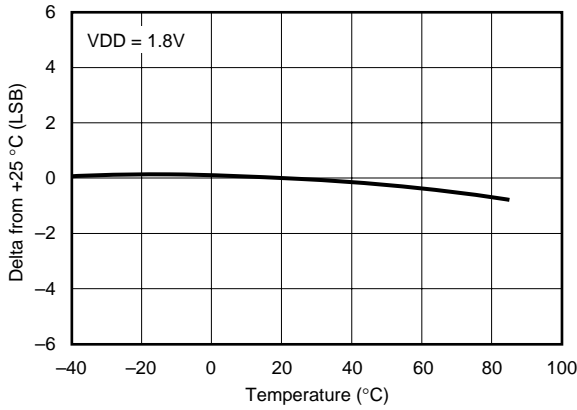


図 8

オフセット変動 対 温度

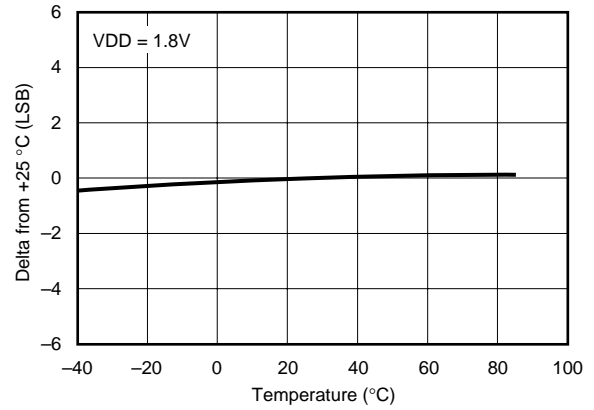


図 9

スイッチ・オン抵抗 対 電源電圧

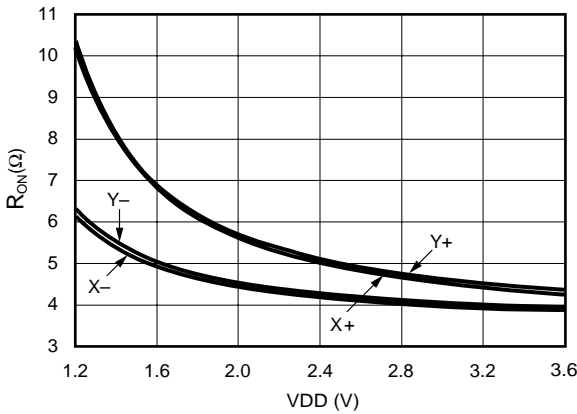


図 10

スイッチ・オン抵抗 対 温度

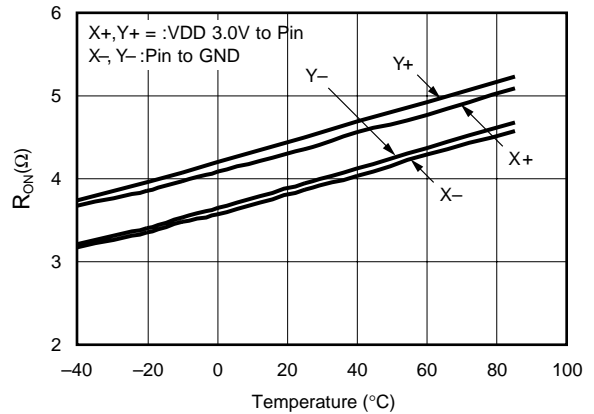


図 11

スイッチ・オン抵抗 対 温度

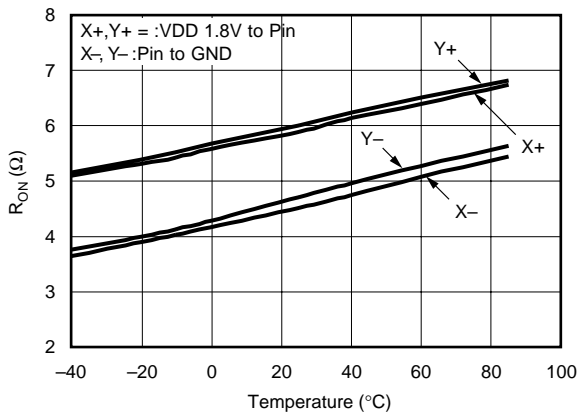


図 12

TEMPダイオード電圧 対 温度

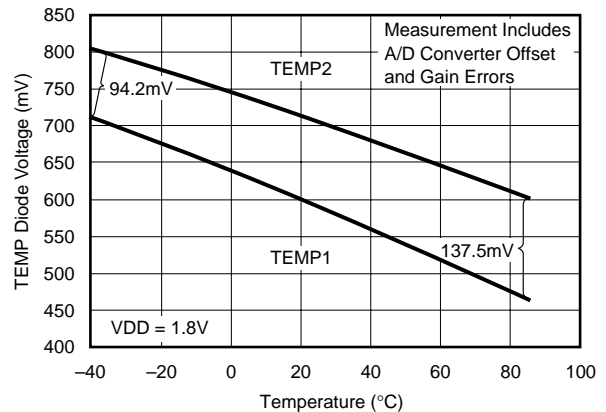


図 13

代表的特性

$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$, $V_{DD} = +1.2\text{V} \sim +3.6\text{V}$, $PD1 = PD0 = 0$, ファースト・モード、12ビット・モード、AUX未接続。
(特に記述のない限り)

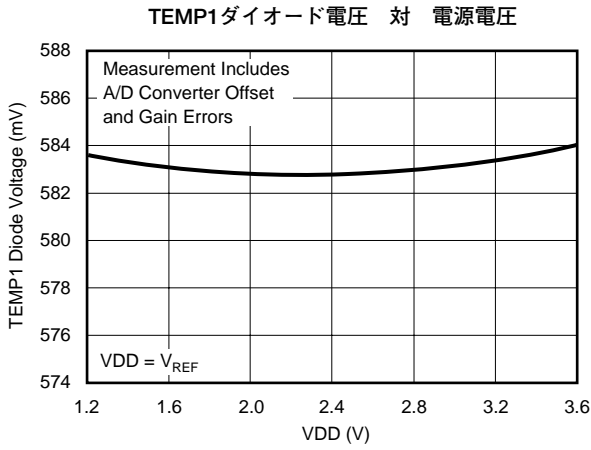


図 14

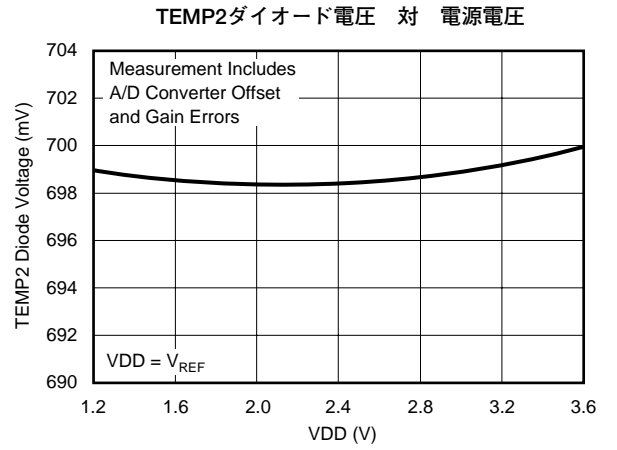


図 15

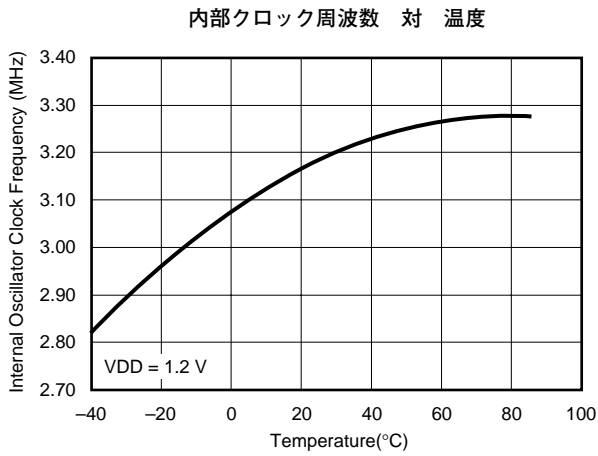


図 16

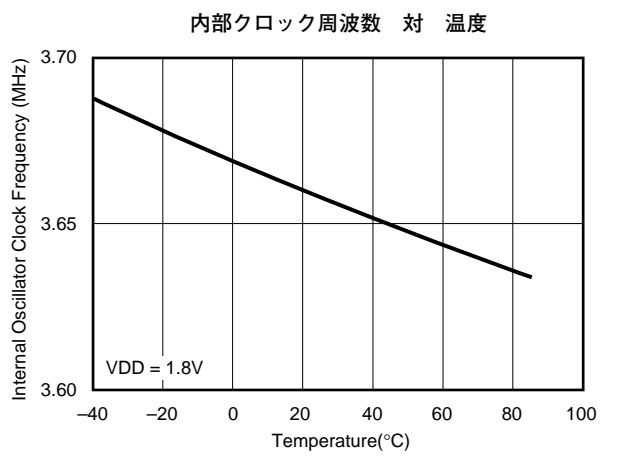


図 17

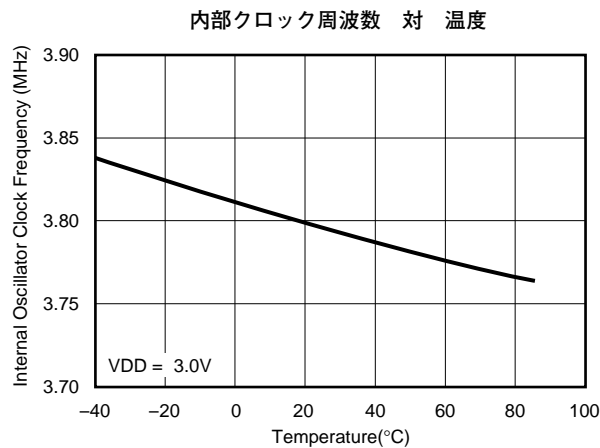


図 18

概要

TSC2007は、ヒューマン・インターフェイスのタッチスクリーン用のアナログ・インターフェイス・デバイスです。周辺機能は、すべてコマンド・バイトおよびアドレス・バイトの設定により制御されます。TSC2007には以下の特長があります。

- 非常に低消費電力のタッチスクリーン・コントローラ
- 非常に小さいフットプリント
- プリ・プロセッシングによりホストは低レベルのタスクから解放され、より重要なタスクにリソースを充当可能
- 極めて低電圧で動作
- 最小限のインターフェイス接続はアイソレーションを容易にし、必要なI/O端子数を削減
- 小型完全一体化；外付けサポート部品が不要
- ESD耐性を強化

TSC2007は以下のブロックで構成されています(先頭ページのブロック図を参照)。

- タッチスクリーン・センサ・インターフェイス
- 補助入力(AUX)
- 温度センサ
- アクイジション機能プリ・プロセッシング
- 内部変換クロック
- I²Cインターフェイス

TSC2007との通信は、I²Cシリアル・インターフェイスにて行います。TSC2007はI²Cスレーブ・デバイスです。したがって、ホスト・マイクロプロセッサの制御によりTSC2007へデータをシフト・イン、またはシフト・アウトします。ホスト・マイクロプロセッサは、シリアル・データ・クロックも供給します。

TSC2007とその機能の制御は、アドレス・バイトの命令レジスタへの書き込みにより実行されます。このレジスタのアドレッシングには、I²C互換の分かりやすい命令プロトコルが使用されます。

TSC2007の代表的なアプリケーションを図19に示します。

タッチ・スクリーン動作

抵抗性タッチ・スクリーンは、抵抗回路に電圧を印加し、入力スタイラス、ペン、あるいは指により画面に触れたときのマトリクス上の点における抵抗の変化を測定することで動作します。この抵抗比の変化により、タッチ・スクリーン上の位置が識別されます。

TSC2007は、図20に示すような抵抗性4線式構造のタッチ・スクリーンをサポートします。TSC2007は2つの座標ペア(2次元)により位置を決め、3番目の次元を加えれば圧力測定も可能です。

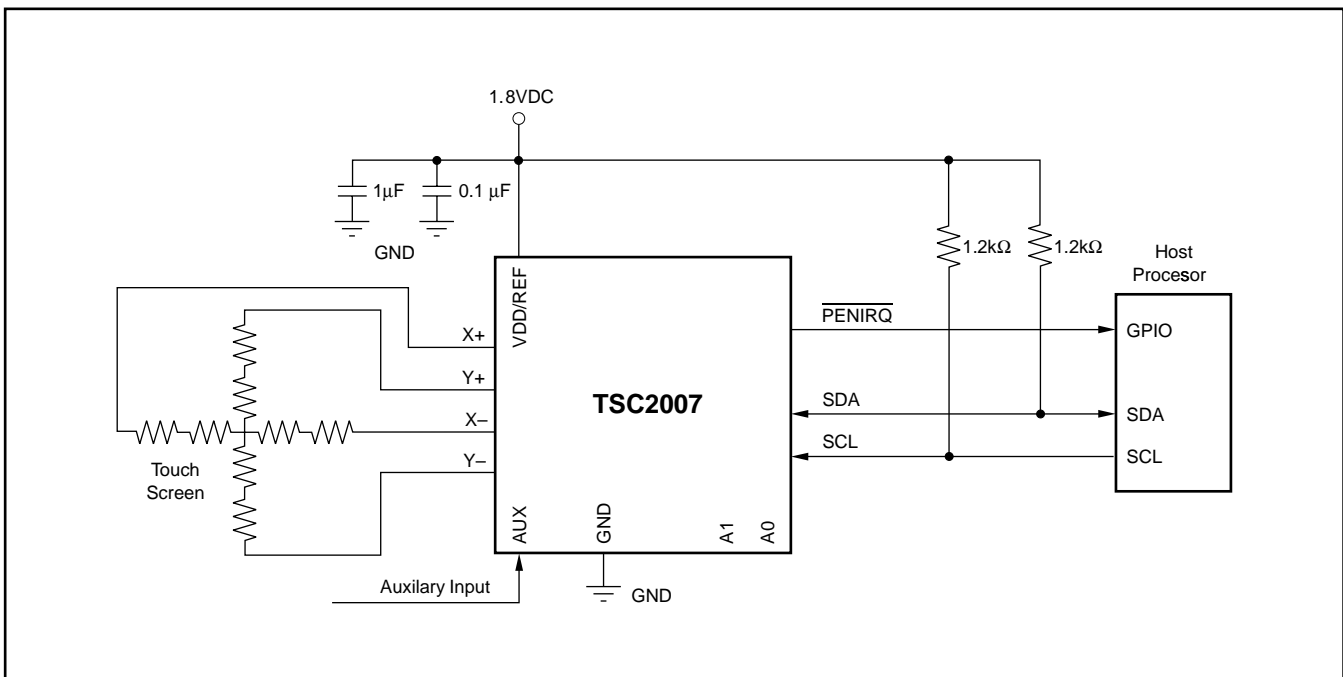


図 19. 代表的な回路構成

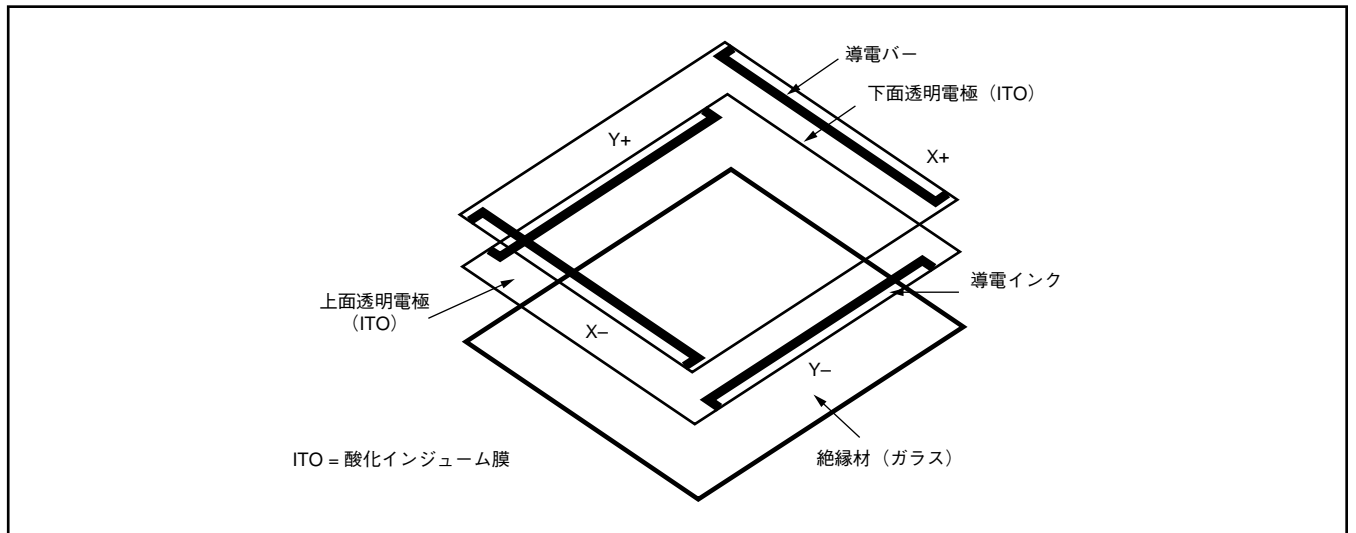


図 20. 4線式タッチ・スクリーン構造

4線式タッチ・スクリーン座標ペア測定

4線式タッチ・スクリーンは、一般に図20に示すような構造であり、スペーサで分離された2つの透明な抵抗層で構成されています。

4線式タッチスクリーン・パネルは、垂直あるいは水平方向の抵抗回路に電圧が印加されて動作します。ADコンバータは、パネルがタッチされた点の測定電圧を変換します。タッチ・スクリーンのY位置の測定は、X+入力をデータ・コンバータに接続してY+およびY-ドライバをオンし、X+入力に現れる電圧をデジタル化することで行います。このとき測定される電圧値は、タッチ点で生成された分圧回路により定まります。この測定に際し、X+端子における水平方向のパネル抵抗は、ADコンバータの入力インピーダンスが高いため変換結果に影響しません。

次に、もう一方の軸に電圧が印加され、ADコンバータによりスクリーン上のX位置を表す電圧が変換されます。このような過程を経て、XおよびY座標が関連するプロセッサへ送られます。

TSC2007では、タッチ圧 (Z) も測定することができます。ペンあるいは指のタッチであることを定めるために、タッチ圧を測定する必要があります。一般に、この測定には非常に高性能である必要はなく、8ビット分解能モードで十分です(しかし、本データシートの計算は12ビット分解能モードで示します)。この圧力測定には、いくつかの異なる方法があります。TSC2007は2つの方法をサポートしています。その第1の方法では、Xプレートの抵抗を知ること、つまりX位置の測定と、タッチ・スクリーンのパネルをクロスする2測定 (Z₂およびZ₁) の追加(図21参照)が必要になります。式(1)によりタッチ・スクリーンの抵抗が算出されます。

$$R_{\text{TOUCH}} = R_{X\text{-plate}} \cdot \frac{X_{\text{Position}}}{4096} \left(\frac{Z_2}{Z_1} - 1 \right) \quad (1)$$

第2の方法では、XプレートおよびYプレートの抵抗を知ること、つまりX位置およびY位置の測定と、Z₁が必要になります。式(2)によりタッチ・スクリーンの抵抗が算出されます。

$$R_{\text{TOUCH}} = \frac{R_{X\text{-plate}} \cdot X_{\text{Position}}}{4096} \left(\frac{4096}{Z_1} - 1 \right) - R_{Y\text{-plate}} \cdot \left(1 - \frac{Y_{\text{Position}}}{4096} \right) \quad (2)$$

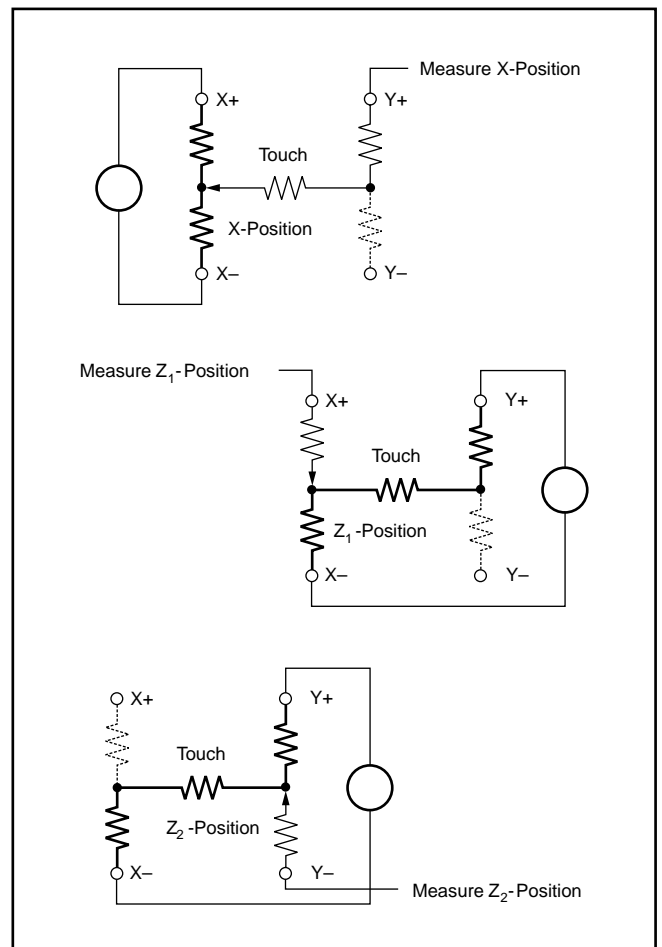


図 21. 圧力測定

タッチパネルが押下あるいはタッチされ、パネルへのドライバがオンする場合、タッチパネルにかかる電圧は、往々にしてオーバershootしてから安定したDC値へゆっくりとセトリング(安定化)します。この作用はパネルが押下されたときの、タッチパネルのトップ層シートの振動に起因する機械的なバウンスの結果です。このセトリング・タイムは、考慮する必要があります。考慮しない場合、変換値に誤差が生じます。したがって、個々の測定についてドライバがオンする時間と、測定を行なう時間との間に遅延を設ける必要があります。

アプリケーションによっては、タッチ・スクリーンに乗るノイズ(すなわち、LCDパネルやバックライト回路から発生するノイズ)をフィルタリングするために、外付けのコンデンサがタッチ・スクリーン間に必要になる場合もあります。これらコンデンサの値により、ノイズを低減するローパス・フィルタが形成されますが、パネルがタッチされたときのセトリング・タイムが長くなります。セトリング・タイムの不足は、一般にゲイン誤差として現れます。

この問題を解決するために、TSC2007は命令によって変換を行わずドライバだけをオンさせることができます。これを利用すると、この命令を発行する前に、変換を実行する時間が確保できます。

以上のように、TSC2007タッチスクリーン・インターフェイスは、位置(X, Y)および圧力(Z)を測定することができます。

内部温度センサ

バッテリーの充電のようなアプリケーションによっては周囲温度の測定が必要になります。TSC2007で使用される温度測定技術は、定電流に対する半導体接合(ジャンクション)の特性を利用しています。ダイオードの順方向電圧 (V_{BE})には、温度に対して顕著な相関があります。 $+25^{\circ}\text{C}$ における V_{BE} 電圧値を求め、次に温度が変化するときの電圧変化をモニタすることで、アプリケーションの周囲温度を予測することができます。

TSC2007には2つの温度測定モードがあります。第一のモードでは既知の温度による較正が必要ですが、周囲温度の予測には1回読み取りだけです。図22のTEMP1ダイオードが、この温

度測定サイクルで使用されます。この電圧は、 $+25^{\circ}\text{C}$ で $10\mu\text{A}$ 電流時に標準で 580mV です。このダイオード電圧の絶対値は数 mV だけ変動しますが、その電圧の温度係数(T_C)は -2.1mV で常に一定です。最終製品の試験工程の最後に、ユーザによる較正のために、既知の室温でのダイオード電圧をシステム・メモリに格納されています。このモードによる測定結果は、 $0.35^{\circ}\text{C}/\text{LSB}$ ($V_{\text{REF}} = 3.0\text{V}$ で $1\text{LSB} = 732\mu\text{V}$)の等価温度測定分解能に相当します。

第二の測定モードでは温度の較正は必要ありませんが、絶対温度の較正を実行する必要がなく、 $2^{\circ}\text{C}/\text{LSB}$ の精度を得るために2回測定(差分)をする方法です。このモードではTEMP1ダイオードの80倍の抵抗比のTEMP2ダイオードの電圧を2回目で変換する必要があります。1番目(TEMP1)と2番目(TEMP2)の変換の電圧差は、次式で表されます。

$$\Delta V = \frac{kT}{q} \cdot \ln(N) \quad (3)$$

ここで、

$N =$ 抵抗比 = 80

$k =$ ボルツマン定数 = 1.3807×10^{-23} (J/K)

$q =$ 電子電荷 = 1.6022×10^{-19} (C)

$T =$ 絶対温度 (K)

この方法によると、絶対温度の測定がはるかに改善できますが、 $1.6^{\circ}\text{C}/\text{LSB}$ だけ低い分解能になります。式(3)をTについて解くと、次式になります。

$$T = \frac{q \cdot \Delta V}{k \cdot \ln(N)} \quad (4)$$

ここで、

$\Delta V = V_{BE}(\text{TEMP2}) - V_{BE}(\text{TEMP1})$ (mV)

$T = 2.648 \cdot \Delta V$ (K)

$T = 2.648 \cdot \Delta V - 273$ ($^{\circ}\text{C}$)

温度1および温度2の測定は、図33および図34と同じタイミングです。

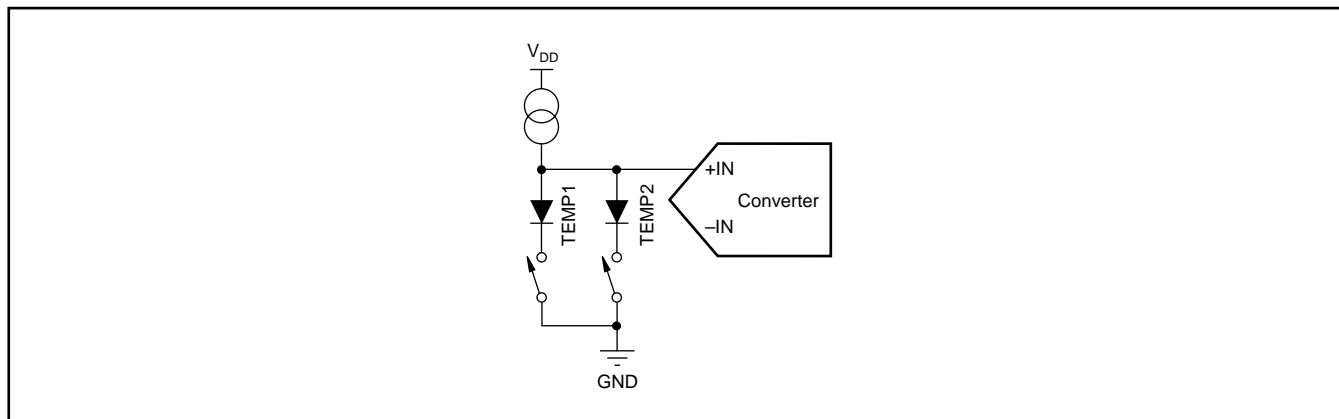


図 22. 温度測定モードの機能ブロック図

アナログ・デジタル・コンバータ

図23にTSC2007のアナログ入力を示します。アナログ入力(X, Y, およびZのタッチパネル座標、チップ温度、および補助入力)は、マルチプレクサ経由で逐次比較(SAR)型アナログ・デジタル(AD)コンバータに送られます。このADコンバータは容量再分配アーキテクチャをベースとしており、サンプル・アンド・ホールド機能を含んでいます。

低オン抵抗スイッチのユニークな構成により、ADコンバータの選択されていない入力チャネルは電源を、また付随した端子はグラウンドを、それぞれタッチパネルをドライブするために接続できます。また、コンバータへの差動入力および差動リファレンス入力アーキテクチャを維持することで、ドライブスイッチのオン抵抗により生じる誤差を打ち消すことができます。

リファレンス

TSC2007はVDD/REF端子に供給する外付けの電圧リファレンスを使用します。上側のリファレンス電圧範囲は単電源動作の電源電圧と同じ1.2Vから3.6Vとなっています。

リファレンス・モード

スイッチ・ドライバのオン時に測定を行う場合、リファレンスに関して注意すべき重要な点があります。この検討には、TSC2007の基本動作(図19参照)を理解すると役立ちます。図19に示したアプリケーションは、デバイスを使用して抵抗性タッチ・スクリーンの信号をデジタル化するものです。ポインティング・デバイスの現在のY位置の測定は、図24に示すようにX+入力をADコンバータに接続し、Y+とY-ドライバをオンし、X+における電圧をデジタル化することにより行われます。この測定するとき、X+端子における抵抗は変換結果に影響しません。この抵抗はセトリング時間には影響しますが、通常は、この抵抗は十分小さいため問題にはなりません。しかし、Y+とY-間の抵抗はかなり小さいため、Yドライバのオン抵抗により小さな差が確実に生じます。上記の条件では、内部スイッチで電圧が少し低下するため、タッチ・スクリーン上のポインティング・デバイスの位置によらず、0V入力またはフルスケールの入力を得ることはできません。さらに、内部スイッチの抵抗はタッチ・スクリーンの抵抗をトラッキングしないので、余分な誤差の原因となります。したがって、TSC2007はシングルエンドのリファレンス・モードをサポートしていません。

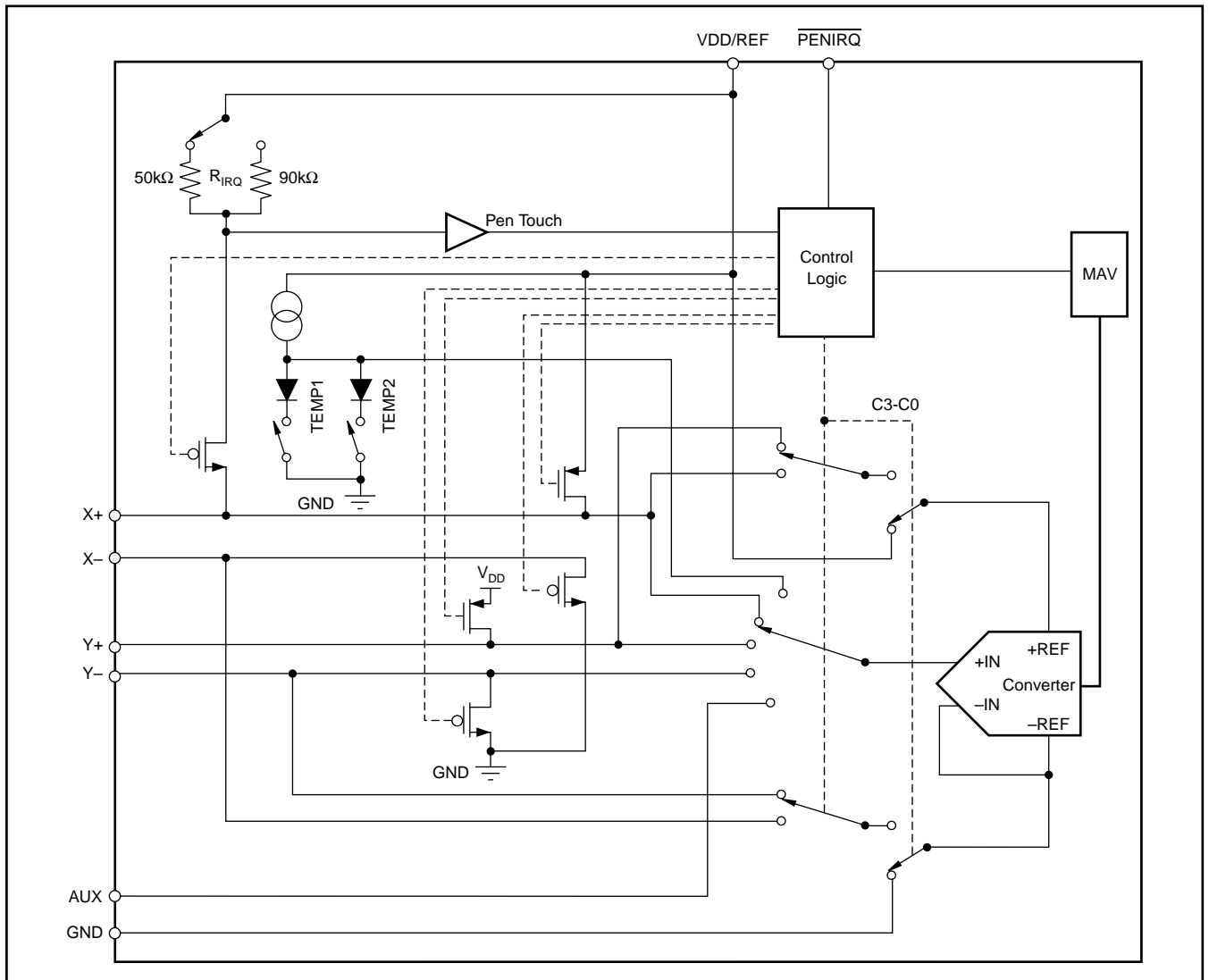


図 23. アナログ入力部の概略

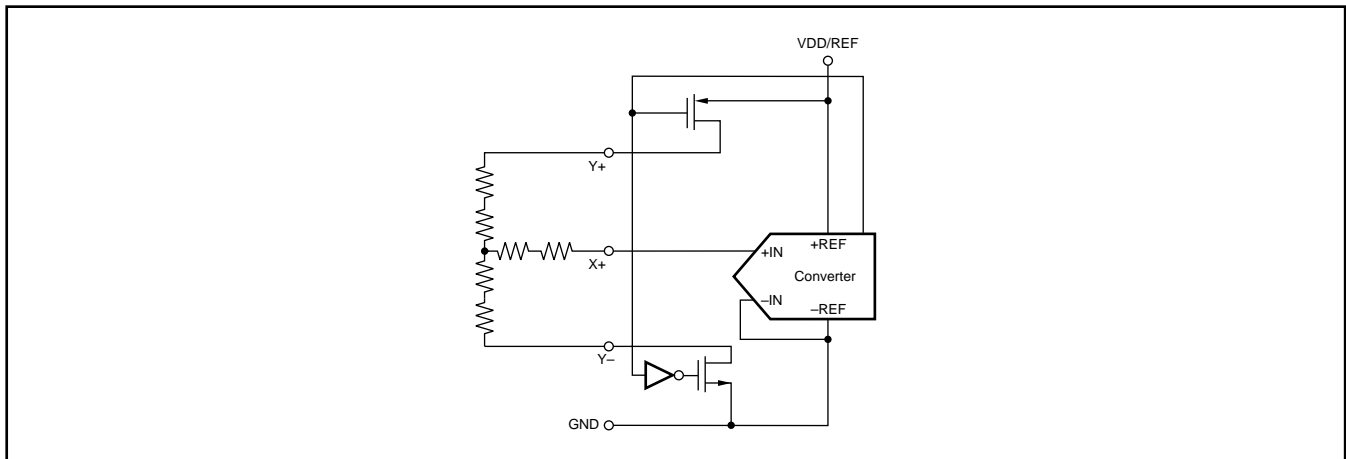


図 24. シングルエンド・リファレンスの略図

以上の状況は、図25に示す差動モードを使用することで改善できます。すなわち、+REFおよび-REF入力をそれぞれ直接Y+およびY-に接続します。この接続によって、ADコンバータは比率を読み取ることレシオメトリックになります。この変換結果は、内部スイッチのオン抵抗がどのように変化しようとも、常に外部リファレンスに対して一定の割合になります。

タッチ・スクリーンのセトリング

アプリケーションによっては、タッチ・スクリーンによるノイズ(例えば、LCDパネルやバックライト回路から発生するノイズ)を除去するために、外付けのコンデンサがタッチ・スクリーンの両端に必要な場合もあります。これらのコンデンサにより、ノイズを低減するローパス・フィルタが形成されますが、パネルがタッチされたときのセトリング・タイムが必要にもなります。このセトリング・タイムは、一般にゲイン誤差として現れます。問題は、入力またはリファレンスが最終的な定常値にならないうちにADコンバータがサンプリングしてデジタル・データを出力することです。さらに、リファレンス電圧が測定サイクル中に変化することもあります。

これらのセトリング・タイム問題を解決するために、TSC2007では変換を行わずドライバだけをオンさせることができます(表3参照)。これを利用すると、変換を実行する命令を発行す

る前に時間が確保できます。一般に、I²Cバスによる変換命令の発信に要する時間は、タッチ・スクリーンがセトリングするのに適したものになります。

可変分解能

TSC2007は、8ビットあるいは12ビット分解能のADコンバータを備えています。低い方の分解能は、タッチ圧のような低速で変化する信号の測定に実用的です。低分解能で変換を実行すると、ADコンバータの変換プロセスの完了に要する時間が短縮され、同時に電力消費も低減されます。

8ビット変換

TSC2007には8ビット変換モード(M = 1)があり、高速スループットが必要で、かつデジタル変換結果がさほど重要でない(例えば、圧力測定)場合に使用できます。8ビット・モードに切り換えると、変換結果は1データ・バイトのみの転送により読み取ることができます。内部クロックは2倍高速になり、4MHzで動作します。

高速なクロックにより各変換が4ビットだけ短縮され、データ伝送時間が低減されます。その結果、クロック・サイクルが少なくなり、低消費電力になります。

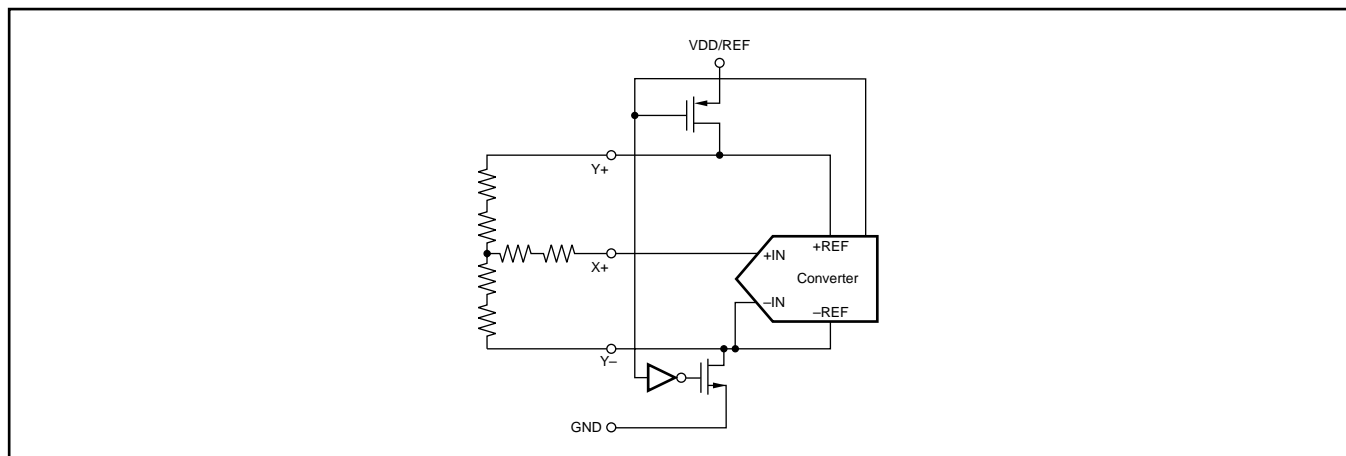


図 25. 差動リファレンスの略図(Yスイッチはイネーブ、X+がアナログ入力)

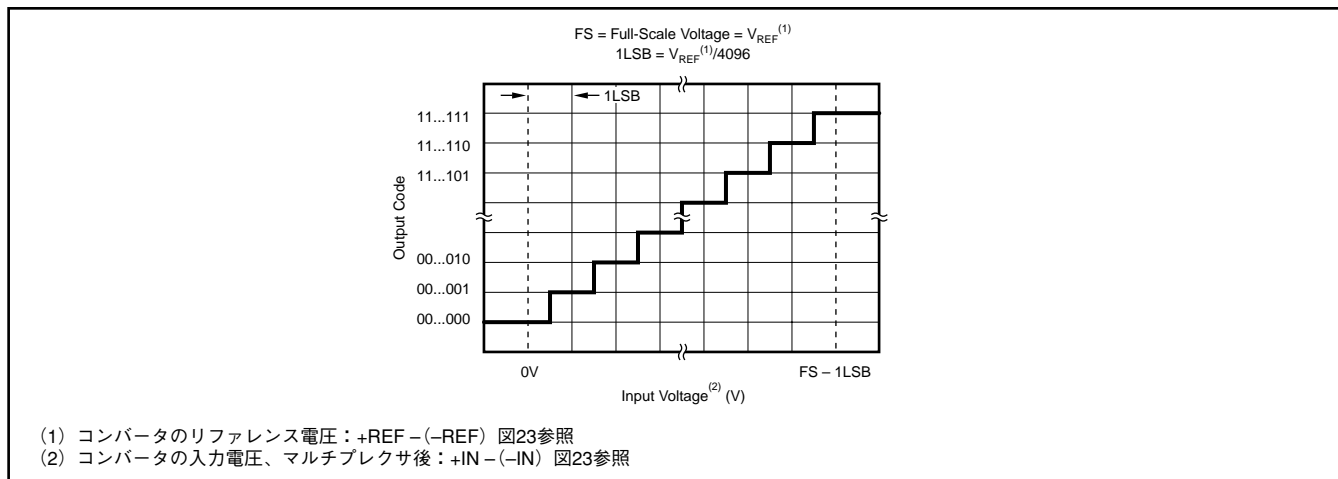


図 26. 理想入力電圧および出力コード

変換クロックおよび変換時間

TSC2007には内部クロックがあり、多くのデバイス機能を実行するデバイス内のアドレス・バイトのクロックに使用されます。このクロックは、分周されてADコンバータを動作させるクロックになります。このクロックの周波数は、8ビット・モードで4MHzであり、12ビット・モードでは2MHzです。

データ・フォーマット

TSC2007の出力データは、図26に示すようにストレート・バイナリ・フォーマットです。この図は与えられた入力電圧に対する理想出力コードを示しており、オフセット、ゲイン、あるいはノイズによる誤差は含まれません。

タッチ検出

PENIRQはホストへの割り込みとして使用できます。R_{IRQ}は内部プルアップ抵抗であり、50kΩ(デフォルト)または90kΩに

プログラマブルできます。ライト命令 '1011' (セットアップ命令) にデータ '0001' を続けると、プルアップ抵抗が90kΩに設定されます。

注意: 最初の3ビットは必ず '0' にして、選択ビットは最後のビットになります。プルアップ抵抗を50kΩに戻すには、ライト命令 '1011' にデータ '0000' を続けて発行します。

Y位置測定の例を図27に詳しく示します。PENIRQ出力は、内部プルアップ抵抗により "High" になっています。PD0 = 0 のパワーダウンの間、Y-ドライバはオンしてGNDと接続され、PENIRQ出力はX+入力に接続されます。パネルがタッチされると、タッチ・スクリーンを通してX+入力はグラウンドに下げられ、PENIRQ出力はパネルからGNDへの電流パスによって "Low" になり、プロセッサへの割り込みが開始されます。X、Y、およびZ位置の測定サイクルでは、X+入力はPENIRQプルダウン・トランジスタから分離され、プルアップ抵抗のリーク電流がタッチ・スクリーンに流入するのを防止するため、誤差が生じません。

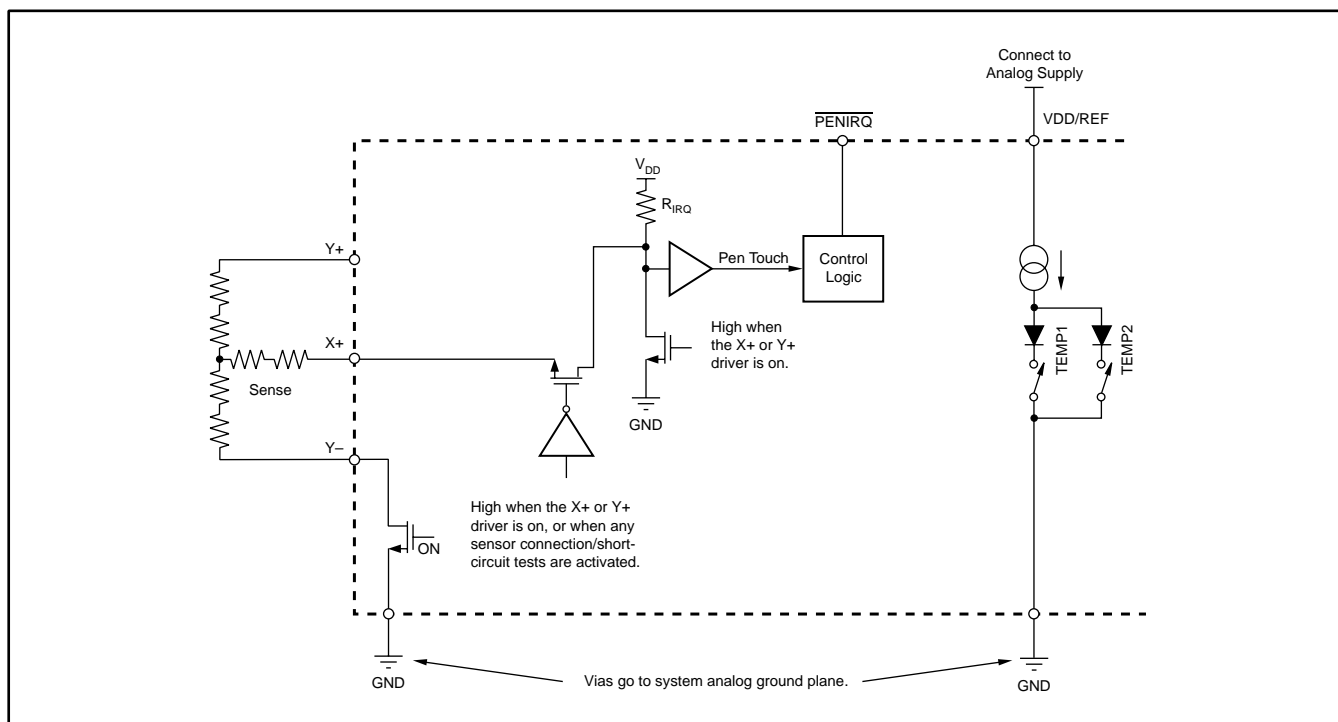


図 27. PINTDAV端子からのペン・タッチによる割り込みの例

X, Y, およびZ位置の測定サイクルに加えて、Xドライバ、Yドライバ、およびY+とXドライバを測定することなしにアクティブにする命令も、X+入力をプルダウン・トランジスタから分離し、PD0ビットの値に関係なくペン割り込み出力機能をディスエーブルします。これらの条件下では、 $\overline{\text{PENIRQ}}$ 出力は“Low”に強制されます。さらに、TSC2007に書き込まれる最終バイトにPD0 = 1が含まれている場合、ペン割り込み出力機能がディスエーブルされ、いつパネルがタッチされたか検出できなくなります。これらの状態でペン割り込み出力機能を再度イネーブルするには、PD0 = 0を含んだコマンド・バイトがTSC2007に書き込まれる必要があります。

バス・マスタがビットR/W = 0のアドレス・バイトを送出し、TSC2007がアクノリッジを返す場合、ペン割り込み機能はディスエーブルされます。アドレス・バイトに続く命令がPD0 = 0を含む場合、ペン割り込み機能は1つの変換の最後にイネーブルされます。これには、TSC2007がコマンド・バイトの受信に続くSTOP/START条件を受信してから、約100 μ S (12ビット・モード)あるいは約50 μ S (8ビット・モード)かかります(変換サイクル開始時期の詳細は、図31および図30を参照)。

先に述べた両方の場合において、ホストがTSC2007に書き込むときは、マスタ・プロセッサが $\overline{\text{PENIRQ}}$ 割り込みを常にマスクするように推奨します。このマスクングにより、先に述べた場合に $\overline{\text{PENIRQ}}$ ラインがディスエーブルされたとき、割り込みの誤トリガが防止されます。

前処理

TSC2007には、結合MAVフィルタ(中央値検出フィルタと平均化処理フィルタ)があります。

MAVフィルタ

必要な信号源がデジタル・スイッチング回路によりノイズを含んでいる場合、ノイズなしのデータを評価する必要があります。この場合、中央値検出フィルタの動作がノイズの除去に役立ちます。最初に、7変換結果のアレイがソートされます。次に中央の3値を平均化して、MAVフィルタの出力値が生成されます。

MAVフィルタは、タッチ・スクリーン入力、TEMP1およびTEMP2の温度測定、および補助入力AUXを含むすべてのアナログ入力の測定に適用されます。変換時間を短縮するために、MAVフィルタはセットアップ命令を通してバイパスすることができます。これについては、表3および表4を参照してください。

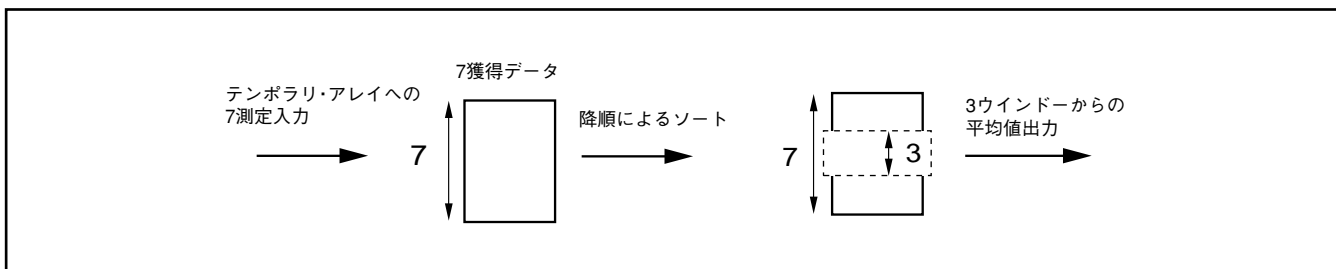


図 28. MAVフィルタの動作

I²Cインターフェイス

TSC2007は、I²Cシリアル・バスおよびデータ転送プロトコルで定義されたスタンダード、ファースト、およびハイスピードの3モードすべてをサポートしています。バスにデータを送出するデバイスはトランスミッタと定義され、データを受信するデバイスはレシーバと定義されます。メッセージを制御するデバイスは、「マスタ」と呼ばれます。マスタにより制御されるデバイスは「スレーブ」です。バスは、シリアル・クロック(SCL)を発生し、バス・アクセスを制御し、STARTおよびSTOP条件を発生するマスタ・デバイスによって制御される必要があります。TSC2007はI²Cバス上でスレーブとして動作します。バスとの接続は、オープン・ドレインI/OラインのSDAおよびSCLによって行います。以下のバス・プロトコルが定義されています(図29参照)。

- バスがビジー状態でない場合のみ、データ伝送は開始できます。
- データ伝送の間クロック・ラインが“High”の場合、常にデータ・ラインは安定のままであることが必要です。クロック・ラインが“High”のときのデータ・ラインの変化は、制御信号であると解釈されます。

これに応じて、以下のバス状態が定義されています。

バス・ノット・ビジー

データおよびクロック・ライン共“High”に維持します。

スタート・データ・トランスファ

クロック・ラインが“High”のとき、データ・ラインの“High”から“Low”への変化を、START条件と定義します。

ストップ・データ・トランスファ

クロック・ラインが“High”のとき、データ・ラインの“Low”から“High”への変化を、STOP条件と定義します。

データ・バリッド

START条件の後、データ・ラインがクロック信号の“High”期間安定しているとき、このデータ・ラインは有効データを表します。1データ・ビットあたり1クロック・パルスです。各データ伝送はSTART条件により開始され、STOP条件で終了します。STARTおよびSTOP条件間に転送されるデータ・バイト数には制限がなく、マスタ・デバイスにより定められます。情報はバイト幅で転送され、各レシーバは9番目のビットでアクノリッジを立てます。

I²Cバス仕様では、スタンダード・モード(100kHzのクロック・レート)、ファースト・モード(400kHzのクロック・レート)、およびハイスピード・モード(1.7MHzあるいは3.4MHzのクロック・レート)がそれぞれ定義されています。TSC2007は3モードすべてで動作します。

アクノリッジ

各レシーバ・デバイスは、アドレッシングされると、各バイトの受信後にアクノリッジを発生する必要があります。マスタ・デバイスは、このアクノリッジ・ビット用に追加の1クロック・パルスを発生する必要があります。

アクノリッジを立てるデバイスは、アクノリッジ・クロック・パルスの間SDAラインをプルダウンし、アクノリッジ・クロック・パルスの“High”の期間にSDAラインを安定な“Low”にする必要があります。もちろん、セットアップおよびホールド・タイムについて考慮する必要があります。マスタは、スレーブからクロック出力された最終バイトに対するアクノリッジ・ビットを発生しないことで、データの終了をスレーブに知らせる必要があります。この場合、マスタがSTOP条件を発生できるように、スレーブはデータ・ラインを“High”にしておく必要があります。

図29にI²Cバス上でのデータ伝送の詳細を示します。R/Wビットの状態に依存して、以下の2種類のデータ伝送が可能です。

1. **マスタ・トランスミッタからスレーブ・レシーバへのデータ伝送。** マスタにより転送される最初のバイトはスレーブ・アドレスです。次に多数のデータ・バイトが続きます。スレーブは、スレーブ・アドレスおよび各受信バイトの後でアクノリッジ・ビットを返します。
2. **スレーブ・トランスミッタからマスタ・レシーバへのデータ伝送。** 最初のバイトであるスレーブ・アドレスは、マスタにより転送されます。すると、スレーブはアクノリッジ・ビットを返します。その次に、多数のデータ・バイトがスレーブによりマスタへ転送されます。マスタは、最終バイト以外のすべての受信バイトの後で、アクノリッジ・ビットを返します。最終受信バイトの最後に、ノート・アクノリッジが返されます。

マスタ・デバイスは、シリアル・クロック・パルスおよびSTARTとSTOP条件のすべてを発生します。転送は、STOP条件または、反復START条件で停止します。反復START条件も

次のシリアル伝送の開始になるので、バスは解放しません。

TSC2007は以下の2モードで動作します。

1. **スレーブ・レシーバ・モード：**シリアル・データおよびクロックは、SDAおよびSCLを通して受信されます。各バイトを受信した後で、アクノリッジ・ビットが転送されます。STARTおよびSTOP条件は、シリアル伝送の開始と終了として認識されます。アドレスの認識は、スレーブ・アドレスおよび方向ビットの受信後に、ハードウェアによって行います。
2. **スレーブ・トランスミッタ・モード：**第1バイト(スレーブ・アドレス)を受信すると、スレーブ・レシーバ・モードとして扱われます。このモードでは、方向ビットは伝送方向の逆を示します。シリアル・クロックがSCLに入力されている間、TSC2007はシリアル・データをSDAに転送します。STARTおよびSTOP条件は、それぞれシリアル伝送の開始および終了と認識されます。

I²Cファーストまたは、スタンダード・モード (F/Sモード)

I²Cファーストあるいはスタンダード(F/S)モードでは、シリアル伝送データは「タイミング情報」に示すタイミングを満たす必要があります。

F/Sモードのシリアル伝送フォーマットでは、SCLが“High”のときSDA入力が“High”から“Low”への遷移をSTART条件(S)としてマスタはスレーブに転送の開始を知らせます。マスタがスレーブとの交信を終了すると、マスタはSTOP条件(P)を発行します。このSTOP条件は、図29に示すように、SCLが“High”のときSDA入力が“Low”から“High”への遷移です。STOP条件が立った後は、バスはフリーになって別の転送が可能になります。図29に、2線式シリアル・インターフェイスI²Cの一連のF/Sモード伝送を示します。アドレス・バイト、制御バイト、およびデータ・バイトは、START条件とSTOP条件の間に転送されます。SDAの状態は、STARTおよびSTOP条件の場合を除いて、SCLが“Low”のときだけ変化することができます。データは8ビット・ワードで転送されます。データをデバイスに入出力転送するには、9クロック・サイクル(8ビット・ワード+アクノリッジ・ビット)が必要です。

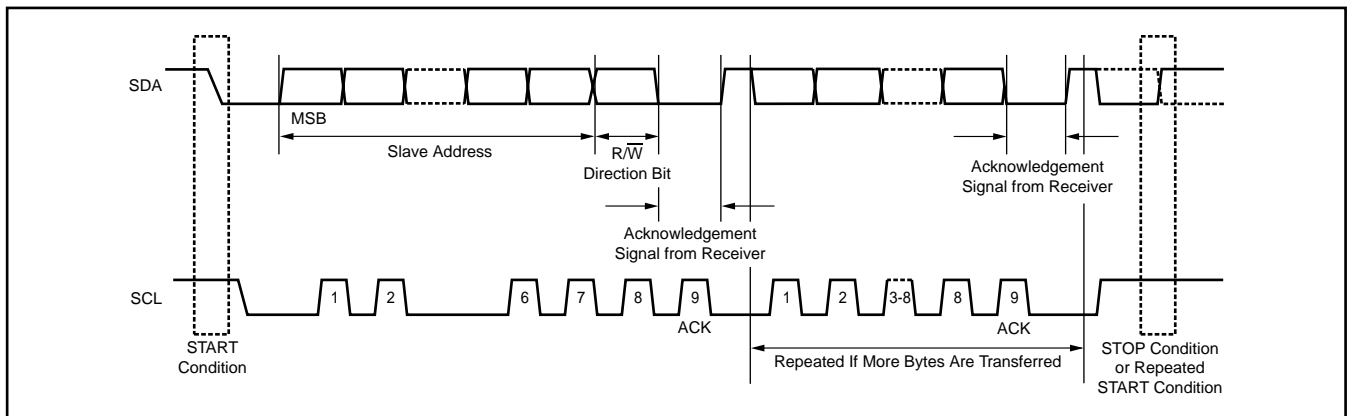


図 29. 一連のファースト/スタンダード・モード伝送

I²Cハイスピード・モード (Hsモード)

TSC2007は、ハイスピードI²Cマスタとともに動作することができます。そのために、仕様で推奨されているように、SCLのプルアップ抵抗をアクティブ・プルアップに変更する必要があります。

ハイスピード (Hs) モードのシリアル・データ伝送フォーマットは、ファーストあるいはスタンダード (F/S) モードI²Cバス仕様を満たしている必要があります。Hsモードは、以下の条件 (すべてF/Sモードで) の後でのみ開始します。

1. START条件 (S)
2. 8ビットのマスタ・コード (00001xxx)
3. ノット・アクノリッジ・ビット (N)

図30に、このモードの詳細なシーケンスを示します。Hsモード・マスタ・コードは予約された8ビット・コードであり、Hsモードの起動にのみ使用し、スレーブ・アドレスや他の目的に使用できません。マスタ・コードは、Hsモード伝送が開始されようとしている、および、接続されているデバイスはHs仕様を満たす必要がある、ということを示します。マスタ・コードを認識 (アクノリッジを立てる) できるデバイスは無いので、マスタ・コードにはノット・アクノリッジ・ビット (N) が続きます。

ノット・アクノリッジ・ビット (N) が立ち、SCLがハイ・レベルにプルアップされた後、マスタはHsモードに切り換わり、SCLの電流源プルアップ回路をイネーブルにします (図30に示

す時間 t_{H1} にて)。他のデバイスはSCLの“Low”期間を引き延ばすことにより、 t_{H1} の前までシリアル伝送を延期できるので、すべてのデバイスがSCLを解放し、SCLがハイ・レベルに達したときに、マスタは電流源プルアップ回路をイネーブルにします。このようにして、SCLの立ち上がり時間の最後の部分が高速化されます。

次にマスタは、反復START条件 (Sr) と、それに続く7ビットのスレーブ・アドレスおよびR/Wビット・アドレスを送信し、選択したスレーブからアクノリッジ・ビット (A) を受信します。反復START条件 (Sr) の後と、各アクノリッジ・ビット (A) またはノット・アクノリッジ・ビット (N) の後で、マスタは電流源プルアップ回路をディスエーブルにします。このディスエーブルにより、TSC2007のような他のデバイスは、SCLの“Low”期間を引き延ばしてシリアル伝送を遅らせることができます (変換データがTSC2007の内部シフトレジスタに格納されるまで)。マスタは、すべてのデバイスがSCLを解放し、SCLがハイ・レベルに達したときに、電流源プルアップ回路を再度イネーブルにします。その結果、SCL信号の立ち上がり時間の最後の部分が高速化されます。

Hsモードのデータ伝送は次の反復START条件 (Sr) の後まで続き、STOP条件 (P) の後でのみF/Sモードに戻ります。マスタ・コードのオーバーヘッドを軽減するために、マスタは反復START条件 (Sr) により分離された多数のHsモード伝送を連結することができます。

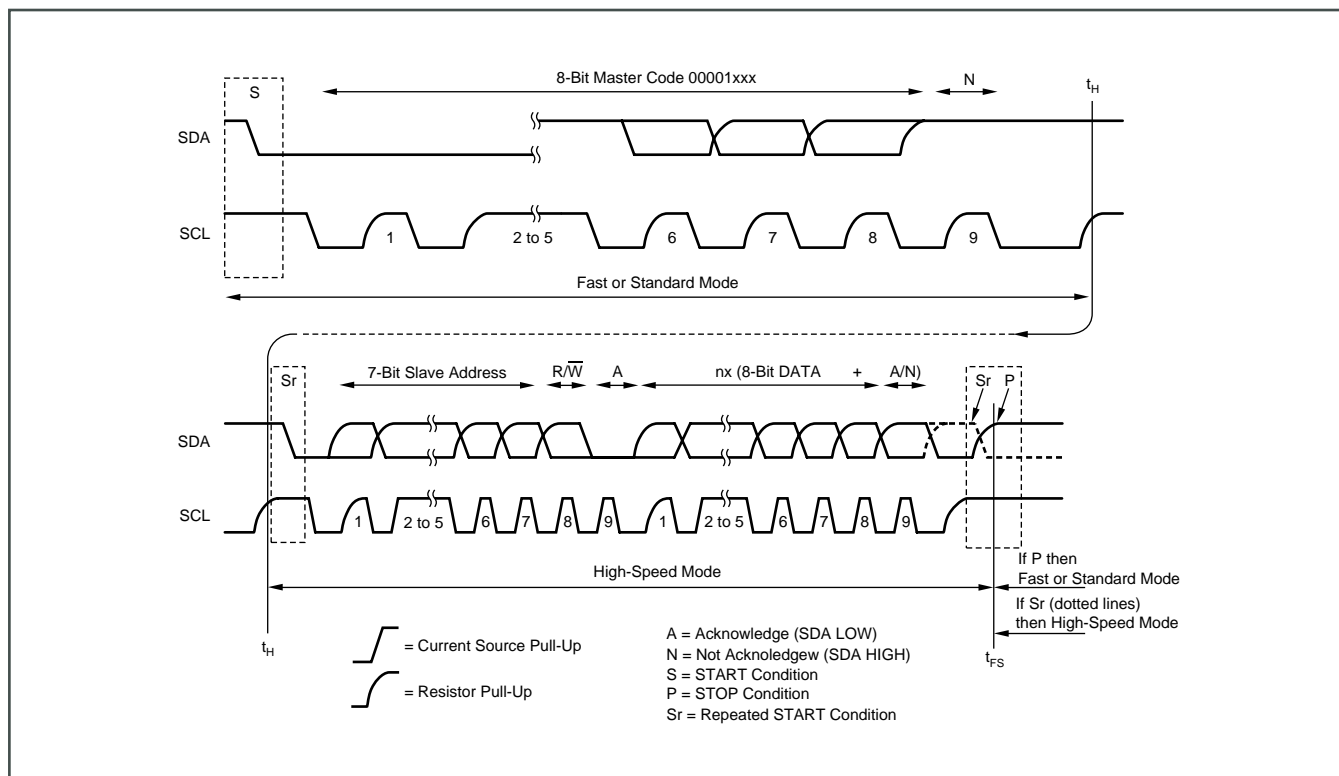


図 30. ハイ・スピード・モード伝送

デジタル・インターフェイス

アドレス・バイト

TSC2007には、7ビットのスレーブ・アドレス・ワードがあります。スレーブ・アドレスの最初の5ビット (MSB) は、ADコンバータがI²C規格に従うための工場設定プリセット・コードであり、常に '10010' に設定されます。アドレス入力端子 (A1-A0) のロジック状態により、通信を有効にするLSB2ビットのデバイス・アドレスが設定できます。したがって、最大4個の同一プリセット・コードのデバイスを、同じバス上に同時に接続することができます。

A1, A0のアドレス入力は、アドレス・バイトを受信すると常に読み取られるので、電源 (V_{DD}) あるいはグランド (GND) に接続します。スレーブ・アドレスは、R/ \overline{W} ビットがスレーブにより受信された後で、SCLの立ち下がりがエッジによりTSC2007にラッチされます。

アドレス・バイトの最後のビット (R/ \overline{W}) が、デバイスの動作を決めます。それが '1' に設定されるとリード動作が選択され、'0' に設定されるとライト動作が選択されます。START条件に続いて、TSC2007はSDAバスを監視し、転送されたデバイスのアドレス・バイトをチェックします。スレーブ・デバイスは、'10010コード'、設定されたデバイス・アドレス、およびR/ \overline{W} ビットを受信した直後、SDAラインにアクノリッジ信号を出力します。

ビットD0 : R/ \overline{W}

- 1 : I²CマスタはTSC2007から読み取る (I²Cリード・アドレッシング)
- 0 : I²CマスタはTSC2007へ書き込む (I²Cライト・アドレッシング)

MSB D7	D6	D5	D4	D3	D2	D1	LSB D0
1	0	0	1	0	A1	A0	R/ \overline{W}

表 1. I²Cスレーブ・アドレス・バイト

コマンド・バイト

ビットD7-D4 : C3-C0 — 変換機能選択ビット。これらのビットにより、変換する入力および実行する変換機能が選択され、ドライバが有効になり、 \overline{PENIRQ} プルアップ抵抗 (R_{IRQ}) が設定されます。可能な変換機能は表3に記載。

ビットD3-D2 : PD1-PD0 — パワーダウン・ビット。これら2ビットにより、パワーダウン・モードを選択します。表2に示す、命令の完了後にTSC2007はパワーダウン・モードに移行します。

電力消費を可能なかぎり最小にするには、各コマンド・バイトにてPD0 = 0と設定することを推奨します。複数のX, Y, およびZ位置の測定を次々に行う場合 (平均化の場合のように)、PD0 = 1とすると変換サイクルの最後でタッチスクリーン・ドライバがオンのままになります。

ビットD1 : M — モード・ビット。M = 0の場合、TSC2007は12ビット・モード。M = 1の場合、8ビット・モードが選択されます。

ビットD0 : X — 指定はありません。

TSC2007のパワーアップ時、パワーダウン・ビットを書き込んで、確実に最小電力を実現するモードにデバイスが置かれるようにする必要があります。したがって、パワーアップの直後にPD1 = PD0 = 0と設定するコマンド・バイトを送り、デバイスが最小電力モード、すなわち変換と変換の間は、パワーダウンするモードに入るようにします。

ビット	NAME	解説
D7-D4	C3-C0	変換機能選択ビット、詳細は表3に記載。セットアップ命令 ('1011') を除く。
D3-D2	PD1-PD0	00 : サイクル間のパワーダウン。 \overline{PENIRQ} はイネーブル。 01 : A/Dコンバータがオン。 \overline{PENIRQ} はディスエーブル。 10 : A/Dコンバータがオフ。 \overline{PENIRQ} はイネーブル。 11 : A/Dコンバータがオン。 \overline{PENIRQ} はディスエーブル。
D1	M	0 : 12ビット ('2MHz' クロックの低速)。 1 : 8ビット ('4MHz' クロックの高速)。
D0	X	任意。

表 2. コマンド・バイトの定義 (セットアップ命令を除く) ⁽¹⁾

(1) セットアップ命令に関するコマンド・バイトの定義は、表4に示します。

C3	C2	C1	C0	機能	入力 ~ ADコンバータ	X-ドライバ	Y-ドライバ	ACK	リファレンス・ モード
0	0	0	0	TEMP0 測定	TEMP0	OFF	OFF	Y	シングルエンド
0	0	0	1	Reserved	N/A	OFF	OFF	N	シングルエンド
0	0	1	0	AUX 測定	AUX	OFF	OFF	Y	シングルエンド
0	0	1	1	Reserved	N/A	OFF	OFF	N	シングルエンド
0	1	0	0	TEMP1 測定	TEMP1	OFF	OFF	Y	シングルエンド
0	1	0	1	Reserved	N/A	OFF	OFF	N	シングルエンド
0	1	1	0	Reserved	N/A	OFF	OFF	N	シングルエンド
0	1	1	1	Reserved	N/A	OFF	OFF	N	シングルエンド
1	0	0	0	X-ドライバ・アクティブ	N/A	ON	OFF	Y	差動
1	0	0	1	Y-ドライバ・アクティブ	N/A	OFF	ON	Y	差動
1	0	1	0	Y+, X-ドライバ・アクティブ	N/A	X- ON	Y+ ON	Y	差動
1	0	1	1	セットアップ・コマンド ⁽¹⁾	N/A	OFF	OFF	N	N/A
1	1	0	0	X 位置測定	Y+	ON	OFF	Y	差動
1	1	0	1	Y 位置測定	X+	OFF	ON	Y	差動
1	1	1	0	Z1 位置測定	X+	X- ON	Y+ ON	Y	差動
1	1	1	1	Z2 位置測定	Y-	X- ON	Y+ ON	Y	差動

表 3. 変換機能の選択

(1) セットアップ命令には、別に4ビットのデータがあります。これらのデータは静的であり、パワーオン・リセットを除く他の命令によって変化しません。これら4ビットのパワーオン・リセット後のデフォルト値は '0000' です。表4に、これらのデータビットの定義を示します。

ビット	名前	説明
D7-D4	C3-C0 = '1011'	セットアップ・コマンド; '1011' であること。
D3-D2	PD1-PD0 = '00'	予約; '00' であること。
D1	フィルタ・コントロール	0: オン・ボード MAV フィルタ 使用 (デフォルト) 1: オン・ボード MAV フィルタ バイパス
D0	PENIRG プルアップ抵抗 (R_{IRQ}) 選択	0: $R_{IRQ} = 50k\Omega$ (デフォルト) 1: $R_{IRQ} = 90k\Omega$

表 4. セットアップ命令に関するコマンド・バイト定義

変換機能の開始/ライト・サイクル

8番目のビットが0 ($R/\overline{W} = 0$) で TSC2007 のスレーブ・アドレスを含むアドレス・バイト (表1参照) をマスタが発行すると、変換/ライト・サイクルを開始します。この8番目のビットを受け取り、また、スレーブ・アドレスが A1-A0 アドレス入力端子の設定と一致すると、TSC2007 はアクノリッジを発行します。

マスタは TSC2007 からのアクノリッジ・ビットを受信すると、スレーブにコマンド・バイトを書き込みます (表2参照)。スレーブはコマンド・バイトを受信した後、別のアクノリッジ・ビットを発行します。すると、マスタは反復 START または STOP 条件を発行して、図31に示すようにライト・サイクルを終了します。

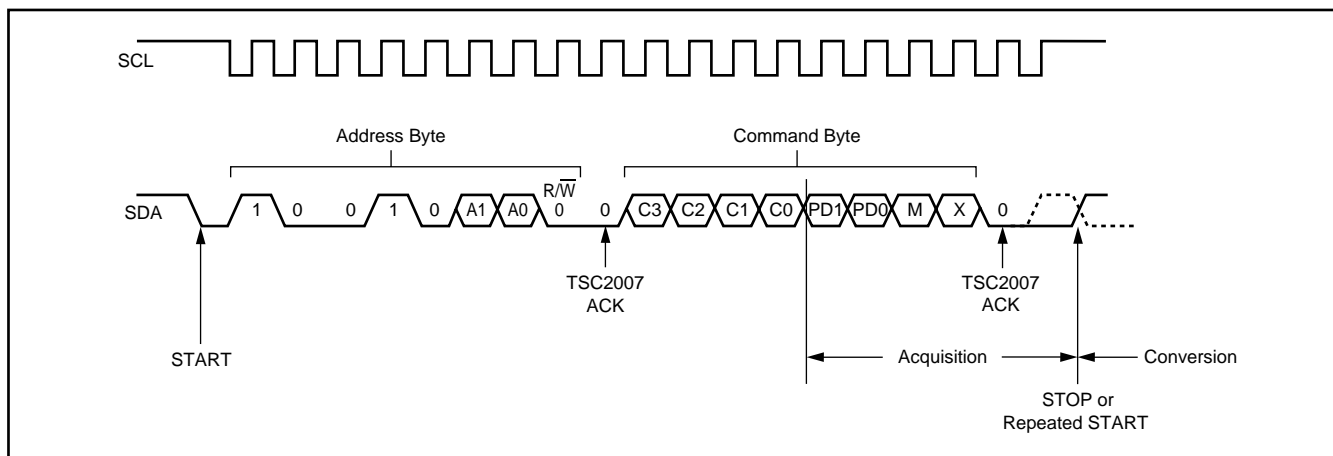


図 31. I²C シリアル・ライト 転送

最初のバイトの後で、かつSTOPまたは反復START条件の送出前にマスタが余分なコマンド・バイトを送っても、これらの余分なコマンド・バイトはTSC2007に認識されません。

ADコンバータの入力マルチプレクサ・チャンネルは、クロックにしたがってビットC3からC0を入力したとき選択されます。選択チャンネルがX, Y, あるいはZ位置測定の場合、収集(アキュジション)期間が始まると該当するドライバがオンします。

$R/\overline{W} = 0$ の場合、入力サンプル収集期間は、コマンド・バイトのC0ビットがラッチされたときのSCLの立ち下がりエッジで開始し、STOPまたは反復START条件が発行されると終了します。AD変換は、この収集期間の直後に開始されます。ADコンバータへのマルチプレクサ入力、変換期間が始まるとディスエーブルされます。しかし、X, Y, あるいはZ位置が測定されている場合、各々のタッチスクリーン・ドライバは変換期間でもオンし続けます。以上の一連のライト・サイクルを図31に示します。

変換結果の読み取り/リード・サイクル

最適な特性を得るために、AD変換が行われている間はI²Cをアイドル状態に維持しておきます。このアイドルリングによって、TSC2007で行われているビット決定にデジタル・クロック・ノイズが影響するのを防止します。この最適特性を実現するために、マスタは少なくとも10 μ s待って、TSC2007からのデータ読み取りを試行するようにします。しかし、12ビットの性能が不要な場合、スレーブからの読み取り開始前に変換が完了するのを、マスタが待つ必要はありません。

マスタがSTART条件を発行し、それに $R/\overline{W} = 1$ のアドレス・バイト(表1参照)が続くと、データ・アクセスを開始します。

8番目のビットを受信し、アドレスが一致すると、スレーブはアクノリッジを発行します。そして、シリアル・データの最初のバイトが続きます(D11-D4, MSBファースト)。

スレーブにより最初のバイトが送られた後、スレーブはアクノリッジを発行するマスタのためにSDAラインを解放します。マスタからのアクノリッジを受信した後、スレーブはシリアル・データの第2バイト(D3-D0と、それに続く4ビットの'0')で応答します。第2バイトの後に、マスタからのノット・アクノリッジ・ビット(ACK = 1)が続き、マスタが最後のデータ・バイトを受信したことを示します。マスタが第2データ・バイトに対して誤ってACKを立てたら、無効データ(FFh)が返されます。これは12および8ビットの両モードに適用されます。一連のI²Cリード転送について、図32をご覧ください。

スループット・レートおよびI²Cバス・トラフィック

内部ADコンバータのサンプリング・レートは最大200kSPSですが、バスのスループットは、それよりずっと低くなります。前処理がノイズのフィルタリングという余分な仕事を管理するため、サンプリング・レートは低減されています。スループットは、I²Cバス帯域幅によって一層制限されています。実効スループットは、8ビット分解能で約20kSPS、あるいは12ビット分解能で約10kSPSです。この前処理によりI²C帯域幅の大部分が節約され、システムは他のデバイスを使用できます。

各サンプリングおよび変換サイクルには、19CCLKサイクル(12ビット)あるいは16CCLKサイクル(8ビット)が必要です。内部の4MHzのOSCクロックは、実際の周波数(typ)が3.66MHzから3.82MHzの範囲です。V_{DD} = 1.2Vでは、周波数が3.19MHzまで低下し、3.19MHz/16 = 199kSPSの本来のADコンバータ・サンプリング・レートになります。

変換結果をI²Cバスで送信するには、49バス・クロック(SCLクロック)が必要です。なぜなら、各ライト・サイクルには、20 I²Cサイクル(START, STOP, アドレス・バイト、2つのACK, およびコマンド・バイト)が必要です。また、各リード・サイクルには、29 I²Cサイクル(START, STOP, アドレス・バイト、3つのACK, およびデータ・バイトの1と2)が必要だからです。7回のサンプリング+変換には、19 \times 7内部クロック(12ビット)、あるいは16 \times 7(8ビット)内部クロックが必要です。また、MAVフィルタ・ループには、19内部クロックが必要です。V_{DD} = 1.2Vについて、一連のデータ処理サイクル・タイムの計算を表5に示します。最初の収集サイクルがI/Oサイクルと重なるので、全体のCCLKサイクルから4CCLKを差し引きます。したがって、12ビット・モードについては、(19 \times 7 + 19) - 4 = 148CCLKおよびI/Oになります。また、8ビット・モードについては、(16 \times 7 + 19) - 4 = 127CCLKおよびI/Oになります。

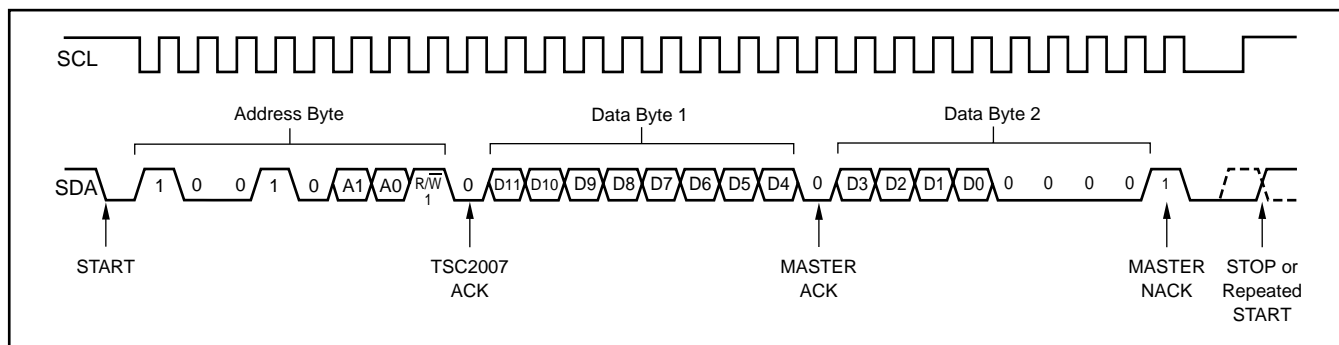


図 32. I²Cシリアル・リード転送

例として、 $V_{DD} = 1.2V$ および12ビット・モードで、ファースト・モードI²Cクロック ($f_{SCL} = 400kHz$)を使用します。TSC2007の等価スループットは、バスの実効スループットより少なくとも7倍です ($4.65k \times 7 = 32.55kSPS$)。このレートと設定における

TSC2007の電源電流は128 μA です。前処理無しで8.2kSPSの等価サンプリング・スループットを実現すると、TSC2007はわずかに $(8.2/32.55) \times 128\mu A = 32.24\mu A$ を消費するだけです。

スタンダード・モード：100kHz (周期 = 10 μs)	
8-Bit	$40 \times 10\mu s + 127 \times 313ns = 439.8\mu s$ (I ² C バス・スルー、2.27kSPS)
12-Bit	$49 \times 10\mu s + 148 \times 625ns = 582.5\mu s$ (I ² C バス・スルー、1.72kSPS)
ファースト・モード：400kHz (周期 = 2.5 μs)	
8-Bit	$40 \times 2.5\mu s + 127 \times 313ns = 139.8\mu s$ (I ² C バス・スルー、7.15kSPS)
12-Bit	$49 \times 2.5\mu s + 148 \times 625ns = 215\mu s$ (I ² C バス・スルー、4.65kSPS)
ハイ・スピード・モード：1.7MHz (周期 = 588ns)	
8-Bit	$40 \times 588ns + 127 \times 313ns = 63.3\mu s$ (I ² C バス・スルー、15.79kSPS)
12-Bit	$49 \times 588ns + 148 \times 625ns = 121.3\mu s$ (I ² C バス・スルー、8.24kSPS)
ハイ・スピード・モード：3.4MHz (周期 = 294ns)	
8-Bit	$40 \times 294ns + 127 \times 313ns = 51.6\mu s$ (I ² C バス・スルー、19.39kSPS)
12-Bit	$49 \times 294ns + 148 \times 625ns = 106.9\mu s$ (I ² C バス・スルー、9.35kSPS)

表 5. 測定サイクル・タイムの計算

電源電圧	I ² Cバス速度 (f_{SCL})	分解能	TSC変換 サイクル時間 (μs)	実効 スループット (kSPS)	等価 スループット (kSPS)	SCL数	CCLK 数	f_{CCLK} (kHz)	CCLK 周期 (ns)
2.7V	100kHz スタンダード	8-bit	433.6	2.31	16.14	40	127	3780	264.6
		12-bit	568.7	1.76	12.31	49	148	1880	531.9
	400kHz ファースト	8-bit	133.6	7.49	52.40	40	127	3780	264.6
		12-bit	201.2	4.97	34.79	49	148	1880	531.9
	1.7MHz ハイスピード	8-bit	57.1	17.50	122.53	40	127	3780	264.6
		12-bit	107.5	9.30	65.09	49	148	1880	531.9
3.4MHz ハイスピード	8-bit	45.4	22.04	154.31	40	127	3780	264.6	
	12-bit	93.1	10.74	75.16	49	148	1880	531.9	
1.8V	100kHz スタンダード	8-bit	434.7	2.30	16.10	40	127	3660	273.2
		12-bit	570.9	1.75	12.26	49	148	1830	546.4
	400kHz ファースト	8-bit	134.7	7.42	51.97	40	127	3660	273.2
		12-bit	203.4	4.92	34.42	49	148	1830	546.4
	1.7MHz ハイスピード	8-bit	58.2	17.17	120.22	40	127	3660	273.2
		12-bit	109.7	9.12	63.81	49	148	1830	546.4
3.4MHz ハイスピード	8-bit	46.5	21.52	150.65	40	127	3660	273.2	
	12-bit	95.3	10.49	73.46	49	148	1830	546.4	
1.2V	100kHz スタンダード	8-bit	439.8	2.27	15.92	40	127	3190	313.5
		12-bit	582.5	1.72	12.02	49	148	1600	625.0
	400kHz ファースト	8-bit	139.8	7.15	50.07	40	127	3190	313.5
		12-bit	215.0	4.65	32.56	49	148	1600	625.0
	1.7MHz ハイスピード	8-bit	63.3	15.79	110.51	40	127	3190	313.5
		12-bit	121.3	8.24	57.70	49	148	1600	625.0
3.4MHz ハイスピード	8-bit	51.6	19.39	135.72	40	127	3190	313.5	
	12-bit	106.9	9.35	65.47	49	148	1600	625.0	

表 6. 実効および等価スループット・レート

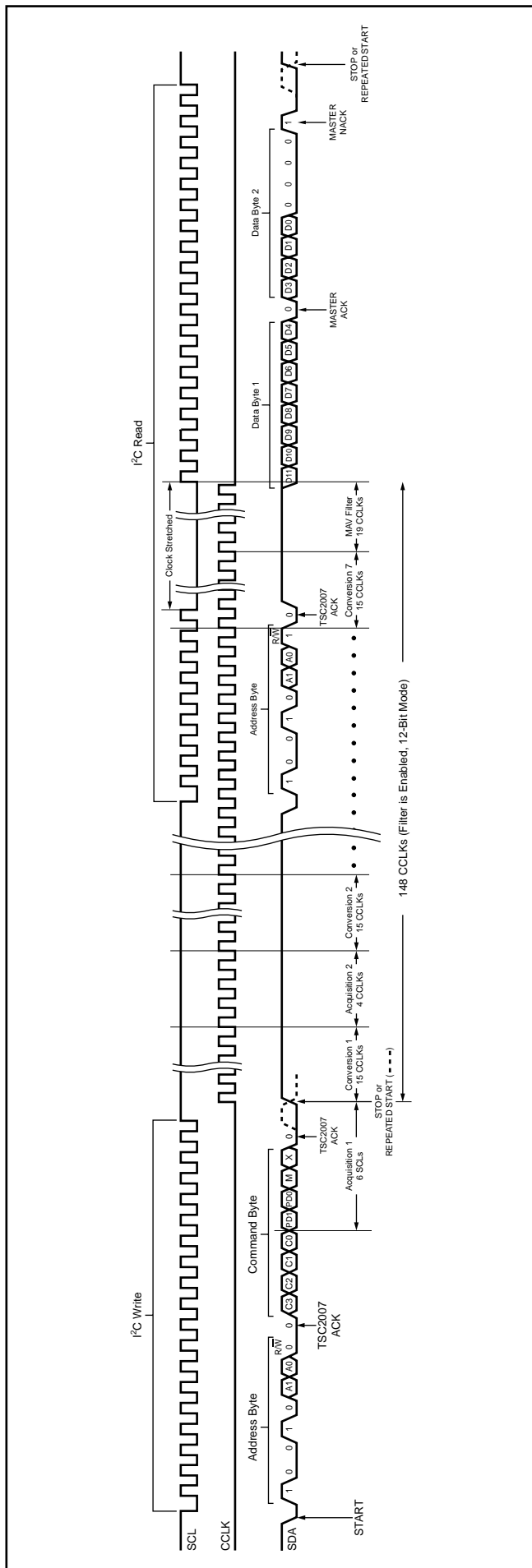


図 33. データ・アキュイジション・サイクル (フィルタ・イネーブル)

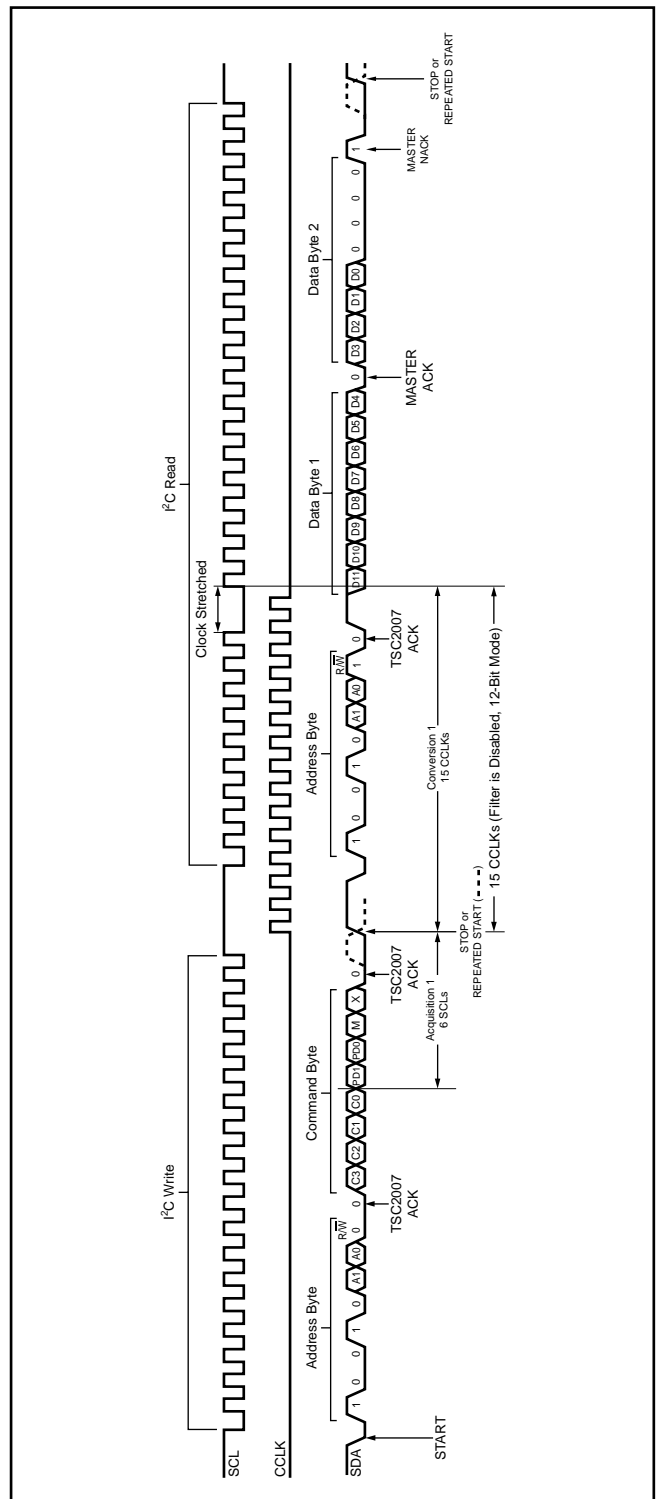


図 34. データ・アキュイジション・サイクル (フィルタ・ディスエーブル)

レイアウト

以下のレイアウトの推奨事項を実施することにより、TSC2007の最適な性能が得られます。しかし、多くの携帯アプリケーションでは、電力、コスト、外形サイズ、および重量に関して相反する条件があります。一般にほとんどの携帯機器は、その内部部品の大半が非常に低消費電力であるため、電源およびグランドがかなりクリーンです。この状況は、コンバータの電源のバイパスやグランドの接地に有利な条件です。それでも、それぞれの状況に応じて次の推奨事項を十分に検討する必要があります。

最適性能を得るために、TSC2046回路の物理的なレイアウトに注意が必要です。基本的なSARアーキテクチャは、電源、リファレンス、グランド配線、およびデジタル入力などがアナログ・コンバータ出力をラッチする直前に発生するグリッチや急な電圧変動に敏感です。nビットのSARコンバータでは1回の変換に大きな外部の変化電圧が変換結果に影響を与えるn個の「窓」があることとなります。同様なグリッチは、スイッチング電源、近傍のデジタル論理回路、およびハイパワー・デバイスからも発生します。デバイスのデジタル出力における誤差の程度は、リファレンス、レイアウト、および外部イベントのタイミングに依存します。外部イベントとSCL入力のタイミングが変化する場合、この誤差が変動します。

以上に留意して、TSC2007の電源をクリーンにし、かつ十分にバイパスします。0.1 μ Fのセラミックのバイパス用コンデンサ1個を、デバイスの直近くに配置します。さらに、VDD/REF端子と電源間の配線インピーダンスが高い場合、1 μ Fから10 μ Fの1個のコンデンサも必要になります。

内部リファレンス電圧は内部のオペアンプによりバッファされているので、VDD/REF端子には一般にバイパス・コンデンサが不要です。オペアンプで外部リファレンス電圧を供給する場合は、オペアンプが発振せずにバイパス・コンデンサをドライブできることを確認して下さい。

TSC2007のアーキテクチャは、外部リファレンス入力を使用する場合に、そのノイズや電圧変動を除去する能力を備えていません。リファレンス入力が電源に接続される場合、この件は特に問題になります。電源からのあらゆるノイズおよびリッ

プルが、デジタルの変換結果に直接表れます。高周波ノイズはフィルタで除去できますが、ライン周波数(50Hzあるいは60Hz)に起因する電圧変動は除去するのが困難です。パッケージ・オプションの中には、VOIDと名付けられた端子があります。VOIDと記された端子の下部には、それらがグランドや電源プレーンでシールドされていないかぎり、いかなるアクティブ・トレースも通さないでください。

GND端子はクリーンな接地点に接続する必要があります。多くの場合、これはアナログ・グランドになります。マイクロコントローラやデジタル・シグナル・プロセッサのグランドの接地点の近くには接続しないでください。必要であれば、グランド配線はコンバータから電源あるいはバッテリーの接続点へ直接引き回してください。レイアウトを理想的にするには、コンバータおよび関連アナログ回路に専用のアナログ・グランド・プレーンを設けます。

抵抗性タッチスクリーンを使用するという特定の場合では、コンバータとタッチスクリーン間の配線に注意する必要があります。抵抗性タッチスクリーンはかなり抵抗が小さいため、配線は極力短くかつ強固なものにして下さい。配線が長いと、内部スイッチのオン抵抗のように、誤差の原因になります。同様に接続が緩いと、曲げや振動により接触抵抗が変化し、誤差の原因になります。

先に示したように、タッチスクリーンのアプリケーション(例えば、バックライトLCDパネルを要するアプリケーション)では、ノイズが誤差の主因になることがあります。このEMIノイズがLCDパネルを経由してタッチスクリーンに結合し、変換データが不安定になります。

この誤差は、いくつかの方法により低減できます。例えば、タッチスクリーン裏面の金属層を接地すると、大部分の雑音がグランドに結合されます。また、フィルタリング用コンデンサをY+、Y-、X+、およびX-端子からグランドに接続することも有効です。しかし、これらのコンデンサを使用すると、タッチスクリーンのセトリング・タイムが増加し、パネル電圧の安定により長い時間を要することに注意してください。また、プルアップ抵抗値は使用するタッチスクリーン・センサに依存して変化します。PENIRQプルアップ抵抗(R_{IRQ})は、大半のセンサに対して適切な値です。

パッケージ情報

製品情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
TSC2007IPW	ACTIVE	TSSOP	PW	16	90	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TSC2007IPWG4	ACTIVE	TSSOP	PW	16	90	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TSC2007IPWR	ACTIVE	TSSOP	PW	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TSC2007IPWRG4	ACTIVE	TSSOP	PW	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TSC2007IYZGR	ACTIVE	DSBGA	YZG	12	3000	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM
TSC2007IYZGT	ACTIVE	DSBGA	YZG	12	250	Green (RoHS & no Sb/Br)	SNAGCU	Level-1-260C-UNLIM

⁽¹⁾ マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

⁽²⁾ エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt)：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

⁽³⁾ MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

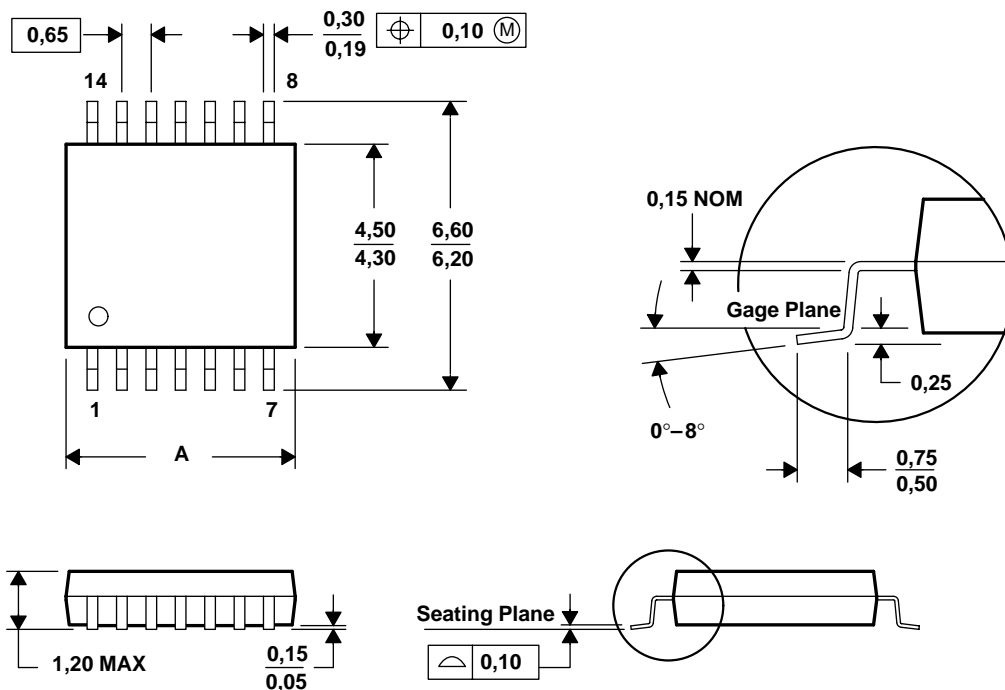
重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

メカニカル・データ

PW (R-PDSO-G**)

14 PINS SHOWN

PLASTIC SMALL-OUTLINE PACKAGE



PINS **	8	14	16	20	24	28
DIM						
A MAX	3,10	5,10	5,10	6,60	7,90	9,80
A MIN	2,90	4,90	4,90	6,40	7,70	9,60

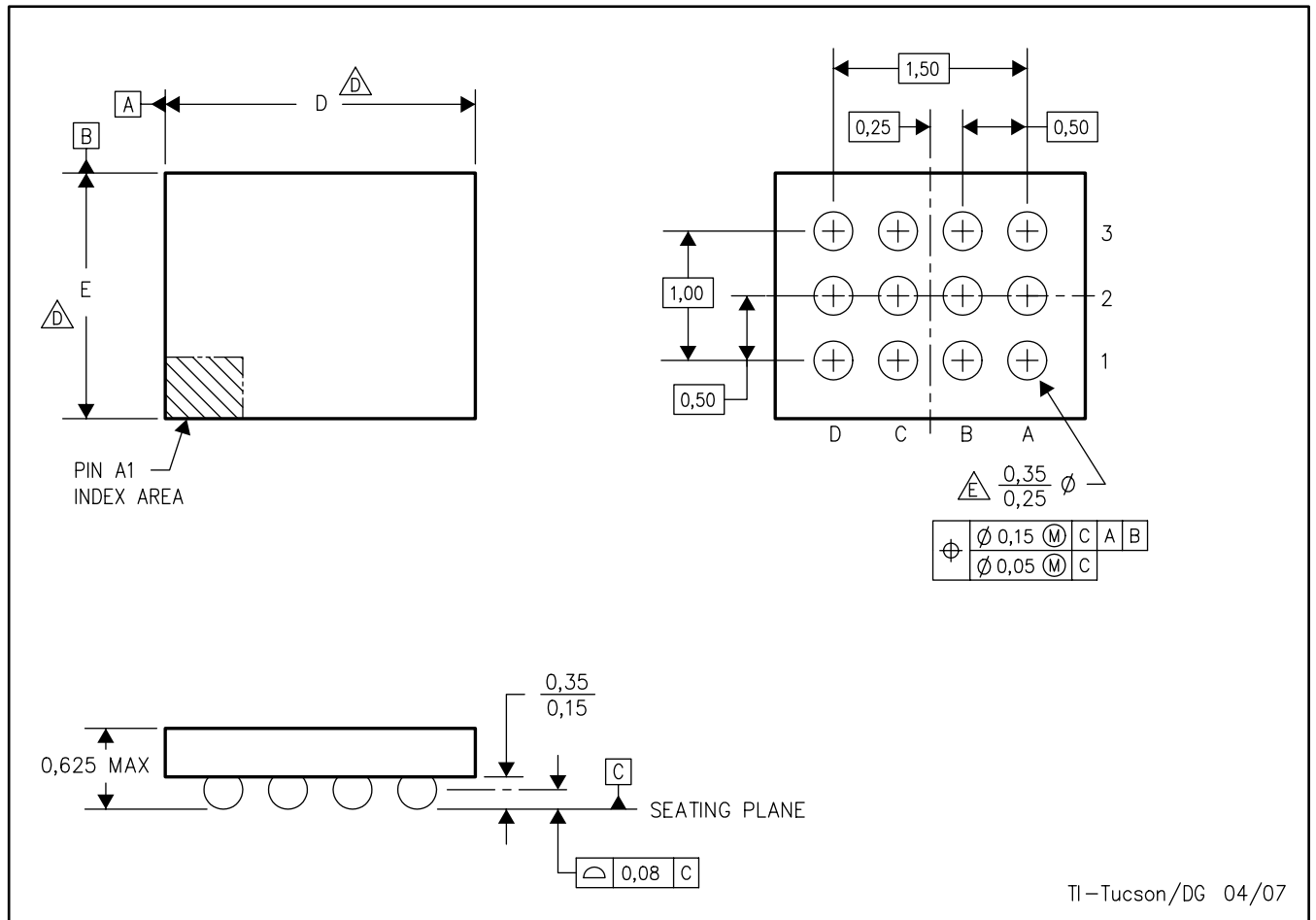
4040064/F 01/97

- 注： A. 直線寸法の単位はすべてミリメートルです。
 B. 本図は予告なしに変更することがあります。
 C. ボディの寸法には、0,15を超えるモールド・フラッシュや突起は含まれません。
 D. JEDEC MO-153に準拠します。

メカニカル・データ

YZG (R-XBGA-N12)

DIE-SIZE BALL GRID ARRAY

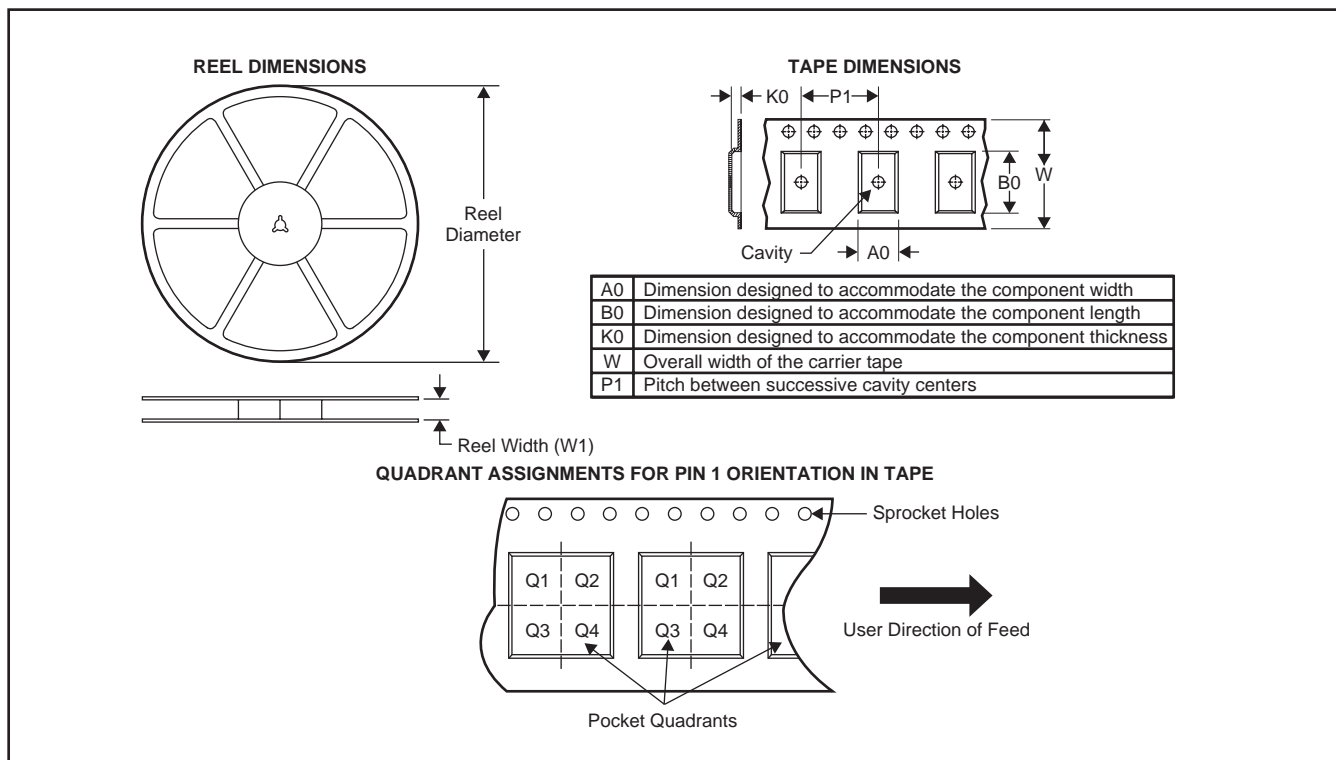


TI-Tucson/DG 04/07

- 注： A. 直線寸法の単位はすべてミリメートルです。
 B. 本図は予告なしに変更することがあります。
 C. NanoFree™パッケージ構造
 D. YZGパッケージのデバイスでは、寸法Dが2.00から2.11mmの範囲であり、寸法Eが1.50から1.61mmの範囲です。
 特定のデバイスの正確なパッケージ・サイズは、デバイスのデータシートを参照するか、地域のTI代理店に問い合わせ願います。
 E. アレイの構成については製品データシートを参照。
 4×3のマトリクス・パターンのみを図示。
 F. 本パッケージは鉛フリーのボールを使用。
 Tin — リード (SnPb) ボールについては、YEG (図番4204182) を参照。

パッケージ・マテリアル情報

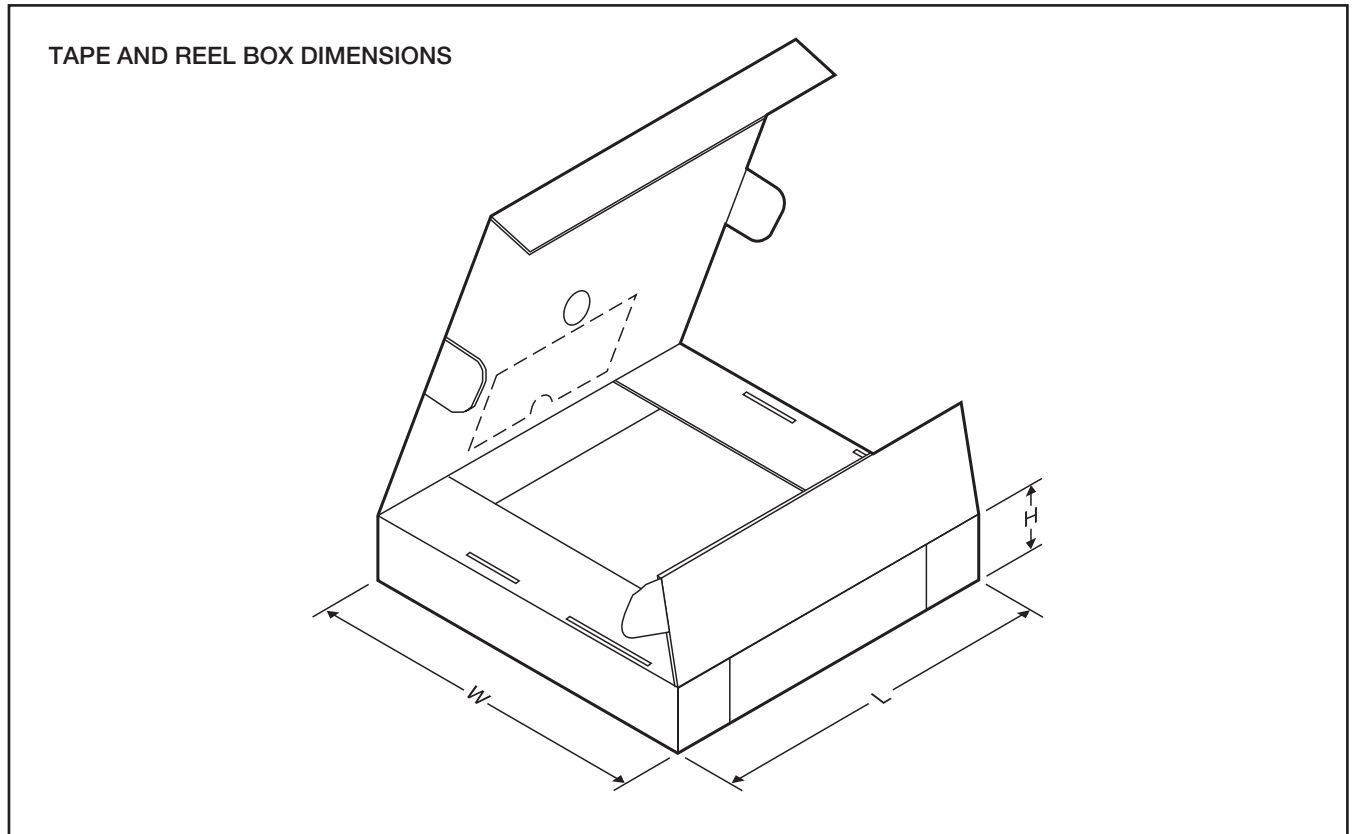
テープおよびリール・ボックス情報



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TSC2007IPWR	TSSOP	PW	16	2000	330.0	12.4	7.0	5.6	1.6	8.0	12.0	Q1
TSC2007IYZGR	DSBGA	YZG	12	3000	178.0	8.4	1.75	2.25	0.81	4.0	8.0	Q1
TSC2007IYZGT	DSBGA	YZG	12	250	178.0	8.4	1.75	2.25	0.81	4.0	8.0	Q1

パッケージ・マテリアル情報



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TSC2007IPWR	TSSOP	PW	16	2000	346.0	346.0	29.0
TSC2007IYZGR	DSBGA	YZG	12	3000	217.0	193.0	35.0
TSC2007IYZGT	DSBGA	YZG	12	250	217.0	193.0	35.0

(SBAS405)

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。

前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0~40、相対湿度: 40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上