

超音波用、8チャンネル、プログラマブルT/Rスイッチ

特長

- 超音波用のコンパクトなT/Rスイッチ
- 柔軟なプログラミングが可能
 - 8つのバイアス電流設定
 - 8つの電力/性能設定
 - 簡単なパワーアップ/ダウン制御
- 高速ウェイクアップ
- デュアル電源動作
- 挿入損失の最適化

アプリケーション

- 医療用超音波機器
- 産業用超音波機器

概要

TX810は、幅広い範囲の超音波アプリケーション向けに統合ソリューションを提供します。電流のプログラミングが可能な8チャンネルの送受信スイッチを、6mm×6mmの小さなパッケージに収めています。

入力に高電圧トランスミッタ信号が印加されたとき、内部ダイオードによって出力電圧を制限します。受信モード中は、TX810の挿入損失は最小限に抑えられます。

従来のT/Rスイッチと異なり、TX810では3ビットの内蔵インターフェイスを使用し、各種の性能および電力要件に対してバイアス電流を7mA~0mAの範囲でプログラミングできます。TX810のバイアス電流を0mA(ハイインピーダンス・モード)に設定すると、デバイスはパワーダウン・モードになります。ハイインピーダンス・モードでは、高電圧トランスミッタに余分な負荷が追加されません。また、デバイスはパワーダウン・モードから1μs以内でウェイクアップできます。これらの高度なプログラミング機能により、システムで大きな省電力を実現できます。

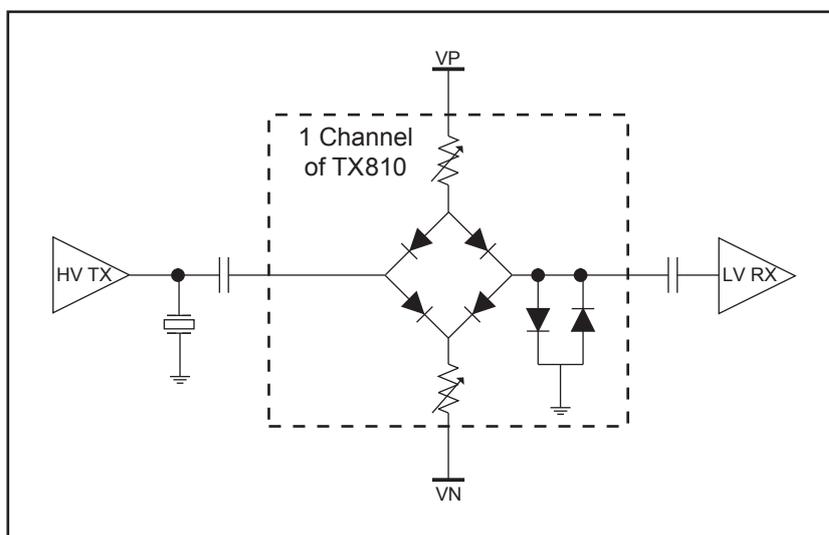


図 1. TX810のブロック図

PowerPADは、テキサス・インスツルメンツの商標です。

この資料は、Texas Instruments Incorporated(TI)が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ(日本TI)が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



静電気放電対策

これらのデバイスは、限定的なESD(静電破壊)保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

製品情報⁽¹⁾

パッケージ・デバイス	パッケージの種類	出荷形態、数量	動作温度範囲
TX810IRHHT	S-PVQFN-N36	テープ・リール、250	0~70°C
TX810IRHHR		テープ・リール、2500	

(1) 最新のパッケージ情報とご注文情報については、このデータシートの巻末にある「付録：パッケージ・オプション」を参照するか、またはTIのWebサイト(www.ti.comまたはwww.tij.co.jp)をご覧ください。

絶対最大定格⁽¹⁾

動作温度範囲内(特に記述のない限り)

	値	単位	
電源電圧、VD	-0.3~+6	V	
電源電圧、VP	-0.3~+6	V	
電源電圧、VN	-6~+0.3	V	
電源電圧、VB	-0.3~+6	V	
入力AC電圧、INn	±100	V	
Vsubの入力	-6~+0.3	V	
出力電流、Io	15	mA	
最大接合部温度、連続動作、長期的信頼性 ⁽²⁾ 、T _J	125°C		
保存温度範囲、T _{stg}	-55°C ~ 150°C		
ESD定格	HBM	500	V
	CDM	750	V
	MM	200	V

- 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。
- 連続動作での絶対最大接合部温度は、パッケージ制約によって制限されます。この温度で動作を行うと、デバイスの信頼性低下や寿命の短縮につながるおそれがあります。

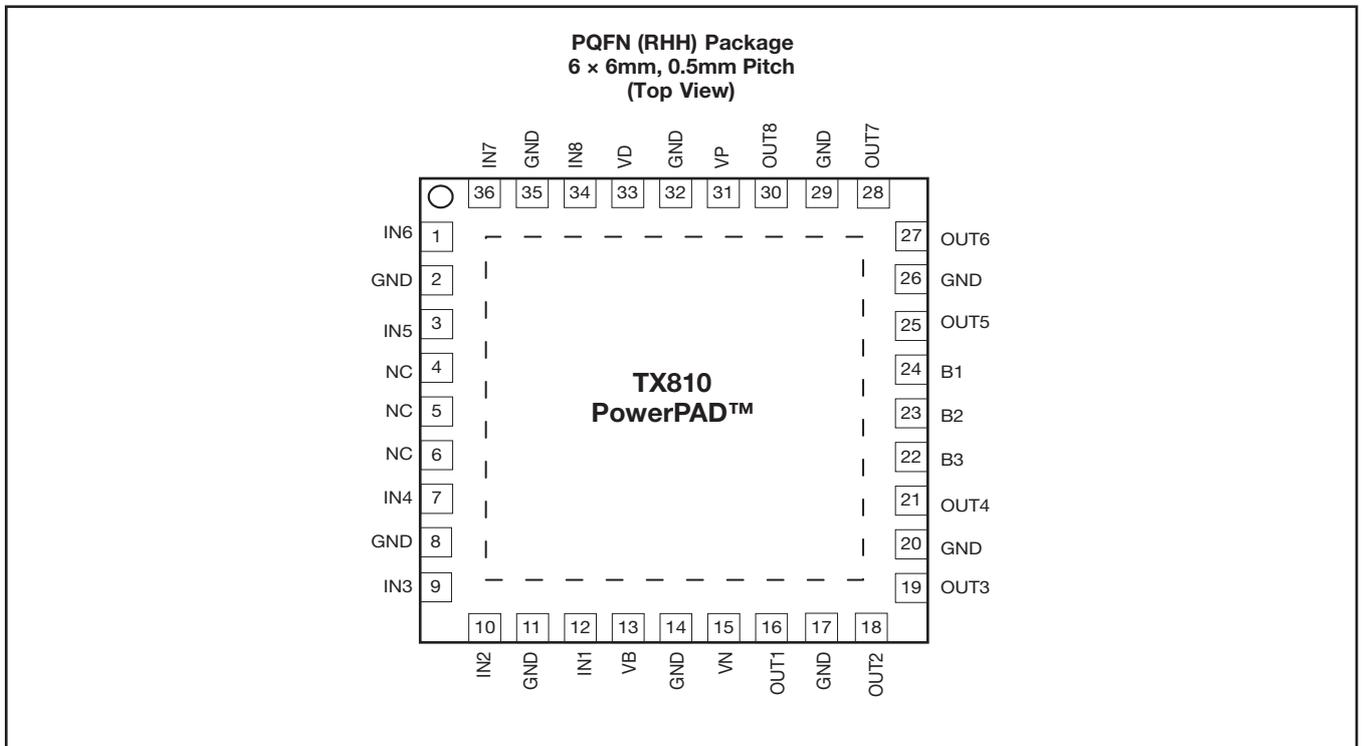
熱特性について

	熱特性 ⁽¹⁾ (OLFMエアフローを仮定)	TX810	単位
		RHH	
		36ピン	
θ _{JA}	接合部-周囲間熱抵抗 ⁽²⁾	29.7	°C/W
θ _{JC(top)}	接合部-ケース(上面)間熱抵抗 ⁽³⁾	27	
θ _{JB}	接合部-基板間熱抵抗 ⁽⁴⁾	7.2	
ψ _{JT}	接合部-上面間特性パラメータ ⁽⁵⁾	0.1	
ψ _{JB}	接合部-基板間特性パラメータ ⁽⁶⁾	7.2	

- 従来の熱特性パラメータと新しい熱特性パラメータの詳細については、アプリケーション・レポート「IC Package Thermal Metrics」(SPRA953)を参照してください。
- 自然状態での接合部-周囲間熱抵抗は、JESD51-2aに記載の環境で、JESD51-7に規定されたJEDEC標準High-K基板上のシミュレーションによって求められます。
- 接合部-ケース(上面)間の熱抵抗は、パッケージ上面での冷却板試験のシミュレーションによって求められます。指定のJEDEC標準試験はありませんが、類似した内容がANSI SEMI規格のG30-88で参照できます。
- 接合部-基板間の熱抵抗は、JESD51-8の規定に従い、PCB温度を制御するリング型冷却板測定器を用いた環境でのシミュレーションによって求められます。
- 接合部-上面間の特性化パラメータψ_{JT}は、実システムでのデバイスの接合部温度を見積もるために使用され、JESD51-2a(セクション6および7)に規定される手順を用いてθ_{JA}を求めるシミュレーション・データから抽出されます。
- 接合部-基板間の特性化パラメータψ_{JB}は、実システムでのデバイスの接合部温度を見積もるために使用され、JESD51-2a(セクション6および7)に規定される手順を用いてθ_{JA}を求めるシミュレーション・データから抽出されます。

ピン機能

ピン		説明
番号	名前	
1, 3, 7, 9, 10, 12, 34, 36	INn	チャンネルnの入力
16, 18, 19, 21, 25, 27, 28, 30	OUTn	チャンネルnの出力
33	VD	ロジック電源電圧、+2.5V~+5V、0.1μFおよび10μFのコンデンサでグラウンドにバイパス
31	VP	正電源電圧、+5V、0.1μFおよび10μFのコンデンサでグラウンドにバイパス
15	VN	負電源電圧、-5V、0.1μFおよび10μFのコンデンサでグラウンドにバイパス
13	VB	バイアス電圧、0V(GND)に接続(±5V動作)
2, 8, 11, 14, 17, 20, 26, 29, 32, 35	GND	グラウンド
24	B1	ビット1、電流プログラム・ビット
23	B2	ビット2、電流プログラム・ビット
22	B3	ビット3、電流プログラム・ビット
4, 5, 6	NC	内部接続なし
0	Vsub	パッケージのPowerPAD™。-5V~0V(±5V動作)。サーマル・パッドは放熱用に必要です。



電気的特性

すべての仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_P = 5\text{V}$ 、 $V_N = -5\text{V}$ 、 $V_B = 0\text{V}$ 、 $V_{\text{sub}} = -5\text{V}$ 、 $R_{\text{LOAD}} = 400\Omega$ 、 $f = 5\text{MHz}$ 、 $B3B2B1 = 111$ 、 $V_{\text{IN}} = 0.25V_{\text{PP}}$ での値です(特に記述のない限り)。テストレベル: A: 最終テスター制限、B: ベンチ評価/シミュレーション、C: シミュレーション

パラメータ	テスト条件	最小	標準	最大	単位	テスト・レベル
DC電源仕様						
正電源、VP			5		V	B
負電源、VN			-5			
静止電流、VP、VN	無信号			50	μA	A
基板電圧、V _{SUB}	PowerPAD™		VN	0	V	B
デジタル電源、VD		2.5	5		V	B
静止電流、VD	無信号			50	μA	A
バイアス電流、VP、VN/パス	B3B2B1 = 001	1.25	1	0.75	mA/CH	A
バイアス電流、VP、VN/パス	B3B2B1 = 111	5.95	7	8.05	mA/CH	A
リーク電流	任意の出力、B3B2B1 = 000、 入力なし			0.5	μA	A
論理入力						
論理High入力電圧、V _{IH}		2		VD	V	A
論理High入力電流、I _{IH}				20	μA	A
論理Low入力電圧、V _{IL}		0		0.4	V	A
論理Low入力電流、I _{IL} 入力				20	μA	A
容量、C _{IN}			5		pF	C
消費電力	全チャンネル					
パワーダウン時消費電力	B3B2B1 = 000、無信号			200	μW	A
合計消費電力	B3B2B1 = 001、無信号		80	92	mW	A
	B3B2B1 = 111、無信号		560	644	mW	A
AC仕様						
入力振幅、V _{IN}	PRF = 10kHzで1 μs の正および負パルスを別個に印加	-90		90	V	A
	CWモード(連続波)	-10		10	V	B
挿入損失、I _L	B3B2B1 = 111		-0.9	-1.8	dB	A
	B3B2B1 = 100		-1.1	-1.8	dB	A
	B3B2B1 = 001		-1.3	-2	dB	A
	B3B2B1 = 111, R _{LOAD} = 50 Ω		-4.1		dB	B
	B3B2B1 = 001, R _{LOAD} = 50 Ω		-7		dB	B
チャンネル間I _L マッチング	B3B2B1 = 111		0.06		dB	B
挿入損失、I _L	B3B2B1 = 111、20MHz		-0.9		dB	B
等価抵抗、R _{ON}	B3B2B1 = 111, R _{LOAD} = 50 Ω		30		Ω	B
	B3B2B1 = 001, R _{LOAD} = 50 Ω		62		Ω	B
	B3B2B1 = 111		44		Ω	B
	B3B2B1 = 001		67		Ω	B
-3dB帯域幅、BW	B3B2B1 = 111		140		MHz	B
	B3B2B1 = 100		115		MHz	B
	B3B2B1 = 001		65		MHz	B
2次高調波歪、HD2、5MHz	B3B2B1 = 111, V _{IN} = 0.5V _{PP} 5MHz		-74		dBc	B
	B3B2B1 = 100, V _{IN} = 0.5V _{PP} 5MHz		-74		dBc	B
	B3B2B1 = 001, V _{IN} = 0.5V _{PP} 5MHz		-73		dBc	B

電気的特性

すべての仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_P = 5\text{V}$ 、 $V_N = -5\text{V}$ 、 $V_B = 0\text{V}$ 、 $V_{\text{sub}} = -5\text{V}$ 、 $R_{\text{LOAD}} = 400\Omega$ 、 $f = 5\text{MHz}$ 、 $B3B2B1 = 111$ 、 $V_{\text{IN}} = 0.25V_{\text{PP}}$ での値です(特に記述のない限り)。テスト・レベル：A：最終テスター制限、B：ベンチ評価/シミュレーション、C：シミュレーション

パラメータ	テスト条件	最小	標準	最大	単位	テスト・レベル
2次高調波歪、HD2、10MHz	B3B2B1 = 111, $V_{\text{IN}} = 0.5 V_{\text{PP}}$ 10MHz		-78		dBc	B
	B3B2B1 = 100, $V_{\text{IN}} = 0.5 V_{\text{PP}}$ 10MHz		-77		dBc	B
	B3B2B1 = 001, $V_{\text{IN}} = 0.5 V_{\text{PP}}$ 10MHz		-74		dBc	B
クロストーク、Xtalk	B3B2B1 = 111、10MHz		-70		dBc	B
	B3B2B1 = 100、10MHz		-69		dBc	B
	B3B2B1 = 001、10MHz		-61		dBc	B
3次相互変調、IMD3 ⁽¹⁾	B3B2B1 = 111		-68		dBc	B
	B3B2B1 = 100		-65		dBc	B
	B3B2B1 = 001		-50		dBc	B
電源変調比、PSMR ⁽²⁾	B3B2B1 = 111		-76		dBc	B
	B3B2B1 = 100		-76		dBc	B
	B3B2B1 = 001		-76		dBc	B
電源除去比、PSRR	B3B2B1 = 111、1kHzおよび1MHz		-64		dBc	B
入力基準ノイズ、IRN	B3B2B1 = 111		0.91		nV/rtHz	B
	B3B2B1 = 100		1.05		nV/rtHz	B
	B3B2B1 = 001		1.12		nV/rtHz	B
回復時間、 $140V_{\text{PP}}$ IN、 $V_{\text{OUT}} < 20mV_{\text{PP}}$	B3B2B1 = 111		1		μs	B
	B3B2B1 = 100		0.5		μs	B
	B3B2B1 = 001		0.3		μs	B
ターンオン遅延時間 ⁽³⁾ 、 $t_{\text{EN_ON}}$	B3B2B1 = 000→111		0.6		μs	B
	B3B2B1 = 000→100		0.5		μs	B
	B3B2B1 = 000→001		0.5		μs	B
ターンオフ遅延時間 ⁽³⁾ 、 $t_{\text{EN_OFF}}$	B3B2B1 = 111→000		2.4		μs	B
	B3B2B1 = 100→000		2.7		μs	B
	B3B2B1 = 001→000		2.2		μs	B
バイアス電流スイッチング時間	B3B2B1 = 001→111		0.7		μs	B
伝播遅延時間 ⁽³⁾ 、 t_{DELAY}	B3B2B1 = 111		1.3		ns	B
	B3B2B1 = 100		1.6		ns	B
	B3B2B1 = 001		1.7		ns	B
クランプ電圧(オーバーシュートを除く)	B3B2B1 = 111		1.9		V_{PP}	B
	B3B2B1 = 001		1.7		V_{PP}	B
	B3B2B1 = 000		1.4		V_{PP}	B

(1) 5MHz $1V_{\text{PP}}$ 、および5.01MHz $0.5V_{\text{PP}}$ 入力。

(2) PSMRは、電源ピンに1kHzおよび1MHzの50mVPPノイズを印加したときの搬送波5MHzと側波帯信号との比として定義されます。

(3) 図2のタイミング図を参照してください。

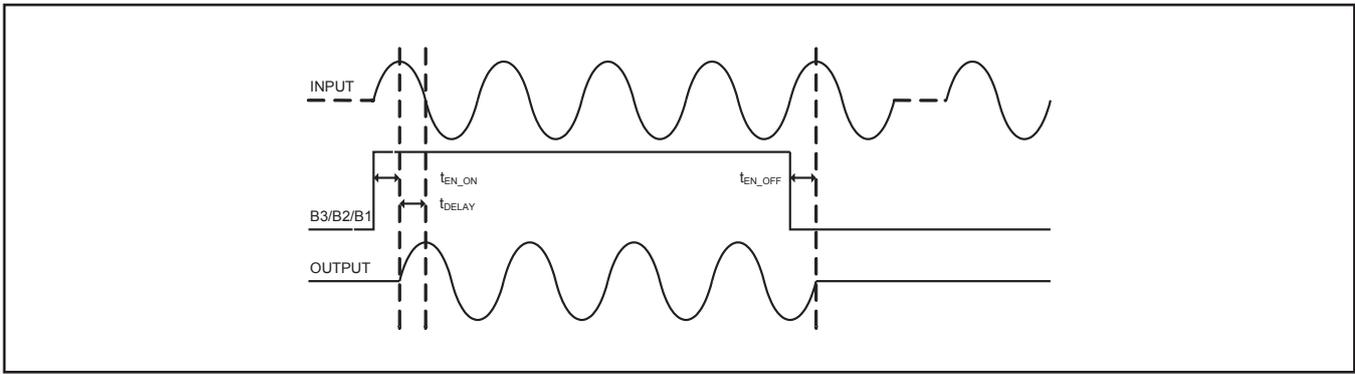


図 2. タイミング図

標準的特性

すべての仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_P = 5\text{V}$ 、 $V_N = -5\text{V}$ 、 $V_B = 0\text{V}$ 、 $V_{\text{SUB}} = -5\text{V}$ 、 $R_{\text{IN}} = 75\Omega$ 、 $R_{\text{LOAD}} = 400\Omega$ 、 $f = 5\text{MHz}$ 、 $B3B2B1 = 111$ 、 $V_{\text{IN}} = 0.25V_{\text{PP}}$ での値です (特に記述のない限り)。

標準的なベンチ設定を図3に示します。

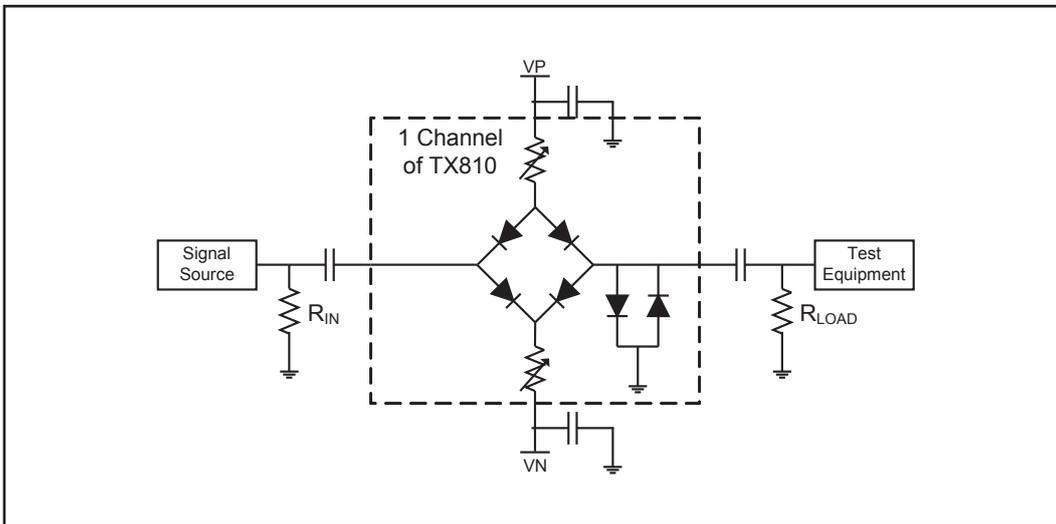


図 3. 標準テスト設定

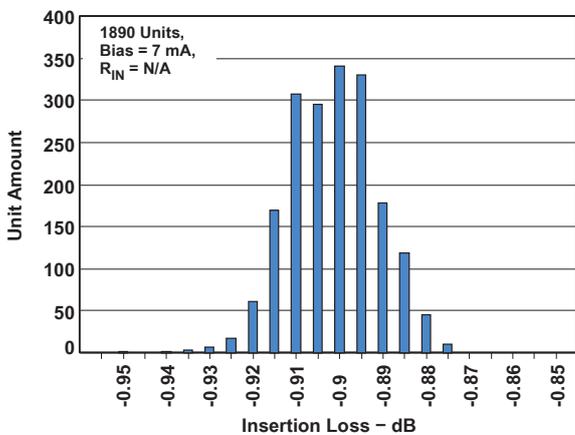
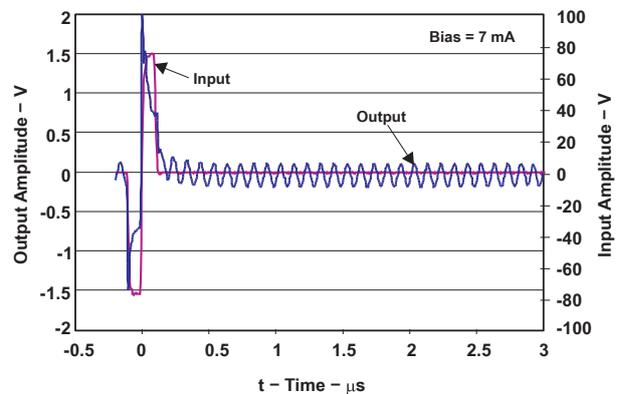


図 4. 挿入損失の分布

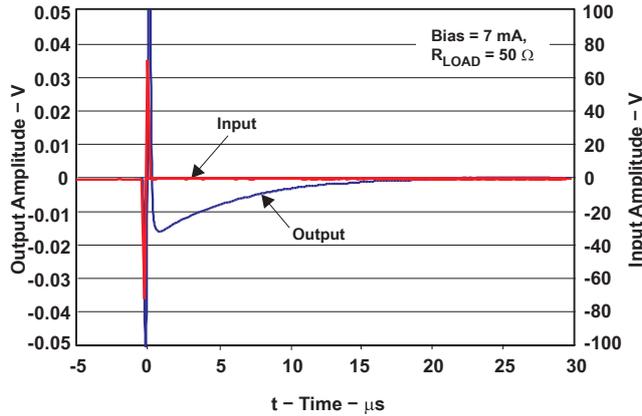


高電圧パルサーとTX810の間にAC結合を使用。入力信号は、 $0.25V_{\text{pp}}$ の信号に続けて、1サイクルの $140V_{\text{pp}}$ パルスで構成。

図 5. 小入力信号での回復時間

標準的特性

すべての仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_P = 5\text{V}$ 、 $V_N = -5\text{V}$ 、 $V_B = 0\text{V}$ 、 $V_{\text{SUB}} = -5\text{V}$ 、 $R_{\text{IN}} = 75\Omega$ 、 $R_{\text{LOAD}} = 400\Omega$ 、 $f = 5\text{MHz}$ 、 $B3B2B1 = 111$ 、 $V_{\text{IN}} = 0.25\text{V}_{\text{PP}}$ での値です (特に記述のない限り)。



高電圧パルサーとTX810の間にAC結合を使用。入力信号は1サイクルの140Vppパルス。

図 6. 無信号での回復時間

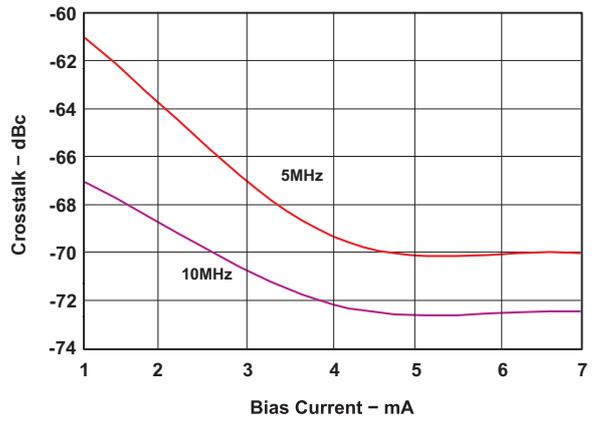


図 7. クロストーク 対 バイアス電流 対 周波数

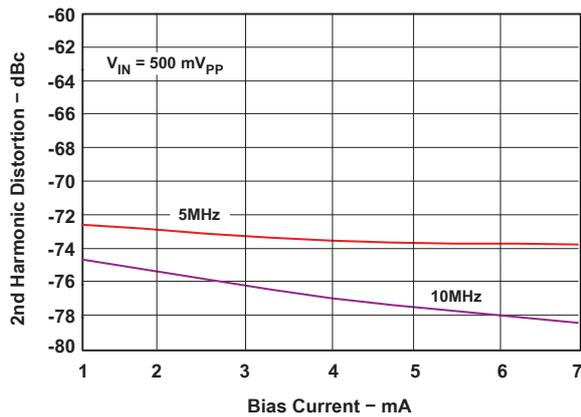


図 8. HD2 対 バイアス電流 対 周波数

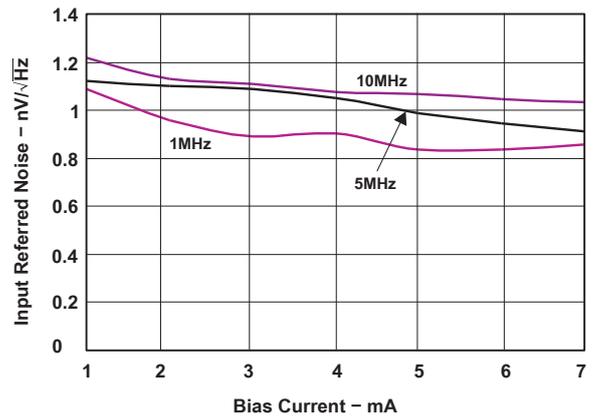


図 9. 入力基準ノイズ 対 バイアス電流 対 周波数

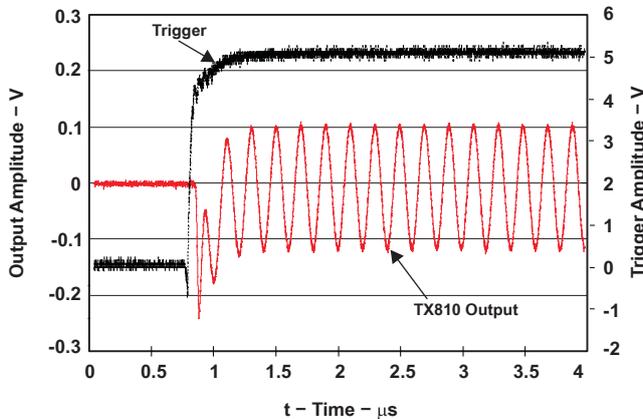


図 10. パワーオン応答時間 (0mA~7mA)

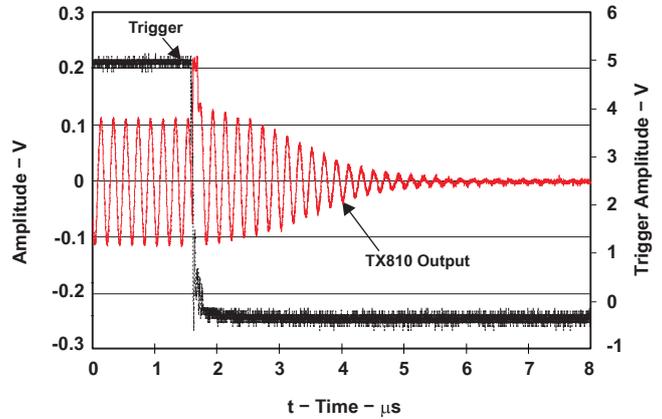


図 11. パワーダウン応答時間 (7mA~0mA)

標準的特性

すべての仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_P = 5\text{V}$ 、 $V_N = -5\text{V}$ 、 $V_B = 0\text{V}$ 、 $V_{\text{SUB}} = -5\text{V}$ 、 $R_{\text{IN}} = 75\Omega$ 、 $R_{\text{LOAD}} = 400\Omega$ 、 $f = 5\text{MHz}$ 、 $B3B2B1 = 111$ 、 $V_{\text{IN}} = 0.25\text{V}_{\text{PP}}$ での値です (特に記述のない限り)。

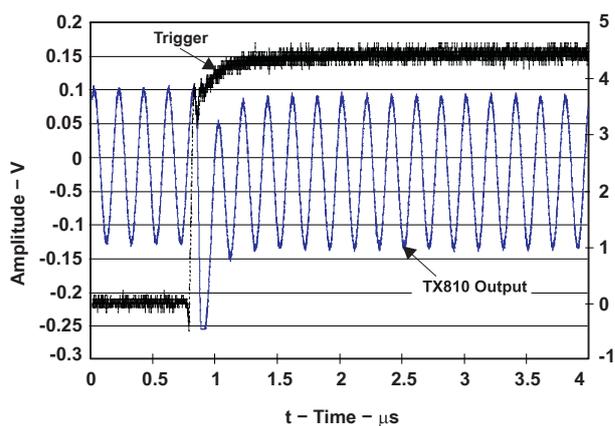


図 12. バイアス電流調整応答時間 (1mA~7mA)

動作原理

標準的な超音波ブロック図を図13に示します。

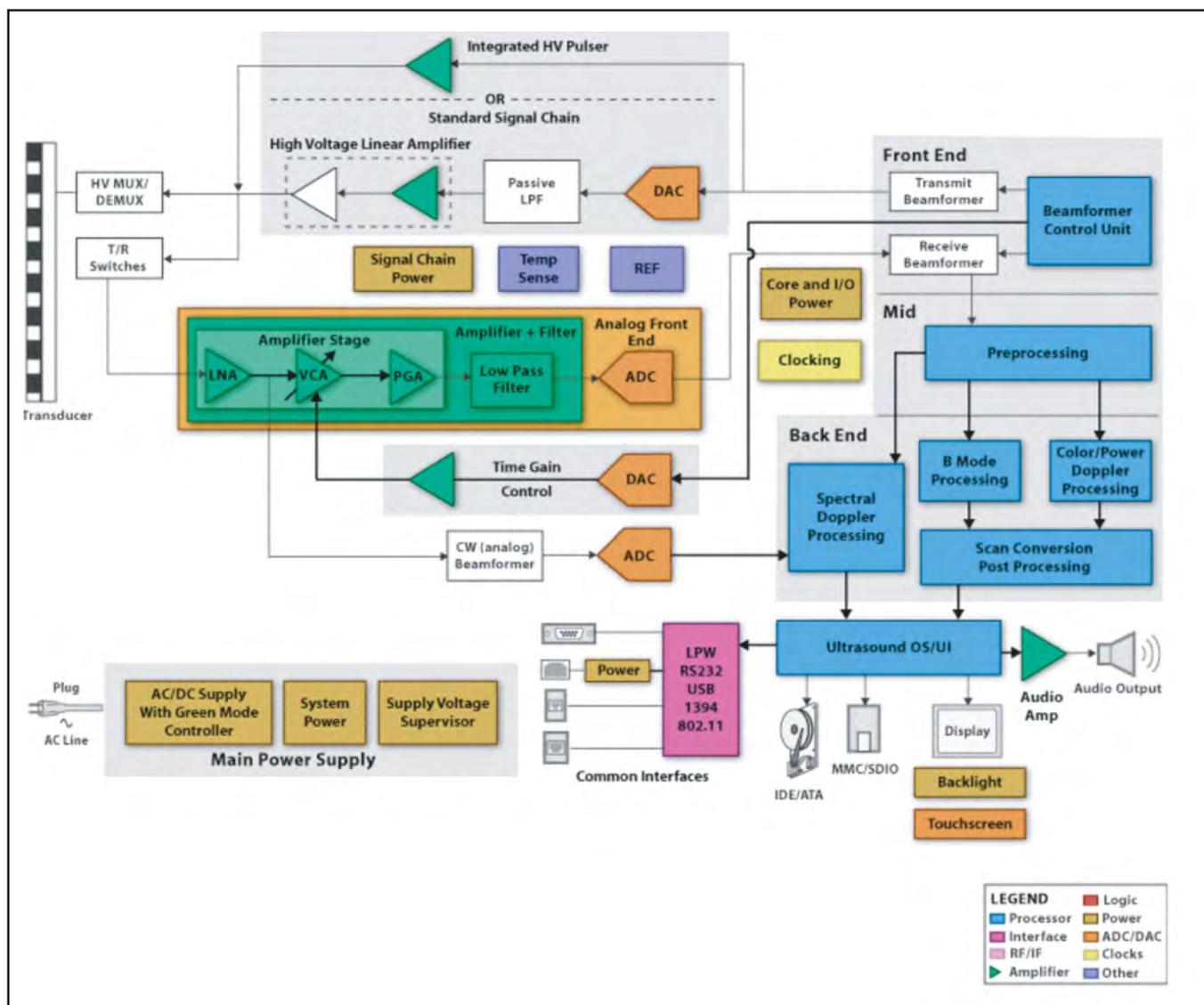


図 13. 超音波システム・ブロック図

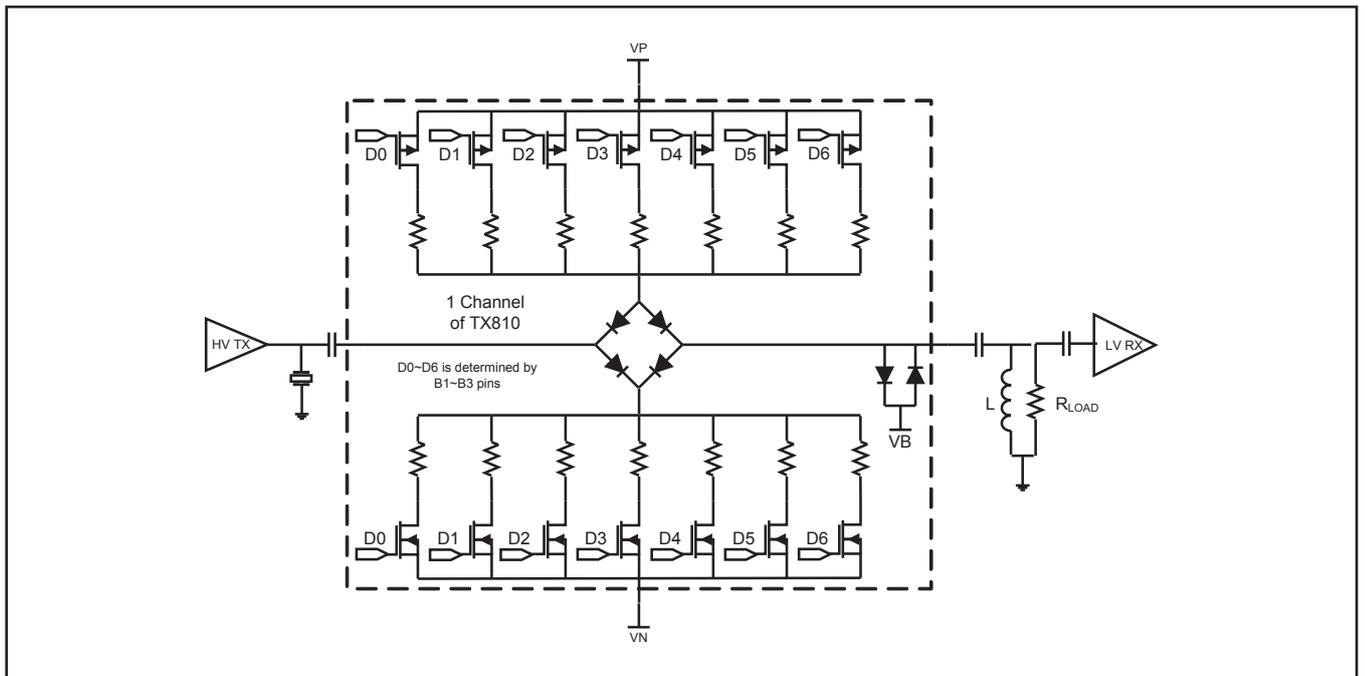


図 14. TX810ブロック図

高電圧パルサーによってトランスデューサが励起され、電気エネルギーを機械エネルギーに変換します。各励起後に、トランスデューサは超音波を媒体に送信します。非均質な媒体によって超音波の一部が反射され、再度トランスデューサで受信されます（エコー信号）。したがって、トランスデューサは双方向デバイスであり、高電圧信号と低電圧信号の両方が存在します。トランスデューサをアンプ段に直接接続することはできません。直接接続した場合、高電圧信号によってアンプが恒久的に破壊される可能性があります。T/RスイッチであるTX810は、内蔵HVパルサーと低ノイズ・アンプ(LNA)の間に位置します。TX810の主な機能は、LNAを高電圧トランスミッタから分離することです。TX810は、高電圧パルスを制限しながら、エコー信号をアンプまで到達させます。したがって、理想的なT/Rスイッチは、高電圧信号を完全にブロックし、エコーからの情報はすべて保持する必要があります。

TX810の詳細なアーキテクチャを図14に示します。

TX810は、ダイオード・ブリッジ、バイアス回路、クランプ・ダイオード、ロジック・コントローラの4つの部分から構成されます。デコーダを使用して、3ビットの論理 (B1~B3) 入力を、7個のMOSFETスイッチ用の7つの制御信号 (D0~D6) に変換します。

+2.5V~+5Vの論理入力が内部でレベル・シフトされて、スイッチを駆動します。これらのスイッチにより、ブリッジ・ダイオードのバイアス電流が比例的に調整されます。すべてのスイッチがオンのとき、バイアス電流は7mAです。1ビット異なる毎に、バイアス電流が約1mA変化します。すべてのスイッチがオフのとき、TX810はパワーダウン・モードに入ります。標準的特性のプロットに示されるとおり、TX810は、ディスクリートのT/Rスイッチよりもすばやくシャットダウンおよびオンにできます。超音波イメージングの低いデューティ・サイクルを考慮すると、大きな省電力を実現できます。

高速の回復時間を実現するため、6個のダイオードはすべて高電圧ショットキー・ダイオードです。ブリッジに続いて、2個のダイオードのペアによってTX810の出力電圧が約2Vppに制限されます。異なる電力/性能の組み合わせをユーザが選択できます。TX810は、±5Vで動作するよう仕様が規定され、VBは0Vでバイアスされています。T/Rスイッチの特性は、主にバイアス電流によって決定されます。電源電圧が低いほど、低電力を実現できます。表1に、バイアス電流、挿入損失、入力ノイズ、消費電力、等価抵抗の関係を示します。

測定条件: VP = 5V, VN = -5V, VB = 0V, R _{LOAD} = 50Ω							
B3	B2	B1	I (mA)	I _L (dB)	IRN (nV/rtHz)	R _{ON} (Ω)	Power (mW/CH)
0	0	0	0	N/A	N/A	ハイ・インピーダンス	0
0	0	1	1	-7	1.12	62	10
0	1	0	2	-5.6	1.10	45	20
0	1	1	3	-5	1.09	39	30
1	0	0	4	-4.6	1.05	35	40
1	0	1	5	-4.4	0.99	33	50
1	1	0	6	-4.2	0.95	31	60
1	1	1	7	-4.1	0.91	30	70

表 1. バイアス電流と性能の関係

アプリケーション情報

ディスクリットT/Rスイッチ・ソリューションの場合と同様に、外部部品を使用してシステムの性能を最適化できます。低電圧レシーバ・アンプ(LVRx)の前にインダクタLと抵抗 R_{LOAD} を配置することで、過負荷回復時間を短縮し、反射を低減できます。このLはハイパス・フィルタとして機能するため、オーバーシュートや回復応答のスパイクを最小限に抑えることができます。Lおよび R_{LOAD} によって信号パス全体が終端され、反射を低減できるため、超音波イメージの軸方向の分解能が向上する可能性があります。ただし、Lと R_{LOAD} の組み合わせによるインピーダンスが、システムの感度に影響を与える場合があります。T/Rスイッチの挿入損失は、レシーバ・アンプの入力インピーダンスとTX810の R_{ON} によって決定されます。また、Lは、ミスマッチによって生じるオフセットに対してDCパスを形成します。トランスミッタ、トランスデューサ、マルチプレクサ、およびTX810からの低周波信号を抑制するために、最小で10 μ Hのインダクタを使用できます。Lと R_{LOAD} の最適化は、システム設計者にとって常に重要な問題となります。一般に、トランスミッタとT/Rスイッチの間、またはT/Rスイッチとアンプの間にAC結合が使用されます。それにより、DCバイアス入力はT/Rスイッチに影響を与えません。

複数のチャンネル回路を1つの小さなパッケージに搭載する際の課題の1つは、どのようにクロストークを低減するかです。超音波システムでは、隣接するトランスデューサ要素からのアコースティック・クロストークが支配的な要因となります。トランスデューサ要素からのクロストークは、アレイ・トランスデューサに対して、-30~-35dBcの範囲内です。回路のクロストークは、通常、トランスデューサのクロストークよりも20dB以上小さくなります。TX810では、設計とレイアウトの両方に特別な考慮がなされてい

す。TX810のチャンネル間のクロストークは、仕様表に示されるように、-60dBc以下まで低減されています。

超音波ドップラー・アプリケーションでは、システム内での変調効果がイメージ品質および感度に影響を与える場合があります。超音波システムは、あらゆる種類のデジタルおよびアナログ回路を含む複雑なミックスド・シグナル・システムです。デジタル信号およびクロック信号は、システム・レベルまたはチップ・レベルでアナログ信号に影響を与える可能性があります。トランジスタやダイオードなどの非線形部品により、ノイズが変調されて信号を劣化させる場合があります。ドップラー・アプリケーションでは、ドップラー信号周波数が20Hz~50kHz以上の範囲に及びます。一方、この範囲には、フレーム・クロック、イメージ・ライン・クロックなど、複数のシステム・クロックが含まれます。これらのノイズ信号が、グランドおよび電源ピンを通してチップに侵入する可能性があります。チップ・レベルでの電源変調比(PSMR)を調べるのが重要です。特定の周波数および振幅を持つノイズ信号が電源ピンに印加される可能性があります。変調効果が存在すると、側帯信号が検出される可能性があります。PSMRは、搬送波と側帯信号との振幅比として表されます。PSMRに加えて、3次相互変調比(IMD3)もミックスド・シグナルICの標準仕様の1つです。ユーザはIMD3を使用して、潜在的なドップラー・ミラー信号を見積もることができます。どちらの仕様も、仕様表に記載されています。

TX810の基本的な接続図を図15に示します。前述したように、トランスデューサの特性に応じて、TX810の出力にオプションでインダクタおよび抵抗を使用できます。標準的な0.1 μ Fのデカップリング・コンデンサを電源ピンの近くに配置する必要があります。TX810のピン配置は、PCBレイアウト用に最適化されています。すべての信号は、左から右にまっすぐ伝達されます。

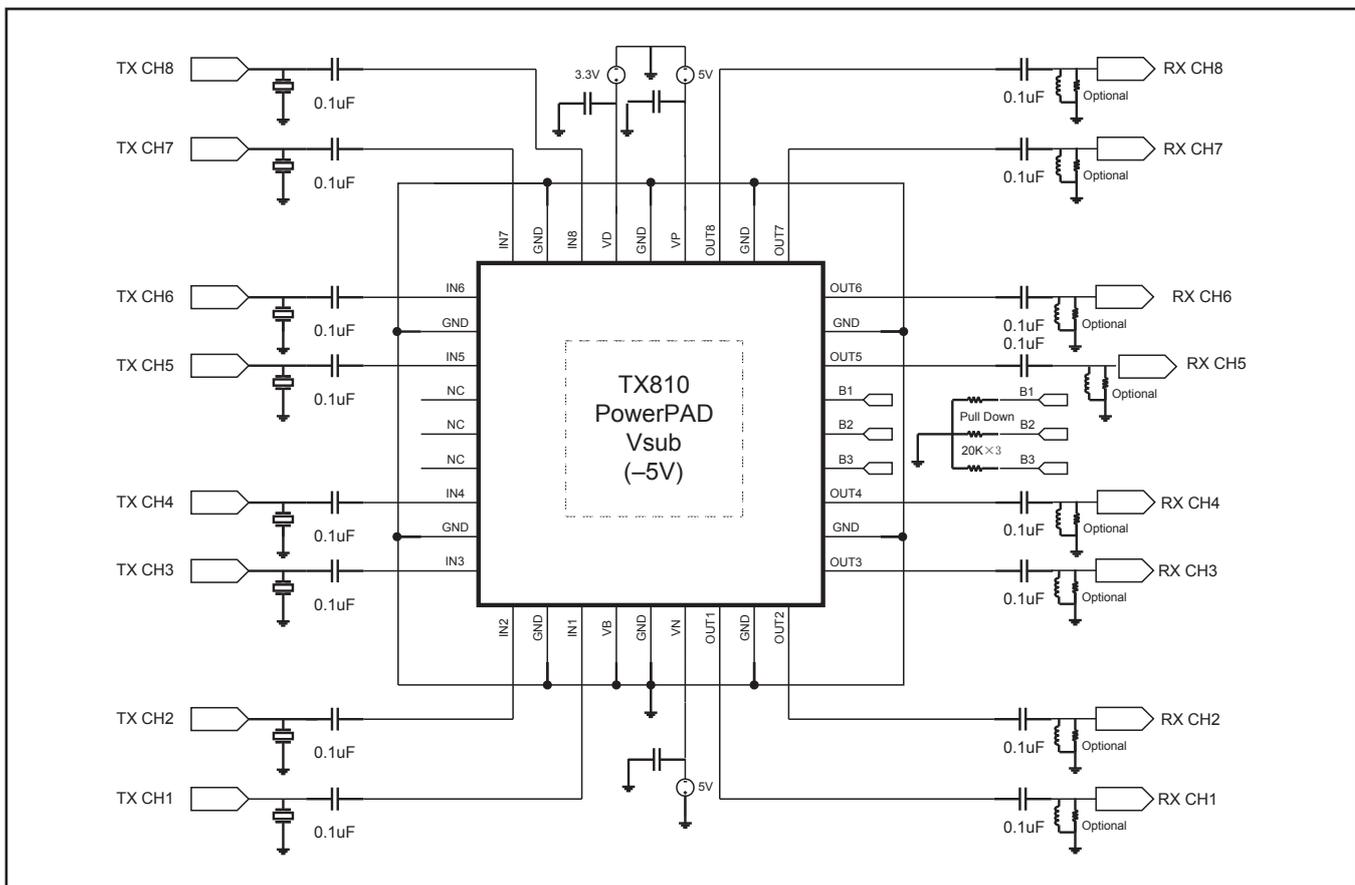


図 15. TX810の接続図

パッケージ情報

製品情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
TX810IRHHR	ACTIVE	VQFN	RHH	36	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TX810IRHHT	ACTIVE	VQFN	RHH	36	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

⁽¹⁾ マーケティング・ステータスは次のように定義されています。

ACTIVE: 製品デバイスが新規設計用に推奨されています。

LIFEBUY: TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND: 新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW: デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSELETE: TIによりデバイスの生産が中止されました。

⁽²⁾ エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) および Green (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD: Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS): TIにおける“Lead-Free”または“Pb-Free” (鉛フリー) は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリープロセスでの使用に適しています。

Pb-Free (RoHS Exempt): この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br): TIにおける“Green”は、“Pb-Free” (RoHS互換) に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない (均質な材質中のBrまたはSb重量が0.1%を超えない) ことを意味しています。

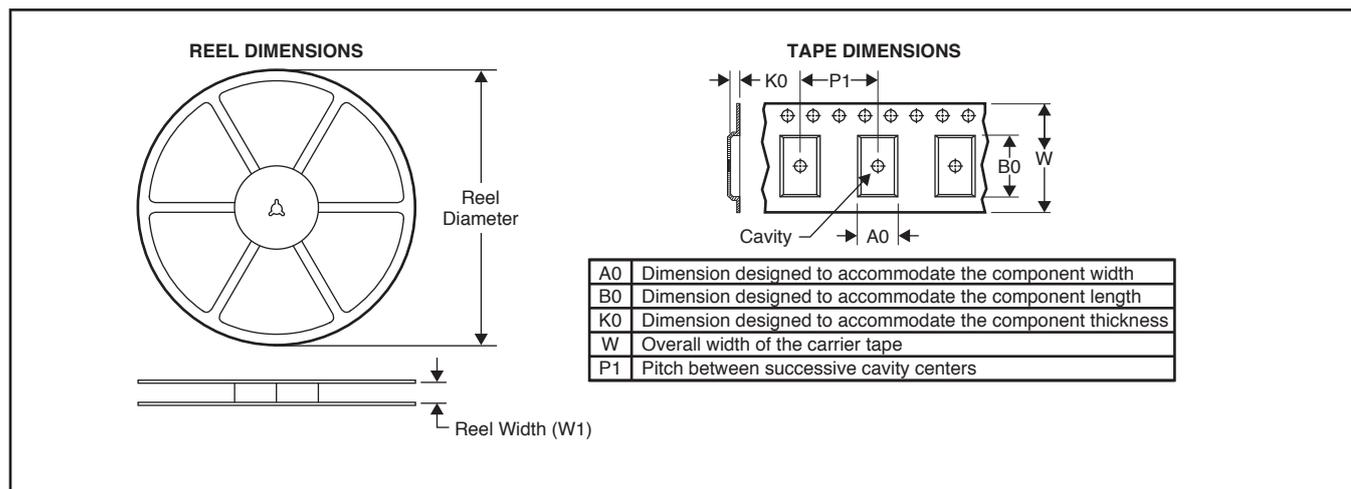
⁽³⁾ MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項: このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

パッケージ・マテリアル情報

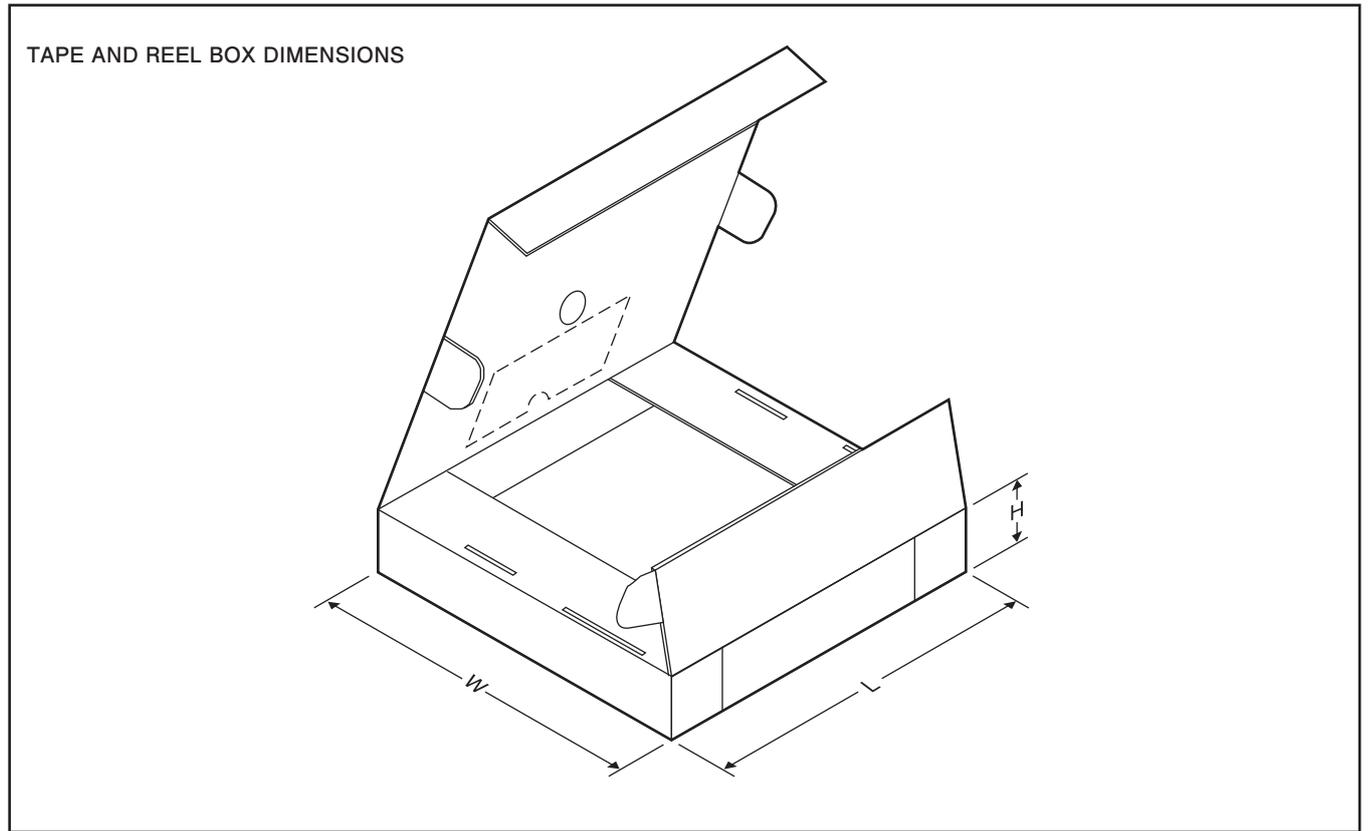
テープおよびリール・ボックス情報



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TX810IRHHR	VQFN	RHH	36	2500	330.0	16.4	6.3	6.3	1.5	12.0	16.0	Q2
TX810IRHHT	VQFN	RHH	36	250	330.0	16.4	6.3	6.3	1.5	12.0	16.0	Q2

パッケージ・マテリアル情報



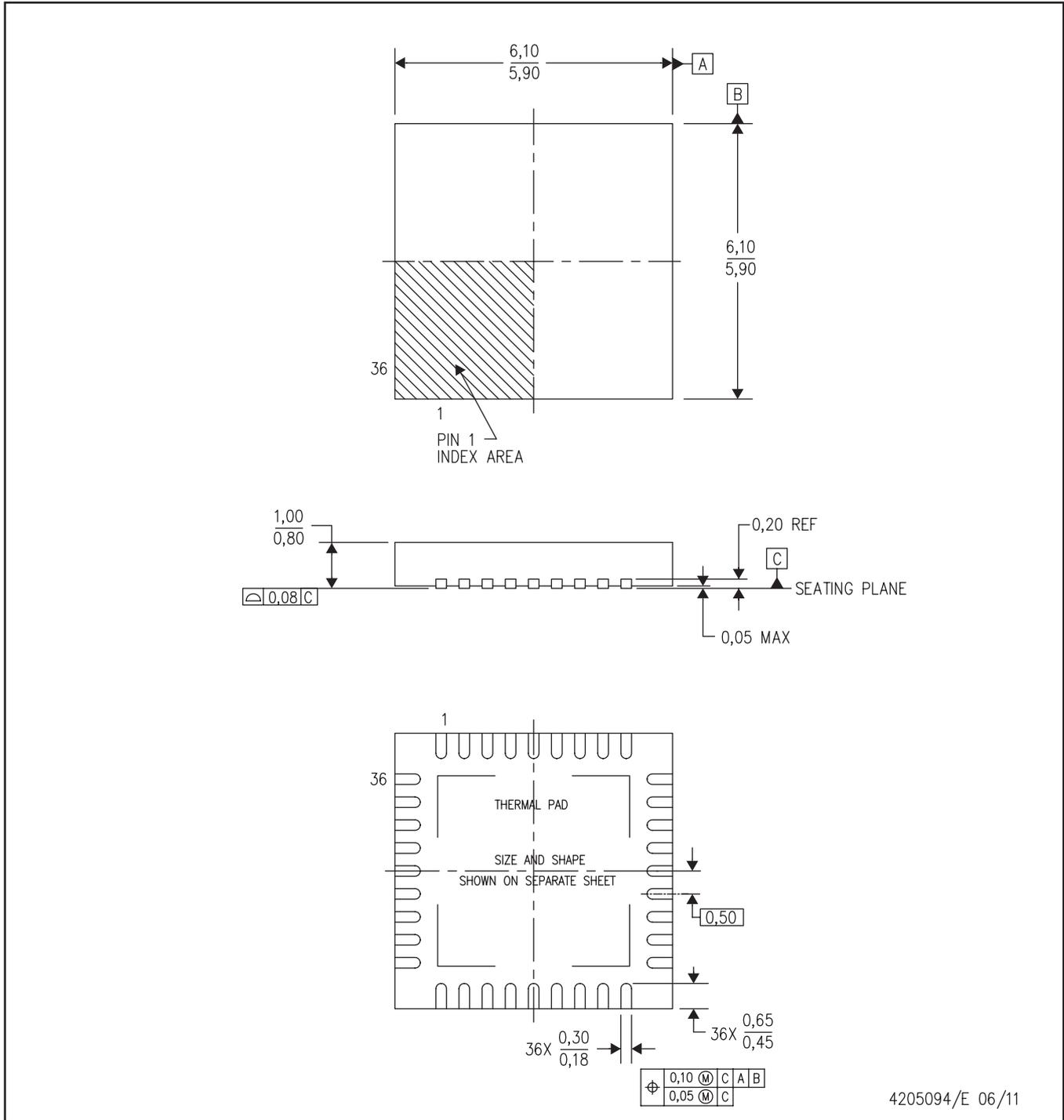
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TX810IRHHR	VQFN	RHH	36	2500	336.6	336.6	28.6
TX810IRHHT	VQFN	RHH	36	250	336.6	336.6	28.6

メカニカル・データ

RHH(S-PVQFN-N36)

PLASTIC QUAD FLATPACK NO-LEAD



4205094/E 06/11

- 注: A. 直線寸法はすべてミリメートル単位です。寸法および許容誤差は、ASME Y14.5M-1994によります。
 B. 本図は予告なしに変更することがあります。
 C. QFN(クワッド・フラットバック・ノーリード)パッケージ構造。
 D. パッケージのサーマルパッドは、熱的および機構的特性を得るために基板に半田付けする必要があります。
 E. 露出サーマルパッドの寸法に関する詳細は、製品データシートをご覧ください。
 F. JEDEC MO-220に準拠します。

サーマルパッド・メカニカル・データ

RHH(S-PVQFN-N36)

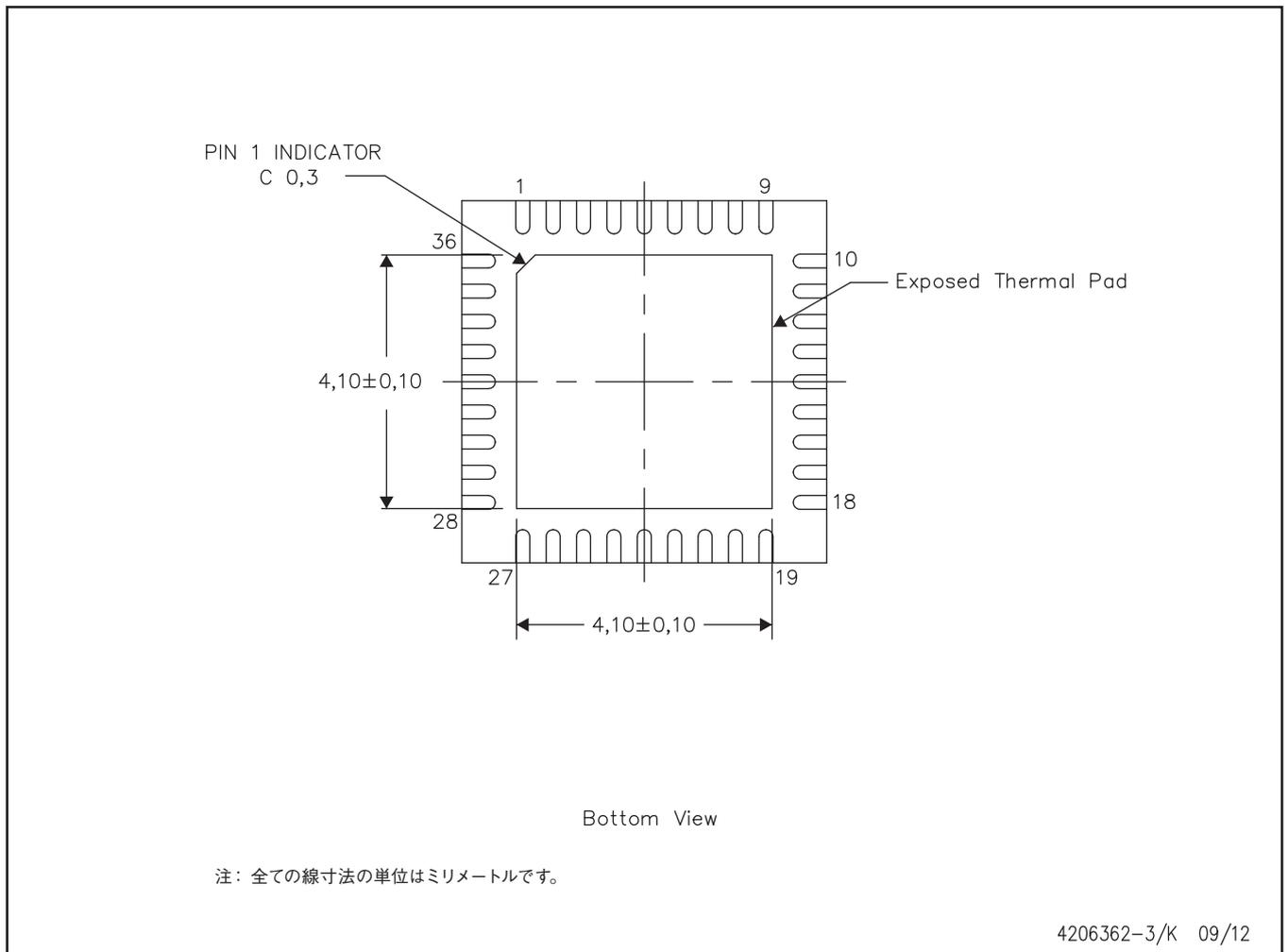
PLASTIC QUAD FLATPACK NO-LEAD

熱的特性に関する資料

このパッケージは外部のヒートシンクに直接接続できるよう設計された露出したサーマルパッドをもっています。サーマルパッドはプリント回路基板 (PCB) に直接はんだ付けされなければなりません。はんだ付けされることにより、PCBはヒートシンクとして使用できます。さらに、サーマルビアを使用することにより、サーマルパッドはグランドまたは電源プレーン(どちらか当てはまる方)、またはもう1つの方法としてPCBに設計された特別なヒートシンク構造に直接接続することができます。この設計により、集積回路 (IC) からの熱の移動が最適化されます。

クワッド・フラットパック・ノーリード (QFN) パッケージとその利点についての情報はアプリケーション・レポート“Quad Flatpack No-Lead Logic Packages”TI文献番号SLUA271を参照してください。この文献はホームページwww.ti.comで入手できます。

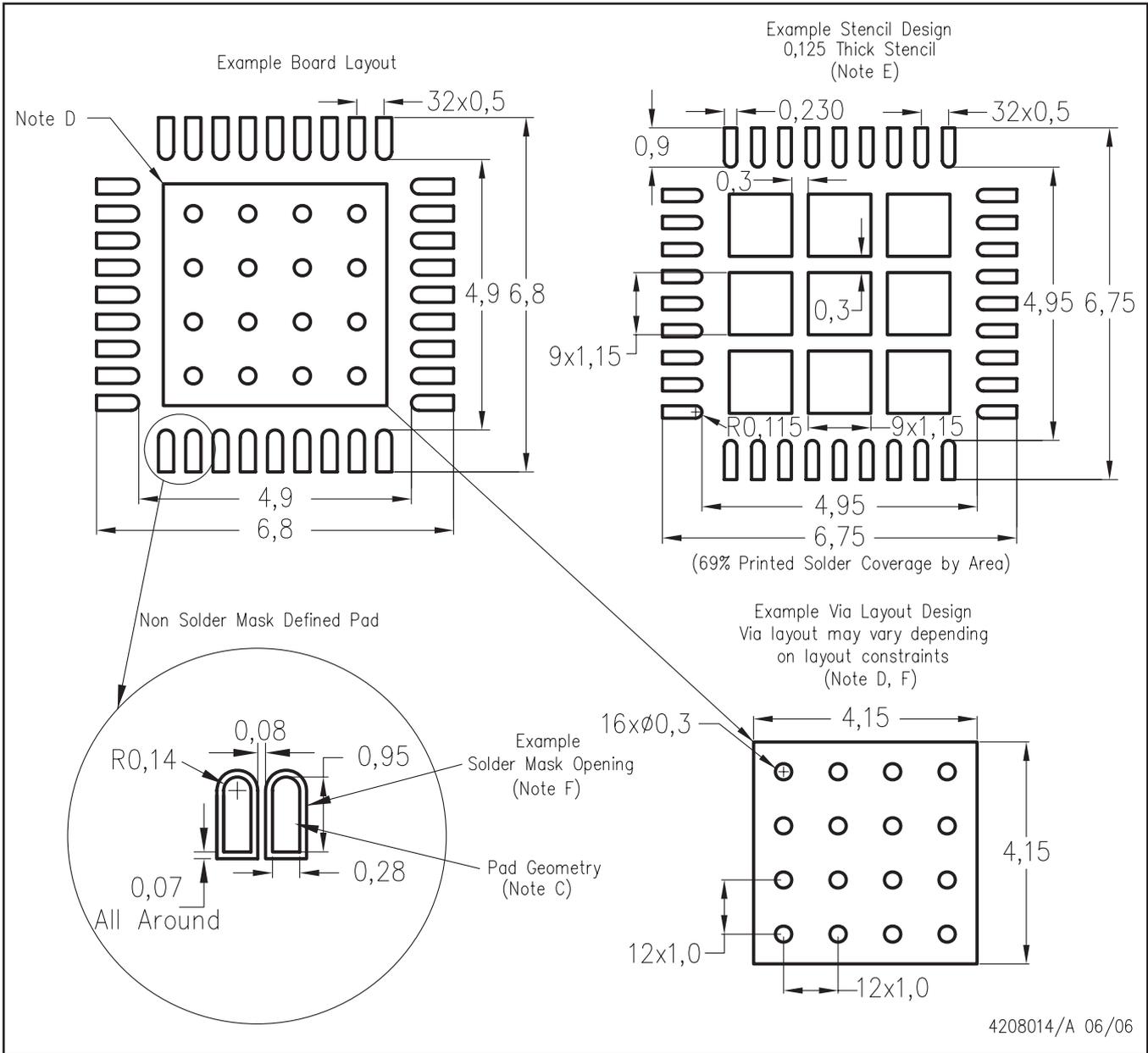
このパッケージのサーマルパッドの寸法は以下の図に示されています。



サーマルパッド寸法図

ランド・パターン

RHH(S-PVQFN-N36)



- 注: A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. 中央の半田マスク定義パッドを変更しないように、回路基板組み立て図に注記を書き込んでください。
 D. このパッケージは、基板上的のサーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ「PowerPAD Thermally Enhanced Package」(TI文献番号SCBA017, SLUA271)を参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。代替設計については、資料IPC-7351を推奨します。
 E. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。例に示したステンシル設計は、50%容積のメタルロード半田ペーストに基づいています。ステンシルに関する他の推奨事項については、IPC-7525を参照してください。
 F. 信号パッド間および信号パッド周囲の半田マスク許容差については、基板組み立て拠点にお問い合わせください。

(SLLS996A)

ご注意

Texas Instruments Incorporated 及びその関連会社 (以下総称して TI といいます) は、最新の JESD46 に従いその半導体製品及びサービスを修正し、改善、改良、その他の変更をし、又は最新の JESD48 に従い製品の製造中止またはサービスの提供を中止する権利を留保します。お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての半導体製品は、ご注文の受諾の際に提示される TI の標準販売契約約款に従って販売されます。

TI は、その製品が、半導体製品に関する TI の標準販売契約約款に記載された保証条件に従い、販売時の仕様に対応した性能を有していることを保証します。検査及びその他の品質管理技法は、TI が当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、適用される法令によってそれ等の実行が義務づけられている場合を除き、必ずしも行なわれておりません。

TI は、製品のアプリケーションに関する支援又はお客様の製品の設計について責任を負うことはありません。TI 製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI 製部品を使用したお客様の製品及びアプリケーションに関連する危険を最小のものとするため、適切な設計上及び操作上の安全対策は、お客様にてお取り下さい。

TI は、TI の製品又はサービスが使用されている組み合わせ、機械装置、又は方法に関連している TI の特許権、著作権、回路配置利用権、その他の TI の知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TI が第三者の製品もしくはサービスについて情報を提供することは、TI が当該製品又はサービスを使用することについてライセンスを与えるとか、保証又は是認するということを含みません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない、又は TI の特許その他の知的財産権に基づき TI からライセンスを得なければならない場合があります。

TI のデータ・ブック又はデータ・シートの中にある情報の重要な部分の複製は、その情報に一切の変更を加えること無く、且つその情報と関連する全ての保証、条件、制限及び通知と共になされる限りにおいてのみ許されるものとします。TI は、変更が加えられて文書化されたものについては一切責任を負いません。第三者の情報については、追加的な制約に服する可能性があります。

TI の製品又はサービスについて TI が提示したパラメーターと異なる、又は、それを超えてなされた説明で当該 TI 製品又はサービスを再販売することは、関連する TI 製品又はサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不公正で誤認を生じさせる行為です。TI は、そのような説明については何の義務も責任も負いません。

TI からのアプリケーションに関する情報提供又は支援の一切に拘わらず、お客様は、ご自身の製品及びご自身のアプリケーションにおける TI 製品の使用に関する法的責任、規制、及び安全に関する要求事項の全てにつき、これをご自身で遵守する責任があることを認め、且つそのことに同意します。お客様は、想定される不具合がもたらす危険な結果に対する安全対策を立案し実行し、不具合及びその帰結を監視し、害を及ぼす可能性のある不具合の可能性を低減し、及び、適切な治癒措置を講じるために必要な専門的知識の一切を自ら有することを表明し、保証します。お客様は、TI 製品を安全でないことが致命的となるアプリケーションに使用したことから生じる損害の一切につき、TI 及びその代表者にその全額の補償をするものとします。

TI 製品につき、安全に関連するアプリケーションを促進するために特に宣伝される場合があります。そのような製品については、TI が目的とするところは、適用される機能上の安全標準及び要求事項を満たしたお客様の最終製品につき、お客様が設計及び製造ができるようお手伝いをすることにあります。それにも拘わらず、当該 TI 製品については、前のパラグラフ記載の条件の適用を受けるものとします。

FDA クラス III (又は同様に安全でないことが致命的となるような医療機器) への TI 製品の使用は、TI とお客様双方の権限ある役員の間で、そのような使用を行う際について規定した特殊な契約書を締結した場合を除き、一切認められていません。

TI が軍需対応グレード品又は「強化プラスチック」製品として特に指定した製品のみが軍事用又は宇宙航空用アプリケーション、若しくは、軍事的環境又は航空宇宙環境にて使用されるように設計され、かつ使用されることを意図しています。お客様は、TI がそのように指定していない製品を軍事用又は航空宇宙用に使う場合は全てご自身の危険負担において行うこと、及び、そのような使用に関して必要とされるすべての法的要求事項及び規制上の要求事項につきご自身のみの責任により満足させることを認め、且つ同意します。

TI には、主に自動車用に使われることを目的として、ISO/TS 16949 の要求事項を満たしているとして特別に指定した製品があります。当該指定を受けていない製品については、自動車用に使われるようには設計されてもいませんし、使用されることを意図しておりません。従いまして、前記指定品以外の TI 製品が当該要求事項を満たしていなかったことについては、TI はいかなる責任も負いません。

Copyright © 2014, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位 (外装から取り出された内装及び個装) 又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で (導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0~40℃、相対湿度：40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

- 直射日光が当たる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品 (外装、内装、個装) 及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限 260℃ 以上の高温状態に、10 秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質 (硫黄、塩素等ハロゲン) のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上