

TXB0104-Q1 4 ビット双方向電圧レベル・トランスレータ、自動方向検出機能 および ±15kV ESD 保護付き

1 特長

- 車載アプリケーション向けに認定済み
- 下記内容で AEC-Q100 認定済み
 - デバイス温度グレード 1: -40°C ~ +125°C の周囲動作温度範囲
- 1.2V ~ 3.6V (A ポート)、1.65V ~ 5.5V (B ポート) ($V_{CCA} \leq V_{CCB}$)
- V_{CC} 絶縁機能: どちらかの V_{CC} 入力が GND レベルになると、すべての出力が高インピーダンス状態
- V_{CCA} を基準とする出力イネーブル (OE) 入力回路
- I_{off} により部分的パワーダウン・モード動作をサポート
- JESD 78, Class II 準拠で 100mA 超のラッチアップ性能
- JESD 22 を超える ESD 保護
 - A ポート
 - ±2500、人体モデル (A114-B)
 - 荷電デバイス・モデルで ±1000V (C101)
 - B ポート
 - ±15000、人体モデル (A114-B)
 - 荷電デバイス・モデルで ±1000V (C101)

2 アプリケーション

- 車載インフォテインメント
- 先進運転支援システム (ADAS)
- テレマティクス

3 概要

電圧レベル変換器は、同じ回路基板上で異なる電源電圧レベルを同時に使用する場合に発生する課題に対処します。この 4 ビット非反転トランスレータは、設定可能な 2 つの独立した電源レールを採用しています。A ポートは V_{CCA} に追従するよう設計されています。 V_{CCA} には、1.2V ~ 3.6V の電源電圧を供給できます。B ポートは、 V_{CCB} に追従するように設計されています。 V_{CCB} には 1.65V ~ 5.5V の電源電圧を供給できます。このため 1.2V、1.5V、1.8V、2.5V、3.3V、5V の任意の電圧ノード間で、低電圧の双方向変換を自在に行うことが可能になります。 V_{CCA} が V_{CCB} を上回ることはできません。

出力イネーブル (OE) 入力が Low のとき、全出力が高インピーダンス状態になります。電源オンまたは電源オフ時に高インピーダンス状態を確保するため、OE をプルダウン抵抗経由で GND に接続する必要があります。この抵抗の最小値は、ドライバの電流ソース能力によって決まります。

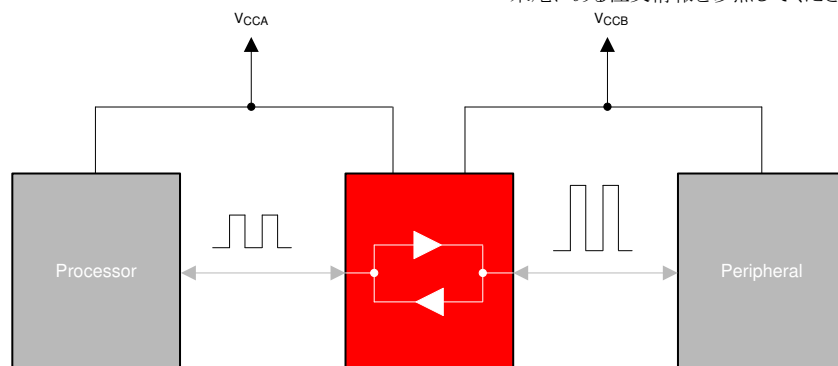
TXB0104 は、OE 入力回路が V_{CCA} によって給電されるように設計されています。

このデバイスは、 I_{off} を使用する部分的パワーダウン・アプリケーション用の動作が完全に規定されています。 I_{off} 回路が出力をディスエーブルにするため、電源切断時にデバイスに電流が逆流して損傷に至ることを回避できます。

製品情報

部品番号 (1)	パッケージ	本体サイズ (公称)
TXB0104-Q1	TSSOP (14)	5.00mm × 4.40mm
	VQFN (14)	3.50mm × 3.50mm
	UQFN (12)	2.00mm × 1.70mm

(1) 利用可能なすべてのパッケージについては、このデータシートの末尾にある注文情報を参照してください。



TXB010X の代表的なアプリケーション・ブロック図



目次

1 特長.....	1	6.17 代表的特性.....	10
2 アプリケーション.....	1	7 パラメータ測定情報.....	12
3 概要.....	1	8 詳細説明.....	13
4 改訂履歴.....	2	8.1 概要.....	13
5 ピン構成と機能.....	3	8.2 機能ブロック図.....	13
6 仕様.....	4	8.3 機能説明.....	13
6.1 絶対最大定格.....	4	8.4 デバイスの機能モード.....	15
6.2 ESD 定格.....	4	9 アプリケーションと実装.....	16
6.3 推奨動作条件.....	4	9.1 アプリケーション情報.....	16
6.4 熱に関する情報.....	5	9.2 代表的なアプリケーション.....	16
6.5 電気的特性.....	5	10 電源に関する推奨事項.....	18
6.6 タイミング要件: $V_{CCA} = 1.2V$	6	11 レイアウト.....	18
6.7 タイミング要件: $V_{CCA} = 1.5 V \pm 0.1 V$	6	11.1 レイアウトのガイドライン.....	18
6.8 タイミング要件: $V_{CCA} = 1.8 V \pm 0.15 V$	6	11.2 レイアウト例.....	18
6.9 タイミング要件: $V_{CCA} = 2.5 V \pm 0.2 V$	7	12 デバイスおよびドキュメントのサポート.....	19
6.10 タイミング要件: $V_{CCA} = 3.3 V \pm 0.3 V$	7	12.1 Receiving Notification of Documentation Updates..	19
6.11 スイッチング特性: $V_{CCA} = 1.2V$	7	12.2 サポート・リソース.....	19
6.12 スイッチング特性: $V_{CCA} = 1.5V \pm 0.1V$	7	12.3 商標.....	19
6.13 スイッチング特性: $V_{CCA} = 1.8V \pm 0.15V$	8	12.4 静電気放電に関する注意事項.....	19
6.14 スイッチング特性: $V_{CCA} = 2.5V \pm 0.2V$	8	12.5 用語集.....	19
6.15 スイッチング特性: $V_{CCA} = 3.3 V \pm 0.3 V$	8	13 メカニカル、パッケージ、および注文情報.....	19
6.16 動作特性.....	10		

4 改訂履歴

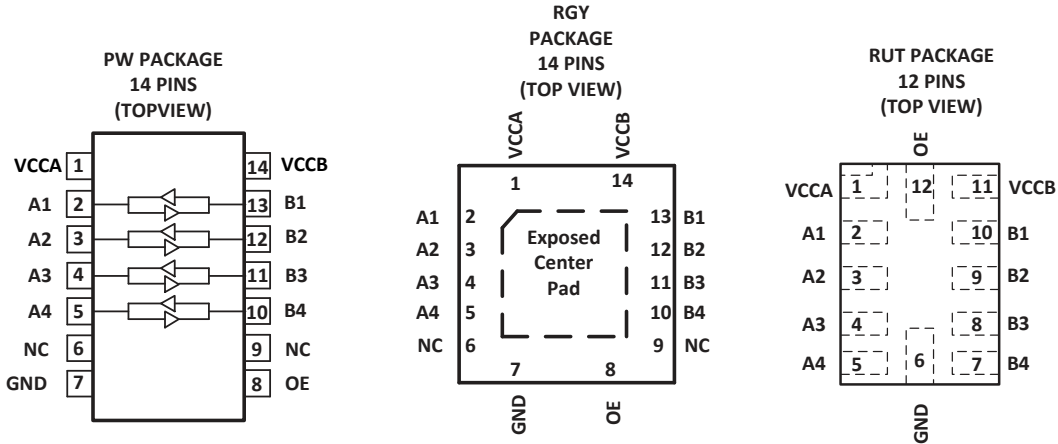
Changes from Revision A (October 2014) to Revision B (June 2023) Page

- ドキュメント全体にわたって表、図、相互参照の採番方法を更新..... 1

Changes from Revision * (June 2008) to Revision A (October 2014) Page

- 「ESD 定格」表、「機能説明」セクション、「デバイスの機能モード」、「アプリケーションと実装」セクション、「電源に関する推奨事項」セクション、「レイアウト」セクション、「デバイスおよびドキュメントのサポート」セクション、「メカニカル、パッケージ、および注文情報」セクションを追加 1

5 ピン構成と機能



NC - 内部接続なし

RGY の場合、露出したセンター・パッドを使用する場合は、2 次側グラウンドとしてのみ接続するか、電気的に開放したままにする必要があります。

表 5-1. ピンの機能

ピン		I/O	説明
番号	名称		
1	VCCA	I	A ポート電源電圧 $1.2V \leq V_{CCA} \leq 3.6V$ および $V_{CCA} \leq V_{CCB}$ 。
2	A1	I/O	入出力 1。V _{CCA} を基準とする。
3	A2	I/O	入出力 2。V _{CCA} を基準とする。
4	A3	I/O	入出力 3。V _{CCA} を基準とする。
5	A4	I/O	入出力 4。V _{CCA} を基準とする。
6	NC	-	接続なし。内部接続なし。
7	GND	-	グラウンド
8	OE	I	3 ステート出力モード・イネーブル。OE を Low にすると、すべての出力が 3 ステート・モードになります。V _{CCA} を基準とする。
9	NC	-	接続なし。内部接続なし。
10	B4	I/O	入出力 4。V _{CCB} を基準とする。
11	B3	I/O	入出力 3。V _{CCB} を基準とする。
12	B2	I/O	入出力 2。V _{CCB} を基準とする。
13	B1	I/O	入出力 1。V _{CCB} を基準とする。
14	VCCB	I	B ポートの電源電圧 $1.65V \leq V_{CCB} \leq 5.5V$ 。

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位	
V_{CCA}	電源電圧	-0.5	4.6	V	
V_{CCB}		-0.5	6.5		
V_I	入力電圧	A ポート	-0.5	4.6	V
		B ポート	-0.5	6.5	
V_O	高インピーダンスまたは電源オフ状態で出力に印加される電圧	A ポート	-0.5	4.6	V
		B ポート	-0.5	6.5	
V_O	High または Low 状態で出力に印加される電圧 ⁽²⁾	A ポート	-0.5	$V_{CCA} + 0.5$	V
		B ポート	-0.5	$V_{CCB} + 0.5$	
I_{IK}	入力クランプ電流	$V_I < 0$	-50	mA	
I_{OK}	出力クランプ電流	$V_O < 0$	-50	mA	
I_O	連続出力電流		±50	mA	
	V_{CCA} 、 V_{CCB} 、または GND を流れる連続電流		±100	mA	
T_{stg}	保存温度	-65	150	°C	

- (1) 「絶対最大定格」を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示しており、このデータシートの「推奨動作条件」に示された値と等しい、またはそれを超える条件で本製品が正しく動作することを暗に示すものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
- (2) V_{CCA} および V_{CCB} の値は、推奨動作条件の表に記載されています。

6.2 ESD 定格

		値	単位		
$V_{(ESD)}$	静電放電	人体モデル (HBM)、JEDEC 準拠	A ポート	±2500	V
			B ポート	±15000	
	デバイス帯電モデル (CDM)、JEDEC 準拠	A ポート	±1000		
		B ポート	±1000		

6.3 推奨動作条件

(1) (2)		V_{CCA}	V_{CCB}	最小値	最大値	単位	
V_{CCA}	電源電圧			1.2	3.6	V	
V_{CCB}				1.65	5.5		
V_{IH}	High レベル入力電圧	データ入力	1.2V~3.6V	1.65V~5.5V	$V_{CCI} \times 0.65^{(3)}$	V_{CCI}	V
		OE	1.2V~3.6V	1.65V~5.5V	$V_{CCA} \times 0.65$	5.5	
V_{IL}	Low レベル入力電圧	データ入力	1.2V~5.5V	1.65V~5.5V	0	$V_{CCI} \times 0.35^{(3)}$	V
		OE	1.2V~3.6V	1.65V~5.5V	0	$V_{CCA} \times 0.35$	
V_O	高インピーダンスまたは電源オフ状態で出力に印加される電圧範囲	A ポート	1.2V~3.6V	1.65V~5.5V	0	3.6	V
		B ポート			0	5.5	
$\Delta t/\Delta v$	入力遷移の立ち上がりレートと立ち下がりレート	A ポート入力	1.2V~3.6V	1.65V~5.5V		40	ns/V
		B ポート入力	1.2V~3.6V	1.65V~3.6V		40	
				4.5V~5.5V		30	
T_A	自由気流での動作温度			-40	125	°C	

- (1) 未使用のデータ I/O ペアの A 側と B 側は、同じ状態に保持する必要があります。つまり、 V_{CCI} と GND の両方に保持する必要があります。

- (2) V_{CCA} は V_{CCB} 以下で、3.6V 未満にする必要があります。
 (3) V_{CCI} は、入力ポートに関連付けられた電源です。

6.4 熱に関する情報

熱評価基準 (1)	TXB0104-Q1			単位
	PW	RGY	RUT	
	14 ピン	14 ピン	12 ピン	
$R_{\theta JA}$ 接合部から周囲への熱抵抗	121	52.8	119.8	°C/W
$R_{\theta JC(top)}$ 接合部からケース (上面) への熱抵抗	50	67.7	42.6	
$R_{\theta JB}$ 接合部から基板への熱抵抗	62.8	28.9	52.5	
Ψ_{JT} 接合部から上面への特性パラメータ	6.4	2.6	0.7	
Ψ_{JB} 接合部から基板への特性パラメータ	62.2	29.0	52.3	
$R_{\theta JC(bot)}$ 接合部からケース (底面) への熱抵抗	該当なし	9.3	該当なし	

- (1) 従来および新しい熱評価基準の詳細については、『IC パッケージの熱評価基準』アプリケーション・レポート、[SPRA953](#) を参照してください。

6.5 電気的特性

自由気流での推奨動作温度範囲内 (特に記述のない限り) (1) (2)

パラメータ	テスト条件	V_{CCA}	V_{CCB}	$T_A = 25^\circ\text{C}$			$-40^\circ\text{C} \sim 125^\circ\text{C}$			単位	
				最小値	代表値	最大値	最小値	代表値	最大値		
V_{OHA}	$I_{OH} = -20\mu\text{A}$	1.2V		1.1			$V_{CCA} - 0.4$			V	
		1.4V~3.6V									
V_{OLA}	$I_{OL} = 20\mu\text{A}$	1.2V		0.9			0.4			V	
		1.4V~3.6V									
V_{OHB}	$I_{OH} = -20\mu\text{A}$		1.65V~5.5V				$V_{CCB} - 0.4$			V	
V_{OLB}	$I_{OL} = 20\mu\text{A}$		1.65V~5.5V				0.4			V	
I_I	OE	$V_I = V_{CCI}$ または GND	1.2V~3.6V	1.65V~5.5V	± 1			± 5			μA
I_{off}	A ポート	V_I または $V_O = 0 \sim 3.6\text{V}$	0V	0V~5.5V	± 1			± 10			μA
	B ポート	V_I または $V_O = 0 \sim 5.5\text{V}$	0V~3.6V	0V	± 1			± 10			
I_{OZ}	A または B ポート	OE = GND	1.2V~3.6V	1.65V~5.5V	± 1			± 10			μA
I_{CCA}	$V_I = V_{CCI}$ または GND、 $I_O = 0$	1.2V	1.65V~5.5V	0.06			20			μA	
		1.4V~3.6V	1.65V~5.5V								
		3.6V	0V								
		0V	5.5V								
I_{CCB}	$V_I = V_{CCI}$ または GND、 $I_O = 0$	1.2V	1.65V~5.5V	3.4			20			μA	
		1.4V~3.6V	1.65V~5.5V								
		3.6V	0V								
		0V	5.5V								
$I_{CCA} + I_{CCB}$	$V_I = V_{CCI}$ または GND、 $I_O = 0$	1.2V	1.65V~5.5V	3.5			40			μA	
		1.4V~3.6V	1.65V~5.5V								
I_{CCZA}	$V_I = V_{CCI}$ または GND、 $I_O = 0$ 、 OE = GND	1.2V	1.65V~5.5V	0.05			15			μA	
		1.4V~3.6V	1.65V~5.5V								

6.5 電気的特性 (continued)

自由気流での推奨動作温度範囲内 (特に記述のない限り) (1) (2)

パラメータ	テスト条件	V _{CCA}	V _{CCB}	T _A = 25°C			-40°C~125°C			単位	
				最小値	代表値	最大値	最小値	代表値	最大値		
I _{CCZB}	V _I = V _{CCI} または GND、 I _O = 0、 OE = GND	1.2V	1.65V~5.5V	3.3						μA	
		1.4V~3.6V	1.65V~5.5V				15				
C _i	OE	PW、RGY パッケージ	1.2V~3.6V	1.65V~5.5V	3						pF
		RUT パッケージ	1.2V~3.6V	1.65V~5.5V	4						pF
C _{io}	A ポート	PW、RGY パッケージ	1.2V~3.6V	1.65V~5.5V	5						pF
		RUT パッケージ			6						pF
	B ポート	PW、RGY パッケージ			11						pF
		RUT パッケージ			13						pF

(1) V_{CCI} は、入力ポートに関連付けられた電源です。

(2) V_{CCO} は、出力ポートに関連付けられた電源です。

6.6 タイミング要件 : V_{CCA} = 1.2V

T_A = 25°C, V_{CCA} = 1.2V

		V _{CCB} = 1.8V	V _{CCB} = 2.5V	V _{CCB} = 3.3V	V _{CCB} = 5V	単位
		標準値	標準値	標準値	標準値	
データ・レート	PW、RGY、RUT パッケージ用	20	20	20	20	Mbps
t _w	パルス幅	50	50	50	50	ns

6.7 タイミング要件 : V_{CCA} = 1.5 V ± 0.1 V

自由気流での推奨動作温度範囲内、V_{CCA} = 1.5V ± 0.1V (特に記述のない限り)

		V _{CCB} = 1.8 V ± 0.15 V		V _{CCB} = 2.5 V ± 0.2 V		V _{CCB} = 3.3 V ± 0.3 V		V _{CCB} = 5 V ± 0.5 V		単位
		最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	
データ・レート	PW、RGY パッケージ用	40		40		40		40		Mbps
	RUT パッケージ用	37		37		40		40		Mbps
t _w	データ入力、PW、RGY パッケージ用	25		25		25		25		ns
	データ入力、RUT パッケージ用	27		27		25		25		ns

6.8 タイミング要件 : V_{CCA} = 1.8 V ± 0.15 V

自由気流での推奨動作温度範囲内、V_{CCA} = 1.8V ± 0.15V (特に記述のない限り)

		V _{CCB} = 1.8 V ± 0.15 V		V _{CCB} = 2.5 V ± 0.2 V		V _{CCB} = 3.3 V ± 0.3 V		V _{CCB} = 5 V ± 0.5 V		単位
		最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	
データ・レート	PW、RGY パッケージ用	55		55		55		55		Mbps
	RUT パッケージ用	37		37		55		55		Mbps
t _w	データ入力、PW、RGY パッケージ用	18		18		18		18		ns
	データ入力、RUT パッケージ用	27		27		18		18		ns

6.9 タイミング要件 : $V_{CCA} = 2.5 V \pm 0.2 V$

自由気流での推奨動作温度範囲内、 $V_{CCA} = 2.5 V \pm 0.2 V$ (特に記述のない限り)

		$V_{CCB} = 2.5 V \pm 0.2 V$		$V_{CCB} = 3.3 V \pm 0.3 V$		$V_{CCB} = 5 V \pm 0.5 V$		単位
		最小値	最大値	最小値	最大値	最小値	最大値	
データ・レート	PW、RGY パッケージ用	75		80		100		Mbps
	RUT パッケージ用	65		80		85		Mbps
t_w	パルス幅	13		12		10		ns
	データ入力、RUT パッケージ用	15		12		11		ns

6.10 タイミング要件 : $V_{CCA} = 3.3 V \pm 0.3 V$

自由気流での推奨動作温度範囲内、 $V_{CCA} = 3.3 V \pm 0.3 V$ (特に記述のない限り)

		$V_{CCB} = 3.3 V \pm 0.3 V$		$V_{CCB} = 5 V \pm 0.5 V$		単位
		最小値	最大値	最小値	最大値	
データ・レート	PW、RGY パッケージ用	100		100		Mbps
	RUT パッケージ用	90		90		Mbps
t_w	パルス幅	10		10		ns
	データ入力、RUT パッケージ用	11		11		ns

6.11 スイッチング特性 : $V_{CCA} = 1.2 V$

$T_A = 25^\circ C$ 、 $V_{CCA} = 1.2 V$

パラメータ	始点 (入力)	終点 (出力)	$V_{CCB} = 1.8 V$	$V_{CCB} = 2.5 V$	$V_{CCB} = 3.3 V$	$V_{CCB} = 5 V$	単位
			標準値	標準値	標準値	標準値	
t_{pd}	A	B	6.9	5.7	5.3	5.5	ns
	B	A	7.4	6.4	6	5.8	
t_{en}	OE	A	1	1	1	1	μs
		B	1	1	1	1	
t_{dis}	OE	A	320	320	320	330	ns
		B	150	110	150	110	
t_{rA} 、 t_{fA}	A ポートの立ち上がりおよび立ち下がり時間		4.2	4.2	4.2	4.2	ns
t_{rB} 、 t_{fB}	B ポートの立ち上がりおよび立ち下がり時間		2.1	1.5	1.2	1.1	ns

6.12 スイッチング特性 : $V_{CCA} = 1.5 V \pm 0.1 V$

自由気流での推奨動作温度範囲内、 $V_{CCA} = 1.5 V \pm 0.1 V$ (特に記述のない限り)

パラメータ	始点 (入力)	終点 (出力)	$V_{CCB} = 1.8 V \pm 0.15 V$		$V_{CCB} = 2.5 V \pm 0.2 V$		$V_{CCB} = 3.3 V \pm 0.3 V$		$V_{CCB} = 5 V \pm 0.5 V$		単位
			最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	
t_{pd}	A	B	15.9		13.1		13		12.9		ns
	B	A	17.2		15		14.7		16.7		
t_{en}	OE	A	1		1		1		1		μs
		B	1		1		1		1		
t_{dis}	OE	A	340		280		280		300		ns
		B	220		220		220		220		
t_{rA} 、 t_{fA}	A ポートの立ち上がりおよび立ち下がり時間		7.1		7.1		7.1		7.1		ns

6.12 スイッチング特性 : $V_{CCA} = 1.5V \pm 0.1V$ (continued)

自由気流での推奨動作温度範囲内、 $V_{CCA} = 1.5V \pm 0.1V$ (特に記述のない限り)

パラメータ	始点 (入力)	終点 (出力)	$V_{CCB} = 1.8V \pm 0.15V$		$V_{CCB} = 2.5V \pm 0.2V$		$V_{CCB} = 3.3V \pm 0.3V$		$V_{CCB} = 5V \pm 0.5V$		単位
			最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	
t_{rB}, t_{fB}	B ポートの立ち上がりおよび立ち下がり時間		6.5		5.2		4.8		4.7		ns

6.13 スイッチング特性 : $V_{CCA} = 1.8V \pm 0.15V$

自由気流での推奨動作温度範囲内、 $V_{CCA} = 1.8V \pm 0.15V$ (特に記述のない限り)

パラメータ	始点 (入力)	終点 (出力)	$V_{CCB} = 1.8V \pm 0.15V$		$V_{CCB} = 2.5V \pm 0.2V$		$V_{CCB} = 3.3V \pm 0.3V$		$V_{CCB} = 5V \pm 0.5V$		単位
			最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	
t_{pd}	A	B	14		10.7		9.8		9.5		ns
	B	A	15		11.4		10.6		10.1		
t_{en}	OE	A	1		1		1		1		μs
		B	1		1		1		1		
t_{dis}	OE	A	280		250		250		250		ns
		B	220		220		220		220		
t_{rA}, t_{fA}	A ポートの立ち上がりおよび立ち下がり時間		6.2		6.1		6.1		6.1		ns
t_{rB}, t_{fB}	B ポートの立ち上がりおよび立ち下がり時間		5.8		5.2		4.8		4.7		ns

6.14 スイッチング特性 : $V_{CCA} = 2.5V \pm 0.2V$

自由気流での推奨動作温度範囲内、 $V_{CCA} = 2.5V \pm 0.2V$ (特に記述のない限り)

パラメータ	始点 (入力)	終点 (出力)	$V_{CCB} = 2.5V \pm 0.2V$		$V_{CCB} = 3.3V \pm 0.3V$		$V_{CCB} = 5V \pm 0.5V$		単位
			最小値	最大値	最小値	最大値	最小値	最大値	
t_{pd}	A	B	9.3		8.2		7.7		ns
	B	A	9.6		8.1		7.4		
t_{en}	OE	A	1		1		1		μs
		B	1		1		1		
t_{dis}	OE	A	220		220		220		ns
		B	220		220		220		
t_{rA}, t_{fA}	A ポートの立ち上がりおよび立ち下がり時間		5		5		5		ns
t_{rB}, t_{fB}	B ポートの立ち上がりおよび立ち下がり時間		4.6		4.8		4.7		ns

6.15 スイッチング特性 : $V_{CCA} = 3.3V \pm 0.3V$

自由気流での推奨動作温度範囲内、 $V_{CCA} = 3.3V \pm 0.3V$ (特に記述のない限り)

パラメータ	始点 (入力)	終点 (出力)	$V_{CCB} = 3.3V \pm 0.3V$		$V_{CCB} = 5V \pm 0.5V$		単位
			最小値	最大値	最小値	最大値	
t_{pd}	A	B	7.7		7		ns
	B	A	7.9		6.8		
t_{en}	OE	A	1		1		μs
		B	1		1		
t_{dis}	OE	A	280		280		ns
		B	220		220		

6.15 スイッチング特性 : $V_{CCA} = 3.3\text{ V} \pm 0.3\text{ V}$ (continued)

自由気流での推奨動作温度範囲内、 $V_{CCA} = 3.3\text{V} \pm 0.3\text{V}$ (特に記述のない限り)

パラメータ	始点 (入力)	終点 (出力)	$V_{CCB} = 3.3\text{ V} \pm 0.3\text{ V}$		$V_{CCB} = 5\text{ V} \pm 0.5\text{ V}$		単位
			最小値	最大値	最小値	最大値	
t_{rA} 、 t_{fA}	A ポートの立ち上がりおよび立ち下がり時間		4.5		4.5		ns
t_{rB} 、 t_{fB}	B ポートの立ち上がりおよび立ち下がり時間		4.1		4.7		ns

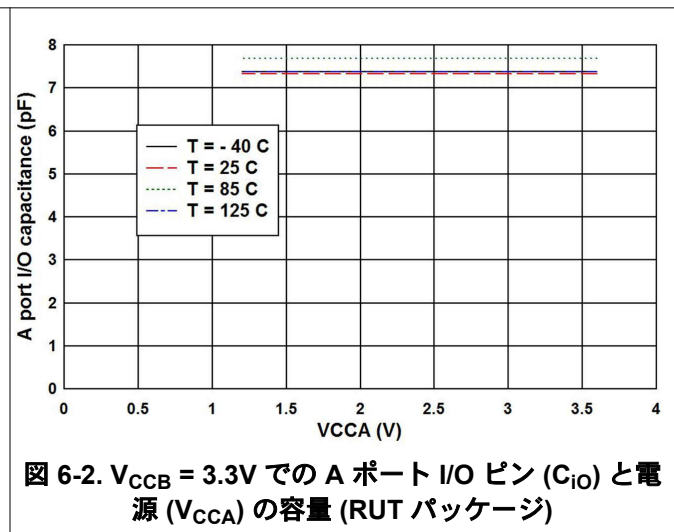
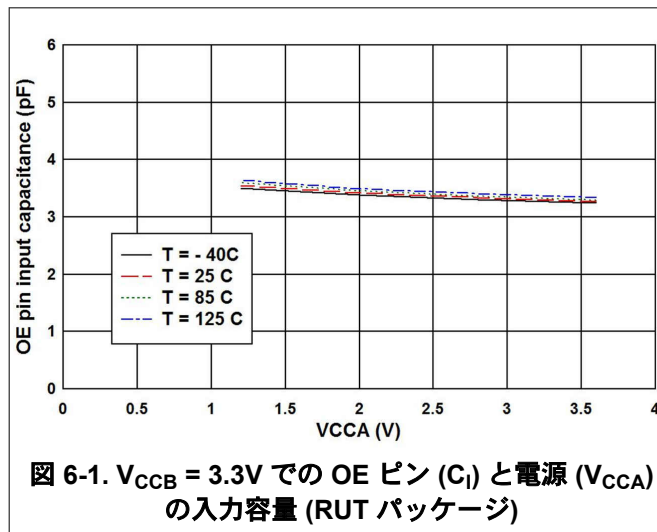
6.16 動作特性

T_A = 25°C (1)

パラメータ	テスト条件	V _{CCA}							単位	
		1.2V	1.2V	1.5V	1.8V	2.5V	2.5V	3.3V		
		V _{CCB}								
		5V	1.8V	1.8V	1.8V	2.5V	5V	3.3V ~ 5V		
		標準値	標準値	標準値	標準値	標準値	標準値	標準値		
C _{pdA}	A ポート入力、B ポート出力	C _L = 0, f = 10MHz, t _r = t _f = 1ns, OE = V _{CCA} (出力イネーブル)	7.8	10	9	8	8	8	9	pF
	B ポート入力、A ポート出力		12	11	11	11	11	11	11	
C _{pdB}	A ポート入力、B ポート出力		38.1	28	28	28	29	29	29	
	B ポート入力、A ポート出力		25.4	19	18	18	19	21	22	
C _{pdA}	A ポート入力、B ポート出力	C _L = 0, f = 10MHz, t _r = t _f = 1ns, OE = GND (出力ディセーブル)	0.01	0.01	0.01	0.01	0.01	0.01	0.01	pF
	B ポート入力、A ポート出力		0.01	0.01	0.01	0.01	0.01	0.01	0.01	
C _{pdB}	A ポート入力、B ポート出力		0.01	0.01	0.01	0.01	0.01	0.01	0.03	
	B ポート入力、A ポート出力		0.01	0.01	0.01	0.01	0.01	0.01	0.04	

(1) C_{pd} パラメータは、CMOS デバイスのロジック機能ごとに無負荷時のダイナミック消費電力を決定するために使用される容量です。式は次のとおりです。P_D = C_{pd} (V_{CC})² + I_{CC}V_{CC}。C_{pd} を使用して消費電力を計算する方法の詳細については、SCAA035 を参照してください。

6.17 代表的特性



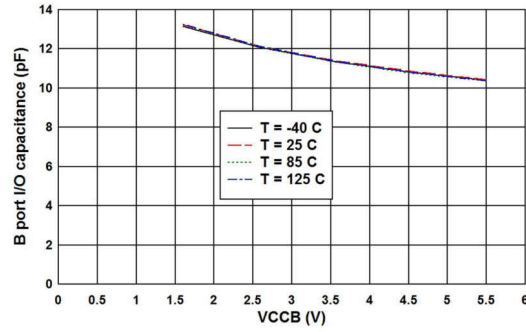
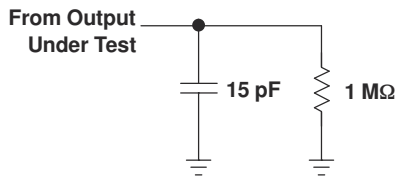
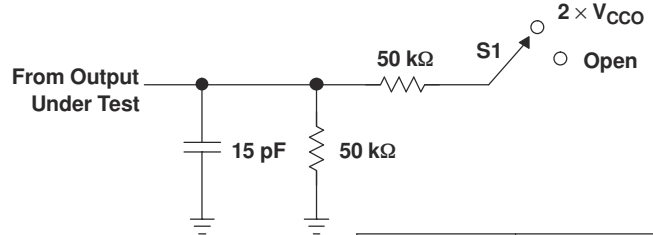


図 6-3. $V_{CCA} = 3.3V$ での B ポート I/O ピン (C_{iO}) と電源 (V_{CCB}) の容量 (RUT パッケージ)

7 パラメータ測定情報

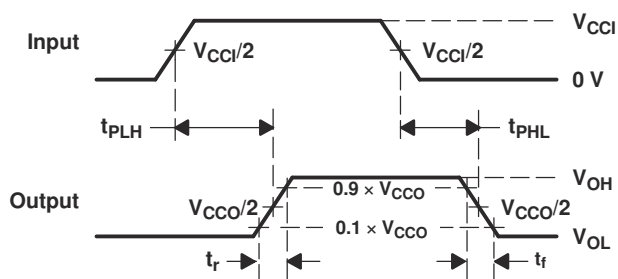


**LOAD CIRCUIT FOR MAX DATA RATE,
PULSE DURATION PROPAGATION
DELAY OUTPUT RISE AND FALL TIME
MEASUREMENT**

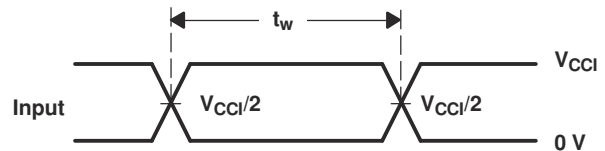


**LOAD CIRCUIT FOR
ENABLE/DISABLE
TIME MEASUREMENT**

TEST	S1
t_{pZL}/t_{pLZ}	$2 \times V_{CCO}$
t_{pHZ}/t_{pZH}	Open



**VOLTAGE WAVEFORMS
PROPAGATION DELAY TIMES**



**VOLTAGE WAVEFORMS
PULSE DURATION**

- A. C_L includes probe and jig capacitance.
- B. All input pulses are supplied by generators having the following characteristics: $PRR \leq 10$ MHz, $Z_O = 50 \Omega$, $dv/dt \geq 1$ V/ns.
- C. The outputs are measured one at a time, with one transition per measurement.
- D. t_{PLH} and t_{PHL} are the same as t_{pd} .
- E. V_{CCI} is the V_{CC} associated with the input port.
- F. V_{CCO} is the V_{CC} associated with the output port.
- G. All parameters and waveforms are not applicable to all devices.

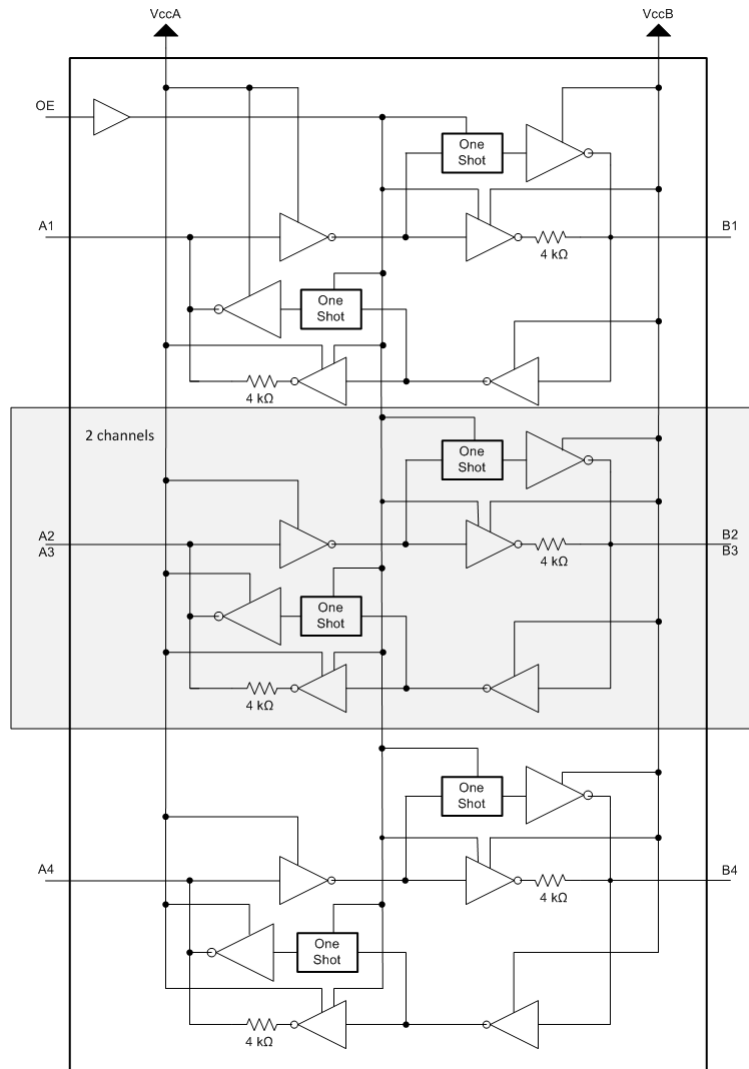
図 7-1. 負荷回路および電圧波形

8 詳細説明

8.1 概要

TXB0104 デバイスは、ロジック電圧レベル変換専用設計された 4 ビットの双方向電圧レベル・トランスレータです。A ポートは 1.2V~3.6V の範囲の I/O 電圧に対応でき、B ポートは 1.65V~5.5V の I/O 電圧に対応できます。このデバイスは、データ・レート全体を向上させるためのエッジ・レート・アクセラレータ (ワンショット) を備えたバッファ付きアーキテクチャです。このデバイスは、プッシュプル CMOS ロジック出力のみを変換できます。オープン・ドレイン信号変換については、テキサス・インスツルメンツの TXS010X 製品をご覧ください。

8.2 機能ブロック図



8.3 機能説明

8.3.1 アーキテクチャ

TXB0104 アーキテクチャ (セクション 8.2 を参照) では、A から B へ、または B から A へのデータ・フローの方向を制御するための方向制御信号は必要ありません。DC 状態では、TXB0104 の出力ドライバは High または Low を維持できますが、弱さを持つように設計されているため、バス上のデータが逆方向に流れ始めたときに、外部ドライバによってオーバードライブできます。

出力ワンショットは、A または B ポートの立ち上がりまたは立ち下がりエッジを検出します。立ち上がりエッジの間、ワンショットによって PMOS トランジスタ (T1、T3) が短時間オンになり、Low から High への遷移が高速化されます。同様に、立ち下がりエッジでは、ワンショットによって NMOS トランジスタ (T2、T4) が短時間オンになり、High から Low への遷移が高速化されます。出力遷移時の標準出力インピーダンスは、 $V_{CCO} = 1.2V \sim 1.8V$ で 70Ω 、 $V_{CCO} = 1.8V \sim 3.3V$ で 50Ω 、 $V_{CCO} = 3.3V \sim 5V$ で 40Ω です。

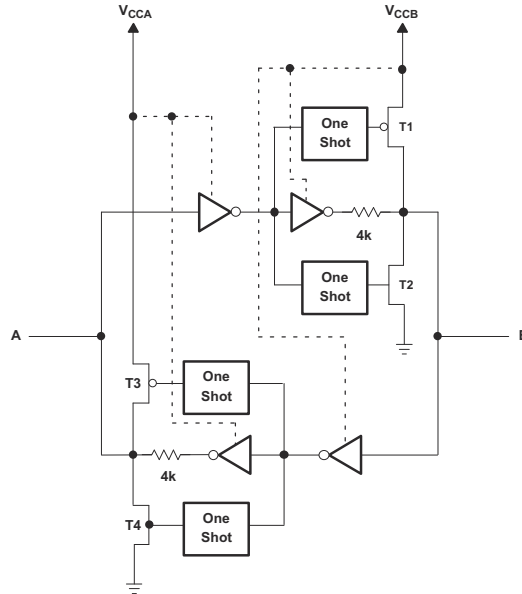


図 8-1. TXB0104 I/O セルのアーキテクチャ

8.3.2 入カドライバの要件

TXB0104 の I_{IN} と V_{IN} の代表的な特性を 図 8-2 に示します。正常に動作させるには、TXB0104 のデータ I/O を駆動するデバイスの駆動強度が $\pm 2mA$ 以上である必要があります。

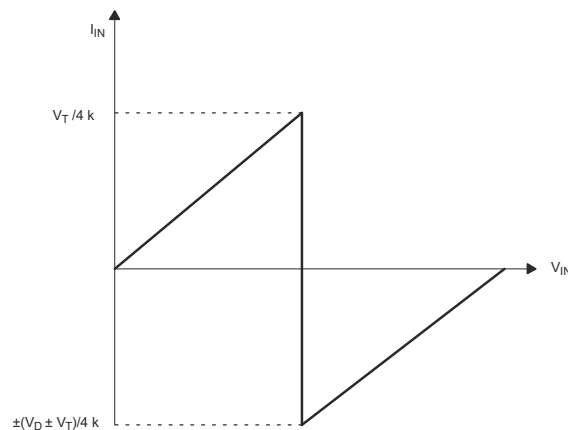


図 8-2. I_{IN} と V_{IN} の代表的な曲線

8.3.3 出力負荷に関する検討事項

テキサス・インスツルメンツでは、過度の容量性負荷を防止し、適切なワンショット (O.S.) トリガを確実に実行するため、PCB 配線長を短くして慎重に PCB レイアウトを行うことを推奨します。PCB 信号の配線長は、反射の往復遅延が 1 回のショット持続時間よりも短くなるように、十分に短くする必要があります。これにより、すべての反射でドライバのインピーダンスを確実に低くし、シグナル・インテグリティを向上させます。これらの O.S. 回路は、約 10ns にわたってオンを維持するように設計されています。駆動可能な集中負荷の最大容量も、1 回のショット持続時間に直接依存します。非常に大き

な容量性負荷では、信号が正のレールまで完全に駆動される前にワンショットがタイムアウトする可能性があります。O.S. 時間は、動的 I_{CC} 、負荷駆動能力、最大ビット・レートに関する検討事項間のトレードオフを最適化するように設定されています。PCB 配線長とコネクタの両方が TXB0104 の出力で認識される容量に加算されるため、この集中負荷容量を考慮して、O.S. リトリガ、バス競合、出力信号発振、またはその他のシステム・レベルの悪影響を回避することをお勧めします。

8.3.4 イネーブルおよびディセーブル

TXB0104 には OE 入力があります。OE を Low に設定すると、デバイスがディセーブルされ、すべての I/O が高インピーダンス (Hi-Z) 状態になります。ディセーブル時間 (t_{dis}) は、OE が Low になるまでの遅延と、出力が実際にディセーブルになるまでの遅延を示します (Hi-Z)。イネーブル時間 (t_{en}) は、OE が High になった後でワンショット回路が動作するためにユーザーが許容する必要がある時間を示します。

8.3.5 I/O ラインのプルアップ抵抗またはプルダウン抵抗

TXB0104 は、最大 70pF の容量性負荷を駆動するように設計されています。TXB0104 の出力ドライバは DC 駆動強度が低いです。プルアップ抵抗またはプルダウン抵抗をデータ I/O の外部に接続する場合は、これらの値が TXB0104 の出力ドライバと競合しないように、50k Ω を上回る値に維持する必要があります。

同様の理由から、TXB0104 は、I²C や 1 線式など、オープン・ドレイン・ドライバが双方向データ I/O に接続されているアプリケーションでは使用しないでください。これらのアプリケーションでは、テキサス・インスツルメンツの TXS01xx シリーズのレベル・トランスレータのデバイスを使用します。

8.4 デバイスの機能モード

TXB0104 デバイスには、イネーブルとディセーブルの 2 つの機能モードがあります。デバイスをディセーブルするには、OE 入力を Low に設定します。これにより、すべての I/O が高インピーダンス状態になります。OE 入力を High に設定すると、デバイスがイネーブルになります。

9 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 アプリケーション情報

TXB0104 は、デバイスのインターフェイス用レベル変換アプリケーションや相互に異なるインターフェイス電圧で動作するシステム間で使用することができます。プッシュプル CMOS ロジック出力のみを変換できます。オープン・ドレイン信号変換については、テキサス・インスツルメンツの TXS010X 製品をご覧ください。50kΩ を超える外付けのプルダウンまたはプルアップ抵抗を推奨します。

9.2 代表的なアプリケーション

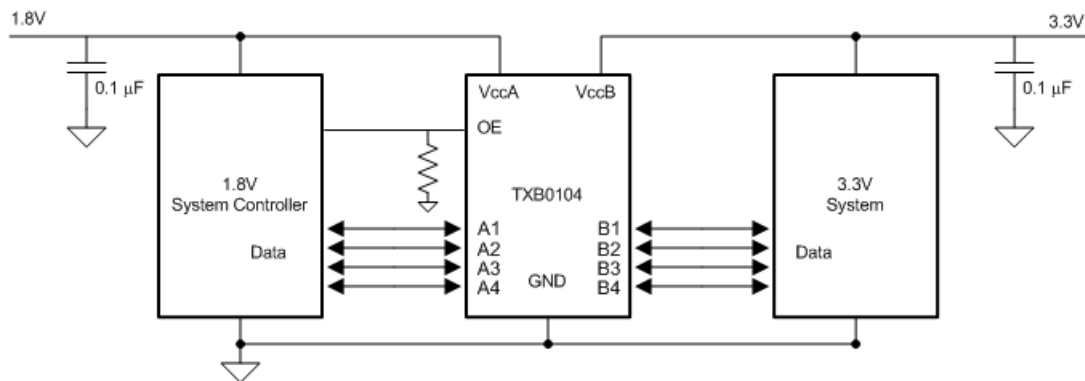


図 9-1. 代表的なアプリケーション回路図

9.2.1 設計要件

この設計例では、表 9-1 に記載されているパラメータを使用します。 $V_{CCA} \leq V_{CCB}$ であることを確認します。

表 9-1. 設計パラメータ

設計パラメータ	値の例
入力電圧範囲	1.2V~3.6V
出力電圧範囲	1.65V~5.5V

9.2.2 詳細な設計手順

設計プロセスを開始するには、以下を決定する必要があります。

- 入力電圧範囲

- TXB0104 デバイスを駆動している電源電圧を使用して、入力電圧範囲を決定します。有効なロジック High の場合、値は入力ポートの V_{IH} を超えている必要があります。有効なロジック Low の場合、値は入力ポートの V_{IL} 未満である必要があります。

- 出力電圧範囲

- TXB0104 デバイスが駆動している電源電圧を使用して、出力電圧範囲を決定します。

- 外付けのプルアップまたはプルダウン抵抗を使用することは推奨しません。必須の場合は、値を 50kΩ より大きくすることを推奨します。

- 外付けのプルダウンまたはプルアップ抵抗により、出力 V_{OH} および V_{OL} が低下します。以下の式を使用して、外部プルダウンおよびプルアップ抵抗の結果として V_{OH} および V_{OL} を推定します。

$$V_{OH} = V_{CCx} \times R_{PD} / (R_{PD} + 4.5k\Omega) \quad (1)$$

$$V_{OL} = V_{CCx} \times 4.5k\Omega / (R_{PU} + 4.5k\Omega) \quad (2)$$

ここで、

- V_{CCx} は、 V_{CCA} または V_{CCB} の出力ポート電源電圧です
- R_{PD} は外部プルダウン抵抗の値です
- R_{PU} は外部プルアップ抵抗の値です
- $4.5k\Omega$ は、I/O ラインのシリアル抵抗 $4k\Omega$ の変動をカウントしたものです

9.2.3 アプリケーション曲線

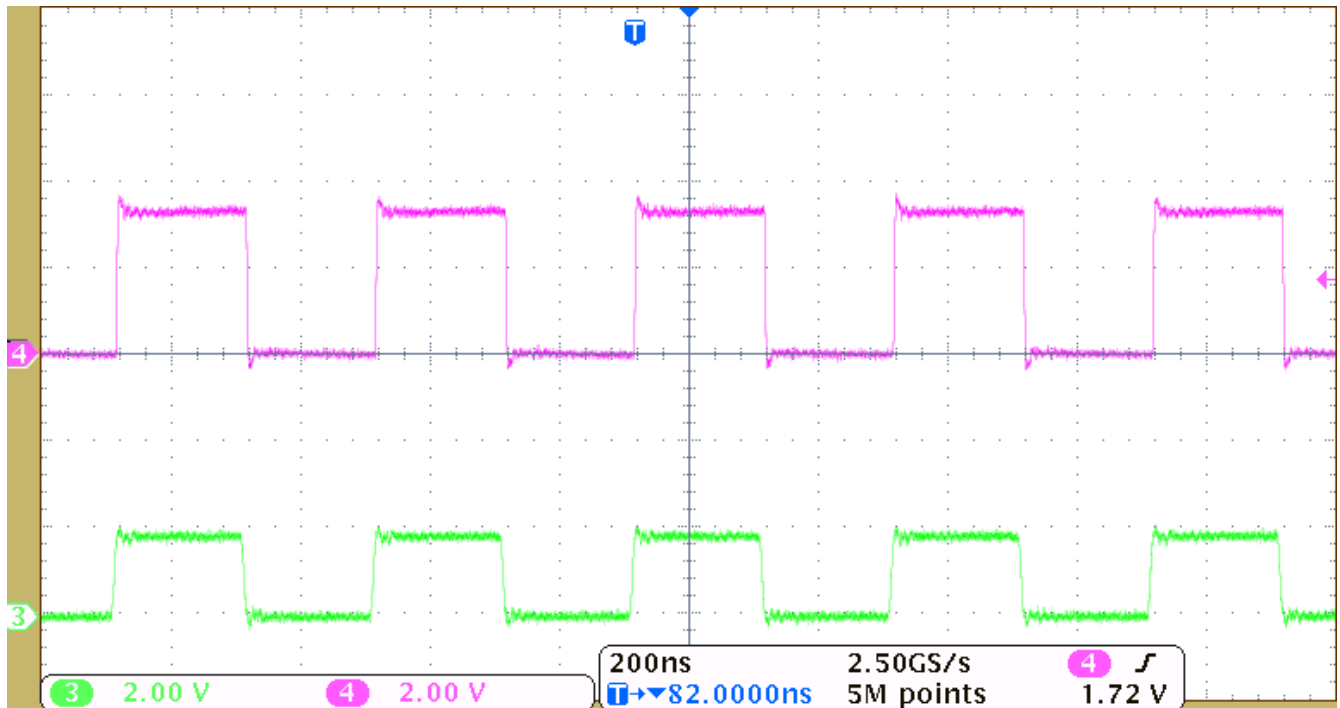


図 9-2. 2.5MHz 1.8V 信号 (緑) から 3.3V 信号 (ピンク) へのレベル変換の例

10 電源に関する推奨事項

動作中は、 $V_{CCA} \cong V_{CCB}$ が常に存在することを確認してください。電源投入シーケンス中、 $V_{CCA} \cong V_{CCB}$ はデバイスに損傷を与えないため、電源を最初に立ち上げることができます。TXB0104 には、どちらかの V_{CC} がオフになったとき ($V_{CCA/B} = 0V$)、すべての出力ポートをディセーブルする回路があります。出力イネーブル (OE) 入力回路は、 V_{CCA} から電力が供給されるように設計されており、(OE) 入力が高インピーダンス状態になります。電源オンまたは電源オフ時に出力の高インピーダンス状態を確保するには、OE 入力ピンをプルダウン抵抗経由で GND に接続する必要があります。また、 V_{CCA} および V_{CCB} が完全に立ち上がり、安定するまでイネーブルにしないでください。グラウンドへのプルダウン抵抗の最小値は、ドライバの電流ソース能力によって決まります。

11 レイアウト

11.1 レイアウトのガイドライン

デバイスの信頼性を確保するため、一般的なプリント回路基板レイアウトのガイドラインに従うことを推奨します。

- 電源にはバイパス・コンデンサを使用する必要があります。VCCA、VCCB ピン、GND ピンのできるだけ近くに配置する必要があります
- 過度の負荷を避けるため、短い配線長を使用する必要があります。
- PCB 信号の配線長は、反射の往復遅延が 1 回のショット持続時間である約 10ns 未満になるように十分に短くする必要があります。また、ソース・ドライバで反射が低インピーダンスに達することを保証します。

11.2 レイアウト例

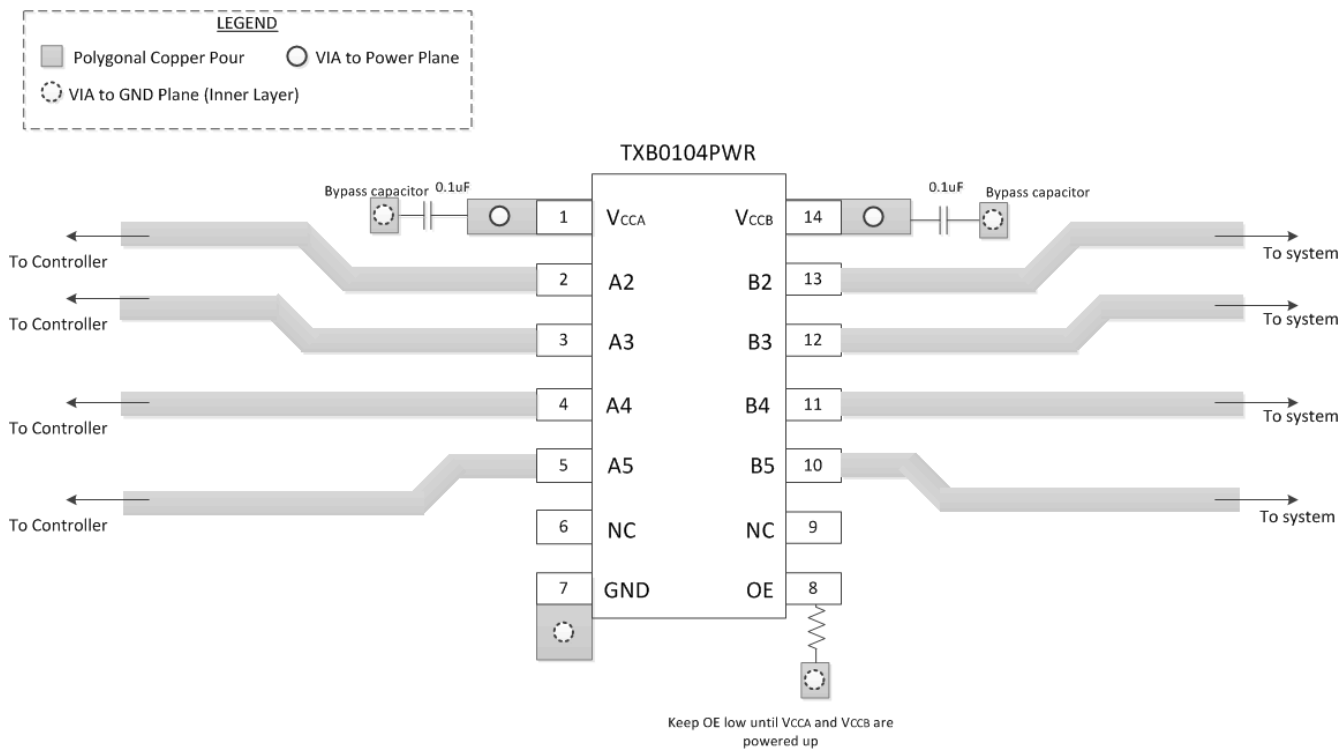


図 11-1. レイアウト例の回路図

12 デバイスおよびドキュメントのサポート

12.1 Receiving Notification of Documentation Updates

To receive notification of documentation updates, navigate to the device product folder on [ti.com](https://www.ti.com). Click on *Subscribe to updates* to register and receive a weekly digest of any product information that has changed. For change details, review the revision history included in any revised document.

12.2 サポート・リソース

[TI E2E™ サポート・フォーラム](#)は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の[使用条件](#)を参照してください。

12.3 商標

TI E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

12.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

12.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

13 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスについて利用可能な最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TXB0104QPWRQ1	ACTIVE	TSSOP	PW	14	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 125	YE04Q1	Samples
TXB0104QRGYRQ1	ACTIVE	VQFN	RGY	14	3000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	YE04Q1	Samples
TXB0104QRUTRQ1	ACTIVE	UQFN	RUT	12	3000	RoHS & Green	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	SIG	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TXB0104-Q1 :

- Catalog : [TXB0104](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TXB0104QPWRQ1	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TXB0104QRGYRQ1	VQFN	RGY	14	3000	330.0	12.4	3.75	3.75	1.15	8.0	12.0	Q1
TXB0104QRUTRQ1	UQFN	RUT	12	3000	180.0	8.4	1.95	2.3	0.75	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TXB0104QPWRQ1	TSSOP	PW	14	2000	356.0	356.0	35.0
TXB0104QRGYRQ1	VQFN	RGY	14	3000	356.0	356.0	35.0
TXB0104QRUTRQ1	UQFN	RUT	12	3000	202.0	201.0	28.0

RGY (S-PVQFN-N14)

PLASTIC QUAD FLATPACK NO-LEAD



- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. QFN (Quad Flatpack No-Lead) package configuration.
 - D. The package thermal pad must be soldered to the board for thermal and mechanical performance.
 - E. See the additional figure in the Product Data Sheet for details regarding the exposed thermal pad features and dimensions.
 -  Pin 1 identifiers are located on both top and bottom of the package and within the zone indicated. The Pin 1 identifiers are either a molded, marked, or metal feature.
 - G. Package complies to JEDEC MO-241 variation BA.

RGY (S-PVQFN-N14)

PLASTIC QUAD FLATPACK NO-LEAD

THERMAL INFORMATION

This package incorporates an exposed thermal pad that is designed to be attached directly to an external heatsink. The thermal pad must be soldered directly to the printed circuit board (PCB). After soldering, the PCB can be used as a heatsink. In addition, through the use of thermal vias, the thermal pad can be attached directly to the appropriate copper plane shown in the electrical schematic for the device, or alternatively, can be attached to a special heatsink structure designed into the PCB. This design optimizes the heat transfer from the integrated circuit (IC).

For information on the Quad Flatpack No-Lead (QFN) package and its advantages, refer to Application Report, QFN/SON PCB Attachment, Texas Instruments Literature No. SLUA271. This document is available at www.ti.com.

The exposed thermal pad dimensions for this package are shown in the following illustration.



Bottom View

Exposed Thermal Pad Dimensions

4206353-2/P 03/14

NOTE: All linear dimensions are in millimeters

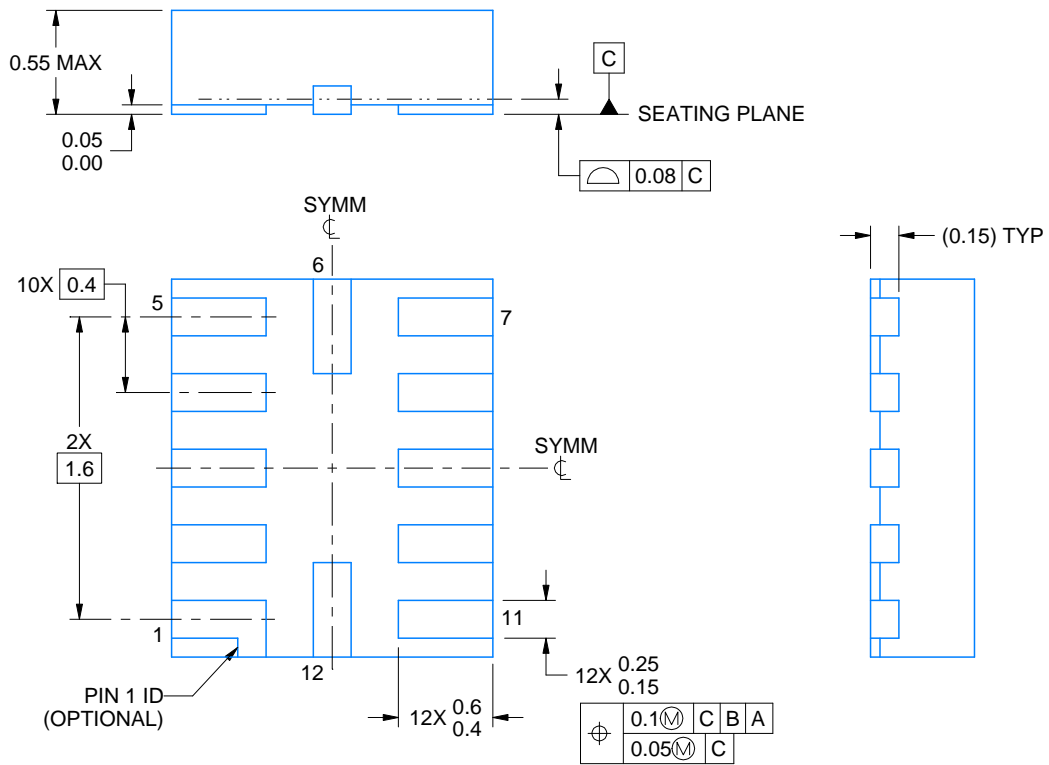
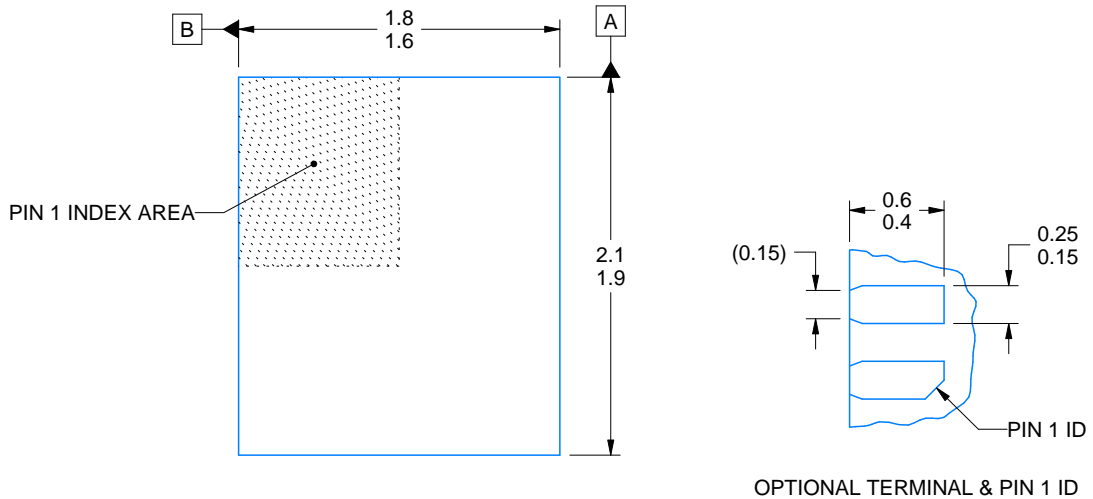
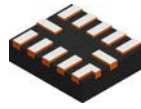
RGY (S-PVQFN-N14)

PLASTIC QUAD FLATPACK NO-LEAD



4208122-2/P 03/14

- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Publication IPC-7351 is recommended for alternate designs.
 - This package is designed to be soldered to a thermal pad on the board. Refer to Application Note, Quad Flat-Pack QFN/SON PCB Attachment, Texas Instruments Literature No. SLUA271, and also the Product Data Sheets for specific thermal information, via requirements, and recommended board layout. These documents are available at www.ti.com <<http://www.ti.com>>.
 - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC 7525 for stencil design considerations.
 - Customers should contact their board fabrication site for minimum solder mask web tolerances between signal pads.



4220310/A 11/2016

NOTES:

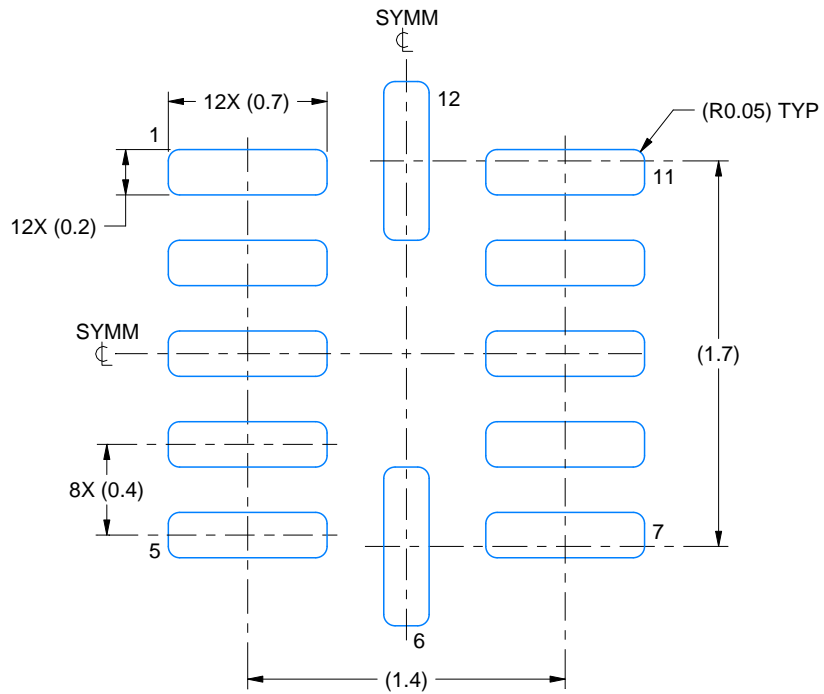
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

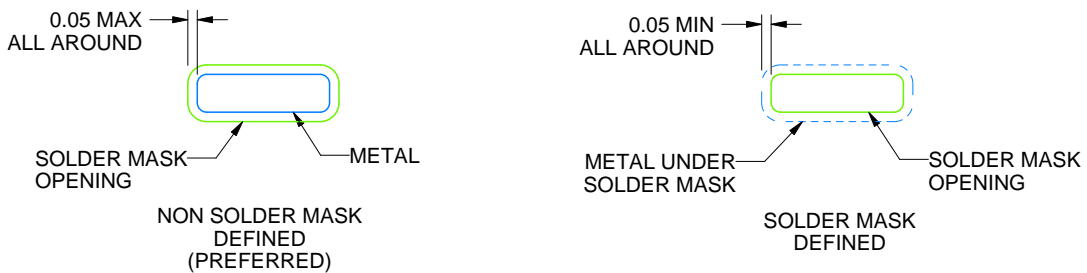
RUT0012A

UQFN - 0.55 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
SCALE:30X



SOLDER MASK DETAILS

4220310/A 11/2016

NOTES: (continued)

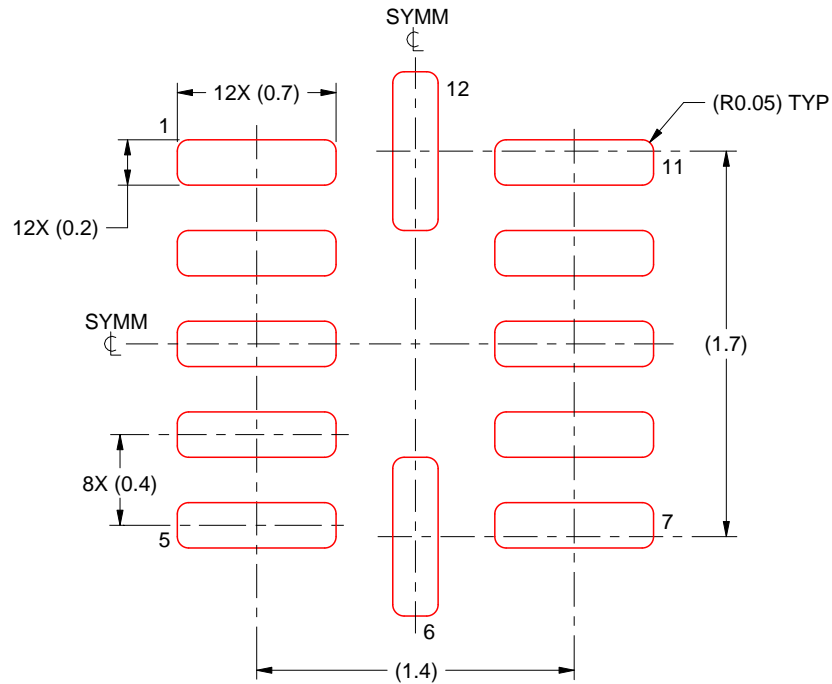
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).

EXAMPLE STENCIL DESIGN

RUT0012A

UQFN - 0.55 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 30X

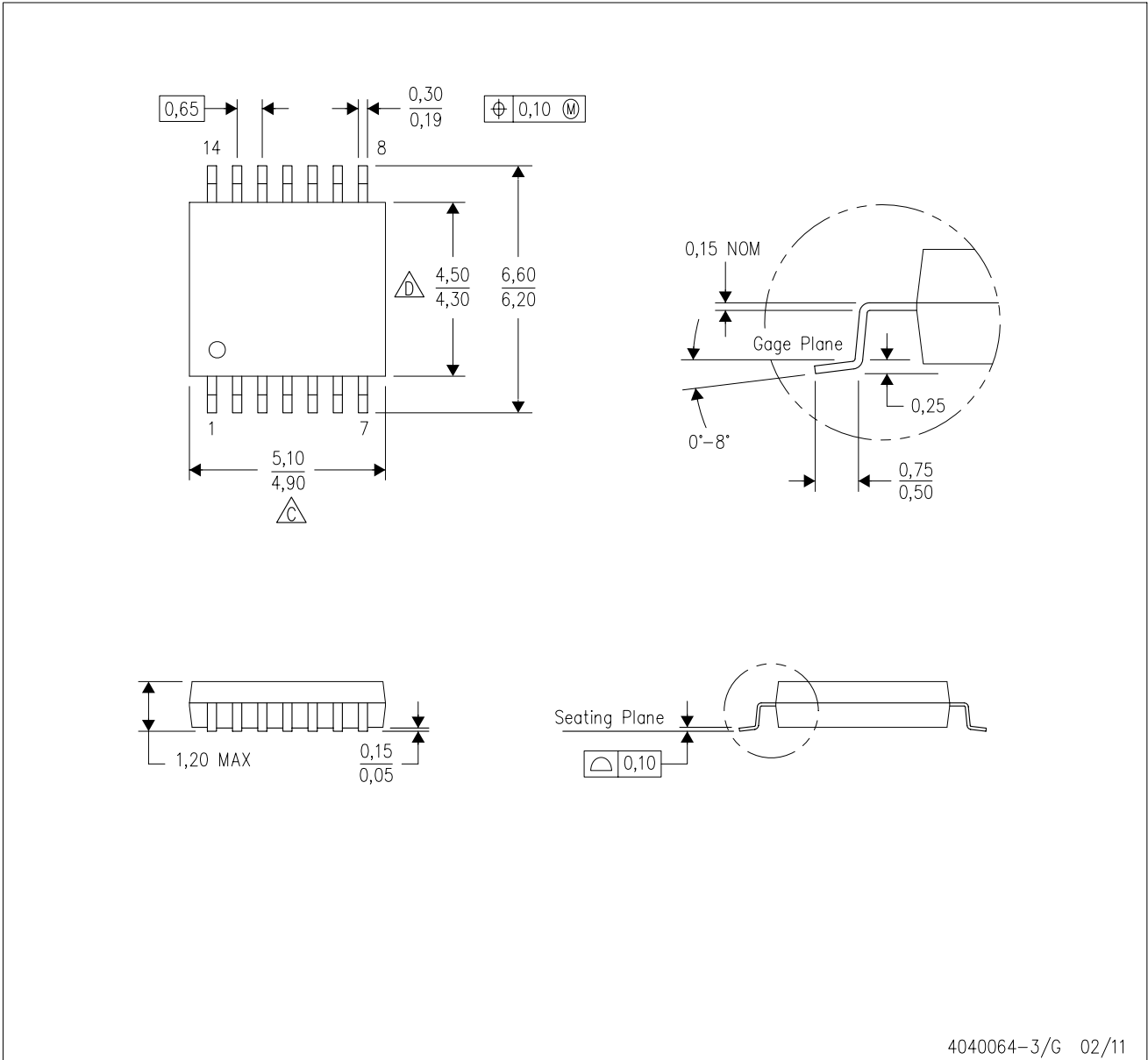
4220310/A 11/2016

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PW (R-PDSO-G14)

PLASTIC SMALL OUTLINE



4040064-3/G 02/11

- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0,15 each side.
 - D. Body width does not include interlead flash. Interlead flash shall not exceed 0,25 each side.
 - E. Falls within JEDEC MO-153

PW (R-PDSO-G14)

PLASTIC SMALL OUTLINE



4211284-2/G 08/15

- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Publication IPC-7351 is recommended for alternate designs.
 - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC-7525 for other stencil recommendations.
 - Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated