

改良型 高力率プリレギュレータ

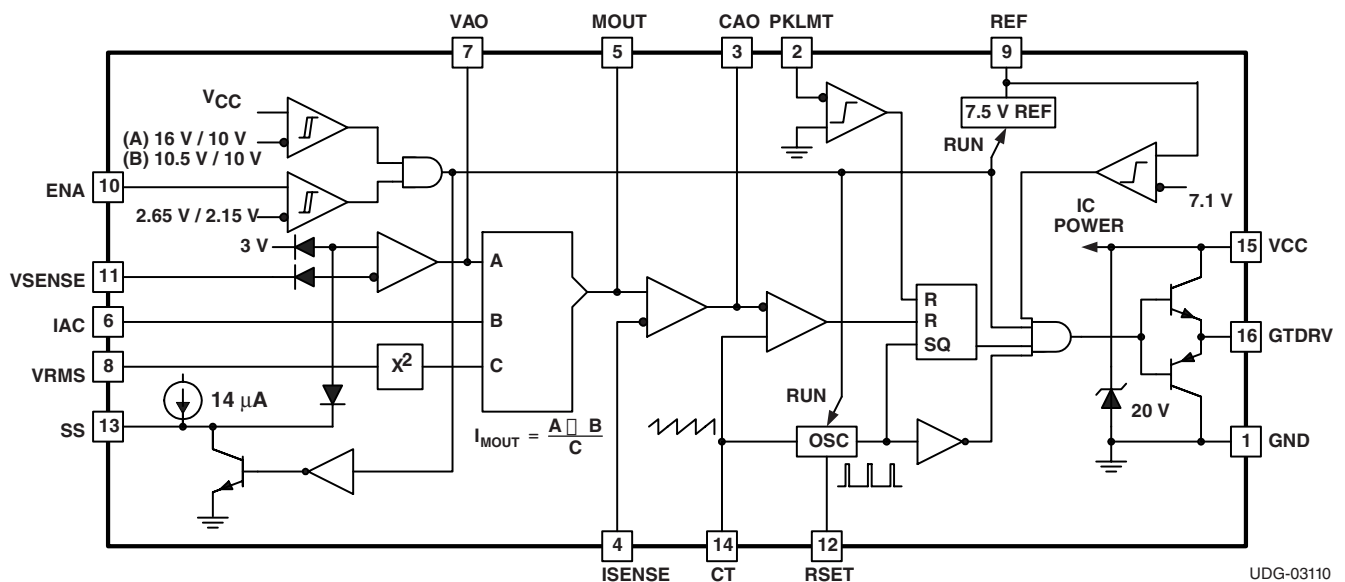
特長

- 固定周波数動作の平均電流モード・コントロール
- 平均電流制御方式にてほぼ1の力率に制御可能
- ライン電流歪みを3%以下に制限可能
- 85 V ~ 265 V の電圧入力に対応が可能
- 高精度 広負荷範囲で電力制限が可能
- 広帯域幅(5MHz)、低オフセットの電流検出機能
- 高精度な電流/電圧アンプ出力内蔵
- 高精度・広入力の乗算器内蔵：500mVのV_{AC}オフセット、0V~5Vの乗算器出力同相電圧範囲
- 高精度 基準電圧V_{REF}内蔵
- 高速で精度向上のイネーブル・コンパレータ
- UVLO回路内蔵(16V/10Vまたは10.5V/10V)
- 低起動時電流：300μA

概要

UC3854A/Bバージョンは、UC3854のピン互換で機能を拡張した製品です。UC3854と同様に、UC3854A/Bはアクティブ力率改善用のプリレギュレータに必要な全ての機能を備えています。コントローラはAC入力ライン電流の波形をAC入力ライン電圧に一致するよう成形することでほぼ1の力率を達成します。UC3854A/Bは平均電流モード・コントロールを使用しています。平均電流モード・コントロールでは、ピーク電流モード・コントロールと異なり、スロープ補償なしで安定した低歪みの正弦波ライン電流が維持することができます。その他の特長として、7.5Vで1%精度の基準電圧、固定周波数の発振器、PWM回路、ソフトスタート付き電圧アンプ、ライン電圧検出(V_{RMS}二乗器)、入力電源電圧のクランプ、過電流コンパレータなどを内蔵しています。パッケージは16ピンのN(PDIP)、DW(ワイドSOIC)、J(CDIP)及び20ピンのQ(PLCC)で供給されています。各製品の温度範囲については3ページの発注情報を参照してください。

ブロック図



SWIFT、PowerPAD、SpActおよびBurr-Brownは、テキサス・インスツルメンツの商標です。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

概要 (続き)

UC3854A/Bは、広帯域幅、低オフセットの電流アンプ、高速応答及び高精度に改善されたイネーブル・コンパレータ、高精度基準回路、UVLOスレッシュホールド電圧、起動時低電流を内蔵しています。また、より使いやすかつ性能を強化した乗算回路を内蔵するなどUC3854に比べて大幅に特性が改善されると同時に外付け部品点数も削減できます。乗算器出力/電流アンプ入力と同相入力範囲も改良されており、設計者はより柔軟に大きな負荷変動電源変動に対しても安定した電流検出の選択をすることができます。RSETは発振器の充電電流のみをコントロールし、乗算器の最大出力電流のクランプには影響を与えません。この電流は常に最大 $2 \times I_{AC}$ にクランプされているため、設計が簡素化され、また、電圧低下時や超低ライン状態時に帰還電力の制限を行えます。



静電気放電対策

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

ABSOLUTE MAXIMUM RATINGS

特に記述のない限り、動作温度⁽¹⁾

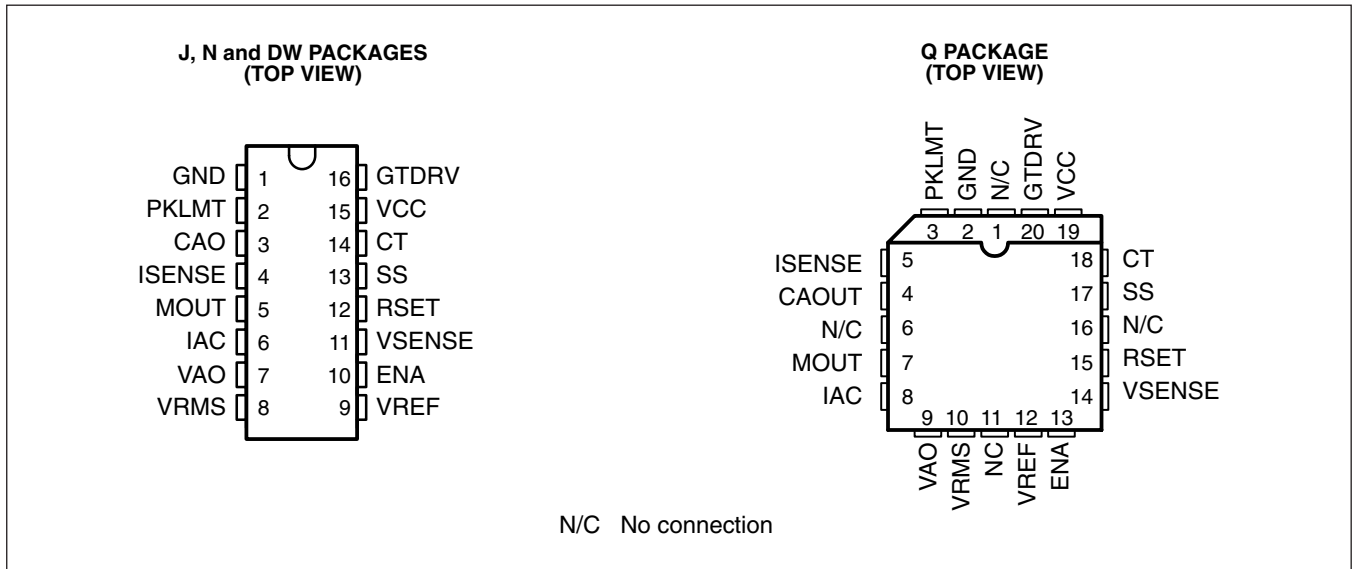
		UCX854A, UCX854B	UNIT
Supply voltage, V_{CC}		22	V
GTDRV current, I_{GTDRV}	Continuous	0.5	A
GTDRV Current, I_{GTDRV}	50% duty cycle	1.5	A
Input voltage	VSENSE, VRMS, ISENSE MOUT	11	V
	PKLMT	5	V
Input current	RSET, IAC, PKLMT, ENA	10	mA
Power dissipation		1	W
Junction temperature, T_J		-55 to 150	°C
Storage temperature, T_{stg}		-65 to 150	
Lead temperature, T_{sol} , 1,6 mm (1/16 inch) from case for 10 seconds		300	

(1) 絶対最大定格以上のストレスは、製品に恒久的・致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作を意味するものではありません。絶対最大定格の状態に長時間置くことは、本製品の信頼性に影響を与えることがあります。全ての電圧はGNDを基準としています。電流の極性で正は指定の端子に流入する方向、負は流出する方向を表しています。ENA入力は内部で約10Vにクランプされています。

RECOMMENDED OPERATING CONDITIONS

		MIN	MAX	UNIT
Supply voltage, V_{CC}		10	20	V
Operating junction temperature, T_J	UC1854X	-55	125	°C
	UC2854X	-40	85	
	UC3854X	0	70	

PACKAGE DESCRIPTION



ORDERING INFORMATION

T _A	UVLO TURN-ON (V)	UVLO TURN-OFF (V)	PART NUMBERS			
			CDIP-16 (J)	PDIP-16 (N)	SOIC-16 (DW)	PLCC-20 (Q)
-50°C to 125°C	16	10	–	–	–	–
	10.5	10	UC1854BJ	–	–	–
-40°C to 85°C	16	10	UC2854AJ	UC2854AN	UC2854ADW	UC2854AQ
	10.5	10	UC2854BJ	UC2854BN	UC2854BDW	UC2854BQ
0°C to 70°C	16	10	–	UC3854AN	UC3854ADW	–
	10.5	10	–	UC3854BN	UC3854BDW	–

(1) DW及びQパッケージはテープ/リールで供給されています。デバイス・タイプの末尾にTRを付けるとDWパッケージでは(例、UC2854ADWTR)発注数量単位はリールあたり2000個、Qパッケージではリールあたり1000個です。

THERMAL RESISTANCE

RESISTANCES	PACKAGED DEVICES			
	CDIP-16 (J)	PDIP-16 (N)	SOP-16 (DW)	PLCC-20 (Q)
θ_{JC} (°C/W)	28 ⁽²⁾	45	27	34
θ_{JA} (°C/W)	80-120	90 ⁽³⁾	50-130 ⁽³⁾	43-75 ⁽³⁾

- (2) 規定されている θ_{JC} のデータ値はMIL-STD-1835Bから導かれており、それには“表記されている基準値は60 × 60ミルのマイクロ回路デバイスのシリコン・ダイでのワースト・ケース時のもの(平均値+2シグマ)で、14,400平方ミルまでのダイ・サイズのデバイスに適用”と記載されています。14,400平方ミル以上のダイ・サイズのデバイスには、デュアル・イン・ラインでは11°C/W、フラット・バック及びピン・グリッド・アレイでは10°C/Wを使用してください。
- (3) θ_{JA} (接合部/周囲間)は、値が記載されている場合、1オンスの銅配線をもつ大きさが5平方インチのFR4のPCボードにデバイスを実装した場合のものです。抵抗値が範囲として記載されている場合は、低いほうの値は大きさが5平方インチのアルミニウムのPCボードにデバイスを実装した場合のものです。試験に使用したPWBは、厚さが0.062インチで、100 × 100ミルのブローブ・ランドが各配線端にあり、パワー・パッケージでは配線幅は0.635mm、パワー・パッケージではない場合では配線幅は1.3mmです。

ELECTRICAL CHARACTERISTICS

$V_{CC} = 18\text{ V}$, $R_T = 8.2\text{ k}\Omega$, $C_T = 1.5\text{ nF}$, $V_{PKLMT} = 1\text{ V}$, $V_{VRMS} = 1.5\text{ V}$, $I_{IAC} = 100\text{ }\mu\text{A}$, $I_{SENSE} = 0\text{ V}$, $V_{CAO} = 3.5\text{ V}$, $V_{VAO} = 5\text{ V}$, $V_{VSENSE} = 3\text{ V}$, $-40^\circ\text{C} < T_A < 85^\circ\text{C}$ for the UC2854A and UC2854B, and $0^\circ\text{C} < T_A < 70^\circ\text{C}$ for the UC3854A and UC3854B, and $T_A = T_J$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
OVERALL					
Supply current, off	$CAO = 0\text{ V}$, $VAO = 0\text{ V}$, $V_{CC} = V_{UVLO} - 0.3\text{ V}$		250	400	μA
Supply current, on			12	18	mA
V_{CC} turn-on threshold voltage	UCx854A	15.0	16.0	17.5	V
	UCx854B	8.0	10.5	11.2	
V_{CC} turn-off threshold voltage		9	10	12	
V_{CC} clamp	$I_{VCC} = I_{VCC(on)} + 5\text{ mA}$	18	20	22	
VOLTAGE AMPLIFIER					
Input voltage		2.9	3.0	3.1	V
V_{SENSE} bias current		-500	-25	500	nA
Open loop gain	$2\text{ V} \leq V_{OUT} \leq 5\text{ V}$	70	100		dB
V_{OH} High-level output voltage	$I_{LOAD} = -500\text{ }\mu\text{A}$		6		V
V_{OL} Low-level output voltage	$I_{LOAD} = 500\text{ }\mu\text{A}$		0.3	0.5	V
I_{SC} Output short-circuit current	$V_{OUT} = 0\text{ V}$		1.5	3.5	mA
Gain bandwidth product ⁽¹⁾	$f_{IN} = 100\text{ kHz}$, 10 mV_{P-P}		1		MHz
CURRENT AMPLIFIER					
Input offset voltage	$V_{CM} = 0\text{ V}$, $T_A = 25^\circ\text{C}$	-4		0	mV
	$V_{CM} = 0\text{ V}$, overtemperature	-5.5		0	
Input bias current, I_{SENSE}	$V_{CM} = 0\text{ V}$	-500		500	nA
Open loop gain	$2\text{ V} \leq V_{OUT} \leq 6\text{ V}$	80	110		dB
V_{OH} High-level output voltage	$I_{LOAD} = -500\text{ }\mu\text{A}$		8		V
V_{OL} Low-level output voltage	$I_{LOAD} = 500\text{ }\mu\text{A}$		0.3	0.5	
I_{SC} Output short-circuit current	$V_{OUT} = 0\text{ V}$		1.5	3.5	mA
CMRR Common mode rejection range		-0.3		5.0	V
Gain bandwidth product ⁽¹⁾	$f_{IN} = 100\text{ kHz}$, 10 mV_{P-P}	3	5		MHz
REFERENCE					
Output voltage	$I_{REF} = 0\text{ mA}$, $T_A = 25^\circ\text{C}$	7.4	7.5	7.6	V
	$I_{REF} = 0\text{ mA}$	7.35	7.50	7.65	
Load regulation	$1\text{ mA} \leq I_{REF} \leq 10\text{ mA}$	0	8	20	mV
Line regulation	$12\text{ V} \leq V_{CC} \leq 18\text{ V}$	0	14	25	
I_{SC} Short circuit current	$V_{REF} = 0\text{ V}$	25	35	60	mA

(1)設計で保証されており、テストは行われていません。

(2)ゲイン定数。 $(K) = \frac{I_{IAC} \times (V_{VAO} - 1.5\text{ V})}{[(V_{VRMS})^2 \times I_{MOUT}]}$

ELECTRICAL CHARACTERISTICS

$V_{CC} = 18\text{ V}$, $R_T = 8.2\text{ k}\Omega$, $C_T = 1.5\text{ nF}$, $V_{PKLMT} = 1\text{ V}$, $V_{VRMS} = 1.5\text{ V}$, $I_{IAC} = 100\text{ }\mu\text{A}$, $I_{ISENSE} = 0\text{ V}$, $V_{CAO} = 3.5\text{ V}$, $V_{VAO} = 5\text{ V}$, $V_{VSENSE} = 3\text{ V}$, $-40^\circ\text{C} < T_A < 85^\circ\text{C}$ for the UC2854A and UC2854B, and $0^\circ\text{C} < T_A < 70^\circ\text{C}$ for the UC3854A and UC3854B, and $T_A = T_J$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT	
OSCILLATOR						
Initial accuracy	$T_A = 25^\circ\text{C}$	85	100	115	kHz	
Voltage stability	$12\text{ V} \leq V_{CC} \leq 18\text{ V}$	1%				
Total variation	Line, temperature	80		120	kHz	
Ramp amplitude (peak-to-peak)		4.9		5.9	V	
Ramp valley voltage		0.8		1.3		
ENABLE/SOFT-START/CURRENT LIMIT						
Enable threshold voltage		2.35	2.55	2.80	V	
Enable hysteresis	$V_{FAULT} = 2.5\text{ V}$		500	600	mV	
Enable input bias current	$V_{ENA} = 0\text{ V}$		-2	-5	μA	
Propagation delay to disable time ⁽¹⁾	Enable overdrive = 100 mV	300		ns		
Soft-start charge current	$V_{SS} = 2.5\text{ V}$	10	14	24		
Peak limit offset voltage		-15		15	mV	
Peak limit input current	$V_{PKLMT} = -0.1\text{ V}$	-200	-100		μA	
Peak limit propagation delay time ⁽¹⁾			150		ns	
MULTIPLIER						
Output current, I_{AC} limited	$I_{AC} = 100\text{ }\mu\text{A}$, $R_{SET} = 10\text{ k}\Omega$	$V_{RMS} = 1\text{ V}$,	-220	-200	-170	μA
Output current, zero	$I_{AC} = 0\text{ }\mu\text{A}$,	$R_{SET} = 10\text{ k}\Omega$	-2.0	-0.2	2.0	
Output current, power limited	$V_{RMS} = 1.5\text{ V}$,	$V_a = 6\text{ V}$	-230	-200	-170	
Output current	$V_{RMS} = 1.5\text{ V}$,	$V_a = 2\text{ V}$		-22		μA
	$V_{RMS} = 1.5\text{ V}$,	$V_a = 5\text{ V}$		-156		μA
	$V_{RMS} = 5\text{ V}$,	$V_a = 2\text{ V}$		-2		
	$V_{RMS} = 5\text{ V}$,	$V_a = 5\text{ V}$		-14		
Gain constant ⁽²⁾	$V_{RMS} = 1.5\text{ V}$, $V_a = 6\text{ V}$,	$T_A = 25^\circ\text{C}$	-1.1	-1.0	-0.9	A/A
GATE DRIVER						
V_{OH}	High-level output voltage	$I_{OUT} = -200\text{ mA}$,	$V_{CC} = 15\text{ V}$	12.0	12.8	V
V_{OL}	Low-level output voltage	$I_{OUT} = 200\text{ mA}$		1.0	2.2	
		$I_{OUT} = 10\text{ mA}$		300	500	mV
	Low-level UVLO voltage	$I_{OUT} = 50\text{ mA}$,	$V_{CC} = 0\text{ V}$	0.9	1.5	V
	Output rise time ⁽¹⁾	$C_{LOAD} = 1\text{ nF}$		35		ns
	Output fall time ⁽¹⁾	$C_{LOAD} = 1\text{ nF}$		35		
	Output peak current ⁽¹⁾	$C_{LOAD} = 10\text{ nF}$		1.0		

(1)設計で保証されており、テストは行われていません。

(2)ゲイン定数。 $(K) = \frac{I_{IAC} \times (V_{VAO} - 1.5\text{ V})}{[(V_{VRMS})^2 \times I_{MOUT}]}$

TERMINAL FUNCTIONS

NAME	TERMINAL PACKAGES		I/O	DESCRIPTION
	J/N/DW	Q/L		
CAO	3	4	O	誤差アンプ出力およびPWM回路入力。 広帯域幅の電流アンプの出力及びPWMデューティ・サイクル・コンパレータへの入力。 この誤差アンプで生成される出力信号はPWM回路に入力されスイッチング制御に利用されます。 出力振幅は0.1V~7.5Vです。
CT	14	18	I	発振周波数設定端子。CTからGNDにコンデンサを挿入することで発振周波数を設定します。
ENA	10	13	I	イネーブル端子。このピンに2.55Vより高い電圧を加え続けるとデバイスは動作を開始/維持します。 このピンが2.05Vより低電位に下がるとデバイスは停止します。
GND	1	2	-	GNDに接続される全てのバイパス/タイミング・コンデンサはできるだけ短く接続するように配慮してください。また全ての電圧はGNDを基準として測定されています。
GTDRV	16	20	O	1.5Aのピーク電流能力を持つトータムポール型のMOSFETゲート・ドライバです。この出力はデバイスが高電源電圧でも動作できるように内部でクランプされています。GTDRV出力に過度のオーバーシュートを生じさせる恐れのある場合にはゲート・インピーダンスとGTDRV出力ドライバ間の相互作用を防止するため、最小5Ω以上の直列ゲート抵抗を接続してください。 容量性負荷を駆動する際はGTDRV出力には常にある程度のオーバーシュートが予想されます。また必要に応じて順方向電圧の低いショットキーダイオードなどを接続してデバイスの寄生トランジスタの生成を防いでください。
IAC	6	8	I	乗算器への電流入力で、ライン電圧に比例します。アナログ乗算器へのこの入力は電流で制御されます。乗算器はこの電流入力(IAC)からMOUTへ超低歪みで制御されているため、このピンがライン電圧を検出するのに使用されます。IACから整流された60/50Hzラインへ抵抗を挿入するのに加え、IACからVREFにも抵抗を接続してください。VREFへの抵抗が整流器への抵抗値の1/4であれば、オフセット電圧はキャンセルされ、ライン電流のクロスオーバー歪みは極めて小さくなります。
ISENSE	4	5	I	スイッチ電流検出入力。このピンは電流アンプへの反転入力です。この入力と非反転入力MOUTはGND及びGND電位以下でも機能します。これら入力は-0.5Vより下がらないようGNDへ接続するダイオードで保護してください。
MOUT	5	7	I/O	乗算器出力及び電流検出アンプの正入力。アナログ乗算器の出力と電流アンプの非反転入力はMOUTで互いに接続されています。MOUTにも上記のISENSEと同様に端子電位が-0.5Vより低電位にならないように配慮してください。乗算器出力は電流であるため、このピンはISENSEと同様にハイ・インピーダンス入力であり、よって電流アンプはGNDノイズを除去するため差動アンプとして構成することができます。
PKLMT	2	3	I	ピーク電流制限。PKLMTのスレッシュホールドは0.0Vです。この入力を電流検出抵抗の負電圧側に接続してください。負電流の検出信号をGND電位までオフセットするため抵抗をREF間に接続してください。
RSET	12	15	I	発振器の充電電流及び乗算器制限電流の設定。RSETからGNDに抵抗を接続することにより発振器の充電電流と乗算器の最大出力を設定します。乗算器の出力電流はRSETからグランドへの抵抗により分圧されその値は3.75Vです。
SS	13	17	I	ソフトスタート。デバイスが停止状態またはV _{CC} 電位が規定値以下であれば、SS電位はGNDレベルであり続けます。V _{CC} が規定値以上になり、かつデバイスが動作状態になった場合、SSは14μAの内部電流源により充電されます。SSがVREFより下であればSSは電圧アンプへの基準入力として機能します。SSからGNDへコンデンサを接続することで、基準電圧はゆっくりと上昇し、PWMデューティ・サイクルを徐々に増加させます。停止状態または電源電圧が規定値以下に降下した場合には、SSは即座に電位を放電し、PWM動作を停止状態にします。
VAO	7	9	I	電圧アンプの出力
VCC	15	19	I	正電源レール
VREF	9	12	O	基準電源。ピーク制限点の設定及びデバイス内部の基準電圧として使用されます。デバイスの安定動作のためコンデンサをGND間に接続してください。
VRMS	8	10	I	乗算器への入力。このピンは入力RMS電圧を検出して乗算器に入力します。
VSENSE	11	14	I	このピンは出力からの帰還電圧を供給します。この入力は電圧誤差増幅器に接続され、電圧誤差増幅器の出力は乗算器回路へのもう1つの入力となります。

機能説明

UC3854A/UC3854Bファミリーは、UC3854アクティブ力率改善回路のピン互換の上位機種として設計されています。各内部回路の機能の強化により、UC3854を使用する場合に必要とされた外付け部品を大幅に削除することができます。さらに、乗算、二乗、除算の直線性を改善することでシステム全体の性能が最大限に高められています。回路の機能強化についての詳細を以下の項で説明します。詳細な設計アプリケーションのリファレンス・データについては、アプリケーション・ノート“UC3854 Controlled Power Factor Correction Circuit Design”(文献番号SLUA144)及び“UC3854A and UC3854B Advanced Power Factor Correction Control ICs”(文献番号SLUA177)を参照してください。

乗算/二乗、除算

UC3854A/Bの乗算器の設計ではUC3854と同じゲイン定数($K = -1$)が維持されています。入力と出力電流の関係は以下の式で与えられます。

$$I_{MOUT} = I_{IAC} \times \frac{(V_{VAO} - 1.5 \text{ V})}{K \times (V_{VRMS})^2} \quad (1)$$

これはUC3854とほぼ同じですが、回路の差異により性能やアプリケーション上に改善がなされています。

相違点はIAC入力についてです。UC3854A/Bバージョンは、UC3854で用いられた6.0Vではなく、全動作温度範囲にわたってこのピンの電圧を約500mVにレギュレーションします。オフセット電圧が低いため、UC3854を用いた設計で必要とされたIACからVREFへのラインのゼロ・クロス補償抵抗が不要となります。最大の性能を引き出すため、高ライン時のIACへの最大電流は250 μ Aです。従って、 $V_{VAC(max)} = 270\text{V}$ であるとすると、

$$R_{IAC} = \frac{270 \times 1.414}{250 \mu\text{A}} = 1.53 \text{ M}\Omega \quad (2)$$

UC3854A/Bでは V_{RMS} ピンの直線動作範囲も改善されています。 V_{RMS} の入力範囲は0V~5.5Vに広がっています。UC3854Aの二乗回路は線形近似ではなくアナログ乗算器を使用しているため、精度が改善しており、不連続性が解消されています。 V_{RMS} に接続される外付けの分圧回路は低ライン時(85VAC)にても1.5Vを維持してください。このことは高ライン時(270VAC)、には V_{RMS} 電位が4.77Vになります。

電圧アンプの出力は乗算器への3番目の入力となり、内部で6.0Vにクランプされています。このことにより、UC3854を用いた設計でたびたび使用されていた外付けのツェナー・ダイオードのクランプが不要になります。この入力の乗算器へのオフセット電圧はUC3854A/Bでは1.5Vに上げられています。

電流アンプの非反転入力と共通の、乗算器の出力ピンの出力電圧範囲は、UC3854が-0.3Vから2.5Vであるのに対し、A/Bバージョンでは-0.3Vから5.0Vです。この改善により、UC3854A/Bは電流検出信号の振幅が極めて大きいアプリケーションにも使用することができます。

電圧アンプ

UC3854A/Bの電圧アンプの設計は2つの点を除いて基本的にUC3854と同じです。1番目の点は内部接続についてです。電圧が低いと補償コンデンサでの電荷量が低減し、入力電圧の低下または瞬停といった大きな過度現象の特性が改善されます。また、そのことは帰還信号を流れるDC電流も少なく抑えられます。電圧アンプの出力もまた変化します。6.0Vの温度補償されたクランプ回路の内臓の他に、出力短絡電流が2mA(Typ)に改善されています。

電流アンプ

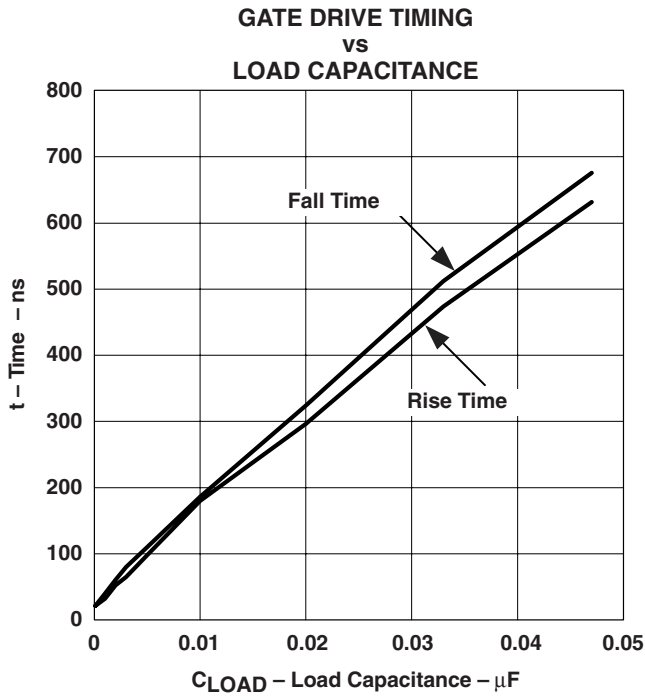
平均電流PFCコントローラの電流アンプにはACライン電流の歪みを最小限に抑えるため低いオフセット電圧の機能が必要です。このことを念頭に置いてUC3854A/Bバージョンは電流アンプでは入力オフセット電圧が0V~ $\pm 3\text{mV}$ に改善されています。UC3854A/Bの負のオフセットは、電流コマンドがゼロ(電流アンプの両入力がゼロ)ではPWM回路はMOSFETを駆動しない、ということの意味しています。また、電流アンプの帯域幅も5MHz(Typ)に改善されています。このことは50Hz或いは60Hz入力では一般的に問題ではありませんが、400Hz入力の航空電子のアプリケーションでは重要な項目です。

その他

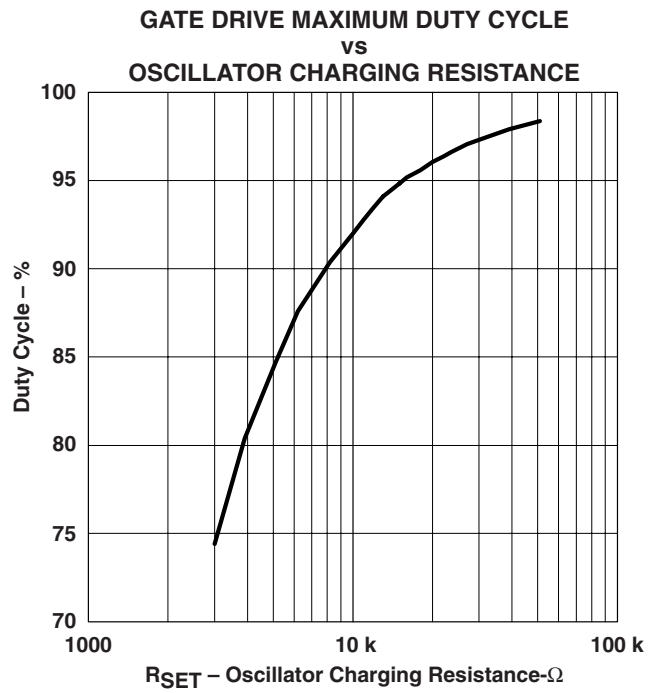
UC3854A/BA/Bバージョンにはその他重要な機能強化点がいくつかあります。 V_{CC} 電源電圧の20Vのクランプされています。起動時の起動電流が低いので(250 μ A Typ)、起動抵抗の電力損失が大幅に緩和されます。10.5V/10VのUVLO機能(UC3854B)により12Vの補助電源からも電源供給が可能になっています。

VREFコンパレータによりMOSFETドライバの出力は7.5V基準電源がまだ立ち上がっていなければ“L”レベルのままであることが保証されます。この改善により一部のUC3854を用いた設計で必要とされた P_{KLMT} 及び乗算器の出力ピンでの外付けショットキー・ダイオードが不要になります。ディスプレイ機能の伝搬遅延は300ns (Typ)に改善されています。

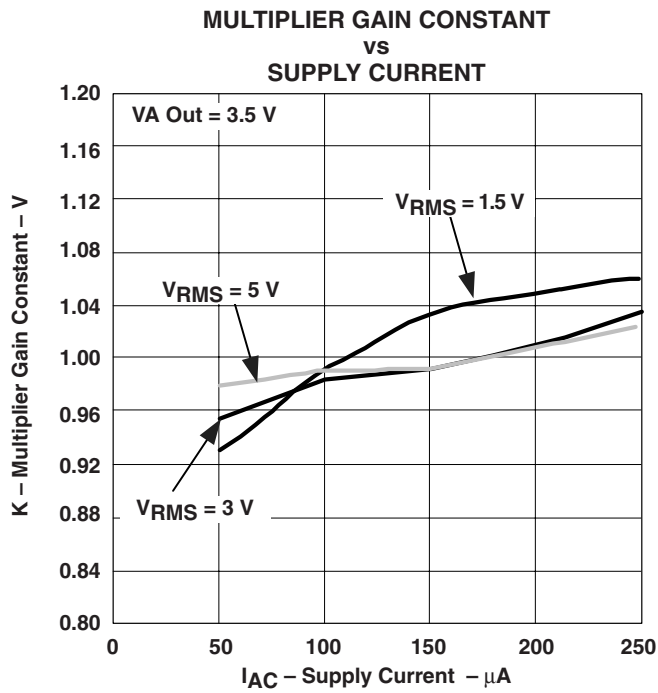
TYPICAL CHARACTERISTICS



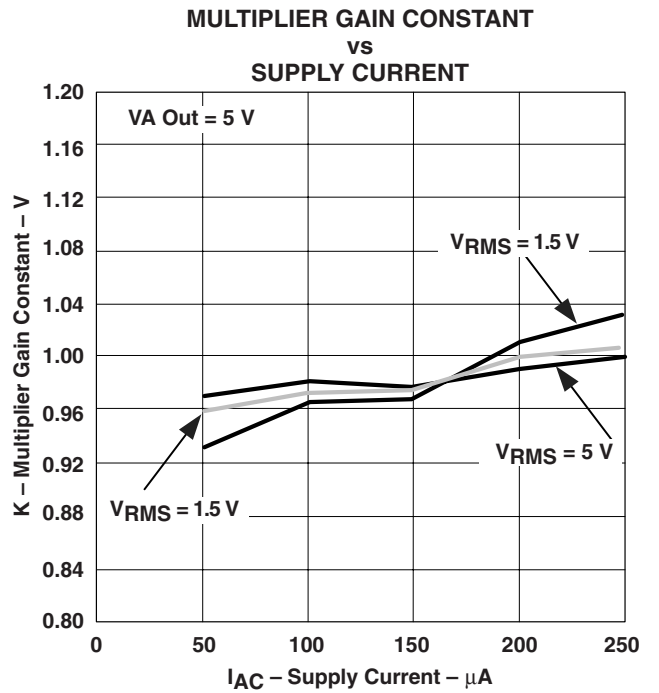
⊠ 1



⊠ 2

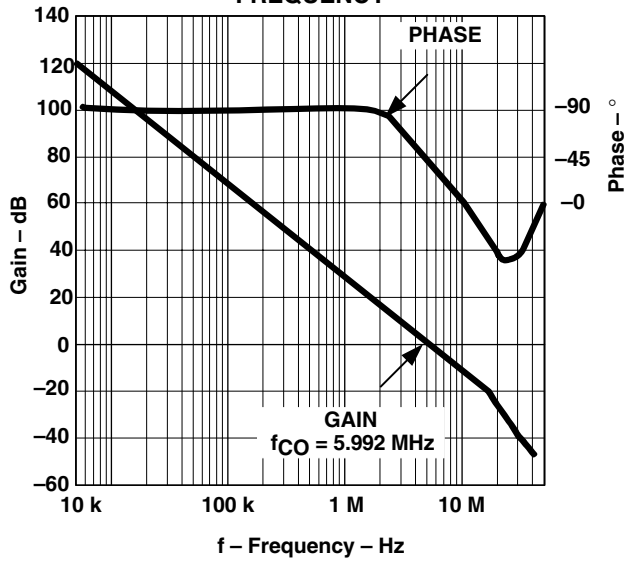


⊠ 3



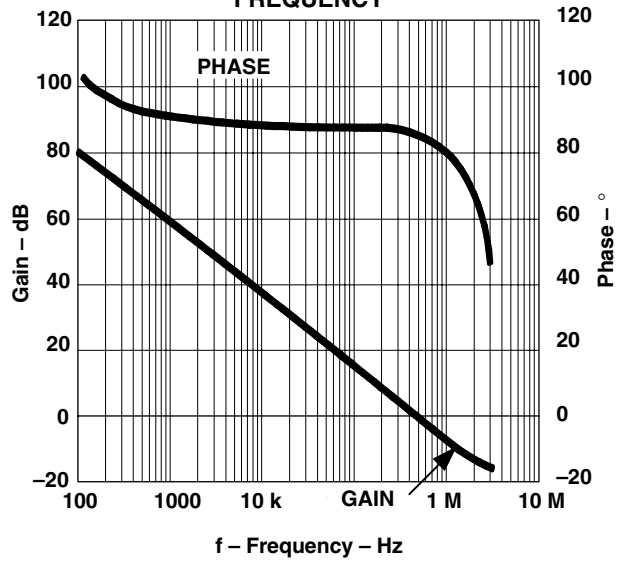
⊠ 4

**CURRENT AMPLIFIER GAIN
VS
FREQUENCY**



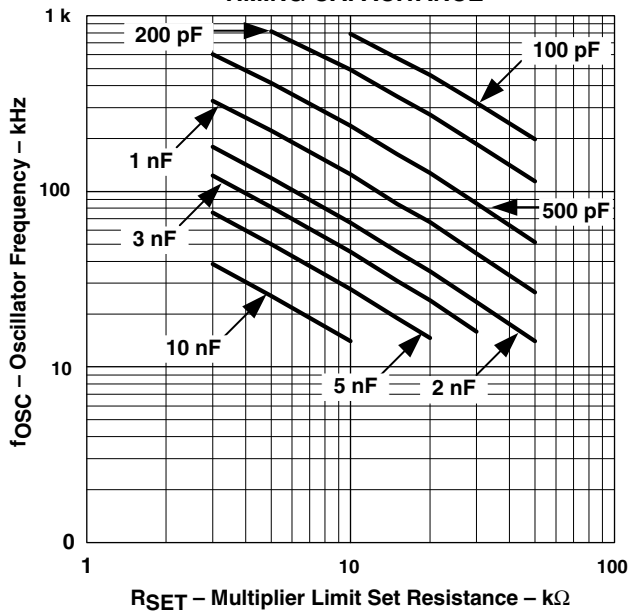
⊠ 5

**VOLTAGE AMPLIFIER GAIN
VS
FREQUENCY**



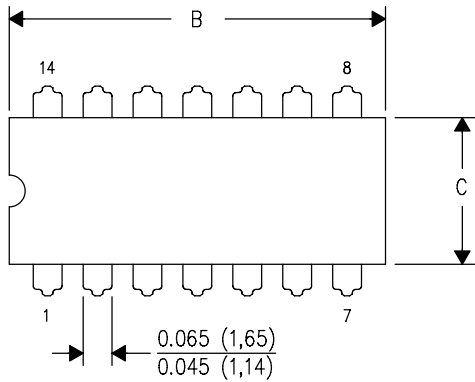
⊠ 6

**OSCILLATOR FREQUENCY
VS
LIMIT SET RESISTANCE AND
TIMING CAPACITANCE**

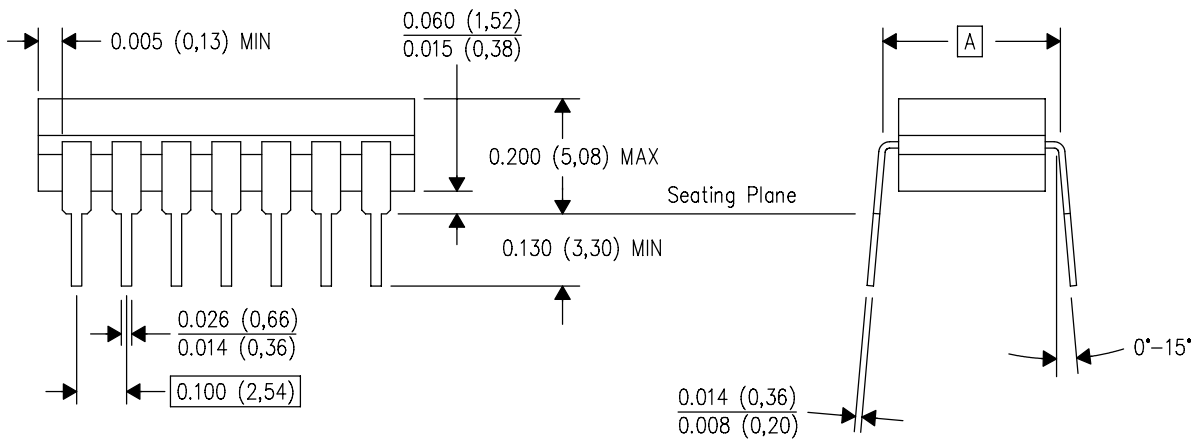


⊠ 7

14 LEADS SHOWN



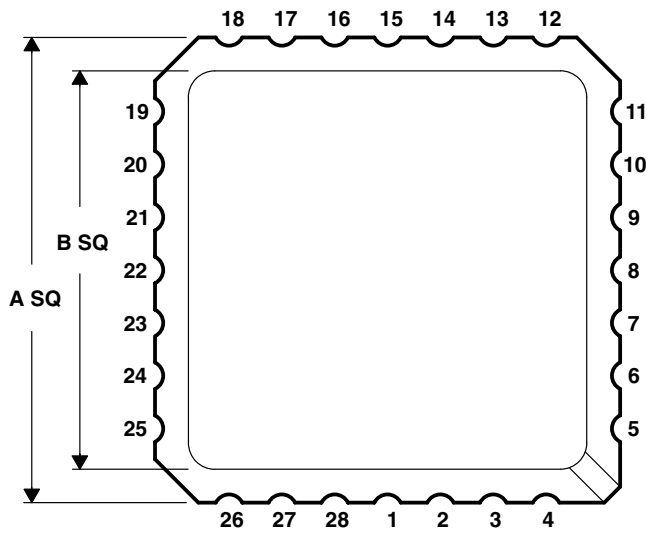
DIM \ PINS **	14	16	18	20
A	0.300 (7,62) BSC	0.300 (7,62) BSC	0.300 (7,62) BSC	0.300 (7,62) BSC
B MAX	0.785 (19,94)	.840 (21,34)	0.960 (24,38)	1.060 (26,92)
B MIN	—	—	—	—
C MAX	0.300 (7,62)	0.300 (7,62)	0.310 (7,87)	0.300 (7,62)
C MIN	0.245 (6,22)	0.245 (6,22)	0.220 (5,59)	0.245 (6,22)



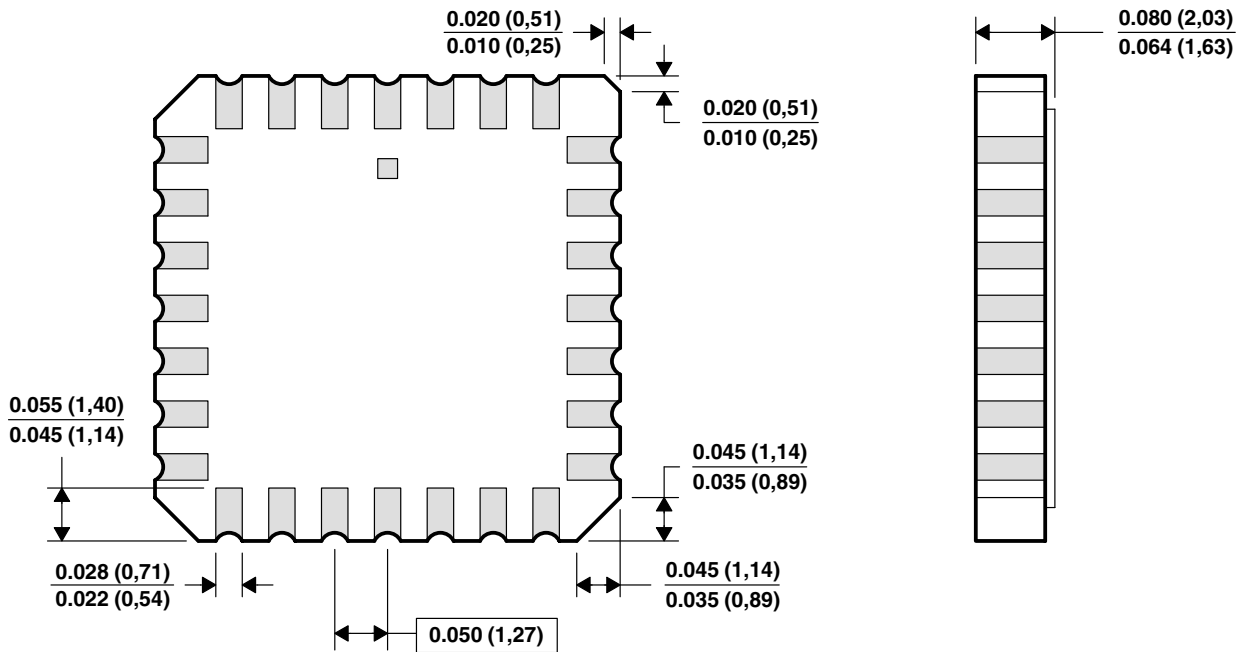
4040083/E 03/03

- 注A. 全ての線寸法の単位はインチ(ミリメートル)です。
 B. 図は予告なく変更することがあります。
 C. このパッケージはガラス材を使用してセラミックのふたで密閉されています。
 D. インデックス・ポイントはピンの識別用のみにふたの上に設けられています。
 E. MIL STD 1385 GDIP1-T14, GDIP1-T16, GDIP1-T18, GDIP1-T20に準拠します。

28 TERMINAL SHOWN



NO. OF TERMINALS **	A		B	
	MIN	MAX	MIN	MAX
20	0.342 (8,69)	0.358 (9,09)	0.307 (7,80)	0.358 (9,09)
28	0.442 (11,23)	0.458 (11,63)	0.406 (10,31)	0.458 (11,63)
44	0.640 (16,26)	0.660 (16,76)	0.495 (12,58)	0.560 (14,22)
52	0.739 (18,78)	0.761 (19,32)	0.495 (12,58)	0.560 (14,22)
68	0.938 (23,83)	0.962 (24,43)	0.850 (21,6)	0.858 (21,8)
84	1.141 (28,99)	1.165 (29,59)	1.047 (26,6)	1.063 (27,0)



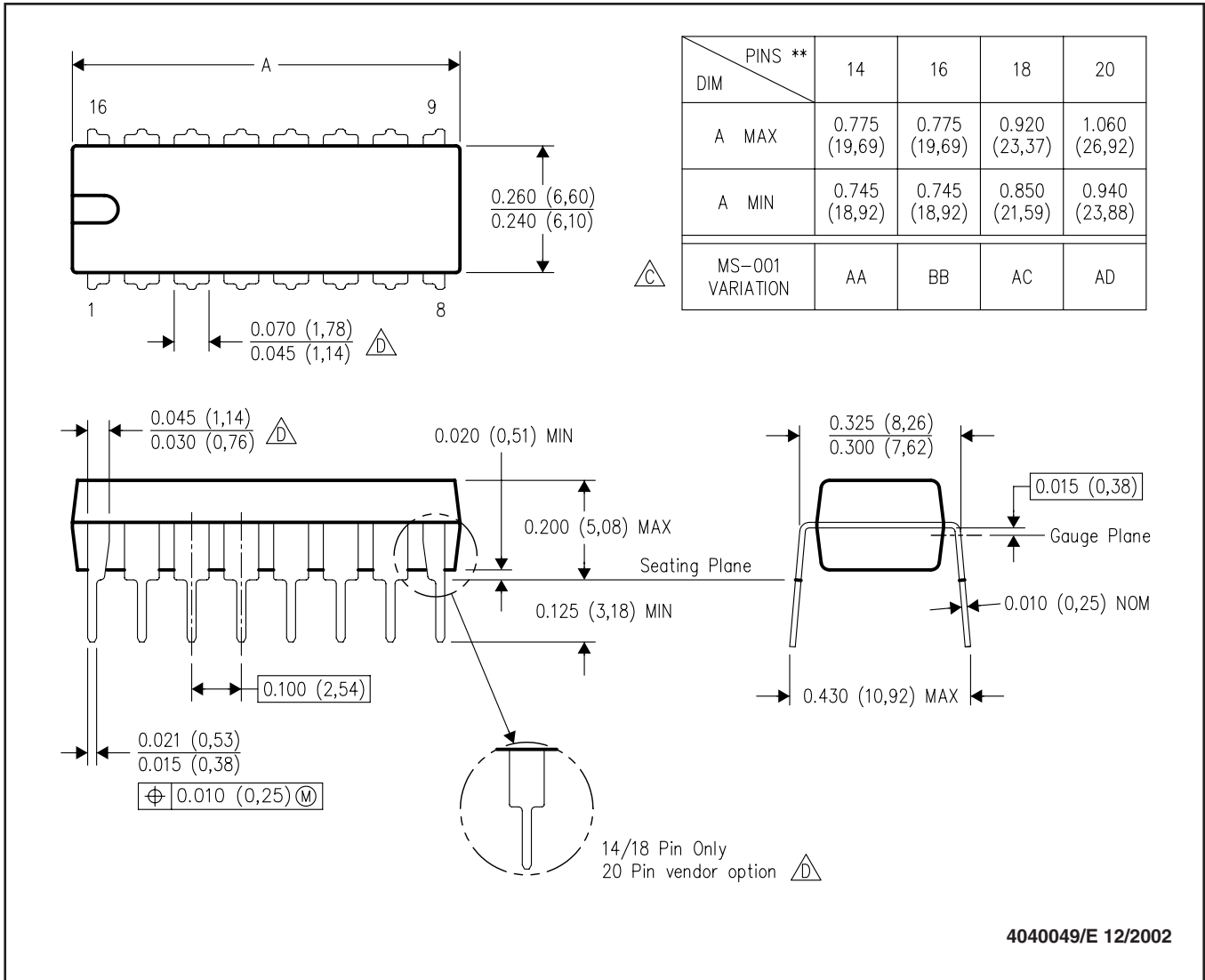
4040140/D 10/96

- 注A. 全ての線寸法の単位はインチ(ミリメートル)です。
 B. 図は予告なく変更することがあります。
 C. このパッケージは金属製のふたで密閉されています。
 D. 端子は金メッキされています。
 E. JEDEC MS-004に準拠します。

N (R-PDIP-T**)

PLASTIC DUAL IN-LINE PACKAGE

16 PINS SHOWN



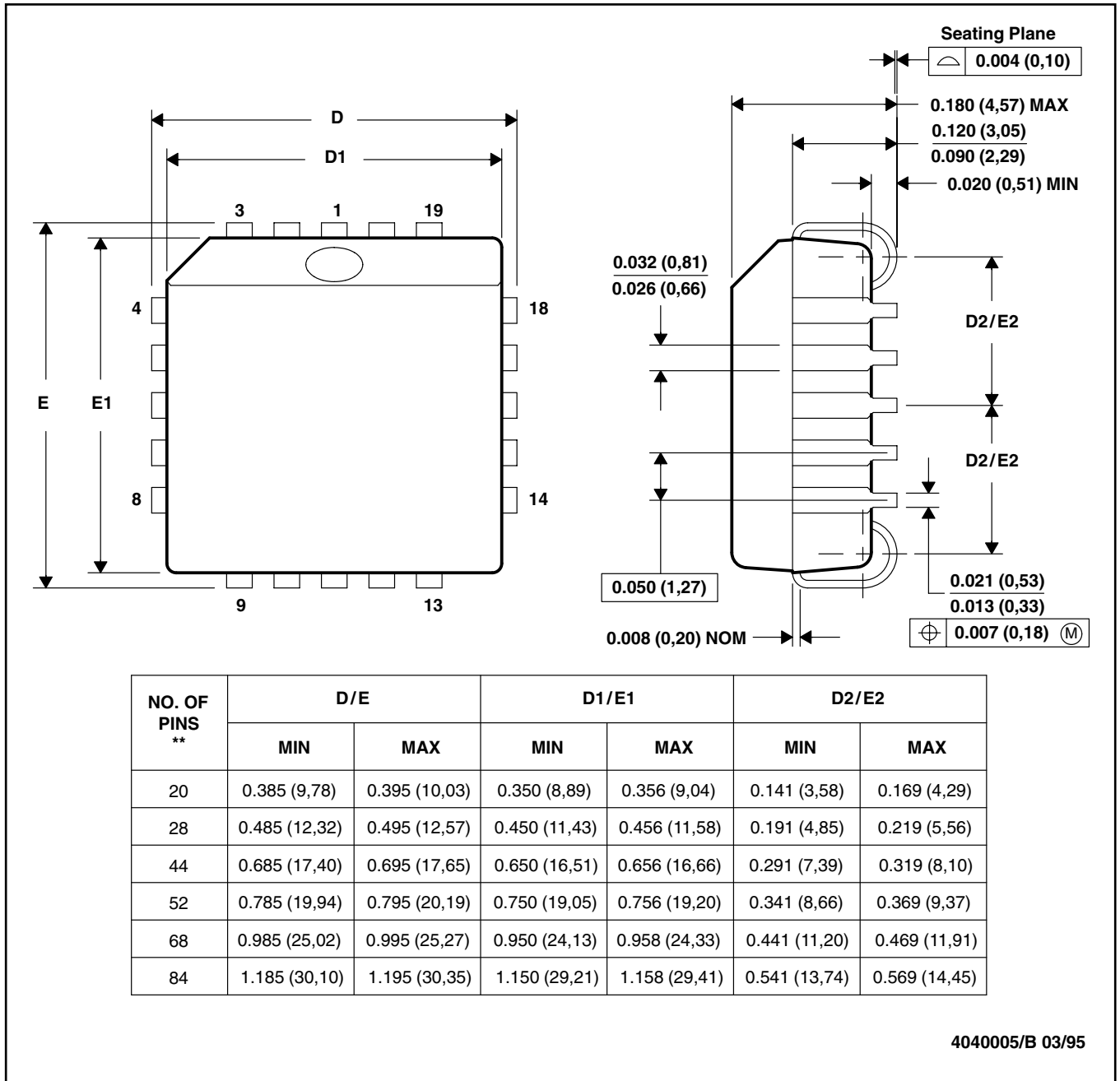
注A. 全ての線寸法の単位はインチ(ミリメートル)です。

B. 図は予告なく変更することがあります。

△C JEDEC MS-001に準拠します(18/20ピンの最小ボディ長(寸法A)を除く)。

△D 20ピンの末端のリード・ショルダー部の幅はベンダー・オプションで、半幅または全幅です。

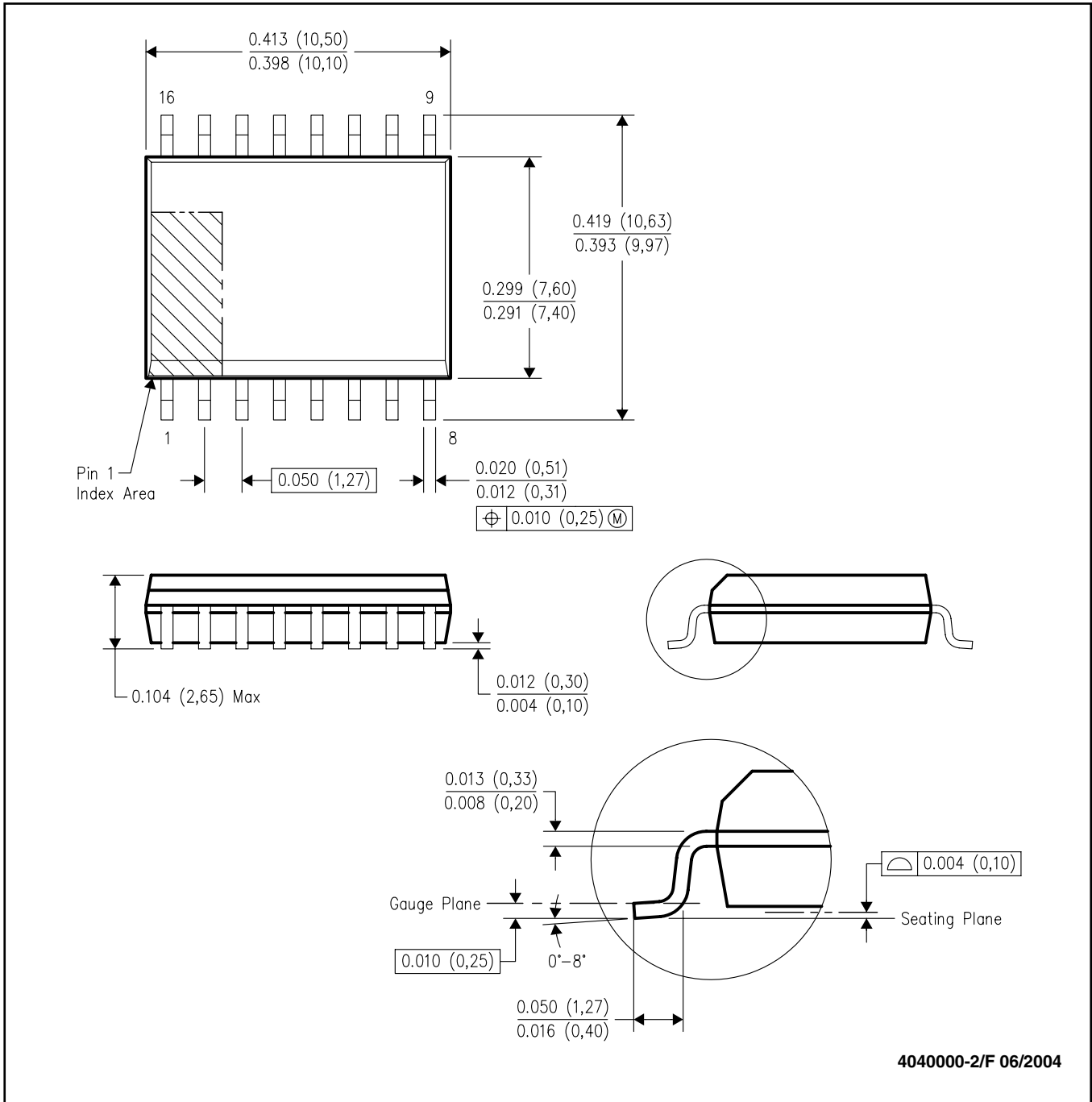
20 PIN SHOWN



注A. 全ての線寸法の単位はインチ(ミリメートル)です。

B. 図は予告なく変更することがあります。

C. JEDEC MS-018に準拠します。



注A. 全ての線寸法の単位はインチ(ミリメートル)です。

B. 図は予告なく変更することがあります。

C. ボディ寸法はモールド突起部を含みません。また、0.006(0,15)を越えません。

D. JEDEC MS-013改AAに準拠します。

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0~40、相対湿度: 40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上