

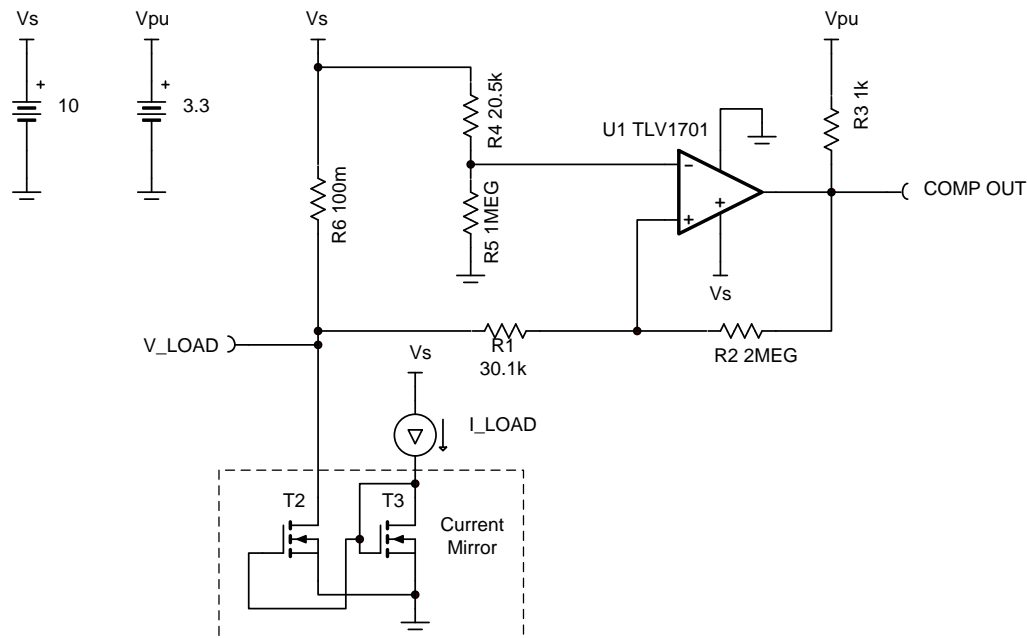
## コンパレータによるハイサイド電流センシング回路

### 設計目標

負荷電流 ( $I_L$ )		システム電源 ( $V_S$ )	コンパレータの出力状態	
過電流 ( $I_{OC}$ )	復元電流 ( $I_{RC}$ )	標準値	過電流	通常動作
1A	0.5A	10V	$V_{OL} < 0.4V$	$V_{OH} = V_{PU} = 3.3V$

### 設計の説明

このハイサイド電流センシング・ソリューションは、レール・ツー・レール入力同相範囲を持つ 1 つのコンパレータを使用して、負荷電流が 1A を超えた場合にコンパレータの出力 (COMP OUT) に過電流アラート (OC-Alert) 信号を生成します。この実装の OC-Alert 信号はアクティブ LOW です。このため、1A のスレッショルドを超えると、コンパレータの出力が LOW になります。負荷電流が 0.5A (50% 減少) に低下すると OC-Alert が論理 HIGH に戻るようにヒステリシスが実装されています。この回路は、オープン・ドレイン出力のコンパレータを利用して、デジタル論理入力ピンの制御用に出力 HIGH 論理レベルをレベル・シフトします。MOSFET スイッチのゲートを駆動する必要があるアプリケーションでは、プッシュプル出力のコンパレータをお勧めします。



### デザイン・ノート

1. ハイサイド電流センシングを可能にするため、レール・ツー・レールの入力同相範囲を持つコンパレータを選択します。
2. レベル・シフトのため、オープン・ドレイン出力段を持つコンパレータを選択します。
3. 最良の精度を得るため、入力オフセット電圧が低いコンパレータを選択します。

- 
4. シャント抵抗の値 ( $R_{\theta}$ ) は、シャント電圧 ( $V_{\text{SHUNT}}$ ) がコンパレータのオフセット電圧 ( $V_{\text{IO}}$ ) の少なくとも 10 倍になるよう計算します。

設計手順

1.  $R_6$  の値を、 $V_{SHUNT}$  がコンパレータの入力オフセット電圧 ( $V_{IO}$ ) の少なくとも 10 倍になるよう選択します。 $R_6$  を非常に大きくすると、OC 検出精度は向上しますが、電源のヘッドルームが減少することに注意してください。

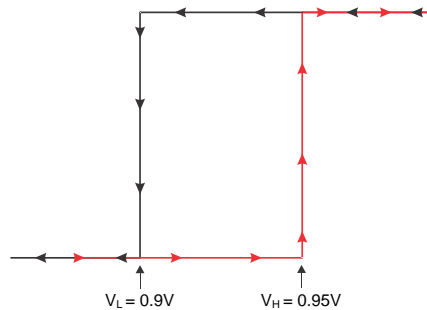
$$V_{SHUNT} = (I_{OC} \times R_6) \geq 10 \times V_{IO} = 55mV$$

$$\text{set } R_6 = 100m\Omega \text{ for } I_{OC} = 1A \ \& \ V_{IO} = 5.5mV$$

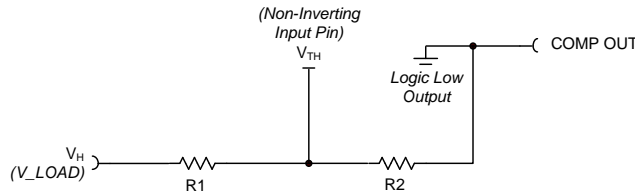
2. コンパレータの出力が HIGH から LOW に ( $V_L$ ) および LOW から HIGH に ( $V_H$ ) 移行する際の目標スイッチング・スレッシュホールドを決定します。 $V_L$  は、負荷電流が OC レベルと交差するときのスレッシュホールド、 $V_H$  は、負荷電流が通常の動作レベルに戻るときのスレッシュホールドを表します。

$$V_L = V_S - (I_{OC} \times R_6) = 10 - (1 \times 0.1) = 0.9V$$

$$V_H = V_S - (I_{RC} \times R_6) = 10 - (0.5 \times 0.1) = 0.95V$$

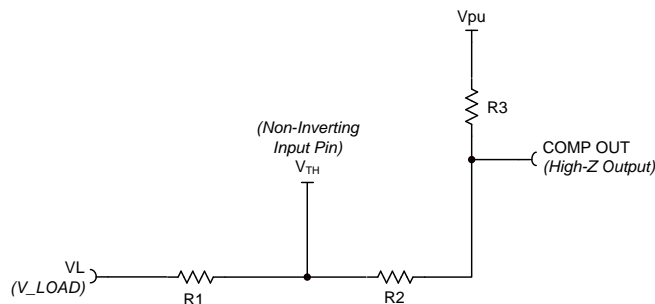


3.  $V_{TH}$  とラベル表示されたコンパレータ非反転入力ピンと、論理 LOW 状態 (グラウンド) のコンパレータの出力から、 $V_{TH}$  の式を導出します。ここで  $V_H$  は、コンパレータの出力が LOW から HIGH に移行するときの負荷電圧 ( $V_{LOAD}$ ) を表します。この式を導出するための概略図では、コンパレータの出力がグラウンド (論理 LOW) として示されていることに注意してください。



$$V_{TH} = V_H \times \left( \frac{R_2}{R_1 + R_2} \right)$$

4.  $V_{TH}$  とラベル表示されたコンパレータ非反転入力ピンと、高インピーダンス状態のコンパレータの出力から、 $V_{TH}$  の式を導出します。ここで  $V_L$  は、コンパレータの出力が HIGH から LOW に移行するときの負荷電圧 ( $V_{LOAD}$ ) を表します。「重ね合わせ」理論を適用して  $V_{TH}$  を求めることを推奨します。



$$V_{TH} = V_L \times \left( \frac{R_2 + R_3}{R_1 + R_2 + R_3} \right) + V_{PU} \times \left( \frac{R_1}{R_1 + R_2 + R_3} \right)$$

5. 2 つの数式を互いに等しいと置いて変数  $V_{TH}$  を消去し、 $R_1$  を求めます。結果は次のような二次方程式になります。小さな抵抗値のほうが、大きな抵抗値よりも標準抵抗値が多く存在するため、 $R_2$  を求めるのはそれほど重要ではありません。

$$0 = (V_{PU}) \times R_1^2 + (V_{PU} \times R_2 + V_L \times (R_3 + R_2) - V_H \times R_2) \times R_1 + (V_L - V_H) \times (R_2^2 + R_2 \times R_3)$$

6.  $V_{PU}$ 、 $R_2$ 、 $V_L$ 、 $V_H$ 、 $R_3$  に数値を代入してから、 $R_1$  を計算します。この設計では、 $V_{PU} = 3.3$ 、 $R_2 = 2M$ 、 $V_L = 9.9$ 、

$V_H = 9.95$ ,  $R_3 = 1k$  です。 $R_3$  は  $R_2$  より大幅に小さい ( $R_3 \ll R_2$ ) ことに注意してください。 $R_3$  を増やすと、コンパレータの論理 HIGH 出力レベルが  $V_{PU}$  を超えるため、これを避ける必要があります。たとえば、 $R_3$  の値を 100k に増やすと、論理 HIGH 出力は 3.6V になります。

$$0 = (3.3) \times R_1^2 + (6.591M) \times R_1 - (200.1G)$$

the positive root for  $R_1 = 29.9k\Omega$

using standard 1% resistor values,  $R_1 = 30.1k\Omega$

7. 設定手順 3 で導出した式を使用して、 $V_{TH}$  を計算します。 $R_1$  について計算した値を使用します。 $V_{PU}$  は  $V_L$  よりも低いため、 $V_{TH}$  は  $V_L$  よりも低いことに注意してください。

$$V_{TH} = V_H \times \left( \frac{R_2}{R_1 + R_2} \right) = 9.802V$$

8.  $V_{TH}$  とラベル表示された反転端子に関して、 $R_4$ 、 $R_5$ 、 $V_S$  による  $V_{TH}$  の式を導出します。

$$V_{TH} = V_S \times \left( \frac{R_5}{R_4 + R_5} \right)$$

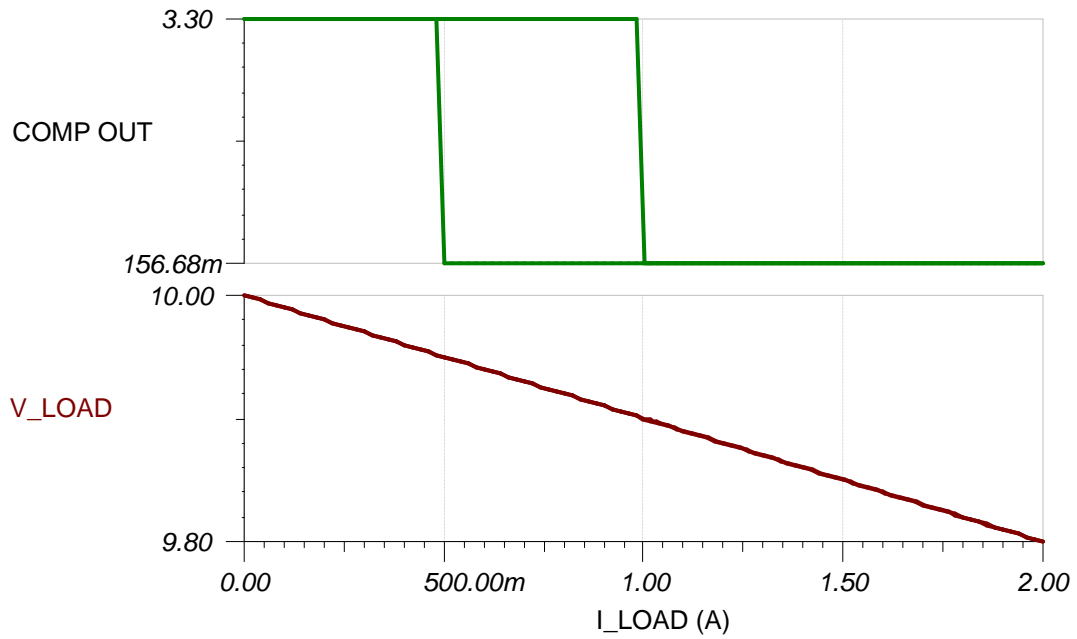
9.  $R_5 = 1M$ 、 $V_S = 10$  の数値、および  $V_{TH}$  の計算値を代入してから、 $R_4$  を計算します。

$$R_4 = \left( \frac{R_5 \times (V_S - V_{TH})}{V_{TH}} \right) = 20.15k\Omega$$

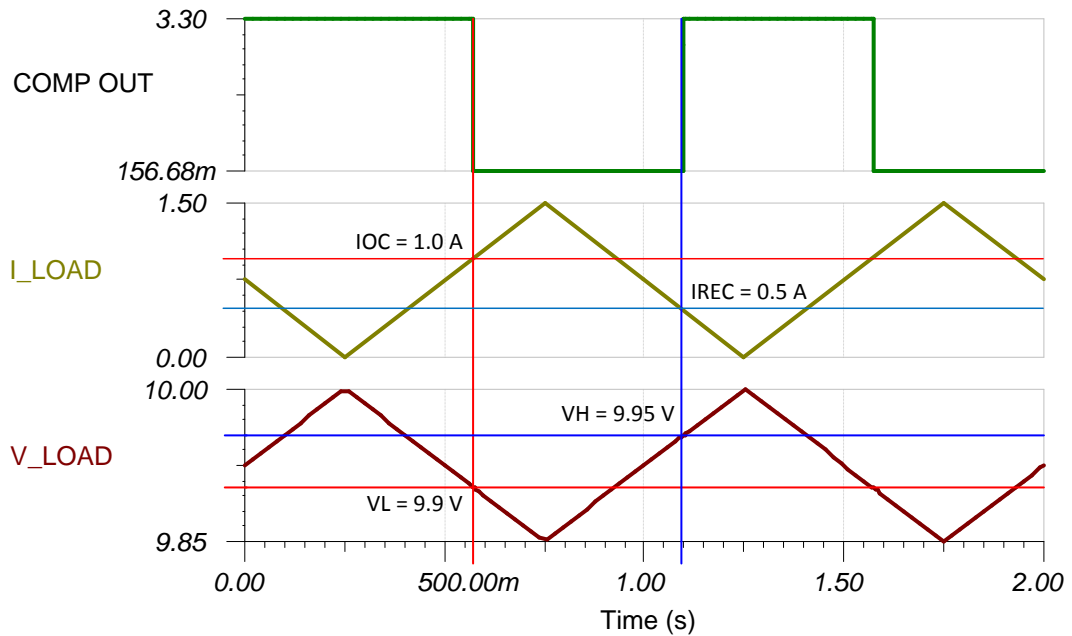
using standard 1% resistor values,  $R_4 = 20.5k\Omega$

設計シミュレーション

DCシミュレーション結果



過渡シミュレーション結果



### 設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

回路 SPICE シミュレーション・ファイル SLOM456 (<http://www.ti.com/lit/zip/slom456>) を参照してください。

### 設計で使用されているコンパレータ

TLV170x-Q1、TLV170x	
$V_s$	2.2V~36V
$V_{inCM}$	レール・ツー・レール
$V_{OUT}$	オープン・ドレイン、レール・ツー・レール
$V_{OS}$	500 $\mu$ V
$I_Q$	55 $\mu$ A/ チャンネル
$t_{PD(HL)}$	460ns
チャンネル数	1、2、4
<a href="http://www.ti.com/product/tlv1701-q1">www.ti.com/product/tlv1701-q1</a>	

### 設計の代替コンパレータ

	TLV7021	TLV370x-Q1、TLV340x
$V_s$	1.6V~5.5V	2.7V~16V
$V_{inCM}$	レール・ツー・レール	レール・ツー・レール
$V_{OUT}$	オープン・ドレイン、レール・ツー・レール	プッシュプル、レール・ツー・レール
$V_{OS}$	500 $\mu$ V	250 $\mu$ V
$I_Q$	5 $\mu$ A	560 $\mu$ A/Ch
$t_{PD(HL)}$	260ns	36 $\mu$ s
チャンネル数	1	1、2、4
	<a href="http://www.ti.com/product/tlv7021">www.ti.com/product/tlv7021</a>	<a href="http://www.ti.com/product/tlv3701-q1">www.ti.com/product/tlv3701-q1</a>

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社  
Copyright © 2021, Texas Instruments Incorporated