

## シングル・エンドの高精度 DAC からの差動出力用回路

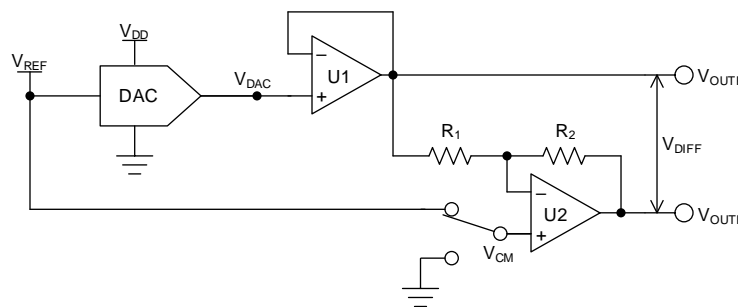
Uttama Kumar Sahu

### 設計目標

電源	DAC 出力	差動出力範囲
VCC: 5V, VSS: -5V, VDD: 5V	0V~5V	±5V

### 設計の説明

このシングル・エンドから差動への変換回路には、2つの演算増幅器（オペアンプ）を使っています。ユニポーラのデジタル/アナログ・コンバータ（DAC）チャンネルから、バイポーラ差動出力を生成します。この種の回路は、光モジュール、都市部データセンターの相互接続、超音波スキャナ、X線システムなど低ノイズの要求されるアプリケーションで非常に有用です。AC性能を重視する場合、他の設計手法として完全差動アンプ（FDA）も有用ですが、オペアンプの手法では最良のDC特性が得られます。そうは言うものの、特定のオペアンプやFDAはこの2つのトポロジの比較に影響を与えます。



### デザイン・ノート

- 必要な分解能と出力範囲を持つ DAC を選択します。
- 次の主要な要件を考慮して、システムの仕様を満たすオペアンプを選択します。
  - レールまでのスイング: 5V 電源レールの場合、レール・ツー・レールでゼロ・クロスオーバー歪みのデバイス（例: OPA320, OPA365）を使用するのが一般的です。
  - オフセット電圧とドリフト係数: この回路が FDA 手法よりも優れている点の 1 つは、一部のオペアンプの DC 性能が非常に優れていることです。
  - 帯域幅と静止電流: FDA 手法と比較して、この回路のもう 1 つの利点は、オペアンプの帯域幅と、それに関係する静止時電流を、広い範囲から選択できることです。サンプリング・レートが低い場合、低帯域幅で低消費電流のオペアンプが最適です。
- 出力の熱ノイズが最小になるように、 $R_1$  および  $R_2$  を選択します。

### 設計手順

1. DAC80501 などの DAC を選択します。これは 16 ビット、シングル・チャネルのバッファ付き電圧出力 DAC で、2.5V の基準電圧が内蔵されています。基準出力は、同相電圧 ( $V_{CM}$ ) としても使用できます。
2. OPA320 などの低歪みオペアンプを選択します。
3. 回路の DC 伝達関数は、次の式で表されます。

$$V_{OUTP} = V_{DAC}$$

$$V_{OUTN} = V_{CM} \left( 1 + \frac{R_2}{R_1} \right) - V_{DAC}$$

- ゲインを 1 にして、ノイズを最小化するため、 $R_1$  と  $R_2$  に 1k $\Omega$  を選択します。ゲイン誤差を最小化するため、0.1% 公差の抵抗を使用します。
- U1 から差動出力への熱ノイズ寄与分は、U1 から直接のパスと、U2 を経由する反転のパスに分けられます。どちらのノイズも相互に関連しているため、直接加算されます。DAC80501 の出力ノイズ密度 ( $e_{n-DAC}$ ) は 74nV/ $\sqrt{Hz}$  で、OPA320 のノイズ密度 ( $e_{n-AMP}$ ) は 7nV/ $\sqrt{Hz}$  です。U1 のノイズ・ゲイン ( $G_{n-U1}$ ) は 1 です。したがって、U1 が出力に加算する全ノイズ密度 ( $e_{n-U1}$ ) は次の式で与えられます。

$$e_{n-U1} = 2 \times \sqrt{(e_{n-DAC})^2 + (e_{n-AMP})^2} = 148.66 \text{ nV}/\sqrt{Hz}$$

- ゲイン抵抗  $R_1$  および  $R_2$  が加算する熱ノイズ ( $e_{n-R}$ ) は次の式で与えられます。

$$e_{n-R} = \sqrt{4 \cdot K \cdot T \cdot (R_1 \parallel R_2)} = \sqrt{4 \cdot (1.38 \times 10^{-23} \text{ J/K}) \cdot (298.15 \text{ K}) \cdot (500 \Omega)} = 2.87 \text{ nV}/\sqrt{Hz}$$

- U2 が加算する無相関のノイズ密度 ( $e_{n-U2}$ ) は、ゲイン抵抗の熱ノイズ ( $e_{n-R}$ )、U2 の熱ノイズ ( $e_{n-AMP}$ )、 $V_{CM}$  が DAC80501 の  $V_{REF}$  出力を經由するときに加算するノイズ ( $e_{n-VREF}$ ) の合成となります。 $e_{n-VREF}$  は 140nV/ $\sqrt{Hz}$  です。U2 のノイズ・ゲイン ( $G_{n-U2}$ )、すなわち  $1 + (R_2/R_1)$  は 2 です。したがって、 $e_{n-U2}$  は次のように表されます。

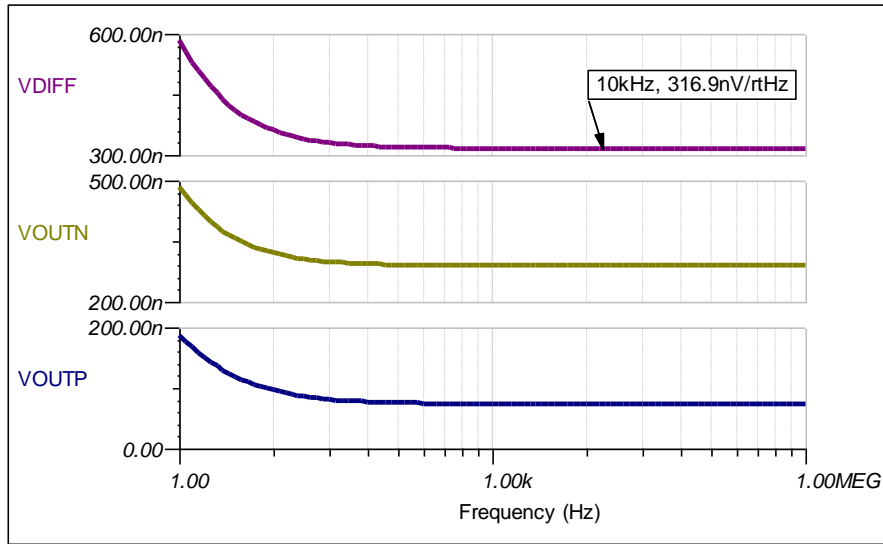
$$e_{n-U2} = \sqrt{(e_{n-VREF} \cdot G_{n-U2})^2 + (e_{n-AMP} \cdot G_{n-U2})^2 + (e_{n-R} \cdot G_{n-U2})^2} = 280.4 \text{ nV}/\sqrt{Hz}$$

- 最後に、U1 と U2 からのノイズを合わせると、差動出力での全ノイズ密度 ( $e_{n-T}$ ) が得られます。

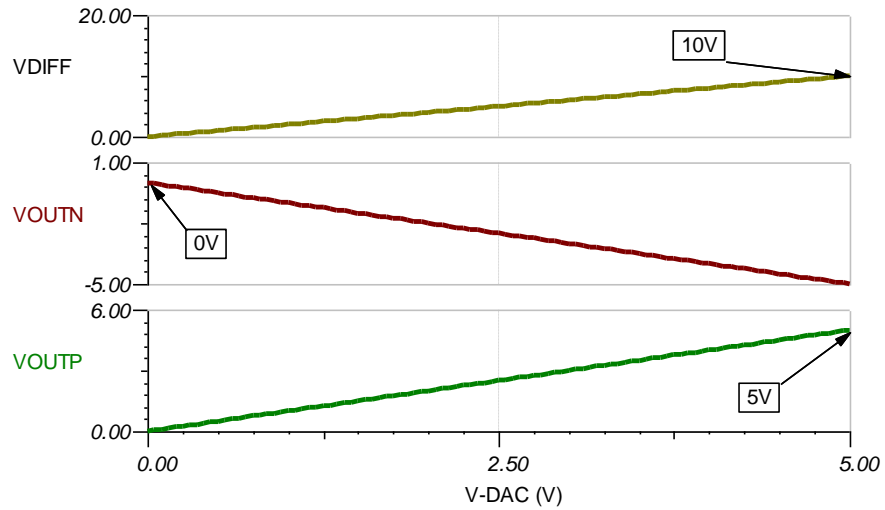
$$e_{n-T} = \sqrt{(e_{n-U1})^2 + (e_{n-U2})^2} = 317.37 \text{ nV}/\sqrt{Hz}$$

差動出力における熱ノイズのシミュレーション値を、次の図に示します。シミュレーション値の 316.9nV/ $\sqrt{Hz}$  は、計算された値とほぼ同じです。DAC 出力と  $V_{REF}$  出力の熱ノイズは、ノイズのシミュレーションのため、等価抵抗でエミュレートされています。

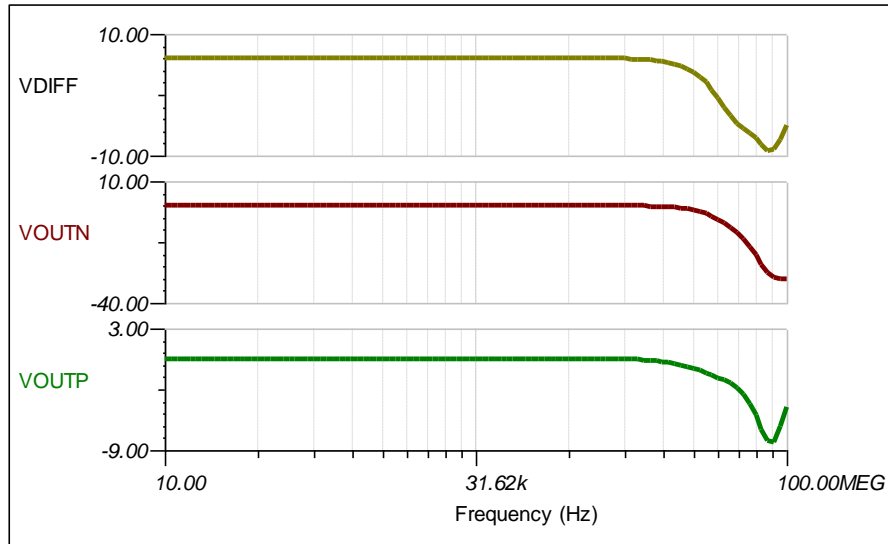
差動出力での熱ノイズ密度 ( $V_{CM} = V_{REF}$ )



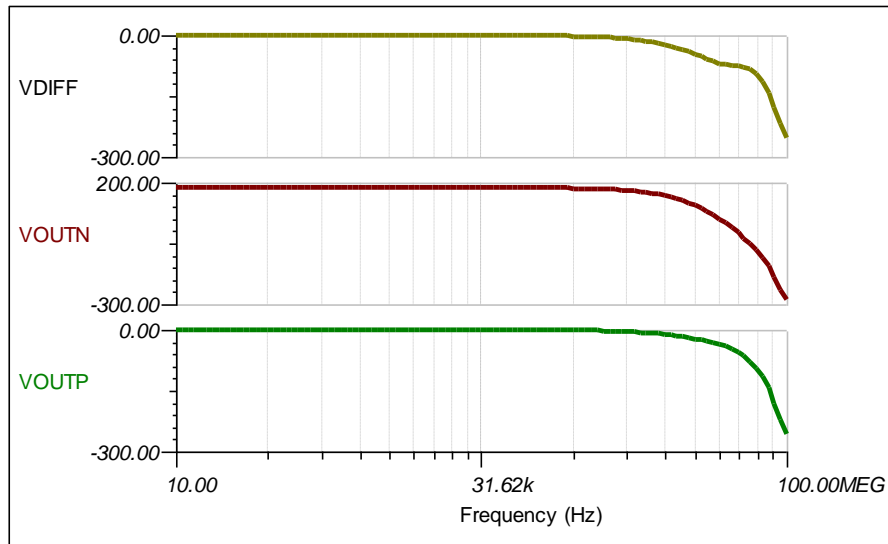
DC 伝達特性 ( $V_{CM} = 0V$ )



周波数応答 (振幅)

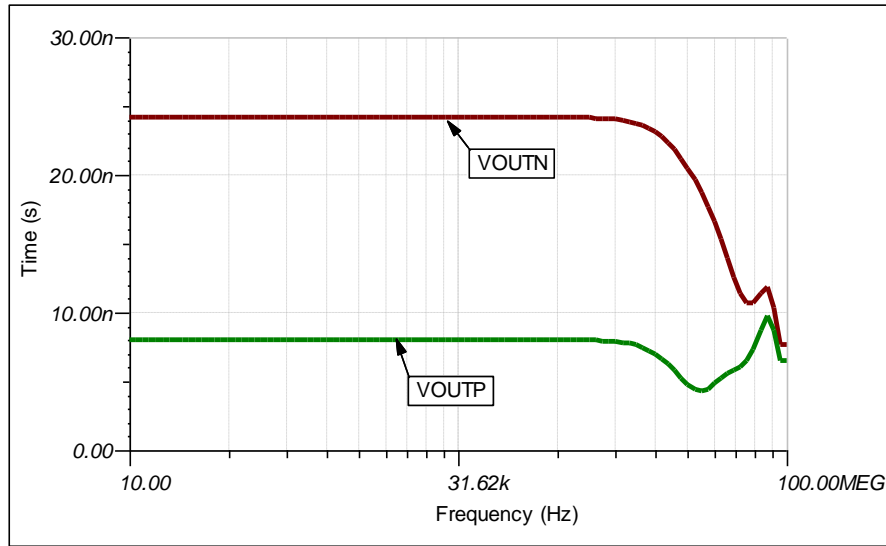


周波数応答 (位相)

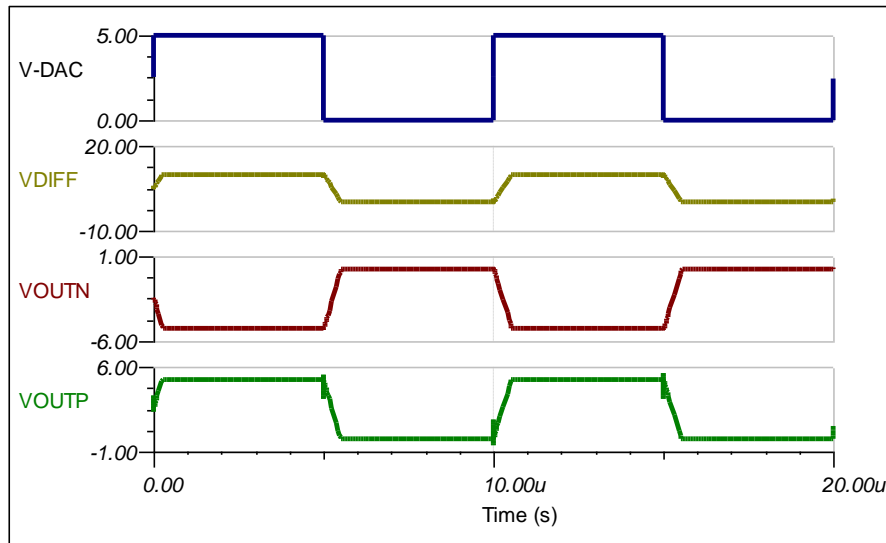


### 群遅延

群遅延は、印加された入力信号と出力信号との間の時間遅延です。すべてのアンプおよびフィルタには群遅延が存在します。この回路では、反転パスと非反転パスの両方に異なる群遅延が存在するため、群遅延が重要となります。これにより、高い周波数の信号が歪む可能性があります。詳細については、時間ドメイン・プロットの群遅延を参照してください。



### 出力過渡応答



## 設計に使用しているデバイスと代替部品

デバイス	主な特長	リンク
DAC80501	高精度リファレンス内蔵、16 ビット、1LSB INL、D/A コンバータ (DAC)	<a href="http://www.ti.com/product/DAC80501">http://www.ti.com/product/DAC80501</a>
DAC80508	高精度リファレンス内蔵 8 チャンネル、真の 16 ビット、SPI、電圧出力 DAC	<a href="http://www.ti.com/product/DAC80508">http://www.ti.com/product/DAC80508</a>
DAC8562	温度ドリフト 4ppm/°C の 2.5V リファレンス搭載、16 ビット、デュアルチャンネル、低消費電力、超低グリッチ、電圧出力 DAC	<a href="http://www.ti.com/product/DAC8562">http://www.ti.com/product/DAC8562</a>
OPA320	高精度、ゼロ・クロスオーバー、20MHz、 $I_b = 0.9\text{pA}$ 、RRIO、CMOS オペアンプ	<a href="http://www.ti.com/product/OPA320">http://www.ti.com/product/OPA320</a>
OPA365	2.2V、50MHz、低ノイズ、単電源、レール・ツー・レール・オペアンプ	<a href="http://www.ti.com/product/OPA365">http://www.ti.com/product/OPA365</a>

## 設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

### 主要なファイルへのリンク

TINA ソース・ファイル - <http://www.ti.com/lit/zip/sbam419>

TI エンジニアから直接サポートを受けるには、**E2E** コミュニティをご利用ください。

[e2e.ti.com](http://e2e.ti.com)

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社  
Copyright © 2021, Texas Instruments Incorporated