

Analog Engineer's Circuit

正負デュアル出力を正シングル出力に変換する反転アンプ回路



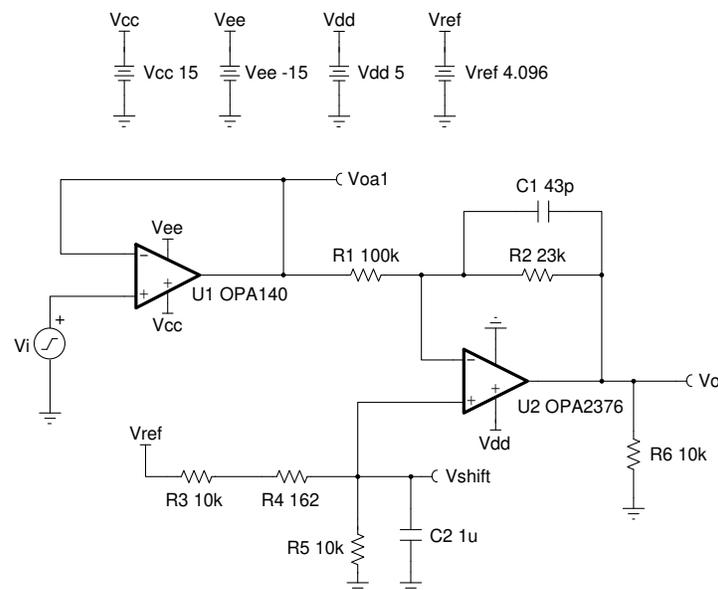
Caelan (Zak) Kaye

設計目標

入力		出力		電源			
V_{iMin}	V_{iMax}	V_{oMin}	V_{oMax}	V_{cc}	V_{ee}	V_{dd}	V_{ref}
-10 V	+10 V	+0.2 V	+4.8 V	+15 V	-15 V	+5 V	+4.096 V

設計の説明

この正負デュアル出力を正シングル出力に変換する反転アンプは、 $\pm 10V$ の信号を、ADC で使用する $0V \sim 5V$ の信号に変換します。電圧レベルは、与えられた式を使用して簡単に変更できます。初段の出力が低インピーダンスである限り、その他の $\pm 15V$ 構成とバッファを置き換えることで、目的の入力信号に対応させることができます。



デザインノート

1. 入力バッファの同相制限を調べます。
2. バッファアンプ U_1 を使わない場合、高インピーダンスの信号源は U_2 のゲイン特性を変化させます。
3. $\pm 15V$ の電源が $5V$ 電源より先に起動する場合、 R_6 は U_1 の出力のためにグラウンドへの経路を作ります。これにより、 R_1 、 R_2 、 R_6 により構成される分圧器によって U_2 の反転ピンに印加される電圧を制限し、 U_2 とその出力に接続されたコンバータ (該当する場合) の損傷を防止します。デバイスに対して最善の保護を行うためには、過渡電圧サプレッサ (TVS) を U_2 の電源ピンに追加します。
4. R_5 の両端にコンデンサを接続すると、 V_{ref} で発生するノイズをフィルタ処理し、 V_{shift} をよりクリーンにするのに役立ちます。

設計手順

この回路の伝達関数は次の式で示されます。

$$V_o = -\frac{R_2}{R_1} \times V_i + \left(1 + \frac{R_2}{R_1}\right) \times V_{\text{shift}}$$

1. アンプのゲインを設定します。

$$\frac{\Delta V_o}{\Delta V_i} = \frac{V_{o\text{Max}} - V_{o\text{Min}}}{V_{i\text{Max}} - V_{i\text{Min}}} = \frac{4.8\text{V} - 0.2\text{V}}{10\text{V} - (-10\text{V})} = 0.23$$

$$\frac{\Delta V_o}{\Delta V_i} = \frac{R_2}{R_1}$$

$$R_2 = 0.23 \times R_1$$

Choose $R_1 = 100\text{k}\Omega$ (standard value)

$R_2 = 23\text{k}\Omega$ (for standard values use $22\text{k}\Omega$ and $1\text{k}\Omega$ in series)

2. V_{shift} を、信号を単一電源に変換するよう設定します。

At midscale, $V_{\text{in}} = 0\text{V}$

$$\text{Then } V_o = \left(1 + \frac{R_2}{R_1}\right) \times V_{\text{shift}}$$

$$V_{\text{shift}} = \frac{V_o}{\left(1 + \frac{R_2}{R_1}\right)} = \frac{2.5\text{V}}{1.23} = 2.033\text{V}$$

3. V_{shift} が得られるよう、基準分圧器の抵抗を選択します。

$$V_{\text{ref}} = 4.096\text{V}$$

$$V_{\text{shift}} = V_{\text{ref}} \times \frac{R_5}{(R_3 + R_4) + R_5}$$

$$\frac{V_{\text{shift}}}{V_{\text{ref}}} = \frac{2.033\text{V}}{4.096\text{V}} = \frac{R_5}{(R_3 + R_4) + R_5}$$

$$R_3 + R_4 = 1.0161 \times R_5$$

Select a standard value for R_5

$$R_5 = 10\text{k}\Omega$$

$$R_3 + R_4 = 10.161\text{k}\Omega$$

$$R_3 = 10\text{k}\Omega$$

$$R_4 = 162\Omega$$
 (standard 1% value)

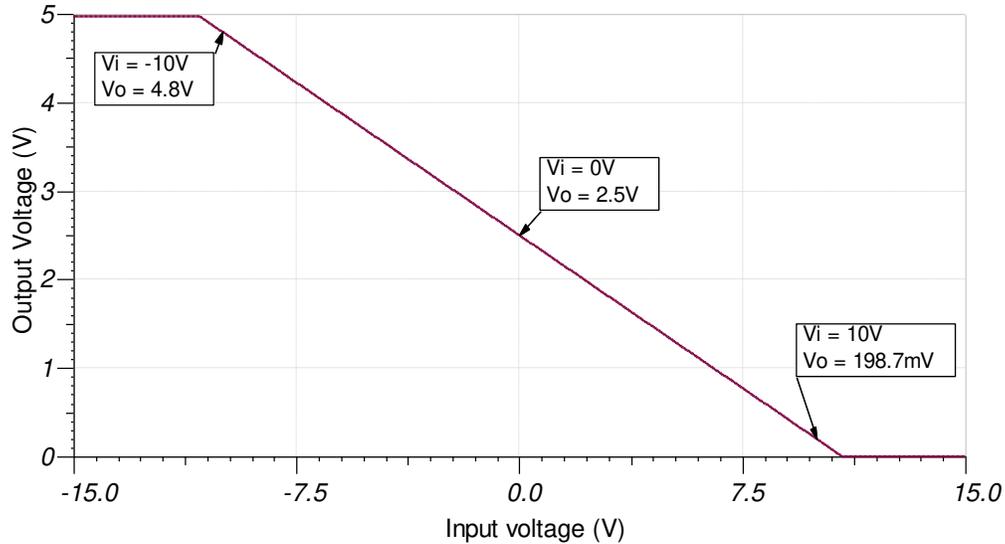
4. 帰還抵抗が大きいと、入力容量と相互作用し、不安定性を引き起こす可能性があります。これを打ち消すため、伝達関数に極を追加するよう C_1 の容量を選択します。この極の周波数は、オペアンプの実効帯域幅より低い必要があります。

$$C_1 = 43\text{pF}$$

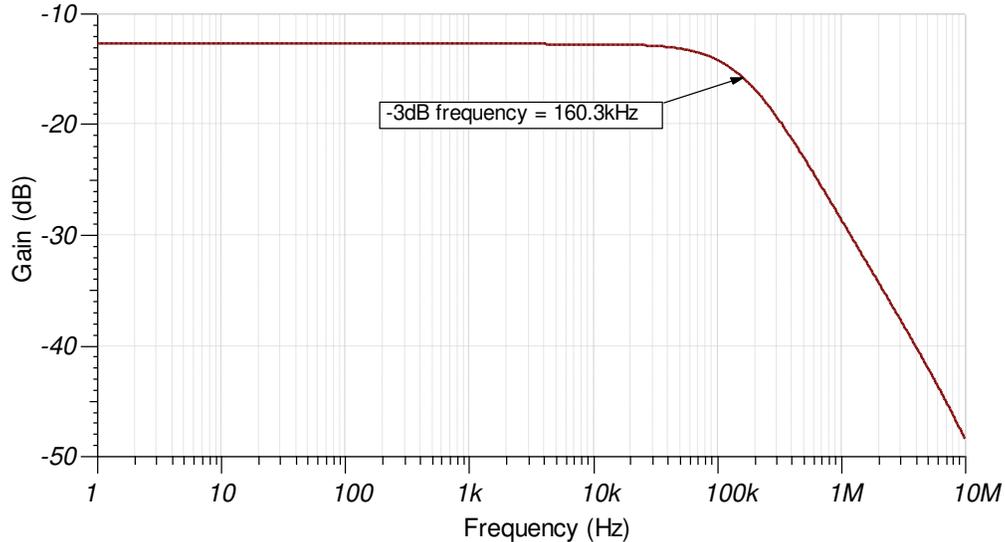
$$f_p = \frac{1}{2\pi \times R_2 \times C_1} = 160.3\text{kHz}$$

設計シミュレーション

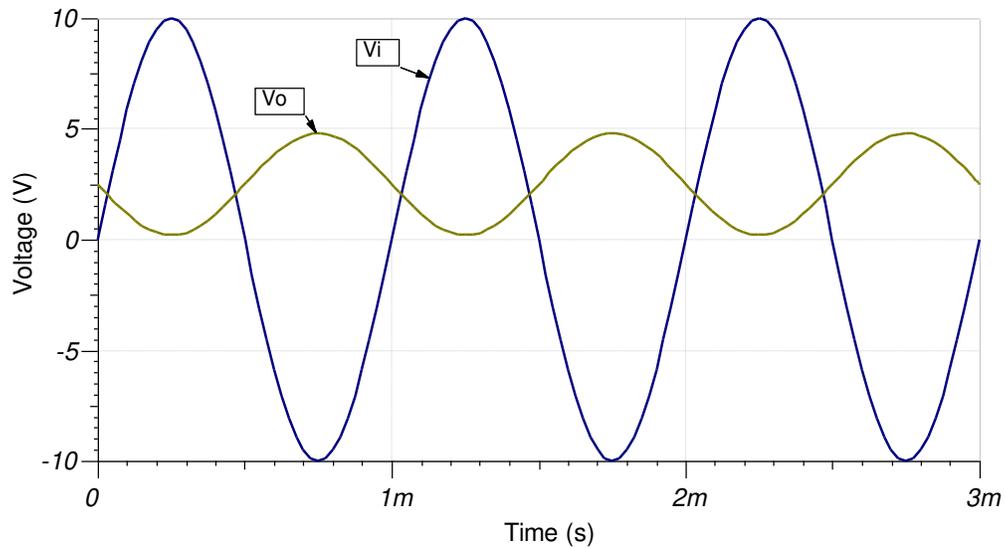
DC シミュレーション結果



AC シミュレーション結果



過渡シミュレーション結果



設計の参照資料

テキサス・インスツルメンツ、[SBOMAT9 TINA-TI™ 回路シミュレーション](#)、ファイルダウンロード

テキサス・インスツルメンツ、[TIPD148 レベル変換:±15V 正負デュアル出力を 5V 正シングル出力に変換するアンプ](#)、製品ページ

設計に使用されているオペアンプ

OPA376	
V_{ss}	2.2V~5.5V
V_{inCM}	$V_{ee} \sim V_{cc} - 1.3V$
V_{out}	レール ツー レール
V_{os}	5 μ V
I_q	760 μ A/Ch
I_b	0.2pA
UGBW	5.5 MHz
SR	2V/ μ s
チャンネル数	1、2、4
OPA376	

設計に使用されているオペアンプ

OPA140	
V_{ss}	4.5V~36V
V_{inCM}	$V_{ee} - 0.1V \sim V_{cc} - 3.5V$
V_{out}	レール ツー レール
V_{os}	30 μ V
I_q	1.8mA/Ch
I_b	$\pm 0.5pA$
UGBW	11 MHz
SR	20V/ μ s
チャンネル数	1、2、4

OPA140
OPA140

商標

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated