

TPS5410/20/30/31/50での アルミニウム/セラミック出力コンデンサの使用

Ning Tang

High Performance Analog

概要

入力範囲の広い降圧型SWIFT™ DC/DCコンバータ TPS5410/5420/5430/5431/5450は、内部補償デバイスであるため、外部部品数が少なく済み、設計の複雑さが軽減されるという利点がありますが、出力コンデンサの選択肢がある程度制限されます。ただし、標準的な回路にいくつかの外部部品を追加すれば、アルミニウム/セラミックの出力コン

デンサを使用した場合でも、一般に良好な動作が可能です。このアプリケーション・レポートでは、広入力範囲SWIFT™ DC/DCコンバータでのアルミニウム/セラミック出力コンデンサの使用について、詳しい設計手順を紹介し、アルミニウム・コンデンサとセラミック・コンデンサの両方の手順をより良く理解できるように、2つの設計例を示しています。

目次

1	はじめに	2
2	アルミニウム出力コンデンサを使用した設計手順	3
3	セラミック出力コンデンサを使用した設計手順	7
4	結論	11
	付録A. 関連RCネットワークおよび単純化した伝達関数	12
	付録B 参考資料	13

図リスト

図1	TPS5430EVM-136の回路図	2
図2	TPS5430EVM-136のループ応答測定結果 (Vin=10.8V)	2
図3	アルミニウム出力コンデンサを使用したアプリケーション回路1	3
図4	アプリケーション回路1のループ応答測定結果 (Io = 3A)	6
図5	アプリケーション回路1の出力リップル測定結果 (Vin = 12V、Vo = 5V/3A)	6
図6	アプリケーション回路1の負荷過渡応答測定結果 (Vin = 12V)	7
図7	セラミック出力コンデンサを使用したアプリケーション回路2	7
図8	アプリケーション回路2のループ応答測定結果 (Io = 3A)	10
図9	アプリケーション回路2の出力リップル測定結果 (Vin = 12V、Vo = 5V/3A)	10
図10	アプリケーション回路2の負荷過渡応答測定結果 (Vin = 12V)	11

表リスト

表1	アプリケーション回路1の部品表	5
表2	アプリケーション回路2の部品表	9

SWIFTは、Texas Instrumentsの商標です。POSCAPおよびOS-CONは、Sanyo Electric Company, Ltd.の商標です。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

SLVA237C 翻訳版

最新の英語版資料
<http://www-s.ti.com/sc/techlit/slva237.pdf>

1. はじめに

内部補償付きの広入力範囲SWIFT™製品ファミリーは、POSCAP™(高分子有機半導体固体電解コンデンサ)、OS-CON™(有機半導体アルミニウム固体電解コンデンサ)、タンタル・コンデンサ、超低インピーダンス・アルミニウム・コンデンサなどの高品質出力コンデンサを使用した、高性能アプリケーション向けに設計されています。『TPS5430EVM-136 3-A, SWIFT™ Regulator Evaluation Module User's Guide』(SLVU149)からの抜粋により、図1には10TPB220M (POSCAP)を使用したTPS5430EVM-136の回路図、図2には $V_{in}=10.8V$ および5V/3A出力時のループ応答特性の測定結果を示しています。このユーザ・ガイドには、POSCAPを使用した設計の性能に関してその他の詳細も記載されています。

パワー段の周波数応答にはESRゼロが含まれるため、出力コンデンサのESR(等価直列抵抗)値は、降圧型DC/DCコンバータのシステムの安定性に関して重要な要素となります。ESRゼロは、アルミニウム・コンデンサでは1kHz程に低く、セラミック・コンデンサでは最大5MHz程に高くなり、ゲイン応答と位相応答の両方に影響を与えます。そのため、幅広い範囲のさまざまなアルミニウム/セラミック出力コンデンサを使用して固定内部補償ネットワークを動作させることは、一般に困難です。ただし、これは必ずしも、アルミニウム/セラミック出力コンデンサを使ったアプリケーションの可能性を排除するものではありません。単に2、3個の小さな抵抗とコンデンサ(一般にRCネットワークと呼ばれるもの)を外部に付加するだけで、柔軟な設計を実現できます。

外部RCネットワークの基本的な考え方は、システムの安定性が向上するように周波数応答を整形するということです。上級ユーザの方は、付録A「関連RCネットワークおよび単純化した伝達関数」を参照してください。

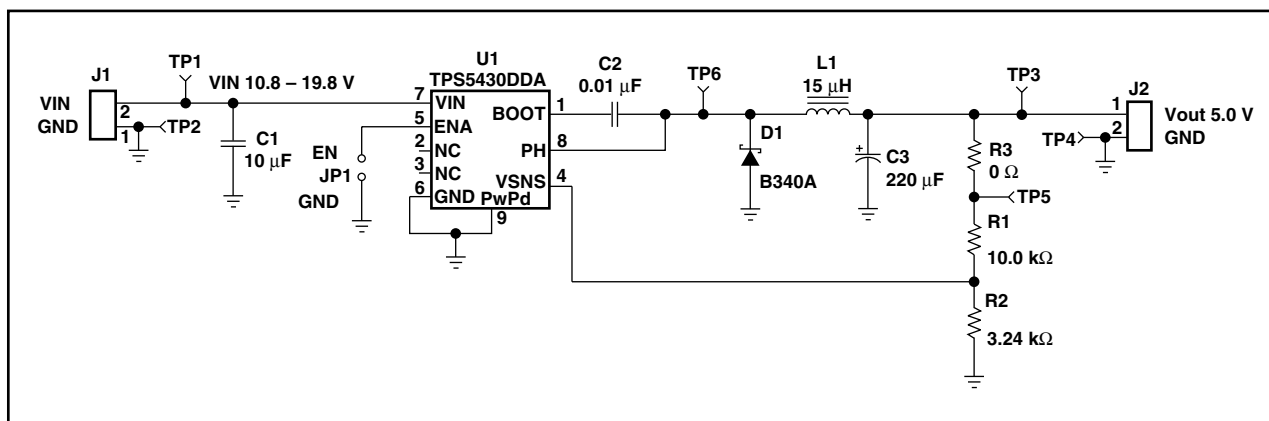


図1. TPS5430EVM-136の回路図

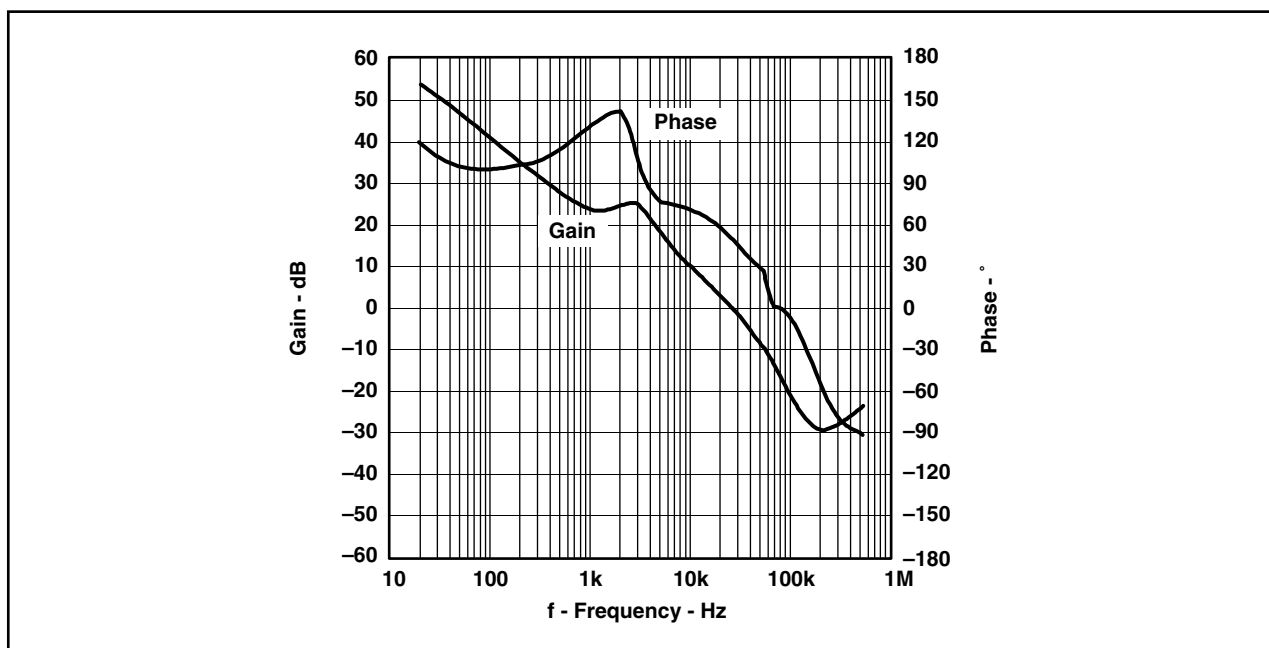


図2. TPS5430EVM-136のループ応答測定結果($V_{in}=10.8V$)

このアプリケーション・レポートでは、2つの設計手順を説明します。1つはアルミニウム出力コンデンサを使用したアプリケーションの設計手順であり、もう1つはセラミック出力コンデンサを使用したアプリケーションの設計手順です。出力インダクタの使用など、他の設計手順については、関連データシートのアプリケーションに関する節を参照してください。このアプリケーション・レポートでは、追加RCネットワークの設計に焦点を絞っています。

2. アルミニウム出力コンデンサを使用した設計手順

図3に、アルミニウム出力コンデンサを使用したTPS5430アプリケーション回路を示します。TPS5430の標準的な設計である図1と比較すると、図3では、2つの外部部品C12およびR7が追加されています。アプリケーション回路1を例として、以降の設計手順では、C12およびR7の部品値の選択方法を説明します。

2.1. 設計パラメータ

- 入力電圧範囲 (Vin) : 8V~36V
- 出力電圧 (Vo) : 5V
- 出力電流定格 (Io) : 3A
- 動作スイッチング周波数 (fs) : 500kHz

一般的な設計手法に従って、L2にはCoiltronicsのDR125-150を選択しています。

2.2. アルミニウム出力コンデンサ

選択したアルミニウム出力コンデンサから良好な性能を得るためには、以下のガイドラインに従うことを推奨します。

1. 式 (1) に示される出力フィルタの共振周波数 f_{LC} は、5kHz以下となるようにします。

$$f_{LC} = \frac{1}{2\pi \times \sqrt{L_o \times C_o}} \quad (1)$$

ここで、 L_o は出力インダクタンス、 C_o は出力容量です。したがって、次のようになります。

$$C_o \geq C_{o, \min} = \frac{1}{(2\pi \times 5k)^2 \times L_o} \quad (2)$$

2. アルミニウム出力コンデンサの等価最大ESR (Resr) は、出力リップルが出力電圧の5%未満となるように選択する必要があります。つまり、Resrは、式 (3) で定義されるESRmaxよりも小さい必要があります。

$$ESR_{\max} = \frac{V_o \times 5\%}{I_{opp}} \quad (3)$$

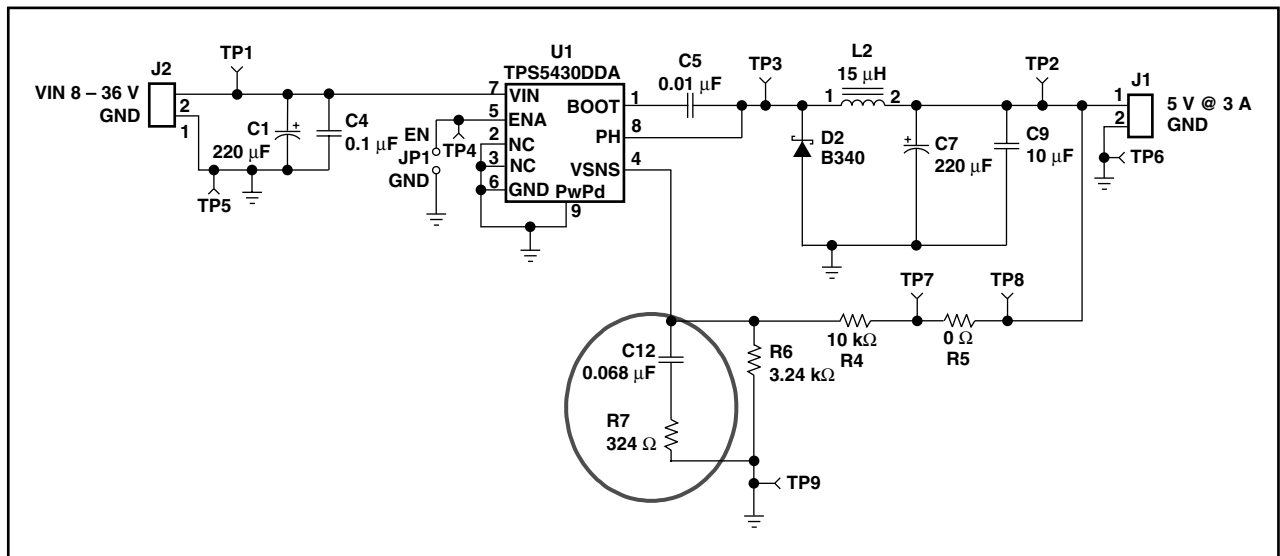


図3. アルミニウム出力コンデンサを使用したアプリケーション回路1

ここで：

$$l_{opp} = \frac{(V_{in, max} - V_o)}{f_s \times L_o} \times \frac{V_o}{V_{in, max}} \quad (4)$$

この設計では、 $L_o = L_2 = 15\mu\text{H}$ 、 $V_{in, max} = 36\text{V}$ 、 $f_s = 500\text{kHz}$ であるため、次のようになります。

$$C_o \geq C_{o, min} = \frac{1}{(2\pi \times 5k)^2 \times 15\mu\text{H}} = 67.5\mu\text{F} \quad (5)$$

$$l_{opp} = \frac{(36 - 5)}{500k \times 15\mu} \times \frac{5}{36} = 0.574\text{A} \quad (6)$$

$$ESR_{max} = \frac{5 \times 5\%}{0.574} = 435\text{m}\Omega \quad (7)$$

したがって、等価容量が $67.5\mu\text{F}$ 以上で、合計ESRが $435\text{m}\Omega$ 未満であるアルミニウム・コンデンサを使用すれば、良好な性能が得られます。この設計例では、最大ESRが $360\text{m}\Omega$ であるPanasonicのEEVFK0J221PをC7に使用しています。C9は、 $10\mu\text{F}$ のセラミック・バイパス・コンデンサです。

2.2.1 C12およびR7の計算

C12およびR7の値を決定するには、次の手順に従います。

1. 式1で出力フィルタの共振周波数 f_{LC} を計算し、式8で出力コンデンサのESRゼロ f_{z0} を計算します。

$$f_{z0} = \frac{1}{2\pi \times C_o \times Resr} \quad (8)$$

ここでは、 $L_o = L_2 = 15\mu\text{H}$ 、 $C_o = C_7 = 220\mu\text{F}$ 、 $Resr = 360\text{m}\Omega$ であるため、次のようになります。

$$f_{LC} = \frac{1}{2\pi \times \sqrt{15\mu} \times 220\mu} = 2.77\text{kHz} \quad (9)$$

$$f_{z0} = \frac{1}{2\pi \times 220\mu \times 360\text{m}} = 2.01\text{kHz} \quad (10)$$

2. 出力電圧デバイダを選択します。

出力電圧 V_o は、抵抗デバイダR4およびR6によって設定されます。R4は $10\text{k}\Omega$ に固定します。

式11を使用して、出力電圧が 5V である場合のR6の値を計算します。

$$R_6 = \frac{R_4 \times 1.221}{V_o - 1.221} \quad (11)$$

これにより、R6は $3.24\text{k}\Omega$ となります。

3. C12およびR7を計算します。

付録A「関連RCネットワークおよび単純化した伝達関数」に示すように、R4、R6、C12、およびR7で構成されるネットワークには、1つの極 f_{p1} と1つのゼロ f_{z2} があります。これらの極およびゼロは、次の式で求められます。

$$f_{p1} = \text{maximum} \left(0.3k \times \frac{f_{z0} \times V_o}{f_{LC}} \text{ Hz, } 1\text{kHz} \right) \quad (12)$$

$$f_{z2} = \text{minimum} (7.5 \times f_{p1}, 10\text{kHz}) \quad (13)$$

これにより、C12とR7は式14および式15で計算できます。

$$C_{12} = \frac{1}{2\pi \times f_{p1} \times (R_4 // R_6)} \quad (14)$$

$$R_7 = \frac{1}{2\pi \times f_{z2} \times C_{12}} \quad (15)$$

ここで、 $R_4 // R_6$ は、R4とR6を並列接続したときの等価抵抗です。

この設計では、次のようになります。

$$f_{p1} = \text{maximum} \left(0.3k \times \frac{2.01k \times 5}{2.77k} \text{ Hz}, 1k\text{Hz} \right)$$

$$= \text{maximum} (1.09k\text{Hz}, 1k\text{Hz}) = 1.09k\text{Hz}$$

$$f_{z2} = \text{minimum} (7.5 \times 1.09k\text{Hz}, 10k\text{Hz})$$

$$= \text{minimum} (8.17k\text{Hz}, 10k\text{Hz}) = 8.17\text{Hz} \quad (16)$$

したがって、次のようになります。

$$C12 = \frac{1}{2\pi \times 1.09k \times 2.45k} = 0.06\mu\text{F} \quad (17)$$

$$R7 = \frac{1}{2\pi \times 8.17k \times 0.06\mu} = 325\Omega \quad (18)$$

C12に対しては、この値より大きな最も近い標準値0.068 μ Fを選択します。R7に対しては、最も近い標準値324 Ω を選択します。

2.3. 部品表

表1は、アプリケーション回路1の主要部品の一覧です。

2.4. 特性グラフ

アプリケーション回路1がどの程度良好に動作するかを示すために、 $V_{in} = 12V$ および $V_{in} = 36V$ のときのループ応答を図4に示しています。図5に出力リップル、図6に過渡応答を示します。

2.5. ヒント

C12およびR7の値を手動で微調整する場合には、C12を小さくするとクロスオーバー周波数が高くなって過渡応答が高速になること、およびR7を大きくすると位相マージンが増加してシステムの安定性が増すことを考慮してください。

Count	RefDes	Value	Description	Size	Part Number	MFR
1	C1	220 μ F	Capacitor, Aluminum, 220- μ F, 50-V, 20%	0.457 \times 0.406	EEVFK1H221P	Panasonic
1	C4	0.1 μ F	Capacitor, Ceramic, 50-V, X7R, 10%	0603	Std	TDK
1	C5	0.01 μ F	Capacitor, Ceramic, 50-V, X7R, 10%	0603	Std	TDK
1	C7	220 μ F	Capacitor, Aluminum, 6.3-V, 220- μ F, 20%, 360-m Ω	0.260 \times 0.276 inch	EEVFK0J221P	Panasonic
1	C9	10 μ F	Capacitor, Ceramic, 10- μ F, 16-V, X5R, 20%	1210	Std	TDK
1	C12	0.068 μ F	Capacitor, Ceramic, 50-V, X7R, 10%	0603	Std	TDK
1	D2		Diode, Schottky, 3-A, 40-V	SMC	B340	Motorola
1	L2	15 μ H	Inductor, SMT, 4.27-A, 29.8-m Ω	0.492 sq inch	DR125-150	Coiltronics
1	R4	10.0k Ω	Resistor, Chip, 1/16-W, 1%	0603	Std	Std
1	R5	0 Ω	Resistor, Chip, 1/16-W, 1%	0603	Std	Std
1	R6	3.24k Ω	Resistor, Chip, 1/16-W, 1%	0603	Std	Std
1	R7	324 Ω	Resistor, Chip, 1/16-W, 1%	0603	Std	Std
1	U1		IC, Switching Step-Down Regulator, 5.5-V-36-V, 3-A	SO8 [DDA]	TPS5430DDA	TI

表1. アプリケーション回路1の部品表

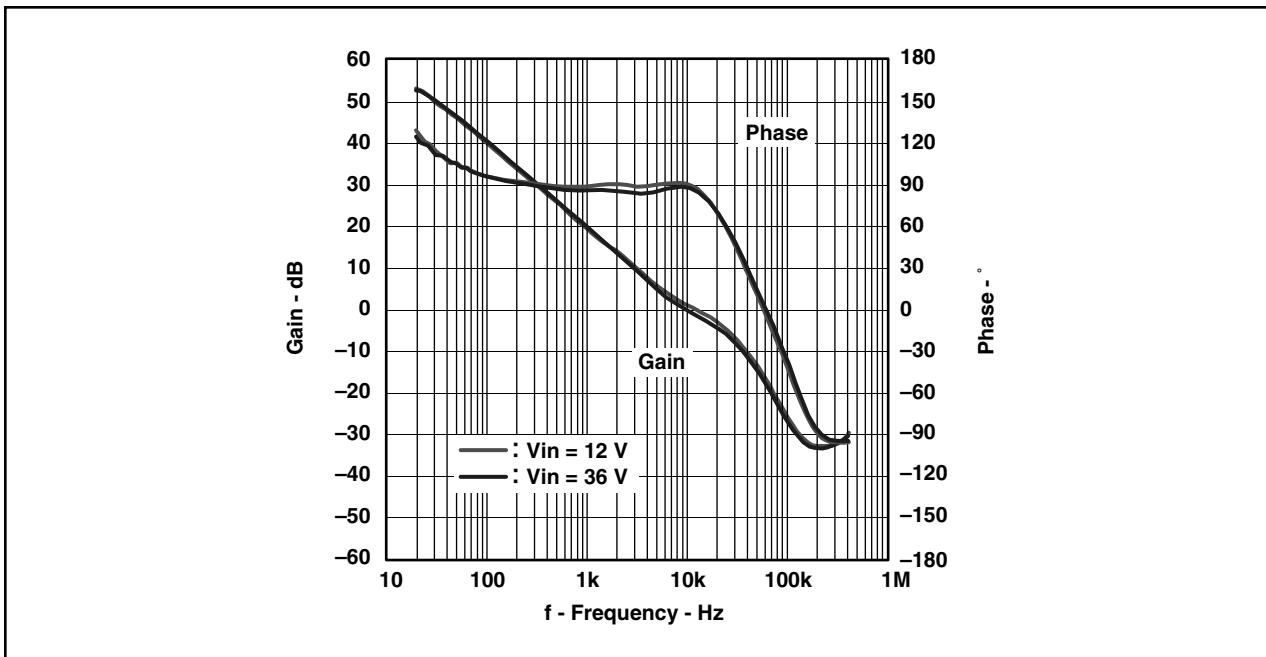


図4. アプリケーション回路1のループ応答測定結果 ($I_o = 3\text{A}$)

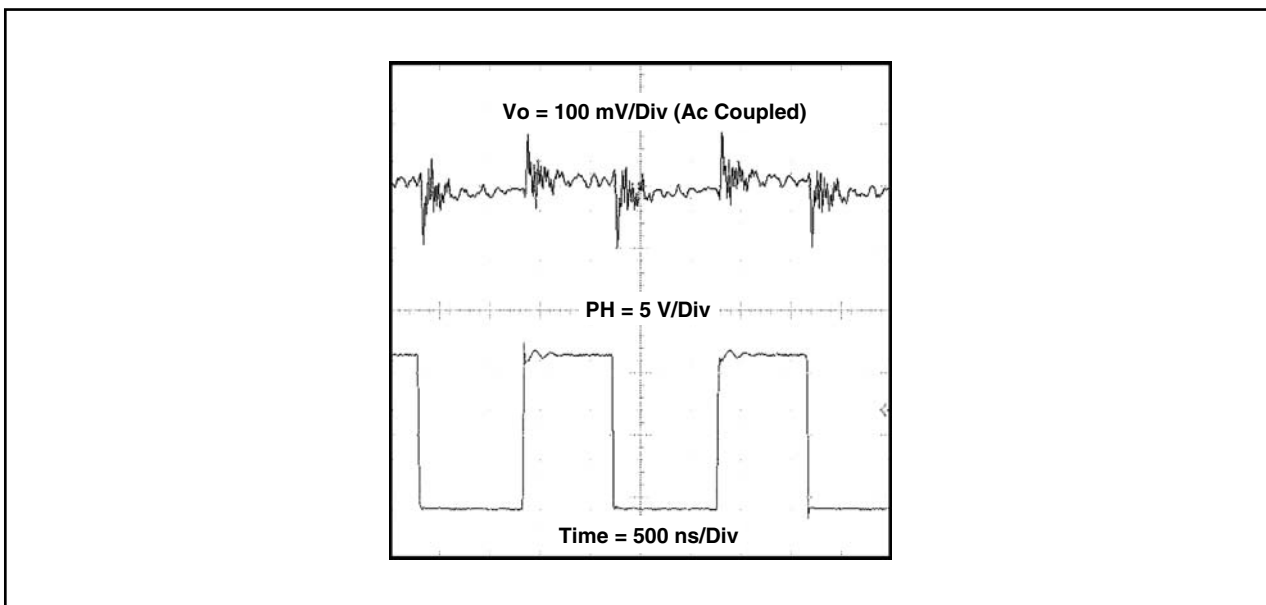


図5. アプリケーション回路1の出力リップル測定結果 ($V_{in} = 12\text{V}$ 、 $V_o = 5\text{V}/3\text{A}$)

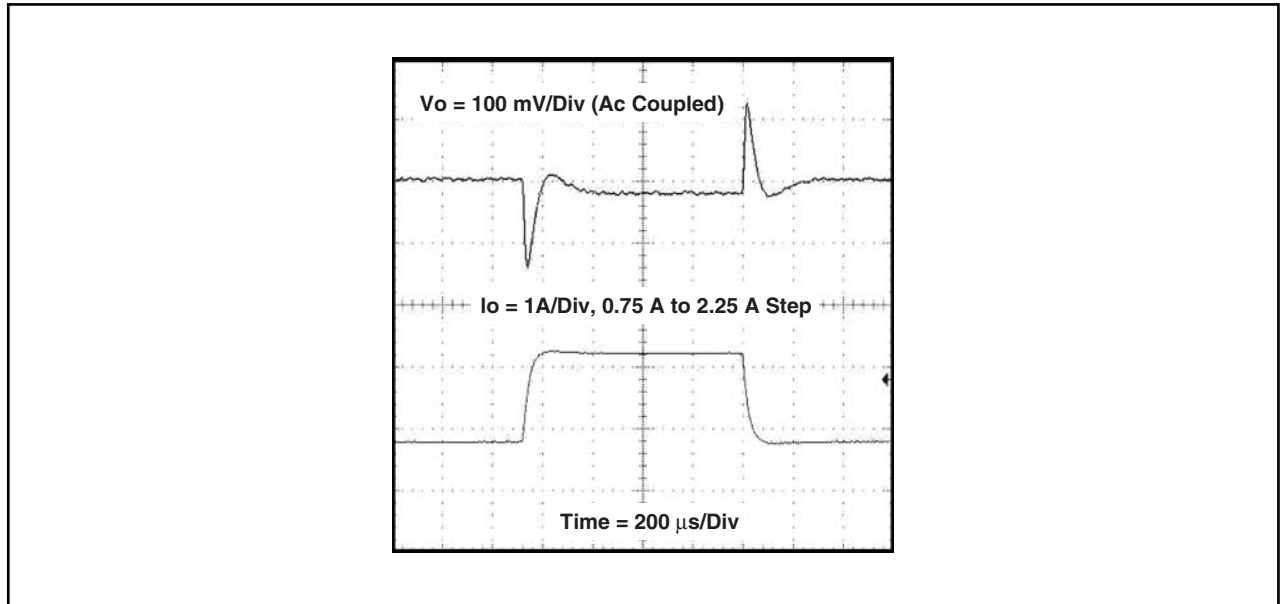


図6. アプリケーション回路1の負荷過渡応答測定結果 (Vin = 12V)

3. セラミック出力コンデンサを使用した設計手順

図7に、アプリケーション回路2を示します。これは、図3のアプリケーション回路1と似ていますが、アルミニウム出力コンデンサの代わりにセラミックコンデンサを使用しています。2つの回路の違いは、出力コンデンサC7、C9、および外部RCネットワークのC11、C12、C13、R7だけです。アプリケーション回路2を例として、以降の設計手順では、C11、C12、C13、およびR7の部品値の選択方法を説明します。

3.1. 設計パラメータ

- 入力電圧範囲 (Vin) : 8V~36V
- 出力電圧 (Vo) : 5V
- 出力電流定格 (Io) : 3A
- 動作スイッチング周波数 (fs) : 500kHz

一般的な設計手法に従って、L2にはCoiltronicsのDR125-150を選択しています。

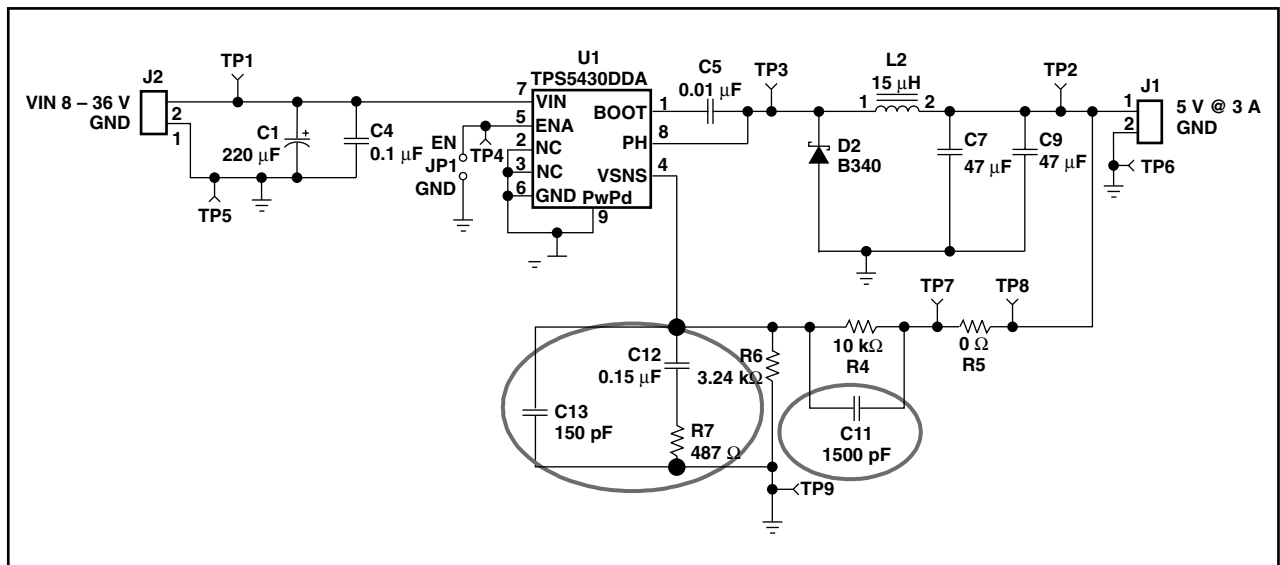


図7. セラミック出力コンデンサを使用したアプリケーション回路2

3.2. セラミック出力コンデンサ

選択したセラミック出力コンデンサから良好な性能を得るためには、出力フィルタの共振周波数 f_{LC} を6kHz以下にすることを推奨します。つまり、次のようになります。

$$C_o \geq C_{o, \min} = \frac{1}{(2\pi \times 6k)^2 \times L_o} \quad (19)$$

この例では $L_o = L_2 = 15\mu H$ であるため、次のようになります。

$$C_o \geq C_{o, \min} = \frac{1}{(2\pi \times 6k)^2 \times 15\mu H} = 46.9\mu F \quad (20)$$

したがって、等価容量が46.9 μF 以上のセラミック・コンデンサを使用することで、良好な性能が得られます。この設計例では、C7およびC9にTDKのC4532X5R1A476Mを使用しています。

3.2.1 C11、C12、C13、およびR7の計算

C11、C12、およびR7の値を決定するには、次の手順に従います。

1. 式1を使用して、出力フィルタの共振周波数 f_{LC} を計算します。ここでは、 $L_o = L_2 = 15\mu H$ 、 $C_o = C_7 // C_9 = 94\mu H$ であるため、次のようになります。

$$f_{LC} = \frac{1}{2\pi \times \sqrt{15\mu \times 94\mu}} = 4.24kHz \quad (21)$$

2. 出力電圧デバイダを選択します。

前の例と同様に、R4は10k Ω に固定します。R6は、出力電圧5Vの場合、式11によって3.24k Ω と計算されます。

3. C11、C12、およびR7を計算します。

付録A「関連RCネットワークおよび単純化した伝達関数」に示すように、R4、R6、C11、C12、R7で構成されるネットワークには、2つの極 fp_1 および fp_4 と、2つのゼロ fz_2 および fz_3 があります。これらの極およびゼロは、次の式で求められます。

$$fp_1 = 0.5M \times \frac{V_o}{f_{LC}} \quad (22)$$

$$fz_2 = 0.7 \times f_{LC} \quad (23)$$

$$fz_3 = 2.3 \times f_{LC} \quad (24)$$

通常、 fz_4 は非常に高いため、ここでは考慮しません。C11、C12、およびR7は、式25、式26、式27で計算できます。

$$C12 = \frac{1}{2\pi \times fp_1 \times (R4 // R6)} \quad (25)$$

$$R7 = \frac{1}{2\pi \times fz_2 \times C12} \quad (26)$$

$$C11 = \frac{1}{2\pi \times fz_3 \times R4} \quad (27)$$

ここで、 $R4 // R6$ は、R4とR6を並列接続したときの等価抵抗です。

この設計では、次のようになります。

$$fp_1 = 0.5M \times \frac{5}{4.24k} = 589.62Hz$$

$$fz_2 = 0.7 \times 4.24kHz = 2.97kHz$$

$$fz_3 = 2.3 \times 4.24kHz = 9.75kHz \quad (28)$$

したがって、次のようになります。

$$C12 = \frac{1}{2\pi \times 589.62 \times 2.45k} = 0.11\mu F$$

$$R7 = \frac{1}{2\pi \times 2.97k \times 0.11\mu} = 487\Omega$$

$$C11 = \frac{1}{2\pi \times 9.75k \times 10k} = 1633pF \quad (29)$$

C12に対しては、この値より大きな最も近い標準値0.15 μF を選択します。C11およびR7に対しては、それぞれ最も近い標準値1500pFおよび487 Ω を選択します。

負荷レギュレーション性能を向上させるために、C13の使用を推奨します。 fp_4 の位置を決める際、C13は実質的にC11と並列になるため、C13はC11よりずっと小さい値にして、無視できるようにします。C13は、C11の値の1/10未満にしてください。この例では、150pFで良好に動作します。

3.3. 部品表

表2は、アプリケーション回路2の主要部品の一覧です。

3.4. 特性グラフ

アプリケーション回路2がどの程度良好に動作するかを示すために、 $V_{in} = 12V$ および $V_{in} = 36V$ のときのループ応答を図8に示しています。図9に出力リップル、図10に過渡応答を示します。

3.5. ヒント

MLCC (積層セラミック・チップ) コンデンサの容量は、温度および動作時間に依存するだけでなく、印加されるDCバイアス電圧にも依存します。誘電体、ケース・サイズ、およ

び公称容量によっては、実際の容量が定格電圧での公称容量の60%未満まで低下する可能性があります[1] [2] [3]。容量の変化は、対応する回路の性能および安定性に影響を与える場合があるため、コンデンサを実際の動作条件下で検査し、実際の容量を確認することが重要です。前述の設計手順は、公称値に基づいています。アプリケーションで実際の容量が公称値の25%以上低下する場合、設計手順の各計算は、公称容量ではなく実際の容量に基づいて行う必要があります。

Count	RefDes	Value	Description	Size	Part Number	MFR
1	C1	220 μ F	Capacitor, Aluminum, 220- μ F, 50-V, 20%	0.457 × 0.406	EEVFK1H221P	Panasonic
1	C4	0.1 μ F	Capacitor, Ceramic, 50-V, X7R, 10%	0603	Std	TDK
1	C5	0.01 μ F	Capacitor, Ceramic, 50-V, X7R, 10%	0603	Std	TDK
2	C7, C9	47 μ F	Capacitor, Ceramic, 10-V, X5R, 20%	1812	C4532X5R1A476M	TDK
1	C11	1500pF	Capacitor, Ceramic, 50-V, X7R, 10%	0603	Std	TDK
1	C12	0.15 μ F	Capacitor, Ceramic, 50-V, X7R, 10%	0603	Std	TDK
1	C13	150pF	Capacitor, Ceramic, 50-V, X7R, 10%	0603	Std	TDK
1	D2		Diode, Schottky, 3-A, 40-V	SMC	B340	Motorola
1	L2	15 μ H	Inductor, SMT, 4.27-A, 29.8-m Ω	0.492 sq inch	DR125-150	Coiltronics
1	R4	10.0k Ω	Resistor, Chip, 1/16-W, 1%	0603	Std	Std
1	R5	0 Ω	Resistor, Chip, 1/16-W, 1%	0603	Std	Std
1	R6	3.24k Ω	Resistor, Chip, 1/16-W, 1%	0603	Std	Std
1	R7	487 Ω	Resistor, Chip, 1/16-W, 1%	0603	Std	Std
1	U1		IC, Switching Step-Down Regulator, 5.5-V-36-V, 3A	SO8 [DDA]	TPS5430DDA	TI

表2. アプリケーション回路2の部品表

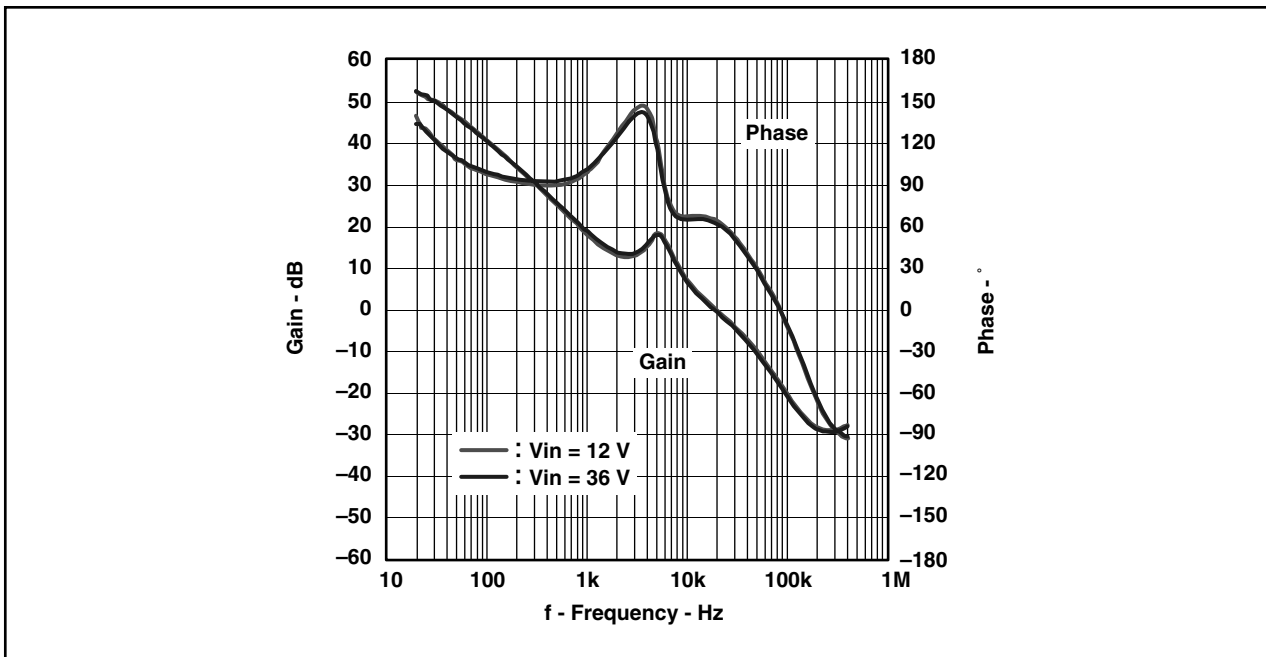


図8. アプリケーション回路2のループ応答測定結果 ($I_o = 3\text{A}$)

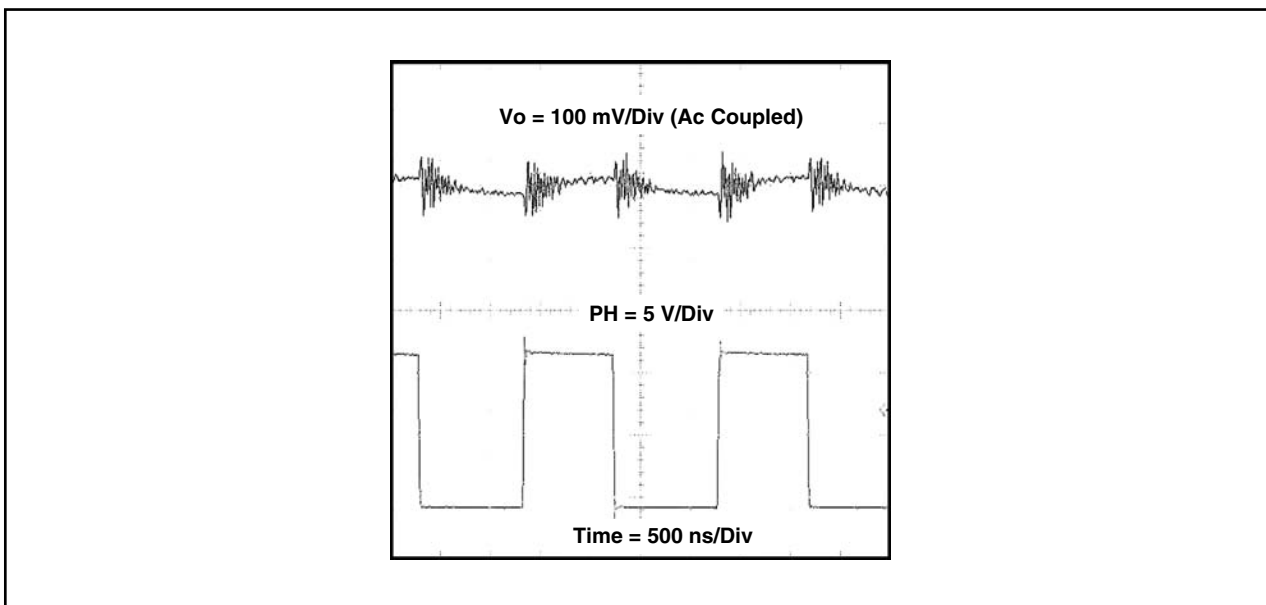


図9. アプリケーション回路2の出力リップル測定結果 ($V_{in} = 12\text{V}$ 、 $V_o = 5\text{V}/3\text{A}$)

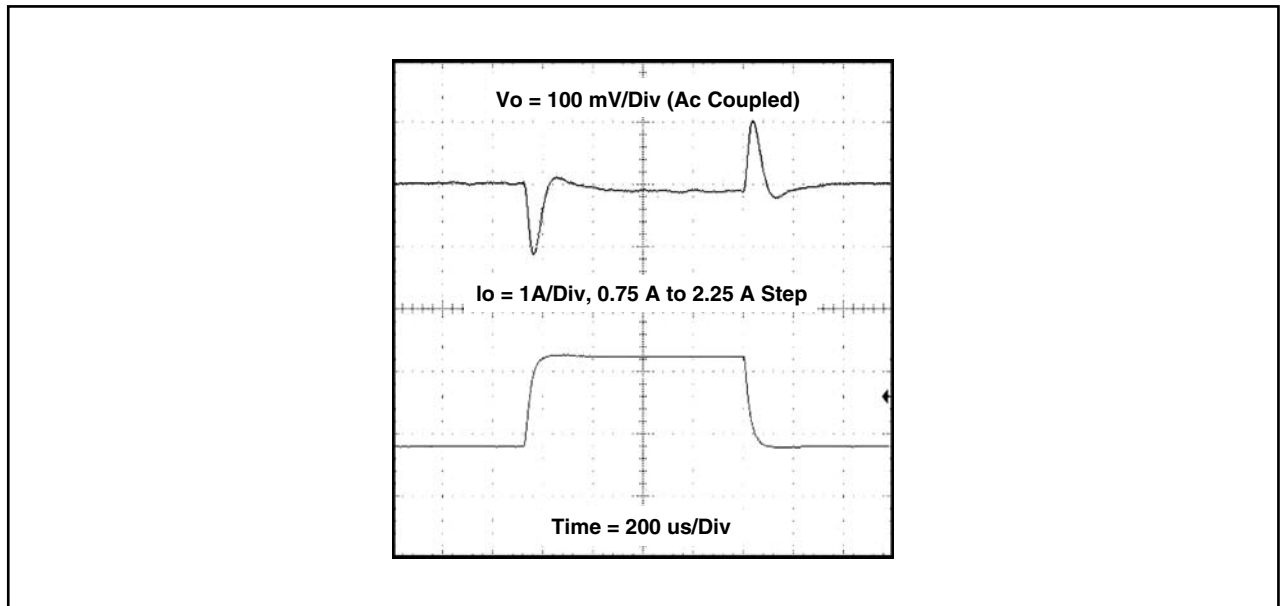


図10. アプリケーション回路2の負荷過渡応答測定結果 ($V_{in} = 12V$)

4. 結論

このアプリケーション・レポートで説明した設計手順では、広入力範囲の降圧型SWIFT™ DC/DCコンバータに対し、アルミニウム/セラミック出力コンデンサを使用した設計が簡単に行えることを示しました。実際の測定結果により、設計手順の実現可能性も示しています。

付録A. 関連したRCネットワークとそれらの単純化した伝達関数

NETWORK	SIMPLIFIED TRANSFER FUNCTION	COMMENTS
	$\frac{V_{sense}(s)}{V_o(s)} = \frac{R_6}{R_4 + R_6} \times \frac{(1 + s \times C_{11} \times R_4) \times (1 + s \times C_{12} \times R_7)}{[1 + s \times (C_{11} + C_{13}) \times (R_6 // R_7)] \times [1 + s \times C_{12} \times (R_4 // R_6 + R_7)]}$	$f_{p1} = \frac{1}{2\pi \times C_{12} \times [(R_4 // R_6) + R_7]}$ $f_{z2} = \frac{1}{2\pi \times C_{12} \times R_7}$ $f_{z3} = \frac{1}{2\pi \times C_{11} \times R_4}$ $f_{p4} = \frac{1}{2\pi \times (C_{11} + C_{13}) \times (R_6 // R_7)}$
	$\frac{V_{sense}(s)}{V_o(s)} = \frac{R_6}{R_4 + R_6} \times \frac{(1 + s \times C_{11} \times R_4) \times (1 + s \times C_{12} \times R_7)}{[1 + s \times C_{11} \times (R_6 // R_7)] \times [1 + s \times C_{12} \times (R_4 // R_6 + R_7)]}$	$f_{p1} = \frac{1}{2\pi \times C_{12} \times [(R_4 // R_6) + R_7]}$ $f_{z2} = \frac{1}{2\pi \times C_{12} \times R_7}$ $f_{z3} = \frac{1}{2\pi \times C_{11} \times R_4}$ $f_{p4} = \frac{1}{2\pi \times C_{11} \times (R_6 // R_7)}$
	$\frac{V_{sense}(s)}{V_o(s)} = \frac{R_6}{R_4 + R_6} \times \frac{(1 + s \times C_{12} \times R_7)}{[1 + s \times C_{12} \times (R_4 // R_6 + R_7)]}$	$f_{p1} = \frac{1}{2\pi \times C_{12} \times [(R_4 // R_6) + R_7]}$ $f_{z2} = \frac{1}{2\pi \times C_{12} \times R_7}$

付録B 参考資料

1. George M. Harayda, Akira Omi, and Axel Yamamoto, Improve Your Designs with Large Capacitance Value Multi-Layer Ceramic Chip (MLCC) Capacitors, Panasonic Industrial Company.
2. Technical Data, Capacitance and Dissipation Factor Measurement of Chip Multilayer Ceramic Capacitors, Murata Manufacturing Co., Ltd.
3. Technical Update, Comparison of Ceramic and Tantalum Capacitors, KEMET Electronics Corp.

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといたします)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIJといたします)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。

前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0 ~ 40 °C、相対湿度: 40 ~ 85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260 °C以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上