

DS8921,DS8922

*Application Note 457 High Speed, Low Skew RS-422 Drivers and Receivers
Solve Critical System Timing Problems*



Literature Number: JAJA386

システムのタイミング問題を解決する 高速・低スキュー、 RS-422 ドライバ/ レシーバ

National Semiconductor
Application Note 457
Toan Tran
Larry Kendal
April 1987



システムのタイミング問題を解決する高速・低スキュー、RS-422 ドライバ/ レシーバ

AN-457

システム設計の際にはマイクロプロセッサの分散型インテリジェンス機能を活用し、周辺回路をホスト・プロセッサから物理的に切り離し、数百あるいは数千フィートのケーブルを介してデータ通信を行うのが一般的です。これらのライン(ケーブル)上で伝送される信号は電気的なノイズ源にさらされますから、高いノイズ耐性が必要になります。伝送ラインとノイズ耐性に関する要件は、EIA 規格のRS-422 で規定されています。

このアプリケーション・ノートでは、RS-422 規格が要求している設計仕様について解説し、ナショナル セミコンダクター社の差動ドライバ/レシーバ・ペア(DS8921、DS8922、DS8923)がこれらの要件をすべて満たしていることを示します。これらのデバイスは、特殊な回路設計手法を用いてドライバ出力の相補信号を低スキュー化し、ESDIのディスク・ドライブ規格を含む厳しいタイミング要件にも対応しています。DS8921 シリーズは、ST506 および ST412HP 規格の要求仕様にも適合しています。

平衡電圧型デジタル・インタフェース回路に関する要求仕様(RS-422)

一般に、データ伝送速度が10Mbpsに近づくと、データ、タイミング信号、制御信号の伝送に平衡型回路を採用する必要性が生じます。さらに、データ伝送速度に関わらず、以下の条件が成立する場合も平衡型データ伝送方式を採用すべきです:

1. 相互接続ケーブルが長過ぎて、効率的な不平衡動作が難しい。
2. 相互接続ケーブルが、負荷の論理状態を変えるような大電圧を生成するノイズ源にさらされる。
3. 他の信号との相互干渉を最小限に抑える必要がある。

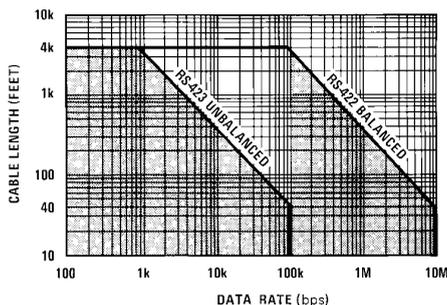
下記の Fig. 1 に平衡回路の接続図を示します。

平衡電圧型デジタル・インタフェースの主な制約要因として、以下の3つがあります:

1. ケーブル長
2. 変調レート
3. ドライバおよびレシーバの特性

ケーブル長

RS-422規格は最大ケーブル長を規定していませんが、変調レートの関数としての余裕を持たせた動作距離のガイドラインを設けています。RS-422 で規定している "データ変調レート" 対 "ケーブル長" のガイドラインを Fig. 2 に示します。

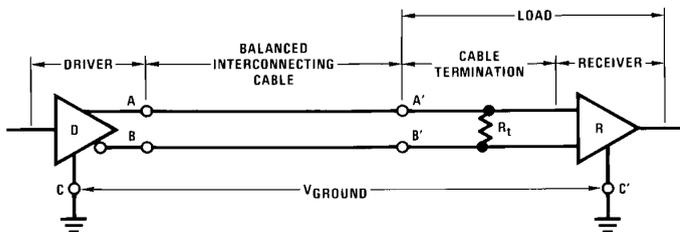


TUF/8837-2

FIGURE 2. Data Modulation Rate vs Cable Length

この曲線は、24AWG の銅線(最悪時の100Ω 負荷に終端したツイストペア・ケーブル)を使用し、立上がり/立下がり時間を各変調レートのユニット・インタバルの半分以下に設定して経験的に求めたデータに基づきます。

ドライバと負荷間の最大ケーブル長はデータ伝送レートの関数ですが、許容信号歪み、縦方向結合ノイズ、ジェネレータのグラウンドと負荷回路のグラウンド間に生じるグラウンド電位差にも影響されます。



TL/F/8837-1

Legend:

R_t = Optional cable transmission resistance/receiver input impedance.

V_{GROUND} = Ground potential difference

A, B = Driver interface

A', B' = Load Interface

C = Driver circuit ground

C' = Load circuit ground

FIGURE 1. RS-422 Balanced Digital Interface Circuit

TRI-STATE® はナショナル セミコンダクター社の登録商標です。

変調レート

平衡型(差動型)電圧モード・インタフェースは、最大伝送レートが10Mbpsのデータ、タイミング、あるいは制御回路に広く採用されることになるでしょう。RS-422規格の電気的特性に適合している電圧デジタル・インタフェース・デバイスであれば、必ずしも規定の変調範囲をすべて満たす必要はありません。より狭い変調範囲で動作するようにインタフェース・デバイスを設計すると、特に低速変調レートの特定用途に向けて低コスト化を図ることができます。DS80921ファミリ・デバイスは、RS-422の推奨性能仕様をすべて満足しています。

RS-422 の特性

A. ドライバ

RS-422 では、以下のように平衡ドライバの特性を規定しています:

1. ドライバ回路は、相互接続ケーブルに対して2V~6Vの差動電圧を供給する低インピーダンス(100Ω以下)の平衡電圧源であること。
2. 50Ωの抵抗2個を直列接続したテスト負荷をドライバ出力端子間に接続した場合、2出力端子間で測定される差動電圧(VT)振幅が2V以上、または V_O の50%以上(いずれか大きな電圧値)であること。入力論理状態が変わると、VTの極性が反転すること(VT)。
3. ドライバ出力の論理遷移時に、100Ω負荷の両端で測定される差動電圧が V_{SS} の10%~90%間を20ns以内、またはユニット・インタバルの10%以内(いずれか大きな値)で連続して遷移すること。アンダシュート/オーバシュートが V_{SS} の10%以下であること。したがって、論理状態が遷移するまで信号電圧の変動が定常値から V_{SS} の10%範囲内であること。

B. レシーバ

RS-422 では、以下のようにレシーバの電気的特性を規定しています:

1. 任意の論理状態を正確にとるために、同相電圧範囲 - 7V ~ + 7Vの全域にわたり、レシーバの差動入力電圧が $\pm 200\text{mV}$ 以下であること。同相電圧(V_{CM})は、レシーバ回路のグランドを基準にした2入力端子の各電圧を演算平均したものです。IR電圧降下やノイズによってグランド電位差が生じていても、 $\pm 7\text{V}$ 以内であれば動作可能です。

2. レシーバが $\pm 200\text{mV} \sim \pm 6\text{V}$ の差動入力信号電圧に対して正常に動作すること。
3. いずれかのレシーバ入力端子とレシーバ回路のグランド間の最大電圧が10V(3V信号電圧 + 7V同相電圧)を超えないこと。また、レシーバが最大12Vの入力端子間差動信号に対して損傷なしに動作できること。
4. 総合負荷(最大10個のレシーバ)の抵抗が入力ポイントで90Ω以下であること。

DS8921、DS8922、およびDS8923

DS8921は1回路入りの差動ライン・ドライバ/レシーバ・ペアです。DS8922とDS8923は2回路入りの差動ライン・ドライバ/レシーバ・ペアですが、TRI-STATE[®]制御が異なります(Fig. 3参照)。

これらのデバイスはRS-422の仕様に完全に適合するように設計されています。ドライバは高ソース/シンク電流をドライブすることができます。

レシーバは $\pm 7\text{V}$ の全同相電圧範囲にわたり、 $\pm 200\text{mV}$ の入力信号を検出することができます。入力にヒステリシス特性(代表値50mV、最小値15mV)をもたせることで、入力信号に発生するスイッチング・ノイズを除去します。また、入力フェールセーフ回路を内蔵しており、レシーバ入力が入力オープンになると(但し、終端抵抗が無い時)出力は論理"1"状態になります。

これらのデバイスは、出力をTRI-STATE状態にセットし、システムの電源投入/切断時に伝送ラインに不正なグリッチが発生するのを防止するパワーアップ/ダウン回路を内蔵しています。

これらのデバイスの最も大きな特長として、ドライバの相補出力間における低スキュー(約0.5nsの代表値)が挙げられます。この低スキュー仕様は、タイミング条件の厳しいシステムでしばしば要求されます。

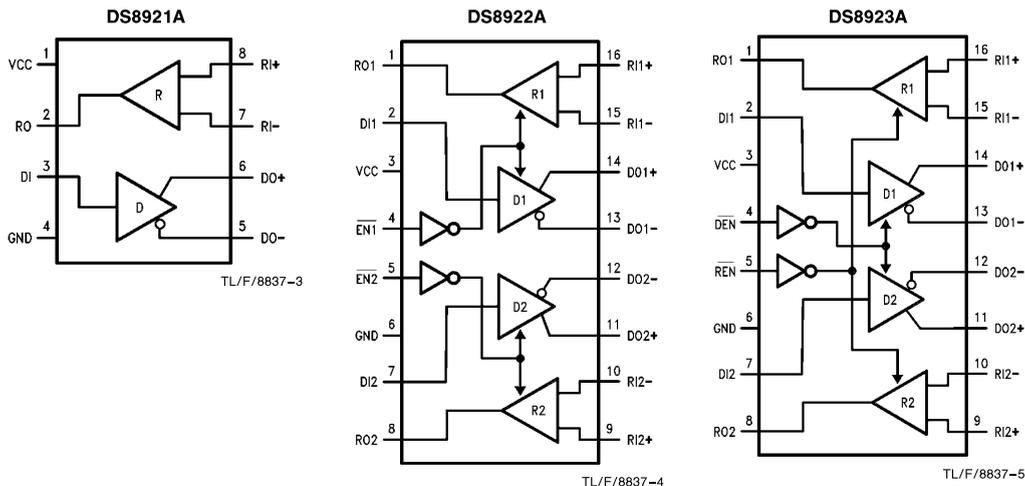
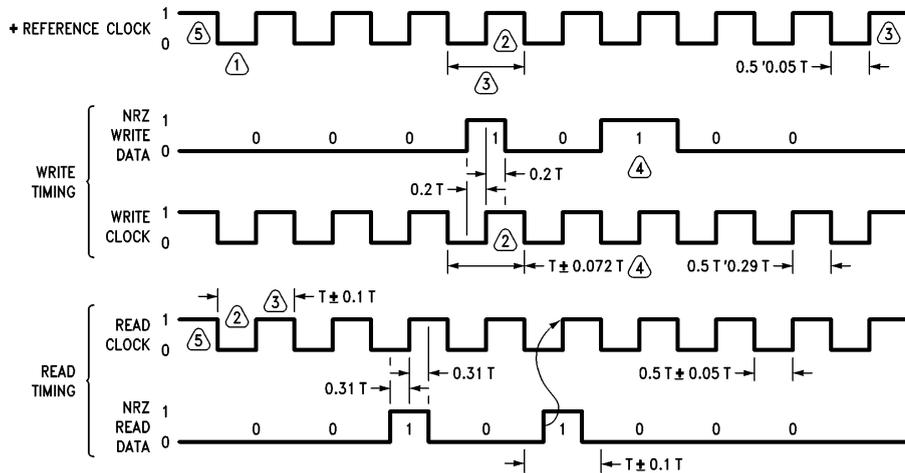


FIGURE 3. DS8921A, DS8922A and DS8923A Connection Diagrams



TL/F/8837-6

- Note 1: すべてのタイミング(単位:ns)はドライブ側のI/Oコネクタで測定。Tはクロック信号周期を表し、基準/リード・クロック周波数の反転位相となります。
- Note 2: 同一周期の対称性はリード/ライト動作時の2隣接サイクル間で±4ns以内。
- Note 3: ヘッド切り換えとPLO同期中を除き、スピンドル速度に対するクロックの変動量と回路誤差は-5.5% ~ +5.0%の範囲内。基準クロックとNRZライト・データ(またはライト・クロック)間の位相関係は規定されません。
- Note 4: ライト・クロックはドライブ側から供給される基準クロックと同一周波数でなければなりません(すなわち、ライト・クロックはコントローラで受信し、コントローラから再送されるドライブ側の基準クロックと同一)。
- Note 5: 基準クロックはリード・ゲートが非アクティブのときに有効になり、リード・クロックはリード・ゲートがアクティブでPLOの同期が確立しているときに有効になります。

FIGURE 4. ESDI Timing Diagrams

DM74AS74 のスイッチング特性

推奨動作温度範囲にて適用(Note 1)。すべてのTyp値は $V_{CC} = 5V$ 、 $T_A = 25$ にて測定。

Parameter	From	To	Conditions	DM74AS74			Units
				Min	Typ	Max	
F _{MAX}			$V_{CC} = 4.5V$ to $5.5V$ $R_L = 500\Omega$ $C_L = 50 pF$	105			MHz
T _{PLH}	Preset or clear	Q or Q		3.3		7.5	ns
T _{PHL}				3.5		10.5	ns
T _{PLH}	Clock	Q or Q		3.5		8	ns
T _{PHL}				4.5		9	ns

Note 1: テスト波形および出力負荷については、第1章を参照して下さい。

FIGURE 5. 1 ns Clock Skew

ESDI(Enhanced Small Device Interface: 拡張小型装置インタフェース)

ESDI 規格では、Fig. 4 に示したように、リード・クロックと基準クロックの対称性を規定しています。これを満足するためには、当社の DS8921A/22A/23A シリーズのトランシーバを使用する必要があります。

Fig. 4 のすべての規格値は %T で表され、ここで $T = 1/F$ 、ESDI 規格では 10Mbps 標準、 $T = 100\text{ns}$ となります。

この場合、ドライブ側コネクタで測定した負方向パルス幅は $0.5T \pm 0.05T(50\text{ns} \pm 5\text{ns})$ であることが要求されます。DS8921A ファミリ以外で入手可能な最良の RS-422 ドライバでは $\pm 4\text{ns}$ の差動スキューが規定されています。Fig. 5 に示すように、高速の 74AS74 デバイスからクロックを供給する場合は、 1ns (代表値)のスキューになります。上記のデバイスを組み合わせるとトータルスキューが $4\text{ns} + 1\text{ns}$ で、ESDI で規定する 5ns になり、ノイズ・マージンがゼロになります。これに対し、 $\pm 2.75\text{ns}$ の最大差動スキューを規定している DS8921A/22A/23A を使用すると、クロック・スキューとノイズに対して $\pm 2.25\text{ns}$ のマージンが残されます。これにより、今日の先進テスト・システムのスキューにほぼ近い、 $\pm 5\text{ns}$ の ESDI 規格に適合したスキューが保証されます。

この他に考慮すべきことは、リード・クロックとリード・データのタイミング関係です。Fig. 4 に示すように、リード・クロックの立ち上がりエッジは、リード・データのリーディング・エッジからトレーリング・エッジまでの $0.31T(31\text{ns})$ 期間内に現れなければなりません。

リード・クロックとリード・データの信号が各ケーブル・ライン/レシーバを経由して送信された後、リード・クロックの立ち上がりエッジでリード・データがコントローラにストロブされます。DS8922A/23A を使用すると、これらの 2 信号のスキューを最小にすることができます。両デバイスはドライブ/レシーバをワンチップ化しているため、最適なマッチングが得られます。

上記のタイミング条件は、ドライブだけでなく ESDI コントローラにも適用されます。コントローラは基準クロックを受信し、立ち上がりエッジと立ち下がりエッジの両方で WRITE CLOCK を生成します。WRITE DATA は、WRITE CLOCK の立ち上がりエッジでストロブされ、立ち上がりエッジでドライブにストロブされます。

ドライブで WRITE DATA を受信した後、WRITE CLOCK の立ち上がりエッジは、WRITE DATA の中心に位置しなければなりません。また、送信される WRITE CLOCK と WRITE DATA は、できるだけマッチングしなければなりません。

当社の各 DS8921A/22A/23A デバイスは、厳密に規定されたパラメータ値に加え、ドライブとレシーバもワンチップ化されていますが、様々なシステムのタイミング要件に対応することができます。

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本 社 / 〒135-0042 東京都江東区木場2-17-16 TEL.(03)5639-7300 <http://www.nsjk.co.jp/>

製品に関するお問い合わせはカスタマ・レスポンス・センタのフリーダイヤルまでご連絡ください。



0120-666-116



この紙は再生紙を使用しています

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは承認することを含みません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上