

LMH0340,LMH0341



Literature Number: JAJA432

SIGNAL PATH | *designer*

Tips, tricks, and techniques from the analog signal-path experts

No. 113

特集記事..... 1-5

シンク・セパレータ.....4

クロスポイント・スイッチ 7

非圧縮の1080p60ビデオをサポートする 3Gbps SDIコネクティビティ・ソリューション

— Mark Sauerwald, SDI Applications Engineer, National Semiconductor /

Bob Feng, Spartan Applications Engineer, Xilinx

ナショナル セミコンダクターのシリアル・デジタル・インタフェース (SDI) 用 Smart SerDes は、Xilinx Spartan-3 FPGA および Xilinx のプロトコル・スタックと組み合わせることで、SD (標準品位)、HD (高品位) および 3ギガビット SDI (3G-SDI) に対応した、高性能でコスト効率の高い放送用ソリューションを提供します。

現在の高速ビデオ・システム設計者は、彼らの製品の中でデジタル IP とアナログ物理層インタフェースの両方の要件を満たすという大きな技術的課題に直面しています。デジタル・コンポーネントとアナログ・コンポーネントに対する要求はしばしば大きく異なるので、シングルチップの ASSP で両方の機能をサポートしようとする、ソリューションの品質、コスト効率のいずれかで妥協を余儀なくされます。また、実装面積やフレキシビリティを犠牲にせずに、複数の規格に対する要求に最適な IP と物理層インタフェースを備えたソリューションを探し出すのも困難です。

ナショナルと Xilinx が提供する新しいチップセットは、デジタル世界とアナログ世界の最高の技術を、1つの高集積ソリューションに統合したものです。プロトコル IP スタックなどのデジタル処理は、Spartan-3E または Spartan-3A FPGA が行います。高性能アナログ部分はナショナルの SDI 製品ファミリが担い、最小ジッタで最大の信号品質を提供します。この高度に最適化された統合ソリューションを採用することで、業務用オーディオ/ビデオ放送 (AVB) システムの開発期間を短縮し、より多くのフレキシビリティが得られ、FPGA に内蔵された IP を通じて製品の差別化を実現できます。

SDIビデオ規格

SDI [SMPTE-259M] は、放送業界で幅広く採用された規格で、1本の同軸ケーブルで非圧縮の SD ビデオ信号伝送をサポートします。定義によると、標準品位 SDI は通常 270Mbps のデータレートをサポートし、60Hz の 480i の画面フォーマット (480i60) に対応します。

HD SDI ないし HD-SDI [SMPTE-292M] はビットレートが最大 1.485Gbps に達し、720p60 および 1080i60 などの高品位フォーマットをサポートします。



非圧縮の1080p60ビデオをサポートする3Gbps SDIコネクティビティ・ソリューション

3G-SDI [SMPTE-424M]は、最高の画面解像度である1080p60の伝送を可能にするため、シリアル・デジタル・スループットをさらに最大2.97Gbpsにまで高めます。

SDI

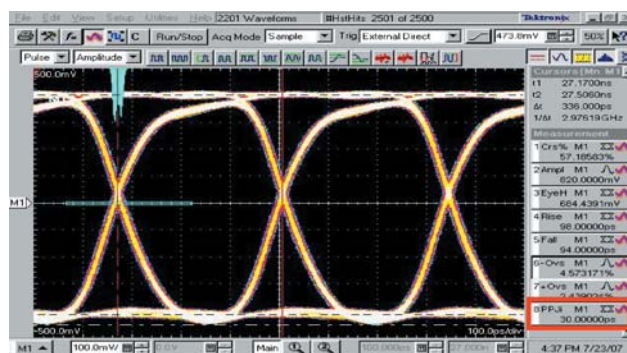
ナショナルは、SDIアプリケーションの物理層伝送とそれに関連したビデオ・クロック（タイミング）の総合的な製品ラインナップを提供しています。ナショナルのSmart SerDesは新しいSDIシリアライザ/デシリアライザ（SerDes）ファミリで、SD SMPTE 259M（270Mbps）、HD SMPTE 292M（1.485Gbps）、および新しい3Gbps規格（3G-SDI）SMPTE 424M（2.97Gbps）の各速度グレードのオプションを提供します（Table 1を参照）。

Table 1. ナショナルの Smart SerDes ファミリ

| 製品名 | 種類 | 最大データレート | サポートするデータレート | サポートする SMPTE 規格 |
|---------|-----------------|----------|-------------------------|----------------------|
| LMH0340 | シリアライザ/ドライバ | 3G | 2.97G 1.485G 270M | 424M 292M 259M |
| LMH0341 | リクロックング・デシリアライザ | 3G | 2.97G 1.485G 270M | 424M 292M 259M |
| LMH0040 | シリアライザ/ドライバ | HD | 1.485G 270M | 292M 259M |
| LMH0041 | リクロックング・デシリアライザ | HD | 1.485G 270M | 292M 259M |
| LMH0050 | シリアライザ | HD | 1.485G 270M | 292M 259M |
| LMH0051 | デシリアライザ | HD | 1.485G 270M | 292M 259M |
| LMH0070 | シリアライザ/ドライバ | SD | 270M | 259M |
| LMH0071 | リクロックング・デシリアライザ | SD | 270M | 259M |

ナショナルのLMH0340およびLMH0341は、業界最高のアナログ性能を提供します。

- 超低出力ジッタ: HDおよび3Gbpsレートで50ps (typ) (Figure 1)
- 卓越した入力ジッタ耐性: 0.6UI (min) (Figure 2)
- シリアル・クロック・リファレンスおよびデータ・リカバリ用に高精度PLLを内蔵
- LMH0340シリアライザにケーブル・ドライバを内蔵



計測器: 20GHzのサンプリング・ヘッド付き、Tektronix CSA8000サンプリング・オシロスコープ
入力信号: PRBS 2¹⁵-1 データレート: 2.97Gbps

Figure 1. LMH0340の3Gbps出力アラインメント・ジッタ: 30ps

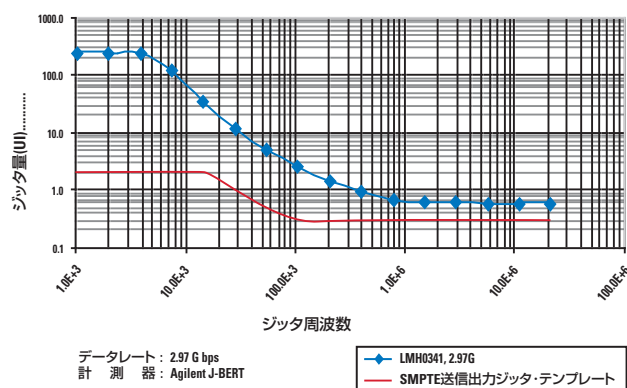


Figure 2. LMH0341の入力ジッタ許容度

- LMH0341デシリアライザにリクロックされたシリアル・ループ・スルー機能およびドライバを内蔵
- 低消費電力
- TX (LMH0340) : 420mW
- RX (LMH0341) : 515mW
- 外付けVCOやクロック・クリーニングが不要

ナショナルのSmart SerDesファミリは、先端的なアナログ性能に加え、PHY（シリアライザまたはデシリアライザ）とホストFPGA間のパラレル・バスを、これまでの20ビットのシングルエンド・インタフェースから5チャンネルのLVDS（小振幅差動信号）インタフェースに狭めます。この革新的な狭い差動バスの採用により、インタフェース上のパターン数とホストFPGAで使用されるピン数を削減することで、EMIを低減し基板レイアウトを簡素化

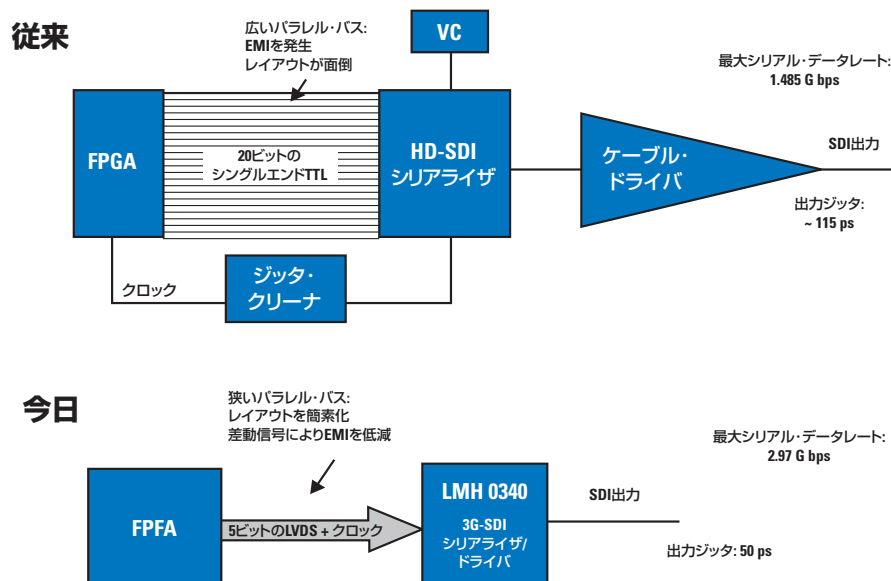


Figure 3. SDIの部品数低減

します。加えて、ナショナルのディスクリット型シリアライザ/デシリアライザは、外付けVCOやジッタを低減するPLLを必要としません。(Figure 3)。

ナショナルの新ファミリとXilinx Spartanを組み合わせたソリューションは、業務用ビデオ・アプリケーションにおいてSD、HDおよび3GbpsのデータレートをサポートするハイエンドのAVB市場で低コストのFPGAの利用を可能にします。

ビデオ・アプリケーションのためのSpartanの機能

Spartan-3EおよびSpartan-3A FPGAファミリは、高性能、高密度（ロジックおよびI/O）、大きなフレキシビリティとスケーラビリティを提供し、ビデオ・アプリケーションの多くの要求に対応でき、次のようなユニークでコスト効率の高い機能を備えています。

- 5万から160万のシステム・ゲート
- チップ間を直接通信するための動作速度666Mbps以上の、終端抵抗内蔵LVDS差動I/Oドライバ
- 実効帯域幅を600Mbps以上に拡大する動作速度300MHz以上のダブル・データ・レート（DDR）I/Oレジスタ
- 動作速度200MHz以上のFIFOおよびデータ・バッファリング用18KBデュアル・ポート・ブロックRAM

- 動作速度200MHz以上の高速デジタル信号処理専用18×18乗算器
- デジタル・クロック・マネージャ（DCM）
- クロック・デスキュー
- 周波数合成
- 高解像度の位相シフト
- 広い周波数範囲（5MHzから300 MHz以上）
- 開発段階や市場での容易な設計変更や、1つのソリューションで複数の規格に対応可能な完全プログラマブル機能
- ビデオ・アプリケーションの主要機能を迅速に組み込むためのソフトウェアとIP
- 迅速な設計開始を可能にする設計サンプルとリファレンス・ボード

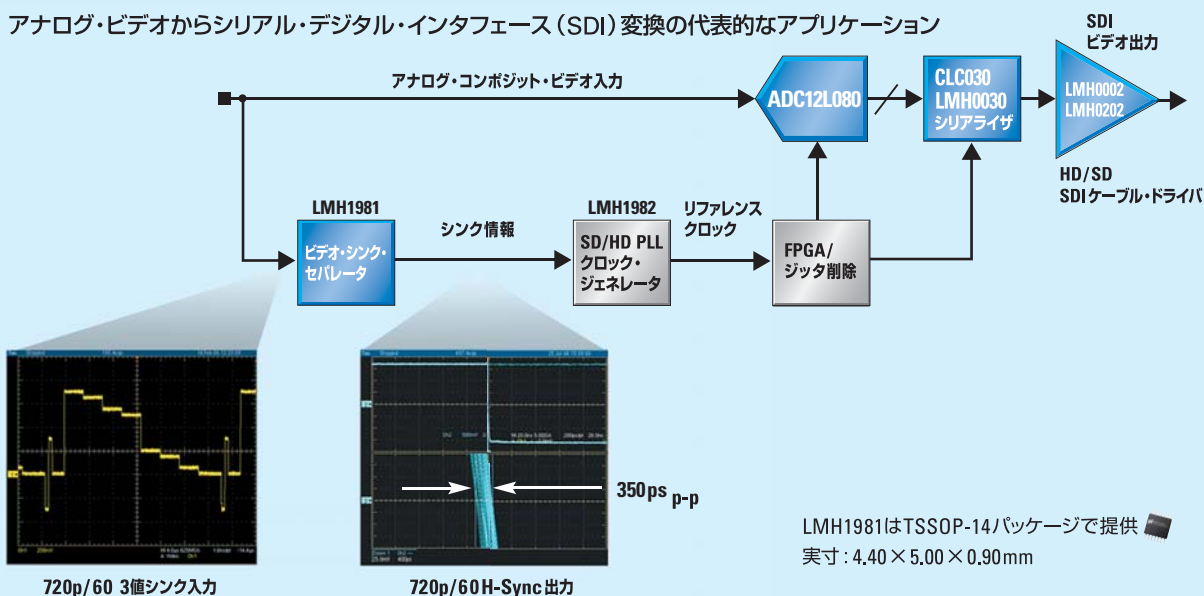
FPGAを採用することで、競合製品との差別化を図りながら業界標準への対応を実現できます。ASSPソリューションではそうした差別化は困難で、ASICで対応しようとすれば高コストが問題になります。プログラム可能なソリューションのフレキシビリティを活用すれば、製品の市場投入を迅速化するとともに、市場で設計変更を行うことで、製品寿命を伸ばすことができます。伝送方式、MPEGプロファイル、ディスプレイ・フォーマットや色補正などの多くの規格（およびバージョン）は、不確実性の要因となり、設計にフレキシビリティを持つことが要求されます。

SD/HDビデオ向け超低ジッタのシンク・セパレータ

national.com/JPN/amplifiers

LMH1981シンク・セパレータは、高精度の出力タイミング用に50%同期スライシング機能を提供します。

アナログ・ビデオからシリアル・デジタル・インタフェース (SDI) 変換の代表的なアプリケーション



LMH1981の特長

- 50%の同期スライシング機能
- 低ジッタの水平同期出力
- NTSC、PAL、SECAM、480i、480p、576i、576p、720p、1080iおよび1080pをサポート
- 0.5V_{p-p} から2V_{p-p}のビデオ信号に対応
- マイクロコントローラ(μC)によるプログラミングが不要
- 水平同期伝播遅延：60ns以下
- 3.3Vから5Vの単一電源で動作

アプリケーション

同期分離、A/Vクロック生成、ビデオ・ゲンロック、バック・ポーチ・クランプ・ジェネレータ、ビデオ・フォーマット検出回路およびアナログ/SDIコンバータ・アプリケーションに最適です。

LMH1981の出力

- 水平同期
- 垂直同期
- Odd/Evenフィールド
- バースト/バック・ポーチ・クランプ
- コンポジット同期
- ビデオ・フォーマット

製品サンプル、データシート、およびその他の情報は：

national.com/JPN/amplifiers

非圧縮の1080p60ビデオをサポートする3Gbps SDIコネクティビティ・ソリューション

ソフトSERDESとプロトコルIPスタックの相互接続

ナショナルのSmart SerDes、イコライザおよびケーブル・ドライバがSDI物理層インタフェースを担当する一方、FPGAはプロトコル IPスタックのすべてのデジタル機能をサポートする重要な役割を担っています。

- 20:5/5:20 LVDSソフト・シリアル化およびデシリアル化 (SERDES)
- SMPTE スクランブル/デスクランブル
- ビデオ・フレーム化/デフレーム化
- CRCおよびライン番号挿入
- ラスタライズ
- ANC挿入
- ビデオ規格の検出およびフライホイール

FPGA設計は事実上、「ソフトSERDES」と「ピクセル処理」の2つの周波数領域に分かれます (Table 2を参照)。ソフトSERDESに使われるクロック周波数は通常、シリアル化のビットレートのわずか半分で、DDRの手法を活用して達成できます。一方、ピクセル処理のクロック周波数は関連するビデオ伝送フォーマットによって決まり、720p60では74.25MHz、1080p60では148.5MHzです。

Table 2. FPGA 設計の周波数領域

| | ソフトSERDES | ピクセル処理 |
|--------|-----------|-----------|
| SD-SDI | 27 MHz | 27 MHz |
| HD-SDI | 148.5 MHz | 74.25 MHz |
| 3G-SDI | 297 MHz | 148.5 MHz |

タイミング閉鎖の課題は、主にソフトSERDES側で生じます。ソフトSERDESでは、すべての差動チャンネルにわたって594Mbpsを達成するには297MHzの動作が必要だからです。Xilinx Spartanアプリケーション・チームは、2007年5月からこのソフトSERDESリファレンス・デザインのベータ版を提供しています。以来、Xilinxとナショナルは広範囲に及ぶテストを行ってきました。3種のデータレートはすべて、Xilinxが開発した一連のBERTテストに合格しました。Figure 4は基本的なSERDES構造です。

XilinxにはVirtex FPGAファミリでSDIインタフェースをサポートしてきた長年の実績があります。「XAPP514 - 放送用オーディオ/ビデオ コネクティビティ ソリューション」は、SDI、HD-SDI、DVB-ASIおよびSDTV/HDTV

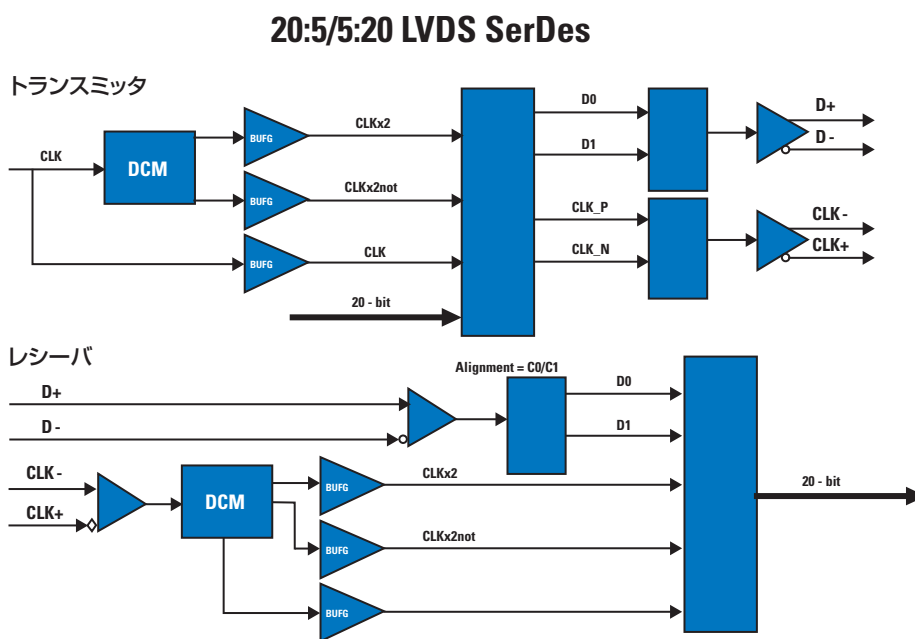


Figure 4. Spartan-3E FPGAの基本的なソフトSERDES構造

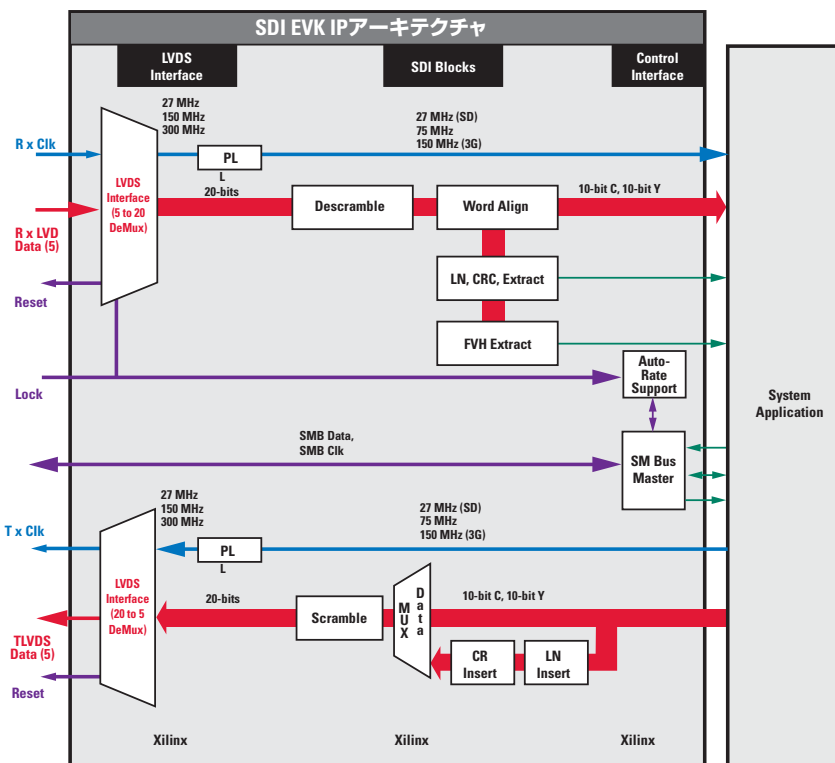


Figure 5. XAPP514から移植されたリファレンス・ブロック

テスト・パターン生成、さらにはエンベデッド・オーディオなどを含むプロトコル・スタックのすべてについて詳しく解説したビデオ・コネクティビティ IP/リファレンス・デザイン・ブックです。Xilinxとナショナルは、こうした極めて高度なリファレンス・デザインのSpartan-3E/Spartan-3A FPGAへの移植を積極的に推進しました。Figure 5は内部評価ボードに基づくデモンストレーションに使用した、移植されたリファレンス・ブロックのリストです。

ターゲット・アプリケーション

Xilinxの低コストのSpartan-3世代FPGAは、さまざまな民生用および業務用ビデオ・アプリケーションで実績を積み重ねてきました。デジタル・ロジックとしてのSpartan FPGAとアナログ・インタフェースとしてのナショナルのSmart SerDesの組み合わせは、業務用ビデオ、放送、デジタル・シネマにおけるハイエンド・アプリケーションで新たな可能性を切り開きます。適用される製品には、高品位ビデオ・カメラ、デジタル・ビデオ・レコー

ダ、ビデオ編集機、ディスプレイ・モニタなどがあります。

まとめ

Xilinx Spartan-3E/Spartan-3A FPGAをナショナルの実績あるSD/HD/3G-SDI Smart SerDesおよびXAPP514プロトコルIPと組み合わせたチップセットは、増大の一途をたどる放送用ビデオ・アプリケーションのデータ・スループット要件に対応し、コスト効率の高いソリューションを提供します。現在すでに総合的なハードウェア・ソリューションが利用可能で、2008年第1四半期からは、総合的なSDI評価キットがXilinxの販売代理店Avnetを通じて提供されます。

次のステップ

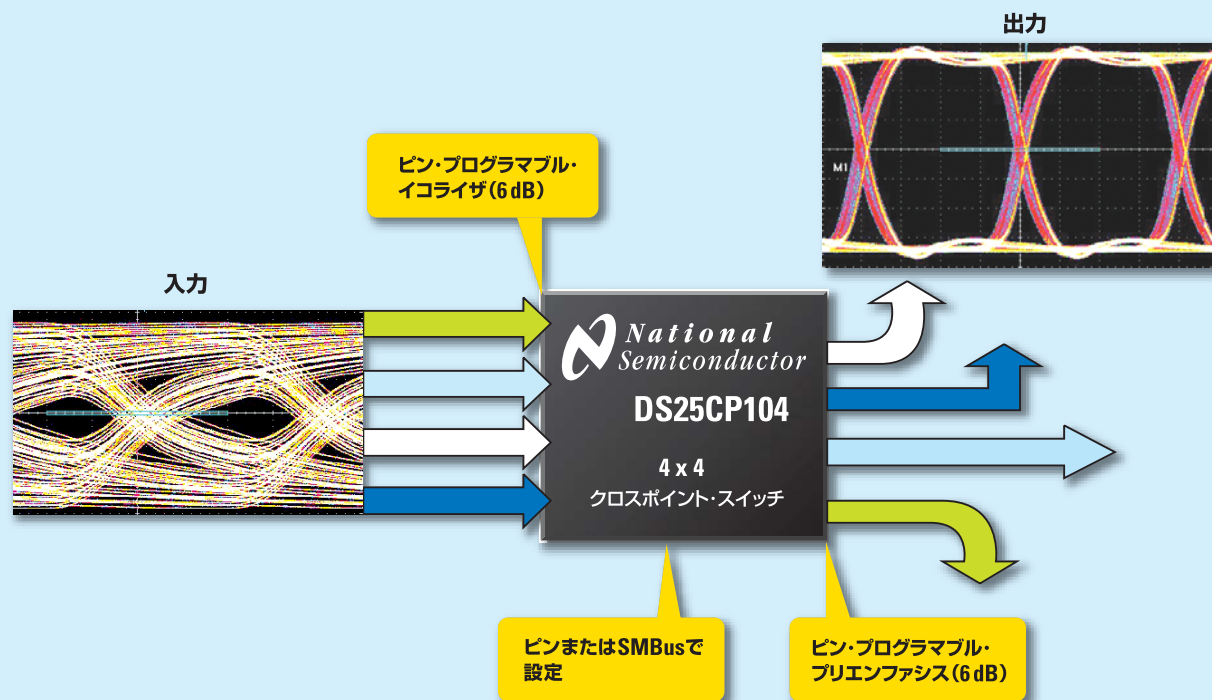
- SDIリソースの詳細は、www.national.com/JPN/sdiをご覧ください。
- 「XAPP514-放送業界向けオーディオ/ビデオ コネクティビティ・ソリューション」をダウンロード。■

限りなく低いジッタと低消費電力を両立

PowerWise®ブランドのLVDS クロスポイント・スイッチ

national.com/JPN/lvds

エネルギー効率に優れたイコライザ付き 3.125Gbps 4×4 クロスポイント・スイッチ : DS25CP104



DS25CP104の特長

- 最大データ転送レート: 3.125Gbps
- ジッタ特性: 10ps (代表値)
- チャンネルあたり消費電流: 37mA (代表値)
- ケーブルやバックプレーン上の伝送損失を補償するピン・プログラマブル・イコライザ (6dB)
- ケーブル上の信号ドライブを向上させるピン・プログラマブル・プリエンファシス (6dB)
- 外付けピンまたはSMBusを使い設定可能なクロスポイント
- LLP-40パッケージ

| LVDS クロスポイント・スイッチ | | | | |
|-------------------|-------|------------|------------------------|--------|
| 製品名 | 機能 | 最大データレート | 特長 | 消費電力 |
| DS10CP152 | 2 x 2 | 3.125 Gbps | プリエンファシス、8KV ESD、イコライザ | 211 mW |
| DS25CP104 | 4 x 4 | 3.125 Gbps | プリエンファシス、SM Bus、イコライザ | 495 mW |

アプリケーション

通信用スイッチ、ルータ、マルチプレクサ(MUX)やビデオ・ルータ/スイッチおよび自動試験装置(ATE)に最適です。

PowerWiseブランド製品の製品サンプル、データシート、およびその他の情報は:

national.com/JPN/lvds

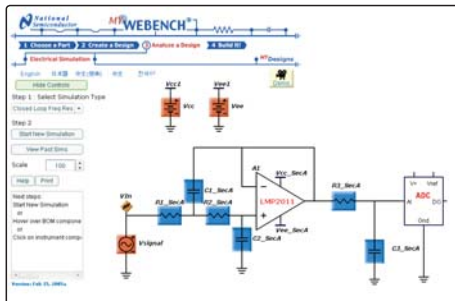
設計支援ツール

WEBENCH® Signal-Path Designer 回路設計ツール

ナショナルは、簡単な操作で回路設計を加速するSignal-Path DesignerをWEBENCHプラットフォーム上で提供しています。

機能

- アンチ・エイリアシング・フィルタの合成
- アンプの選択、A/Dコンバータとの最適な組み合わせを選定
- SNR、SDFR、電源電圧にもとづくトレードオフ
- SPICEを使用した実際の動作環境でのシミュレーション



national.com/JPN/webench

WaveVision 4.1評価ボード

A/Dコンバータのテストと評価には、使いやすいナショナルのWaveVision 4.1評価ボードを。各評価ボードはUSBインタフェースを備え、ソフトウェアが同梱されています。

特長と利点

- プラグ・アンド・プレイなADC評価ボード
- パソコンと接続するUSB2.0インタフェース
- パソコン上で動作するデータ・キャプチャ機能
- データ・キャプチャと評価が容易
- 高調波とSFDR周波数を表示
- 波形確認が容易
- FFTグラフの生成と表示
- FFTと合わせてダイナミック性能パラメータを表示
- ヒストグラムの生成と表示



ナショナルの
シグナルパス製品サイト：
signalpath.national.com/jpn

お問い合わせ：
jpn.feedback@nsc.com

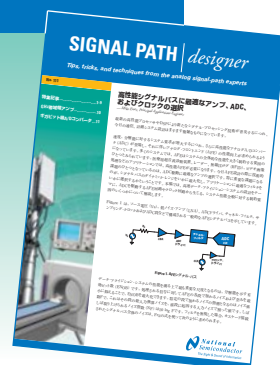
どの号もお見逃しなく！

Signal Path Designerのバックナンバーはナショナルのサイトでご覧いただけます。

signalpath.national.com/jpndesigner

Power Designerもぜひお読みください。オンラインで提供しています。

power.national.com/jpndesigner



ナショナル セミコンダクター ジャパン株式会社
〒135-0042 東京都江東区木場2-17-16
TEL 03-5639-7300 (大代表) www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上