

100Vハーフブリッジ・ゲート・ドライバ、 プログラマブル・デッド・タイム付き

特長

- ハイサイドとローサイド両方のNチャンネルMOSFETを駆動
- ピーク出力シンク電流：1.8A
- ピーク出力ソース電流：1.2A
- ブートストラップ電源電圧範囲：最大118V DC
- TTL互換の単一入力
- ターンオン遅延時間（デッド・タイム）をプログラミング可能
- イネーブル入力ピン
- 高速のターンオフ伝搬遅延（標準32ns）
- 15nsの立ち上がり時間と10nsの立ち下がり時間で1000pFを駆動
- 電源レールの低電圧誤動作防止
- 低消費電力

アプリケーション

- ソリッド・ステート・モーター・ドライバ
- ハーフ/フルブリッジのパワー・コンバータ
- 2スイッチのフォワード・パワー・コンバータ

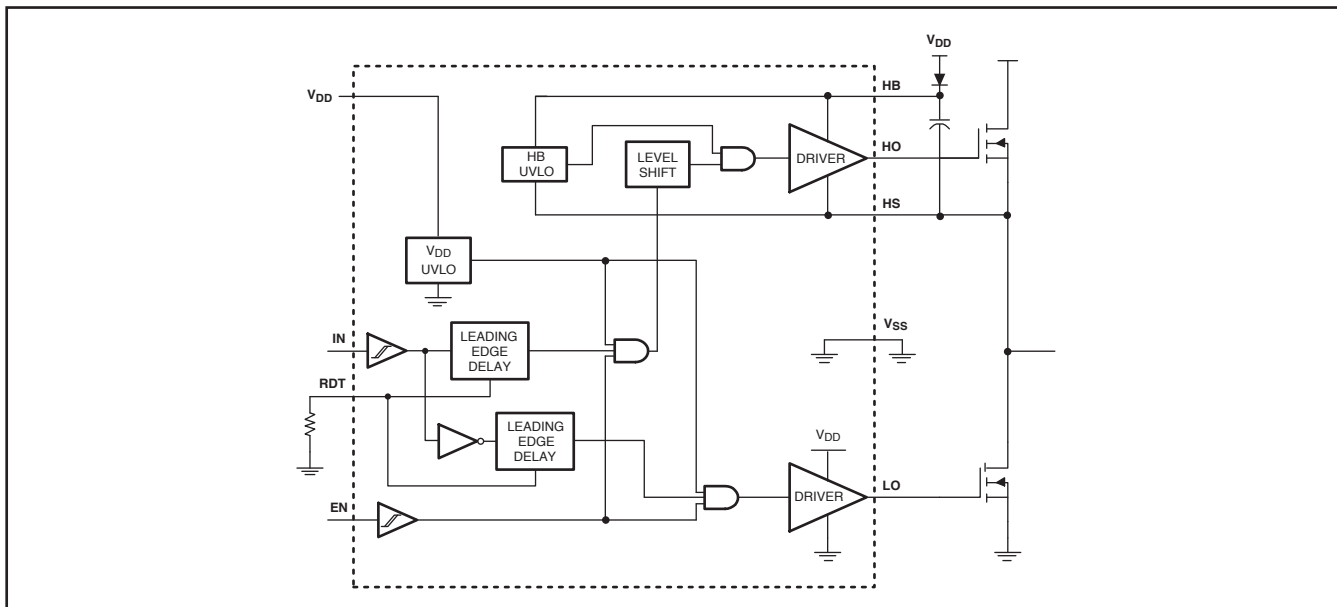
パッケージ

- WSON-10 (4mm × 4mm)
- VSSOP-10

概要

LM5106は、同期降圧型またはハーフブリッジの構成においてハイサイドとローサイド両方のNチャンネルMOSFETを駆動するよう設計された、高電圧ゲート・ドライバです。フローティング・ハイサイド・ドライバは、最大100Vのレール電圧で

ブロック概略図



すべての商標はそれぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

動作できます。単一の制御入力はTTL信号レベルと互換性があり、1個の外付け抵抗を使用することで、厳密にマッチングされたターンオン遅延回路を通してスイッチング遷移時のデッド・タイムをプログラミングできます。堅牢なレベル・シフト技術により、消費電力を抑えながら高速で動作し、クリーンな出力遷移を実現します。低電圧誤動作防止機能を備え、ローサイドまたはブートストラップされたハイサイド電源電圧が動作スレッシュホールドを下回るときには、ゲート・ドライバがディスエーブルになります。LM5106は、VSSOP-10、または熱特性が強化された10ピンWSOPプラスチック・パッケージで供給されます。



静電気放電対策

これらのデバイスは、限定的なESD（静電破壊）保護機能を内蔵しています。保存時または取り扱い時は、MOSゲートに対する静電破壊を防止するために、リード線同士をショートさせておくか、デバイスを導電フォームに入れる必要があります。

接続図

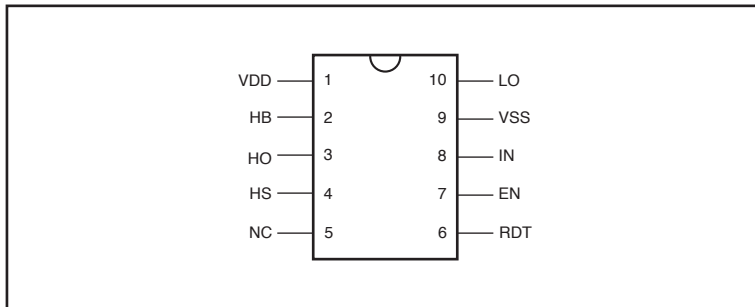


図 1. 10リードVSSOPまたはWSOP DGSまたはDPR0010Aパッケージを参照

ピンの説明

ピン番号	名称	説明	アプリケーション情報
1	VDD	正ゲート駆動電源	低ESR/ESLのコンデンサをICにできる限り近づけて配置することで、VDDをVSSにデカップリングします。
2	HD	ハイサイド・ゲート・ドライバ用ブートストラップ・レール	ブートストラップ・コンデンサの正端子をHBピンに接続し、負端子をHSに接続します。ブートストラップ・コンデンサは、ICにできる限り近づけて配置します。
3	HO	ハイサイド・ゲート・ドライバ出力	短い低インダクタンスのパスを通してハイサイドN-MOSデバイスのゲートに接続します。
4	HS	ハイサイドMOSFETソース接続	ブートストラップ・コンデンサの負端子、およびハイサイドN-MOSデバイスのソースに接続します。
5	NC	接続なし	
6	RDT	デッド・タイム・プログラミング・ピン	RDTとVSSの間に抵抗を接続することで、ハイサイドとローサイド両方のMOSFETのターンオン遅延時間をプログラミングします。プリント基板上の隣接するパターンからのノイズ結合を最小限に抑えるため、この抵抗はICにできる限り近づけて配置する必要があります。
7	EN	ドライバのディスエーブル/イネーブル用ロジック入力	ヒステリシス付きのTTL互換スレッシュホールド。ENがLowのとき、LOとHOはLowに保持されます。
8	IN	ゲート・ドライバ用ロジック入力	ヒステリシス付きのTTL互換スレッシュホールド。INがHighのとき、ハイサイドMOSFETがオン、ローサイドMOSFETがオフになります。
9	VSS	グラウンド・リターン	すべての信号がこのグラウンドを基準とします。
10	LO	ローサイド・ゲート・ドライバ出力	短い低インダクタンスのパスを通してローサイドN-MOSデバイスのゲートに接続します。
該当なし	EP	露出したパッド	露出したパッドには電氣的接点はありません。熱抵抗を低減するために、システムのグラウンド・プレーンに接続してください。

(SNVS424C)

ご注意

Texas Instruments Incorporated 及びその関連会社 (以下総称して TI といいます) は、最新の JESD46 に従いその半導体製品及びサービスを修正し、改善、改良、その他の変更をし、又は最新の JESD48 に従い製品の製造中止またはサービスの提供を中止する権利を留保します。お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての半導体製品は、ご注文の受諾の際に提示される TI の標準販売契約約款に従って販売されます。

TI は、その製品が、半導体製品に関する TI の標準販売契約約款に記載された保証条件に従い、販売時の仕様に対応した性能を有していることを保証します。検査及びその他の品質管理技法は、TI が当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、適用される法令によってそれ等の実行が義務づけられている場合を除き、必ずしも行なわれておりません。

TI は、製品のアプリケーションに関する支援又はお客様の製品の設計について責任を負うことはありません。TI 製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI 製部品を使用したお客様の製品及びアプリケーションに関連する危険を最小のものとするため、適切な設計上及び操作上の安全対策は、お客様にてお取り下さい。

TI は、TI の製品又はサービスが使用されている組み合わせ、機械装置、又は方法に関連している TI の特許権、著作権、回路配置利用権、その他の TI の知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TI が第三者の製品もしくはサービスについて情報を提供することは、TI が当該製品又はサービスを使用することについてライセンスを与えるとか、保証又は是認するということを含みません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない、又は TI の特許その他の知的財産権に基づき TI からライセンスを得て頂かなければならない場合もあります。

TI のデータ・ブック又はデータ・シートの中にある情報の重要な部分の複製は、その情報に一切の変更を加えること無く、且つその情報と関連する全ての保証、条件、制限及び通知と共になされる限りにおいてのみ許されるものとします。TI は、変更が加えられて文書化されたものについては一切責任を負いません。第三者の情報については、追加的な制約に服する可能性があります。

TI の製品又はサービスについて TI が提示したパラメーターと異なる、又は、それを超えてなされた説明で当該 TI 製品又はサービスを再販売することは、関連する TI 製品又はサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不公正で誤認を生じさせる行為です。TI は、そのような説明については何の義務も責任も負いません。

TI からのアプリケーションに関する情報提供又は支援の一切に拘わらず、お客様は、ご自身の製品及びご自身のアプリケーションにおける TI 製品の使用に関する法的責任、規制、及び安全に関する要求事項の全てにつき、これをご自身で遵守する責任があることを認め、且つそのことに同意します。お客様は、想定される不具合がもたらす危険な結果に対する安全対策を立案し実行し、不具合及びその帰結を監視し、害を及ぼす可能性のある不具合の可能性を低減し、及び、適切な治療措置を講じるために必要な専門的知識の一切を自ら有することを表明し、保証します。お客様は、TI 製品を安全でないことが致命的となるアプリケーションに使用したことから生じる損害の一切につき、TI 及びその代表者にその全額の補償をするものとします。

TI 製品につき、安全に関連するアプリケーションを促進するために特に宣伝される場合があります。そのような製品については、TI が目的とするところは、適用される機能上の安全標準及び要求事項を満たしたお客様の最終製品につき、お客様が設計及び製造ができるようお手伝いすることにあります。それにも拘わらず、当該 TI 製品については、前のパラグラフ記載の条件の適用を受けるものとします。

FDA クラス III (又は同様に安全でないことが致命的となるような医療機器) への TI 製品の使用は、TI とお客様双方の権限ある役員の間で、そのような使用を行う際について規定した特殊な契約書を締結した場合を除き、一切認められていません。

TI が軍需対応グレード品又は「強化プラスチック」製品として特に指定した製品のみが軍事用又は宇宙航空用アプリケーション、若しくは、軍事的環境又は航空宇宙環境にて使用されるように設計され、かつ使用されることを意図しています。お客様は、TI がそのように指定していない製品を軍事用又は航空宇宙用に使う場合は全てご自身の危険負担において行うこと、及び、そのような使用に関して必要とされるすべての法的要求事項及び規制上の要求事項につきご自身のみの責任により満足させることを認め、且つ同意します。

TI には、主に自動車用に使われることを目的として、ISO/TS 16949 の要求事項を満たしているとして特別に指定した製品があります。当該指定を受けていない製品については、自動車用に使われるようには設計されてもいませんし、使用されることを意図しておりません。従いまして、前記指定品以外の TI 製品が当該要求事項を満たしていなかったことについては、TI はいかなる責任も負いません。

Copyright © 2014, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位 (外装から取り出された内装及び個装) 又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で (導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

- 直射日光が当たる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品 (外装、内装、個装) 及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限 260℃ 以上の高温状態に、10 秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質 (硫黄、塩素等ハロゲン) のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上