

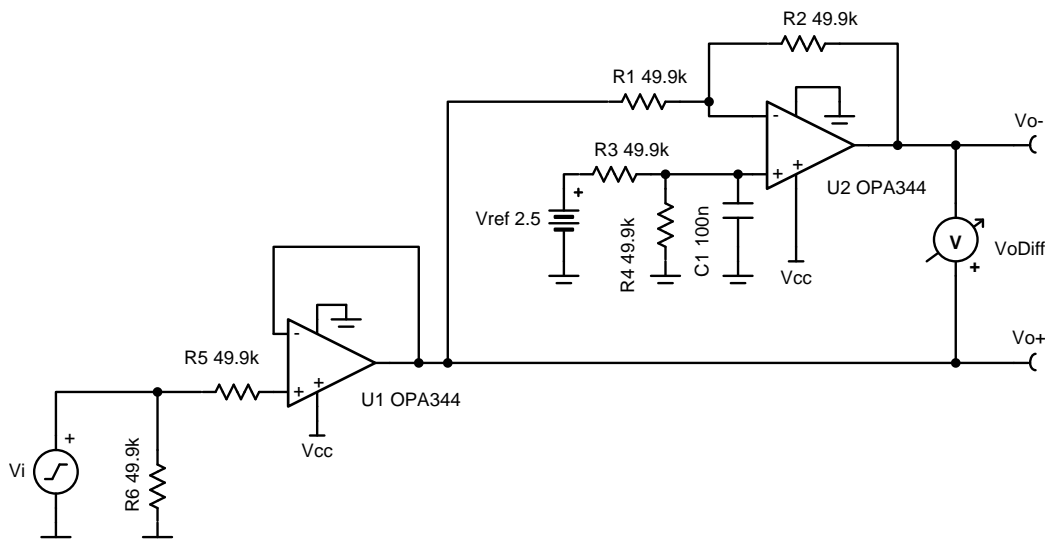
シングル・エンド入力から差動出力への回路

設計目標

入力		出力		電源		
V_{iMin}	V_{iMax}	$V_{oDiffMin}$	$V_{oDiffMax}$	V_{cc}	V_{ee}	V_{ref}
0.1V	2.4V	-2.3V	2.3V	2.7V	0V	2.5V

設計の説明

この回路は、単一の2.7V電源上で、0.1V～2.4Vのシングルエンド入力を、 $\pm 2.3V$ の差動出力に変換します。入力および出力の範囲は、オペアンプの入力同相範囲と、出力スイングの制限が満たされている限り、必要に応じてスケールリングできます。



デザイン・ノート

1. レール・ツー・レールの入力および出力を持つオペアンプにより、回路の入力および出力範囲が最大化されます。
2. V_{os} およびオフセット・ドリフト係数の低いオペアンプを使用すると、DC誤差が減少します。
3. ゲイン誤差を最小化するため、公差の小さい抵抗を使用してください。
4. リニア出力スイングに基づいて出力範囲を設定します(A_{ol} の仕様を参照)。
5. 安定性のため、帰還抵抗を低く抑えるか、 R_2 と並列にコンデンサを追加してください。

設計手順

1. V_i 信号をバッファし、 V_{o+} を生成します。

$$V_{o+} = V_i$$

2. 差動アンプを使用して V_{o+} を反転およびレベル・シフトし、 V_{o-} を生成します。

$$V_{o-} = (V_{ref} - V_{o+}) \times \left(\frac{R_2}{R_1}\right)$$

3. 抵抗のノイズが、アンプの広帯域ノイズよりも小さくなるよう、抵抗を選択します。

$$E_{nv} = 30 \frac{nV}{\sqrt{Hz}} \text{ (Voltage noise from op amp)}$$

$$\text{If } R_1 = R_2 = R_3 = R_4 = 49.9k\Omega \text{ then}$$

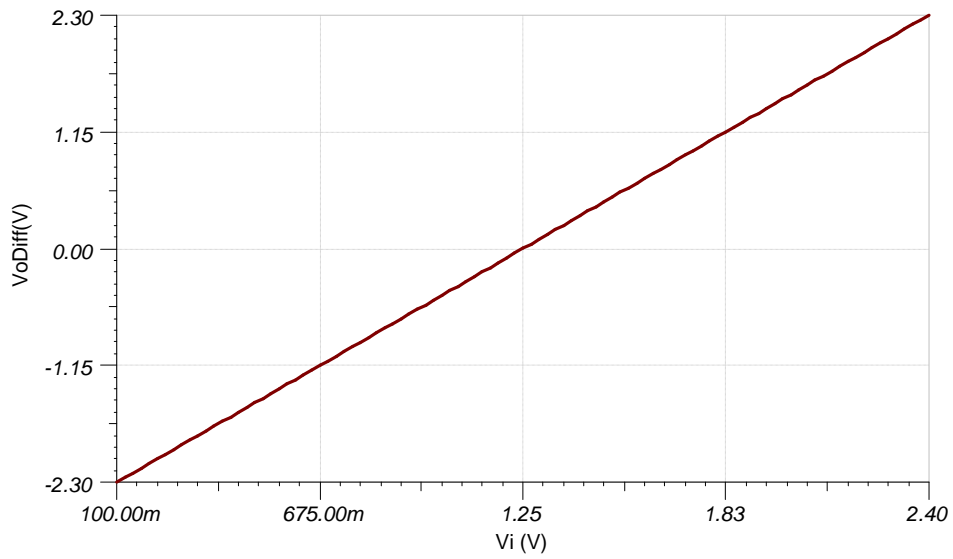
$$E_{nr} = \sqrt{\left(\sqrt{4 \times kB \times T \times (R_1 || R_2)}\right)^2 + \left(\sqrt{4 \times kB \times T \times (R_3 || R_4)}\right)^2} = 28.7 \frac{nV}{\sqrt{Hz}} (< E_{nv})$$

4. アンプの入力を保護し、入力フローティングを防止するための抵抗を選択します。部品表(BOM)を簡素化するため、 $R_5 = R_6$ となるよう選択します。

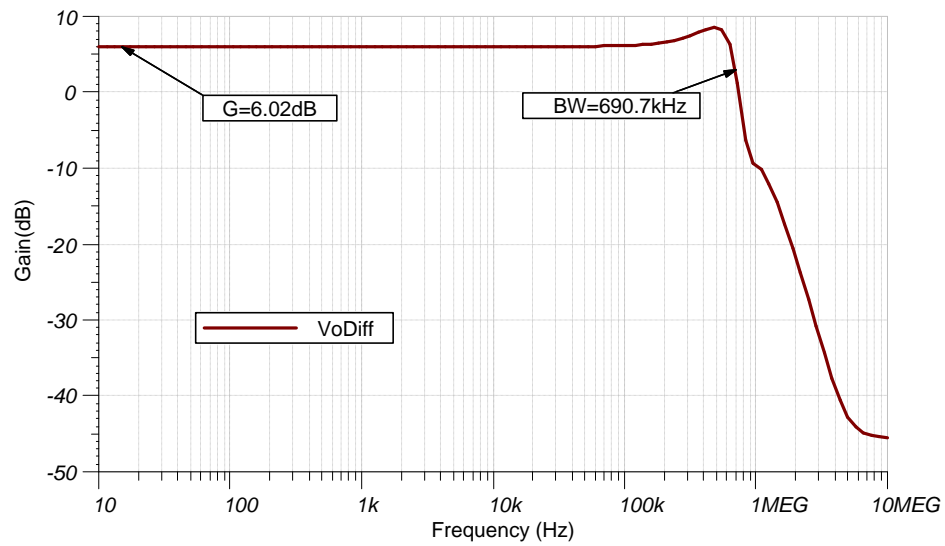
$$R_5 = R_6 = 49.9k\Omega$$

設計シミュレーション

DCシミュレーション結果



ACシミュレーション結果



設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

回路 SPICE シミュレーション・ファイル [SBOC510](#) を参照してください。

TIPD131 (www.tij.co.jp/tool/jp/tipd131) を参照してください。

設計に使用されるオペアンプ

OPA344	
V_{ss}	1.8V~5.5V
V_{inCM}	レール・ツー・レール
V_{out}	レール・ツー・レール
V_{os}	0.2mV
I_q	150 μ A
I_b	0.2pA
UGBW	1MHz
SR	0.8V/ μ s
チャンネル数	1, 2, 4
www.ti.com/product/opa344	

設計の代替オペアンプ

OPA335	
V_{ss}	2.7V~5.5V
V_{inCM}	$V_{ee}-0.1V \sim V_{cc}-1.5V$
V_{out}	レール・ツー・レール
V_{os}	1 μ V
I_q	285 μ A/Ch
I_b	70pA
UGBW	2MHz
SR	1.6V/ μ s
チャンネル数	1, 2
www.ti.com/product/opa335	

改訂履歴

改訂内容	日付	変更
A	2019年2月	タイトルのサイズを小さくし、タイトルのロールを「アンプ」に変更。 回路クックブックのランディング・ページと SPICE シミュレーション・ファイルへのリンクを追加。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated