

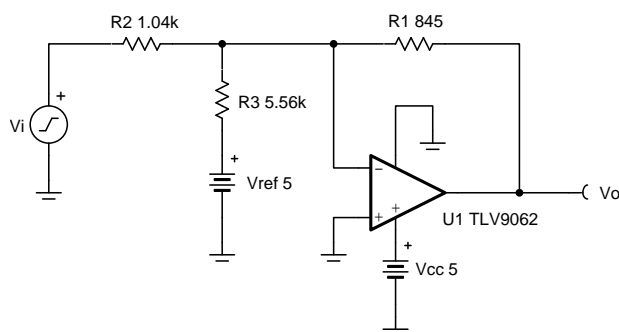
## 反転型の正の基準電圧回路を搭載した 反転オペアンプ

### 設計目標

入力		出力		電源		
$V_{iMin}$	$V_{iMax}$	$V_{oMin}$	$V_{oMax}$	$V_{cc}$	$V_{ee}$	$V_{ref}$
-5V	-1V	0.05V	3.3V	5V	0V	5V

### 設計の説明

この設計は、反転型の正の基準電圧を搭載した反転アンプを使用し、-5V～-1Vの入力信号を、3.3V～0.05Vの出力電圧に変換します。この回路を使用して、センサからの負の出力電圧を、使用可能なADC入力電圧範囲に変換できます。



### デザイン・ノート

1. オペアンプは線形出力動作領域で使用します。通常は、 $A_{OL}$  のテスト条件の下に記載されています。
2. 同相範囲は、グラウンドまたはそれより下まで届いている必要があります。
3.  $V_{ref}$  出力は低インピーダンスの必要があります。
4. 回路の入力インピーダンスは、 $R_2$  と同じです。
5. 帰還には値の低い抵抗を選択します。100kΩ未満の抵抗を使用することをお勧めします。値の大きい抵抗を使用すると、アンプの位相マージンが劣化し、回路に追加のノイズが発生することがあります。
6. 回路のカットオフ周波数は、アンプのゲイン帯域幅積(GBP)に依存します。 $R_1$  と並列にコンデンサを追加すると、追加のフィルタリングを実現できます。また、 $R_1$  と並列にコンデンサを追加することで、値の大きい抵抗を使用したときの回路の安定性も向上します。

**設計手順**

$$V_o = -V_i \times \left(\frac{R_1}{R_2}\right) - V_{\text{ref}} \times \left(\frac{R_1}{R_3}\right)$$

1. 入力信号のゲインを計算します。

$$G_{\text{input}} = \frac{V_{o,\text{max}} - V_{o,\text{min}}}{V_{i,\text{max}} - V_{i,\text{min}}} = \frac{3.3\text{V} - 0.05\text{V}}{-1\text{V} - (-5\text{V})} = 0.8125 \frac{\text{V}}{\text{V}}$$

2.  $R_1$ と $R_2$ を計算します。

Choose  $R_1 = 845\Omega$

$$R_2 = \frac{R_1}{G_{\text{input}}} = \frac{R_1}{0.8125 \frac{\text{V}}{\text{V}}} = 1.04 \text{ k}\Omega$$

3. 出力のオフセットに必要な基準電圧のゲインを計算します。

$$G_{\text{ref}} = \frac{R_1}{R_3} \quad ( ) \quad ( )$$

$$-V_{i,\text{min}} \times \frac{R_1}{R_2} - V_{\text{ref}} \times \frac{R_1}{R_3} = V_{o,\text{min}}$$

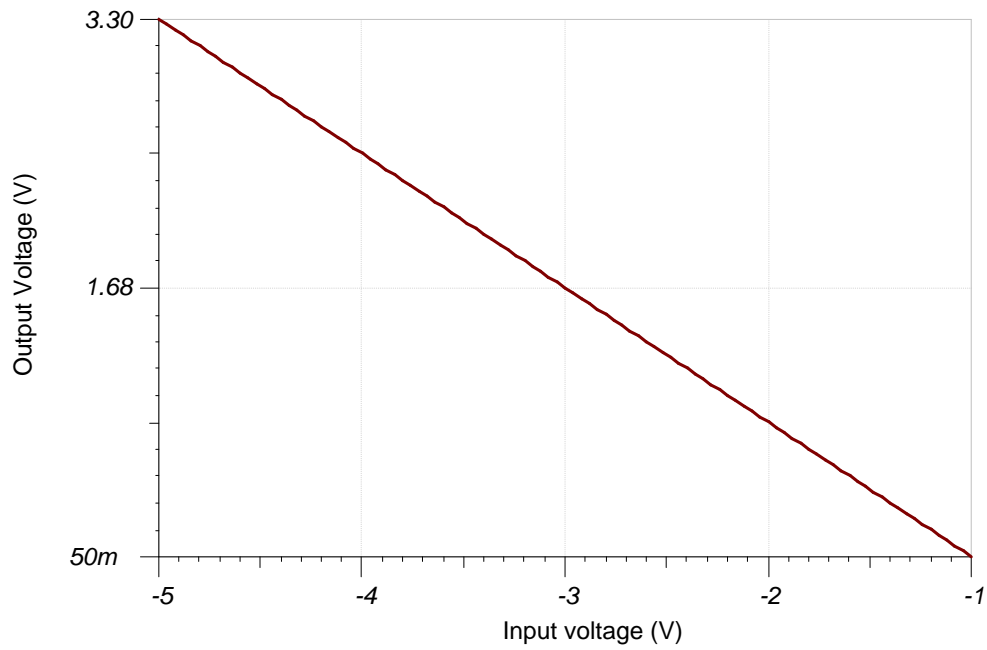
$$\frac{R_1}{R_3} = \frac{V_{o,\text{min}} + V_{i,\text{min}} \times \frac{R_1}{R_2}}{-V_{\text{ref}}} = \frac{0.05\text{V} + (-1\text{V}) \times \frac{845\Omega}{1.04\text{k}\Omega}}{-5} = 0.1525 \frac{\text{V}}{\text{V}}$$

4.  $R_3$ を計算します。

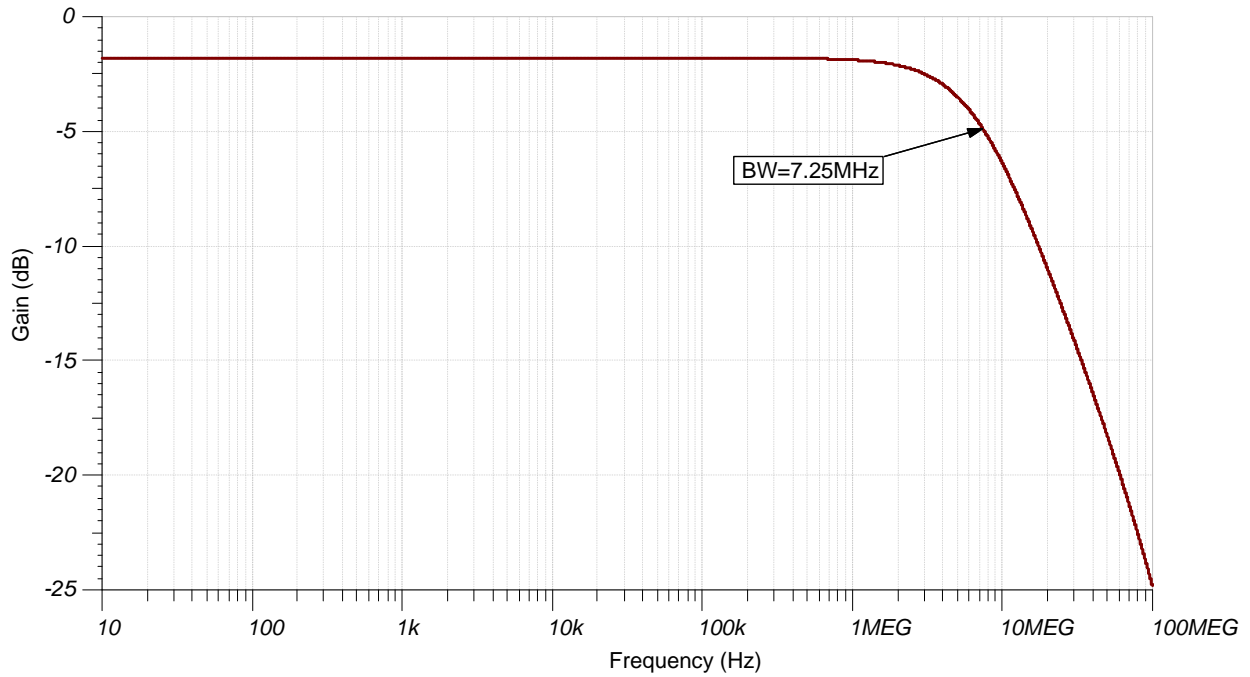
$$R_3 = \frac{R_1}{G_{\text{ref}}} = \frac{845\Omega}{0.1525 \frac{\text{V}}{\text{V}}} = 5.54 \text{ k}\Omega \approx 5.56 \text{ k}\Omega$$

設計シミュレーション

DCシミュレーション結果



ACシミュレーション結果



## 設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

回路 SPICE シミュレーション・ファイル [SBOC511](#) を参照してください。

『[30秒でできるゲインとオフセットの設計](#)』を参照してください。

## 設計に使用されるオペアンプ

TLV9062	
$V_{ss}$	1.8V~5.5V
$V_{inCM}$	レール・ツー・レール
$V_{out}$	レール・ツー・レール
$V_{os}$	0.3mV
$I_q$	538 $\mu$ A
$I_b$	0.5pA
UGBW	10MHz
SR	6.5V/ $\mu$ s
チャンネル数	1, 2, 4
<a href="http://www.ti.com/product/tlv9062">www.ti.com/product/tlv9062</a>	

## 設計の代替オペアンプ

OPA197	
$V_{ss}$	4.5V~36V
$V_{inCM}$	レール・ツー・レール
$V_{out}$	レール・ツー・レール
$V_{os}$	25 $\mu$ V
$I_q$	1mA
$I_b$	5pA
UGBW	10MHz
SR	20V/ $\mu$ s
チャンネル数	1, 2, 4
<a href="http://www.ti.com/product/opa197">www.ti.com/product/opa197</a>	

## 改訂履歴

改訂内容	日付	変更
A	2019年2月	タイトルのサイズを小さくし、タイトルのロールを「アンプ」に変更。 回路クックブックのランディング・ページと SPICE シミュレーション・ファイルへのリンクを追加。

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社  
Copyright © 2021, Texas Instruments Incorporated