

Analog Engineer's Circuit

積分回路



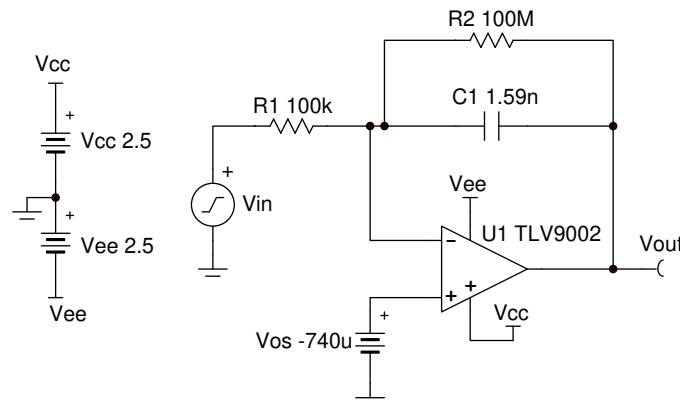
Pete Semig

設計目標

入力			出力		電源	
f_{Min}	$f_{0\text{dB}}$	f_{Max}	V_{oMin}	V_{oMax}	V_{cc}	V_{ee}
100 Hz	1 kHz	100 kHz	-2.45V	2.45V	2.5V	-2.5V

設計の説明

この積分回路は入力信号を、回路の時定数とアンプの帯域幅に基づいた周波数範囲にわたって積分して出力します。入力信号は反転入力に印加されるため、出力は入力信号の極性に対して反転されます。理想的な積分回路は、入力オフセット電圧の極性に応じて、電源レールへと飽和します。安定した DC 動作ポイントを提供するには、帰還抵抗 R_2 を追加する必要があります。この帰還抵抗により、積分機能が実行される周波数範囲の下限が決まります。この回路は、DC 帰還パスを提供する、より大きな帰還/サーボループの一部として最も一般的に使用され、帰還抵抗を不要にします。



Copyright © 2018, Texas Instruments Incorporated

デザインノート

1. 実用的な範囲で、できるだけ大きな値の帰還抵抗を使用します。
2. 入力バイアス電流からの誤差を最小化するよう、**CMOS** オペアンプを選択します。
3. アンプのゲイン帯域幅積(**GBP**)は、積分機能の周波数範囲の上限を設定します。積分機能の有効性は一般に、アンプの帯域幅から約 1 桁離れた周波数から低下し始めます。
4. 入力オフセット電圧をキャンセルするため、オペアンプの非反転入力に可変の基準電圧を接続する必要があります。そうしないと、大きな DC ノイズ ゲインによって回路が飽和します。オペアンプのオフセット電圧が非常に低い場合には、必要ありません。

設計手順

理想的な回路の伝達関数を次に示します。

$$V_{\text{out}} = -\frac{1}{R_1 \times C_1} \int_0^t V_{\text{in}}(t) dt$$

1. R_1 を標準値に設定します。

$$R_1 = 100\text{k}\Omega$$

2. ユニティゲイン積分周波数を設定するための C_1 を計算します。

$$C_1 = \frac{1}{2 \times \pi \times R_1 \times f_{0\text{dB}}} = \frac{1}{2 \times \pi \times 100\text{k}\Omega \times 1 \text{ kHz}} = 1.59\text{nF}$$

3. 低域カットオフ周波数が、最低動作周波数より 1桁小さい値に設定されるよう、 R_2 を計算します。

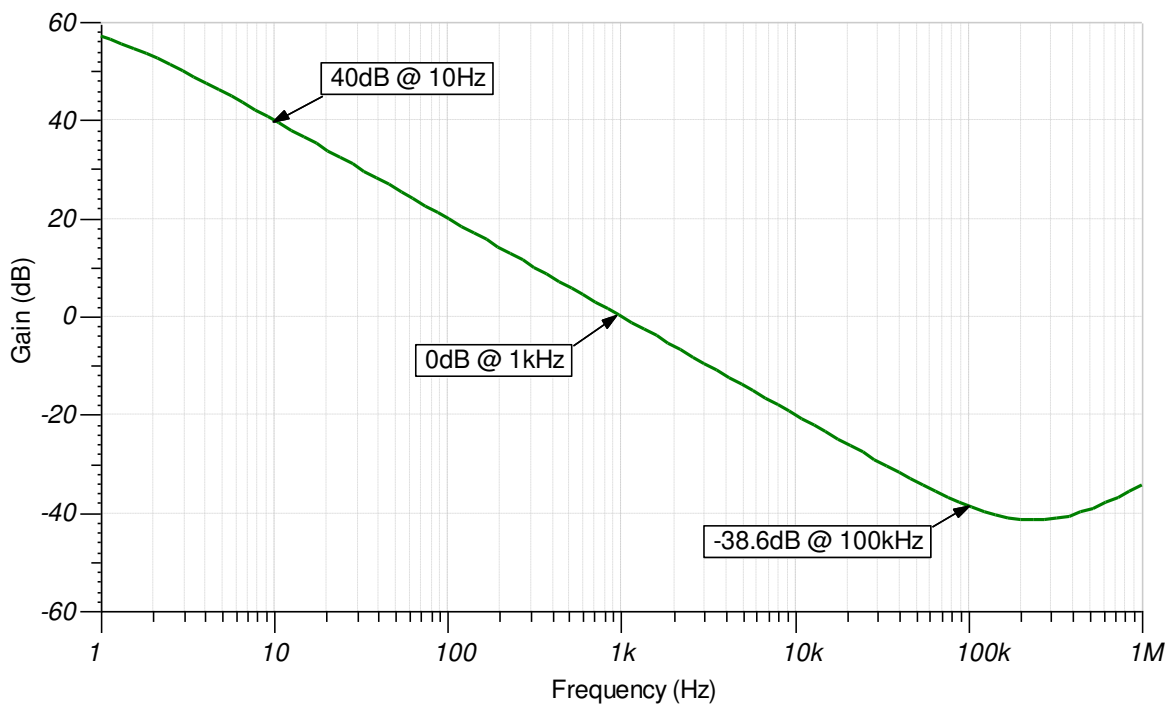
$$R_2 \geq \frac{10}{2 \times \pi \times C_1 \times f_{\text{Min}}} \geq \frac{10}{2 \times \pi \times 1.59\text{nF} \times 10\text{Hz}} \geq 100\text{M}\Omega$$

4. 目的の最大動作周波数と比べて、最低 10 倍のゲイン帯域幅を持つアンプを選択します。

$$\text{GBP} \geq 10 \times f_{\text{Max}} \geq 10 \times 100\text{kHz} \geq 1 \text{ MHz}$$

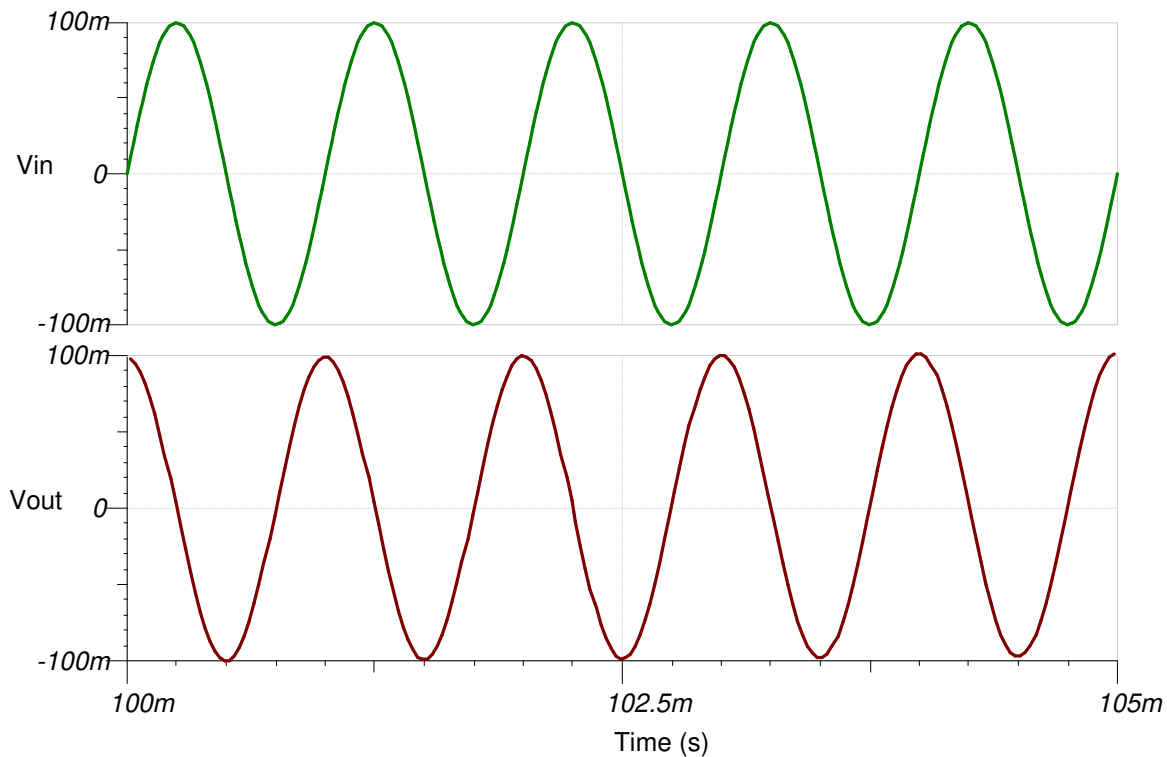
設計シミュレーション

AC シミュレーション結果

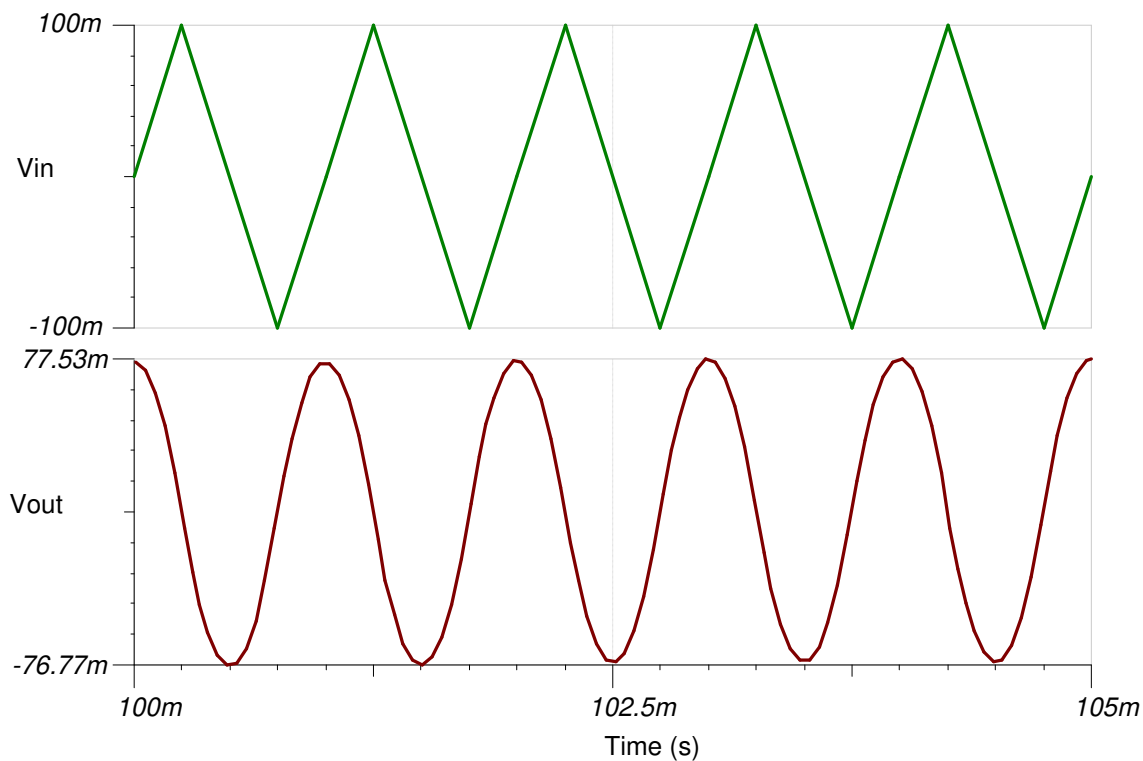


過渡シミュレーション結果

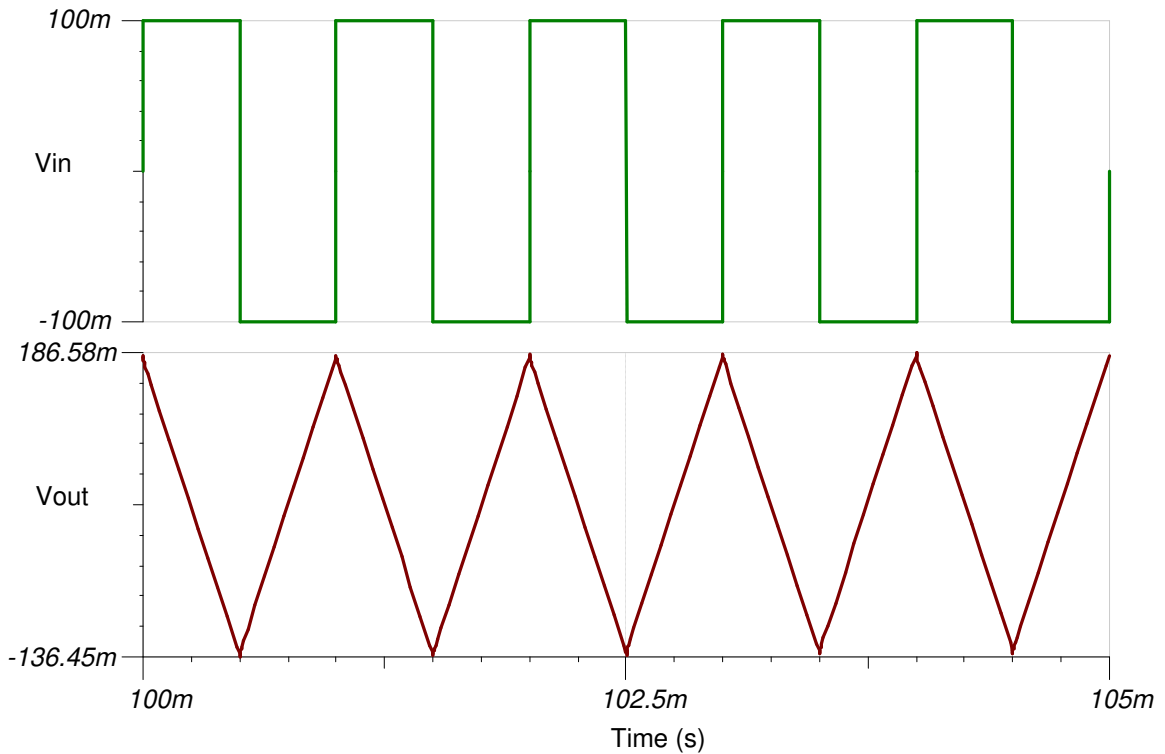
1kHz の正弦波入力から、1kHz の余弦出力が生成されます。



1kHz の三角波入力から、1kHz の正弦波出力が生成されます。



1kHz の方形波入力から、1kHz の三角波出力が生成されます。



設計の参照資料

テキサス・インスツルメンツ、『[積分器回路のシミュレーション](#)』、SBOC496 ツール

テキサス・インスツルメンツ、『[DC 除去機能付き計測アンプ](#)』、TIPD191 リファレンス デザイン

設計に使用されているオペアンプ

TLV9002	
V_{CC}	1.8V~5.5V
V_{inCM}	レール ツー レール
V_{out}	レール ツー レール
V_{os}	0.4 mV
I_q	0.06mA
I_b	5pA
UGBW	1 MHz
SR	2V/ μ s
チャンネル数	1、2、4
TLV9002	

設計の代替オペアンプ

OPA376	
V_{cc}	2.2V~5.5V
V_{inCM}	$(V_{ee}-0.1V) \sim (V_{cc}-1.3V)$
V_{out}	レール ツー レール
V_{os}	0.005 mV
I_q	0.76mA
I_b	0.2pA
UGBW	5.5 MHz
SR	2V/ μ s
チャンネル数	1、2、4
OPA376	

商標

すべての商標は、それぞれの所有者に帰属します。

改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (January 2019) to Revision B (September 2024)	Page
• 文書全体にわたって表、図、相互参照の書式を更新.....	1

Changes from Revision * (February 2018) to Revision A (January 2019)	Page
• タイトルのサイズを小さくし、タイトルのロールを「アンプ」に変更。回路クックブックのランディング ページへのリンクを追加。.....	1

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated