

Application Note

高電圧 SAR (逐次比較型) ADC の駆動回路、高電圧、真の差動形式の信号収集向け



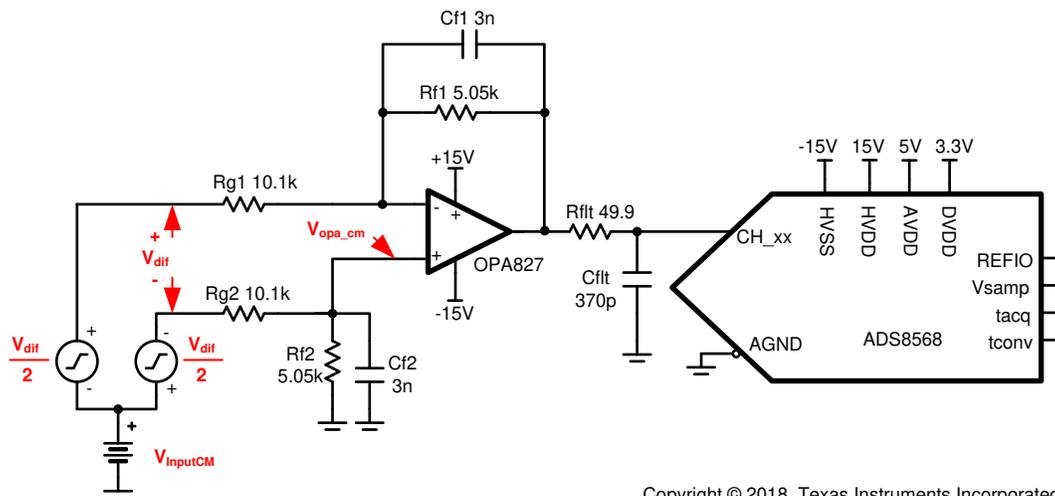
Dale Li

入力	ADC 入力	デジタル出力 ADS7042
VinDiffMin = -20V	CH_x = +10V	7FFF _H または 32767 ₁₀
VinDiffMax = +20V	CH_x = -10V	8000 _H または 32768 ₁₀

電源			
AVDD	DVDD	V _{CC} (HVDD)	V _{SS} (HVSS)
5.0 V	3.3 V	+15 V	-15 V

設計の説明

この設計は、高電圧 SAR ADC を駆動して高電圧完全差動信号のデータ収集を実現する設計であり、アンプの電源と入力振幅信号に応じて広い同相電圧範囲をサポートします。一般的な高電圧高精度アンプが差動からシングルエンドへの変換を実行し、最高スループットで±10V の高電圧 SAR ADC シングルエンド入力を駆動します。このようなアプリケーションは、[多機能リレー](#)、[AC アナログ入力モジュール](#)、[鉄道輸送用制御ユニット](#)といった最終機器において一般的です。「部品選定」の値を調整して、さまざまなレベルの差動入力信号、さまざまな ADC データスループットレート、さまざまな帯域幅のアンプに対応できます。



Copyright © 2018, Texas Instruments Incorporated

仕様

仕様	OPA827 計算結果	OPA827 シミュレーション結果	OPA192 計算結果	OPA192 シミュレーション結果
同相入力電圧範囲(Vdif = ±20V)	±26V	±26 V	±35 V	±35 V
ADC 過渡入力電圧セッティング誤差	< 1/2LSB (< 152μV)	0.002 LSB (0.568μV)	< 1/2LSB (< 152μV)	0.006 LSB (1.86μV)
ドライバの位相マージン	> 45°	67.1°	> 45°	68.6°

(続き)

仕様	OPA827 計算結果	OPA827 シミュレーション結果	OPA192 計算結果	OPA192 シミュレーション結果
ADC 入力でのノイズ	14.128μVrms	15.88μVrms	5.699μVrms	6.44μVrms

デザイン ノート

1. 差動入力信号レベル、ADC の入力電圧範囲の設定に基づいて、アンプのゲインを特定します。これについては「部品選定」で説明します。
2. 同相電圧、入力振幅、電源に基づいて、アンプの線形範囲を特定します。これについては「部品選定」で説明します。
3. この設計回路では、入力信号の同相電圧を $V_{InputCM}$ の範囲で任意の値にできます。この範囲の求め方は、OPA827 および OPA192 の「部品選定」に記載します。
4. 歪みを最小限に抑えるために、COG コンデンサを選定します。
5. 適切な精度と低ゲインドリフトを実現し、歪みを最小限に抑えるために、0.1% 20ppm/°C以下の薄膜抵抗を使用します。ゲイン、オフセット、ドリフト、およびノイズの誤差を最小限に抑える方法については、『[Statistics Behind Error Analysis](#)』を参照してください。
6. 最高水準のセトリングと AC 性能を実現する Rfilt と Cfilt の選定方法については、『[Introduction to SAR ADC Front-End Component Selection](#)』を参照してください。これらの部品の値はアンプの帯域幅、データコンバータのサンプリングレート、データコンバータの設計に依存します。ここに示す値は、この例のアンプとデータコンバータで適切なセトリングと AC 性能を実現します。設計を変更する場合は、別の RC フィルタを選択します。

部品選定

1. 差動入力信号と ADC の全入力電圧範囲に基づいてゲインを求めます。

$$Gain_{OPA} = \frac{\pm V_{ADC(range)}}{\pm V_{DifIn(range)}} = \frac{\pm 10V}{\pm 20V} = 0.5V/V$$

2. 差動ゲインに応じて標準抵抗値を求めます。[アナログ技術者向けカリキュレータ](#)(「Amplifier and Comparator\Find Amplifier Gain」)を使用して R_f/R_g 比の標準値を求めます。

$$Gain_{OPA} = \frac{R_f}{R_g} = \frac{5.05k\Omega}{10.1k\Omega} = 0.5$$

3. 線形動作に対応するアンプの最大 / 最小入力電圧 (すなわちアンプの同相電圧範囲 V_{cm_amp}) を求めます。この例では、OPA827 を使用します。

$$V_- + 3V < V_{cm_opa} < V_+ - 3V \quad \text{from the OPA827 common mode specification}$$

$$-12V < V_{cm_opa} < 12V \quad \text{for } \pm 15V \text{ supplies}$$

4. アンプの入力電圧範囲と上記の設定に基づいて、最大同相電圧範囲を計算します。 V_{cm_opa} 、 $V_{InputCM}$ 、 V_{dif} と回路の関係をよく理解するには、[p.1](#) の回路図を参照してください。

$$V_{cm_opa} = \left(V_{InputCM} \pm \frac{V_{dif}}{2} \right) \cdot \left(\frac{R_f}{R_f + R_g} \right)$$

$$V_{cm_opaMin} \cdot \left(\frac{R_f + R_g}{R_f} \right) + \frac{V_{dif}}{2} < V_{InputCM} < V_{cm_opaMax} \cdot \left(\frac{R_f + R_g}{R_f} \right) - \frac{V_{dif}}{2}$$

5. アンプの入力同相電圧範囲 $V_{InputCM}$ の式を解きます。この例(OPA827)では、差動入力電圧±20V で同相入力電圧範囲は±26V になります。同じ方法を OPA192 に用いると、差動入力電圧±20V で同相電圧範囲は±35V になります。この同相電圧範囲を超えると、信号に歪みが生じます。なお、この同相電圧範囲は±15V 電源を採用して計算しました。同相電圧範囲は、電源電圧範囲を広げることによって (最大 ±18V) 拡大できます。

$$V_{cm_opaMin} \cdot \left(\frac{R_f + R_g}{R_f} \right) + \frac{V_{dif}}{2} < V_{InputCM} < V_{cm_opaMax} \cdot \left(\frac{R_f + R_g}{R_f} \right) - \frac{V_{dif}}{2}$$

$$\left(-12V\right) \cdot \left(\frac{5.05k\Omega + 10.1k\Omega}{5.05k\Omega}\right) + \frac{20V}{2} < V_{InputCM} < \left(12V\right) \cdot \left(\frac{5.05k\Omega + 10.1k\Omega}{5.05k\Omega}\right) - \frac{20V}{2}$$

$$-26V < V_{InputCM} < 26V$$

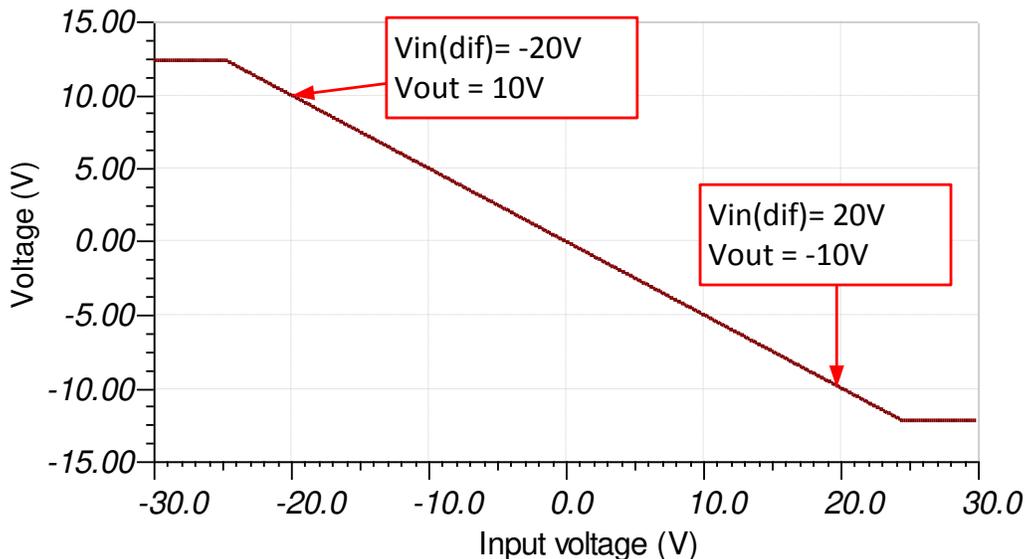
6. 希望の閉ループ帯域幅を実現する C_f 値を求めます。この例では、10kHz の帯域幅が必要になります。なお、閉ループ帯域幅はセトリングに影響するため、帯域幅を調整する場合には、電荷バケツフィルタの設定 (C_{filt} と R_{filt}) を確認する必要があります。

$$C_f = \frac{1}{2 \cdot \pi \cdot R_f \cdot f_c} = \frac{1}{2 \cdot \pi \cdot (5.05k\Omega) \cdot (10kHz)} = 3.1nF \text{ or } 3nF \text{ standard value}$$

7. TINA SPICE と『Introduction to SAR ADC Front-End Component Selection』に記載する方法により、 C_{filt} と R_{filt} の値を求めます。本書に示す R_{filt} と C_{filt} の値はこれらの回路では機能しますが、異なるアンプや異なるゲイン設定を採用する場合は、TINA SPICE を使用して新たに値を求める必要があります。

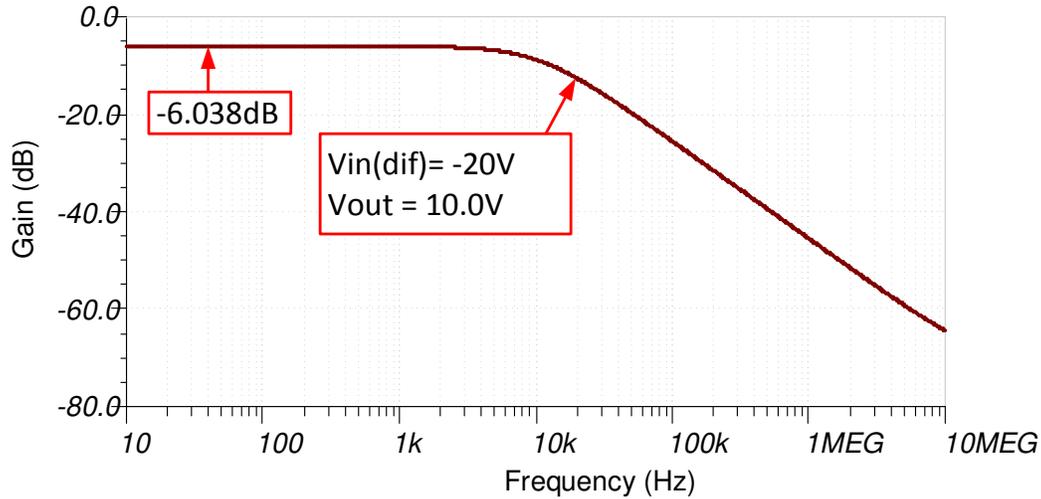
DC 伝達特性

以下のグラフに、 $-20V \sim +20V$ の差動入力に対する出力の線形応答を示します。ADC の入力電圧範囲 (FSR) は、オペアンプの線形範囲内に収まっています。この件の詳しい理論については、『オペアンプ使用時の逐次比較型 (SAR) ADC の線形範囲の決定』を参照してください。



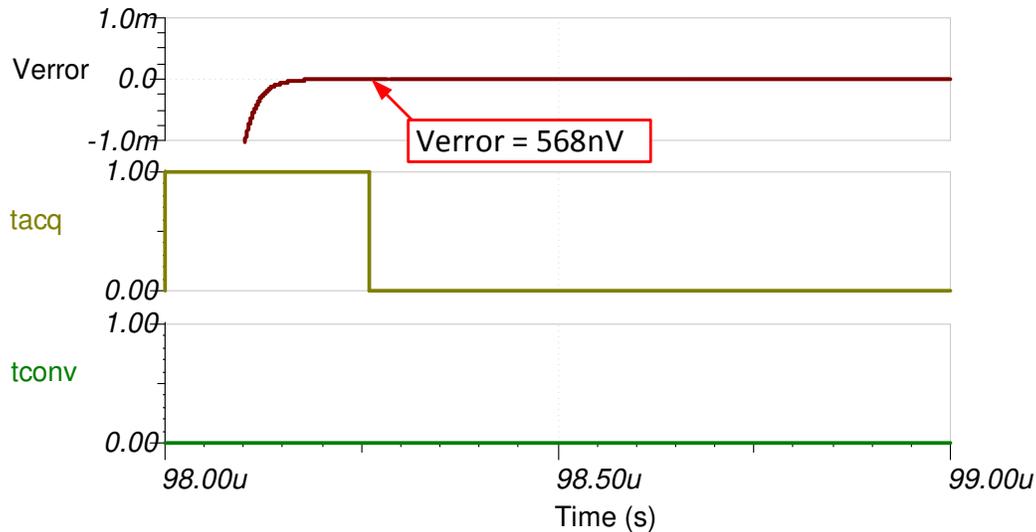
AC 伝達特性

帯域幅のシミュレーション結果は 10.58kHz であり、ゲインは -6.038dB (線形ゲインは 0.5V/V) です。この件の詳細については、『Op Amps:Bandwidth 1』ビデオを参照してください。



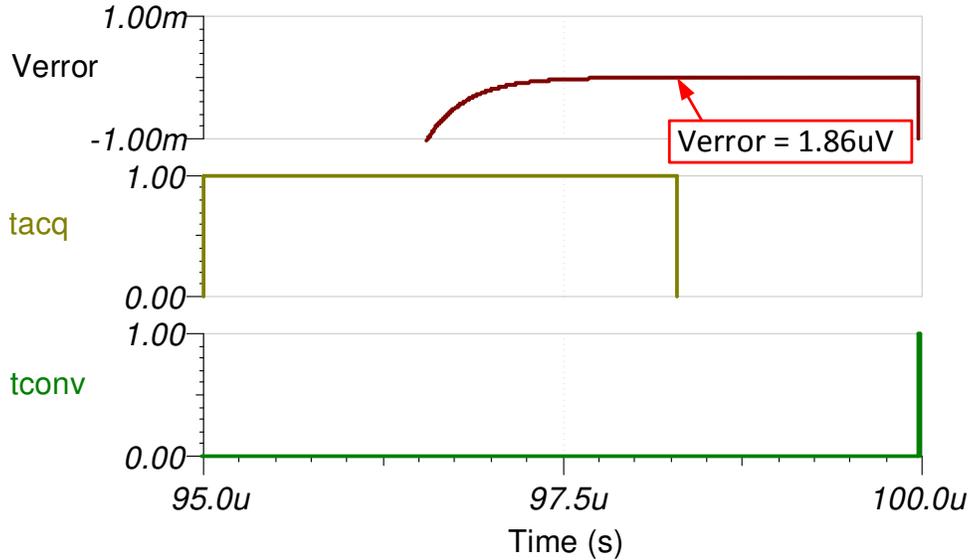
高サンプリングレート (ADS8568 + OPA827 で 510ksps) での ADC 過渡入力電圧セリング シミュレーション

以下のシミュレーションは、OPA827 による 20V DC 入力信号のセリングを示しています。このようなシミュレーションは、LSB の 1/2 (152 μ V) 以内になるようにサンプル/ホールド キックバック回路が適正に選定されていることを示します。この件の詳しい理論については、『[Introduction to SAR ADC Front-End Component Selection](#)』を参照してください。



低サンプリングレート (ADS8568 + OPA192 で 200ksps) での ADC 過渡入力電圧セリング シミュレーション

以下のシミュレーションは、OPA192 による 20V DC 入力信号のセリングを示しています。このようなシミュレーションは、LSB の 1/2 (152 μ V) 以内になるようにサンプル/ホールド キックバック回路が適正に選定されていることを示します。



ノイズ計算

ここでは、抵抗ノイズを含む全ノイズ解析を行います。また、 f_c を下回るノイズ（ノイズゲイン = 1.5）と f_c を上回るノイズ（ノイズゲイン = 1）に着目します。この例では、広帯域アンプのノイズが支配的であることから、抵抗はさほど影響しません。しかし多くの場合、抵抗ノイズは重要であるため、全ノイズ計算を行います。この件の詳しい理論については、『[Calculating the Total Noise for ADC Systems](#)』および『[Op Amps:Noise 1](#)』を参照してください。

帰還ループの帯域幅:

$$f_c = \frac{1}{2 \cdot \pi \cdot R_f \cdot C_f} = \frac{1}{2 \cdot \pi \cdot (5.05k\Omega) \cdot (3nF)} = 10.6kHz$$

OPA827 のノイズ: 3.8nV/rtHz

$$E_{n_amp1} = e_{n_827} \cdot \sqrt{K_n \cdot f_c} = (3.8nV/\sqrt{Hz}) \cdot \sqrt{(1.57) \cdot (10.6kHz)} = 490nVrms$$

帰還ループ (R_{f1} と R_{g1}) および RC 非反転入力 (R_{f2} と R_{g2}) の熱ノイズ密度

$$R_{eq} = R_f \parallel R_g = \frac{R_f \cdot R_g}{R_f + R_g} = \frac{(5.05k\Omega) \cdot (10.1k\Omega)}{5.05k\Omega + 10.1k\Omega} = 3.37k\Omega$$

$$e_{n_feedback} = \sqrt{4 \cdot K_n \cdot T_K \cdot R_{eq}} = \sqrt{4 \cdot (1.38 \cdot 10^{-23}) \cdot (298) \cdot (3.37k\Omega)} = 7.4nV/\sqrt{Hz}$$

$$E_{n_feedback} = e_{n_feedback} \cdot \sqrt{K_n \cdot f_c} = (7.4nV/\sqrt{Hz}) \cdot \sqrt{(1.57) \cdot (10.6kHz)} = 0.955\mu Vrms$$

非反転入力の抵抗のノイズは、帰還抵抗のノイズと同じです。

$$E_{n_input} = E_{n_feedback} = 0.955\mu Vrms$$

アンプの出力を基準とした総ノイズ(ゲイン):

$$E_{n_below_fc} = (G_n) \sqrt{E_{n_amp1}^2 + E_{n_feedback}^2 + E_{n_input}^2}$$

$$E_{n_below_fc} = (1.5) \sqrt{(0.49\mu V)^2 + (0.995\mu V)^2 + (0.995\mu V)^2} = 2.155\mu Vrms$$

f_c を上回るノイズは出力フィルタ(下記カットオフ)によって制限されます。

$$f_{output} = \frac{1}{2 \cdot \pi \cdot R_{filt} \cdot C_{filt}} = \frac{1}{2 \cdot \pi \cdot (49.9\Omega) \cdot (370pF)} = 8.6MHz$$

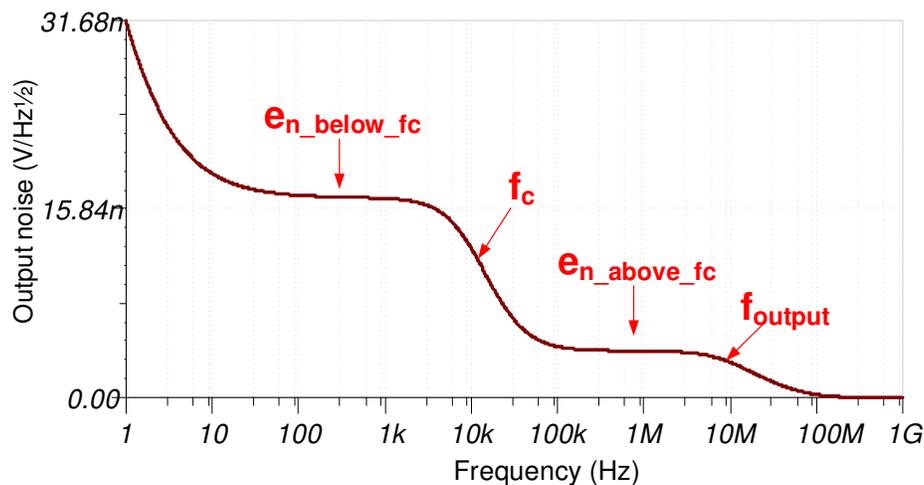
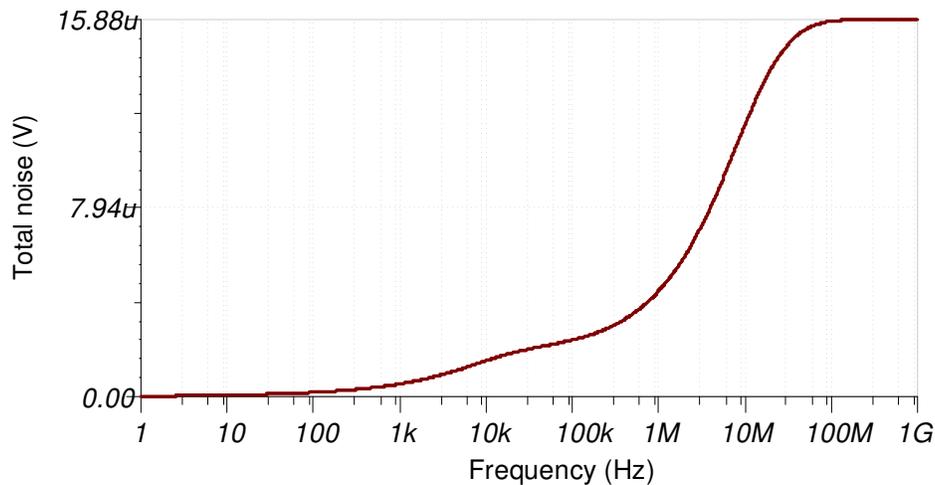
$$E_{n_above_fc} = e_{n_827} \cdot \sqrt{K_n \cdot f_{output}} = (2.8nV/\sqrt{Hz}) \cdot \sqrt{(1.57) \cdot (8.6MHz)} = 13.963\mu V$$

ADC の入力に印加される総ノイズ:

$$E_{n_total} = \sqrt{E_{n_below_fc}^2 + E_{n_above_fc}^2} = \sqrt{(2.155\mu V)^2 + (13.963\mu V)^2} = 14.128\mu V_{rms}$$

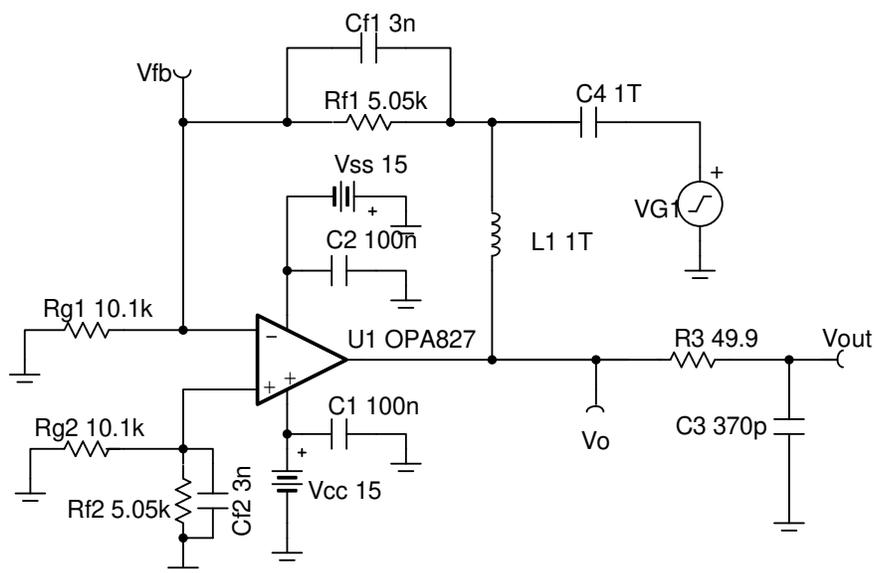
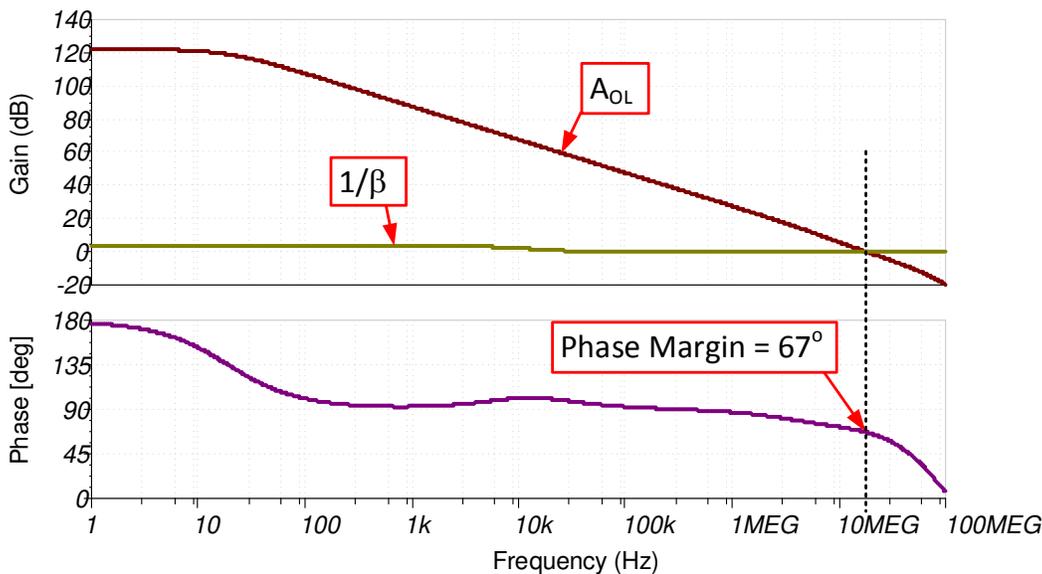
ノイズ シミュレーション

シミュレーション結果は計算結果とほぼ一致しています(シミュレーション結果 = 15.88 μ Vrms、計算結果 = 14.128 μ Vrms)。



安定性シミュレーション

回路を駆動するこの OPA827 の位相マージンは 67.1°なので、45°超という要件を満たしており、安定しています。安定性解析の詳しい理論については、『[オペアンプ:安定性 1](#)』を参照してください。



使用デバイス

デバイス	主な特長	リンク	類似デバイス
ADS8568 ⁽¹⁾	16 ビット、8 チャンネル同時サンプリング、バイポーラ入力 SAR ADC	www.ti.com/product/ADS8568	www.ti.com/adcs
OPA827	低ノイズ、高精度、JFET 入力オペアンプ	www.ti.com/product/OPA827	www.tij.co.jp/opamp
OPA192	高電圧、レールツーレール入出力、5μV、0.2μV/°C、高精度オペアンプ	www.ti.com/product/OPA192	www.tij.co.jp/opamp

- (1) ADS8568 には大半の設計要件を満たす高精度基準電圧が内蔵されていますが、ADS8568 にはすべての ADC チャンネル ペアに対応する基準電圧バッファが内蔵されているため、バッファなしで外付けの REF5050 を直接接続できます。また REF5050 は、高精度 SAR アプリケーションで必要とされる低ノイズ 低ドリフトという特長を備えています。CMRR (同相信号除去比)をバランスするように C1 を追加します。ADC のデータシートで規定されている最高水準の性能を実現するには、クリーンなアナログ電源が必要です。

設計の参照資料

テキサス・インスツルメンツの総合的な回路ライブラリについては、『[アナログ エンジニア向け回路クックブック](#)』を参照してください。

主要なファイルへのリンク (TINA)

この回路の設計ファイル – <http://www.ti.com/lit/zip/sbac180>

商標

すべての商標は、それぞれの所有者に帰属します。

改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (March 2019) to Revision B (September 2024) Page

-
- 文書全体にわたって表、図、相互参照の書式を更新..... 1
-

Changes from Revision * (January 2018) to Revision A (March 2019) Page

-
- タイトルを大文字から普通の表記にし、タイトルのロールを「データ コンバータ」に変更。回路クックブックのランディング ページへのリンクを追加。..... 1
-

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated